

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成22年5月6日 (2010.5.6)

【公開番号】特開2008-263509(P2008-263509A)
 【公開日】平成20年10月30日 (2008.10.30)
 【年通号数】公開・登録公報2008-043
 【出願番号】特願2007-105959(P2007-105959)
 【国際特許分類】

H 0 4 L 7/033 (2006.01)

H 0 3 L 7/08 (2006.01)

H 0 3 L 7/093 (2006.01)

【F I】

H 0 4 L 7/02 B

H 0 3 L 7/08 M

H 0 3 L 7/08 E

【手続補正書】

【提出日】平成22年3月24日 (2010.3.24)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

同期クロック信号を生成するクロック生成部と、

該クロック生成部により得られた前記同期クロック信号と入力シリアルデータの位相を比較し比較結果に応じた位相誤差信号を得る位相検出器と、

前記位相誤差信号に基づいて前記入力シリアルデータの位相変動を追従するための位相補正制御信号を取得する位相追従ループと、

前記位相誤差信号に基づいて前記入力シリアルデータの周波数変動を追従するための周波数補正制御信号を取得する周波数追従ループとを備え、

前記クロック生成部は、前記周波数補正制御信号と前記位相補正制御信号とに基づいて前記同期クロック信号の位相を補正し、

前記位相追従ループは、所定のカウンタ幅を有するアップダウンカウンタであって、前記位相誤差信号を平滑して前記位相補正制御信号を得る第 1 の積分器を備え、

前記周波数追従ループは、

前記第 1 の積分器の積分値を計数し、計数結果に基づいて前記周波数補正制御信号を生成するパターン発生器とを有し、

該パターン発生器のパターン長は、前記第 1 の積分器のカウント幅が大きいほど大きくなる大きさの閾値以上であることを特徴とするクロックアンドデータリカバリ回路。

【請求項 2】

前記位相誤差信号は、前記同期クロック信号の位相を進めるべきことを示すアップ信号と、前記同期クロック信号の位相を遅らせるべきことを示すダウン信号とを有することを特徴とする請求項 1 に記載のクロックアンドデータリカバリ回路。

【請求項 3】

前記位相誤差信号は、前記同期クロック信号の位相が進んでいることを示すアップ信号と、前記同期クロック信号の位相が遅れていることを示すダウン信号とを有することを特徴とする請求項 1 に記載のクロックアンドデータリカバリ回路。

【請求項 4】

前記周波数追従ループは、

所定のカウンタ幅を有するアップダウンカウンタであって、前記第 1 の積分器の積分値を平滑化する第 2 の積分器をさらに備え、

前記パターン発生器は、該第 2 の積分器の積分値を計数し、計数結果に基づいて前記周波数補正制御信号を生成するものであり、

該パターン発生器のパターン長と前記第 2 の積分器のカウンタ幅の積は、前記閾値以上であることを特徴とする請求項 1 から 3 のいずれか 1 項に記載のクロックアンドデータリカバリ回路。

【請求項 5】

前記第 2 の積分器のカウンタ幅は 3 以上であることを特徴とする請求項 4 に記載のクロックアンドデータリカバリ回路。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0023

【補正方法】変更

【補正の内容】

【0023】

図 3 に示すように、追加積分器 108 のカウンタ幅が 1でありすなわち図 12 に示すクロックアンドデータリカバリ回路の構成の場合において、中間周波数帯のある周波数のジッタに対して、ジッタ耐性が急な落込みを示している。これについては前述した。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0028

【補正方法】変更

【補正の内容】

【0028】

すなわち、図 2 に示す周波数追従ループにおいて、パターン発生器 104 のパターン長 p と追加積分器 108 のカウンタ幅 n の積がジッタ耐性の安定性を示す指標として用いることができ、その値が所定の閾値以上であれば、回路のジッタ耐性が安定する。この閾値は、積分器 102 のカウンタ幅 m に依存し、積分器 102 のカウンタ幅 m が大きいほど大きくなる。