(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2011 年 1 月 6 日(06.01.2011)

PCT

(10) 国際公開番号
WO 2011/002031 A1

(51) 国際特許分類:
H01L 23/12 (2006.01) *H05K 1/05* (2006.01)
H01L 23/14 (2006.01)

(21) 国際出願番号: PCT/JP2010/061172

(22) 国際出願日: 2010 年 6 月 30 日(30.06.2010)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2009-155751 2009 年 6 月 30 日(30.06.2009) JP

(71) 出願人 (米国を除く全ての指定国について): 三洋電機株式会社(SANYO ELECTRIC CO., LTD.) [JP/JP]; 〒5708677 大阪府守口市京阪本通２丁目５番５号 Osaka (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 臼井 良輔(USUI Ryosuke); 〒5708677 大阪府守口市京阪本通２丁目５番５号三洋電機株式会社内 Osaka (JP). 五十嵐 優助(IGARASHI Yusuke); 〒5708677 大阪府守口市京阪本通２丁目５番５号三洋電機株式会社内 Osaka (JP). 井上 恭典(INOUE Yasunori); 〒5708677 大阪府守口市京阪本通２丁目５番５号三洋電機株式会社内 Osaka (JP). 中里 真弓(NAKASATO Mayumi); 〒5708677 大阪府守口市京阪本通２丁目５番５号三洋電機株式会社内 Osaka (JP). 長松 正幸(NAGAMATSU Masayuki); 〒5708677 大阪府守口市京阪本通２丁目５番５号三洋電機株式会社内 Osaka (JP). 小原 泰浩(KOHARA Yasuhiro); 〒5708677 大阪府守口市京阪本通２丁目５番５号三洋電機株式会社内 Osaka (JP).

(74) 代理人: 角谷 浩(KADOYA Hiroshi); 〒5708677 大阪府守口市京阪本通２丁目５番５号三洋電機株式会社内 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

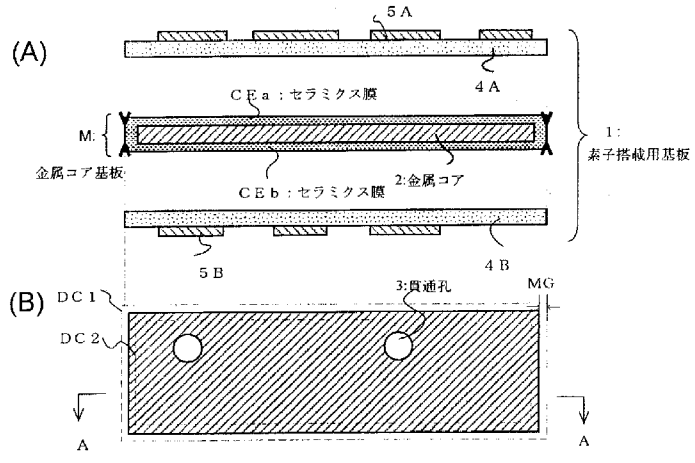
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ

[続葉有]

(54) **Title**: SUBSTRATE FOR MOUNTING COMPONENTS, AND SEMICONDUCTOR MODULE

(54) 発明の名称 : 素子搭載用基板および半導体モジュール

[図1]



1: SUBSTRATE FOR MOUNTING COMPONENTS
2: METAL-CORE
3: THROUGH HOLE
CEa: CERAMIC FILM
CEb: CERAMIC FILM
M: METAL-CORE SUBSTRATE

(57) **Abstract**: Conventional printed circuit boards had a problem of being inferior in heat-radiation characteristic, and metal-core printed circuit boards adopted to improve the heat-radiation characteristic had problems in having low rigidity and a tendency to bend. The ductility of the metal can be obstructed, and the metal protected; by covering substantially the whole area of the front and back sides of the metal core, consisting of metal as the main material, with a first ceramic film and a second ceramic film that obstruct the ductility of the aforementioned metal-core; and covering each of the ceramic films with insulated resin films, to cover the fragility of these ceramics.

(57) 要約: 従来のプリント基板は、放熱性に劣り、放熱性を向上させるために採用されたメタルコアのプリント基板は、剛性が小さく、反ってしまうという課題があった。 金属を主材料とする金属コアの表および裏の実質全域に、前記金属コアの延性を阻止する第１のセラミック膜および第２のセラミック膜を被覆し、このセラミックの脆弱性をカバーするためにそれぞれ絶縁樹脂膜を被覆することにより、金属の延性及び保護をすることができる。

WO 2011/002031 A1

(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

明　細　書

発明の名称 ： 素子搭載用基板および半導体モジュール

技術分野

[0001] 本発明は素子搭載用基板および素子搭載用基板に半導体素子を搭載した半導体モジュールに関するものである。

背景技術

[0002] 近年、携帯電話、小型コンピュータ等は、より小型が求められ、それに伴って半導体装置や半導体モジュールは、軽薄短小になっている。そしてそれらの半導体装置や半導体モジュールを組み込んだセットは、限られた小さな体積の中に沢山のＩＣが組み込められることから、放熱の問題が発生している。更には、半導体装置や半導体モジュールも小さな体積の中で、より多くの機能、より大電流を目指しているため、放熱の問題が発生している。

[0003] 以下に、図７を参照しながら従来の構造について説明する。

[0004] 図７は、金属コアを備えた素子搭載用基板を採用した半導体装置１００を図示したものである。図７（Ａ）は半導体装置の平面図であり、図７（Ｂ）はその半導体装置のＡ－Ａ’線に沿った断面図である。この素子搭載用基板は、核となる中心に金属コア１０１を採用し、その表面側は絶縁樹脂１０２Ａにより、裏面側は絶縁樹脂１０２Ｂにより被覆されており、さらにその絶縁樹脂１０２Ａ、１０２Ｂ上にそれぞれ導電パターン１０３Ａ、１０３Ｂが設けられたものである。この場合、表裏にそれぞれ絶縁樹脂層１０２Ａ、１０２Ｂと導電パターン１０３Ａ，１０３Ｂが形成された２層構造であるが、更に４層、６層・・・と導電パターンを積層する場合もある。

[0005] そしてこの素子搭載用基板には、導電パターン１０３Ａに対応して形成された半田ボール１０６を介してＬＳＩ等の半導体素子１０４が固着され、素子搭載用基板の周囲を残して、半導体素子１０４を覆うように絶縁樹脂膜１０５により封止されることで半導体装置１００が形成される。このように、金属コアを備えた素子搭載用基板を採用した半導体装置１００では、半導体

素子１０４から発せられる熱が金属コア１０１を通して拡散することにより、半導体素子０４の温度を低下させる効果がある。

[0006] 図７は、半導体装置１００全体の厚みを極力薄くするために、半導体素子１０４をフェイスダウンして実装している。この場合、半導体素子１０４から発せられる熱は、

半田ボール１０６と導電パターン１０３Ａを介して金属コア１０１へと放出されることになるので、半導体素子１０４の温度は低下しにくい。つまり、半導体素子１０４からの熱流が、ネック部分である半田ボール１０６で規制されてしまうため、半導体素子１０４の温度は低下しにくいのである。

[0007] ここで、図８に半導体素子を実装した半導体装置（半導体モジュール）を示す。

[0008] 図８（Ａ）は、半導体素子１０４がフェイスアップで実装された半導体モジュール１００Ａの構造を示している。フェイスアップ実装であるため、半導体モジュール１００Ａ自体は、金属細線１０７の高さ分だけ厚くなってしまう。しかし半導体素子１０４の裏面が素子搭載用基板に半田ボールで接続される場合と比較して大面積で固着されるため、半導体素子１０４の温度は、図７の半導体素子の実装の場合に比べると大幅に低下する。

[0009] 図８（Ｂ）は、絶縁樹脂膜１０５で覆われていない半導体モジュール１００Ｂを示し、素子搭載用基板の上には、半導体素子やチップコンデンサ等の受動素子等が実装されている。本図では、半導体素子１０４は、金属細線を用いているが、図７の如く、バンプを介して固着されても良い。

先行技術文献

特許文献

[0010] ＷＯ２００８／０６９２６０

特開２００４－３１７３２号公報

特開昭６３－７２１８０号公報

発明の概要

発明が解決しようとする課題

[0011] 前述したように、基板を採用する薄型パッケージやモジュールに於いて、放熱性が求められる場合、金属コア基板を採用することが好ましい。しかし金属コアとしては、主にＣｕが採用され、しかもその厚みが２５０μｍ～５００μｍ程度である。よって２層、４層の導電パターンにしても厚みが、１ｍｍ程度であるため、容易に金属コアが塑性変形してしまう。また金属は、一旦、塑性変形すると、再度逆方向に変形を加えないと元に戻ることができないため、製造工程での歩留りの低下を招く。また完成品にあっては、信頼性の低下を招くことになる。更に絶縁樹脂とＣｕの熱膨張係数αの違いが、反りの原因とも成る。図８において曲線的な矢印で示すような方向に反りを生じてしまう。しかも、それぞれの熱膨張係数は、絶縁性樹脂膜が１０～１５ｐｐｍ、基板は、Ｘ，Ｙ方向が１３～１５ｐｐｍ、Ｚ方向が２３～３３ｐｐｍ、Ｓｉは２．５ｐｐｍと材料によって夫々が違うため、半導体素子自体の信頼性が低下する。よって基板は、できる限り平坦性を維持できるものが望まれる。

課題を解決するための手段

[0012] 本発明は上記課題に鑑みてなされたものであり、金属を主材料とする金属コアと、前記金属コアの一方の主表面に形成された第１のセラミック膜と、前記金属コアの他の主表面に形成された第２のセラミック膜と、前記第１のセラミック膜の表面に形成された第１の絶縁樹脂膜と、前記第２のセラミック膜の表面に形成された第２の絶縁樹脂膜と、前記第１の絶縁樹脂膜の表面に設けられた第１の導電パターンと、前記第２の絶縁樹脂膜の表面に設けられた第２の導電パターンと、を備えた素子搭載用基板であって、

前記第１のセラミック膜および前記第２のセラミック膜は、前記金属コアよりも熱膨張係数が小さくかつ、剛性が高いことを特徴とする素子搭載用基板である。

発明の効果

[0013] 前述したように、金属を主材料とする金属コアの表および裏の実質全域に

形成される第１のセラミック膜および第２のセラミック膜を設けることで、金属コア基板の延性を阻止するとともに、第１のセラミック膜の表側および第２のセラミック膜の裏側の実質全域に被覆された第１の絶縁樹脂膜および第２の絶縁樹脂膜を設けることにより、このセラミック膜の脆弱性を保護することができる。

[0014] また金属コアを中心にセラミックスと絶縁性樹脂が表と裏に、実質対象的に形成されているので、素子搭載用基板の反りも抑制できる。

[0015] よってこの素子搭載用基板に実装されてなる半導体モジュール、半導体装置は、フラット性が向上されると同時に、放熱性の向上が実現できる。

図面の簡単な説明

[0016] [図1]本発明の第１の実施形態に係る素子搭載用基板の図面である。

[図2]本発明の第２の実施形態に係る素子搭載用基板の図面である。

[図3]本発明の一実施形態に係る素子搭載用基板および半導体モジュールの図面である。

[図4]本発明の一実施形態に係る素子搭載用基板および半導体モジュールの図面である。

[図5]本発明の一実施形態に係る素子搭載用基板および半導体モジュールの図面である。

[図6]本発明の一実施形態に係る素子搭載用基板および半導体モジュールの図面である。

[図7]従来の半導体装置の図である。

[図8]従来の半導体装置の図である。

[図9]本発明の製造方法を説明する図である。

[図10]本発明の製造方法を説明する図である。

[図11]本発明の製造方法を説明する図である。

[図12]本発明の製造方法を説明する図である。

[図13]本発明の一実施形態に係る素子搭載用基板の図面である。

[図14]アルミナ膜の表面を観察する方法を説明する斜視図である。

[図15]アルミナ膜の表面を観察したＳＥＭ写真である。

発明を実施するための最良の形態

[0017] 以下、本発明について説明するが、まず、本願の概要について説明する。

[0018] 素子搭載用基板１は、金属コア２と、金属コア２の表面に形成されたセラミック膜ＣＥａおよび裏面に形成されたセラミック膜ＣＥｂとからなる金属コア基板Ｍを有する。セラミック膜ＣＥは、金属コア２にセラミック材料を貼り付けたものでも、金属コア２を化学処理することにより形成されたものでも良い。セラミック膜ＣＥａの表面には絶縁樹脂膜４Ａが、セラミック膜ＣＥｂの表面には絶縁樹脂膜４Ｂが形成される。更に絶縁樹脂膜４Ａの表面には導電パターン５Ａが、絶縁樹脂膜４Ｂの表面には導電パターン５Ｂが形成される。

[0019] ここで示した素子搭載用基板は、表裏を含めて２層の導電パターンの構造であるが、前記絶縁樹脂膜と導電パターンを繰り返し積層される、４、６層・・・の多層基板であっても良い。

[0020] 金属は、塑性変形が生じたら元に戻らない性質がある。そのため、金属コアとして金属を採用しフラット性を向上させるために、本発明では、両側にセラミック膜ＣＥを配置している。セラミック膜ＣＥは剛性が高く変形が生じにくいため、金属コアの塑性変形による反りを防止できる。一方で、セラミックス独自の脆弱性は、絶縁樹脂膜を表側と裏側に配置することで解決している。

[0021] 更に、断面から見ると、素子搭載用基板は、金属コアを中心にして、表面と裏面に対称的に、同一材料、同一膜厚でセラミック膜および絶縁樹脂層を配置している。そのため、表側と裏側の延び方が同一となり、この点からも、反りの防止を可能としている。

[0022] コア材料として用いられる金属としては、例えばＣｕまたはＡｌを主材料とするものが挙げられる。Ｃｕを主材料としたものは放熱性に優れるため、大電流を扱うパワー系モジュールに好適である。一方、Ａｌを主材料としたものも、Ｃｕには劣るが、放熱性に優れる。特にＡｌの場合、Ｃｕよりも重

量が軽く、しかも自己酸化、自己生成で成膜する膜（酸化アルミニウム、アルミナ膜）は、耐性、剛性に優れるため、フラット性と放熱性を一度に求められる場合、好適である。

[0023] セラミック膜としてはアルミナ膜が望ましい。金属材料としてＡｌを主原料としたものを用いた場合は、例えば陽極酸化法などで自己生成的にアルミナ膜を形成することができる。陽極酸化法で形成したアルミナ膜は、一般的にγアルミナは非晶質膜である。アルミナ膜としては、さらには、αアルミナが望ましい。αアルミナはその結晶構造から、化学的安定性・機械的強度に優れ、電気絶縁抵抗が大きい。アルミナを形成する方法の１つとして液中プラズマ法がある。その液中プラズマ法で形成したアルミナ膜は微細結晶構造であるため脆性が低く、また、例えば陽極酸化法で形成した場合のアルミナ膜に形成されるような多孔層が生じないため、切断時に微小アルミナ片が発生しにくい。そこで、金属材料の表面に形成するセラミック膜として、多孔層の無いアルミナを用いることにより、この後の工程での貫通孔の形成または個片化の際にセラミック片の散在を抑制することができ、製造歩留まりを上げることが出来る。

[0024] さらに望ましくは、セラミック膜の膜厚はコア材料として用いられる金属材料の膜厚よりも厚いことが望ましい。セラミック膜の膜厚を大きくすることにより、セラミック基板の特徴である良好な高周波特性を享受することができることに加えて、セラミック膜間にセラミック膜よりも薄い金属材料を存在させることにより、耐衝撃性に優れた基板を供給することができる。内層の金属材料は５０μｍ以上であることが望ましい、これよりも薄いと、耐衝撃性を得ることができない。また、内層の金属材料は５００μｍ以下であることが望ましい。これよりも厚くなると、素子搭載用基板全体の厚みが大きくなるため望ましくない。

[0025] 素子搭載用基板１には貫通孔３が形成されている。セラミック膜ＣＥを前述した自己生成的な手段で形成する場合には、貫通孔３の側壁にセラミック膜ＣＥを容易に形成することが可能である。

[0026] 具体的な構造について、図１を用いて説明する。

[0027] 図１（Ａ）は本発明の素子搭載用基板の第１の実施形態であり図１（Ｂ）のＡ－Ａ線に沿った断面から見たときの素子搭載用基板の構成を説明するための分解断面図であり、図１（Ｂ）は本発明の素子搭載用基板を平面的に見た透視図である。また、図２は本発明の素子搭載用基板の第２の実施形態であり、図２（Ａ）は本発明の素子搭載用基板の図２（Ｂ）Ａ－Ａ線に沿った断面から見たときの素子搭載用基板の構成を説明するための分解断面図であり、図２（Ｂ）は本発明の素子搭載用基板を平面的に見た透視図である。

[0028] 図１に示した第１の実施形態と図２に示した第２の実施形態との違いについて述べる。図１に示した第１の実施形態では、素子搭載用基板１の全域または若干のマージンＭＧを除いて実質全域に渡り一枚の金属コア基板Ｍが設けられている。そして、上下のコンタクトは一枚の金属コア基板Ｍの一部に貫通孔３が設けられ、その部分を介してコンタクトされている。詳細は、図３を参照して後述する。

[0029] 一方、図２に示した第２の実施形態では、全域またはマージンＭＧを除いて金属コア基板Ｍが設けられており、前記金属コア基板Ｍは、図１に示したような一枚ではなく、複数片の金属コア基板ＭＡ、ＭＢ・・・から成る。この複数の金属コア基板は、アイランド状に分離されて、実質同一平面に配置されている。そして素子搭載用基板の表と裏の電極の引き出しは、２つの金属コアＭＡ、ＭＢの間の貫通孔３を介して接続されている。詳細は、図６を参照して後述する。

[0030] 図１および図２に示したどちらの構造であっても、真ん中には金属コア２がある。この金属コア２は、金属もしくは金属合金等で、厚さは、５０μｍ～５００μｍ程度である。金属コアは、ＣｕまたはＣｕを主材料としたもの、もしくはＡｌまたはＡｌを主材料としたものである。（ここで「金属を主材料とする」とは、殆どが金属材料で、その中にｐｐｍオーダーで不純物が入っており、特性を改良したものである。）

軽薄短小で放熱性が求められるセットに使われる際は、金属コア２の材料

としてはＡｌまたはＡｌを主材料とするものが良い。Ｃｕと比較して熱伝導性は若干悪いが、Ａｌ材料は軽量であり、またＡｌ材料は硬質、剛性を持つセラミック膜を自己生成的に形成することが可能であるからである。この自己生成的に形成されるセラミック膜とは、化学的処理により形成される金属材料の反応生成物であり、例えば、陽極酸化処理により形成されるアルミナ膜である。アルミナ膜は、硬度が高く、その膜厚により剛性を高めることができる。

[0031] 金属コア２の表面に形成されたセラミック膜ＣＥａの表面に絶縁樹脂膜４Ａが、金属コア２の裏面に形成されたセラミック膜ＣＥｂの表面には絶縁樹脂膜４Ｂが形成される。セラミック膜ＣＥは、脆く欠けたりするため、絶縁樹脂膜４でその表面を被覆し、その欠点を解決している。素子搭載用基板１はセラミック膜ＣＥで剛性を高めたため、この絶縁樹脂膜４には、フィラーが混入されなくても良い。絶縁樹脂膜４にガラス繊維等が織り込まれたり、フィラーが混入されたりすると、ダイシングの際にごみとして発生する恐れがある。

[0032] 図１および図２に図示されている最外周に点線で示された四角（枠）は素子搭載用基板１の外形で、図４（Ａ）および図６（Ｃ）に示すダイシングラインＤＣ１に相当する。前記セラミック膜ＣＥは、ダイシングラインＤＣ１の内側に配置され、素子搭載用基板１の端面に直接に金属コア２が露出しないことで、絶縁耐圧を向上させている。

[0033] 図４（Ｂ）に示すように、素子搭載用基板の個片の側面にセラミック膜ＣＥを形成することなく、金属コア基板を直接ダイシングする場合には、図１（Ｂ）に示す太い一点鎖線（ＤＣ２）で示された領域でダイシングされる。この場合には、素子搭載用基板１の端面に直接金属コア基板Ｍが露出する構造になる。この構造では、素子搭載用基板の端面に直接金属コア基板が露出しているので、放熱性に優れる。

[0034] 上述の絶縁樹脂膜４Ａの表面には導電パターン５Ａが形成され、絶縁樹脂膜４Ｂの表面には、導電パターン５Ｂが形成される。導電パターン５Ａは、半

導体素子を載せるアイランド、半導体素子や受動素子等と接続される電極、アイランドまたは電極と一体で延在される配線等から成る。また導電パターン５Ｂは、メインは外部電極であるが、前記アイランド、電極、配線等が設けられても良い。

[0035] 尚、図１には、金属コアを除いた配線層は配線層５Ａと配線層５Ｂである２層メタル配線構造が示されているが、絶縁樹脂膜と導電パターンを表と裏に夫々繰り返して積層し、４層、６層、８層・・・と形成した構造であっても良い。

[0036] 図３は図１（Ａ）および図１（Ｂ）で示した構造の一例をさらに具体的に説明したものである。図３（Ａ）は透視図、図３（Ｂ）は図３（Ａ）のＡ－Ａ断面図、図４（Ａ）および図４（Ｂ）はダイシングする際の金属コア基板の状態を説明する図、図５（Ａ）は、素子搭載用基板内に素子ＥＬが埋め込まれた様子を示した断面図である。

[0037] 図３で示す実施例では、図３（Ｂ）に示すように、導電パターンは４層で、図３（Ａ）に示すように、一枚の金属コア基板Ｍに、例えば貫通孔３が４つ設けられている。素子搭載用基板には開口部ＯＰに素子ＥＬが埋め込まれている。この素子ＥＬは、半導体ベアチップでも良いし、複数の半導体素子、受動素子が１パッケージと成ったＳＩＰでも良い。特にＳＩＰでは、金属コア基板の電極と接続すべき端子数が減少するため、信頼性が向上する。例えばＩＣベアチップとトランジスタが夫々ベアで埋め込まれると、ＩＣの端子の数とトランジスタの３端子が接続として必要になる。しかし図５（Ｂ）のように複数の素子が１パッケージで封止されたものを埋め込めば、そのパッケージと金属コア基板との接続すべき端子数は減少する。この埋め込まれた素子ＥＬは、図３（Ａ）に示すように、センターから少しずらして配置される。図３（Ａ）中に示した先端に矢印を備え互いに直交した一点鎖線は、素子搭載用基板の縦横のセンターラインであり、交点がそのセンターである。図からも判るように、素子ＥＬはセンターである交点からずらして配置されている。

[0038] 図４（Ａ）は、分離方法を示すものである。各金属コア２は、板状の基板１枚からなり、この金属コアがマトリックス状に並べられている。そして縦方向に配置された実線の矢印がダイシングラインであり、ここでは、金属コア２が直接ダイシングされず、金属コア２の間に在る絶縁樹脂膜４がダイシングされて分離されている。こうすることで、金属コア２は、例えばその断面は、図１（Ａ）及び図２（Ｂ）に示すように素子搭載用基板１の側面に露出せず、しかも側面も含めて自己生成膜であるセラミック膜が形成されているため、耐電圧特性が向上する。

[0039] 図４（Ｂ）は、図４（Ａ）とは別の実施例の分離方法を示すものである。本実施例では、外側の実線が１枚の金属コア基板Ｍを示す。本来４枚の素子搭載用基板が実現できるエリアを予め１枚の金属基板で用意し、金属コア基板Ｍ自体を後から直接ダイシングする。この場合、図４（Ａ）の実施例のようにあらかじめ金属コア基板Ｍを分離しておく必要がないため製造方法として簡略できる。また、ダイシング後の素子搭載用基板１の側面には金属コア２が露出しており、放熱性に優れる。

[0040] 図６は本発明の他の実施例を示すものである。図６（Ａ）は透視図、図６（Ｂ）は図６（Ａ）のＡ－Ａ断面図、図６（Ｃ）はダイシングする際の金属コア基板の状態を示す図、図６（Ｄ）は、素子搭載用基板内に素子ＥＬが埋め込まれた様子を示した断面図である。

[0041] 図６（Ａ）に示すように、一枚の素子搭載用基板１の中に大小４枚の金属コア基板ＭＡ～ＭＤが埋め込まれている。個片化された金属コア基板の間は、絶縁樹脂層４で埋め込まれている、本発明のポイントであるセラミック膜は、表面、裏面および側面を全て被覆しており、一枚一枚の金属コア基板Ｍの剛性を高めている。しかし隣接する金属コア基板Ｍの間は絶縁樹脂層４からなるため、どうしてもその部分で折れ曲がりやすい。そのため本発明では、お互い隣接する金属コア基板Ｍの間の絶縁樹脂膜４は、素子搭載用基板の一側辺から対向する側辺に到るまで延在されず、途中に金属コア基板Ｍが配置され、そこで遮断されるように構成されている。例えば金属コア基板ＭＡ

と金属コア基板ＭＢの間の絶縁樹脂膜４は、図６（Ａ）内の矢印Ａで示されるように金属コア基板ＭＣで遮断される。同様に、金属コア基板ＭＡと金属コア基板ＭＣとの間の絶縁樹脂膜４は、矢印Ｂで示されるように金属コア基板ＭＢで遮断される。金属コア基板ＭＣと金属コア基板ＭＤとの間の絶縁樹脂膜４、および、金属コア基板ＭＢと金属コア基板ＭＤとの間の絶縁樹脂膜４についても、それぞれ矢印Ｃおよび矢印Ｄで示されるように別の金属コア基板Ｍで遮断されている。図６（Ａ）に示されるような素子搭載用基板の弱い部分は、金属コア基板Ｍの存在しない矢印の延在方向であるが、素子搭載基板の一側辺から対向する側辺までの途中に金属コア基板Ｍが入っているので、素子搭載用基板の一側辺から対向側辺まで一気に基板が割れたり、曲がったりすることが抑制される。

[0042] 図６（Ａ）に示される素子搭載用基板には、金属コア基板ＭＣの一部が削除され、ベアチップまたはＳＩＰから成る素子ＥＬが、図６（Ｄ）に示されるように、その中に埋め込まれている。また３つの金属コア基板ＭＡ、ＭＣ、ＭＤは、点丸で示す部分（絶縁樹脂を開口したコンタクトホール）で金属コア２が露出され、図６（Ｂ）に示すように、この孔を介して、基板上の配線と金属コア２とがコンタクトしている。

[0043] 図６（Ｃ）の太い矢印は、ダイシングラインを示し、金属コア基板が、素子搭載用基板の側辺から内側に後退して配置されている事を示している。こうすることで、金属コア基板Ｍは、素子搭載用基板１の側面に露出せず、しかも側面も含めて自己生成膜であるセラミック膜が形成されているため、耐電圧特性が向上する。

上述の図２において説明した構造が、金属コア基板を分離し、その分離部に貫通孔を形成してそこにビアを形成することにより、金属コア基板を貫通する孔を形成する必要が無いため、貫通孔の形成が容易であったのに対して、上述のように、本実施例によれば、金属コア基板をビアの中継として利用するため、電気的に分離が必要な箇所で金属コア基板を分離することが出来ることから、金属コア基板を貫通する孔を形成する必要がなく、またビアの

深さが浅くなることから微細なビアが形成しやすくなる。

[0044] 次に、図１（Ｂ）に示した素子搭載用基板の製造方法を図９から図１３を用いて説明する。

[0045] 図９（Ａ）は素子搭載用基板の製造方法における金属コア基板Ｍの平面図であり、図９（Ｂ）は図９（Ａ）のＡ－Ａ断面図、図９（Ｃ）は図９（Ａ）のＢ－Ｂ断面図である。

[0046] まず一つの素子搭載用基板１に設けられる板状の金属コア基板Ｍが、平面的に縦横に並べられ、夫々が縦と横に延在する連結片３０Ａ、３０Ｂで一体と成っている。図９（Ａ）に示した金属コア基板Ｍは次のように形成される。まず、金属シートまたは金属箔をプレスまたはエッチングすることにより金属コア２を形成する。次に、金属コア２の表面、裏面および側面に、図９（Ｂ）および図９（Ｃ）に示すように自己生成的にセラミック膜を形成する。以上によって、図９（Ａ）に示す金属コア基板Ｍが形成される。このとき、図９（Ｃ）（図９（Ａ）のＢ－Ｂ断面）に示すように貫通孔３が形成され、貫通孔３の内側側壁にもセラミック膜ＣＥが形成されている。尚、後の回転ブレードによるダイシングまたはレーザのダイシング、プレスカット等で夫々の素子搭載用基板１に分離することを考えると、分離ラインに相当する連結片の部分には、自己生成膜が形成されない方が望ましい。

[0047] 続いてセラミック膜の表面に絶縁樹脂膜を形成する。図１０（Ａ）は図９（Ｂ）に示した断面に絶縁樹脂膜４を形成した様子を示したものであり、図１０（Ｂ）は図９（Ｃ）に示した断面に絶縁樹脂膜４を形成した様子を示したものである。

[0048] 図１０（Ａ）および図１０（Ｂ）でも示されているように、金属コア基板の表面と裏面は、フラットな状態となってセラミック膜および絶縁樹脂膜によってカバーされ、金属コア基板の側面および貫通孔３の側壁も同様にセラミック膜および絶縁樹脂膜によって被覆されている。

[0049] 続いて、図１１に示すように、スルーホールを形成する。図１１（Ａ）は平面図、図１１（Ｂ）は図１１（Ａ）のＡ－Ａ断面図、図１１（Ｃ）は図１

１（Ａ）のＢ－Ｂ断面図である。このスルーホールは、貫通孔３の側壁に形成されたセラミック膜および絶縁樹脂膜４を残して、貫通孔３よりも径の小さな第２の貫通孔３Ａを形成することにより形成される。第2の貫通孔３Ａを形成するエリアは絶縁樹脂膜だけで構成されているので、レーザ、ドリルまたはパンチングで簡単に形成できる。貫通孔３の側壁および金属コア基板の側壁は、金属コア基板の外側を、セラミック膜および絶縁樹脂膜とで２重で被覆されることになる。

[0050] 更に、図１２に示すように、第２の貫通孔３Ａには、メッキ、導電ペーストまたははんだ等により導電性材料が埋め込まれる。こうすることでこの後形成する素子搭載用基板の表面の導電パターン５Ａと裏面の導電パターン５Ｂが電気的に接続されることになる。導電パターン５Ａと導電パターン５Ｂとの電気的接続は、第２の貫通孔３Ａの側壁に導電膜が形成されることによりなされても良いし、Ａｇ等の導電ペーストやめっき等が第２の貫通孔３Ａ内に充填されても良い。

[0051] そして最後に、図示していないが、連結片に相当する部分で分離される。プレス、レーザダイス、または回転したブレードによるダイシングで行われる。完成した素子搭載用基板は図１３に示されるとおりで、これは図９（Ａ）および図１１（Ａ）に点線で示された部分に相当する。完成した素子搭載用基板の端面は絶縁樹脂層４が露出しているが、その一部に連結片３０Ａおよび３０Ｂの側壁が顔を出す。素子搭載用基板の個片化時には、金属材料としては幅の狭い連結片部だけであるため、ブレード等の負荷も少なく、簡単に分離できる。

[0052] 素子搭載用基板の上には半導体素子が実装され、半導体モジュールとなる。更には、半導体モジュールの半導体素子が絶縁樹脂で封止されて半導体装置となる。

ここで、本願において採用するセラミック膜の膜構造の評価を行った結果を示す。

まず、セラミック膜の一例であるアルミナ膜の膜厚方向を垂線とする平面

におけるセラミック膜の膜構造を観察する方法を説明する。

図１４は、セラミック膜の一例であるアルミナ膜の膜厚方向を垂線とする平面におけるアルミナ膜の膜構造を観察する方法を説明する斜視図であり、図１５は、膜構造を観察したＳＥＭ写真である。

図１４（Ａ）に示すように、アルミニウム（ＡＩ）膜上にアルミナ（ＡＩ２Ｏ３）膜を形成したサンプルを用意する。そのサンプルのうち、アルミナ膜をＦＩＢ（Focused Ion Beam：集束イオンビーム）を用いて切り出し、アルミナ膜中の膜厚方向を垂線とする平面を表面に露出させる。そして、図１４（Ｂ）に示すように、その表面を矢印方向からＳＥＭ写真を撮影する。

図１５が、そのＳＥＭ写真である。図１５（Ａ）及び（Ｂ）は、液中プラズマ法を用いて形成したアルミナ膜のＳＥＭ写真であり、図１５（Ｃ）はその比較のために撮影した陽極酸化法によって形成したアルミナ膜のＳＥＭ写真である。なお、図１５（Ｂ）は図１５（Ａ）の写真の倍率（１万倍）を大きくして撮影したものであり、図１５（Ｂ）と図１５（Ｃ）は同じ倍率（１０万倍）で撮影したものである。

図１５（Ｃ）に示すように、陽極酸化法を用いて形成したアルミナ膜には多数の孔が全面に形成されている多孔層が存在しているのに対して、液中プラズマ法を用いて形成したアルミナ膜には、全面に微細孔が形成されている多孔層が存在していないことがわかる。このことから、液中プラズマ法を用いて形成したアルミナ膜の方が緻密な膜であり剛性が高く、かつ、微小なアルミナ片が出にくいことがわかる。

よって、液中プラズマ法によって形成したアルミナ膜は剛性が高いことから、膜厚を小さくすることができ、よって素子搭載用基板の全体的な厚みを薄くすることができる。

産業上の利用可能性

[0053] 本発明は、金属製の基板の表裏面にセラミック膜を形成した材料をコア材料とした素子搭載用基板であるため、今後軽薄短小のセットに実装されて、高剛性と放熱性の両立を実現できる。

符号の説明

[0054] １：素子搭載用基板

２：金属コア

３：貫通孔

４：絶縁樹脂

５：導電パターン

Ｍ：金属コア基板

ＭＧ：マージン

ＤＣ：ダイシングライン

請求の範囲

[請求項1] 金属を主材料とする金属コアと、

前記金属コアの一方の主表面に形成された第１のセラミック膜と、

前記金属コアの他の主表面に形成された第２のセラミック膜と、

前記第１のセラミック膜の表面に形成された第１の絶縁樹脂膜と、

前記第２のセラミック膜の表面に形成された第２の絶縁樹脂膜と、

前記第１の絶縁樹脂膜の表面に設けられた第１の導電パターンと、

前記第２の絶縁樹脂膜の表面に設けられた第２の導電パターンと、

を備えた素子搭載用基板であって、

前記第１のセラミック膜および前記第２のセラミック膜は、前記金属コアよりも熱膨張係数が小さいことを特徴とする素子搭載用基板。

[請求項2] 前記第１のセラミック膜の厚みが、前記金属コアの厚みよりも厚いことを特徴とする請求項１に記載の素子搭載用基板。

[請求項3] 前記第２のセラミック膜の厚みが、前記金属コアの厚みよりも厚いことを特徴とする請求項１または２に記載の素子搭載用基板。

[請求項4] 前記金属コアはＡｌを主原料とする金属から成り、前記第１のセラミック膜および前記第２のセラミック膜はＡｌの酸化膜を主成分とすることを特徴とする請求項１～３のうちいずれか１項に記載の素子搭載用基板。

[請求項5] 前記金属コアには貫通孔が設けられ、前記貫通孔の内壁が前記第１のセラミック膜または前記第２のセラミック膜と同一組成のセラミック膜で被覆されていることを特徴とする請求項１～４のうちいずれか１項に記載の素子搭載用基板。

[請求項6] 表面、裏面および前記表面と前記裏面の周囲に位置する側面を有する金属シートから成る金属コアと、

前記金属コアの一部に設けられた第１の貫通孔と、

前記金属コアの表面および裏面を被覆するとともに前記第１の貫通孔を充填する絶縁樹脂と、

前記金属コアの表面を被覆する絶縁樹脂表面に設けられた第１の導電パターンと、

前記金属コアの裏面を被覆する絶縁樹脂表面に設けられた第２の導電パターンと、

前記第１の貫通孔の内側に設けられ、前記第１の貫通孔を埋めた前記絶縁樹脂の一部に設けられた第２の貫通孔と、

前記第２の貫通孔に設けられ前記第１の導電パターンと前記第２の導電パターンとを電気的に接続する埋め込み部とを有する素子搭載用基板であって、

前記金属コアの前記表面、前記裏面および前記第１の貫通孔の内壁には、前記金属コアの主成分を一成分とし、前記素子搭載用基板全体の剛性を向上させる生成膜を有することを特徴とした素子搭載用基板。

[請求項7] 表面、裏面および前記表面と前記裏面の周囲に位置する側面を有する金属シートが同一平面に複数枚配置されてなる金属コアと、

前記金属コアの表面および裏面を被覆する絶縁樹脂と、

前記金属コアの表側を被覆する絶縁樹脂の一部に設けられ、前記金属コアを形成する少なくとも一つの前記金属シートの表面が露出する第１のコンタクト孔と、

前記第１のコンタクト孔を介して前記金属シートと電気的に接続する、前記金属コアの表側を被覆する絶縁樹脂の表面側に設けられた第１の導電パターンと、

前記金属コアの裏面を被覆する絶縁樹脂の一部に設けられ、前記金属コアを形成する少なくとも一つの前記金属シートの裏面が露出する第２のコンタクト孔と、

前記第２のコンタクト孔を介して前記金属シートと電気的に接続され、前記金属コアの裏面を被覆する絶縁樹脂の裏面側に設けられた第２の導電パターンとを有する素子搭載用基板であって、

前記金属シートの表面および裏面には、前記金属シートの主成分を一成分とし、前記素子搭載用基板の剛性を向上させる生成膜を有する事を特徴とした素子搭載用基板。

[請求項8] 前記生成膜の厚みが、前記金属シートの厚みよりも厚いことを特徴とする請求項７に記載の素子搭載用基板。

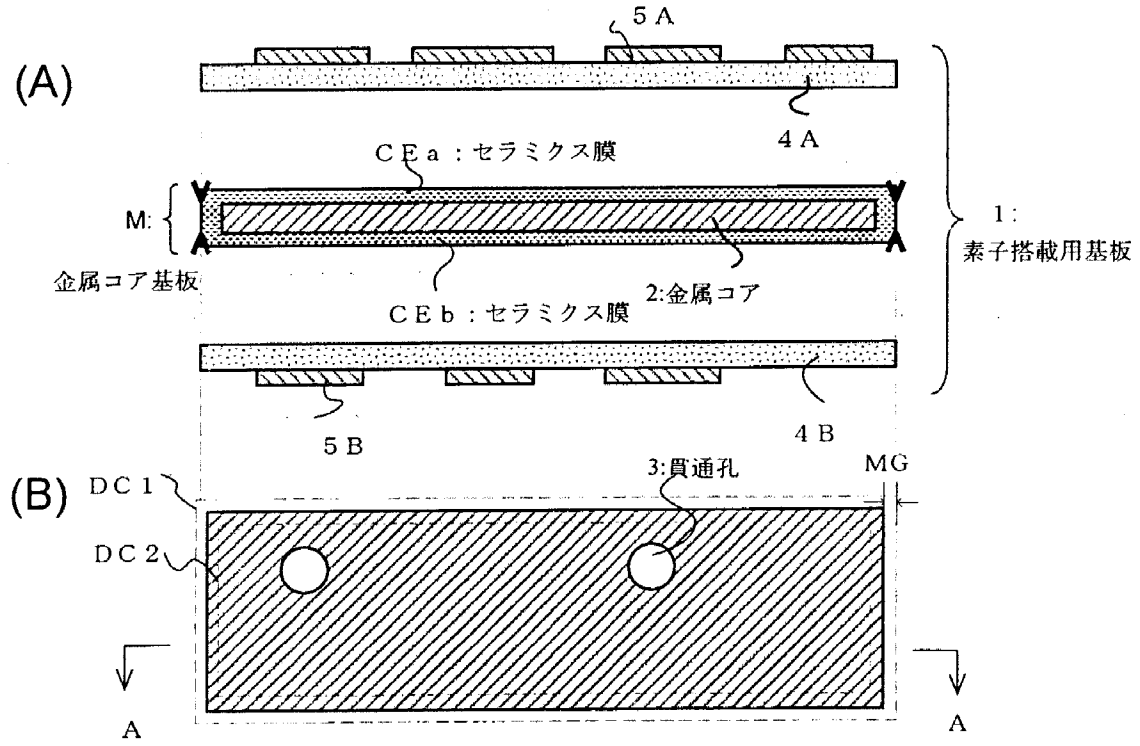
[請求項9] 前記金属シートはＡｌを主原料とする金属からなり、前記生成膜は、Ａｌの酸化膜を主成分とすることを特徴とする請求項７または８に記載の素子搭載用基板。

[請求項10] 前記金属コアには、貫通孔が設けられ、前記貫通孔には、ディスクリート素子またはＩＣ素子が埋め込まれていることを特徴とする請求項９に記載の素子搭載用基板。

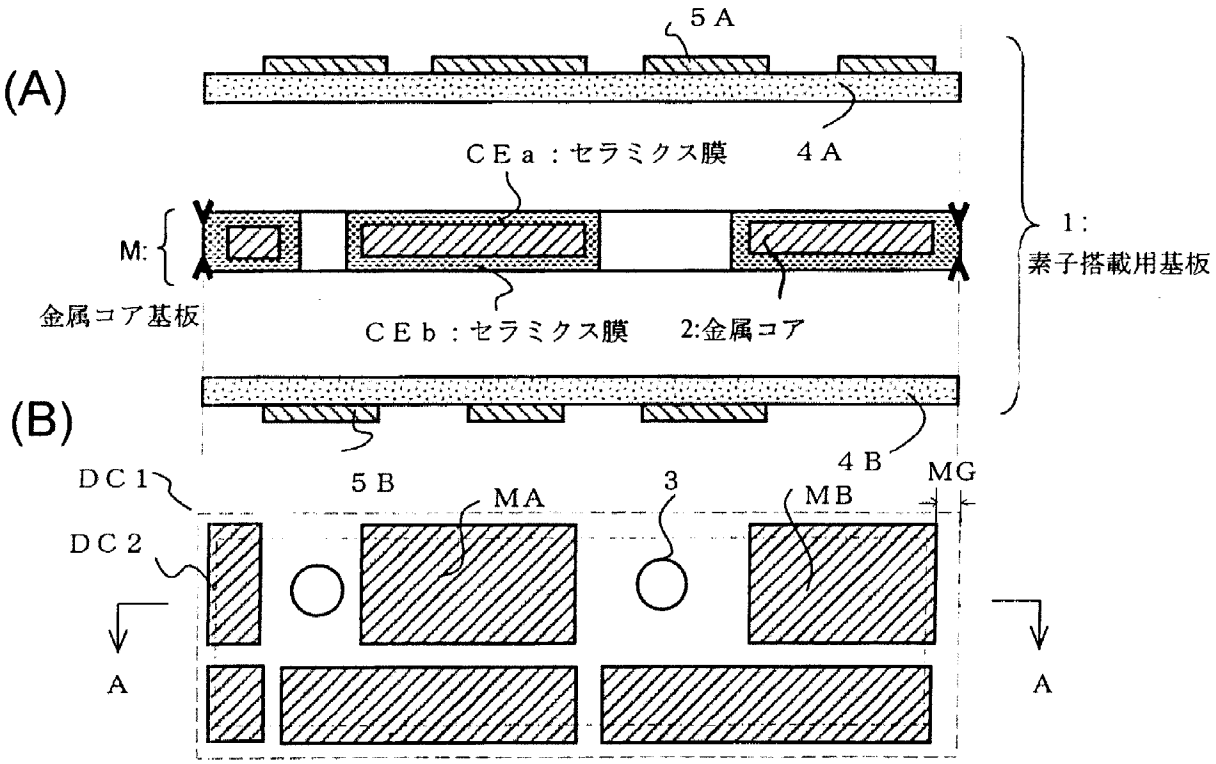
[請求項11] 前記貫通孔には、複数の半導体素子が封止されたＳＩＰ（ｓｙｓｔｅｍ　ｉｎ　ｐａｃｋａｇｅ）が埋め込まれることを特徴とする請求項９に記載の素子搭載用基板。

[請求項12] 請求項１～１１のうちいずれか１項に記載の素子搭載用基板と、
前記第１の導電パターンに電気的に接続されて実装された半導体素子とを備えることを特徴とする半導体モジュール。

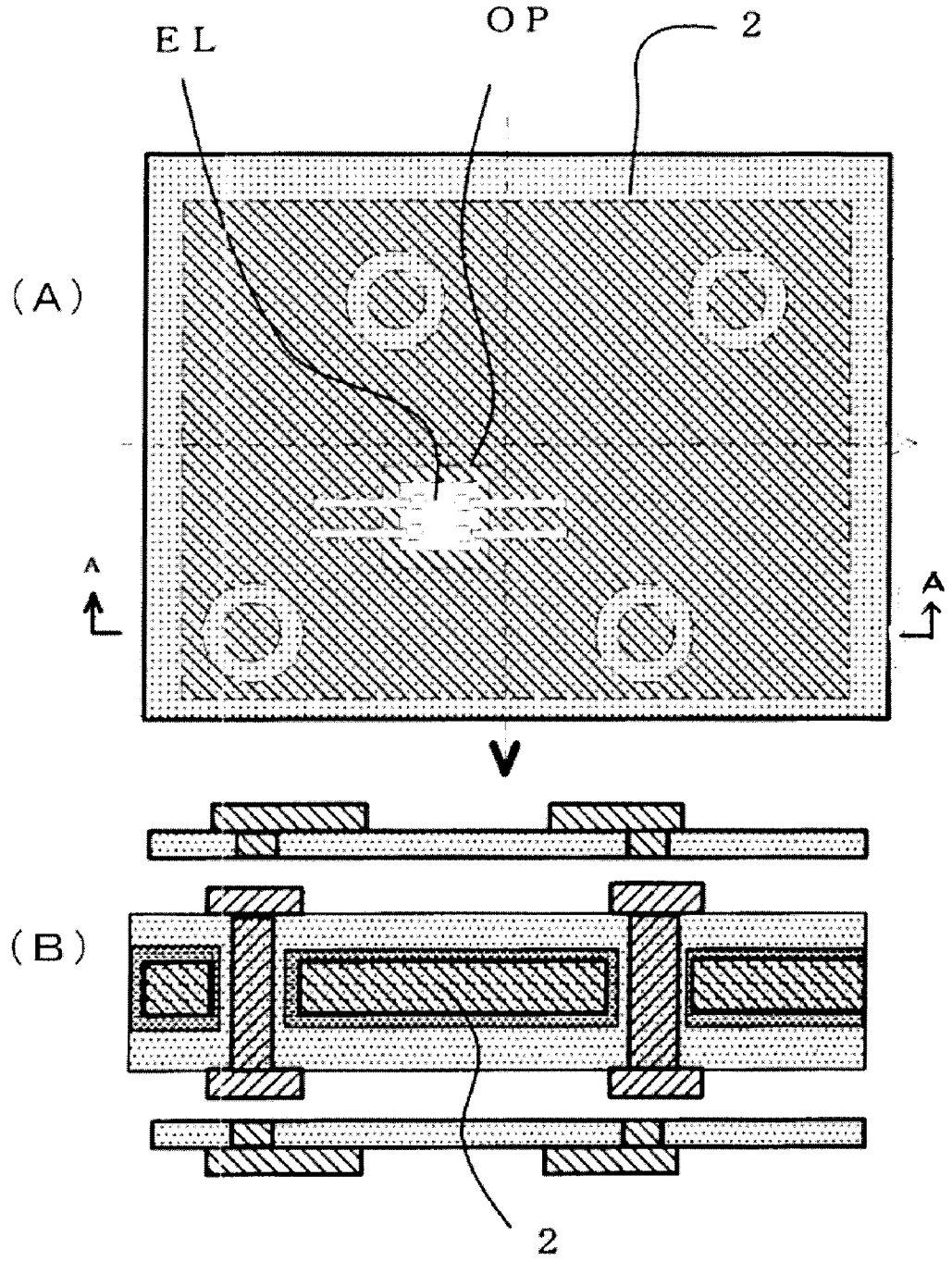
[図1]


(A)
5A
4A
CEa：セラミクス膜
M:
金属コア基板
CEb：セラミクス膜
2:金属コア
1:
素子搭載用基板
5B
4B
(B)
DC1
DC2
3:貫通孔
MG
A
A

[図2]

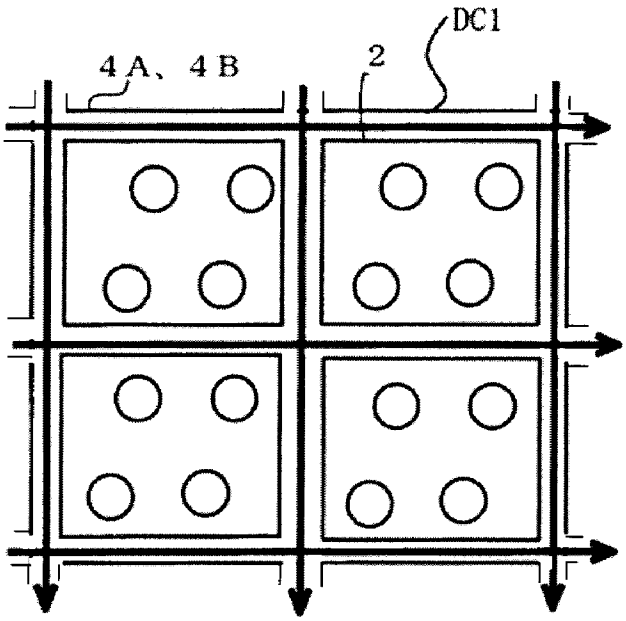

(A)
5A
CEa：セラミクス膜
4A
M:
金属コア基板
CEb：セラミクス膜
2:金属コア
1:
素子搭載用基板
(B)
5B
4B
DC1
DC2
MA
3
MB
MG
A
A

[図3]

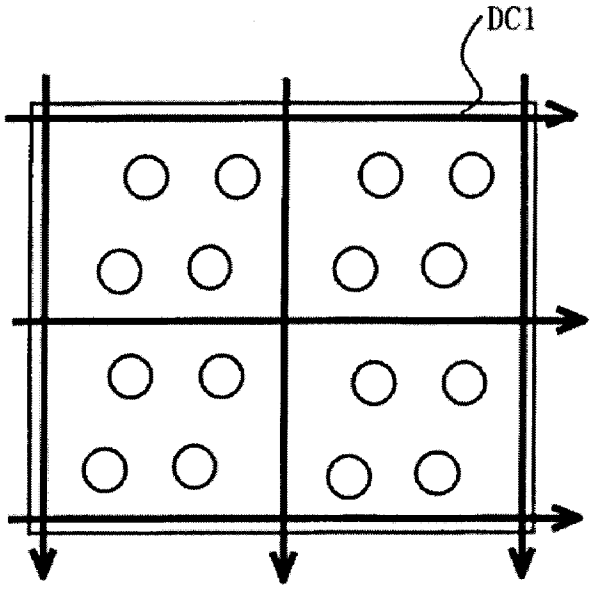


[図4]

(A)

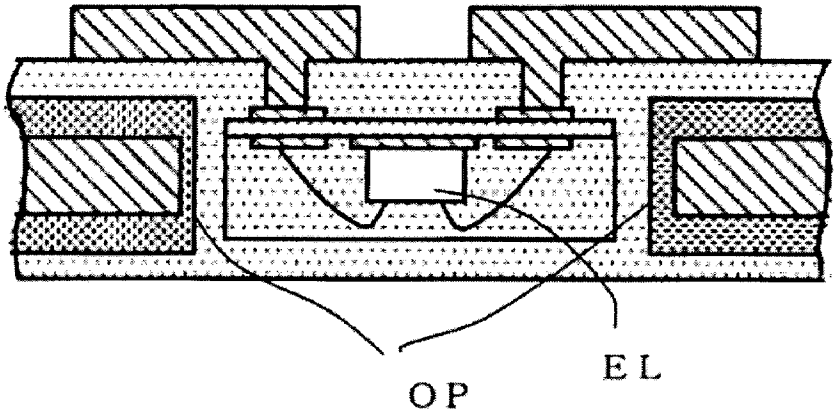


(B)

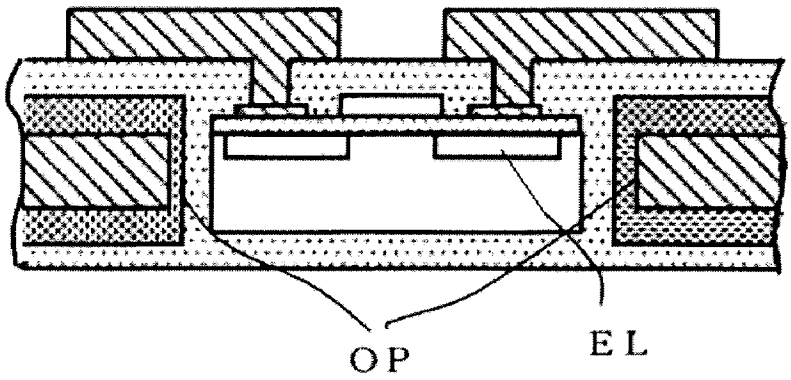


[図5]

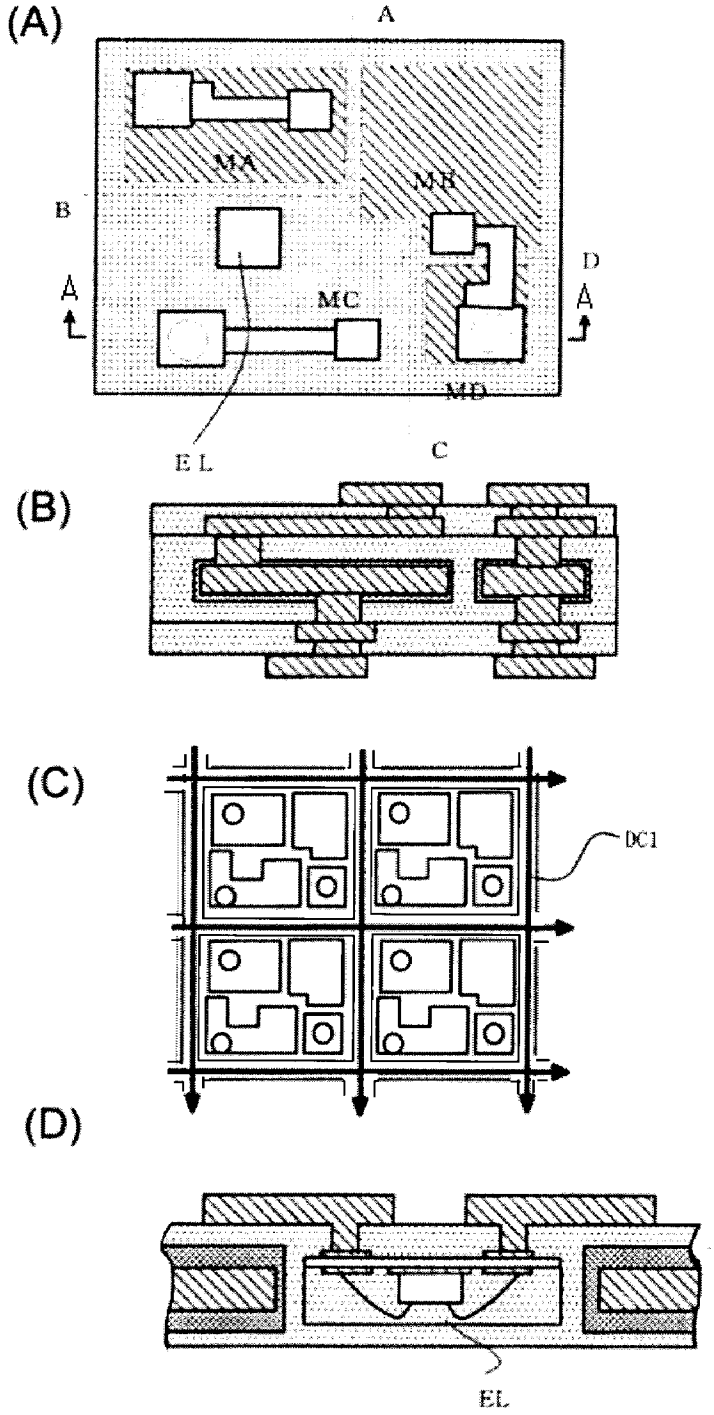
(A)



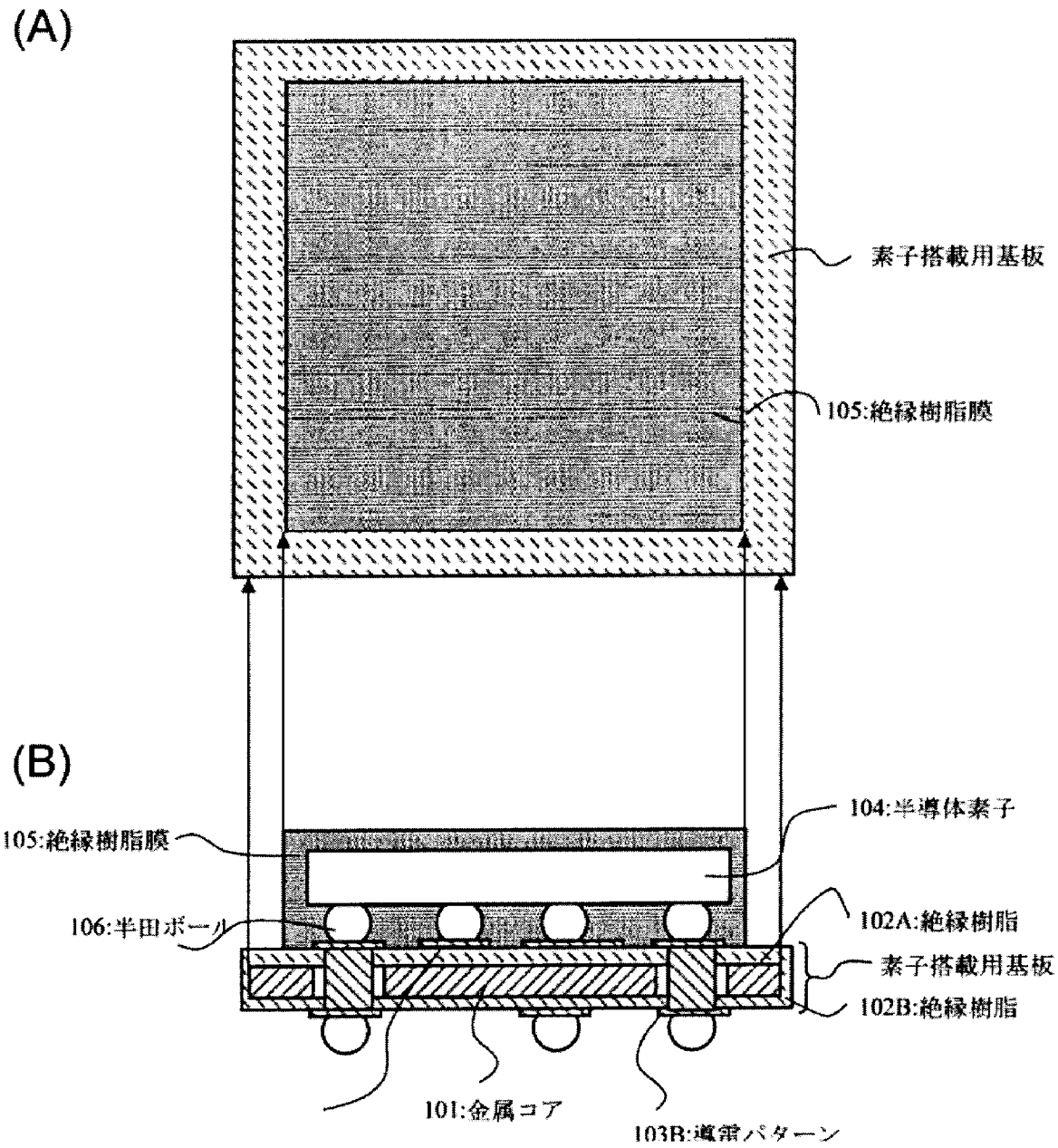
(B)



[図6]

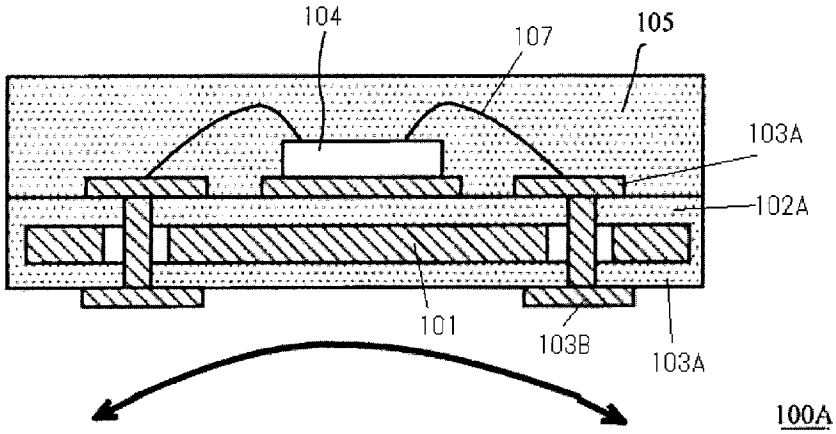


[図7]

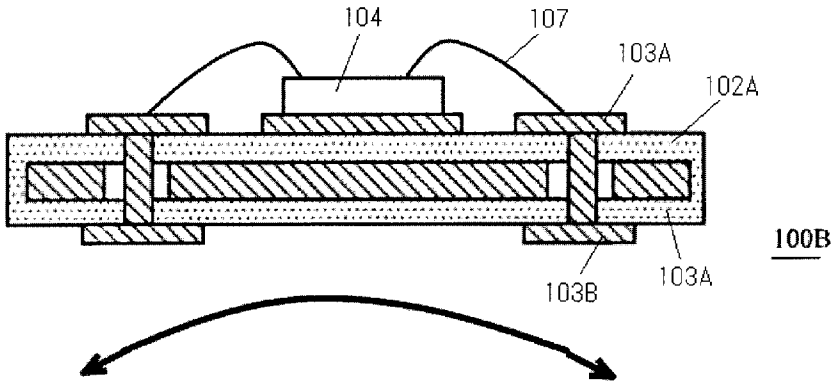

(A)
素子搭載用基板
105:絶縁樹脂膜
(B)
105:絶縁樹脂膜
104:半導体素子
106:半田ボール
102A:絶縁樹脂
素子搭載用基板
102B:絶縁樹脂
101:金属コア
103B:導電パターン

[図8]

(A)

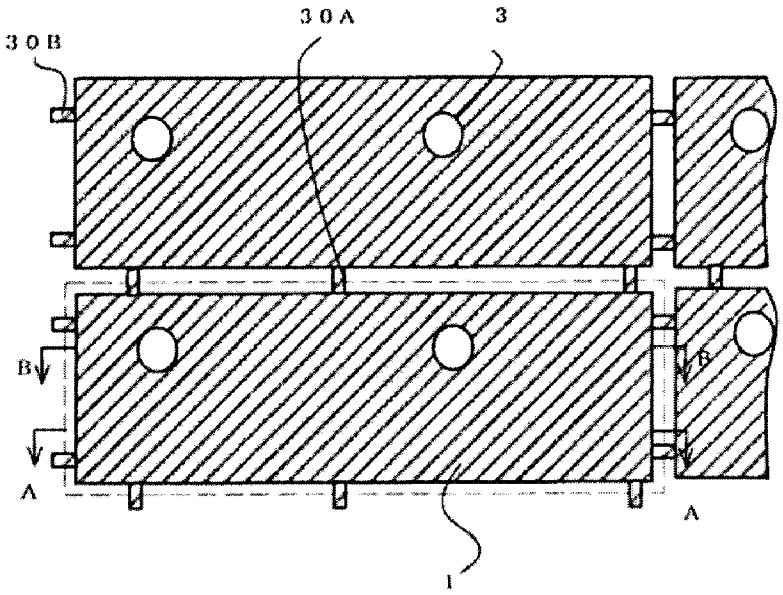

104
107
105
103A
102A
101
103B
103A
100A

(B)

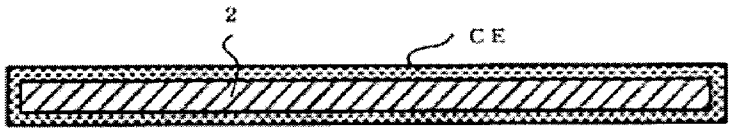

104
107
103A
102A
100B
103B
103A

[図9]

(A)



(B)

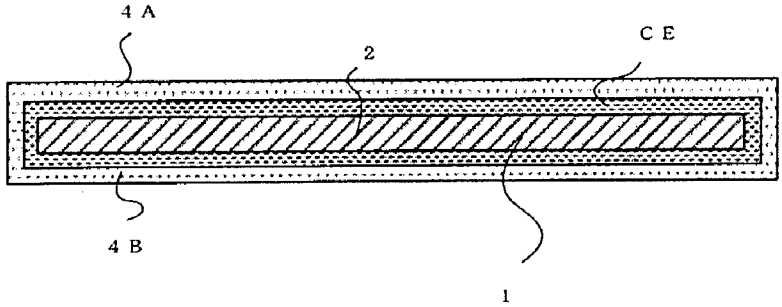


(C)

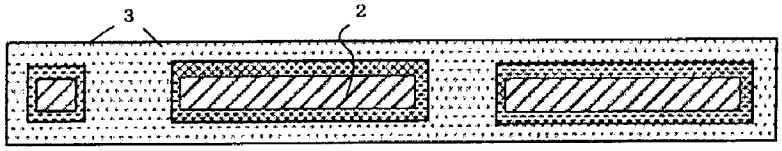


[図10]

(A)

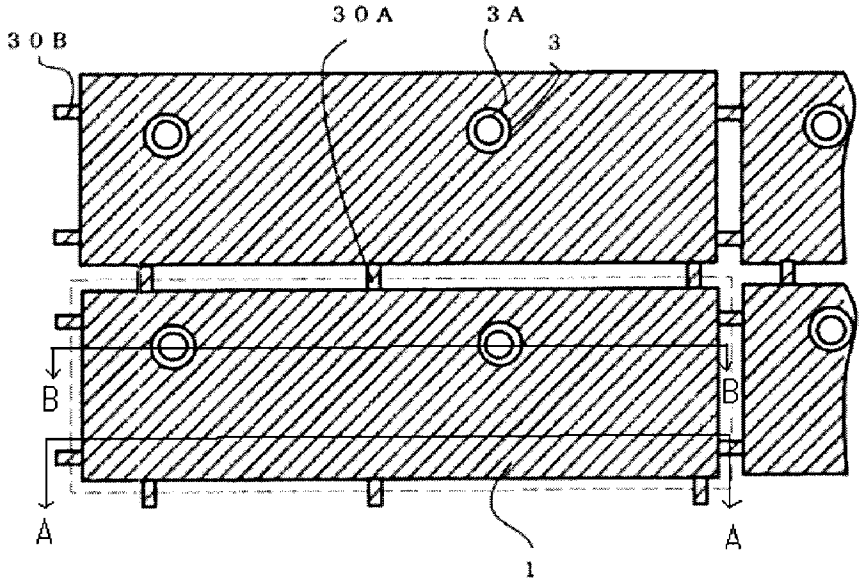


(B)

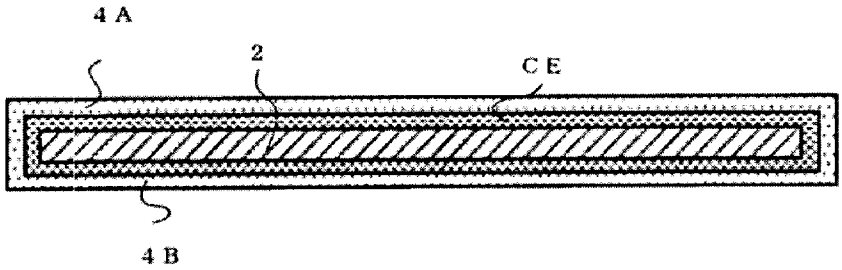


[図11]

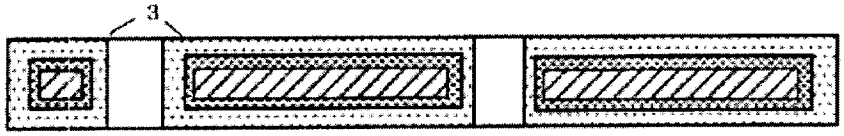
(A)



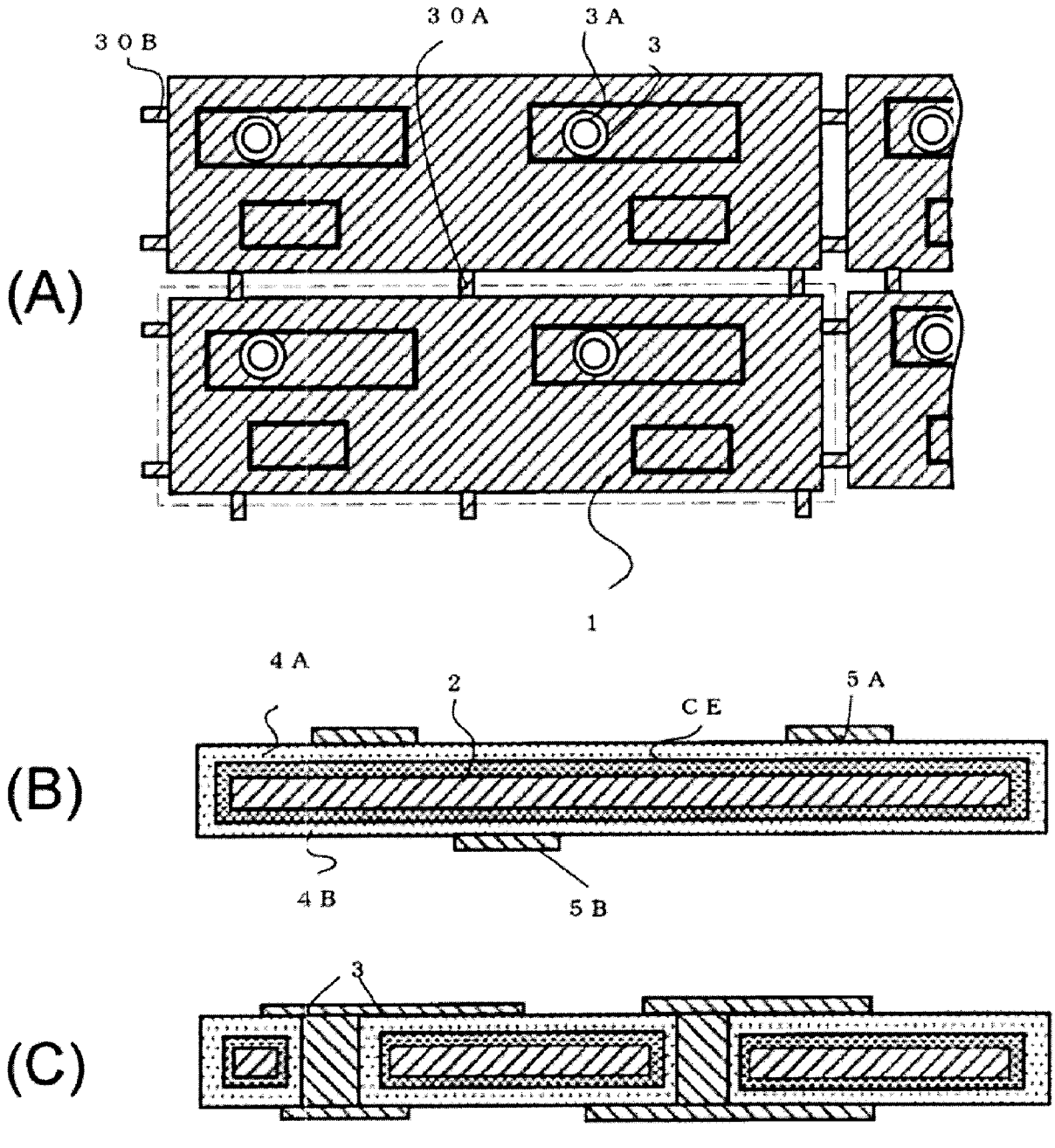
(B)



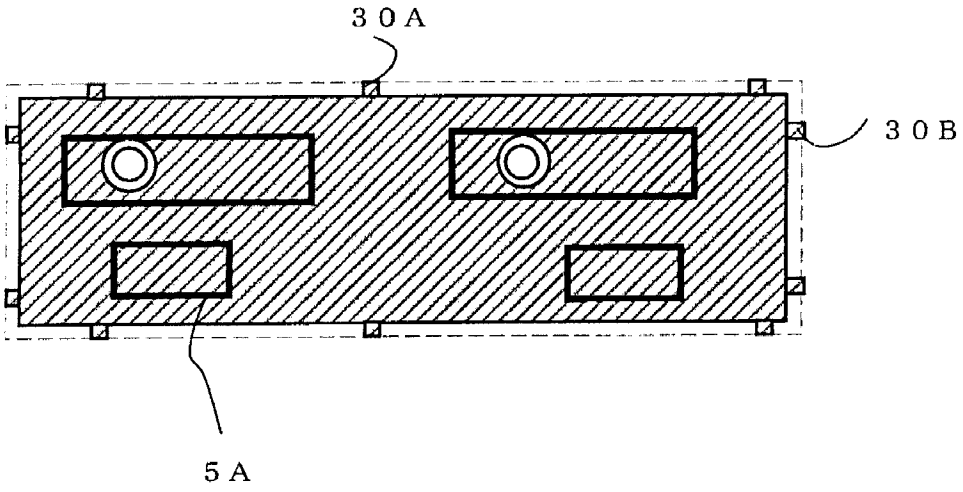
(C)



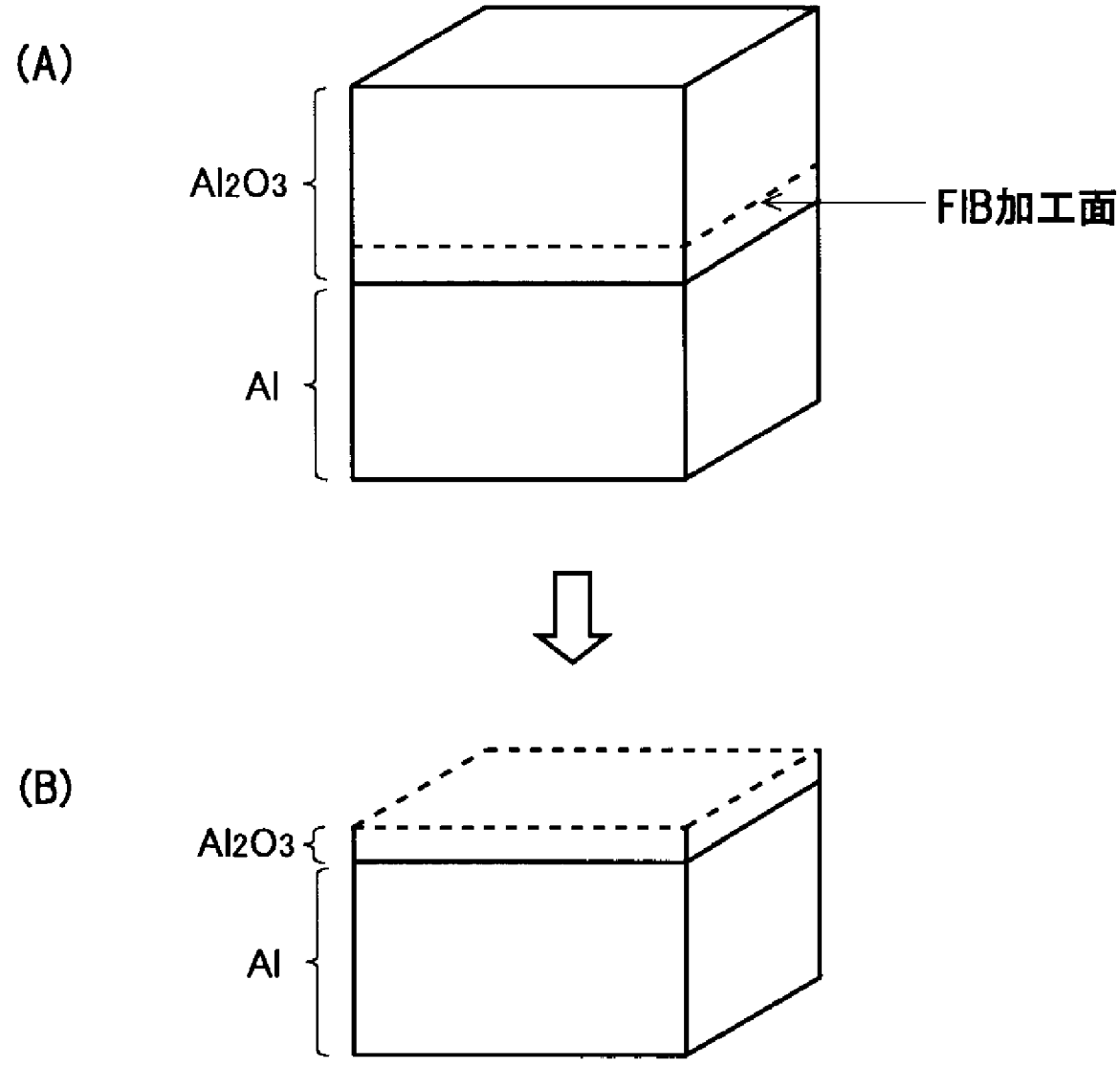
[図12]



[図13]



[図14]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2010/061172

A. CLASSIFICATION OF SUBJECT MATTER
H01L23/12(2006.01)i, *H01L23/14*(2006.01)i, *H05K1/05*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L23/12, H01L23/14, H05K1/05

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y A	JP 55-019853 A (Akai Electric Co., Ltd.), 12 February 1980 (12.02.1980), entire text; all drawings (Family: none)	1,4-6 7,9-12 2-3,8
Y	JP 2007-180083 A (Fujitsu Ltd.), 12 July 2007 (12.07.2007), paragraphs [0013] to [0029]; fig. 1 to 3 (Family: none)	7,9-12
Y	JP 2009-081423 A (Taiyo Yuden Co., Ltd.), 16 April 2009 (16.04.2009), paragraph [0031]; fig. 1 to 6 & US 2009/0084596 A1	10-12

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
19 August, 2010 (19.08.10)	31 August, 2010 (31.08.10)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2010/061172

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 06-318782 A (CMK Corp.), 15 November 1994 (15.11.1994), paragraph [0019] (Family: none)	2-3,8

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１０／０６１１７２

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L23/12(2006.01)i, H01L23/14(2006.01)i, H05K1/05(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L23/12, H01L23/14, H05K1/05

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１０年
日本国実用新案登録公報	１９９６－２０１０年
日本国登録実用新案公報	１９９４－２０１０年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
X Y A	JP 55-019853 A (赤井電機株式会社) 1980.02.12, 全文,全図 (ファミリーなし)	1,4-6 7,9-12 2-3,8
Y	JP 2007-180083 A (富士通株式会社) 2007.07.12, 段落【0013】-【0029】,第１図-第３図 (ファミリーなし)	7,9-12
Y	JP 2009-081423 A (太陽誘電株式会社) 2009.04.16, 段落【0031】, 第１図-第６図 & US 2009/0084596 A1	10-12

☑　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
１９．０８．２０１０	３１．０８．２０１０

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　４Ｒ　３１２３
山本　雄一
電話番号　０３－３５８１－１１０１　内線　３４７１

Ｃ（続き）．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
Ａ	JP 06-318782 A（日本シイエムケイ株式会社）1994.11.15，段落【0019】（ファミリーなし）	2-3,8