

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7559753号
(P7559753)

(45)発行日 令和6年10月2日(2024.10.2)

(24)登録日 令和6年9月24日(2024.9.24)

(51)国際特許分類		F I	
H O 1 L	27/146 (2006.01)	H O 1 L	27/146 E
H 1 0 K	30/60 (2023.01)	H 1 0 K	30/60
H O 4 N	25/70 (2023.01)	H O 4 N	25/70
H O 1 L	31/10 (2006.01)	H O 1 L	31/10 D
請求項の数 16 (全87頁)			
(21)出願番号	特願2021-522736(P2021-522736)	(73)特許権者	000002185 ソニーグループ株式会社 東京都港区港南1丁目7番1号
(86)(22)出願日	令和2年4月30日(2020.4.30)	(74)代理人	110001357 弁理士法人つばさ国際特許事務所
(86)国際出願番号	PCT/JP2020/018226	(72)発明者	中野 博史 東京都港区港南1丁目7番1号 ソニー株式会社内
(87)国際公開番号	WO2020/241169	(72)発明者	森脇 俊貴 東京都港区港南1丁目7番1号 ソニー株式会社内
(87)国際公開日	令和2年12月3日(2020.12.3)	審査官	柴山 将隆
審査請求日	令和5年3月15日(2023.3.15)		
(31)優先権主張番号	特願2019-97458(P2019-97458)		
(32)優先日	令和1年5月24日(2019.5.24)		
(33)優先権主張国・地域又は機関	日本国(JP)		
		最終頁に続く	

(54)【発明の名称】 撮像素子、積層型撮像素子及び固体撮像装置、並びに、撮像素子の製造方法

(57)【特許請求の範囲】

【請求項1】

第1電極、有機系材料から成る光電変換層及び第2電極が積層されて成る光電変換部を備えており、

第1電極と光電変換層との間には、無機半導体材料層が形成されており、
無機半導体材料層を構成するアニオン種の電気陰性度の平均値 EN_{anion} から、無機半導体材料層を構成するカチオン種の電気陰性度の平均値 EN_{cation} を減じた値 ΔEN が1.695未満であり、
光電変換部は、更に、絶縁層、及び、第1電極と離間して配置され、且つ、絶縁層を介して無機半導体材料層と対向して配置された電荷蓄積用電極を有する

撮像素子。

【請求項2】

ΔEN が1.624以下である請求項1に記載の撮像素子。

【請求項3】

無機半導体材料層を $(A^1_{a1}A^2_{a2}A^3_{a3}\cdots A^M_{aM})(B^1_{b1}B^2_{b2}B^3_{b3}\cdots B^N_{bN})$ で表したとき〔但し、 $A^1, A^2, A^3, \cdots, A^M$ はカチオン種であり、 $B^1, B^2, B^3, \cdots, B^N$ はアニオン種であり、 $a1, a2, a3, \cdots, aM, b1, b2, b3, \cdots, bN$ は原子百分率に相当する値であり、合計は1.00〕、

$$EN_{anion} = (B1 \times b1 + B2 \times b2 + B3 \times b3 \cdots + BN \times bN) / (b1 +$$

$$b_2 + b_3 \cdots + b_N)$$

$$E_{\text{cation}} = (A_1 \times a_1 + A_2 \times a_2 + A_3 \times a_3 \cdots + A_M \times a_M) / (a_1 + a_2 + a_3 \cdots + a_M)$$

で表される請求項1に記載の撮像素子。

但し、 $B_1, B_2, B_3, \dots, B_N$ は、アニオン種 $B^1, B^2, B^3, \dots, B^N$ の電気陰性度であり、 $A_1, A_2, A_3, \dots, A_M$ は、カチオン種 $A^1, A^2, A^3, \dots, A^M$ の電気陰性度である。

【請求項4】

カチオン種には、Zn、Ga、Ge、Cd、In、Al、Ti、B、Si、Sn、Hg、Tl及びPbから成る群から選択された少なくとも1種類のカチオン種が含まれる請求項1に記載の撮像素子。

10

【請求項5】

カチオン種にはGa、In及びSnが含まれ、アニオン種にはOが含まれる請求項1に記載の撮像素子。

【請求項6】

カチオン種にはZn、Al及びSnが含まれ、アニオン種にはOが含まれる請求項1に記載の撮像素子。

【請求項7】

無機半導体材料層の近傍に位置する光電変換層の部分を構成する材料のLUMO値 E_0 、及び、無機半導体材料層を構成する無機半導体材料の伝導帯の最小エネルギーの値 E_1 は、以下の式を満足する請求項1に記載の撮像素子。

20

$$E_1 - E_0 \geq 0.1 \text{ eV}$$

【請求項8】

以下の式を満足する請求項7に記載の撮像素子。

$$E_1 - E_0 > 0.1 \text{ eV}$$

【請求項9】

無機半導体材料層のキャリア移動度は $10 \text{ cm}^2 / \text{V} \cdot \text{s}$ 以上である請求項1に記載の撮像素子。

【請求項10】

無機半導体材料層のキャリア密度は $1 \times 10^{16} / \text{cm}^3$ 以下である請求項1に記載の撮像素子。

30

【請求項11】

無機半導体材料層の厚さは、 $1 \times 10^{-8} \text{ m}$ 乃至 $1.5 \times 10^{-7} \text{ m}$ である請求項1に記載の撮像素子。

【請求項12】

第2電極から光が入射し、

光電変換層と無機半導体材料層との界面における無機半導体材料層表面の表面粗さ R_a は 1.5 nm 以下であり、無機半導体材料層表面の二乗平均平方根粗さ R_q の値は 2.5 nm 以下である請求項1に記載の撮像素子。

【請求項13】

請求項1乃至請求項12のいずれか1項に記載の撮像素子を少なくとも1つ有する積層型撮像素子。

40

【請求項14】

請求項1乃至請求項12のいずれか1項に記載の撮像素子を、複数、備えた固体撮像装置。

【請求項15】

請求項13に記載の積層型撮像素子を、複数、備えた固体撮像装置。

【請求項16】

第1電極が形成された下地層上に、無機半導体材料層と、有機系材料から成る光電変換層と、第2電極とを順に形成することと、

50

無機半導体材料層を形成した後、水蒸気を含む雰囲気中で250℃以下のアニール処理を施すことと、

第1電極と離間して配置され、且つ、絶縁層を介して無機半導体材料層と対向して配置されるように電荷蓄積用電極を形成することと

を含み、

無機半導体材料層を構成するアニオン種の電気陰性度の平均値 EN_{anion} から、無機半導体材料層を構成するカチオン種の電気陰性度の平均値 EN_{cation} を減じた値 ΔEN を1.695未満とする撮像素子の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、撮像素子、積層型撮像素子及び固体撮像装置、並びに、撮像素子の製造方法に関する。

【背景技術】

【0002】

イメージセンサー等を構成する撮像素子として、近年、積層型撮像素子が着目されている。積層型撮像素子においては、光電変換層（受光層）が2つの電極で挟み込まれた構造を有する。そして、積層型撮像素子にあっては、光電変換に基づき光電変換層において発生した信号電荷を、蓄積し、転送する構造が必要とされる。従来の構造では、信号電荷がFD（Floating Drain）電極に蓄積及び転送される構造が必要とされ、信号電荷が遅延しないような高速転送が必要とされる。

【0003】

このような課題を解決するための撮像素子（光電変換素子）が、例えば、特開2016-063165号公報に開示されている。

【0004】

光電変換層に有機半導体材料を用いる撮像素子は、特定の色（波長帯）を光電変換することが可能である。そして、このような特徴を有するが故に、固体撮像装置における撮像素子として用いる場合、オンチップ・カラーフィルタ層（OCCTF）と撮像素子との組合せから副画素が成り、副画素が2次元配列されている、従来の固体撮像装置では不可能な、副画素を積層した構造（積層型撮像素子）を得ることが可能である（例えば、特開2011-138927号公報参照）。また、デモザイク処理を必要としないことから、偽色が発生しないといった利点がある。以下の説明において、半導体基板の上あるいは上方に設けられた光電変換部を備えた撮像素子を、便宜上、『第1タイプの撮像素子』と呼び、第1タイプの撮像素子を構成する光電変換部を、便宜上、『第1タイプの光電変換部』と呼び、半導体基板内に設けられた撮像素子を、便宜上、『第2タイプの撮像素子』と呼び、第2タイプの撮像素子を構成する光電変換部を、便宜上、『第2タイプの光電変換部』と呼ぶ場合がある。

【0005】

一方、特開2006-165527号公報には電界効果型トランジスタの発明が開示されており、電界効果型トランジスタの活性層に適用できる非晶質酸化物について説明されている。そして、この特許公開公報の段落番号[0146]には、

『Znより原子番号の小さい2族元素M2（M2は、Mg、Ca）、Inより原子番号の小さい3属元素M3（M3は、B、Al、Ga、Y）、Snより小さい原子番号の小さい4属元素M4（M4は、Si、Ge、Zr）、5属元素M5（M5は、V、Nb、Ta）およびLu、Wのうち、少なくとも1種類の複合酸化物を構成する元素を添加できる。』と記載され、段落番号[0147]、段落番号[0148]には、

『それにより、室温での、アモルファス膜をより安定化させることができる。また、アモルファス膜が得られる組成範囲を広げることができる。特に、共有結合性の強い、B、Si、Geの添加は、アモルファス相安定化に有効であるし、イオン半径の差の大きいイオンから構成される複合酸化物は、アモルファス相が安定化する。』

10

20

30

40

50

と記載されている。

【先行技術文献】

【特許文献】

【0006】

【文献】特開2016-063165号公報

【文献】特開2011-138927号公報

【文献】特開2006-165527号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

特開2006-165527公報に開示された技術は、室温でアモルファス膜をより安定化させる技術であるし、アモルファス膜が得られる組成範囲を広げることができる技術であって、有機系材料から成る光電変換層と無機半導体材料層とが積層された構造における電荷の転送改善等に関連した上述のパラメータに関して何ら言及されていない。また、特開2006-165527公報には、共有結合性の強いドーパントB, Si, Geを添加することで、結晶相よりはアモルファス相が出現し易いという経験則について述べられているが、材料全体の共有結合性を定量化した指標 ΔE_N やドーパントの選択基準に関しては、何ら言及されていない。

【0008】

従って、本開示の第1の目的は、簡素な構成、構造であるにも拘わらず、光電変換層に蓄積された電荷の転送特性に優れた撮像素子、積層型撮像素子及び固体撮像装置を提供することにある。また、本開示の第2の目的は、本開示の第1の目的に加え、低温でのアニール処理によっても優れた特性を示す撮像素子の製造方法を提供することにある。

【課題を解決するための手段】

【0009】

上記の第1の目的を達成するための本開示の撮像素子は、

第1電極、有機系材料から成る光電変換層及び第2電極が積層されて成る光電変換部を備えており、

第1電極と光電変換層との間には、無機半導体材料層が形成されており、

無機半導体材料層を構成するアニオン種の電気陰性度の平均値 $E_{N_{anion}}$ から、無機半導体材料層を構成するカチオン種の電気陰性度の平均値 $E_{N_{cation}}$ を減じた値 $\Delta E_N (= E_{N_{anion}} - E_{N_{cation}})$ は、1.695未満、好ましくは、1.624以下である。

【0010】

上記の第1の目的を達成するための本開示の積層型撮像素子は、上記の本開示の撮像素子を少なくとも1つ有する。

【0011】

上記の第1の目的を達成するための本開示の第1の態様に係る固体撮像装置は、上記の本開示の撮像素子を、複数、備えている。また、上記の第1の目的を達成するための本開示の第2の態様に係る固体撮像装置は、上記の本開示の積層型撮像素子を、複数、備えている。

【0012】

上記の第2の目的を達成するための本開示の撮像素子の製造方法は、第1電極が形成された下地層上に、無機半導体材料層、有機系材料から成る光電変換層及び第2電極を、順次、形成する撮像素子の製造方法であって、

無機半導体材料層を形成した後、水蒸気を含む雰囲気中で250°C以下のアニール処理を施す。

【図面の簡単な説明】

【0013】

【図1】図1は、実施例1の撮像素子の模式的な一部断面図である。

【図2】図2は、実施例1の撮像素子の等価回路図である。

10

20

30

40

50

【図 3】図 3 は、実施例 1 の撮像素子の等価回路図である。

【図 4】図 4 は、実施例 1 の撮像素子を構成する第 1 電極及び電荷蓄積用電極並びに制御部を構成するトランジスタの模式的な配置図である。

【図 5】図 5 は、実施例 1 の撮像素子の動作時の各部位における電位の状態を模式的に示す図である。

【図 6】図 6 A、図 6 B 及び図 6 C は、図 5（実施例 1）、図 20 及び図 21（実施例 4）並びに図 32 及び図 33（実施例 6）の各部位を説明するための実施例 1、実施例 4 及び実施例 6 の撮像素子の等価回路図である。

【図 7】図 7 は、実施例 1 の撮像素子を構成する第 1 電極及び電荷蓄積用電極の模式的な配置図である。

10

【図 8】図 8 は、実施例 1 の撮像素子を構成する第 1 電極、電荷蓄積用電極、第 2 電極及びコンタクトホール部の模式的な透視斜視図である。

【図 9】図 9 は、実施例 1 の撮像素子の変形例の等価回路図である。

【図 10】図 10 は、図 9 に示した実施例 1 の撮像素子の変形例を構成する第 1 電極及び電荷蓄積用電極並びに制御部を構成するトランジスタの模式的な配置図である。

【図 11】図 11 は、実施例 2 の撮像素子の模式的な一部断面図である。

【図 12】図 12 は、実施例 3 の撮像素子の模式的な一部断面図である。

【図 13】図 13 は、実施例 3 の撮像素子の変形例の模式的な一部断面図である。

【図 14】図 14 は、実施例 3 の撮像素子の別の変形例の模式的な一部断面図である。

【図 15】図 15 は、実施例 3 の撮像素子の更に別の変形例の模式的な一部断面図である。

20

【図 16】図 16 は、実施例 4 の撮像素子の一部分の模式的な一部断面図である。

【図 17】図 17 は、実施例 4 の撮像素子の等価回路図である。

【図 18】図 18 は、実施例 4 の撮像素子の等価回路図である。

【図 19】図 19 は、実施例 4 の撮像素子を構成する第 1 電極、転送制御用電極及び電荷蓄積用電極並びに制御部を構成するトランジスタの模式的な配置図である。

【図 20】図 20 は、実施例 4 の撮像素子の動作時の各部位における電位の状態を模式的に示す図である。

【図 21】図 21 は、実施例 4 の撮像素子の別の動作時の各部位における電位の状態を模式的に示す図である。

【図 22】図 22 は、実施例 4 の撮像素子を構成する第 1 電極、転送制御用電極及び電荷蓄積用電極の模式的な配置図である。

30

【図 23】図 23 は、実施例 4 の撮像素子を構成する第 1 電極、転送制御用電極、電荷蓄積用電極、第 2 電極及びコンタクトホール部の模式的な透視斜視図である。

【図 24】図 24 は、実施例 4 の撮像素子の変形例を構成する第 1 電極、転送制御用電極及び電荷蓄積用電極並びに制御部を構成するトランジスタの模式的な配置図である。

【図 25】図 25 は、実施例 5 の撮像素子の一部分の模式的な一部断面図である。

【図 26】図 26 は、実施例 5 の撮像素子を構成する第 1 電極、電荷蓄積用電極及び電荷排出電極の模式的な配置図である。

【図 27】図 27 は、実施例 5 の撮像素子を構成する第 1 電極、電荷蓄積用電極、電荷排出電極、第 2 電極及びコンタクトホール部の模式的な透視斜視図である。

40

【図 28】図 28 は、実施例 6 の撮像素子の模式的な一部断面図である。

【図 29】図 29 は、実施例 6 の撮像素子の等価回路図である。

【図 30】図 30 は、実施例 6 の撮像素子の等価回路図である。

【図 31】図 31 は、実施例 6 の撮像素子を構成する第 1 電極及び電荷蓄積用電極並びに制御部を構成するトランジスタの模式的な配置図である。

【図 32】図 32 は、実施例 6 の撮像素子の動作時の各部位における電位の状態を模式的に示す図である。

【図 33】図 33 は、実施例 6 の撮像素子の別の動作時（転送時）の各部位における電位の状態を模式的に示す図である。

【図 34】図 34 は、実施例 6 の撮像素子を構成する第 1 電極及び電荷蓄積用電極の模式

50

的な配置図である。

【図 3 5】図 3 5 は、実施例 6 の撮像素子を構成する第 1 電極、電荷蓄積用電極、第 2 電極及びコンタクトホール部の模式的な透視斜視図である。

【図 3 6】図 3 6 は、実施例 6 の撮像素子の変形例を構成する第 1 電極及び電荷蓄積用電極の模式的な配置図である。

【図 3 7】図 3 7 は、実施例 7 の撮像素子（並置された 2 つの撮像素子）の一部分の模式的な断面図である。

【図 3 8】図 3 8 は、実施例 7 の撮像素子を構成する第 1 電極及び電荷蓄積用電極等並びに制御部を構成するトランジスタの模式的な配置図である。

【図 3 9】図 3 9 は、実施例 7 の撮像素子を構成する第 1 電極及び電荷蓄積用電極等の模式的な配置図である。

10

【図 4 0】図 4 0 は、実施例 7 の撮像素子を構成する第 1 電極及び電荷蓄積用電極等の変形例の模式的な配置図である。

【図 4 1】図 4 1 は、実施例 7 の撮像素子を構成する第 1 電極及び電荷蓄積用電極等の変形例の模式的な配置図である。

【図 4 2】図 4 2 A 及び図 4 2 B は、実施例 7 の撮像素子を構成する第 1 電極及び電荷蓄積用電極等の変形例の模式的な配置図である。

【図 4 3】図 4 3 は、実施例 8 の撮像素子（並置された 2 つの撮像素子）の一部分の模式的な断面図である。

【図 4 4】図 4 4 は、実施例 8 の撮像素子（並置された 2 × 2 の撮像素子）の一部分の模式的な平面図である。

20

【図 4 5】図 4 5 は、実施例 8 の撮像素子（並置された 2 × 2 の撮像素子）の変形例の一部分の模式的な平面図である。

【図 4 6】図 4 6 A 及び図 4 6 B は、実施例 8 の撮像素子（並置された 2 つの撮像素子）の変形例の一部分の模式的な断面図である。

【図 4 7】図 4 7 A 及び図 4 7 B は、実施例 8 の撮像素子（並置された 2 つの撮像素子）の変形例の一部分の模式的な断面図である。

【図 4 8】図 4 8 A 及び図 4 8 B は、実施例 8 の撮像素子の変形例の一部分の模式的な平面図である。

【図 4 9】図 4 9 A 及び図 4 9 B は、実施例 8 の撮像素子の変形例の一部分の模式的な平面図である。

30

【図 5 0】図 5 0 は、実施例 9 の固体撮像装置における第 1 電極及び電荷蓄積用電極セグメントの模式的な平面図である。

【図 5 1】図 5 1 は、実施例 9 の固体撮像装置の第 1 変形例における第 1 電極及び電荷蓄積用電極セグメントの模式的な平面図である。

【図 5 2】図 5 2 は、実施例 9 の固体撮像装置の第 2 変形例における第 1 電極及び電荷蓄積用電極セグメントの模式的な平面図である。

【図 5 3】図 5 3 は、実施例 9 の固体撮像装置の第 3 変形例における第 1 電極及び電荷蓄積用電極セグメントの模式的な平面図である。

【図 5 4】図 5 4 は、実施例 9 の固体撮像装置の第 4 変形例における第 1 電極及び電荷蓄積用電極セグメントの模式的な平面図である。

40

【図 5 5】図 5 5 は、実施例 9 の固体撮像装置の第 5 変形例における第 1 電極及び電荷蓄積用電極セグメントの模式的な平面図である。

【図 5 6】図 5 6 は、実施例 9 の固体撮像装置の第 6 変形例における第 1 電極及び電荷蓄積用電極セグメントの模式的な平面図である。

【図 5 7】図 5 7 は、実施例 9 の固体撮像装置の第 7 変形例における第 1 電極及び電荷蓄積用電極セグメントの模式的な平面図である。

【図 5 8】図 5 8 A、図 5 8 B 及び図 5 8 C は、実施例 9 の撮像素子ブロックにおける読み出し駆動例を示すチャートである。

【図 5 9】図 5 9 は、実施例 10 の固体撮像装置における第 1 電極及び電荷蓄積用電極セ

50

グメントの模式的な平面図である。

【図 6 0】図 6 0 は、実施例 1 0 の固体撮像装置の変形例における第 1 電極及び電荷蓄積用電極セグメントの模式的な平面図である。

【図 6 1】図 6 1 は、実施例 1 0 の固体撮像装置の変形例における第 1 電極及び電荷蓄積用電極セグメントの模式的な平面図である。

【図 6 2】図 6 2 は、実施例 1 0 の固体撮像装置の変形例における第 1 電極及び電荷蓄積用電極セグメントの模式的な平面図である。

【図 6 3】図 6 3 は、実施例 1 の撮像素子、積層型撮像素子の更に別の変形例の模式的な一部断面図である。

【図 6 4】図 6 4 は、実施例 1 の撮像素子、積層型撮像素子の更に別の変形例の模式的な一部断面図である。

【図 6 5】図 6 5 は、実施例 1 の撮像素子、積層型撮像素子の更に別の変形例の模式的な一部断面図である。

【図 6 6】図 6 6 は、実施例 1 の撮像素子、積層型撮像素子の別の変形例の模式的な一部断面図である。

【図 6 7】図 6 7 は、実施例 4 の撮像素子の更に別の変形例の模式的な一部断面図である。

【図 6 8】図 6 8 は、実施例 1 の固体撮像装置の概念図である。

【図 6 9】図 6 9 は、本開示の第 1 の態様～第 2 の態様に係る撮像素子、積層型撮像素子から構成された固体撮像装置を電子機器（カメラ）を用いた例の概念図である。

【図 7 0】図 7 0 は、比較例の積層型撮像素子（積層型固体撮像装置）の概念図である。

【図 7 1】図 7 1 の（A）、（B）、（C）及び（D）は、無機半導体材料層の成膜直後の状態、水蒸気を含む雰囲気中で無機半導体材料層にアニール処理を施すことでダングリングボンドが消滅する状態を模式的に説明する図であり、図 7 1 の（E）、（F）、（G）及び（H）は、無機半導体材料層の成膜直後の状態、水蒸気を含む雰囲気中で無機半導体材料層に水素が拡散・浸透し、金属－水素結合の形成が促される状態を模式的に説明する図である。

【図 7 2】図 7 2 は、共有結合性が高い材料とイオン結合性が高い材料の電氣的な分布（静電ポテンシャル）を模式的に表した図である。

【図 7 3】図 7 3 は、金属元素の中で比較的電気陰性度が高い元素がヒドリドイオンを生成し易い理由を説明するための図である。

【図 7 4】図 7 4 の（A）、（B）及び（C）は、実施例 1 A、実施例 1 B 及び比較例 1 において、無機半導体材料層から T F T のチャネル形成領域を形成し、T F T 特性を評価した結果を示すグラフである。

【図 7 5】図 7 5 A 及び図 7 5 B は、 $\text{In}_{a1}\text{Ga}_{a2}\text{Zn}_{a3}\text{O}_{b1}$ を用いた比較例 1 において、アニール温度を 250°C から 280°C 、 350°C としたときの T F T における V_{GS} と I_D との関係を T F T 特性として評価した結果、及び、アニール温度と水素濃度を求めた結果を示すグラフである。

【図 7 6】図 7 6 A 並びに図 7 6 B は、それぞれ、 $\text{Al}_{a1}\text{Zn}_{a2}\text{Sn}_{a3}\text{O}_{b1}$ から無機半導体材料層を構成する場合、（ a_1 ， a_2 ， a_3 ）の値と ΔE_N が 1.695 未満であるといった規定との関係をプロットしたグラフ、並びに、（ a_1 ， a_2 ， a_3 ）の値の式（1）、式（2-1）、式（2-2）式（3）及び式（4）を満足する領域を示すグラフである。

【図 7 7】図 7 7 は、車両制御システムの概略的な構成の一例を示すブロック図である。

【図 7 8】図 7 8 は、車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

【図 7 9】図 7 9 は、内視鏡手術システムの概略的な構成の一例を示す図である。

【図 8 0】図 8 0 は、カメラヘッド及び C C U の機能構成の一例を示すブロック図である。

【発明を実施するための形態】

【0014】

以下、図面を参照して、実施例に基づき本開示を説明するが、本開示は実施例に限定されるものではなく、実施例における種々の数値や材料は例示である。尚、説明は、以下の

10

20

30

40

50

順序で行う。

1. 本開示の撮像素子、本開示の積層型撮像素子及び本開示の第1の態様～第2の態様に係る固体撮像装置、並びに、本開示の撮像素子の製造方法、全般に関する説明
2. 実施例1（本開示の撮像素子、本開示の積層型撮像素子及び本開示の第2の態様に係る固体撮像装置、並びに、本開示の撮像素子の製造方法）
3. 実施例2（実施例1の変形）
4. 実施例3（実施例1～実施例2の変形、本開示の第1の態様に係る固体撮像装置）
5. 実施例4（実施例1～実施例3の変形、転送制御用電極を備えた撮像素子）
6. 実施例5（実施例1～実施例4の変形、電荷排出電極を備えた撮像素子）
7. 実施例6（実施例1～実施例5の変形、複数の電荷蓄積用電極セグメントを備えた撮像素子）
8. 実施例7（実施例1～実施例6の変形、電荷移動制御電極を備えた撮像素子）
9. 実施例8（実施例7の変形）
10. 実施例9（第1構成～第2構成の固体撮像装置）
11. 実施例10（実施例9の変形）
12. その他

【0015】

〈本開示の撮像素子、本開示の積層型撮像素子及び本開示の第1の態様～第2の態様に係る固体撮像装置、並びに、本開示の撮像素子の製造方法、全般に関する説明〉

本開示の撮像素子、本開示の積層型撮像素子を構成する本開示の撮像素子、本開示の第1の態様～第2の態様に係る固体撮像装置を構成する本開示の撮像素子を、以下、総称して、『本開示の撮像素子等』と呼ぶ場合がある。

【0016】

本開示の撮像素子の製造方法において、アニール処理は、無機半導体材料層を形成した後ならばどの製造工程の段階であってもよく、無機半導体材料層の形成後であってもよいし、光電変換層の形成後であってもよいし、第2電極の形成後であってもよいし、第2電極の形成後の各種製造工程を経た後であってもよい。水蒸気を含む雰囲気として、具体的には、水蒸気を含む大気雰囲気を挙げることができる。

【0017】

本開示の撮像素子等において、無機半導体材料層を $(A^1_{a1}A^2_{a2}A^3_{a3} \cdots A^M_{aM})(B^1_{b1}B^2_{b2}B^3_{b3} \cdots B^N_{bN})$ で表したとき〔但し、 $A^1, A^2, A^3, \cdots, A^M$ はカチオン種であり、 $B^1, B^2, B^3, \cdots, B^N$ はアニオン種であり、 $a1, a2, a3, \cdots, aM, b1, b2, b3, \cdots, bN$ は原子百分率に相当する値であり、合計は1.00〕、

$$EN_{\text{anion}} = (B^1 \times b1 + B^2 \times b2 + B^3 \times b3 \cdots + B^N \times bN) / (b1 + b2 + b3 \cdots + bN)$$

$$EN_{\text{cation}} = (A^1 \times a1 + A^2 \times a2 + A^3 \times a3 \cdots + A^M \times aM) / (a1 + a2 + a3 \cdots + aM)$$

で表される形態とすることができる。但し、 $B^1, B^2, B^3, \cdots, B^N$ は、アニオン種 $B^1, B^2, B^3 \cdots, B^N$ の電気陰性度であり、 $A^1, A^2, A^3 \cdots, A^M$ は、カチオン種 $A^1, A^2, A^3 \cdots, A^M$ の電気陰性度である。

【0018】

上記の好ましい形態を含む本開示の撮像素子等において、カチオン種には、Zn、Ga、Ge、Cd、In、Al、Ti、B、Si、Sn、Hg、Tl及びPbから成る群から選択された少なくとも1種類のカチオン種が含まれる構成とすることができる。また、アニオン種には、O、N、S、Fから成る群から選択された少なくとも1種類のアニオン種が含まれる構成とすることができる。

【0019】

あるいは又、上記の好ましい形態を含む本開示の撮像素子等において、カチオン種にはGa、In及びSnが含まれ、アニオン種にはOが含まれる構成とすることができるし、

あるいは又、カチオン種にはZn、Al及びSnが含まれ、アニオン種にはOが含まれる構成とすることができる。

【0020】

以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等において、光電変換部は、更に、絶縁層、及び、第1電極と離間して配置され、且つ、絶縁層を介して無機半導体材料層と対向して配置された電荷蓄積用電極を備えている形態とすることができる。

【0021】

第1電極、第2電極、電荷蓄積用電極及び光電変換層に関しては、後に詳しく説明する。

【0022】

更には、以上に説明した好ましい形態、構成を含む本開示の撮像素子等において、光電変換層において生成した電荷は、無機半導体材料層を介して第1電極へと移動する形態とすることができ、この場合、電荷は電子である形態とすることができる。

10

【0023】

更には、真空準位をゼロ基準として、真空準位から離れるほどエネルギーが高いと定義すると、以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等において、光電変換層を構成する材料のLUMO値 E_0 、及び、無機半導体材料層を構成する無機半導体材料（以下、単に、『無機半導体材料』と呼ぶ場合がある）の伝導帯の最小エネルギーの値 E_1 は、以下の式を満足する形態とすることができる。

$$E_1 \geq E_0$$

望ましくは、

$$E_1 - E_0 \geq 0.1 \text{ (eV)}$$

一層望ましくは、

$$E_1 - E_0 > 0.1 \text{ (eV)}$$

20

【0024】

無機半導体材料の伝導帯の最小エネルギー値 E_1 は、無機半導体材料層における平均値とする。また、光電変換層を構成する材料のLUMO値 E_0 は、無機半導体材料層の近傍に位置する光電変換層の部分における平均値とする。ここで、「無機半導体材料層の近傍に位置する光電変換層の部分」とは、無機半導体材料層と光電変換層との界面を基準として、光電変換層の厚さの10%以内に相当する領域（即ち、光電変換層の厚さの0%乃至10%に互る領域）に位置する光電変換層の部分を目指す。

30

【0025】

価電子帯のエネルギー、HOMOの値は、例えば、紫外光電子分光法（UPS法）に基づき求めることができる。また、伝導帯のエネルギーやLUMOの値は、{（価電子帯のエネルギー、HOMOの値）+ E_b }から求めることができる。更には、バンドギャップエネルギー E_b は、光学的に吸収する波長 λ （光学的な吸収端波長であり、単位はnm）から、以下の式に基づき求めることができる。

$$E_b = h\nu = h(c/\lambda) = 1239.8/\lambda \text{ [eV]}$$

【0026】

無機半導体材料層は、光電変換層において生成した電荷を第1電極に転送させるために設けられているので、転送速度が遅いと、撮像素子からの信号読み出しに時間がかかることになり、固体撮像装置で必要とされる適切なフレームレートを得ることができない。転送速度を早くするためには、無機半導体材料層のキャリア移動度、つまり、電界移動度を大きくする必要がある。それ故、以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等において、無機半導体材料層のキャリア移動度は $10 \text{ cm}^2/\text{V} \cdot \text{s}$ 以上であることが好ましく、これによって、無機半導体材料層に蓄積された電荷を第1電極へと速やかに移動させることができる。

40

【0027】

以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等において、無機半導体材料層のキャリア密度（キャリア濃度）は $1 \times 10^{16}/\text{cm}^3$ 以下であることが好ましく、これによって、無機半導体材料層における電荷蓄積量の増加を図ることができる。

50

【0028】

以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等において、無機半導体材料層の厚さは、 $1 \times 10^{-8} \text{m}$ 乃至 $1.5 \times 10^{-7} \text{m}$ 、好ましくは、 $2 \times 10^{-8} \text{m}$ 乃至 $1.0 \times 10^{-7} \text{m}$ 、より好ましくは、 $3 \times 10^{-8} \text{m}$ 乃至 $1.0 \times 10^{-7} \text{m}$ であることが望ましい。

【0029】

以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等において、第2電極から光が入射し、

光電変換層と無機半導体材料層との界面における無機半導体材料層表面の表面粗さ R_a は 1.5nm 以下であり、無機半導体材料層表面の二乗平均平方根粗さ R_q の値は 2.5nm 以下であることが好ましい。表面粗さ R_a 、 R_q は、JIS B 0601:2013の規定に基づく。このような光電変換層と無機半導体材料層との界面における無機半導体材料層表面の平滑性は、無機半導体材料層表面における散乱反射を抑制し、光電変換における明電流特性の向上を図ることができる。電荷蓄積用電極表面の表面粗さ R_a は 1.5nm 以下であり、電荷蓄積用電極表面の二乗平均平方根粗さ R_q の値は 2.5nm 以下であることが好ましい。

【0030】

本開示の撮像素子等において、無機半導体材料の光学ギャップは、 2.8eV 以上、 3.2eV 以下であることが好ましく、これによって、無機半導体材料層を入射光に対して透明な層とすることができ、しかも、光電変換層から無機半導体材料層への電荷の移動に障害が生じる虞が無い。あるいは又、無機半導体材料層をより一層広い波長範囲の入射光に対して透明な層とするために、無機半導体材料の光学ギャップは、 3.0eV 以上、 3.2eV 以下であることが好ましい。即ち、光電変換層において生成した電荷を無機半導体材料層において確実に受け取るためには、無機半導体材料の伝導帯の準位は、光電変換層を構成する材料の伝導帯の準位よりも深いことが必要とされ、そのためには、無機半導体材料の光学ギャップは、例えば、 3.2eV 以下であることが好ましい。

【0031】

また、本開示の撮像素子等において、無機半導体材料の酸素欠損生成エネルギーは、 2.6eV 以上、望ましくは 3.0eV 以上であることが好ましい。あるいは又、酸素欠損生成エネルギーの値が高いとキャリア移動度の値が低くなる場合があるので、このような場合、無機半導体材料の酸素欠損生成エネルギーは、 2.6eV 以上、 3.0eV 以下であることが好ましい。ここで、酸素欠損生成エネルギーとは、酸素欠損を生成するために必要とされるエネルギーであり、酸素欠損生成エネルギーの値が高いほど、酸素欠損が生成し難く、また、酸素原子あるいは酸素分子、他の原子や分子を取り込み難くなり、安定であると云える。酸素欠損生成エネルギーは、例えば、第1原理計算から求めることができる。尚、無機半導体材料層が複数種の金属原子から構成されているので、「金属原子の酸素欠損生成エネルギー」とは、無機半導体材料における複数種の金属原子の有する酸素欠損生成エネルギーの平均値を指す。

【0032】

無機半導体材料層の組成は、例えば、ICP発光分光分析法（高周波誘導結合プラズマ発光分光分析法、ICP-AES）や、X線光電子分光（X-ray Photoelectron Spectroscopy, XPS）に基づき求めることができる。無機半導体材料層の成膜過程において、場合によっては、水素や他の金属あるいは金属化合物等の他の不純物が混入することがあるが、微量（例えばモル分率で3%以下）であれば混入を妨げるものではない。

【0033】

本開示の撮像素子等において、無機半導体材料層は非晶質である（例えば、局所的に結晶構造を持たない非晶質である）形態とすることができる。無機半導体材料層が非晶質であるか否かは、X線回折分析に基づき決定することができる。但し、無機半導体材料層は、非晶質であることに限定されず、結晶構造を有していてもよいし、多結晶構造を有していてもよい。

【0034】

図70に比較例として積層型撮像素子（積層型固体撮像装置）の構成例を示す。図70に示す例では、半導体基板370内に、第2タイプの撮像素子である第3撮像素子343及び第2撮像素子341を構成する第2タイプの光電変換部である第3光電変換部343A及び第2光電変換部341Aが積層され、形成されている。また、半導体基板370の上方（具体的には、第2撮像素子341の上方）には、第1タイプの光電変換部である第1光電変換部310Aが配置されている。ここで、第1光電変換部310Aは、第1電極321、有機系材料から成る光電変換層323、第2電極322を備えており、第1タイプの撮像素子である第1撮像素子310を構成する。第2光電変換部341A及び第3光電変換部343Aにおいては、吸収係数の違いにより、それぞれ、例えば、青色光及び赤色光が光電変換される。また、第1光電変換部310Aにおいては、例えば、緑色光が光電変換される。

10

【0035】

第2光電変換部341A及び第3光電変換部343Aにおいて光電変換によって生成した電荷は、これらの第2光電変換部341A及び第3光電変換部343Aに一旦蓄積された後、それぞれ、縦型トランジスタ（ゲート部345を図示する）と転送トランジスタ（ゲート部346を図示する）によって第2浮遊拡散層（Floating Diffusion）FD₂及び第3浮遊拡散層FD₃に転送され、更に、外部の読み出し回路（図示せず）に出力される。これらのトランジスタ及び浮遊拡散層FD₂、FD₃も半導体基板370に形成されている。

20

【0036】

第1光電変換部310Aにおいて光電変換によって生成した電荷は、コンタクトホール部361、配線層362を介して、半導体基板370に形成された第1浮遊拡散層FD₁に蓄積される。また、第1光電変換部310Aは、コンタクトホール部361、配線層362を介して、電荷量を電圧に変換する増幅トランジスタのゲート部352にも接続されている。そして、第1浮遊拡散層FD₁は、リセット・トランジスタ（ゲート部351を図示する）の一部を構成している。参照番号371は素子分離領域であり、参照番号372は半導体基板370の表面に形成された酸化膜であり、参照番号376、381は層間絶縁層であり、参照番号383は保護材料層であり、参照番号314はオンチップ・マイクロ・レンズである。

30

【0037】

図70に示した比較例の撮像素子にあっては、第2光電変換部341A及び第3光電変換部343Aにおいて光電変換によって生成した電荷は、第2光電変換部341A及び第3光電変換部343Aに一旦蓄積された後、第2浮遊拡散層FD₂及び第3浮遊拡散層FD₃に転送される。それ故、第2光電変換部341A及び第3光電変換部343Aを完全空乏化することができる。しかしながら、第1光電変換部310Aにおいて光電変換によって生成した電荷は、直接、第1浮遊拡散層FD₁に蓄積される。それ故、第1光電変換部310Aを完全空乏化することは困難である。そして、以上の結果、kTCノイズが大きくなり、ランダムノイズが悪化し、撮像画質の低下をもたらす虞がある。

【0038】

本開示の撮像素子等においては、上述したとおり、第1電極と離間して配置され、且つ、絶縁層を介して無機半導体材料層と対向して配置された電荷蓄積用電極を備えていれば、光電変換部に光が照射され、光電変換部において光電変換されるとき、無機半導体材料層（場合によっては、無機半導体材料層及び光電変換層）に電荷を蓄えることができる。それ故、露光開始時、電荷蓄積部を完全空乏化し、電荷を消去することが可能となる。その結果、kTCノイズが大きくなり、ランダムノイズが悪化し、撮像画質の低下をもたらすといった現象の発生を抑制することができる。尚、以下の説明において、無機半導体材料層、あるいは、無機半導体材料層及び光電変換層を、総称して、『無機半導体材料層等』と呼ぶ場合がある。

40

【0039】

50

無機半導体材料層は、単層構成であってもよいし、多層構成であってもよい。また、電荷蓄積用電極の上方に位置する無機半導体材料と、第1電極の上方に位置する無機半導体材料とを、異ならせてもよい。

【0040】

無機半導体材料層は、例えば、物理的气相成長法（PVD法）、具体的には、スパッタリング法に基づき成膜することができる。より具体的には、スパッタリング装置として、例えば、平行平板スパッタリング装置あるいはDCマグネトロンスパッタリング装置、RFスパッタリング装置を用いることができるし、プロセスガスとしてアルゴン（Ar）ガスを使用し、所望の焼結体をターゲットとして用いたスパッタリング法を例示することができる。但し、スパッタリング法や蒸着法等のPVD法に限定するものではなく、塗布法等に基づき無機半導体材料層を形成することもできる。

10

【0041】

尚、無機半導体材料層をスパッタリング法に基づき形成する際の酸素ガス導入量（酸素ガス分圧）を制御することによって、無機半導体材料層のエネルギー準位を制御することができる。具体的には、スパッタリング法に基づき形成する際の

酸素ガス分圧＝（O₂ガス圧力）／（ArガスとO₂ガスの圧力合計）

を、0.005乃至0.10とすることが好ましい。更には、本開示の撮像素子等においては、無機半導体材料層における酸素の含有率が化学量論組成の酸素含有率よりも少ない形態とすることができる。ここで、酸素の含有率に基づいて無機半導体材料層のエネルギー準位を制御することができ、酸素の含有率が化学量論組成の酸素含有率よりも少なくなる程、即ち、酸素欠損が多くなる程、エネルギー準位を深くすることが可能となる。

20

【0042】

更には、以上に説明した各種の好ましい形態、構成を含む本開示の撮像素子等において、無機半導体材料層は、第1電極側から、第1層及び第2層から成り、

第1電極と無機半導体材料層との界面から3nm、好ましくは5nm、より好ましくは10nmまでの第1層の平均膜密度を ρ_1 、第2層の平均膜密度を ρ_2 としたとき、

$$\rho_1 \geq 5.9 \text{ g/cm}^3$$

及び、

$$\rho_1 - \rho_2 \geq 0.1 \text{ g/cm}^3$$

好ましくは、

$$\rho_1 \geq 6.1 \text{ g/cm}^3$$

及び、

$$\rho_1 - \rho_2 \geq 0.2 \text{ g/cm}^3$$

を満足する形態とすることができる。尚、第1層の厚さは薄いほど好ましいが、不連続な層が形成されることを防ぐ必要があるので、最低層厚を3nmと規定した。また、余り厚いと無機半導体材料層の特性が低下するので、最高層厚を10nmと規定した。尚、この場合、第1層の組成と第2層の組成とは同じである形態とすることができる。あるいは又、

無機半導体材料層は、第1層及び第2層から成り、

第1層の組成と第2層の組成とは同じであり、

第1電極と無機半導体材料層との界面から3nm、好ましくは5nm、より好ましくは10nmまでの第1層の平均膜密度を ρ_1 、第2層の平均膜密度を ρ_2 としたとき、

$$\rho_1 - \rho_2 \geq 0.1 \text{ g/cm}^3$$

好ましくは、

$$\rho_1 - \rho_2 \geq 0.2 \text{ g/cm}^3$$

を満足する形態とすることができる。

【0043】

膜密度は、XRR（X-Ray Reflectivity）法に基づき求めることができる。ここで、XRR法とは、X線を試料表面に極浅い角度で入射させ、入射角に対して対鏡面方向に反射したX線の強度プロファイルを測定し、得られたX線の強度プロファイルをシミュレーション結果と比較し、シミュレーションパラメータを最適化することによって、試料の膜厚

40

50

・膜密度を決定する方法である。

【0044】

このような第1層及び第2層から成る無機半導体材料層を備えた本開示の撮像素子は、第1電極、有機系材料から成る光電変換層及び第2電極が積層されて成る光電変換部を備えており、

第1電極と光電変換層との間には、第1電極側から、第1層及び第2層から成る無機半導体材料層が形成されている撮像素子の製造方法であって、

第1層をスパッタリング法に基づき成膜した後、第1層を成膜したときの投入電力よりも小さな投入電力でのスパッタリング法に基づき第2層を成膜する工程を含む撮像素子の製造方法によって得ることができる。

10

【0045】

各種試験の結果、スパッタリング法に基づき無機半導体材料層を成膜するときの投入電力と平均膜密度との間には、投入電力が増加するに従い、平均膜密度は線形に増加する関係があることが判った。ここで、投入電力が高い場合、無機半導体材料の配向が揃い、無機半導体材料層は緻密になり、一方、投入電力が低い場合、無機半導体材料の配向が揃い難く、無機半導体材料層は粗になると考えられる。

【0046】

そして、このように、第1電極と光電変換層との間に、第1電極側から、第1層及び第2層から成る無機半導体材料層を形成し、第1層の厚さ、第1層の平均膜密度 ρ_1 と第2層の平均膜密度 ρ_2 との関係を規定することで、第1層の形成時に下地に損傷が発生する虞が無くなり、優れた特性を有する撮像素子を得ることができる。

20

【0047】

本開示の撮像素子等として、CCD素子、CMOSイメージセンサー、CIS（Contact Image Sensor）、CMD（Charge Modulation Device）型の信号増幅型イメージセンサーを挙げることができる。本開示の第1の態様～第2の態様に係る固体撮像装置、後述する第1構成～第2構成の固体撮像装置から、例えば、デジタルスチルカメラやビデオカメラ、カムコーダ、監視カメラ、車両搭載用カメラ、スマートホン用カメラ、ゲーム用のユーザーインターフェースカメラ、生体認証用カメラを構成することができる。

【実施例1】

【0048】

実施例1は、本開示の撮像素子、本開示の積層型撮像素子及び本開示の第2の態様に係る固体撮像装置、並びに、本開示の撮像素子の製造方法に関する。実施例1の撮像素子及び積層型撮像素子（以下、単に「撮像素子」と呼ぶ）の模式的な一部断面図を図1に示し、実施例1の撮像素子の等価回路図を図2及び図3に示し、実施例1の撮像素子の光電変換部を構成する第1電極及び電荷蓄積用電極並びに制御部を構成するトランジスタの模式的な配置図を図4に示し、実施例1の撮像素子の動作時の各部位における電位の状態を模式的に図5に示し、実施例1の撮像素子の各部位を説明するための等価回路図を図6Aに示す。また、実施例1の撮像素子の光電変換部を構成する第1電極及び電荷蓄積用電極の模式的な配置図を図7に示し、第1電極、電荷蓄積用電極、第2電極及びコンタクトホール部の模式的な透視斜視図を図8に示す。更には、実施例1の固体撮像装置の概念図を図6Bに示す。

30

40

【0049】

尚、図37、図43、図46A、図46B、図47A及び図47Bにおいては、光電変換層23A及び無機半導体材料層23Bの図示を省略し、これらの光電変換層23A並びに無機半導体材料層23Bを纏めて光電変換積層体23で表す。また、図16、図25、図28、図37、図43、図46A、図46B、図47A、図47B、図66及び図67において、層間絶縁層81より下方に位置する各種の撮像素子構成要素を、図面を簡素化するために、便宜上、纏めて、参照番号13で示す。

【0050】

実施例1の撮像素子は、

50

第1電極21、有機系材料から成る光電変換層23A及び第2電極22が積層されて成る光電変換部を備えており、

第1電極21と光電変換層23Aとの間には、無機半導体材料層23Bが形成されている。

【0051】

光電変換層23Aは、厚さ0.1μmのC60から成る。

【0052】

実施例1の積層型撮像素子は、実施例1の撮像素子を少なくとも1つ有する。また、実施例1の固体撮像装置は、実施例1の積層型撮像素子を、複数、備えている。そして、実施例1の固体撮像装置から、例えば、デジタルスチルカメラやビデオカメラ、カムコーダ、監視カメラ、車両搭載用カメラ（車載カメラ）、スマートホン用カメラ、ゲーム用のユーザーインターフェースカメラ、生体認証用カメラ等が構成されている。

【0053】

そして、実施例1の撮像素子において、無機半導体材料層23Bを構成するアニオン種の電気陰性度の平均値 $E_{N_{anion}}$ から、無機半導体材料層23Bを構成するカチオン種の電気陰性度の平均値 $E_{N_{cation}}$ を減じた値 $\Delta EN (= E_{N_{anion}} - E_{N_{cation}})$ は、1.695未満、好ましくは、1.624以下である。

【0054】

ここで、無機半導体材料層23Bを $(A^1_{a1}A^2_{a2}A^3_{a3} \cdots A^M_{aM})(B^1_{b1}B^2_{b2}B^3_{b3} \cdots B^N_{bN})$ で表したとき〔但し、 $A^1, A^2, A^3, \cdots, A^M$ はカチオン種であり、 $B^1, B^2, B^3, \cdots, B^N$ はアニオン種であり、 $a1, a2, a3, \cdots, aM, b1, b2, b3, \cdots, bN$ は原子百分率に相当する値であり、合計は1.00〕、 $E_{N_{anion}} = (B^1 \times b1 + B^2 \times b2 + B^3 \times b3 \cdots + B^N \times bN) / (b1 + b2 + b3 \cdots + bN)$

$E_{N_{cation}} = (A^1 \times a1 + A^2 \times a2 + A^3 \times a3 \cdots + A^M \times aM) / (a1 + a2 + a3 \cdots + aM)$

で表される。但し、 $B^1, B^2, B^3, \cdots, B^N$ は、アニオン種 $B^1, B^2, B^3, \cdots, B^N$ の電気陰性度であり、 $A^1, A^2, A^3, \cdots, A^M$ は、カチオン種 $A^1, A^2, A^3, \cdots, A^M$ の電気陰性度である。

【0055】

カチオン種には、Zn、Ga、Ge、Cd、In、Al、Ti、B、Si、Sn、Hg、Tl及びPbから成る群から選択された少なくとも1種類のカチオン種が含まれ、アニオン種には、O、N、S、Fから成る群から選択された少なくとも1種類のアニオン種が含まれる。具体的には、例えば、カチオン種にはGa、In及びSnが含まれ、アニオン種にはOが含まれる構成 $(In_{a1}Ga_{a2}Sn_{a3}O_{b1})$ とすることができるし、あるいは又、カチオン種にはZn、Al及びSnが含まれ、アニオン種にはOが含まれる構成 $(Al_{a1}Zn_{a2}Sn_{a3}O_{b1})$ とすることができる。

【0056】

光電変換層23Aにおいて生成した電荷は、無機半導体材料層23Bを介して第1電極21へと移動し、この場合、電荷は電子である。無機半導体材料層23Bの厚さは、 $1 \times 10^{-8}m$ 乃至 $1.5 \times 10^{-7}m$ である。無機半導体材料層23Bのキャリア移動度は $10 cm^2/V \cdot s$ 以上であるし、無機半導体材料層23Bのキャリア密度（キャリア濃度）は $1 \times 10^{16}/cm^3$ 以下であるし、無機半導体材料層23Bは非晶質である。無機半導体材料の光学ギャップは、2.8eV以上、3.2eV以下、好ましくは、3.0eV以上、3.2eV以下であるし、無機半導体材料の酸素欠損生成エネルギーは、2.6eV以上、望ましくは3.0eV以上である。光電変換層23Aを構成する材料のLUMO値を E_0 、無機半導体材料層23Bを構成する無機半導体材料の伝導帯の最小エネルギーの値を E_1 としたとき、

$E_1 \geq E_0$

望ましくは、

10

20

30

40

50

$$E_1 - E_0 \geq 0.1 \text{ (eV)}$$

一層望ましくは、

$$E_1 - E_0 > 0.1 \text{ (eV)}$$

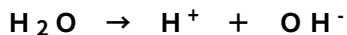
を満足する。

【0057】

光電変換部は、更に、絶縁層82、及び、第1電極21と離間して配置され、且つ、絶縁層82を介して無機半導体材料層23Bと対向して配置された電荷蓄積用電極24を備えている。具体的には、無機半導体材料層23Bは、第1電極21と接する領域、絶縁層82と接しており、下方には電荷蓄積用電極24が存在しない領域、及び、絶縁層82と接しており、下方に電荷蓄積用電極24が存在する領域を有する。そして、第2電極22から光が入射する。光電変換層23Aと無機半導体材料層23Bとの界面における無機半導体材料層23Bの表面の表面粗さRaは1.5nm以下であり、無機半導体材料層23Bの表面の二乗平均平方根粗さRqの値は2.5nm以下である。電荷蓄積用電極24の表面の表面粗さRaは1.5nm以下であり、電荷蓄積用電極24の表面の二乗平均平方根粗さRqの値は2.5nm以下である。

【0058】

無機半導体材料層23Bは、例えば、スパッタリング法や真空蒸着法等に基づきアモルファス薄膜状態で形成される。図71の(A)に示すように、成膜直後(As depo)の状態では、無機半導体材料層23Bには不安定なダングリングボンドが大量に存在しており、無機半導体材料層23Bは導電性を示さない。そこで、水蒸気を含む雰囲気中(大気雰囲気中等)で無機半導体材料層23Bにアニール処理を施すことで、下記の式に示すように、水蒸気からの水素が無機半導体材料層23Bの内部に拡散・浸透し、構造変化を促し、不安定なダングリングボンドを消滅させて(図71の(B)参照)、安定な金属-酸素結合に変換することができる(図71の(C)及び図71の(D)参照)。そして、これにより、無機半導体材料層23Bに良好な特性を付与することができる。このように、無機半導体材料層23Bの原子構造を安定化するために必要な水素が、蓄積層内に拡散・浸透していくには、例えばInGaZnO₄では250°Cよりも高温が必要である。



【0059】

また、図71の(E)、図71の(F)、図71の(G)及び図71の(H)に示すように、水素の拡散・浸透は、金属-水素結合の形成も促す。この金属-水素結合では、水素がヒドライドイオン(H⁻)となっており、余分なキャリアを安定化させ、不活性化させる効果があり、無機半導体材料層23Bにおけるキャリア密度の低減に繋がる結果、無機半導体材料層23Bにおける電荷蓄積量の増加を図ることができる。逆に、仮に、無機半導体材料層23Bを構成する材料を薄膜トランジスタ(TFT)のチャネル構造部として用いる場合、撮像素子に無機半導体材料層23Bを用いる場合と異なり、10¹⁹/cm³程度以上のキャリア密度が必要である。それ故、このようなアニール処理は、薄膜トランジスタの製造プロセスよりは、むしろ、撮像素子の製造に適したプロセスである。

【0060】

そして、250°C以下でのアニール処理によって、撮像素子を駆動するための駆動回路や半導体基板へのダメージ発生を防止することが可能となるし、基板としてプラスチック基板を使用することが可能になる等の、プロセス自由度の向上を図ることができる。

【0061】

本開示にあっては、このように無機半導体材料層23Bに適した250°C以下でのアニール処理といった低温アニール処理を可能にする材料の選択基準を与える。その選択基準は、無機半導体材料層23Bにおいて共有結合性を高くすることであり、その指標であるΔENは、無機半導体材料層23Bの材料の組成から算出することができる。具体的には、無機半導体材料層23Bを構成する材料の組成をIn_{a1}Ga_{a2}Zn_{a3}O_{b1}N_{b2}とした場合、

インジウム(In)の電気陰性度=1.78

ガリウム (Ga) の電気陰性度 = 1.81

亜鉛 (Zn) の電気陰性度 = 1.65

酸素 (O) の電気陰性度 = 3.44

窒素 (N) の電気陰性度 = 3.04

であり、

$$E_{N_{anion}} = (3.44 \times b_1 + 3.04 \times b_2) / (b_1 + b_2)$$

$$E_{N_{cation}} = (1.78 \times a_1 + 1.81 \times a_2 + 1.65 \times a_3) / (a_1 + a_2 + a_3)$$

で表すことができる。各元素の電気陰性度は、例えば、A.L. Allred, Journal of Inorganic and Nuclear Chemistry, vol.17, 1961, p215. に示されている。そして、共有結合性の指標となる ΔEN は、

$$\Delta EN = E_{N_{anion}} - E_{N_{cation}}$$

で表すことができる。ここで、この ΔEN の値が小さいほど、共有結合性が高い。

【0062】

電気陰性度は、共有電子対を引き付ける力であると定義される。例えば、電気陰性度が 3.44 と高い酸素 (O) 原子と、電気陰性度が 1.65 と比較的低い亜鉛 (Zn) 原子との結合では、 ΔEN の値は 1.79 ($= 3.44 - 1.65$) となる。亜鉛 (Zn) 原子は共有電子対を引き付ける力が弱く、逆に、酸素 (O) 原子は強い。従って、共有電子対が酸素原子側に位置し、酸素原子は負に大きく帯電し、亜鉛原子は正に帯電する。結果として静電的な相互作用による結合が形成される。これは「イオン結合」の特徴であり、ZnO はイオン結合性が高い。

【0063】

一方、電気陰性度が 3.44 と高い酸素 (O) 原子と、電気陰性度が 1.96 と比較的高いスズ (Sn) 原子との結合では、 ΔEN の値は 1.48 ($= 3.44 - 1.96$) となり、ZnO の ΔEN の値よりも低い値である。即ち、無機半導体材料層 23B 内でのカチオンとアニオンの結合を媒介している共有電子対が、ZnO と比較して結合の中央に偏っており、酸素原子の負の帯電及びスズ原子の正の帯電が小さい（両方より中性に近い）。この場合を共有結合性が高いという。従って、共有結合性が高い材料は ΔEN が小さいと定義することができる。無機半導体材料層 23B において大気雰囲気でのアニール処理を低温化するために、 ΔEN がとるべき範囲を、実施例に基づいて後に説明する。

【0064】

次に、共有結合性が高い場合、水素が無機半導体材料層 23B に拡散・浸透し易い理由を、図 72 を用いて説明する。図 72 は、共有結合性が高い材料とイオン結合性が高い材料の電気的な分布（静電ポテンシャル）を模式的に表した図である。図 72 の (A) に示すように、共有結合性が高い材料内では、共有電子対が金属原子 M1 と酸素原子 O との間に存在するため、分極が小さく、静電ポテンシャルの起伏も小さい。水素はプロトンという H^+ の状態で拡散するため、静電ポテンシャルの起伏が小さい場合、無機半導体材料層 23B 内を拡散し易い。逆に、図 72 の (B) に示すように、イオン結合性の高い材料では、共有電子対が、金属原子 M2 と酸素原子 O との間において、酸素原子側に偏っているため、静電ポテンシャルの起伏が大きく、水素が拡散するためには高いエネルギーが必要とされる。従って、共有結合性が高い（つまり ΔEN の値が小さい）ほど、アニール温度が低くても、水素の拡散が可能となる。

【0065】

更に、TF T と異なり、撮像素子における無機半導体材料層 23B では、キャリア密度の低減が必要である。そのために、カチオンと直接結合する水素 (H^- 、ヒドリドイオン) を増やす必要がある。ヒドリドイオン (H^-) は、プロトン (H^+) と異なり、電子を 2 個持ち、負に帯電したイオンである。大気雰囲気でのアニール処理によって拡散しているときには、主にプロトン (H^+) の状態で水素は存在するが、ヒドリドイオン (H^-) になるためにキャリア（つまり伝導帯に存在する電子）を不活性化するが故に、伝導帯中のキャリア密度を減らすことができる。この効果は、TF T ではキャリア移動度が低下し、TF

10

20

30

40

50

Tの特性悪化に繋がるが、無機半導体材料層23Bにおいては低キャリア密度化という望ましい効果をもたらす。

【0066】

ここで、ヒドリドイオンを生成させ易いカチオンは、「金属元素の中で比較的電気陰性度が高い」元素である。つまり指標としては、 $E_{N_{cation}}$ が高い元素を選択すればよく、結果的に ΔEN を下げればよいことになる。これは、前述した水素の拡散の指標と等価である。従って、 ΔEN を下げるという材料設計指針は、水素拡散とヒドリドイオン(H^-)の生成という、無機半導体材料層23Bのために必要な2つの効果を同時に高めるために適した指針である。

【0067】

金属元素の中で比較的電気陰性度が高い元素がヒドリドイオン(H^-)を生成し易い理由を、量子化学の基礎理論やHSA B (Hard and Soft, Acids and Basis)といった化学の基礎理論に従って説明する。非占有軌道を低エネルギー側に有する金属元素Mは、アニオンと結合したときに、共有結合性の結合を形成し易く、電気陰性度が高い(図73の(A)参照)。逆に、非占有軌道を高エネルギー側に有する金属元素は、アニオンと結合したときに、イオン結合性の結合を形成し易く、電気陰性度が低い(図73の(B)参照)。尚、図73中、「 $H-s$ 」は水素のs軌道を示す。例えばLiやMg等のアルカリ金属やアルカリ土類金属は非常にイオン結合を形成し易い。一方、SiやSnは共有結合を形成し易い。また、アニオンにも、共有結合を形成し易いイオンとイオン結合を形成し易いイオンが存在する。フッ素(F)や塩素(Cl)等の安定な占有軌道を有するアニオンはイオン結合を形成し易く、電気陰性度が高い。窒素(N)や硫黄(S)は共有結合を形成し易く、電気陰性度が低い。共有結合を形成し易いアニオン(電気陰性度がアニオンの中では低いイオン)と共有結合を形成し易いカチオン(電気陰性度がカチオンの中では比較的高いイオン)とは相性が良く、強固な共有結合を形成し易い。共有結合を形成し易いアニオンを「柔らかい」酸、共有結合を形成し易いカチオンを「柔らかい」塩基と呼ぶ。

【0068】

ここで、ヒドリドイオンは非常に共有結合性が高い部類のアニオン、即ち、非常に「柔らかい」酸であるため、「柔らかい」カチオンと相性が良い。「柔らかい」カチオンとは、電気陰性度が高い金属イオンと同じ意味であるので、 $E_{N_{cation}}$ が高くなるような金属元素や組成を選択することで、無機半導体材料層23B中のヒドリドイオンを増やすことができる。前述したように、ヒドリドイオンは、キャリア電荷(電子)を安定化して不活性化する効果があるため、キャリア密度の低い無機半導体材料層23Bに好適な物性の実現に寄与することができる。

【0069】

また、無機半導体材料層23Bは、限られた時間内で信号電荷を転送する必要があるため、キャリア移動度が高いことが望ましい。そのためには、無機半導体材料層23Bを構成する無機半導体材料(あるいは又、無機酸化物半導体材料)を用いることが好ましい。その中でも、例えば、閉殻d軌道を有する金属元素を用いることが好ましい。閉殻d軌道を有する金属元素は、具体的にはCu、Ag、Au、Zn、Ga、Ge、Cd、In、Sn、Hg、Tl、Pbである。

【0070】

各種の無機半導体材料に基づき、評価用試料(実施例1A、実施例1B及び比較例1)として薄膜トランジスタ(TFT)を試作した。具体的には、評価用試料は、 $n-Si$ 基板をゲート電極とし、基板上に SiO_2 から成る厚さ150nmの絶縁膜をゲート絶縁膜として形成し、絶縁膜上に無機半導体材料層(厚さ60nm)を形成し、無機半導体材料層上にソース電極及びドレイン電極を形成した、バックゲート型のTFTとした。評価用試料作製後、無機半導体材料層に対して250°C、2時間のアニール処理(水蒸気を含む大気雰囲気でのアニール処理)を施した。得られた評価用試料のサブスレッショルド値(単位:ボルト/dcc.)を求めた結果を、以下の表1に示す。尚、サブスレッショルド値(SS値)は、 $[d(V_{GS}) / \{d(\log_{10}(I_D))\}]$ で求められ、小さな値ほど

、スイッチング特性に優れていると云える。更に、TFTにおける V_{GS} と I_D との関係をTFT特性として評価した結果を、図74の(A)(実施例1A)、図74の(B)(実施例1B)及び図74の(C)(比較例1)に示す。但し、実施例1Bにおいて、

$$a_1 = 0.04 \text{ 以下}$$

$$a_2 = 0.5 \sim 0.7$$

$$a_3 = 0.3 \sim 0.5$$

$$b_1 = d = 1.5 \times a_1 + a_2 + a_3$$

とした。

【0071】

〈表1〉

		ΔEN	SS値
実施例1A	InGaSnO	1.605	0.10
実施例1B	Al _{a1} Zn _{a2} Sn _{a3} O _{b1}	1.624	0.30
比較例1	In _{1.0} Ga _{1.0} Zn _{1.0} O _{4.0}	1.695	変調せず

【0072】

ここで、TFT特性の立ち上がり部分の値(V_{ON})がマイナス側になるほど、キャリア密度は大きくなる。従って、図74の(A)、(B)及び(C)から、キャリア密度は、実施例1Aが最も低く、実施例1B、比較例1の順に高くなっていることは明白である。比較例1では、キャリア密度が高すぎるため、負側に電圧 V_{GS} を印加しても図74の(C)に示す領域ではキャリア密度が0にならず、電流が流れ続ける。

【0073】

比較例1の特性では、無機半導体材料層23Bに電荷を蓄積することができず、無機半導体材料層23Bとして使用することが不可能である。一方、実施例1Bでは、 $\Delta EN = 1.624$ であり、TFTは変調し、SS値も0.30ボルト/déc.となった。即ち、無機半導体材料層23Bに電荷を蓄積することが可能であり、無機半導体材料層23Bとして利用可能である。更に、 $\Delta EN = 1.605$ である実施例1Aにあっては、SS値が0.10ボルト/déc.となり、より高速のスイッチングが可能となる。実施例1Aにあっては、撮像素子として、実施例1Bと比較して更に残像の少ない画像・映像を取得することが可能となる。

【0074】

参考のため、In_{1.0}Ga_{1.0}Zn_{1.0}O_{4.0}(IGZO)を用いた比較例1において、アニール温度を250°Cから280°C、350°CとしたときのTFTにおける V_{GS} と I_D との関係をTFT特性として評価した結果を図75Aに示し、アニール温度と水素濃度を求めた結果を図75Bに示す。尚、図75Aにおいて、「A」は、アニール温度250°Cにおけるデータであり、「B」は、アニール温度280°Cにおけるデータであり、「C」は、アニール温度350°Cにおけるデータであり、アニール温度が高くなるほど、低い V_{GS} の値でTFTは動作することが判った。また、アニール温度が高いほど、水素濃度は高くなることが判った。

【0075】

以上に説明したとおり、実施例1における撮像素子の製造方法は、第1電極21が形成された下地層(具体的には、絶縁層82)上に、無機半導体材料層23B、有機系材料から成る光電変換層23A及び第2電極22を、順次、形成する撮像素子の製造方法である。そして、無機半導体材料層23Bを形成した後、水蒸気を含む雰囲気中で250°C以下、好ましくは150°C以上のアニール処理を施す。具体的には、例えば、無機半導体材料層23Bを形成した後、光電変換層23Aの形成前に、水蒸気を含む大気雰囲気によってアニール処理を行えばよい。

【0076】

In_{a1}Ga_{a2}Sn_{a3}O_{b1}から無機半導体材料層23Bを構成する場合、 $a_1 > a_2$ 、且つ、 $a_1 > a_3$ を満足することが好ましく、この場合、 $a_1 > a_2 > a_3$ を満足することが好ましく、あるいは又、 $a_1 > a_3 > a_2$ を満足することが好ましく、更には、a

$1 > a_2 > a_3$ を満足することが一層好ましい。あるいは又、これらの場合、

$$a_1 + a_2 + a_3 + b_1 = 1.00$$

$$0.4 < a_1 / (a_1 + a_2 + a_3) < 0.5$$

$$0.3 < a_2 / (a_1 + a_2 + a_3) < 0.4$$

$$0.2 < a_3 / (a_1 + a_2 + a_3) < 0.3$$

を満足する形態とすることができ、あるいは又、

$$a_1 + a_2 + a_3 + b_1 = 1.00$$

$$0.30 < a_1 / (a_1 + a_2 + a_3) < 0.55$$

$$0.20 < a_2 / (a_1 + a_2 + a_3) < 0.35$$

$$0.25 < a_3 / (a_1 + a_2 + a_3) < 0.45$$

を満足する形態とすることができる。

【0077】

また、 $Al_{a_1}Zn_{a_2}Sn_{a_3}O_{b_1}$ から無機半導体材料層 23B を構成する場合、 $a_1 + a_2 + a_3 = 1.00$ であり、且つ、 $a_1 > 0$ 、 $a_2 > 0$ 、 $a_3 > 0$ としたとき（以下においても同様）、

$$0.88 \times (a_3 - 0.3) > 0.12 \times a_1 \quad (1)$$

を満足することで、 ΔEN が 1.695 未満であるといった規定を満たすことができる。

ここで、図 76A に、

$$0.88 \times (a_3 - 0.3) = 0.12 \times a_1$$

を満たす直線を実線「A」で示すが、式 (1) を満足する領域は、図 76A の点 p_1 、点 p_2 及び点 p_3 で囲まれた領域である。

【0078】

尚、組成 (a_1 , a_2 , a_3) の値を種々変えた $Al_{a_1}Zn_{a_2}Sn_{a_3}O_{b_1}$ において、シミュレーションを行い電子状態密度を求めることで、また、第 1 原理計算を行うことで、光学ギャップ及びキャリア移動度並びに酸素欠損生成エネルギーの値に相関する値を求め、この求められた値に基づき、所望の値の光学ギャップ、酸素欠損生成エネルギー及びキャリア移動度が得られる (a_1 , a_2 , a_3) の値を直線で求めることで、式 (1)、あるいは、後述する式 (2)、式 (2')、式 (3-1)、(3-2)、式 (3-1')、(3-2')、式 (3-1'')、(3-2'')、式 (4) を得ることができる。

【0079】

ここで、 $Al_{a_1}Zn_{a_2}Sn_{a_3}O_{b_1}$ から無機半導体材料層 23B を構成する場合、無機半導体材料層 23B を構成する無機半導体材料（単に、『無機半導体材料』と呼ぶ場合がある）の光学ギャップは、無機半導体材料の組成における主にアルミニウム原子とスズ原子との割合（原子数の比）で決まり、アルミニウム原子の割合が高くなるほど、光学ギャップの値は大きくなる。無機半導体材料層が可視光域で透明であるためには、光学ギャップは 2.8 eV 以上であることが要求される。一方、光電変換層において生成した電荷を無機半導体材料層において確実に受け取るためには、無機半導体材料の伝導帯の準位は、光電変換層を構成する材料の伝導帯の準位よりも深いことが必要とされ、そのためには、無機半導体材料の光学ギャップは、例えば、3.2 eV 以下であることが好ましい。また、無機半導体材料の酸素欠損の発生の生じ易さ（言い換えれば、酸素欠損生成エネルギーの値が低いこと）は、無機半導体材料の組成における主にアルミニウム原子とスズ原子との割合（原子数の比）で決まり、スズ原子の割合が高くなるほど、無機半導体材料の酸素欠損が発生し易くなり、その結果、結晶欠陥が発生し易くなる。無機半導体材料層は、光電変換層において生成した電荷を蓄積し、第 1 電極に転送させるために設けられているので、無機半導体材料層の結晶欠陥や酸素欠損に起因したキャリアの発生は、キャリア密度の増加、暗電流の増加を招き、撮像素子の S/N 比を悪化させる。更には、無機半導体材料層は、光電変換層において生成した電荷を第 1 電極に転送させるために設けられているので、転送速度が遅いと、撮像素子からの信号読み出しに時間がかかることになり、固体撮像装置で必要とされる適切なフレームレートを得ることができない。転送速度を早くする

10

20

30

40

50

ためには、無機半導体材料層のキャリア移動度、つまり、電界移動度を大きくする必要がある。無機半導体材料の組成におけるアルミニウム原子と亜鉛原子との割合（原子数の比）とキャリア移動度との関係は、亜鉛原子の割合が高くなるほど、キャリア移動度の値は低くなるし、無機半導体材料の組成におけるスズ原子と亜鉛原子との割合（原子数の比）とキャリア移動度との関係は、亜鉛原子の割合が高くなるほど、キャリア移動度の値は低くなる。

【0080】

そして、

$$0.36 \times (a3 - 0.62) \leq 0.64 \times a1 \leq 0.36 \times a3 \quad (2)$$

を満足する形態とすることで、無機半導体材料の光学ギャップが2.8 eV以上、3.2 eV以下を達成することができ、これらの形態を採用することで、無機半導体材料層を入射光に対して透明な層とすることができ、しかも、光電変換層から無機半導体材料層への電荷の移動に障害が生じる虞が無い。ここで、図76Bに、

$$0.36 \times (a3 - 0.62) = 0.64 \times a1$$

を満たす直線を点線「B」で示し、

$$0.64 \times a1 = 0.36 \times a3$$

を満たす直線を点線「C」で示す。

【0081】

あるいは又、無機半導体材料層をより一層広い波長範囲の入射光に対して透明な層とするために、無機半導体材料の光学ギャップは、3.0 eV以上、3.2 eV以下である形態とすることができる。そして、このような好ましい形態を含む本開示の撮像素子等において、

$$0.36 \times (a3 - 0.25) \leq 0.64 \times a1 \leq 0.36 \times a3 \quad (2')$$

を満足する形態とすることで、無機半導体材料の光学ギャップが3.0 eV以上、3.2 eV以下を達成することができる。

【0082】

また、

$$a3 \leq 0.67 \quad (3-1)$$

及び、

$$0.60 \times (a3 - 0.61) \leq 0.40 \times a1 \quad (3-2)$$

を満足する形態とすることで、無機半導体材料の酸素欠損生成エネルギーが2.6 eV以上を達成することができる。ここで、図76Bに、

$$a3 = 0.67$$

を満たす直線を点線「D₁」で示し、

$$0.60 \times (a3 - 0.61) = 0.40 \times a1$$

を満たす直線を点線「D₂」で示す。あるいは又、無機半導体材料の酸素欠損生成エネルギーは、3.0 eV以上である形態とすることができる。そして、このような好ましい形態を含む本開示の撮像素子等において、

$$a3 \leq 0.53 \quad (3-1')$$

及び、

$$0.35 \times (a3 - 0.32) \leq 0.65 \times a1 \quad (3-2')$$

を満足する形態とすることで、無機半導体材料の酸素欠損生成エネルギーが3.0 eV以上を達成することができる。ここで、図76Bにおいて、

$$a3 = 0.53$$

を満たす直線を点線「E₁」で示し、

$$0.35 \times (a3 - 0.32) = 0.65 \times a1$$

を満たす直線を点線「E₂」で示す。

【0083】

あるいは又、酸素欠損生成エネルギーの値が高いとキャリア移動度の値が低くなる場合があるので、このような場合、無機半導体材料の酸素欠損生成エネルギーは、2.6 eV

以上、 3.0 eV 以下である形態とすることができる。そして、このような好ましい形態を含む本開示の撮像素子等において、

$$a_3 \leq 0.67 \quad (3-1)$$

$$0.60 \times (a_3 - 0.61) \leq 0.40 \times a_1 \quad (3-2)$$

$$a_3 \geq 0.53 \quad (3-1'')$$

及び、

$$0.35 \times (a_3 - 0.32) \geq 0.65 \times a_1 \quad (3-2'')$$

を満足する形態とすることで、無機半導体材料の酸素欠損生成エネルギーが 2.6 eV 以上、 3.0 eV 以下を達成することができる。

【0084】

更には、

$$a_3 \geq a_2 - 0.54 \quad (4)$$

を満足する形態とすることで、無機半導体材料層に高いキャリア移動度、具体的には、キャリア移動度 $10 \text{ cm}^2/\text{V} \cdot \text{s}$ 以上を付与することができ、その結果、無機半導体材料層に蓄積された電荷を第1電極へと速やかに移動させることができる。ここで、図76Bにおいて、

$$a_3 = a_2 - 0.54$$

を満たす直線を点線「F」で示す。また、無機半導体材料層のキャリア密度は $1 \times 10^{16} / \text{cm}^3$ 以下であることが好ましく、これによって、無機半導体材料層における電荷蓄積量の増加を図ることができる。

【0085】

ここで、式(1)、式(2)、式(3-1)、式(3-2)及び式(4)を満足する(a_1 , a_2 , a_3)の領域を図76Bに示すと、点 p_2 、点 p_4 、点 p_5 、点 p_6 、点 p_7 、点 p_8 で囲まれた領域である。

【0086】

あるいは又、無機半導体材料層を構成する無機半導体材料の組成を、 $\text{M}_{a_1}\text{N}_{a_2}\text{S}_{a_3}\text{O}_{b_1}$ (但し、Mはアルミニウム原子を示し、Nは、ガリウム原子、又は、亜鉛原子、又は、ガリウム原子及び亜鉛原子を示す)で表したとき、

$$a_1 + a_3 + a_2 = 1.00$$

$$0.01 \leq a_1 \leq 0.04$$

及び、

$$a_3 < a_2$$

を満足することが好ましく、更には、 $a_1 < a_3 < a_2$ を満足することが好ましい。

【0087】

実施例1の撮像素子にあっては、 ΔEN を 1.695 未満と規定することで、低温のアニール条件で無機半導体材料層を形成することができる結果、撮像素子を構成する他の層に与えるダメージが生じることを抑えることができ、撮像素子としての歩留りの向上や耐久性の向上を図ることができるし、SS値を一層下げることができ、高速動作が可能となるため、より残像の少ない映像・画像を得る撮像素子を達成することができる。また、キャリア移動度、キャリア密度、SS値、入射光に対する透明性といった特性バランスに優れた無機半導体材料層を得ることができるし、無機半導体材料層のキャリア密度の最適化(無機半導体材料層の空乏化の度合いの最適化)、無機半導体材料層を構成する無機半導体材料層の高キャリア移動度、無機半導体材料層を構成する無機半導体材料の伝導帯の最小エネルギー値 E_1 の制御、及び、無機半導体材料層における酸素欠損発生の抑制を、バランス良く達成することができる。それ故、簡素な構成、構造であるにも拘わらず、光電変換層に蓄積された電荷の転送特性に優れ、入射光ロスの少ない撮像素子、積層型撮像素子及び固体撮像装置を提供することができる。しかも、無機半導体材料層を形成した後の撮像素子の製造プロセスに対して、無機半導体材料層は安定であるし、撮像素子、積層型撮像素子及び固体撮像装置の経年劣化を抑制することもできる。また、光電変換層を構成する材料のLUMO値 E_0 よりも無機半導体材料の伝導帯のエネルギー準位 E_1 が深く形成さ

10

20

30

40

50

れている結果、隣接する光電変換層との間のエネルギー障壁が低減され、光電変換層から無機半導体材料層への確実な電荷移動を達成することができるし、正孔の抜けも抑制される。また、光電変換部が無機半導体材料層と光電変換層との２層構造とされているが故に、電荷蓄積時の再結合を防止することができるし、光電変換層に蓄積した電荷の第１電極への電荷転送効率を一層増加させることができる。更には、光電変換層で生成された電荷を一時的に保持し、転送のタイミング等を制御することができるし、暗電流の生成を抑制することができる。しかも、実施例１の撮像素子の製造方法にあっては、無機半導体材料層を形成した後、水蒸気を含む雰囲気中で２５０℃以下のアニール処理を施すので、撮像素子を構成する他の層に与えるダメージが生じることを抑えることができ、撮像素子としての歩留りの向上や耐久性の向上を図ることができるし、優れた特性を有する撮像素子を製造することができる。

10

【００８８】

しかも、２５０℃といった低温アニール条件下でも、ＩＧＺＯを明らかに上回る特性を実現することができる。また、本開示にあっては、水素の拡散を促進すること、共有結合性を上げることで、ＨがＨ⁺イオンとして金属元素に直接結合する割合を増加させることができる結果、キャリア密度を低減させることができる。これは、キャリア密度を高くする必要がある薄膜トランジスタ（ＴＦＴ）に要求される特性とは逆である。即ち、高い共有結合性を有する材料は、無機半導体材料層に適しているが、薄膜トランジスタには適さないと云える。

20

【００８９】

以下、本開示の撮像素子、本開示の積層型撮像素子及び本開示の第２の態様に係る固体撮像装置の全般的な説明を行い、次いで、実施例１の撮像素子、固体撮像装置の詳細な説明を行う。以下の説明において各種電極に印加される電位を表す符号を、以下の表２に示す。

【００９０】

〈表２〉

	電荷蓄積期間	電荷転送期間
第１電極	V ₁₁	V ₁₂
第２電極	V ₂₁	V ₂₂
電荷蓄積用電極	V ₃₁	V ₃₂
電荷移動制御電極	V ₄₁	V ₄₂
転送制御用電極	V ₅₁	V ₅₂
電荷排出電極	V ₆₁	V ₆₂

30

【００９１】

以上に説明した好ましい形態を含む本開示の撮像素子等であって、電荷蓄積用電極を備えた撮像素子を、便宜上、以下、『本開示の電荷蓄積用電極を備えた撮像素子等』と呼ぶ場合がある。

【００９２】

本開示の撮像素子等にあっては、無機半導体材料層の、波長４００nm乃至６６０nmの光に対する光透過率は６５％以上であることが好ましい。また、電荷蓄積用電極の、波長４００nm乃至６６０nmの光に対する光透過率も６５％以上であることが好ましい。電荷蓄積用電極のシート抵抗値は３×１０Ω／□乃至１×１０³Ω／□であることが好ましい。

40

【００９３】

本開示の撮像素子等にあっては、半導体基板を更に備えており、光電変換部は、半導体基板の上方に配置されている形態とすることができる。尚、第１電極、電荷蓄積用電極、第２電極及び各種電極は、後述する駆動回路に接続されている。

【００９４】

光入射側に位置する第２電極は、複数の撮像素子において共通化されていてもよい。即ち、後述する本開示の上部電荷移動制御電極を備えた撮像素子等を除き、第２電極を所謂

50

ベタ電極とすることができる。光電変換層は、複数の撮像素子において共通化されていてもよいし、即ち、複数の撮像素子において1層の光電変換層が形成されていてもよいし、撮像素子毎に設けられていてもよい。無機半導体材料層は、撮像素子毎に設けられていることが好ましいが、場合によっては、複数の撮像素子において共通化されていてもよい。即ち、例えば、後述する電荷移動制御電極を撮像素子と撮像素子との間に設けることで、複数の撮像素子において1層の無機半導体材料層が形成されていてもよい。複数の撮像素子において共通化された1層の無機半導体材料層が形成されている場合、無機半導体材料層の端部は、少なくとも光電変換層で覆われていることが、無機半導体材料層の端部の保護といった観点から望ましい。

【0095】

更には、以上に説明した各種の好ましい形態を含む本開示の撮像素子等において、第1電極は、絶縁層に設けられた開口部内を延在し、無機半導体材料層と接続されている形態とすることができる。あるいは又、無機半導体材料層は、絶縁層に設けられた開口部内を延在し、無機半導体材料層は第1電極と接続されている形態とすることができ、この場合、第1電極の頂面の縁部は絶縁層で覆われており、

開口部の底面には第1電極が露出しており、

第1電極の頂面と接する絶縁層の面を第1面、電荷蓄積用電極と対向する無機半導体材料層の部分と接する絶縁層の面を第2面としたとき、開口部の側面は、第1面から第2面に向かって広がる傾斜を有する形態とすることができ、更には、第1面から第2面に向かって広がる傾斜を有する開口部の側面は、電荷蓄積用電極側に位置する形態とすることができる。

【0096】

更には、以上に説明した各種の好ましい形態を含む本開示の撮像素子等において、

半導体基板に設けられ、駆動回路を有する制御部を更に備えており、

第1電極及び電荷蓄積用電極は、駆動回路に接続されており、

電荷蓄積期間において、駆動回路から、第1電極に電位 V_{11} が印加され、電荷蓄積用電極に電位 V_{31} が印加され、無機半導体材料層等に電荷が蓄積され、

電荷転送期間において、駆動回路から、第1電極に電位 V_{12} が印加され、電荷蓄積用電極に電位 V_{32} が印加され、無機半導体材料層等に蓄積された電荷が第1電極を経由して制御部に読み出される構成とすることができる。但し、第1電極の電位は第2電極の電位よりも高く、

$$V_{31} \geq V_{11}、且つ、V_{32} < V_{12}$$

である。

【0097】

更には、以上に説明した各種の好ましい形態を含む本開示の撮像素子等にあつては、隣接する撮像素子の間に位置する光電変換層の領域に絶縁層を介して対向する領域には、電荷移動制御電極が形成されている形態とすることができる。尚、このような形態を、便宜上、『本開示の下部電荷移動制御電極を備えた撮像素子等』と呼ぶ場合がある。あるいは又、隣接する撮像素子の間に位置する光電変換層の領域の上には、第2電極が形成される代わりに、電荷移動制御電極が形成されている形態とすることができる。尚、このような形態を、便宜上、『本開示の上部電荷移動制御電極を備えた撮像素子等』と呼ぶ場合がある。

【0098】

以下の説明において、「隣接する撮像素子の間に位置する光電変換層の領域」を、便宜上、『光電変換層の領域-A』と呼び、「隣接する撮像素子の間に位置する絶縁層の領域」を、便宜上、『絶縁層の領域-A』と呼ぶ。光電変換層の領域-Aは絶縁層の領域-Aと対応している。更には、「隣接する撮像素子の間の領域」を、便宜上、『領域-a』と呼ぶ。

【0099】

本開示の下部電荷移動制御電極（下方・電荷移動制御電極であり、光電変換層を基準と

10

20

30

40

50

して光入射側とは反対側に位置する電荷移動制御電極)を備えた撮像素子等にあつては、光電変換層の領域-Aに絶縁層を介して対向する領域には下部電荷移動制御電極が形成されている。云い換えれば、隣接する撮像素子のそれぞれを構成する電荷蓄積用電極と電荷蓄積用電極とによって挟まれた領域(領域-a)における絶縁層の部分(絶縁層の領域-A)の下に、下部電荷移動制御電極が形成されている。下部電荷移動制御電極は、電荷蓄積用電極と離間して設けられている。あるいは又、云い換えれば、下部電荷移動制御電極は、電荷蓄積用電極を取り囲んで、電荷蓄積用電極と離間して設けられており、下部電荷移動制御電極は絶縁層を介して、光電変換層の領域-Aと対向して配置されている。

【0100】

そして、本開示の下部電荷移動制御電極を備えた撮像素子等は、半導体基板に設けられ、駆動回路を有する制御部を更に備えており、

第1電極、第2電極、電荷蓄積用電極及び下部電荷移動制御電極は、駆動回路に接続されており、

電荷蓄積期間において、駆動回路から、第1電極に電位 V_{11} が印加され、電荷蓄積用電極に電位 V_{31} が印加され、下部電荷移動制御電極に電位 V_{41} が印加され、無機半導体材料層等に電荷が蓄積され、

電荷転送期間において、駆動回路から、第1電極に電位 V_{12} が印加され、電荷蓄積用電極に電位 V_{32} が印加され、下部電荷移動制御電極に電位 V_{42} が印加され、無機半導体材料層等に蓄積された電荷が第1電極を経由して制御部に読み出される形態とすることができる。但し、

$V_{31} \geq V_{11}$ 、 $V_{31} > V_{41}$ 、且つ、 $V_{12} > V_{32} > V_{42}$

である。下部電荷移動制御電極は、第1電極あるいは電荷蓄積用電極と同じレベルに形成されていてもよいし、異なるレベルに形成されていてもよい。

【0101】

本開示の上部電荷移動制御電極(上方・電荷移動制御電極であり、光電変換層を基準として光入射側に位置する電荷移動制御電極)を備えた撮像素子等にあつては、隣接する撮像素子の間に位置する光電変換層の領域の上には、第2電極が形成される代わりに、上部電荷移動制御電極が形成されているが、上部電荷移動制御電極は、第2電極と離間して設けられている。云い換えれば、

[A] 第2電極は撮像素子毎に設けられており、上部電荷移動制御電極は、第2電極の少なくとも一部を取り囲んで、第2電極と離間して、光電変換層の領域-Aの上に設けられている形態とすることができるし、あるいは又、

[B] 第2電極は撮像素子毎に設けられており、上部電荷移動制御電極は、第2電極の少なくとも一部を取り囲んで、第2電極と離間して設けられており、上部電荷移動制御電極の下方には、電荷蓄積用電極の一部が存在する形態を挙げることができるし、あるいは又、

[C] 第2電極は撮像素子毎に設けられており、上部電荷移動制御電極は、第2電極の少なくとも一部を取り囲んで、第2電極と離間して設けられており、上部電荷移動制御電極の下方には、電荷蓄積用電極の一部が存在し、しかも、上部電荷移動制御電極の下方には、下部電荷移動制御電極が形成されている形態を挙げることができる。上部電荷移動制御電極と第2電極との間の領域の下に位置する光電変換層の領域には、上部電荷移動制御電極と第2電極とのカップリングによって生成した電位が加わる場合がある。

【0102】

また、本開示の上部電荷移動制御電極を備えた撮像素子等は、半導体基板に設けられ、駆動回路を有する制御部を更に備えており、

第1電極、第2電極、電荷蓄積用電極及び上部電荷移動制御電極は、駆動回路に接続されており、

電荷蓄積期間において、駆動回路から、第2電極に電位 V_{21} が印加され、上部電荷移動制御電極に電位 V_{41} が印加され、無機半導体材料層等に電荷が蓄積され、

電荷転送期間において、駆動回路から、第2電極に電位 V_{22} が印加され、上部電荷移動制御電極に電位 V_{42} が印加され、無機半導体材料層等に蓄積された電荷が第1電極を経由

10

20

30

40

50

して制御部に読み出される形態とすることができる。但し、

$$V_{21} \geq V_{41}、\text{且つ、} V_{22} \geq V_{42}$$

である。上部電荷移動制御電極は、第2電極と同じレベルに形成されている。

【0103】

更には、以上に説明した各種の好ましい形態を含む本開示の撮像素子等にあつては、第1電極と電荷蓄積用電極との間に、第1電極及び電荷蓄積用電極と離間して配置され、且つ、絶縁層を介して無機半導体材料層と対向して配置された転送制御用電極（電荷転送電極）を更に備えている形態とすることができる。このような形態の本開示の撮像素子等を、便宜上、『本開示の転送制御用電極を備えた撮像素子等』と呼ぶ。

【0104】

そして、本開示の転送制御用電極を備えた撮像素子等にあつては、半導体基板に設けられ、駆動回路を有する制御部を更に備えており、第1電極、電荷蓄積用電極及び転送制御用電極は、駆動回路に接続されており、電荷蓄積期間において、駆動回路から、第1電極に電位 V_{11} が印加され、電荷蓄積用電極に電位 V_{31} が印加され、転送制御用電極に電位 V_{51} が印加され、無機半導体材料層等に電荷が蓄積され、

電荷転送期間において、駆動回路から、第1電極に電位 V_{12} が印加され、電荷蓄積用電極に電位 V_{32} が印加され、転送制御用電極に電位 V_{52} が印加され、無機半導体材料層等に蓄積された電荷が第1電極を介して制御部に読み出される構成とすることができる。但し、第1電極の電位は第2電極の電位よりも高く、

$$V_{31} > V_{51}、\text{且つ、} V_{32} \leq V_{52} \leq V_{12}$$

である。

【0105】

更には、以上に説明した各種の好ましい形態を含む本開示の撮像素子等にあつては、無機半導体材料層に接続され、第1電極及び電荷蓄積用電極と離間して配置された電荷排出電極を更に備えている形態とすることができる。このような形態の本開示の撮像素子等を、便宜上、『本開示の電荷排出電極を備えた撮像素子等』と呼ぶ。そして、本開示の電荷排出電極を備えた撮像素子等において、電荷排出電極は、第1電極及び電荷蓄積用電極を取り囲むように（即ち、額縁状に）配置されている形態とすることができる。電荷排出電極は、複数の撮像素子において共有化（共通化）することができる。そして、この場合、

無機半導体材料層は、絶縁層に設けられた第2開口部内を延在し、電荷排出電極と接続されており、

電荷排出電極の頂面の縁部は絶縁層で覆われており、

第2開口部の底面には電荷排出電極が露出しており、

電荷排出電極の頂面と接する絶縁層の面を第3面、電荷蓄積用電極と対向する無機半導体材料層の部分と接する絶縁層の面を第2面としたとき、第2開口部の側面は、第3面から第2面に向かって広がる傾斜を有する形態とすることができる。

【0106】

更には、本開示の電荷排出電極を備えた撮像素子等にあつては、

半導体基板に設けられ、駆動回路を有する制御部を更に備えており、

第1電極、電荷蓄積用電極及び電荷排出電極は、駆動回路に接続されており、

電荷蓄積期間において、駆動回路から、第1電極に電位 V_{11} が印加され、電荷蓄積用電極に電位 V_{31} が印加され、電荷排出電極に電位 V_{61} が印加され、無機半導体材料層等に電荷が蓄積され、

電荷転送期間において、駆動回路から、第1電極に電位 V_{12} が印加され、電荷蓄積用電極に電位 V_{32} が印加され、電荷排出電極に電位 V_{62} が印加され、無機半導体材料層等に蓄積された電荷が第1電極を介して制御部に読み出される構成とすることができる。但し、第1電極の電位は第2電極の電位よりも高く、

$$V_{61} > V_{11}、\text{且つ、} V_{62} < V_{12}$$

である。

10

20

30

40

50

【0107】

更には、本開示の撮像素子等における以上に説明した各種の好ましい形態において、電荷蓄積用電極は、複数の電荷蓄積用電極セグメントから構成されている形態とすることができる。このような形態の本開示の撮像素子等を、便宜上、『本開示の複数の電荷蓄積用電極セグメントを備えた撮像素子等』と呼ぶ。電荷蓄積用電極セグメントの数は、2以上であればよい。そして、本開示の複数の電荷蓄積用電極セグメントを備えた撮像素子等にあつては、N個の電荷蓄積用電極セグメントのそれぞれに、異なる電位を加える場合、

第1電極の電位が第2電極の電位よりも高い場合、電荷転送期間において、第1電極に最も近い所に位置する電荷蓄積用電極セグメント（第1番目の光電変換部セグメント）に印加される電位は、第1電極に最も遠い所に位置する電荷蓄積用電極セグメント（第N番目の光電変換部セグメント）に印加される電位よりも高く、

10

第1電極の電位が第2電極の電位よりも低い場合、電荷転送期間において、第1電極に最も近い所に位置する電荷蓄積用電極セグメント（第1番目の光電変換部セグメント）に印加される電位は、第1電極に最も遠い所に位置する電荷蓄積用電極セグメント（第N番目の光電変換部セグメント）に印加される電位よりも低い形態とすることができる。

【0108】

以上に説明した各種の好ましい形態を含む本開示の撮像素子等において、半導体基板には、制御部を構成する少なくとも浮遊拡散層及び増幅トランジスタが設けられており、

第1電極は、浮遊拡散層及び増幅トランジスタのゲート部に接続されている構成とすることができる。そして、この場合、更には、

20

半導体基板には、更に、制御部を構成するリセット・トランジスタ及び選択トランジスタが設けられており、

浮遊拡散層は、リセット・トランジスタの一方のソース／ドレイン領域に接続されており、

増幅トランジスタの一方のソース／ドレイン領域は、選択トランジスタの一方のソース／ドレイン領域に接続されており、選択トランジスタの他方のソース／ドレイン領域は信号線に接続されている構成とすることができる。

【0109】

更には、以上に説明した各種の好ましい形態を含む本開示の撮像素子等において、電荷蓄積用電極の大きさは第1電極よりも大きい形態とすることができる。電荷蓄積用電極の面積を s_1' 、第1電極の面積を s_1 としたとき、限定するものではないが、

30

$$4 \leq s_1' / s_1$$

を満足することが好ましい。

【0110】

あるいは又、以上に説明した各種の好ましい形態を含む本開示の撮像素子等の変形例として、以下に説明する第1構成～第6構成の撮像素子を挙げることができる。即ち、以上に説明した各種の好ましい形態を含む本開示の撮像素子等における第1構成～第6構成の撮像素子において、

光電変換部は、N個（但し、 $N \geq 2$ ）の光電変換部セグメントから構成されており、

40

無機半導体材料層及び光電変換層は、N個の光電変換層セグメントから構成されており、

絶縁層は、N個の絶縁層セグメントから構成されており、

第1構成～第3構成の撮像素子にあつては、電荷蓄積用電極は、N個の電荷蓄積用電極セグメントから構成されており、

第4構成～第5構成の撮像素子にあつては、電荷蓄積用電極は、相互に離間されて配置された、N個の電荷蓄積用電極セグメントから構成されており、

第n番目（但し、 $n = 1, 2, 3 \dots N$ ）の光電変換部セグメントは、第n番目の電荷蓄積用電極セグメント、第n番目の絶縁層セグメント及び第n番目の光電変換層セグメントから構成されており、

nの値が大きい光電変換部セグメントほど、第1電極から離れて位置する。ここで、『

50

光電変換層セグメント』とは、光電変換層と無機半導体材料層とが積層されて成るセグメントを指す。

【0111】

そして、第1構成の撮像素子にあっては、第1番目の光電変換部セグメントから第N番目の光電変換部セグメントに互り、絶縁層セグメントの厚さが、漸次、変化している。また、第2構成の撮像素子にあっては、第1番目の光電変換部セグメントから第N番目の光電変換部セグメントに互り、光電変換層セグメントの厚さが、漸次、変化している。尚、光電変換層セグメントにおいて、光電変換層の部分の厚さを変化させ、無機半導体材料層の部分の厚さを一定として、光電変換層セグメントの厚さを変化させてもよいし、光電変換層の部分の厚さを一定とし、無機半導体材料層の部分の厚さを変化させて、光電変換層セグメントの厚さを変化させてもよいし、光電変換層の部分の厚さを変化させ、無機半導体材料層の部分の厚さを変化させて、光電変換層セグメントの厚さを変化させてもよい。更には、第3構成の撮像素子にあっては、隣接する光電変換部セグメントにおいて、絶縁層セグメントを構成する材料が異なる。また、第4構成の撮像素子にあっては、隣接する光電変換部セグメントにおいて、電荷蓄積用電極セグメントを構成する材料が異なる。更には、第5構成の撮像素子にあっては、第1番目の光電変換部セグメントから第N番目の光電変換部セグメントに互り、電荷蓄積用電極セグメントの面積が、漸次、小さくなっている。面積は、連続的に小さくなっているてもよいし、階段状に小さくなっているてもよい。

10

【0112】

あるいは又、以上に説明した各種の好ましい形態を含む本開示の撮像素子等における第6構成の撮像素子において、電荷蓄積用電極と絶縁層と無機半導体材料層と光電変換層の積層方向をZ方向、第1電極から離れる方向をX方向としたとき、YZ仮想平面で電荷蓄積用電極と絶縁層と無機半導体材料層と光電変換層が積層された積層部分を切断したときの積層部分の断面積は、第1電極からの距離に依存して変化する。断面積の変化は、連続的な変化であってもよいし、階段状の変化であってもよい。

20

【0113】

第1構成～第2構成の撮像素子において、N個の光電変換層セグメントは連続して設けられており、N個の絶縁層セグメントも連続して設けられており、N個の電荷蓄積用電極セグメントも連続して設けられている。第3構成～第5構成の撮像素子において、N個の光電変換層セグメントは連続して設けられている。また、第4構成、第5構成の撮像素子において、N個の絶縁層セグメントは連続して設けられている一方、第3構成の撮像素子において、N個の絶縁層セグメントは、光電変換部セグメントのそれぞれに対応して設けられている。更には、第4構成～第5構成の撮像素子において、場合によっては、第3構成の撮像素子において、N個の電荷蓄積用電極セグメントは、光電変換部セグメントのそれぞれに対応して設けられている。そして第1構成～第6構成の撮像素子にあっては、電荷蓄積用電極セグメントの全てに同じ電位が加えられる。あるいは又、第4構成～第5構成の撮像素子において、場合によっては、第3構成の撮像素子において、N個の電荷蓄積用電極セグメントのそれぞれに、異なる電位を加えてもよい。

30

【0114】

第1構成～第6構成の撮像素子から成る本開示の撮像素子等にあっては、絶縁層セグメントの厚さが規定され、あるいは又、光電変換層セグメントの厚さが規定され、あるいは又、絶縁層セグメントを構成する材料が異なり、あるいは又、電荷蓄積用電極セグメントを構成する材料が異なり、あるいは又、電荷蓄積用電極セグメントの面積が規定され、あるいは又、積層部分の断面積が規定されているので、一種の電荷転送勾配が形成され、光電変換によって生成した電荷を、一層容易に、且つ、確実に、第1電極へ転送することが可能となる。そして、その結果、残像の発生や電荷転送残しの発生を防止することができる。

40

【0115】

第1構成～第5構成の撮像素子にあっては、nの値が大きい光電変換部セグメントほど第1電極から離れて位置するが、第1電極から離れて位置するか否かは、X方向を基準と

50

して判断する。また、第6構成の撮像素子にあっては、第1電極から離れる方向をX方向としているが、『X方向』を以下のとおり、定義する。即ち、撮像素子あるいは積層型撮像素子が複数配列された画素領域は、2次元アレイ状に、即ち、X方向及びY方向に規則的に複数配列された画素から構成される。画素の平面形状を矩形とした場合、第1電極に最も近い辺が延びる方向をY方向とし、Y方向と直交する方向をX方向とする。あるいは又、画素の平面形状を任意の形状とした場合、第1電極に最も近い線分や曲線が含まれる全体的な方向をY方向とし、Y方向と直交する方向をX方向とする。

【0116】

以下、第1構成～第6構成の撮像素子に関して、第1電極の電位が第2電極の電位よりも高い場合についての説明を行う。

【0117】

第1構成の撮像素子にあっては、第1番目の光電変換部セグメントから第N番目の光電変換部セグメントに互り、絶縁層セグメントの厚さが、漸次、変化しているが、絶縁層セグメントの厚さは、漸次、厚くなっていることが好ましく、これによって、一種の電荷転送勾配が形成される。そして、電荷蓄積期間において、 $V_{31} \geq V_{11}$ といった状態になると、第n番目の光電変換部セグメントの方が、第(n+1)番目の光電変換部セグメントよりも、多くの電荷を蓄積することができるし、強い電界が加わり、第1番目の光電変換部セグメントから第1電極への電荷の流れを確実に防止することができる。また、電荷転送期間において、 $V_{32} < V_{12}$ といった状態になると、第1番目の光電変換部セグメントから第1電極への電荷の流れ、第(n+1)番目の光電変換部セグメントから第n番目の光電変換部セグメントへの電荷の流れを、確実に確保することができる。

【0118】

第2構成の撮像素子にあっては、第1番目の光電変換部セグメントから第N番目の光電変換部セグメントに互り、光電変換層セグメントの厚さが、漸次、変化しているが、光電変換層セグメントの厚さは、漸次、厚くなっていることが好ましく、これによって、一種の電荷転送勾配が形成される。そして、電荷蓄積期間において $V_{31} \geq V_{11}$ といった状態になると、第n番目の光電変換部セグメントの方が、第(n+1)番目の光電変換部セグメントよりも強い電界が加わり、第1番目の光電変換部セグメントから第1電極への電荷の流れを確実に防止することができる。また、電荷転送期間において、 $V_{32} < V_{12}$ といった状態になると、第1番目の光電変換部セグメントから第1電極への電荷の流れ、第(n+1)番目の光電変換部セグメントから第n番目の光電変換部セグメントへの電荷の流れを、確実に確保することができる。

【0119】

第3構成の撮像素子にあっては、隣接する光電変換部セグメントにおいて、絶縁層セグメントを構成する材料が異なり、これによって、一種の電荷転送勾配が形成されるが、第1番目の光電変換部セグメントから第N番目の光電変換部セグメントに互り、絶縁層セグメントを構成する材料の比誘電率の値が、漸次、小さくなることが好ましい。そして、このような構成を採用することで、電荷蓄積期間において、 $V_{31} \geq V_{11}$ といった状態になると、第n番目の光電変換部セグメントの方が、第(n+1)番目の光電変換部セグメントよりも多くの電荷を蓄積することができる。また、電荷転送期間において、 $V_{32} < V_{12}$ といった状態になると、第1番目の光電変換部セグメントから第1電極への電荷の流れ、第(n+1)番目の光電変換部セグメントから第n番目の光電変換部セグメントへの電荷の流れを、確実に確保することができる。

【0120】

第4構成の撮像素子にあっては、隣接する光電変換部セグメントにおいて、電荷蓄積用電極セグメントを構成する材料が異なり、これによって、一種の電荷転送勾配が形成されるが、第1番目の光電変換部セグメントから第N番目の光電変換部セグメントに互り、絶縁層セグメントを構成する材料の仕事関数の値が、漸次、大きくなることが好ましい。そして、このような構成を採用することで、電圧（電位）の正負に依存すること無く、信号電荷転送に有利な電位勾配を形成することができる。

【0121】

第5構成の撮像素子にあっては、第1番目の光電変換部セグメントから第N番目の光電変換部セグメントに互り、電荷蓄積用電極セグメントの面積が、漸次、小さくなっており、これによって、一種の電荷転送勾配が形成されるので、電荷蓄積期間において、 $V_{31} \geq V_{11}$ といった状態になると、第n番目の光電変換部セグメントの方が、第(n+1)番目の光電変換部セグメントよりも多くの電荷を蓄積することができる。また、電荷転送期間において、 $V_{32} < V_{12}$ といった状態になると、第1番目の光電変換部セグメントから第1電極への電荷の流れ、第(n+1)番目の光電変換部セグメントから第n番目の光電変換部セグメントへの電荷の流れを、確実に確保することができる。

【0122】

第6構成の撮像素子において、積層部分の断面積は第1電極からの距離に依存して変化し、これによって、一種の電荷転送勾配が形成される。具体的には、積層部分の断面の厚さを一定とし、積層部分の断面の幅を第1電極から離れるほど狭くする構成を採用すれば、第5構成の撮像素子において説明したと同様に、電荷蓄積期間において、 $V_{31} \geq V_{11}$ といった状態になると、第1電極に近い領域の方が、遠い領域よりも多くの電荷を蓄積することができる。従って、電荷転送期間において、 $V_{32} < V_{12}$ といった状態になると、第1電極に近い領域から第1電極への電荷の流れ、遠い領域から近い領域への電荷の流れを、確実に確保することができる。一方、積層部分の断面の幅を一定とし、積層部分の断面の厚さ、具体的には、絶縁層セグメントの厚さを、漸次、厚くする構成を採用すれば、第1構成の撮像素子において説明したと同様に、電荷蓄積期間において、 $V_{31} \geq V_{11}$ といった状態になると、第1電極に近い領域の方が、遠い領域よりも多くの電荷を蓄積することができるし、強い電界が加わり、第1電極に近い領域から第1電極への電荷の流れを確実に防止することができる。そして、電荷転送期間において、 $V_{32} < V_{12}$ といった状態になると、第1電極に近い領域から第1電極への電荷の流れ、遠い領域から近い領域への電荷の流れを、確実に確保することができる。また、光電変換層セグメントの厚さを、漸次、厚くする構成を採用すれば、第2構成の撮像素子において説明したと同様に、電荷蓄積期間において、 $V_{31} \geq V_{11}$ といった状態になると、第1電極に近い領域の方が、遠い領域よりも強い電界が加わり、第1電極に近い領域から第1電極への電荷の流れを確実に防止することができる。そして、電荷転送期間において、 $V_{32} < V_{12}$ といった状態になると、第1電極に近い領域から第1電極への電荷の流れ、遠い領域から近い領域への電荷の流れを、確実に確保することができる。

【0123】

以上に説明した好ましい形態を含む第1構成～第6構成の撮像素子の2種類あるいはそれ以上を、所望に応じて、適宜、組み合わせることができる。

【0124】

本開示の第1の態様～第2の態様に係る固体撮像装置の変形例として、第1構成～第6構成の撮像素子を、複数、有しており、複数の撮像素子から撮像素子ブロックが構成されており、撮像素子ブロックを構成する複数の撮像素子において第1電極が共有されている固体撮像装置とすることができる。このような構成の固体撮像装置を、便宜上、『第1構成の固体撮像装置』と呼ぶ。あるいは又、本開示の第1の態様～第2の態様に係る固体撮像装置の変形例として、

第1構成～第6構成の撮像素子、あるいは又、第1構成～第6構成の撮像素子を少なくとも1つ有する積層型撮像素子を、複数、有しており、

複数の撮像素子あるいは積層型撮像素子から撮像素子ブロックが構成されており、撮像素子ブロックを構成する複数の撮像素子あるいは積層型撮像素子において第1電極が共有されている固体撮像装置とすることができる。このような構成の固体撮像装置を、便宜上、『第2構成の固体撮像装置』と呼ぶ。そして、このように撮像素子ブロックを構成する複数の撮像素子において第1電極を共有化すれば、撮像素子が複数配列された画素領域における構成、構造を簡素化、微細化することができる。

【0125】

第1構成～第2構成の固体撮像装置にあっては、複数の撮像素子（1つの撮像素子ブロック）に対して1つの浮遊拡散層が設けられる。ここで、1つの浮遊拡散層に対して設けられる複数の撮像素子は、後述する第1タイプの撮像素子の複数から構成されていてもよいし、少なくとも1つの第1タイプの撮像素子と、1又は2以上の後述する第2タイプの撮像素子とから構成されていてもよい。そして、電荷転送期間のタイミングを適切に制御することで、複数の撮像素子が1つの浮遊拡散層を共有することが可能となる。複数の撮像素子は連係して動作させられ、後述する駆動回路には撮像素子ブロックとして接続されている。即ち、撮像素子ブロックを構成する複数の撮像素子が1つの駆動回路に接続されている。但し、電荷蓄積用電極の制御は、撮像素子毎に行われる。また、複数の撮像素子が1つのコンタクトホール部を共有することが可能である。複数の撮像素子で共有された第1電極と、各撮像素子の電荷蓄積用電極の配置関係は、第1電極が、各撮像素子の電荷蓄積用電極に隣接して配置されている場合もある。あるいは又、第1電極が、複数の撮像素子の一部の電荷蓄積用電極に隣接して配置されており、複数の撮像素子の残りの電荷蓄積用電極とは隣接して配置されてはいない場合もあり、この場合には、複数の撮像素子の残りから第1電極への電荷の移動は、複数の撮像素子の一部を経由した移動となる。撮像素子を構成する電荷蓄積用電極と撮像素子を構成する電荷蓄積用電極との間の距離（便宜上、『距離A』と呼ぶ）は、第1電極に隣接した撮像素子における第1電極と電荷蓄積用電極との間の距離（便宜上、『距離B』と呼ぶ）よりも長いことが、各撮像素子から第1電極への電荷の移動を確実なものとするために好ましい。また、第1電極から離れて位置する撮像素子ほど、距離Aの値を大きくすることが好ましい。尚、以上の説明は、第1構成～第2構成の固体撮像装置だけでなく、本開示の第1の態様～第2の態様に係る固体撮像装置に対して適用することもできる。

【0126】

更には、以上に説明した各種の好ましい形態を含む本開示の撮像素子等において、第2電極側から光が入射し、第2電極よりの光入射側には遮光層が形成されている形態とすることができる。あるいは又、第2電極側から光が入射し、第1電極（場合によっては、第1電極及び転送制御用電極）には光が入射しない形態とすることができる。そして、この場合、第2電極よりの光入射側であって、第1電極（場合によっては、第1電極及び転送制御用電極）の上方には遮光層が形成されている構成とすることができるし、あるいは又、電荷蓄積用電極及び第2電極の上方にはオンチップ・マイクロ・レンズが設けられており、オンチップ・マイクロ・レンズに入射する光は、電荷蓄積用電極に集光される構成とすることができる。ここで、遮光層は、第2電極の光入射側の面よりも上方に配設されてもよいし、第2電極の光入射側の面の上に配設されてもよい。場合によっては、第2電極に遮光層が形成されていてもよい。遮光層を構成する材料として、クロム（Cr）や銅（Cu）、アルミニウム（Al）、タングステン（W）、光を通さない樹脂（例えば、ポリイミド樹脂）を例示することができる。

【0127】

本開示の撮像素子等として、具体的には、青色光（425nm乃至495nmの光）を吸収する光電変換層あるいは光電変換部（便宜上、『第1タイプの青色光用光電変換層』あるいは『第1タイプの青色光用光電変換部』と呼ぶ）を備えた青色光に感度を有する撮像素子（便宜上、『第1タイプの青色光用撮像素子』と呼ぶ）、緑色光（495nm乃至570nmの光）を吸収する光電変換層あるいは光電変換部（便宜上、『第1タイプの緑色光用光電変換層』あるいは『第1タイプの緑色光用光電変換部』と呼ぶ）を備えた緑色光に感度を有する撮像素子（便宜上、『第1タイプの緑色光用撮像素子』と呼ぶ）、赤色光（620nm乃至750nmの光）を吸収する光電変換層あるいは光電変換部（便宜上、『第1タイプの赤色光用光電変換層』あるいは『第1タイプの赤色光用光電変換部』と呼ぶ）を備えた赤色光に感度を有する撮像素子（便宜上、『第1タイプの赤色光用撮像素子』と呼ぶ）を挙げることができる。また、電荷蓄積用電極を備えていない従来の撮像素子であって、青色光に感度を有する撮像素子を、便宜上、『第2タイプの青色光用撮像素子』と呼ぶことができる。

子』と呼び、緑色光に感度を有する撮像素子を、便宜上、『第2タイプの緑色光用撮像素子』と呼び、赤色光に感度を有する撮像素子を、便宜上、『第2タイプの赤色光用撮像素子』と呼び、第2タイプの青色光用撮像素子を構成する光電変換層あるいは光電変換部を、便宜上、『第2タイプの青色光用光電変換層』あるいは『第2タイプの青色光用光電変換部』と呼び、第2タイプの緑色光用撮像素子を構成する光電変換層あるいは光電変換部を、便宜上、『第2タイプの緑色光用光電変換層』あるいは『第2タイプの緑色光用光電変換部』と呼び、第2タイプの赤色光用撮像素子を構成する光電変換層あるいは光電変換部を、便宜上、『第2タイプの赤色光用光電変換層』あるいは『第2タイプの赤色光用光電変換部』と呼ぶ。

【0128】

本開示の積層型撮像素子は、少なくとも本開示の撮像素子等（光電変換素子）を1つ有するが、具体的には、例えば、

〔A〕第1タイプの青色光用光電変換部、第1タイプの緑色光用光電変換部及び第1タイプの赤色光用光電変換部が、垂直方向に積層され、

第1タイプの青色光用撮像素子、第1タイプの緑色光用撮像素子及び第1タイプの赤色光用撮像素子の制御部のそれぞれが、半導体基板に設けられた構成、構造

〔B〕第1タイプの青色光用光電変換部及び第1タイプの緑色光用光電変換部が、垂直方向に積層され、

これらの2層の第1タイプの光電変換部の下方に、第2タイプの赤色光用光電変換部が配置され、

第1タイプの青色光用撮像素子、第1タイプの緑色光用撮像素子及び第2タイプの赤色光用撮像素子の制御部のそれぞれが、半導体基板に設けられた構成、構造

〔C〕第1タイプの緑色光用光電変換部の下方に、第2タイプの青色光用光電変換部及び第2タイプの赤色光用光電変換部が配置され、

第1タイプの緑色光用撮像素子、第2タイプの青色光用撮像素子及び第2タイプの赤色光用撮像素子の制御部のそれぞれが、半導体基板に設けられた構成、構造

〔D〕第1タイプの青色光用光電変換部の下方に、第2タイプの緑色光用光電変換部及び第2タイプの赤色光用光電変換部が配置され、

第1タイプの青色光用撮像素子、第2タイプの緑色光用撮像素子及び第2タイプの赤色光用撮像素子の制御部のそれぞれが、半導体基板に設けられた構成、構造

を挙げることができる。これらの撮像素子の光電変換部の垂直方向における配置順は、光入射方向から青色光用光電変換部、緑色光用光電変換部、赤色光用光電変換部の順、あるいは、光入射方向から緑色光用光電変換部、青色光用光電変換部、赤色光用光電変換部の順であることが好ましい。これは、より短い波長の光がより入射表面側において効率良く吸収されるからである。赤色は3色の中では最も長い波長であるので、光入射面から見て赤色光用光電変換部を最下層に位置させることが好ましい。これらの撮像素子の積層構造によって、1つの画素が構成される。また、第1タイプの近赤外光用光電変換部（あるいは、赤外光用光電変換部）を備えていてもよい。ここで、第1タイプの赤外光用光電変換部の光電変換層は、例えば、有機系材料から構成され、第1タイプの撮像素子の積層構造の最下層であって、第2タイプの撮像素子よりも上に配置することが好ましい。あるいは、又、第1タイプの光電変換部の下方に、第2タイプの近赤外光用光電変換部（あるいは、赤外光用光電変換部）を備えていてもよい。

【0129】

第1タイプの撮像素子にあっては、例えば、第1電極が、半導体基板の上に設けられた層間絶縁層上に形成されている。半導体基板に形成された撮像素子は、裏面照射型とすることもできるし、表面照射型とすることもできる。

【0130】

光電変換層を有機系材料から構成する場合、光電変換層を、

(1) p型有機半導体から構成する。

(2) n型有機半導体から構成する。

(3) p型有機半導体層／n型有機半導体層の積層構造から構成する。p型有機半導体層／p型有機半導体とn型有機半導体との混合層（バルクヘテロ構造）／n型有機半導体層の積層構造から構成する。p型有機半導体層／p型有機半導体とn型有機半導体との混合層（バルクヘテロ構造）の積層構造から構成する。n型有機半導体層／p型有機半導体とn型有機半導体との混合層（バルクヘテロ構造）の積層構造から構成する。

(4) p型有機半導体とn型有機半導体の混合（バルクヘテロ構造）から構成する。の4態様のいずれかとすることができる。但し、積層順は任意に入れ替えた構成とすることができる。

【0131】

p型有機半導体として、ナフタレン誘導体、アントラセン誘導体、フェナントレン誘導体、ピレン誘導体、ペリレン誘導体、テトラセン誘導体、ペンタセン誘導体、キナクリドン誘導体、チオフェン誘導体、チエノチオフェン誘導体、ベンゾチオフェン誘導体、ベンゾチエノベンゾチオフェン誘導体、トリアリルアミン誘導体、カルバゾール誘導体、ペリレン誘導体、ピセン誘導体、クリセン誘導体、フルオランテン誘導体、フタロシアニン誘導体、サブフタロシアニン誘導体、サブポリフィラジン誘導体、複素環化合物を配位子とする金属錯体、ポリチオフェン誘導体、ポリベンゾチアジアゾール誘導体、ポリフルオレン誘導体等を挙げることができる。n型有機半導体として、フラレーン及びフラレーン誘導体（例えば、C60や、C70、C74等のフラレーン（高次フラレーン）、内包フラレーン等）又はフラレーン誘導体（例えば、フラレーンフッ化物やPCBMフラレーン化合物、フラレーン多量体等）、p型有機半導体よりもHOMO及びLUMOが大きい（深い）有機半導体、透明な無機金属酸化物を挙げることができる。n型有機半導体として、具体的には、窒素原子、酸素原子、硫黄原子を含有する複素環化合物、例えば、ピリジン誘導体、ピラジン誘導体、ピリミジン誘導体、トリアジン誘導体、キノリン誘導体、キノキサリン誘導体、イソキノリン誘導体、アクリジン誘導体、フェナジン誘導体、フェナントロリン誘導体、テトラゾール誘導体、ピラゾール誘導体、イミダゾール誘導体、チアゾール誘導体、オキサゾール誘導体、イミダゾール誘導体、ベンゾイミダゾール誘導体、ベンゾトリアゾール誘導体、ベンゾオキサゾール誘導体、ベンゾオキサゾール誘導体、カルバゾール誘導体、ベンゾフラン誘導体、ジベンゾフラン誘導体、サブポリフィラジン誘導体、ポリフェニレンビニレン誘導体、ポリベンゾチアジアゾール誘導体、ポリフルオレン誘導体等を分子骨格の一部に有する有機分子、有機金属錯体やサブフタロシアニン誘導体を挙げることができる。フラレーン誘導体に含まれる基等として、ハロゲン原子；直鎖、分岐若しくは環状のアルキル基若しくはフェニル基；直鎖若しくは縮環した芳香族化合物を有する基；ハロゲン化合物を有する基；パーシャルフルオロアルキル基；パーフルオロアルキル基；シリルアルキル基；シリルアルコキシ基；アリアルシリル基；アリアルスルファニル基；アルキルスルファニル基；アリアルスルホニル基；アルキルスルホニル基；アリアルスルフィド基；アルキルスルフィド基；アミノ基；アルキルアミノ基；アリアルアミノ基；ヒドロキシ基；アルコキシ基；アシルアミノ基；アシルオキシ基；カルボニル基；カルボキシ基；カルボキソアミド基；カルボアルコキシ基；アシル基；スルホニル基；シアノ基；ニトロ基；カルコゲン化合物を有する基；ホスフィン基；ホスホン基；これらの誘導体を挙げることができる。有機系材料から構成された光電変換層（『有機光電変換層』と呼ぶ場合がある）の厚さは、限定するものではないが、例えば、 $1 \times 10^{-8} \text{m}$ 乃至 $5 \times 10^{-7} \text{m}$ 、好ましくは $2.5 \times 10^{-8} \text{m}$ 乃至 $3 \times 10^{-7} \text{m}$ 、より好ましくは $2.5 \times 10^{-8} \text{m}$ 乃至 $2 \times 10^{-7} \text{m}$ 、一層好ましくは $1 \times 10^{-7} \text{m}$ 乃至 $1.8 \times 10^{-7} \text{m}$ を例示することができる。尚、有機半導体は、p型、n型と分類されることが多いが、p型とは正孔を輸送し易いという意味であり、n型とは電子を輸送し易いという意味であり、無機半導体のように熱励起の多数キャリアとして正孔又は電子を有しているという解釈に限定されない。

【0132】

あるいは又、緑色光を光電変換する有機光電変換層を構成する材料として、例えば、ローダミン系色素、メラシアニン系色素、キナクリドン誘導体、サブフタロシアニン系色素

10

20

30

40

50

(サブフタロシアン誘導体)等を挙げることができるし、青色光を光電変換する有機光電変換層を構成する材料として、例えば、クマリン酸色素、トリス-8-ヒドロキシキノリアルミニウム (Alq3)、メラシアニン系色素等を挙げることができるし、赤色光を光電変換する有機光電変換層を構成する材料として、例えば、フタロシアン系色素、サブフタロシアン系色素(サブフタロシアン誘導体)を挙げることができる。

【0133】

あるいは又、光電変換層を構成する無機系材料として、結晶シリコン、アモルファスシリコン、微結晶シリコン、結晶セレン、アモルファスセレン、及び、カルコパライト系化合物である CIGS (CuInGaSe)、 CIS (CuInSe_2)、 CuInS_2 、 CuAlS_2 、 CuAlSe_2 、 CuGaS_2 、 CuGaSe_2 、 AgAlS_2 、 AgAlSe_2 、 AgInS_2 、 AgInSe_2 、あるいは又、III-V族化合物である GaAs 、 InP 、 AlGaAs 、 InGaP 、 AlGaInP 、 InGaAsP 、更には、 CdSe 、 CdS 、 In_2Se_3 、 In_2S_3 、 Bi_2Se_3 、 Bi_2S_3 、 ZnSe 、 ZnS 、 PbSe 、 PbS 等の化合物半導体を挙げることができる。加えて、これらの材料から成る量子ドットを光電変換層に使用することも可能である。

【0134】

本開示の第1の態様～第2の態様に係る固体撮像装置、第1構成～第2構成の固体撮像装置によって、単板式カラー固体撮像装置を構成することができる。

【0135】

積層型撮像素子を備えた本開示の第2の態様に係る固体撮像装置にあっては、ベイヤ配列の撮像素子を備えた固体撮像装置と異なり(即ち、カラーフィルタ層を用いて青色、緑色、赤色の分光を行うのではなく)、同一画素内で光の入射方向において、複数種の波長の光に対して感度を有する撮像素子を積層して1つの画素を構成するので、感度の向上及び単位体積当たりの画素密度の向上を図ることができる。また、有機系材料は吸収係数が高いため、有機光電変換層の膜厚を従来のSi系光電変換層と比較して薄くすることができ、隣接画素からの光漏れや、光の入射角の制限が緩和される。更には、従来のSi系撮像素子では3色の画素間で補間処理を行って色信号を作成するために偽色が生じるが、積層型撮像素子を備えた本開示の第2の態様に係る固体撮像装置にあっては、偽色の発生が抑えられる。有機光電変換層それ自体がカラーフィルタ層としても機能するので、カラーフィルタ層を配設しなくとも色分離が可能である。

【0136】

一方、本開示の第1の態様に係る固体撮像装置にあっては、カラーフィルタ層を用いることで、青色、緑色、赤色の分光特性への要求を緩和することができるし、また、高い量産性を有する。本開示の第1の態様に係る固体撮像装置における撮像素子の配列として、ベイヤ配列の他、インターライン配列、GストライプRB市松配列、GストライプRB完全市松配列、市松補色配列、ストライプ配列、斜めストライプ配列、原色色差配列、フィールド色差順次配列、フレーム色差順次配列、MOS型配列、改良MOS型配列、フレームインターリーブ配列、フィールドインターリーブ配列を挙げることができる。ここで、1つの撮像素子によって1つの画素(あるいは副画素)が構成される。

【0137】

カラーフィルタ層(波長選択手段)として、赤色、緑色、青色だけでなく、場合によっては、シアン色、マゼンダ色、黄色等の特定波長を透過させるフィルタ層を挙げることができる。カラーフィルタ層を、顔料や染料等の有機化合物を用いた有機材料系のカラーフィルタ層から構成するだけでなく、フォトリソグラフィや、プラズモンを応用した波長選択素子(導体薄膜に格子状の穴構造を設けた導体格子構造を有するカラーフィルタ層。例えば、特開2008-177191号公報参照)、アモルファスシリコン等の無機材料から成る薄膜から構成することもできる。

【0138】

本開示の撮像素子等あるいは本開示における積層型撮像素子が複数配列された画素領域は、2次元アレイ状に規則的に複数配列された画素から構成される。画素領域は、通常、

10

20

30

40

50

実際に光を受光し光電変換によって生成された信号電荷を増幅して駆動回路に読み出す有効画素領域と、黒レベルの基準になる光学的黒を出力するための黒基準画素領域（光学的黒画素領域（OPB）とも呼ばれる）とから構成されている。黒基準画素領域は、通常は、有効画素領域の外周部に配置されている。

【0139】

以上に説明した各種の好ましい形態を含む本開示の撮像素子等において、光が照射され、光電変換層で光電変換が生じ、正孔（ホール）と電子がキャリア分離される。そして、正孔が取り出される電極を陽極、電子が取り出される電極を陰極とする。第1電極が陰極を構成し、第2電極が陽極を構成する。

【0140】

第1電極、電荷蓄積用電極、転送制御用電極、電荷移動制御電極、電荷排出電極及び第2電極は透明導電材料から成る構成とすることができる。第1電極、電荷蓄積用電極、転送制御用電極及び電荷排出電極を総称して、『第1電極等』と呼ぶ場合がある。あるいは又、本開示の撮像素子等が、例えばベイヤ配列のように平面に配される場合には、第2電極は透明導電材料から成り、第1電極等は金属材料から成る構成とすることができ、この場合、具体的には、光入射側に位置する第2電極は透明導電材料から成り、第1電極等は、例えば、Al-Nd（アルミニウム及びネオジウムの合金）又はAlSc（アルミニウム、サマリウム及び銅の合金）から成る構成とすることができる。透明導電材料から成る電極を『透明電極』と呼ぶ場合がある。ここで、透明導電材料のバンドギャップエネルギーは、 2.5 eV 以上、好ましくは 3.1 eV 以上であることが望ましい。透明電極を構成する透明導電材料として、導電性のある金属酸化物を挙げることができ、具体的には、酸化インジウム、インジウム-錫酸化物（ITO, Indium Tin Oxide, Snドープの In_2O_3 、結晶性ITO及びアモルファスITOを含む）、酸化亜鉛にドーパントとしてインジウムを添加したインジウム-亜鉛酸化物（IZO, Indium Zinc Oxide）、酸化ガリウムにドーパントとしてインジウムを添加したインジウム-ガリウム酸化物（IGO）、酸化亜鉛にドーパントとしてインジウムとガリウムを添加したインジウム-ガリウム-亜鉛酸化物（IGZO, In-Ga-ZnO₄）、酸化亜鉛にドーパントとしてインジウムと錫を添加したインジウム-錫-亜鉛酸化物（ITZO）、Fドープの In_2O_3 ）、酸化錫（ SnO_2 ）、ATO（Sbドープの SnO_2 ）、FTO（Fドープの SnO_2 ）、酸化亜鉛（他元素をドーパしたZnOを含む）、酸化亜鉛にドーパントとしてアルミニウムを添加したアルミニウム-亜鉛酸化物（AZO）、酸化亜鉛にドーパントとしてガリウムを添加したガリウム-亜鉛酸化物（GZO）、酸化チタン（ TiO_2 ）、酸化チタンにドーパントとしてニオブを添加したニオブ-チタン酸化物（TNO）、酸化アンチモン、CuI、 InSbO_4 、 ZnMgO 、 CuInO_2 、 MgIn_2O_4 、CdO、 ZnSnO_3 、スピネル型酸化物、 YbFe_2O_4 構造を有する酸化物を例示することができる。あるいは又、ガリウム酸化物、チタン酸化物、ニオブ酸化物、ニッケル酸化物等を母層とする透明電極を挙げることができる。透明電極の厚さとして、 $2 \times 10^{-8}\text{ m}$ 乃至 $2 \times 10^{-7}\text{ m}$ 、好ましくは $3 \times 10^{-8}\text{ m}$ 乃至 $1 \times 10^{-7}\text{ m}$ を挙げることができる。第1電極が透明性を要求される場合、製造プロセスの簡素化といった観点から、電荷排出電極も透明導電材料から構成することが好ましい。

【0141】

あるいは又、透明性が不要である場合、電子を取り出す電極としての機能を有する陰極を構成する導電材料として、低仕事関数（例えば、 $\phi = 3.5\text{ eV} \sim 4.5\text{ eV}$ ）を有する導電材料から構成することが好ましく、具体的には、アルカリ金属（例えばLi、Na、K等）及びそのフッ化物又は酸化物、アルカリ土類金属（例えばMg、Ca等）及びそのフッ化物又は酸化物、アルミニウム（Al）、亜鉛（Zn）、錫（Sn）、タリウム（Tl）、ナトリウム-カリウム合金、アルミニウム-リチウム合金、マグネシウム-銀合金、インジウム、イッテリビウム等の希土類金属、あるいは、これらの合金を挙げることができる。あるいは又、陰極を構成する材料として、白金（Pt）、金（Au）、パラジウム（Pd）、クロム（Cr）、ニッケル（Ni）、銀（Ag）、タンタル（Ta）、タ

10

20

30

40

50

ングステン (W)、銅 (Cu)、チタン (Ti)、鉄 (Fe)、コバルト (Co)、モリブデン (Mo) 等の金属、あるいは、これらの金属元素を含む合金、これらの金属から成る導電性粒子、これらの金属を含む合金の導電性粒子、不純物を含有したポリシリコン、炭素系材料、酸化物半導体材料、カーボン・ナノ・チューブ、グラフェン等の導電性材料を挙げることができるし、これらの元素を含む層の積層構造とすることもできる。更には、陰極を構成する材料として、ポリ (3, 4-エチレンジオキシチオフェン) / ポリスチレンスルホン酸 [PEDOT/ PSS] といった有機材料 (導電性高分子) を挙げることができる。また、これらの導電性材料をバインダー (高分子) に混合してペースト又はインクとしたものを硬化させ、電極として用いてもよい。

【0142】

第1電極等や第2電極 (陰極や陽極) の成膜方法として、乾式法あるいは湿式法を用いることが可能である。乾式法として、物理的気相成長法 (PVD法) 及び化学的気相成長法 (CVD法) を挙げることができる。PVD法の原理を用いた成膜方法として、抵抗加熱あるいは高周波加熱を用いた真空蒸着法、EB (電子ビーム) 蒸着法、各種スパッタリング法 (マグネトロンスパッタリング法、RF-DC 結合形バイアススパッタリング法、ECRスパッタリング法、対向ターゲットスパッタリング法、高周波スパッタリング法)、イオンプレーティング法、レーザアブレーション法、分子線エピタキシー法、レーザ転写法を挙げることができる。また、CVD法として、プラズマCVD法、熱CVD法、有機金属 (MO) CVD法、光CVD法を挙げることができる。一方、湿式法として、電解メッキ法や無電解メッキ法、スピンコート法、インクジェット法、スプレーコート法、スタンプ法、マイクロコンタクトプリント法、フレキソ印刷法、オフセット印刷法、グラビア印刷法、ディップ法等の方法を挙げることができる。パターニング法として、シャドーマスク、レーザ転写、フォトリソグラフィ等の化学的エッチング、紫外線やレーザ等による物理的エッチング等を挙げることができる。第1電極等や第2電極の平坦化技術として、レーザ平坦化法、リフロー法、CMP (Chemical Mechanical Polishing) 法等を用いることができる。

【0143】

絶縁層を構成する材料として、酸化ケイ素系材料；窒化ケイ素 (SiN_y)；酸化アルミニウム (Al_2O_3) 等の金属酸化物高誘電絶縁材料に例示される無機系絶縁材料だけでなく、ポリメチルメタクリレート (PMMA)；ポリビニルフェノール (PVP)；ポリビニルアルコール (PVA)；ポリイミド；ポリカーボネート (PC)；ポリエチレンテレフタレート (PET)；ポリスチレン；N-2 (アミノエチル) 3-アミノプロピルトリメトキシシラン (AEAPTMS)、3-メルカプトプロピルトリメトキシシラン (MPTMS)、オクタデシルトリクロロシラン (OTS) 等のシラノール誘導体 (シランカップリング剤)；ノボラック型フェノール樹脂；フッ素系樹脂；オクタデカンチオール、ドデシルイソシアネイト等の一端に制御電極と結合可能な官能基を有する直鎖炭化水素類にて例示される有機系絶縁材料 (有機ポリマー) を挙げることができるし、これらの組み合わせを用いることもできる。酸化ケイ素系材料として、酸化シリコン (SiO_x)、BPSG、PSG、BSG、AsSG、PbSG、酸化窒化シリコン (SiON)、SOG (スピニングガラス)、低誘電率絶縁材料 (例えば、ポリアリールエーテル、シクロパーフルオロカーボンポリマー及びベンゾシクロブテン、環状フッ素樹脂、ポリテトラフルオロエチレン、フッ化アリールエーテル、フッ化ポリイミド、アモルファスカーボン、有機SOG) を例示することができる。絶縁層は、単層構成とすることもできるし、複数層 (例えば、2層) が積層された構成とすることもできる。後者の場合、少なくとも電荷蓄積用電極の上、及び、電荷蓄積用電極と第1電極との間の領域に、絶縁層・下層を形成し、絶縁層・下層に平坦化処理を施すことで少なくとも電荷蓄積用電極と第1電極との間の領域に絶縁層・下層を残し、残された絶縁層・下層及び電荷蓄積用電極の上に絶縁層・上層を形成すればよく、これによって、絶縁層の平坦化を確実に達成することができる。保護材料層や各種層間絶縁層、絶縁材料膜を構成する材料も、これらの材料から適宜選択すればよい。

10

20

30

40

50

【0144】

制御部を構成する浮遊拡散層、増幅トランジスタ、リセット・トランジスタ及び選択トランジスタの構成、構造は、従来の浮遊拡散層、増幅トランジスタ、リセット・トランジスタ及び選択トランジスタの構成、構造と同様とすることができる。駆動回路も周知の構成、構造とすることができる。

【0145】

第1電極は、浮遊拡散層及び増幅トランジスタのゲート部に接続されているが、第1電極と浮遊拡散層及び増幅トランジスタのゲート部との接続のためにコンタクトホール部を形成すればよい。コンタクトホール部を構成する材料として、不純物がドーピングされたポリシリコンや、タングステン、Ti、Pt、Pd、Cu、TiW、TiN、TiNW、WSi₂、MoSi₂等の高融点金属や金属シリサイド、これらの材料から成る層の積層構造（例えば、Ti/TiN/W）を例示することができる。

【0146】

無機半導体材料層と第1電極との間に、第1キャリアブロッキング層を設けてもよいし、有機光電変換層と第2電極との間に、第2キャリアブロッキング層を設けてもよい。また、第1キャリアブロッキング層と第1電極との間に第1電荷注入層を設けてもよいし、第2キャリアブロッキング層と第2電極との間に第2電荷注入層を設けてもよい。例えば、電子注入層を構成する材料として、例えば、リチウム(Li)、ナトリウム(Na)、カリウム(K)といったアルカリ金属及びそのフッ化物や酸化物、マグネシウム(Mg)、カルシウム(Ca)といったアルカリ土類金属及びそのフッ化物や酸化物を挙げることができる。

【0147】

各種有機層の成膜方法として、乾式成膜法及び湿式成膜法を挙げることができる。乾式成膜法として、抵抗加熱あるいは高周波加熱、電子ビーム加熱を用いた真空蒸着法、フラッシュ蒸着法、プラズマ蒸着法、EB蒸着法、各種スパッタリング法（2極スパッタリング法、直流スパッタリング法、直流マグネトロンスパッタリング法、高周波スパッタリング法、マグネトロンスパッタリング法、RF-DC結合形バイアススパッタリング法、ECRスパッタリング法、対向ターゲットスパッタリング法、高周波スパッタリング法、イオンビームスパッタリング法）、DC(Direct Current)法、RF法、多陰極法、活性化反応法、電界蒸着法、高周波イオンプレーティング法や反応性イオンプレーティング法等の各種イオンプレーティング法、レーザアブレーション法、分子線エピタキシー法、レーザ転写法、分子線エピタキシー法(MBE法)を挙げることができる。また、CVD法として、プラズマCVD法、熱CVD法、MOCVD法、光CVD法を挙げることができる。一方、湿式法として、具体的には、スピコート法；浸漬法；キャスト法；マイクロコンタクトプリント法；ドロップキャスト法；スクリーン印刷法やインクジェット印刷法、オフセット印刷法、グラビア印刷法、フレキソ印刷法といった各種印刷法；スタンプ法；スプレー法；エアドクタコーター法、ブレードコーター法、ロッドコーター法、ナイフコーター法、スクイズコーター法、リバースロールコーター法、トランスファーロールコーター法、グラビアコーター法、キスコター法、キャストコーター法、スプレーコーター法、スリットオリフィスコーター法、カレンダーコーター法といった各種コーティング法を例示することができる。塗布法においては、溶媒として、トルエン、クロロホルム、ヘキサン、エタノールといった無極性又は極性の低い有機溶媒を例示することができる。パターンニング法として、シャドーマスク、レーザ転写、フォトリソグラフィ等の化学的エッチング、紫外線やレーザ等による物理的エッチング等を挙げることができる。各種有機層の平坦化技術として、レーザ平坦化法、リフロー法等を用いることができる。

【0148】

撮像素子あるいは固体撮像装置には、前述したとおり、必要に応じて、オンチップ・マイクロ・レンズや遮光層を設けてもよいし、撮像素子を駆動するための駆動回路や配線が設けられている。必要に応じて、撮像素子への光の入射を制御するためのシャッターを配設してもよいし、固体撮像装置の目的に応じて光学カットフィルタを具備してもよい。

【0149】

また、第1構成～第2構成の固体撮像装置にあっては、1つの本開示の撮像素子等の上方に1つのオンチップ・マイクロ・レンズが配設されている形態とすることができるし、あるいは又、2つの本開示の撮像素子等から撮像素子ブロックが構成されており、撮像素子ブロックの上方に1つのオンチップ・マイクロ・レンズが配設されている形態とすることができる。

【0150】

例えば、固体撮像装置を読み出し用集積回路（ROIC）と積層する場合、読み出し用集積回路及び銅（Cu）から成る接続部が形成された駆動用基板と、接続部が形成された撮像素子とを、接続部同士が接するように重ね合わせ、接続部同士を接合することで、積層することができるし、接続部同士をハンダバンプ等を用いて接合することもできる。

10

【0151】

また、本開示の第1の態様～第2の態様に係る固体撮像装置を駆動するための駆動方法にあっては、

全ての撮像素子において、一斉に、無機半導体材料層（あるいは、無機半導体材料層及び光電変換層）に電荷を蓄積しながら、第1電極における電荷を系外に排出し、その後、

全ての撮像素子において、一斉に、無機半導体材料層（あるいは、無機半導体材料層及び光電変換層）に蓄積された電荷を第1電極に転送し、転送完了後、順次、各撮像素子において第1電極に転送された電荷を読み出す、

各工程を繰り返す固体撮像装置の駆動方法とすることができる。

20

【0152】

このような固体撮像装置の駆動方法にあっては、各撮像素子は、第2電極側から入射した光が第1電極には入射しない構造を有し、全ての撮像素子において、一斉に、無機半導体材料層等に電荷を蓄積しながら、第1電極における電荷を系外に排出するので、全撮像素子において同時に第1電極のリセットを確実に行うことができる。そして、その後、全ての撮像素子において、一斉に、無機半導体材料層等に蓄積された電荷を第1電極に転送し、転送完了後、順次、各撮像素子において第1電極に転送された電荷を読み出す。それ故、所謂グローバルシャッター機能を容易に実現することができる。

【0153】

以下、実施例1の撮像素子、固体撮像装置の詳細な説明を行う。

30

【0154】

実施例1の撮像素子10は、半導体基板（より具体的には、シリコン半導体層）70を更に備えており、光電変換部は、半導体基板70の上方に配置されている。また、半導体基板70に設けられ、第1電極21及び第2電極22が接続された駆動回路を有する制御部を更に備えている。ここで、半導体基板70における光入射面を上方とし、半導体基板70の反対側を下方とする。半導体基板70の下方には複数の配線から成る配線層62が設けられている。

【0155】

半導体基板70には、制御部を構成する少なくとも浮遊拡散層FD₁及び増幅トランジスタTR_{1amp}が設けられており、第1電極21は、浮遊拡散層FD₁及び増幅トランジスタTR_{1amp}のゲート部に接続されている。半導体基板70には、更に、制御部を構成するリセット・トランジスタTR_{1rst}及び選択トランジスタTR_{1sel}が設けられている。浮遊拡散層FD₁は、リセット・トランジスタTR_{1rst}の一方のソース／ドレイン領域に接続されており、増幅トランジスタTR_{1amp}の他方のソース／ドレイン領域は、選択トランジスタTR_{1sel}の一方のソース／ドレイン領域に接続されており、選択トランジスタTR_{1sel}の他方のソース／ドレイン領域は信号線VSL₁に接続されている。これらの増幅トランジスタTR_{1amp}、リセット・トランジスタTR_{1rst}及び選択トランジスタTR_{1sel}は、駆動回路を構成する。

40

【0156】

具体的には、実施例1の撮像素子、積層型撮像素子は、裏面照射型の撮像素子、積層型

50

撮像素子であり、緑色光を吸収する第1タイプの緑色光用光電変換層を備えた緑色光に感度を有する第1タイプの実施例1の緑色光用撮像素子（以下、『第1撮像素子』と呼ぶ）、青色光を吸収する第2タイプの青色光用光電変換層を備えた青色光に感度を有する第2タイプの従来の青色光用撮像素子（以下、『第2撮像素子』と呼ぶ）、赤色光を吸収する第2タイプの赤色光用光電変換層を備えた赤色光に感度を有する第2タイプの従来の赤色光用撮像素子（以下、『第3撮像素子』と呼ぶ）の3つの撮像素子が積層された構造を有する。ここで、赤色光用撮像素子（第3撮像素子）12及び青色光用撮像素子（第2撮像素子）11は半導体基板70内に設けられており、第2撮像素子11の方が第3撮像素子12よりも光入射側に位置する。また、緑色光用撮像素子（第1撮像素子10）は、青色光用撮像素子（第2撮像素子11）の上方に設けられている。第1撮像素子10、第2撮像素子11及び第3撮像素子12の積層構造によって、1画素が構成される。カラーフィルタ層は設けられていない。

10

【0157】

第1撮像素子10にあっては、層間絶縁層81上に、第1電極21及び電荷蓄積用電極24が、離間して形成されている。層間絶縁層81及び電荷蓄積用電極24は、絶縁層82によって覆われている。絶縁層82上には無機半導体材料層23B及び光電変換層23Aが形成され、光電変換層23A上には第2電極22が形成されている。第2電極22を含む全面には、保護材料層83が形成されており、保護材料層83上にオンチップ・マイクロ・レンズ14が設けられている。カラーフィルタ層は設けられていない。第1電極21、電荷蓄積用電極24及び第2電極22は、例えば、ITO（仕事関数：約4.4 eV）から成る透明電極から構成されている。無機半導体材料層23Bは、例えば、 $Al_{a1}Zn_{a2}Sn_{a3}O_{b1}$ から成る。光電変換層23Aは、少なくとも緑色光に感度を有する周知の有機光電変換材料（例えば、ローダミン系色素、メラシアニン系色素、キナクリドン等の有機系材料）を含む層から構成されている。層間絶縁層81や絶縁層82、保護材料層83は、周知の絶縁材料（例えば、 SiO_2 や SiN ）から構成されている。無機半導体材料層23Bと第1電極21とは、絶縁層82に設けられた接続部67によって接続されている。接続部67内には、無機半導体材料層23Bが延在している。即ち、無機半導体材料層23Bは、絶縁層82に設けられた開口部84内を延在し、第1電極21と接続されている。

20

【0158】

電荷蓄積用電極24は駆動回路に接続されている。具体的には、電荷蓄積用電極24は、層間絶縁層81内に設けられた接続孔66、パッド部64及び配線 V_{OA} を介して、駆動回路を構成する垂直駆動回路112に接続されている。

30

【0159】

電荷蓄積用電極24の大きさは第1電極21よりも大きい。電荷蓄積用電極24の面積を s_1' 、第1電極21の面積を s_1 としたとき、限定するものではないが、

$$4 \leq s_1' / s_1$$

を満足することが好ましく、実施例1にあっては、限定するものではないが、例えば、

$$s_1' / s_1 = 8$$

とした。

40

【0160】

半導体基板70の第1面（おもて面）70Aの側には素子分離領域71が形成され、また、半導体基板70の第1面70Aには酸化膜72が形成されている。更には、半導体基板70の第1面側には、第1撮像素子10の制御部を構成するリセット・トランジスタ TR_{1rst} 、増幅トランジスタ TR_{1amp} 及び選択トランジスタ TR_{1sel} が設けられ、更に、第1浮遊拡散層 FD_1 が設けられている。

【0161】

リセット・トランジスタ TR_{1rst} は、ゲート部51、チャネル形成領域51A、及び、ソース／ドレイン領域51B、51Cから構成されている。リセット・トランジスタ TR_{1rst} のゲート部51はリセット線 RST_1 に接続され、リセット・トランジスタ TR_{1rst}

50

の一方のソース／ドレイン領域 5 1 C は、第 1 浮遊拡散層 FD_1 を兼ねており、他方のソース／ドレイン領域 5 1 B は、電源 V_{DD} に接続されている。

【0162】

第 1 電極 2 1 は、層間絶縁層 8 1 内に設けられた接続孔 6 5、パッド部 6 3、半導体基板 7 0 及び層間絶縁層 7 6 に形成されたコンタクトホール部 6 1、層間絶縁層 7 6 に形成された配線層 6 2 を介して、リセット・トランジスタ TR_{rst} の一方のソース／ドレイン領域 5 1 C（第 1 浮遊拡散層 FD_1 ）に接続されている。

【0163】

増幅トランジスタ TR_{amp} は、ゲート部 5 2、チャネル形成領域 5 2 A、及び、ソース／ドレイン領域 5 2 B、5 2 C から構成されている。ゲート部 5 2 は配線層 6 2 を介して、第 1 電極 2 1 及びリセット・トランジスタ TR_{rst} の一方のソース／ドレイン領域 5 1 C（第 1 浮遊拡散層 FD_1 ）に接続されている。また、一方のソース／ドレイン領域 5 2 B は、電源 V_{DD} に接続されている。

【0164】

選択トランジスタ TR_{sel} は、ゲート部 5 3、チャネル形成領域 5 3 A、及び、ソース／ドレイン領域 5 3 B、5 3 C から構成されている。ゲート部 5 3 は、選択線 SEL_1 に接続されている。また、一方のソース／ドレイン領域 5 3 B は、増幅トランジスタ TR_{amp} を構成する他方のソース／ドレイン領域 5 2 C と領域を共有しており、他方のソース／ドレイン領域 5 3 C は、信号線（データ出力線） $VS L_1$ （117）に接続されている。

【0165】

第 2 撮像素子 1 1 は、半導体基板 7 0 に設けられた n 型半導体領域 4 1 を光電変換層として備えている。縦型トランジスタから成る転送トランジスタ TR_{trs} のゲート部 4 5 が、n 型半導体領域 4 1 まで延びており、且つ、転送ゲート線 TG_2 に接続されている。また、転送トランジスタ TR_{trs} のゲート部 4 5 の近傍の半導体基板 7 0 の領域 4 5 C には、第 2 浮遊拡散層 FD_2 が設けられている。n 型半導体領域 4 1 に蓄積された電荷は、ゲート部 4 5 に沿って形成される転送チャネルを介して第 2 浮遊拡散層 FD_2 に読み出される。

【0166】

第 2 撮像素子 1 1 にあっては、更に、半導体基板 7 0 の第 1 面側に、第 2 撮像素子 1 1 の制御部を構成するリセット・トランジスタ TR_{rst} 、増幅トランジスタ TR_{amp} 及び選択トランジスタ TR_{sel} が設けられている。

【0167】

リセット・トランジスタ TR_{rst} は、ゲート部、チャネル形成領域、及び、ソース／ドレイン領域から構成されている。リセット・トランジスタ TR_{rst} のゲート部はリセット線 RST_2 に接続され、リセット・トランジスタ TR_{rst} の一方のソース／ドレイン領域は電源 V_{DD} に接続され、他方のソース／ドレイン領域は、第 2 浮遊拡散層 FD_2 を兼ねている。

【0168】

増幅トランジスタ TR_{amp} は、ゲート部、チャネル形成領域、及び、ソース／ドレイン領域から構成されている。ゲート部は、リセット・トランジスタ TR_{rst} の他方のソース／ドレイン領域（第 2 浮遊拡散層 FD_2 ）に接続されている。また、一方のソース／ドレイン領域は、電源 V_{DD} に接続されている。

【0169】

選択トランジスタ TR_{sel} は、ゲート部、チャネル形成領域、及び、ソース／ドレイン領域から構成されている。ゲート部は、選択線 SEL_2 に接続されている。また、一方のソース／ドレイン領域は、増幅トランジスタ TR_{amp} を構成する他方のソース／ドレイン領域と領域を共有しており、他方のソース／ドレイン領域は、信号線（データ出力線） $VS L_2$ に接続されている。

【0170】

第 3 撮像素子 1 2 は、半導体基板 7 0 に設けられた n 型半導体領域 4 3 を光電変換層として備えている。転送トランジスタ TR_{trs} のゲート部 4 6 は転送ゲート線 TG_3 に接続

10

20

30

40

50

されている。また、転送トランジスタ $TR_{3\text{trs}}$ のゲート部 46 の近傍の半導体基板 70 の領域 46C には、第3浮遊拡散層 FD_3 が設けられている。n型半導体領域 43 に蓄積された電荷は、ゲート部 46 に沿って形成される転送チャネル 46A を介して第3浮遊拡散層 FD_3 に読み出される。

【0171】

第3撮像素子 12 にあっては、更に、半導体基板 70 の第1面側に、第3撮像素子 12 の制御部を構成するリセット・トランジスタ $TR_{3\text{rst}}$ 、増幅トランジスタ $TR_{3\text{amp}}$ 及び選択トランジスタ $TR_{3\text{sel}}$ が設けられている。

【0172】

リセット・トランジスタ $TR_{3\text{rst}}$ は、ゲート部、チャネル形成領域、及び、ソース／ドレイン領域から構成されている。リセット・トランジスタ $TR_{3\text{rst}}$ のゲート部はリセット線 RST_3 に接続され、リセット・トランジスタ $TR_{3\text{rst}}$ の一方のソース／ドレイン領域は電源 V_{DD} に接続され、他方のソース／ドレイン領域は、第3浮遊拡散層 FD_3 を兼ねている。

【0173】

増幅トランジスタ $TR_{3\text{amp}}$ は、ゲート部、チャネル形成領域、及び、ソース／ドレイン領域から構成されている。ゲート部は、リセット・トランジスタ $TR_{3\text{rst}}$ の他方のソース／ドレイン領域（第3浮遊拡散層 FD_3 ）に接続されている。また、一方のソース／ドレイン領域は、電源 V_{DD} に接続されている。

【0174】

選択トランジスタ $TR_{3\text{sel}}$ は、ゲート部、チャネル形成領域、及び、ソース／ドレイン領域から構成されている。ゲート部は、選択線 SEL_3 に接続されている。また、一方のソース／ドレイン領域は、増幅トランジスタ $TR_{3\text{amp}}$ を構成する他方のソース／ドレイン領域と領域を共有しており、他方のソース／ドレイン領域は、信号線（データ出力線） VS_L_3 に接続されている。

【0175】

リセット線 RST_1 、 RST_2 、 RST_3 、選択線 SEL_1 、 SEL_2 、 SEL_3 、転送ゲート線 TG_2 、 TG_3 は、駆動回路を構成する垂直駆動回路 112 に接続され、信号線（データ出力線） VS_L_1 、 VS_L_2 、 VS_L_3 は、駆動回路を構成するカラム信号処理回路 113 に接続されている。

【0176】

n型半導体領域 43 と半導体基板 70 の表面 70A との間には p^+ 層 44 が設けられており、暗電流発生を抑制している。n型半導体領域 41 と n型半導体領域 43 との間には、 p^+ 層 42 が形成されており、更には、n型半導体領域 43 の側面の一部は p^+ 層 42 によって囲まれている。半導体基板 70 の裏面 70B の側には、 p^+ 層 73 が形成されており、 p^+ 層 73 から半導体基板 70 の内部のコンタクトホール部 61 を形成すべき部分には、 HfO_2 膜 74 及び絶縁材料膜 75 が形成されている。層間絶縁層 76 には、複数の層に互配線が形成されているが、図示は省略した。

【0177】

HfO_2 膜 74 は、負の固定電荷を有する膜であり、このような膜を設けることによって、暗電流の発生を抑制することができる。 HfO_2 膜の代わりに、酸化アルミニウム (Al_2O_3) 膜、酸化ジルコニウム (ZrO_2) 膜、酸化タンタル (Ta_2O_5) 膜、酸化チタン (TiO_2) 膜、酸化ランタン (La_2O_3) 膜、酸化プラセオジウム (Pr_2O_3) 膜、酸化セリウム (CeO_2) 膜、酸化ネオジウム (Nd_2O_3) 膜、酸化プロメチウム (Pm_2O_3) 膜、酸化サマリウム (Sm_2O_3) 膜、酸化ユウロピウム (Eu_2O_3) 膜、酸化ガドリニウム (Gd_2O_3) 膜、酸化テルビウム (Tb_2O_3) 膜、酸化ジスプロシウム (Dy_2O_3) 膜、酸化ホルミウム (Ho_2O_3) 膜、酸化ツリウム (Tm_2O_3) 膜、酸化イットルビウム (Yb_2O_3) 膜、酸化ルテチウム (Lu_2O_3) 膜、酸化イットリウム (Y_2O_3) 膜、窒化ハフニウム膜、窒化アルミニウム膜、酸窒化ハフニウム膜、酸窒化アルミニウム膜を用いることもできる。これらの膜の成膜方法として、例えば、CVD法、PVD法、ALD法

10

20

30

40

50

が挙げることができる。

【0178】

以下、図5及び図6Aを参照して、実施例1の電荷蓄積用電極を備えた積層型撮像素子（第1撮像素子10）の動作を説明する。実施例1の撮像素子は、半導体基板70に設けられ、駆動回路を有する制御部を更に備えており、第1電極21、第2電極22及び電荷蓄積用電極24は、駆動回路に接続されている。ここで、第1電極21の電位を第2電極22の電位よりも高くした。即ち、例えば、第1電極21を正の電位とし、第2電極22を負の電位とし、光電変換層23Aにおいて光電変換によって生成した電子が浮遊拡散層に読み出される。他の実施例においても同様とする。

【0179】

図5、後述する実施例4における図20、図21、実施例6における図32、図33中で使用している符号は、以下のとおりである。

【0180】

P_A ・・・電荷蓄積用電極24あるいは転送制御用電極（電荷転送電極）25と第1電極21の中間に位置する領域と対向した無機半導体材料層23Bの領域の点 P_A における電位

P_B ・・・電荷蓄積用電極24と対向した無機半導体材料層23Bの領域の点 P_B における電位

P_{C1} ・・・電荷蓄積用電極セグメント24Aと対向した無機半導体材料層23Bの領域の点 P_{C1} における電位

P_{C2} ・・・電荷蓄積用電極セグメント24Bと対向した無機半導体材料層23Bの領域の点 P_{C2} における電位

P_{C3} ・・・電荷蓄積用電極セグメント24Cと対向した無機半導体材料層23Bの領域の点 P_{C3} における電位

P_D ・・・転送制御用電極（電荷転送電極）25と対向した無機半導体材料層23Bの領域の点 P_D における電位

FD ・・・第1浮遊拡散層 FD_1 における電位

V_{OA} ・・・電荷蓄積用電極24における電位

V_{OA-A} ・・・電荷蓄積用電極セグメント24Aにおける電位

V_{OA-B} ・・・電荷蓄積用電極セグメント24Bにおける電位

V_{OA-C} ・・・電荷蓄積用電極セグメント24Cにおける電位

V_{OT} ・・・転送制御用電極（電荷転送電極）25における電位

RST ・・・リセット・トランジスタ $TR1_{rst}$ のゲート部51における電位

V_{DD} ・・・電源の電位

$VS L_1$ ・・・信号線（データ出力線） $VS L_1$

$TR1_{rst}$ ・・・リセット・トランジスタ $TR1_{rst}$

$TR1_{amp}$ ・・・増幅トランジスタ $TR1_{amp}$

$TR1_{sel}$ ・・・選択トランジスタ $TR1_{sel}$

【0181】

電荷蓄積期間においては、駆動回路から、第1電極21に電位 V_{11} が印加され、電荷蓄積用電極24に電位 V_{31} が印加される。光電変換層23Aに入射された光によって光電変換層23Aにおいて光電変換が生じる。光電変換によって生成した正孔は、第2電極22から配線 V_{OU} を介して駆動回路へと送出される。一方、第1電極21の電位を第2電極22の電位よりも高くしたので、即ち、例えば、第1電極21に正の電位が印加され、第2電極22を負の電位が印加されるとしたので、 $V_{31} \geq V_{11}$ 、好ましくは、 $V_{31} > V_{11}$ とする。これによって、光電変換によって生成した電子は、電荷蓄積用電極24に引き付けられ、電荷蓄積用電極24と対向した無機半導体材料層23Bあるいは無機半導体材料層23B及び光電変換層23A（以下、これらを総称して、『無機半導体材料層23B等』と呼ぶ）の領域に止まる。即ち、無機半導体材料層23B等に電荷が蓄積される。 $V_{31} > V_{11}$ であるが故に、光電変換層23Aの内部に生成した電子が、第1電極21に向かって

10

20

30

40

50

移動することはない。光電変換の時間経過に伴い、電荷蓄積用電極 2 4 と対向した無機半導体材料層 2 3 B 等の領域における電位は、より負側の値となる。

【0182】

電荷蓄積期間の後期において、リセット動作がなされる。これによって、第 1 浮遊拡散層 FD_1 の電位がリセットされ、第 1 浮遊拡散層 FD_1 の電位は電源の電位 V_{DD} となる。

【0183】

リセット動作の完了後、電荷の読み出しを行う。即ち、電荷転送期間において、駆動回路から、第 1 電極 2 1 に電位 V_{12} が印加され、電荷蓄積用電極 2 4 に電位 V_{32} が印加される。ここで、 $V_{32} < V_{12}$ とする。これによって、電荷蓄積用電極 2 4 と対向した無機半導体材料層 2 3 B 等の領域に止まっていた電子は、第 1 電極 2 1、更には、第 1 浮遊拡散層 FD_1 へと読み出される。即ち、無機半導体材料層 2 3 B 等に蓄積された電荷が制御部に読み出される。

10

【0184】

以上で、電荷蓄積、リセット動作、電荷転送といった一連の動作が完了する。

【0185】

第 1 浮遊拡散層 FD_1 へ電子が読み出された後の増幅トランジスタ TR_{1amp} 、選択トランジスタ TR_{1sel} の動作は、従来のこれらのトランジスタの動作と同じである。また、第 2 撮像素子 1 1、第 3 撮像素子 1 2 の電荷蓄積、リセット動作、電荷転送といった一連の動作は、従来の電荷蓄積、リセット動作、電荷転送といった一連の動作と同様である。また、第 1 浮遊拡散層 FD_1 のリセットノイズは、従来と同様に、相関 2 重サンプリング (CDS, Correlated Double Sampling) 処理によって除去することができる。

20

【0186】

以上のとおり、実施例 1 にあつては、第 1 電極と離間して配置され、且つ、絶縁層を介して光電変換層と対向して配置された電荷蓄積用電極が備えられているので、光電変換層に光が照射され、光電変換層において光電変換されるとき、無機半導体材料層等と絶縁層と電荷蓄積用電極とによって一種のキャパシタが形成され、無機半導体材料層等に電荷を蓄えることができる。それ故、露光開始時、電荷蓄積部を完全空乏化し、電荷を消去することが可能となる。その結果、 kTC ノイズが大きくなり、ランダムノイズが悪化し、撮像画質の低下をもたらすといった現象の発生を抑制することができる。また、全画素を一斉にリセットすることができるので、所謂グローバルシャッター機能を実現することができる。

30

【0187】

図 6 8 に、実施例 1 の固体撮像装置の概念図を示す。実施例 1 の固体撮像装置 1 0 0 は、積層型撮像素子 1 0 1 が 2 次元アレイ状に配列された撮像領域 1 1 1、並びに、その駆動回路 (周辺回路) としての垂直駆動回路 1 1 2、カラム信号処理回路 1 1 3、水平駆動回路 1 1 4、出力回路 1 1 5 及び駆動制御回路 1 1 6 等から構成されている。これらの回路は周知の回路から構成することができるし、また、他の回路構成 (例えば、従来の CCD 撮像装置や CMOS 撮像装置にて用いられる各種の回路) を用いて構成することができることは云うまでもない。図 6 8 において、積層型撮像素子 1 0 1 における参照番号「1 0 1」の表示は、1 行のみとした。

40

【0188】

駆動制御回路 1 1 6 は、垂直同期信号、水平同期信号及びマスター・クロックに基づいて、垂直駆動回路 1 1 2、カラム信号処理回路 1 1 3 及び水平駆動回路 1 1 4 の動作の基準となるクロック信号や制御信号を生成する。そして、生成されたクロック信号や制御信号は、垂直駆動回路 1 1 2、カラム信号処理回路 1 1 3 及び水平駆動回路 1 1 4 に入力される。

【0189】

垂直駆動回路 1 1 2 は、例えば、シフトレジスタによって構成され、撮像領域 1 1 1 の各積層型撮像素子 1 0 1 を行単位で順次垂直方向に選択走査する。そして、各積層型撮像素子 1 0 1 における受光量に応じて生成した電流 (信号) に基づく画素信号 (画像信号)

50

は、信号線（データ出力線）117，VSLを介してカラム信号処理回路113に送られる。

【0190】

カラム信号処理回路113は、例えば、積層型撮像素子101の列毎に配置されており、1行分の積層型撮像素子101から出力される画像信号を撮像素子毎に黒基準画素（図示しないが、有効画素領域の周囲に形成される）からの信号によって、ノイズ除去や信号増幅の信号処理を行う。カラム信号処理回路113の出力段には、水平選択スイッチ（図示せず）が水平信号線118との間に接続されて設けられる。

【0191】

水平駆動回路114は、例えばシフトレジスタによって構成され、水平走査パルスを順次出力することによって、カラム信号処理回路113の各々を順次選択し、カラム信号処理回路113の各々から信号を水平信号線118に出力する。

【0192】

出力回路115は、カラム信号処理回路113の各々から水平信号線118を介して順次供給される信号に対して、信号処理を行って出力する。

【0193】

実施例1の撮像素子、積層型撮像素子の変形例の等価回路図を図9に示し、第1電極及び電荷蓄積用電極並びに制御部を構成するトランジスタの模式的な配置図を図10に示すように、リセット・トランジスタ TR_{rst} の他方のソース／ドレイン領域51Bを、電源 V_{DD} に接続する代わりに、接地してもよい。

【0194】

実施例1の撮像素子、積層型撮像素子は、例えば、以下の方法で作製することができる。即ち、先ず、SOI基板を準備する。そして、SOI基板の表面に第1シリコン層をエピタキシャル成長法に基づき形成し、この第1シリコン層に、 p^+ 層73、 n 型半導体領域41を形成する。次いで、第1シリコン層上に第2シリコン層をエピタキシャル成長法に基づき形成し、この第2シリコン層に、素子分離領域71、酸化膜72、 p^+ 層42、 n 型半導体領域43、 p^+ 層44を形成する。また、第2シリコン層に、撮像素子の制御部を構成する各種トランジスタ等を形成し、更にその上に、配線層62や層間絶縁層76、各種配線を形成した後、層間絶縁層76と支持基板（図示せず）とを貼り合わせる。その後、SOI基板を除去して第1シリコン層を露出させる。第2シリコン層の表面が半導体基板70の表面70Aに該当し、第1シリコン層の表面が半導体基板70の裏面70Bに該当する。また、第1シリコン層と第2シリコン層を纏めて半導体基板70と表現している。次いで、半導体基板70の裏面70Bの側に、コンタクトホール部61を形成するための開口部を形成し、 HfO_2 膜74、絶縁材料膜75及びコンタクトホール部61を形成し、更に、パッド部63、64、層間絶縁層81、接続孔65、66、第1電極21、電荷蓄積用電極24、絶縁層82を形成する。次に、接続部67を開口し、無機半導体材料層23B、光電変換層23A、第2電極22、保護材料層83及びオンチップ・マイクロ・レンズ14を形成する。以上によって、実施例1の撮像素子、積層型撮像素子を得ることができる。

【0195】

また、図示は省略するが、絶縁層82を、絶縁層・下層と絶縁層・上層の2層構成とすることもできる。即ち、少なくとも、電荷蓄積用電極24の上、及び、電荷蓄積用電極24と第1電極21との間の領域に、絶縁層・下層を形成し（より具体的には、電荷蓄積用電極24を含む層間絶縁層81上に絶縁層・下層を形成し）、絶縁層・下層に平坦化処理を施した後、絶縁層・下層及び電荷蓄積用電極24の上に絶縁層・上層を形成すればよく、これによって、絶縁層82の平坦化を確実に達成することができる。そして、こうして得られた絶縁層82に接続部67を開口すればよい。

【実施例2】

【0196】

実施例2は、実施例1の変形である。図11に模式的な一部断面図を示す実施例2の撮

10

20

30

40

50

像素子、積層型撮像素子は、表面照射型の撮像素子、積層型撮像素子であり、緑色光を吸収する第1タイプの緑色光用光電変換層を備えた緑色光に感度を有する第1タイプの実施例1の緑色光用撮像素子（第1撮像素子10）、青色光を吸収する第2タイプの青色光用光電変換層を備えた青色光に感度を有する第2タイプの従来の青色光用撮像素子（第2撮像素子11）、赤色光を吸収する第2タイプの赤色光用光電変換層を備えた赤色光に感度を有する第2タイプの従来の赤色光用撮像素子（第3撮像素子12）の3つの撮像素子が積層された構造を有する。ここで、赤色光用撮像素子（第3撮像素子12）及び青色光用撮像素子（第2撮像素子11）は半導体基板70内に設けられており、第2撮像素子11の方が第3撮像素子12よりも光入射側に位置する。また、緑色光用撮像素子（第1撮像素子10）は、青色光用撮像素子（第2撮像素子11）の上方に設けられている。

10

【0197】

半導体基板70の表面70A側には、実施例1と同様に制御部を構成する各種トランジスタが設けられている。これらのトランジスタは、実質的に実施例1において説明したトランジスタと同様の構成、構造とすることができる。また、半導体基板70には、第2撮像素子11、第3撮像素子12が設けられているが、これらの撮像素子も、実質的に実施例1において説明した第2撮像素子11、第3撮像素子12と同様の構成、構造とすることができる。

【0198】

半導体基板70の表面70Aの上方には層間絶縁層81が形成されており、層間絶縁層81の上方に、実施例1の撮像素子と同様に、第1電極21、無機半導体材料層23B、光電変換層23A及び第2電極22、並びに、電荷蓄積用電極24等が設けられている。

20

【0199】

このように、表面照射型である点を除き、実施例2の撮像素子、積層型撮像素子の構成、構造は、実施例1の撮像素子、積層型撮像素子の構成、構造と同様とすることができるので、詳細な説明は省略する。

【実施例3】

【0200】

実施例3は、実施例1及び実施例2の変形である。

【0201】

図12に模式的な一部断面図を示す実施例3の撮像素子、積層型撮像素子は、裏面照射型の撮像素子、積層型撮像素子であり、第1タイプの実施例1の第1撮像素子10、及び、第2タイプの第3撮像素子12の2つの撮像素子が積層された構造を有する。また、図13に模式的な一部断面図を示す実施例3の撮像素子、積層型撮像素子の変形例は、表面照射型の撮像素子、積層型撮像素子であり、第1タイプの実施例1の第1撮像素子10、及び、第2タイプの第3撮像素子12の2つの撮像素子が積層された構造を有する。ここで、第1撮像素子10は原色の光を吸収し、第3撮像素子12は補色の光を吸収する。あるいは又、第1撮像素子10は白色光を吸収し、第3撮像素子12は赤外線を吸収する。

30

【0202】

図14に模式的な一部断面図を示す実施例3の撮像素子の変形例は、裏面照射型の撮像素子であり、第1タイプの実施例1の第1撮像素子10から構成されている。また、図15に模式的な一部断面図を示す実施例3の撮像素子の変形例は、表面照射型の撮像素子であり、第1タイプの実施例1の第1撮像素子10から構成されている。ここで、第1撮像素子10は、赤色光を吸収する撮像素子、緑色光を吸収する撮像素子、青色光を吸収する撮像素子の3種類の撮像素子から構成されている。更には、これらの撮像素子の複数から、本開示の第1の態様に係る固体撮像装置が構成される。複数のこれらの撮像素子の配置として、ベイア配列を挙げることができる。各撮像素子の光入射側には、必要に応じて、青色、緑色、赤色の分光を行うためのカラーフィルタ層が配設されている。

40

【0203】

第1タイプの実施例1の撮像素子を1つ、設ける代わりに、2つ、積層する形態（即ち、光電変換部を2つ、積層し、半導体基板に2つの光電変換部の制御部を設ける形態）、

50

あるいは又、3つ、積層する形態（即ち、光電変換部を3つ、積層し、半導体基板に3つの光電変換部の制御部を設ける形態）とすることもできる。第1タイプの撮像素子と第2タイプの撮像素子の積層構造例を、以下の表に例示する。

【0204】

	第1タイプ	第2タイプ
裏面照射型 及び 表面照射型	1 緑色	2 青色＋赤色
	1 原色	1 補色
	1 白色	1 赤外線
	1 青色又は緑色又は赤色	0
	2 緑色＋赤外光	2 青色＋赤色
	2 緑色＋青色	1 赤色
	2 白色＋赤外光	0
	3 緑色＋青色＋赤色	2 青緑色（エメラルド色） ＋赤外光
	3 緑色＋青色＋赤色	1 赤外光
	3 青色＋緑色＋赤色	0

【実施例4】

【0205】

実施例4は、実施例1～実施例3の変形であり、本開示の転送制御用電極（電荷転送電極）を備えた撮像素子等に関する。実施例4の撮像素子、積層型撮像素子の一部分の模式的な一部断面図を図16に示し、実施例4の撮像素子、積層型撮像素子の等価回路図を図17及び図18に示し、実施例4の撮像素子を構成する第1電極、転送制御用電極及び電荷蓄積用電極並びに制御部を構成するトランジスタの模式的な配置図を図19に示し、実施例4の撮像素子の動作時の各部位における電位の状態を模式的に図20及び図21に示し、実施例4の撮像素子の各部位を説明するための等価回路図を図6Bに示す。また、実施例4の撮像素子の光電変換部を構成する第1電極、転送制御用電極及び電荷蓄積用電極の模式的な配置図を図22に示し、第1電極、転送制御用電極、電荷蓄積用電極、第2電極及びコンタクトホール部の模式的な透視斜視図を図23に示す。

【0206】

実施例 4 の撮像素子、積層型撮像素子にあっては、第 1 電極 2 1 と電荷蓄積用電極 2 4 との間に、第 1 電極 2 1 及び電荷蓄積用電極 2 4 と離間して配置され、且つ、絶縁層 8 2 を介して無機半導体材料層 2 3 B と対向して配置された転送制御用電極（電荷転送電極）2 5 を更に備えている。転送制御用電極 2 5 は、層間絶縁層 8 1 内に設けられた接続孔 6 8 B、パッド部 6 8 A 及び配線 V_{OT} を介して、駆動回路を構成する画素駆動回路に接続されている。

【0207】

以下、図 2 0、図 2 1 を参照して、実施例 4 の撮像素子（第 1 撮像素子 1 0）の動作を説明する。尚、図 2 0 と図 2 1 とでは、特に、電荷蓄積用電極 2 4 に印加される電位及び点 P_D における電位の値が相違している。

【0208】

電荷蓄積期間において、駆動回路から、第 1 電極 2 1 に電位 V_{11} が印加され、電荷蓄積用電極 2 4 に電位 V_{31} が印加され、転送制御用電極 2 5 に電位 V_{51} が印加される。光電変換層 2 3 A に入射された光によって光電変換層 2 3 A において光電変換が生じる。光電変換によって生成した正孔は、第 2 電極 2 2 から配線 V_{OU} を介して駆動回路へと送出される。一方、第 1 電極 2 1 の電位を第 2 電極 2 2 の電位よりも高くしたので、即ち、例えば、第 1 電極 2 1 に正の電位が印加され、第 2 電極 2 2 に負の電位が印加されるとしたので、 $V_{31} > V_{51}$ （例えば、 $V_{31} > V_{11} > V_{51}$ 、又は、 $V_{11} > V_{31} > V_{51}$ ）とする。これによって、光電変換によって生成した電子は、電荷蓄積用電極 2 4 に引き付けられ、電荷蓄積用電極 2 4 と対向した無機半導体材料層 2 3 B 等の領域に止まる。即ち、無機半導体材料層 2 3 B 等に電荷が蓄積される。 $V_{31} > V_{51}$ であるが故に、光電変換層 2 3 A の内部に生成した電子が、第 1 電極 2 1 に向かって移動することを確実に防止することができる。光電変換の時間経過に伴い、電荷蓄積用電極 2 4 と対向した無機半導体材料層 2 3 B 等の領域における電位は、より負側の値となる。

【0209】

電荷蓄積期間の後期において、リセット動作がなされる。これによって、第 1 浮遊拡散層 FD_1 の電位がリセットされ、第 1 浮遊拡散層 FD_1 の電位は電源の電位 V_{DD} となる。

【0210】

リセット動作の完了後、電荷の読み出しを行う。即ち、電荷転送期間において、駆動回路から、第 1 電極 2 1 に電位 V_{12} が印加され、電荷蓄積用電極 2 4 に電位 V_{32} が印加され、転送制御用電極 2 5 に電位 V_{52} が印加される。ここで、 $V_{32} \leq V_{52} \leq V_{12}$ （好ましくは、 $V_{32} < V_{52} < V_{12}$ ）とする。これによって、電荷蓄積用電極 2 4 と対向した無機半導体材料層 2 3 B 等の領域に止まっていた電子は、第 1 電極 2 1、更には、第 1 浮遊拡散層 FD_1 へと確実に読み出される。即ち、無機半導体材料層 2 3 B 等に蓄積された電荷が制御部に読み出される。

【0211】

以上で、電荷蓄積、リセット動作、電荷転送といった一連の動作が完了する。

【0212】

第 1 浮遊拡散層 FD_1 へ電子が読み出された後の増幅トランジスタ TR_{1amp} 、選択トランジスタ TR_{1sel} の動作は、従来のこれらのトランジスタの動作と同じである。また、例えば、第 2 撮像素子 1 1、第 3 撮像素子 1 2 の電荷蓄積、リセット動作、電荷転送といった一連の動作は、従来の電荷蓄積、リセット動作、電荷転送といった一連の動作と同様である。

【0213】

実施例 4 の撮像素子の変形例を構成する第 1 電極及び電荷蓄積用電極並びに制御部を構成するトランジスタの模式的な配置図を図 2 4 に示すように、リセット・トランジスタ TR_{1rst} の他方のソース／ドレイン領域 5 1 B を、電源 V_{DD} に接続する代わりに、接地してもよい。

【実施例 5】

【0214】

10

20

30

40

50

実施例 5 は、実施例 1 ～実施例 4 の変形であり、本開示の電荷排出電極を備えた撮像素子等に関する。実施例 5 の撮像素子の一部分の模式的な一部断面図を図 25 に示し、実施例 5 の撮像素子の電荷蓄積用電極を備えた光電変換部を構成する第 1 電極、電荷蓄積用電極及び電荷排出電極の模式的な配置図を図 26 に示し、第 1 電極、電荷蓄積用電極、電荷排出電極、第 2 電極及びコンタクトホール部の模式的な透視斜視図を図 27 に示す。

【0215】

実施例 5 の撮像素子にあっては、接続部 69 を介して無機半導体材料層 23B に接続され、第 1 電極 21 及び電荷蓄積用電極 24 と離間して配置された電荷排出電極 26 を更に備えている。ここで、電荷排出電極 26 は、第 1 電極 21 及び電荷蓄積用電極 24 を取り囲むように（即ち、額縁状に）配置されている。電荷排出電極 26 は、駆動回路を構成する画素駆動回路に接続されている。接続部 69 内には、無機半導体材料層 23B が延在している。即ち、無機半導体材料層 23B は、絶縁層 82 に設けられた第 2 開口部 85 内を延在し、無機半導体材料層 23B は電荷排出電極 26 と接続されている。電荷排出電極 26 は、複数の撮像素子において共有化（共通化）されている。第 2 開口部 85 の側面には上方に向かって広がる傾斜が形成されていてもよい。電荷排出電極 26 は、例えば、光電変換部のフローティングディフュージョンやオーバーフローレインとして用いることができる。

【0216】

実施例 5 にあっては、電荷蓄積期間において、駆動回路から、第 1 電極 21 に電位 V_{11} が印加され、電荷蓄積用電極 24 に電位 V_{31} が印加され、電荷排出電極 26 に電位 V_{61} が印加され、無機半導体材料層 23B 等に電荷が蓄積される。光電変換層 23A に入射された光によって光電変換層 23A において光電変換が生じる。光電変換によって生成した正孔は、第 2 電極 22 から配線 V_{00} を介して駆動回路へと送出される。一方、第 1 電極 21 の電位を第 2 電極 22 の電位よりも高くしたので、即ち、例えば、第 1 電極 21 に正の電位が印加され、第 2 電極 22 に負の電位が印加されるとしたので、 $V_{61} > V_{11}$ （例えば、 $V_{31} > V_{61} > V_{11}$ ）とする。これによって、光電変換によって生成した電子は、電荷蓄積用電極 24 に引き付けられ、電荷蓄積用電極 24 と対向した無機半導体材料層 23B 等の領域に止まり、第 1 電極 21 に向かって移動することを確実に防止することができる。但し、電荷蓄積用電極 24 による引き付けが充分ではなく、あるいは又、無機半導体材料層 23B 等に蓄積しきれなかった電子（所謂オーバーフローした電子）は、電荷排出電極 26 を経由して、駆動回路に送出される。

【0217】

電荷蓄積期間の後期において、リセット動作がなされる。これによって、第 1 浮遊拡散層 FD_1 の電位がリセットされ、第 1 浮遊拡散層 FD_1 の電位は電源の電位 V_{DD} となる。

【0218】

リセット動作の完了後、電荷の読み出しを行う。即ち、電荷転送期間において、駆動回路から、第 1 電極 21 に電位 V_{12} が印加され、電荷蓄積用電極 24 に電位 V_{32} が印加され、電荷排出電極 26 に電位 V_{62} が印加される。ここで、 $V_{62} < V_{12}$ （例えば、 $V_{62} < V_{32} < V_{12}$ ）とする。これによって、電荷蓄積用電極 24 と対向した無機半導体材料層 23B 等の領域に止まっていた電子は、第 1 電極 21、更には、第 1 浮遊拡散層 FD_1 へと確実に読み出される。即ち、無機半導体材料層 23B 等に蓄積された電荷が制御部に読み出される。

【0219】

以上で、電荷蓄積、リセット動作、電荷転送といった一連の動作が完了する。

【0220】

第 1 浮遊拡散層 FD_1 へ電子が読み出された後の増幅トランジスタ TR_{1amp} 、選択トランジスタ TR_{1sel} の動作は、従来のこれらのトランジスタの動作と同じである。また、例えば、第 2 撮像素子、第 3 撮像素子の電荷蓄積、リセット動作、電荷転送といった一連の動作は、従来の電荷蓄積、リセット動作、電荷転送といった一連の動作と同様である。

【0221】

実施例 5 にあっては、所謂オーバーフローした電子は電荷排出電極 26 を経由して駆動回路に送出されるので、隣接画素の電荷蓄積部への漏れ込みを抑制することができ、ブルーミングの発生を抑えることができる。そして、これにより、撮像素子の撮像性能を向上させることができる。

【実施例 6】

【0222】

実施例 6 は、実施例 1 ～実施例 5 の変形であり、本開示の複数の電荷蓄積用電極セグメントを備えた撮像素子等に関する。

【0223】

実施例 6 の撮像素子の一部分の模式的な一部断面図を図 28 に示し、実施例 6 の撮像素子の等価回路図を図 29 及び図 30 に示し、実施例 6 の撮像素子の電荷蓄積用電極を備えた光電変換部を構成する第 1 電極及び電荷蓄積用電極並びに制御部を構成するトランジスタの模式的な配置図を図 31 に示し、実施例 6 の撮像素子の動作時の各部位における電位の状態を模式的に図 32、図 33 に示し、実施例 6 の撮像素子の各部位を説明するための等価回路図を図 6C に示す。また、実施例 6 の撮像素子の電荷蓄積用電極を備えた光電変換部を構成する第 1 電極及び電荷蓄積用電極の模式的な配置図を図 34 に示し、第 1 電極、電荷蓄積用電極、第 2 電極及びコンタクトホール部の模式的な透視斜視図を図 35 に示す。

【0224】

実施例 6 において、電荷蓄積用電極 24 は、複数の電荷蓄積用電極セグメント 24A、24B、24C から構成されている。電荷蓄積用電極セグメントの数は、2 以上であればよく、実施例 6 においては「3」とした。そして、実施例 6 の撮像素子にあっては、第 1 電極 21 の電位が第 2 電極 22 の電位よりも高いので、即ち、例えば、第 1 電極 21 に正の電位が印加され、第 2 電極 22 に負の電位が印加される。そして、電荷転送期間において、第 1 電極 21 に最も近い所に位置する電荷蓄積用電極セグメント 24A に印加される電位は、第 1 電極 21 に最も遠い所に位置する電荷蓄積用電極セグメント 24C に印加される電位よりも高い。このように、電荷蓄積用電極 24 に電位勾配を付与することで、電荷蓄積用電極 24 と対向した無機半導体材料層 23B 等の領域に止まっていた電子は、第 1 電極 21、更には、第 1 浮遊拡散層 FD_1 へと一層確実に読み出される。即ち、無機半導体材料層 23B 等に蓄積された電荷が制御部に読み出される。

【0225】

図 32 に示す例では、電荷転送期間において、電荷蓄積用電極セグメント 24C の電位 < 電荷蓄積用電極セグメント 24B の電位 < 電荷蓄積用電極セグメント 24A の電位とすることで、無機半導体材料層 23B 等の領域に止まっていた電子を、一斉に、第 1 浮遊拡散層 FD_1 へと読み出す。一方、図 33 に示す例では、電荷転送期間において、電荷蓄積用電極セグメント 24C の電位、電荷蓄積用電極セグメント 24B の電位、電荷蓄積用電極セグメント 24A の電位を段々と変化させることで（即ち、階段状あるいはスロープ状に変化させることで）、電荷蓄積用電極セグメント 24C と対向する無機半導体材料層 23B 等の領域に止まっていた電子を、電荷蓄積用電極セグメント 24B と対向する無機半導体材料層 23B 等の領域に移動させ、次いで、電荷蓄積用電極セグメント 24B と対向する無機半導体材料層 23B 等の領域に止まっていた電子を、電荷蓄積用電極セグメント 24A と対向する無機半導体材料層 23B 等の領域に移動させ、次いで、電荷蓄積用電極セグメント 24A と対向する無機半導体材料層 23B 等の領域に止まっていた電子を、第 1 浮遊拡散層 FD_1 へと確実に読み出す。

【0226】

実施例 6 の撮像素子の変形例を構成する第 1 電極及び電荷蓄積用電極並びに制御部を構成するトランジスタの模式的な配置図を図 36 に示すように、リセット・トランジスタ TR_{rst} の他方のソース／ドレイン領域 51B を、電源 V_{DD} に接続する代わりに、接地してもよい。

【実施例 7】

【0227】

実施例7は、実施例1～実施例6の変形であり、本開示の電荷移動制御電極を備えた撮像素子等、具体的には、本開示の下部電荷移動制御電極（下方・電荷移動制御電極）を備えた撮像素子等に関する。実施例7の撮像素子の一部分の模式的な一部断面図を図37に示し、実施例7の撮像素子を構成する第1電極及び電荷蓄積用電極等並びに制御部を構成するトランジスタの模式的な配置図を図38に示し、実施例7の撮像素子の電荷蓄積用電極を備えた光電変換部を構成する第1電極、電荷蓄積用電極及び下部電荷移動制御電極の模式的な配置図を図39、図40に示す。

【0228】

実施例7の撮像素子において、隣接する撮像素子の間に位置する光電変換積層体23の領域（光電変換層の領域-A）23_Aに絶縁層82を介して対向する領域には、下部電荷移動制御電極27が形成されている。言い換えれば、隣接する撮像素子のそれぞれを構成する電荷蓄積用電極24と電荷蓄積用電極24とによって挟まれた領域（領域-a）における絶縁層82の部分（絶縁層82の領域-A）82_Aの下に、下部電荷移動制御電極27が形成されている。下部電荷移動制御電極27は、電荷蓄積用電極24と離間して設けられている。あるいは又、言い換えれば、下部電荷移動制御電極27は、電荷蓄積用電極24を取り囲んで、電荷蓄積用電極24と離間して設けられており、下部電荷移動制御電極27は絶縁層82を介して、光電変換層の領域-A（23_A）と対向して配置されている。下部電荷移動制御電極27は撮像素子において共通化されている。そして、下部電荷移動制御電極27も駆動回路に接続されている。具体的には、下部電荷移動制御電極27は、層間絶縁層81内に設けられた接続孔27A、パッド部27B及び配線V_{OB}を介して、駆動回路を構成する垂直駆動回路112に接続されている。下部電荷移動制御電極27は、第1電極21あるいは電荷蓄積用電極24と同じレベルに形成されていてもよいし、異なるレベル（具体的には、第1電極21あるいは電荷蓄積用電極24よりも下方のレベル）に形成されていてもよい。前者の場合、電荷移動制御電極27と光電変換層23Aとの間の距離を短くできるので、ポテンシャルを制御し易い。一方、後者の場合、電荷移動制御電極27と電荷蓄積用電極24との間の距離を短くすることができるため、微細化に有利である。

【0229】

実施例7の撮像素子にあっては、光電変換層23Aに光が入射して光電変換層23Aにおいて光電変換が生じるとき、電荷蓄積用電極24に対向する光電変換層23Aの部分に加えられる電位の絶対値は、光電変換層23Aの領域-Aに加えられる電位の絶対値よりも大きな値であるが故に、光電変換によって生成した電荷は電荷蓄積用電極24に対向する無機半導体材料層23Bの部分に強く引き付けられる。その結果、光電変換によって生成した電荷が隣接する撮像素子に流れ込むことを抑制することができるので、撮影された映像（画像）に品質劣化が生じることが無い。あるいは又、光電変換層23Aの領域-Aに絶縁層を介して対向する領域には下部電荷移動制御電極27が形成されているが故に、下部電荷移動制御電極27の上方に位置する光電変換層23Aの領域-Aの電界や電位を制御することができる。その結果、光電変換によって生成した電荷が隣接する撮像素子に流れ込むことを下部電荷移動制御電極27によって抑制することができるので、撮影された映像（画像）に品質劣化が生じることが無い。

【0230】

図39及び図40に示す例にあっては、電荷蓄積用電極24と電荷蓄積用電極24とによって挟まれた領域（領域-a）における絶縁層82の部分82_Aの下に、下部電荷移動制御電極27が形成されている。一方、図41、図42A、図42Bに示す例にあっては、4つの電荷蓄積用電極24によって囲まれた領域における絶縁層82の部分の下に、下部電荷移動制御電極27が形成されている。尚、図41、図42A、図42Bに示す例は、第1構成及び第2構成の固体撮像装置でもある。そして、4つの撮像素子において、4つの電荷蓄積用電極24に対応して共通の1つの第1電極21が設けられている。

【0231】

図 4 2 B に示す例では、4 つの撮像素子において、4 つの電荷蓄積用電極 2 4 に対応して共通の 1 つの第 1 電極 2 1 が設けられており、4 つの電荷蓄積用電極 2 4 によって囲まれた領域における絶縁層 8 2 の部分の下に、下部電荷移動制御電極 2 7 が形成されており、更には、4 つの電荷蓄積用電極 2 4 によって囲まれた領域における絶縁層 8 2 の部分の下に電荷排出電極 2 6 が形成されている。前述したとおり、電荷排出電極 2 6 は、例えば、光電変換部のフローティングディフュージョンやオーバーフロードレインとして用いることができる。

【実施例 8】

【0 2 3 2】

実施例 8 は、実施例 7 の変形であり、本開示の上部電荷移動制御電極（上方・電荷移動制御電極）を備えた撮像素子等に関する。実施例 8 の撮像素子（並置された 2 つの撮像素子）の一部分の模式的な断面図を図 4 3 に示し、実施例 8 の撮像素子（並置された 2×2 の撮像素子）の一部分の模式的な平面図を図 4 4 及び図 4 5 に示す。実施例 8 の撮像素子において、隣接する撮像素子の間に位置する光電変換積層体 2 3 の領域 2 3 A の上には、第 2 電極 2 2 が形成される代わりに、上部電荷移動制御電極 2 8 が形成されている。上部電荷移動制御電極 2 8 は、第 2 電極 2 2 と離間して設けられている。言い換えれば、第 2 電極 2 2 は撮像素子毎に設けられており、上部電荷移動制御電極 2 8 は、第 2 電極 2 2 の少なくとも一部を取り囲んで、第 2 電極 2 2 と離間して、光電変換積層体 2 3 の領域 A の上に設けられている。上部電荷移動制御電極 2 8 は、第 2 電極 2 2 と同じレベルに形成されている。

【0 2 3 3】

尚、図 4 4 に示す例にあっては、1 つの撮像素子において、1 つの第 1 電極 2 1 に対応して 1 つの電荷蓄積用電極 2 4 が設けられている。一方、図 4 5 に示す変形例にあっては、2 つの撮像素子において、2 つの電荷蓄積用電極 2 4 に対応して共通の 1 つの第 1 電極 2 1 が設けられている。図 4 3 に示す実施例 8 の撮像素子（並置された 2 つの撮像素子）の一部分の模式的な断面図は図 4 5 に対応する。

【0 2 3 4】

また、実施例 8 の撮像素子（並置された 2 つの撮像素子）の一部分の模式的な断面図を図 4 6 A に示すように、第 2 電極 2 2 が複数に分割され、各分割された第 2 電極 2 2 に個別に異なる電位を印加してもよい。更には、図 4 6 B に示すように、分割された第 2 電極 2 2 と第 2 電極 2 2 との間に上部電荷移動制御電極 2 8 が設けられていてもよい。

【0 2 3 5】

実施例 8 にあっては、光入射側に位置する第 2 電極 2 2 は、図 4 4 の紙面、左右方向に配列された撮像素子において共通化されているし、図 4 4 の紙面、上下方向に配列された一対の撮像素子において共通化されている。また、上部電荷移動制御電極 2 8 も、図 4 4 の紙面、左右方向に配列された撮像素子において共通化されているし、図 4 4 の紙面、上下方向に配列された一対の撮像素子において共通化されている。第 2 電極 2 2 及び上部電荷移動制御電極 2 8 は、光電変換積層体 2 3 の上に第 2 電極 2 2 及び上部電荷移動制御電極 2 8 を構成する材料層を成膜した後、この材料層をパターンニングすることで得ることができる。第 2 電極 2 2、上部電荷移動制御電極 2 8 のそれぞれは、別々に配線（図示せず）に接続されており、これらの配線は駆動回路に接続されている。第 2 電極 2 2 に接続された配線は、複数の撮像素子において共通化されている。上部電荷移動制御電極 2 8 に接続された配線も、複数の撮像素子において共通化されている。

【0 2 3 6】

実施例 8 の撮像素子にあっては、電荷蓄積期間において、駆動回路から、第 2 電極 2 2 に電位 V_{21} が印加され、上部電荷移動制御電極 2 8 に電位 V_{41} が印加され、光電変換積層体 2 3 に電荷が蓄積され、電荷転送期間において、駆動回路から、第 2 電極 2 2 に電位 V_{22} が印加され、上部電荷移動制御電極 2 8 に電位 V_{42} が印加され、光電変換積層体 2 3 に蓄積された電荷が第 1 電極 2 1 を経由して制御部に読み出される。ここで、第 1 電極 2 1 の電位が第 2 電極 2 2 の電位よりも高いとしたので、

$V_{21} \geq V_{41}$ 、且つ、 $V_{22} \geq V_{42}$
である。

【0237】

以上のとおり、実施例8の撮像素子にあっては、隣接する撮像素子の間に位置する光電変換層の領域の上には、第2電極が形成される代わりに、電荷移動制御電極が形成されているが故に、光電変換によって生成した電荷が隣接する撮像素子に流れ込むことを電荷移動制御電極によって抑制することができるので、撮影された映像（画像）に品質劣化が生じることが無い。

【0238】

実施例8の撮像素子（並置された2つの撮像素子）の変形例の一部分の模式的な断面図を図47Aに示し、一部分の模式的な平面図を図48A及び図48Bに示す。この変形例において、第2電極22は撮像素子毎に設けられており、上部電荷移動制御電極28は、第2電極22の少なくとも一部を取り囲んで、第2電極22と離間して設けられており、上部電荷移動制御電極28の下方には、電荷蓄積用電極24の一部が存在する。第2電極22は、電荷蓄積用電極24の上方に、電荷蓄積用電極24より小さい大きさで設けられている。

10

【0239】

実施例8の撮像素子（並置された2つの撮像素子）の変形例の一部分の模式的な断面図を図47Bに示し、一部分の模式的な平面図を、図49A及び図49Bに示す。この変形例において、第2電極22は撮像素子毎に設けられており、上部電荷移動制御電極28は、第2電極22の少なくとも一部を取り囲んで、第2電極22と離間して設けられており、上部電荷移動制御電極28の下方には、電荷蓄積用電極24の一部が存在し、しかも、上部電荷移動制御電極（上方・電荷移動制御電極）28の下方には、下部電荷移動制御電極（下方・電荷移動制御電極）27が設けられている。第2電極22の大きさは、図47Aに示した変形例よりも小さい。即ち、上部電荷移動制御電極28と対向する第2電極22の領域は、図47Aに示した変形例における上部電荷移動制御電極28と対向する第2電極22の領域よりも、第1電極21側に位置する。電荷蓄積用電極24は、下部電荷移動制御電極27によって囲まれている。

20

【実施例9】

【0240】

実施例9は、第1構成及び第2構成の固体撮像装置に関する。

30

【0241】

実施例9の固体撮像装置は、

第1電極21、無機半導体材料層23B、光電変換層23A及び第2電極22が積層されて成る光電変換部を備えており、

光電変換部は、更に、第1電極21と離間して配置され、且つ、絶縁層82を介して無機半導体材料層23Bと対向して配置された電荷蓄積用電極24を備えた撮像素子を、複数、有しており、

複数の撮像素子から撮像素子ブロックが構成されており、

撮像素子ブロックを構成する複数の撮像素子において第1電極21が共有されている。

40

【0242】

あるいは又、実施例9の固体撮像装置は、実施例1～実施例8において説明した撮像素子を、複数、備えている。

【0243】

実施例9にあっては、複数の撮像素子に対して1つの浮遊拡散層が設けられる。そして、電荷転送期間のタイミングを適切に制御することで、複数の撮像素子が1つの浮遊拡散層を共有することが可能となる。そして、この場合、複数の撮像素子が1つのコンタクトホール部を共有することが可能である。

【0244】

尚、撮像素子ブロックを構成する複数の撮像素子において第1電極21が共有されてい

50

る点を除き、実施例 9 の固体撮像装置は、実質的に、実施例 1～実施例 8 において説明した固体撮像装置と同様の構成、構造を有する。

【0245】

実施例 9 の固体撮像装置における第 1 電極 2 1 及び電荷蓄積用電極 2 4 の配置状態を、模式的に図 5 0（実施例 9）、図 5 1（実施例 9 の第 1 変形例）、図 5 2（実施例 9 の第 2 変形例）、図 5 3（実施例 9 の第 3 変形例）及び図 5 4（実施例 9 の第 4 変形例）に示す。図 5 0、図 5 1、図 5 4 及び図 5 5 には、16 個の撮像素子を図示しており、図 5 2 及び図 5 3 には、12 個の撮像素子を図示している。そして、2 個の撮像素子から撮像素子ブロックが構成されている。撮像素子ブロックを点線で囲んで示している。第 1 電極 2 1、電荷蓄積用電極 2 4 に付した添え字は、第 1 電極 2 1、電荷蓄積用電極 2 4 を区別するためのものである。以下の説明においても同様である。また、1 つの撮像素子の上方に 1 つのオンチップ・マイクロ・レンズ（図 5 0～図 5 7 には図示せず）が配設されている。そして、1 つの撮像素子ブロックにおいては、第 1 電極 2 1 を挟んで、2 つの電荷蓄積用電極 2 4 が配置されている（図 5 0、図 5 1 参照）。あるいは又、並置された 2 つの電荷蓄積用電極 2 4 に対向して 1 つの第 1 電極 2 1 が配置されている（図 5 4、図 5 5 参照）。即ち、第 1 電極は、各撮像素子の電荷蓄積用電極に隣接して配置されている。あるいは又、第 1 電極が、複数の撮像素子の一部の電荷蓄積用電極に隣接して配置されており、複数の撮像素子の残りの電荷蓄積用電極とは隣接して配置されてはならず（図 5 2、図 5 3 参照）、この場合には、複数の撮像素子の残りから第 1 電極への電荷の移動は、複数の撮像素子の一部を経由した移動となる。撮像素子を構成する電荷蓄積用電極と撮像素子を構成する電荷蓄積用電極との間の距離 A は、第 1 電極に隣接した撮像素子における第 1 電極と電荷蓄積用電極との間の距離 B よりも長いことが、各撮像素子から第 1 電極への電荷の移動を確実なものとするために好ましい。また、第 1 電極から離れて位置する撮像素子ほど、距離 A の値を大きくすることが好ましい。また、図 5 1、図 5 3 及び図 5 5 に示す例では、撮像素子ブロックを構成する複数の撮像素子の間には電荷移動制御電極 2 7 が配設されている。電荷移動制御電極 2 7 を配設することで、電荷移動制御電極 2 7 を挟んで位置する撮像素子ブロックにおける電荷の移動を確実に抑制することができる。尚、電荷移動制御電極 2 7 に印加される電位を V_{17} としたとき、 $V_{31} > V_{17}$ とすればよい。

【0246】

電荷移動制御電極 2 7 は、第 1 電極側に、第 1 電極 2 1 あるいは電荷蓄積用電極 2 4 と同じレベルに形成されていてもよいし、異なるレベル（具体的には、第 1 電極 2 1 あるいは電荷蓄積用電極 2 4 よりも下方のレベル）に形成されていてもよい。前者の場合、電荷移動制御電極 2 7 と光電変換層との間の距離を短くできるので、ポテンシャルを制御し易い。一方、後者の場合、電荷移動制御電極 2 7 と電荷蓄積用電極 2 4 との間の距離を短くすることができるため、微細化に有利である。

【0247】

以下、第 1 電極 2 1₂ 及び 2 個の 2 つの電荷蓄積用電極 2 4₂₁、2 4₂₂ によって構成される撮像素子ブロックの動作を説明する。

【0248】

電荷蓄積期間においては、駆動回路から、第 1 電極 2 1₂ に電位 V_{11} が印加され、電荷蓄積用電極 2 4₂₁、2 4₂₂ に電位 V_{31} が印加される。光電変換層 2 3 A に入射された光によって光電変換層 2 3 A において光電変換が生じる。光電変換によって生成した正孔は、第 2 電極 2 2 から配線 V_{0U} を介して駆動回路へと送出される。一方、第 1 電極 2 1₂ の電位 V_{11} を第 2 電極 2 2 の電位 V_{21} よりも高くしたので、即ち、例えば、第 1 電極 2 1₂ に正の電位が印加され、第 2 電極 2 2 に負の電位が印加されるとしたので、 $V_{31} \geq V_{11}$ 、好ましくは、 $V_{31} > V_{11}$ とする。これによって、光電変換によって生成した電子は、電荷蓄積用電極 2 4₂₁、2 4₂₂ に引き付けられ、電荷蓄積用電極 2 4₂₁、2 4₂₂ と対向した無機半導体材料層 2 3 B 等の領域に止まる。即ち、無機半導体材料層 2 3 B 等に電荷が蓄積される。 $V_{31} \geq V_{11}$ であるが故に、光電変換層 2 3 A の内部に生成した電子が、第 1 電極 2 1₂ に向かって移動することはない。光電変換の時間経過に伴い、電荷蓄積用電極 2 4₂₁

、 24_{22} と対向した無機半導体材料層 $23B$ 等の領域における電位は、より負側の値となる。

【0249】

電荷蓄積期間の後期において、リセット動作がなされる。これによって、第1浮遊拡散層の電位がリセットされ、第1浮遊拡散層の電位は電源の電位 V_{DD} となる。

【0250】

リセット動作の完了後、電荷の読み出しを行う。即ち、電荷転送期間において、駆動回路から、第1電極 21_2 に電位 V_{21} が印加され、電荷蓄積用電極 24_{21} に電位 V_{32-A} が印加され、電荷蓄積用電極 24_{22} に電位 V_{32-B} が印加される。ここで、 $V_{32-A} < V_{21} < V_{32-B}$ とする。これによって、電荷蓄積用電極 24_{21} と対向した無機半導体材料層 $23B$ 等の領域に止まっていた電子は、第1電極 21_2 、更には、第1浮遊拡散層へと読み出される。即ち、電荷蓄積用電極 24_{21} に対向した無機半導体材料層 $23B$ 等の領域に蓄積された電荷が制御部に読み出される。読み出しが完了したならば、 $V_{32-B} \leq V_{32-A} < V_{21}$ とする。尚、図54、図55に示した例にあっては、 $V_{32-B} < V_{21} < V_{32-A}$ としてもよい。これによって、電荷蓄積用電極 24_{22} と対向した無機半導体材料層 $23B$ 等の領域に止まっていた電子は、第1電極 21_2 、更には、第1浮遊拡散層へと読み出される。また、図52、図53に示した例にあっては、電荷蓄積用電極 24_{22} と対向した無機半導体材料層 $23B$ 等の領域に止まっていた電子を、電荷蓄積用電極 24_{22} が隣接している第1電極 21_3 を経由して、第1浮遊拡散層へと読み出してもよい。このように、電荷蓄積用電極 24_{22} に対向した無機半導体材料層 $23B$ 等の領域に蓄積された電荷が制御部に読み出される。尚、電荷蓄積用電極 24_{21} に対向した無機半導体材料層 $23B$ 等の領域に蓄積された電荷の制御部への読み出しが完了したならば、第1浮遊拡散層の電位をリセットしてもよい。

【0251】

図58Aに、実施例9の撮像素子ブロックにおける読み出し駆動例を示すが、

〔ステップA〕

コンパレータへのオートゼロ信号入力

〔ステップB〕

共有された1つの浮遊拡散層のリセット動作

〔ステップC〕

電荷蓄積用電極 24_{21} に対応した撮像素子におけるP相読み出し及び第1電極 21_2 への電荷の移動

〔ステップD〕

電荷蓄積用電極 24_{21} に対応した撮像素子におけるD相読み出し及び第1電極 21_2 への電荷の移動

〔ステップE〕

共有された1つの浮遊拡散層のリセット動作

〔ステップF〕

コンパレータへのオートゼロ信号入力

〔ステップG〕

電荷蓄積用電極 24_{22} に対応した撮像素子におけるP相読み出し及び第1電極 21_2 への電荷の移動

〔ステップH〕

電荷蓄積用電極 24_{22} に対応した撮像素子におけるD相読み出し及び第1電極 21_2 への電荷の移動

という流れで、電荷蓄積用電極 24_{21} 及び電荷蓄積用電極 24_{22} に対応した2つの撮像素子からの信号を読み出す。相関2重サンプリング(CDS)処理に基づき、〔ステップC〕におけるP相読み出しと〔ステップD〕におけるD相読み出しとの差分が、電荷蓄積用電極 24_{21} に対応した撮像素子からの信号であり、〔ステップG〕におけるP相読み出しと〔ステップH〕におけるD相読み出しとの差分が、電荷蓄積用電極 24_{22} に対応した撮像素子からの信号である。

【0252】

尚、[ステップ-E]の動作を省略してもよい(図58B参照)。また、[ステップ-F]の動作を省略してもよく、この場合、更には、[ステップ-G]を省略することができ(図58C参照)、[ステップ-C]におけるP相読み出しと[ステップ-D]におけるD相読み出しとの差分が、電荷蓄積用電極24₂₁に対応した撮像素子からの信号であり、[ステップ-D]におけるD相読み出しと[ステップ-H]におけるD相読み出しとの差分が、電荷蓄積用電極24₂₂に対応した撮像素子からの信号となる。

【0253】

第1電極21及び電荷蓄積用電極24の配置状態を模式的に図56(実施例9の第6変形例)及び図57(実施例9の第7変形例)に示す変形例では、4個の撮像素子から撮像素子ブロックが構成されている。これらの固体撮像装置の動作は、実質的に、図50～図55に示す固体撮像装置の動作と同様とすることができる。

【0254】

実施例9の固体撮像装置にあっては、撮像素子ブロックを構成する複数の撮像素子において第1電極が共有されているので、撮像素子が複数配列された画素領域における構成、構造を簡素化、微細化することができる。尚、1つの浮遊拡散層に対して設けられる複数の撮像素子は、第1タイプの撮像素子の複数から構成されていてもよいし、少なくとも1つの第1タイプの撮像素子と、1又は2以上の第2タイプの撮像素子とから構成されていてもよい。

【実施例10】

【0255】

実施例10は、実施例9の変形である。第1電極21及び電荷蓄積用電極24の配置状態を模式的に図59、図60、図61及び図62に示す実施例10の固体撮像装置にあっては、2個の撮像素子から撮像素子ブロックが構成されている。そして、撮像素子ブロックの上方に1つのオンチップ・マイクロ・レンズ14が配設されている。尚、図60及び図62に示した例では、撮像素子ブロックを構成する複数の撮像素子の間に電荷移動制御電極27が配設されている。

【0256】

例えば、撮像素子ブロックを構成する電荷蓄積用電極24₁₁、24₂₁、24₃₁、24₄₁に対応する光電変換層は、図面、右斜め上からの入射光に対して高い感度を有する。また、撮像素子ブロックを構成する電荷蓄積用電極24₁₂、24₂₂、24₃₂、24₄₂に対応する光電変換層は、図面、左斜め上からの入射光に対して高い感度を有する。従って、例えば、電荷蓄積用電極24₁₁を有する撮像素子と電荷蓄積用電極24₁₂を有する撮像素子と組み合わせることで、像面位相差信号の取得が可能となる。また、電荷蓄積用電極24₁₁を有する撮像素子からの信号と電荷蓄積用電極24₁₂を有する撮像素子からの信号を加算すれば、これらの撮像素子との組合せによって、1つの撮像素子を構成することができる。図59に示した例では、電荷蓄積用電極24₁₁と電荷蓄積用電極24₁₂との間に第1電極21₁を配置しているが、図61に示した例のように、並置された2つの電荷蓄積用電極24₁₁、24₁₂に対向して1つの第1電極21₁を配置することで、感度の一層の向上を図ることができる。

【0257】

以上、本開示を好ましい実施例に基づき説明したが、本開示はこれらの実施例に限定されるものではない。実施例にて説明した撮像素子、積層型撮像素子、固体撮像装置の構造や構成、製造条件、製造方法、使用した材料は例示であり、適宜変更することができる。各実施例の撮像素子を、適宜、組み合わせることができる。本開示の撮像素子の構成、構造を、発光素子、例えば、有機EL素子に適用することもできるし、薄膜トランジスタのチャネル形成領域に適用することもできる。

【0258】

場合によっては、前述したとおり、浮遊拡散層FD₁、FD₂、FD₃、51C、45C、46Cを共有化することもできる。

10

20

30

40

50

【0259】

また、図63に、例えば、実施例1において説明した撮像素子、積層型撮像素子の変形例を示すように、第2電極22の側から光が入射し、第2電極22よりの光入射側には遮光層15が形成されている構成とすることもできる。尚、光電変換層よりも光入射側に設けられた各種配線を遮光層として機能させることもできる。

【0260】

尚、図63に示した例では、遮光層15は、第2電極22の上方に形成されているが、即ち、第2電極22よりの光入射側であって、第1電極21の上方に遮光層15が形成されているが、図64に示すように、第2電極22の光入射側の面の上に配設されてもよい。また、場合によっては、図65に示すように、第2電極22に遮光層15が形成されていてもよい。

10

【0261】

あるいは又、第2電極22側から光が入射し、第1電極21には光が入射しない構造とすることもできる。具体的には、図63に示したように、第2電極22よりの光入射側であって、第1電極21の上方には遮光層15が形成されている。あるいは又、図67に示すように、電荷蓄積用電極24及び第2電極22の上方にはオンチップ・マイクロ・レンズ14が設けられており、オンチップ・マイクロ・レンズ14に入射する光は、電荷蓄積用電極24に集光され、第1電極21には到達しない構造とすることもできる。尚、実施例4において説明したように、転送制御用電極25が設けられている場合、第1電極21及び転送制御用電極25には光が入射しない形態とすることができ、具体的には、図66に図示するように、第1電極21及び転送制御用電極25の上方には遮光層15が形成されている構成とすることもできる。あるいは又、オンチップ・マイクロ・レンズ14に入射する光は、第1電極21あるいは第1電極21及び転送制御用電極25には到達しない構造とすることもできる。

20

【0262】

これらの構成、構造を採用することで、あるいは又、電荷蓄積用電極24の上方に位置する光電変換部の部分のみに光が入射するように遮光層15を設け、あるいは又、オンチップ・マイクロ・レンズ14を設計することで、第1電極21の上方（あるいは、第1電極21及び転送制御用電極25の上方）に位置する光電変換部の部分は光電変換に寄与しなくなるので、全画素をより確実に一斉にリセットすることができ、グローバルシャッター機能を一層容易に実現することができる。即ち、これらの構成、構造を有する撮像素子を、複数、備えた固体撮像装置の駆動方法にあっては、

30

全ての撮像素子において、一斉に、無機半導体材料層23B等に電荷を蓄積しながら、第1電極21における電荷を系外に排出し、その後、

全ての撮像素子において、一斉に、無機半導体材料層23B等に蓄積された電荷を第1電極21に転送し、転送完了後、順次、各撮像素子において第1電極21に転送された電荷を読み出す、
各工程を繰り返す。

【0263】

このような固体撮像装置の駆動方法にあっては、各撮像素子は、第2電極側から入射した光が第1電極には入射しない構造を有し、全ての撮像素子において、一斉に、無機半導体材料層等に電荷を蓄積しながら、第1電極における電荷を系外に排出するので、全撮像素子において同時に第1電極のリセットを確実に行うことができる。そして、その後、全ての撮像素子において、一斉に、無機半導体材料層等に蓄積された電荷を第1電極に転送し、転送完了後、順次、各撮像素子において第1電極に転送された電荷を読み出す。それ故、所謂グローバルシャッター機能を容易に実現することができる。

40

【0264】

複数の撮像素子において共通化された1層の無機半導体材料層23Bが形成されている場合、無機半導体材料層23Bの端部は、少なくとも光電変換層23Aで覆われていることが、無機半導体材料層23Bの端部の保護といった観点から望ましい。このような場合

50

の撮像素子の構造は、模式的な断面図を図 1 に示した無機半導体材料層 2 3 B の右端に図示するような構造とすればよい。

【0265】

また、実施例 4 の変形例として、図 6 7 に示すように、第 1 電極 2 1 に最も近い位置から電荷蓄積用電極 2 4 に向けて、複数の転送制御用電極を設けてもよい。尚、図 6 7 には、2 つの転送制御用電極 2 5 A, 2 5 B を設けた例を示した。そして、電荷蓄積用電極 2 4 及び第 2 電極 2 2 上方にはオンチップ・マイクロ・レンズ 1 4 が設けられており、オンチップ・マイクロ・レンズ 1 4 に入射する光は、電荷蓄積用電極 2 4 に集光され、第 1 電極 2 1 及び転送制御用電極 2 5 A, 2 5 B には到達しない構造とすることもできる。

【0266】

第 1 電極 2 1 は、絶縁層 8 2 に設けられた開口部 8 4 内を延在し、無機半導体材料層 2 3 B と接続されている構成とすることもできる。

【0267】

また、実施例にあつては、入射光量に応じた信号電荷を物理量として検知する単位画素が行列状に配置されて成る CMOS 型固体撮像装置に適用した場合を例に挙げて説明したが、CMOS 型固体撮像装置への適用に限られるものではなく、CCD 型固体撮像装置に適用することもできる。後者の場合、信号電荷は、CCD 型構造の垂直転送レジスタによって垂直方向に転送され、水平転送レジスタによって水平方向に転送され、増幅されることにより画素信号（画像信号）が出力される。また、画素が 2 次元マトリクス状に形成され、画素列毎にカラム信号処理回路を配置して成るカラム方式の固体撮像装置全般に限定するものでもない。更には、場合によっては、選択トランジスタを省略することもできる。

【0268】

更には、本開示の撮像素子、積層型撮像素子は、可視光の入射光量の分布を検知して画像として撮像する固体撮像装置への適用に限らず、赤外線や X 線、あるいは、粒子等の入射量の分布を画像として撮像する固体撮像装置にも適用可能である。また、広義には、圧力や静電容量等、他の物理量の分布を検知して画像として撮像する指紋検出センサ等の固体撮像装置（物理量分布検知装置）全般に対して適用可能である。

【0269】

更には、撮像領域の各単位画素を行単位で順に走査して各単位画素から画素信号を読み出す固体撮像装置に限られるものではない。画素単位で任意の画素を選択して、選択画素から画素単位で画素信号を読み出す X-Y アドレス型の固体撮像装置に対しても適用可能である。固体撮像装置はワンチップとして形成された形態であってもよいし、撮像領域と、駆動回路又は光学系とを纏めてパッケージングされた撮像機能を有するモジュール状の形態であってもよい。

【0270】

また、固体撮像装置への適用に限られるものではなく、撮像装置にも適用可能である。ここで、撮像装置とは、デジタルスチルカメラやビデオカメラ等のカメラシステムや、携帯電話機等の撮像機能を有する電子機器を指す。電子機器に搭載されるモジュール状の形態、即ち、カメラモジュールを撮像装置とする場合もある。

【0271】

本開示の撮像素子、積層型撮像素子から構成された固体撮像装置 2 0 1 を電子機器（カメラ）2 0 0 に用いた例を、図 6 9 に概念図として示す。電子機器 2 0 0 は、固体撮像装置 2 0 1、光学レンズ 2 1 0、シャッタ装置 2 1 1、駆動回路 2 1 2、及び、信号処理回路 2 1 3 を有する。光学レンズ 2 1 0 は、被写体からの像光（入射光）を固体撮像装置 2 0 1 の撮像面上に結像させる。これにより固体撮像装置 2 0 1 内に、一定期間、信号電荷が蓄積される。シャッタ装置 2 1 1 は、固体撮像装置 2 0 1 への光照射期間及び遮光期間を制御する。駆動回路 2 1 2 は、固体撮像装置 2 0 1 の転送動作等及びシャッタ装置 2 1 1 のシャッタ動作を制御する駆動信号を供給する。駆動回路 2 1 2 から供給される駆動信号（タイミング信号）により、固体撮像装置 2 0 1 の信号転送を行う。信号処理回路 2 1 3 は、各種の信号処理を行う。信号処理が行われた映像信号は、メモリ等の記憶媒体に記

10

20

30

40

50

憶され、あるいは、モニタに出力される。このような電子機器 200 では、固体撮像装置 201 における画素サイズの微細化及び転送効率の向上を達成することができるので、画素特性の向上が図られた電子機器 200 を得ることができる。固体撮像装置 201 を適用できる電子機器 200 としては、カメラに限られるものではなく、デジタルスチルカメラ、携帯電話機等のモバイル機器向けカメラモジュール等の撮像装置に適用可能である。

【0272】

本開示に係る技術（本技術）は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

【0273】

図 77 は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

【0274】

車両制御システム 12000 は、通信ネットワーク 12001 を介して接続された複数の電子制御ユニットを備える。図 77 に示した例では、車両制御システム 12000 は、駆動系制御ユニット 12010、ボディ系制御ユニット 12020、車外情報検出ユニット 12030、車内情報検出ユニット 12040、及び統合制御ユニット 12050 を備える。また、統合制御ユニット 12050 の機能構成として、マイクロコンピュータ 12051、音声画像出力部 12052、及び車載ネットワーク I/F（interface）12053 が図示されている。

【0275】

駆動系制御ユニット 12010 は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット 12010 は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

【0276】

ボディ系制御ユニット 12020 は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット 12020 は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウィンカー又はフォグラмп等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット 12020 には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット 12020 は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

【0277】

車外情報検出ユニット 12030 は、車両制御システム 12000 を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット 12030 には、撮像部 12031 が接続される。車外情報検出ユニット 12030 は、撮像部 12031 に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット 12030 は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

【0278】

撮像部 12031 は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部 12031 は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部 12031 が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

【0279】

車内情報検出ユニット 12040 は、車内の情報を検出する。車内情報検出ユニット 1

10

20

30

40

50

2040には、例えば、運転者の状態を検出する運転者状態検出部12041が接続される。運転者状態検出部12041は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット12040は、運転者状態検出部12041から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

【0280】

マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット12010に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含むADAS (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

10

【0281】

また、マイクロコンピュータ12051は、車外情報検出ユニット12030又は車内情報検出ユニット12040で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に抛らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

【0282】

また、マイクロコンピュータ12051は、車外情報検出ユニット12030で取得される車外の情報に基づいて、ボディ系制御ユニット12020に対して制御指令を出力することができる。例えば、マイクロコンピュータ12051は、車外情報検出ユニット12030で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

20

【0283】

音声画像出力部12052は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図77の例では、出力装置として、オーディオスピーカ12061、表示部12062及びインストルメントパネル12063が例示されている。表示部12062は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでいてもよい。

30

【0284】

図78は、撮像部12031の設置位置の例を示す図である。

【0285】

図78では、車両12100は、撮像部12031として、撮像部12101、12102、12103、12104、12105を有する。

【0286】

撮像部12101、12102、12103、12104、12105は、例えば、車両12100のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロントノーズに備えられる撮像部12101及び車室内のフロントガラスの上部に備えられる撮像部12105は、主として車両12100の前方の画像を取得する。サイドミラーに備えられる撮像部12102、12103は、主として車両12100の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部12104は、主として車両12100の後方の画像を取得する。撮像部12101及び12105で取得される前方の画像は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

40

【0287】

なお、図78には、撮像部12101ないし12104の撮影範囲の一例が示されている。撮像範囲12111は、フロントノーズに設けられた撮像部12101の撮像範囲を示し、撮像範囲12112、12113は、それぞれサイドミラーに設けられた撮像部1

50

2102, 12103の撮像範囲を示し、撮像範囲12114は、リアバンパ又はバックドアに設けられた撮像部12104の撮像範囲を示す。例えば、撮像部12101ないし12104で撮像された画像データが重ね合わせられることにより、車両12100を上から見た俯瞰画像が得られる。

【0288】

撮像部12101ないし12104の少なくとも1つは、距離情報を取得する機能を有していてもよい。例えば、撮像部12101ないし12104の少なくとも1つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

【0289】

例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を基に、撮像範囲12111ないし12114内における各立体物までの距離と、この距離の時間的変化（車両12100に対する相対速度）を求めることにより、特に車両12100の進行路上にある最も近い立体物で、車両12100と略同じ方向に所定の速度（例えば、0km/h以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ12051は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

【0290】

例えば、マイクロコンピュータ12051は、撮像部12101ないし12104から得られた距離情報を元に、立体物に関する立体物データを、2輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ12051は、車両12100の周辺の障害物を、車両12100のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ12051は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ12061や表示部12062を介してドライバに警報を出力することや、駆動系制御ユニット12010を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

【0291】

撮像部12101ないし12104の少なくとも1つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ12051は、撮像部12101ないし12104の撮像画像中に歩行者が存在するか否かを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部12101ないし12104の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ12051が、撮像部12101ないし12104の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部12052は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部12062を制御する。また、音声画像出力部12052は、歩行者を示すアイコン等を所望の位置に表示するように表示部12062を制御してもよい。

【0292】

また、例えば、本開示に係る技術は、内視鏡手術システムに適用されてもよい。

【0293】

図79は、本開示に係る技術（本技術）が適用され得る内視鏡手術システムの概略的な構成の一例を示す図である。

【0294】

図79では、術者（医師）11131が、内視鏡手術システム11000を用いて、患者ベッド11133上の患者11132に手術を行っている様子が図示されている。図示

10

20

30

40

50

するように、内視鏡手術システム１１０００は、内視鏡１１１００と、気腹チューブ１１１１１やエネルギー処置具１１１１２等の、その他の術具１１１１０と、内視鏡１１１００を支持する支持アーム装置１１１２０と、内視鏡下手術のための各種の装置が搭載されたカート１１２００と、から構成される。

【０２９５】

内視鏡１１１００は、先端から所定の長さの領域が患者１１１３２の体腔内に挿入される鏡筒１１１０１と、鏡筒１１１０１の基端に接続されるカメラヘッド１１１０２と、から構成される。図示する例では、硬性の鏡筒１１１０１を有するいわゆる硬性鏡として構成される内視鏡１１１００を図示しているが、内視鏡１１１００は、軟性の鏡筒を有するいわゆる軟性鏡として構成されてもよい。

10

【０２９６】

鏡筒１１１０１の先端には、対物レンズが嵌め込まれた開口部が設けられている。内視鏡１１１００には光源装置１１２０３が接続されており、当該光源装置１１２０３によって生成された光が、鏡筒１１１０１の内部に延設されるライトガイドによって当該鏡筒の先端まで導光され、対物レンズを介して患者１１１３２の体腔内の観察対象に向かって照射される。なお、内視鏡１１１００は、直視鏡であってもよいし、斜視鏡又は側視鏡であってもよい。

【０２９７】

カメラヘッド１１１０２の内部には光学系及び撮像素子が設けられており、観察対象からの反射光（観察光）は当該光学系によって当該撮像素子に集光される。当該撮像素子によって観察光が光電変換され、観察光に対応する電気信号、すなわち観察像に対応する画像信号が生成される。当該画像信号は、RAWデータとしてカメラコントロールユニット（CCU: Camera Control Unit）１１２０１に送信される。

20

【０２９８】

CCU１１２０１は、CPU（Central Processing Unit）やGPU（Graphics Processing Unit）等によって構成され、内視鏡１１１００及び表示装置１１２０２の動作を統括的に制御する。さらに、CCU１１２０１は、カメラヘッド１１１０２から画像信号を受け取り、その画像信号に対して、例えば現像処理（デモザイク処理）等の、当該画像信号に基づく画像を表示するための各種の画像処理を施す。

30

【０２９９】

表示装置１１２０２は、CCU１１２０１からの制御により、当該CCU１１２０１によって画像処理が施された画像信号に基づく画像を表示する。

【０３００】

光源装置１１２０３は、例えばLED（Light Emitting Diode）等の光源から構成され、術部等を撮影する際の照射光を内視鏡１１１００に供給する。

【０３０１】

入力装置１１２０４は、内視鏡手術システム１１０００に対する入力インタフェースである。ユーザは、入力装置１１２０４を介して、内視鏡手術システム１１０００に対して各種の情報の入力や指示入力を行うことができる。例えば、ユーザは、内視鏡１１１００による撮像条件（照射光の種類、倍率及び焦点距離等）を変更する旨の指示等を入力する。

40

【０３０２】

処置具制御装置１１２０５は、組織の焼灼、切開又は血管の封止等のためのエネルギー処置具１１１１２の駆動を制御する。気腹装置１１２０６は、内視鏡１１１００による視野の確保及び術者の作業空間の確保の目的で、患者１１１３２の体腔を膨らめるために、気腹チューブ１１１１１を介して当該体腔内にガスを送り込む。レコーダ１１２０７は、手術に関する各種の情報を記録可能な装置である。プリンタ１１２０８は、手術に関する各種の情報を、テキスト、画像又はグラフ等各種の形式で印刷可能な装置である。

【０３０３】

なお、内視鏡１１１００に術部を撮影する際の照射光を供給する光源装置１１２０３は

50

、例えばLED、レーザ光源又はこれらの組み合わせによって構成される白色光源から構成することができる。RGBレーザ光源の組み合わせにより白色光源が構成される場合には、各色（各波長）の出力強度及び出力タイミングを高精度に制御することができるため、光源装置11203において撮像画像のホワイトバランスの調整を行うことができる。また、この場合には、RGBレーザ光源それぞれからのレーザ光を時分割で観察対象に照射し、その照射タイミングに同期してカメラヘッド11102の撮像素子の駆動を制御することにより、RGBそれぞれに対応した画像を時分割で撮像することも可能である。当該方法によれば、当該撮像素子にカラーフィルタを設けなくても、カラー画像を得ることができる。

【0304】

また、光源装置11203は、出力する光の強度を所定の時間ごとに変更するようにその駆動が制御されてもよい。その光の強度の変更のタイミングに同期してカメラヘッド11102の撮像素子の駆動を制御して時分割で画像を取得し、その画像を合成することにより、いわゆる黒つぶれ及び白とびのない高ダイナミックレンジの画像を生成することができる。

【0305】

また、光源装置11203は、特殊光観察に対応した所定の波長帯域の光を供給可能に構成されてもよい。特殊光観察では、例えば、体組織における光の吸収の波長依存性を利用して、通常の観察時における照射光（すなわち、白色光）に比べて狭帯域の光を照射することにより、粘膜表層の血管等の所定の組織を高コントラストで撮影する、いわゆる狭帯域光観察（Narrow Band Imaging）が行われる。あるいは、特殊光観察では、励起光を照射することにより発生する蛍光により画像を得る蛍光観察が行われてもよい。蛍光観察では、体組織に励起光を照射し当該体組織からの蛍光を観察すること（自家蛍光観察）、又はインドシアニンググリーン（ICG）等の試薬を体組織に局注するとともに当該体組織にその試薬の蛍光波長に対応した励起光を照射し蛍光像を得ること等を行うことができる。光源装置11203は、このような特殊光観察に対応した狭帯域光及び／又は励起光を供給可能に構成され得る。

【0306】

図80は、図79に示すカメラヘッド11102及びCCU11201の機能構成の一例を示すブロック図である。

【0307】

カメラヘッド11102は、レンズユニット11401と、撮像部11402と、駆動部11403と、通信部11404と、カメラヘッド制御部11405と、を有する。CCU11201は、通信部11411と、画像処理部11412と、制御部11413と、を有する。カメラヘッド11102とCCU11201とは、伝送ケーブル11400によって互いに通信可能に接続されている。

【0308】

レンズユニット11401は、鏡筒11101との接続部に設けられる光学系である。鏡筒11101の先端から取り込まれた観察光は、カメラヘッド11102まで導光され、当該レンズユニット11401に入射する。レンズユニット11401は、ズームレンズ及びフォーカスレンズを含む複数のレンズが組み合わせられて構成される。

【0309】

撮像部11402は、撮像素子で構成される。撮像部11402を構成する撮像素子は、1つ（いわゆる単板式）であってもよいし、複数（いわゆる多板式）であってもよい。撮像部11402が多板式で構成される場合には、例えば各撮像素子によってRGBそれぞれに対応する画像信号が生成され、それらが合成されることによりカラー画像が得られてもよい。あるいは、撮像部11402は、3D（Dimensional）表示に対応する右目用及び左目用の画像信号をそれぞれ取得するための1対の撮像素子を有するように構成されてもよい。3D表示が行われることにより、術者11131は術部における生体組織の奥行きをより正確に把握することが可能になる。なお、撮像部11402が多板

10

20

30

40

50

式で構成される場合には、各撮像素子に対応して、レンズユニット１１４０１も複数系統設けられ得る。

【０３１０】

また、撮像部１１４０２は、必ずしもカメラヘッド１１１０２に設けられなくてもよい。例えば、撮像部１１４０２は、鏡筒１１１０１の内部に、対物レンズの直後に設けられてもよい。

【０３１１】

駆動部１１４０３は、アクチュエータによって構成され、カメラヘッド制御部１１４０５からの制御により、レンズユニット１１４０１のズームレンズ及びフォーカスレンズを光軸に沿って所定の距離だけ移動させる。これにより、撮像部１１４０２による撮像画像の倍率及び焦点が適宜調整され得る。

【０３１２】

通信部１１４０４は、ＣＣＵ１１２０１との間で各種の情報を送受信するための通信装置によって構成される。通信部１１４０４は、撮像部１１４０２から得た画像信号をＲＡＷデータとして伝送ケーブル１１４００を介してＣＣＵ１１２０１に送信する。

【０３１３】

また、通信部１１４０４は、ＣＣＵ１１２０１から、カメラヘッド１１１０２の駆動を制御するための制御信号を受信し、カメラヘッド制御部１１４０５に供給する。当該制御信号には、例えば、撮像画像のフレームレートを指定する旨の情報、撮像時の露出値を指定する旨の情報、並びに／又は撮像画像の倍率及び焦点を指定する旨の情報等、撮像条件に関する情報が含まれる。

【０３１４】

なお、上記のフレームレートや露出値、倍率、焦点等の撮像条件は、ユーザによって適宜指定されてもよいし、取得された画像信号に基づいてＣＣＵ１１２０１の制御部１１４１３によって自動的に設定されてもよい。後者の場合には、いわゆるＡＥ（Ａｕｔｏ Ｅｘｐｏｓｕｒｅ）機能、ＡＦ（Ａｕｔｏ Ｆｏｃｕｓ）機能及びＡＷＢ（Ａｕｔｏ Ｗｈｉｔｅ Ｂａｌａｎｃｅ）機能が内視鏡１１１００に搭載されていることになる。

【０３１５】

カメラヘッド制御部１１４０５は、通信部１１４０４を介して受信したＣＣＵ１１２０１からの制御信号に基づいて、カメラヘッド１１１０２の駆動を制御する。

【０３１６】

通信部１１４１１は、カメラヘッド１１１０２との間で各種の情報を送受信するための通信装置によって構成される。通信部１１４１１は、カメラヘッド１１１０２から、伝送ケーブル１１４００を介して送信される画像信号を受信する。

【０３１７】

また、通信部１１４１１は、カメラヘッド１１１０２に対して、カメラヘッド１１１０２の駆動を制御するための制御信号を送信する。画像信号や制御信号は、電気通信や光通信等によって送信することができる。

【０３１８】

画像処理部１１４１２は、カメラヘッド１１１０２から送信されたＲＡＷデータである画像信号に対して各種の画像処理を施す。

【０３１９】

制御部１１４１３は、内視鏡１１１００による術部等の撮像、及び、術部等の撮像により得られる撮像画像の表示に関する各種の制御を行う。例えば、制御部１１４１３は、カメラヘッド１１１０２の駆動を制御するための制御信号を生成する。

【０３２０】

また、制御部１１４１３は、画像処理部１１４１２によって画像処理が施された画像信号に基づいて、術部等が映った撮像画像を表示装置１１２０２に表示させる。この際、制御部１１４１３は、各種の画像認識技術を用いて撮像画像内における各種の物体を認識してもよい。例えば、制御部１１４１３は、撮像画像に含まれる物体のエッジの形状や色等

10

20

30

40

50

を検出することにより、鉗子等の術具、特定の生体部位、出血、エネルギー処置具 1 1 1 1 2 の使用時のミスト等を認識することができる。制御部 1 1 4 1 3 は、表示装置 1 1 2 0 2 に撮像画像を表示させる際に、その認識結果を用いて、各種の手術支援情報を当該術部の画像に重畳表示させてもよい。手術支援情報が重畳表示され、術者 1 1 1 3 1 に提示されることにより、術者 1 1 1 3 1 の負担を軽減することや、術者 1 1 1 3 1 が確実に手術を進めることが可能になる。

【0321】

カメラヘッド 1 1 1 0 2 及び C C U 1 1 2 0 1 を接続する伝送ケーブル 1 1 4 0 0 は、電気信号の通信に対応した電気信号ケーブル、光通信に対応した光ファイバ、又はこれらの複合ケーブルである。

【0322】

ここで、図示する例では、伝送ケーブル 1 1 4 0 0 を用いて有線で通信が行われていたが、カメラヘッド 1 1 1 0 2 と C C U 1 1 2 0 1 との間の通信は無線で行われてもよい。

【0323】

なお、ここでは、一例として内視鏡手術システムについて説明したが、本開示に係る技術は、その他、例えば、顕微鏡手術システム等に適用されてもよい。

【0324】

尚、本開示は、以下のような構成を取ることもできる。

【A01】《撮像素子》

第 1 電極、有機系材料から成る光電変換層及び第 2 電極が積層されて成る光電変換部を備えており、

第 1 電極と光電変換層との間には、無機半導体材料層が形成されており、

無機半導体材料層を構成するアニオン種の電気陰性度の平均値 $E N_{anion}$ から、無機半導体材料層を構成するカチオン種の電気陰性度の平均値 $E N_{cation}$ を減じた値 $\Delta E N$ が 1 . 6 9 5 未満である撮像素子。

【A02】 $\Delta E N$ が 1 . 6 2 4 以下である【A01】に記載の撮像素子。

【A03】 無機半導体材料層を $(A^1_{a1} A^2_{a2} A^3_{a3} \cdots A^M_{aM}) (B^1_{b1} B^2_{b2} B^3_{b3} \cdots B^N_{bN})$ で表したとき〔但し、 $A^1, A^2, A^3, \cdots, A^M$ はカチオン種であり、 $B^1, B^2, B^3, \cdots, B^N$ はアニオン種であり、 $a1, a2, a3, \cdots, aM, b1, b2, b3, \cdots, bN$ は原子百分率に相当する値であり、合計は 1 . 0 0〕、 $E N_{anion} = (B^1 \times b1 + B^2 \times b2 + B^3 \times b3 \cdots + B^N \times bN) / (b1 + b2 + b3 \cdots + bN)$

$E N_{cation} = (A^1 \times a1 + A^2 \times a2 + A^3 \times a3 \cdots + A^M \times aM) / (a1 + a2 + a3 \cdots + aM)$

で表される【A01】又は【A02】に記載の撮像素子。

但し、 $B^1, B^2, B^3, \cdots, B^N$ は、アニオン種 $B^1, B^2, B^3 \cdots, B^N$ の電気陰性度であり、 $A^1, A^2, A^3 \cdots, A^M$ は、カチオン種 $A^1, A^2, A^3 \cdots, A^M$ の電気陰性度である。

【A04】 カチオン種には、Zn、Ga、Ge、Cd、In、Al、Ti、B、Si、Sn、Hg、Tl 及び Pb から成る群から選択された少なくとも 1 種類のカチオン種が含まれる【A01】乃至【A03】のいずれか 1 項に記載の撮像素子。

【A05】 カチオン種には Ga、In 及び Sn が含まれ、アニオン種には O が含まれる【A01】乃至【A03】のいずれか 1 項に記載の撮像素子。

【A06】 カチオン種には Zn、Al 及び Sn が含まれ、アニオン種には O が含まれる【A01】乃至【A03】のいずれか 1 項に記載の撮像素子。

【A07】 光電変換部は、更に、絶縁層、及び、第 1 電極と離間して配置され、且つ、絶縁層を介して無機半導体材料層と対向して配置された電荷蓄積用電極を備えている【A01】乃至【A06】のいずれか 1 項に記載の撮像素子。

【A08】 無機半導体材料層の近傍に位置する光電変換層の部分を構成する材料の LUM O 値 E_0 、及び、無機半導体材料層を構成する無機半導体材料の伝導帯の最小エネルギーの

10

20

30

40

50

値 E_1 は、以下の式を満足する [A 0 1] 乃至 [A 0 7] のいずれか 1 項に記載の撮像素子。

$$E_1 - E_0 \geq 0.1 \text{ eV}$$

[A 0 9] 以下の式を満足する [A 0 8] に記載の撮像素子。

$$E_1 - E_0 > 0.1 \text{ eV}$$

[A 1 0] 無機半導体材料層を構成する無機半導体材料層のキャリア移動度は $10 \text{ cm}^2/\text{V} \cdot \text{s}$ 以上である [A 0 1] 乃至 [A 0 9] のいずれか 1 項に記載の撮像素子。

[A 1 1] 無機半導体材料層のキャリア密度は $1 \times 10^{16}/\text{cm}^3$ 以下である [A 0 1] 乃至 [A 1 0] のいずれか 1 項に記載の撮像素子。

[A 1 2] 無機半導体材料層の厚さは、 $1 \times 10^{-8} \text{ m}$ 乃至 $1.5 \times 10^{-7} \text{ m}$ である [A 0 1] 乃至 [A 1 1] のいずれか 1 項に記載の撮像素子。

[A 1 3] 第 2 電極から光が入射し、

光電変換層と無機半導体材料層との界面における無機半導体材料層表面の表面粗さ R_a は 1.5 nm 以下であり、無機半導体材料層表面の二乗平均平方根粗さ R_q の値は 2.5 nm 以下である [A 0 1] 乃至 [A 1 2] のいずれか 1 項に記載の撮像素子。

[A 1 4] 無機半導体材料層を構成する無機半導体材料の組成を、 $\text{Al}_{a1}\text{Zn}_{a2}\text{Sn}_{a3}\text{O}_{b1}$ (但し、 $a1 + a2 + a3 = 1.00$ であり、且つ、 $a1 > 0$ 、 $a2 > 0$ 、 $a3 > 0$) で表したとき、

$$0.88 \times (a3 - 0.3) > 0.12 \times a1 \quad (1)$$

を満足する [A 0 1] 乃至 [A 1 3] のいずれか 1 項に記載の撮像素子。

[A 1 5] 無機半導体材料層を構成する無機半導体材料の光学ギャップは、 2.8 eV 以上、 3.2 eV 以下である [A 0 1] 乃至 [A 1 4] のいずれか 1 項に記載の撮像素子。

[A 1 6] 無機半導体材料層を構成する無機半導体材料の組成を、 $\text{Al}_{a1}\text{Zn}_{a2}\text{Sn}_{a3}\text{O}_{b1}$ (但し、 $a1 + a2 + a3 = 1.00$ であり、且つ、 $a1 > 0$ 、 $a2 > 0$ 、 $a3 > 0$) で表したとき、

$$0.36 \times (a3 - 0.62) \leq 0.64 \times a1 \leq 0.36 \times a3 \quad (2)$$

を満足する [A 0 1] 乃至 [A 1 5] のいずれか 1 項に記載の撮像素子。

[A 1 7] 無機半導体材料層を構成する無機半導体材料の酸素欠損生成エネルギーは、 2.6 eV 以上である [A 0 1] 乃至 [A 1 6] のいずれか 1 項に記載の撮像素子。

[A 1 8] 無機半導体材料層を構成する無機半導体材料の組成を、 $\text{Al}_{a1}\text{Zn}_{a2}\text{Sn}_{a3}\text{O}_{b1}$ (但し、 $a1 + a2 + a3 = 1.00$ であり、且つ、 $a1 > 0$ 、 $a2 > 0$ 、 $a3 > 0$) で表したとき、

$$a3 \leq 0.67 \quad (3-1)$$

及び、

$$0.60 \times (a3 - 0.61) \leq 0.40 \times a1 \quad (3-2)$$

を満足する [A 0 1] 乃至 [A 1 7] のいずれか 1 項に記載の撮像素子。

[A 1 9] 無機半導体材料層を構成する無機半導体材料の酸素欠損生成エネルギーは、 3.0 eV 以上である [A 0 1] 乃至 [A 1 8] のいずれか 1 項に記載の撮像素子。

[A 2 0] 無機半導体材料層を構成する無機半導体材料の組成を、 $\text{Al}_{a1}\text{Zn}_{a2}\text{Sn}_{a3}\text{O}_{b1}$ (但し、 $a1 + a2 + a3 = 1.00$ であり、且つ、 $a1 > 0$ 、 $a2 > 0$ 、 $a3 > 0$) で表したとき、

$$a3 \leq 0.53 \quad (3-1')$$

及び、

$$0.35 \times (a3 - 0.32) \leq 0.65 \times a1 \quad (3-2')$$

を満足する [A 0 1] 乃至 [A 0 5] 及び [A 1 9] のいずれか 1 項に記載の撮像素子。

[A 2 1] 無機半導体材料層を構成する無機半導体材料の組成を、 $\text{Al}_{a1}\text{Zn}_{a2}\text{Sn}_{a3}\text{O}_{b1}$ (但し、 $a1 + a2 + a3 = 1.00$ であり、且つ、 $a1 > 0$ 、 $a2 > 0$ 、 $a3 > 0$) で表したとき、

$$a3 \geq a2 - 0.54 \quad (4)$$

を満足する [A 0 1] 乃至 [A 2 0] のいずれか 1 項に記載の撮像素子。

〔A 2 2〕無機半導体材料層を構成する無機半導体材料の組成を、 $M_{a1}N_{a2}S_{n_{a3}}O_{b1}$ （但し、Mはアルミニウム原子を示し、Nは、ガリウム原子、又は、亜鉛原子、又は、ガリウム原子及び亜鉛原子を示す）で表したとき、

$$a1 + a3 + a2 = 1.00$$

$$0.01 \leq a1 \leq 0.04$$

及び、

$$a3 < a2$$

を満足する〔A 0 1〕乃至〔A 1 3〕のいずれか 1 項に記載の撮像素子。

〔A 2 3〕 $a1 < a3 < a2$ を満足する〔A 2 2〕に記載の撮像素子。

〔A 2 4〕光電変換層において生成した電荷は、無機半導体材料層を介して第 1 電極へと移動する〔A 0 1〕乃至〔A 2 3〕のいずれか 1 項に記載の撮像素子。

〔A 2 5〕電荷は電子である〔A 2 4〕に記載の撮像素子。

〔B 0 1〕無機半導体材料層は、第 1 電極側から、第 1 層及び第 2 層から成り、

第 1 電極と無機半導体材料層との界面から 3 nm、好ましくは 5 nm、より好ましくは 10 nm までの第 1 層の平均膜密度を ρ_1 、第 2 層の平均膜密度を ρ_2 としたとき、

$$\rho_1 \geq 5.9 \text{ g/cm}^3$$

及び、

$$\rho_1 - \rho_2 \geq 0.1 \text{ g/cm}^3$$

を満足する〔A 0 1〕乃至〔A 2 5〕のいずれか 1 項に記載の撮像素子。

〔B 0 2〕第 1 層の組成と第 2 層の組成とは同じである〔B 0 1〕に記載の撮像素子。

〔B 0 3〕無機半導体材料層は、第 1 電極側から、第 1 層及び第 2 層から成り、

第 1 層の組成と第 2 層の組成とは同じであり、

第 1 電極と無機半導体材料層との界面から 3 nm、好ましくは 5 nm、より好ましくは 10 nm までの第 1 層の平均膜密度を ρ_1 、第 2 層の平均膜密度を ρ_2 としたとき、

$$\rho_1 - \rho_2 \geq 0.1 \text{ g/cm}^3$$

を満足する〔A 0 1〕乃至〔A 1 4〕のいずれか 1 項に記載の撮像素子。

〔C 0 1〕《積層型撮像素子》

〔A 0 1〕乃至〔B 0 3〕のいずれか 1 項に記載の撮像素子を少なくとも 1 つ有する積層型撮像素子。

〔D 0 1〕《固体撮像装置・・・第 1 の態様》

〔A 0 1〕乃至〔B 0 3〕のいずれか 1 項に記載の撮像素子を、複数、備えた固体撮像装置。

〔D 0 2〕《固体撮像装置・・・第 2 の態様》

〔C 0 1〕に記載の積層型撮像素子を、複数、備えた固体撮像装置。

〔E 0 1〕《撮像素子の製造方法》

第 1 電極が形成された下地層上に、無機半導体材料層、有機系材料から成る光電変換層及び第 2 電極を、順次、形成する撮像素子の製造方法であって、

無機半導体材料層を形成した後、水蒸気を含む雰囲気中で 250℃ 以下のアニール処理を施す撮像素子の製造方法。

【符号の説明】

〔0 3 2 5〕

1 0・・・撮像素子（積層型撮像素子、第 1 撮像素子）、1 1・・・第 2 撮像素子、1 2・・・第 3 撮像素子、1 3・・・層間絶縁層より下方に位置する各種の撮像素子構成要素、1 4・・・オンチップ・マイクロ・レンズ（OCL）、1 5・・・遮光層、2 1・・・第 1 電極、2 2・・・第 2 電極、2 3・・・光電変換積層体、2 3 A・・・光電変換層、2 3 B・・・無機半導体材料層、2 4・・・電荷蓄積用電極、2 4 A、2 4 B、2 4 C・・・電荷蓄積用電極セグメント、2 5、2 5 A、2 5 B・・・転送制御用電極（電荷転送電極）、2 6・・・電荷排出電極、2 7・・・下部電荷移動制御電極（下方・電荷移動制御電極）、2 7 A・・・接続孔、2 7 B・・・パッド部、2 8・・・上部電荷移動制御電極（上方・電荷移動制御電極）、4 1・・・第 2 撮像素子を構成する n 型半導体領域、4

10

20

30

40

50

3・・・第3撮像素子を構成するn型半導体領域、42, 44, 73・・・p+層、45, 46・・・転送トランジスタのゲート部、51・・・リセット・トランジスタ $TR1_{rst}$ のゲート部、51A・・・リセット・トランジスタ $TR1_{rst}$ のチャネル形成領域、51B, 51C・・・リセット・トランジスタ $TR1_{rst}$ のソース／ドレイン領域、52・・・増幅トランジスタ $TR1_{amp}$ のゲート部、52A・・・増幅トランジスタ $TR1_{amp}$ のチャネル形成領域、52B, 52C・・・増幅トランジスタ $TR1_{amp}$ のソース／ドレイン領域、53・・・選択トランジスタ $TR1_{sel}$ のゲート部、53A・・・選択トランジスタ $TR1_{sel}$ のチャネル形成領域、53B, 53C・・・選択トランジスタ $TR1_{sel}$ のソース／ドレイン領域、61・・・コンタクトホール部、62・・・配線層、63, 64, 68A・・・パッド部、65, 68B・・・接続孔、66, 67, 69・・・接続部、70・・・半導体基板、70A・・・半導体基板の第1面（おもて面）、70B・・・半導体基板の第2面（裏面）、71・・・素子分離領域、72・・・酸化膜、74・・・ HfO_2 膜、75・・・絶縁材料膜、76, 81・・・層間絶縁層、82・・・絶縁層、82A・・・隣接する撮像素子の間の領域（領域-a）、83・・・保護材料層、84・・・開口部、85・・・第2開口部、100・・・固体撮像装置、101・・・積層型撮像素子、111・・・撮像領域、112・・・垂直駆動回路、113・・・カラム信号処理回路、114・・・水平駆動回路、115・・・出力回路、116・・・駆動制御回路、117・・・信号線（データ出力線）、118・・・水平信号線、200・・・電子機器（カメラ）、201・・・固体撮像装置、210・・・光学レンズ、211・・・シャッタ装置、212・・・駆動回路、213・・・信号処理回路、 FD_1 , FD_2 , FD_3 , 45C, 46C・・・浮遊拡散層、 $TR1_{trs}$, $TR2_{trs}$, $TR3_{trs}$ ・・・転送トランジスタ、 $TR1_{rst}$, $TR2_{rst}$, $TR3_{rst}$ ・・・リセット・トランジスタ、 $TR1_{amp}$, $TR2_{amp}$, $TR3_{amp}$ ・・・増幅トランジスタ、 $TR1_{sel}$, $TR3_{sel}$, $TR3_{sel}$ ・・・選択トランジスタ、 V_{DD} ・・・電源、 RST_1 , RST_2 , RST_3 ・・・リセット線、 SEL_1 , SEL_2 , SEL_3 ・・・選択線、117, VSL , VSL_1 , VSL_2 , VSL_3 ・・・信号線（データ出力線）、 TG_2 , TG_3 ・・・転送ゲート線、 VOA , VOB , VO_T , VO_U ・・・配線

10

20

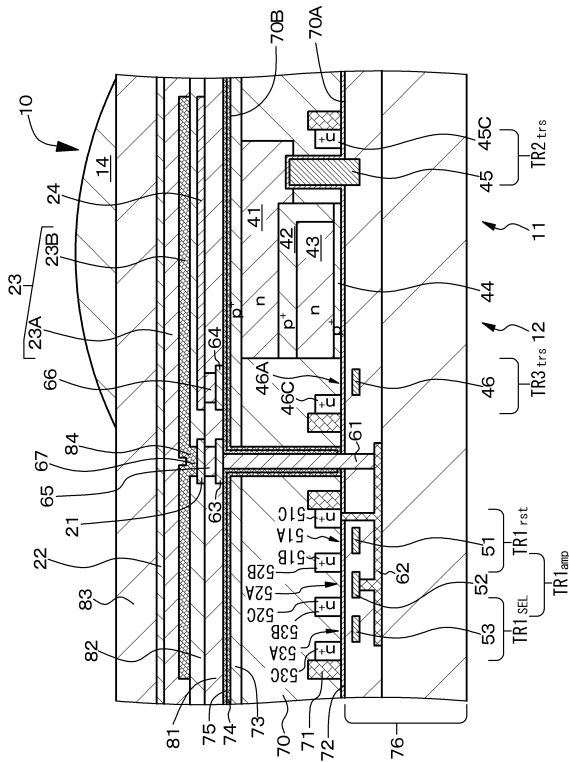
30

40

50

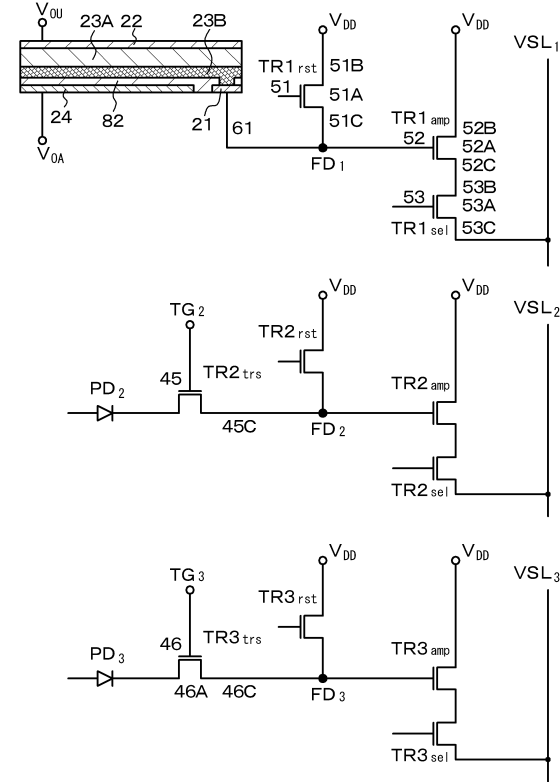
【図面】
【図 1】

図 1



【図 2】

図 2

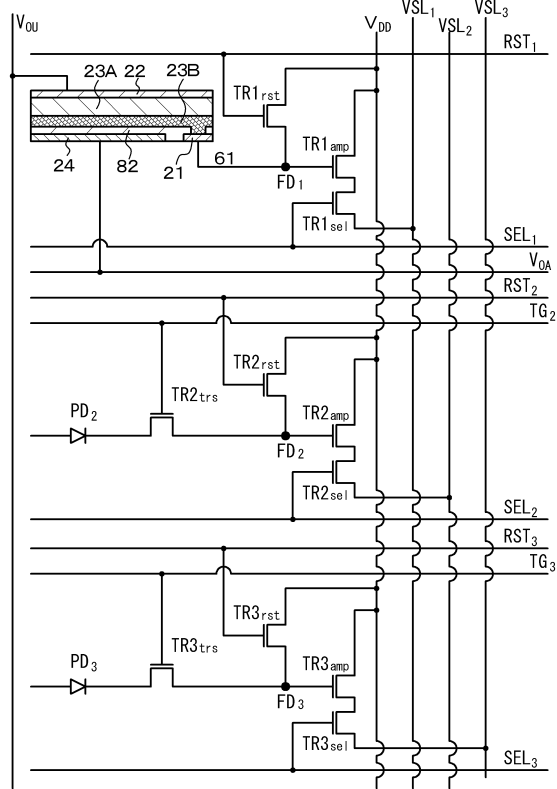


10

20

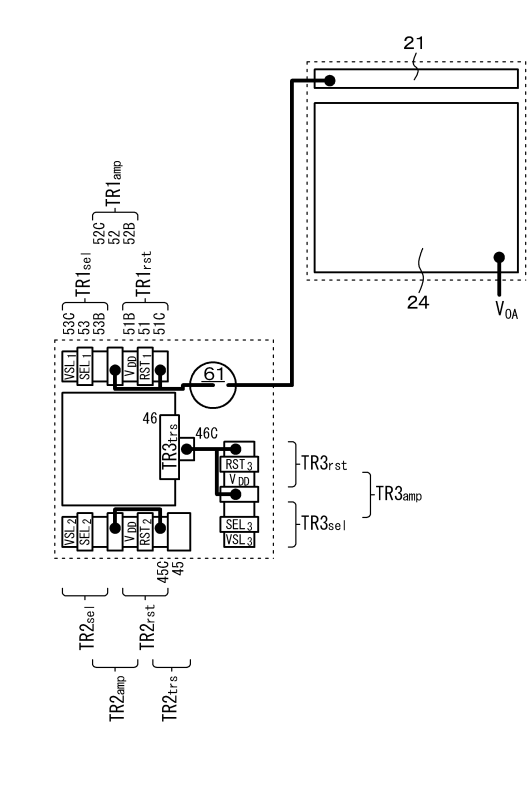
【図 3】

図 3



【図 4】

図 4



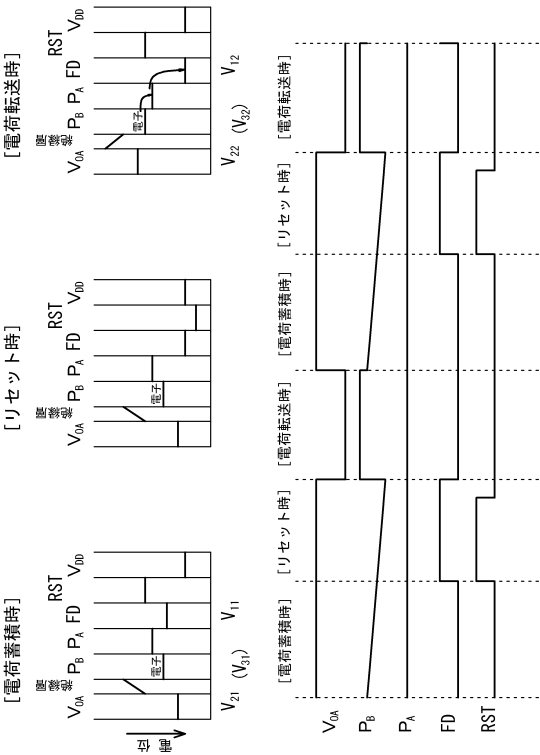
30

40

50

【図 5】

図 5



【図 6】

図 6 A

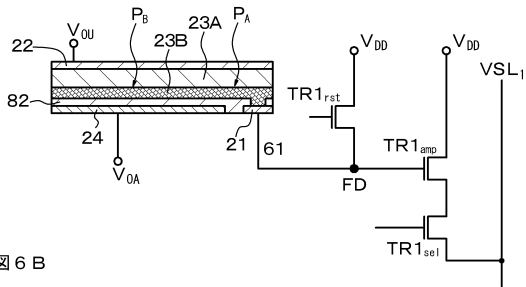


図 6 B

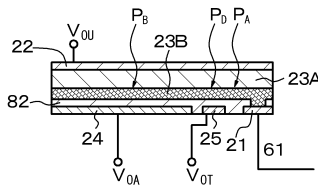
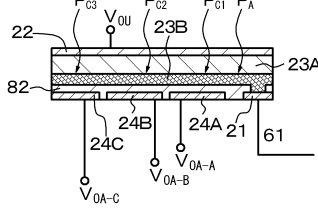
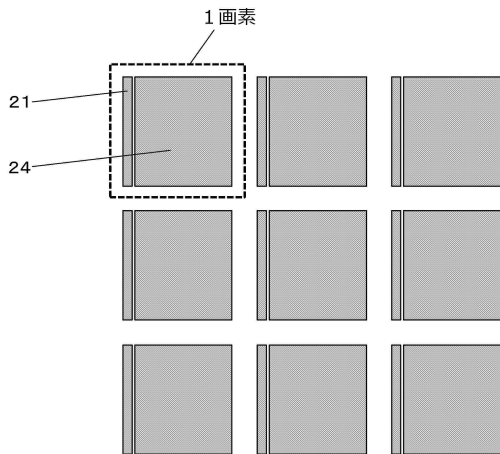


図 6 C



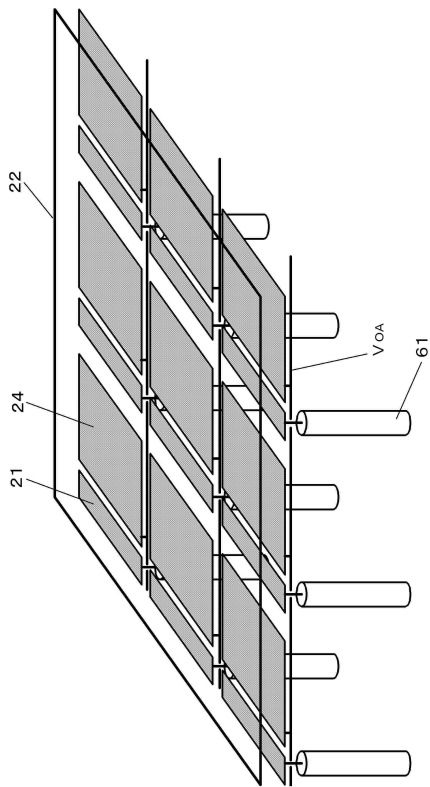
【図 7】

図 7



【図 8】

図 8



10

20

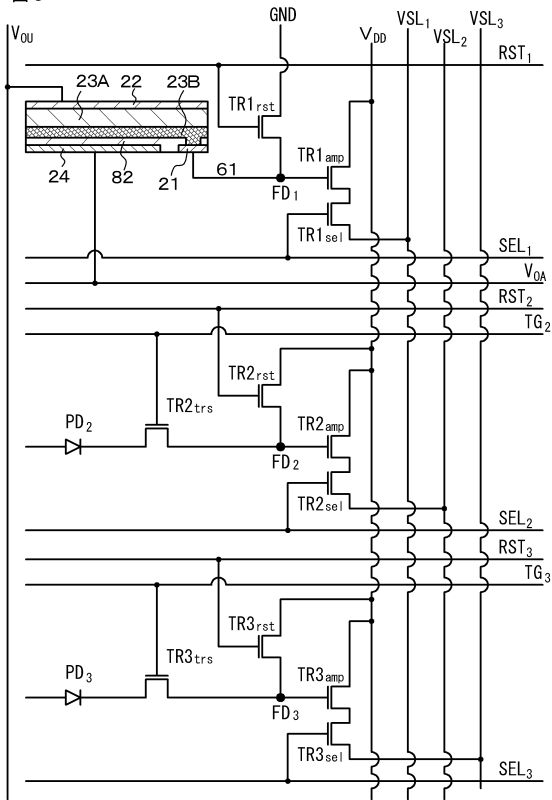
30

40

50

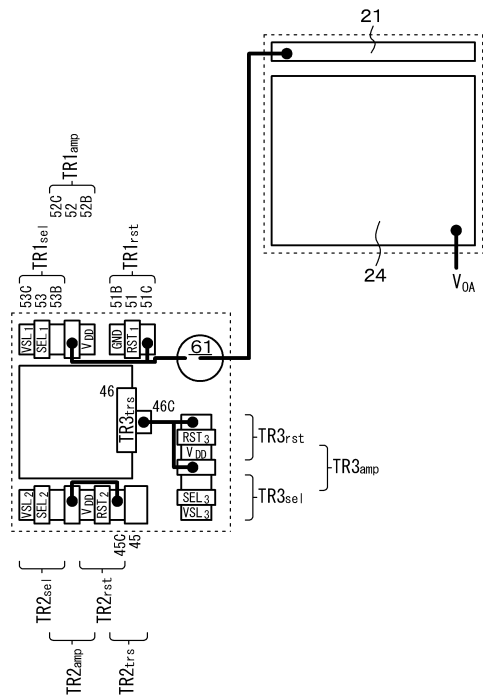
【図 9】

図 9



【図 10】

図 10

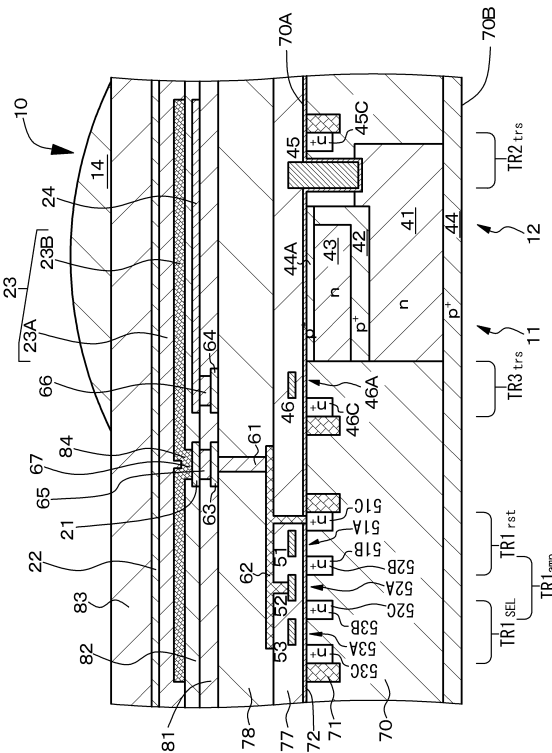


10

20

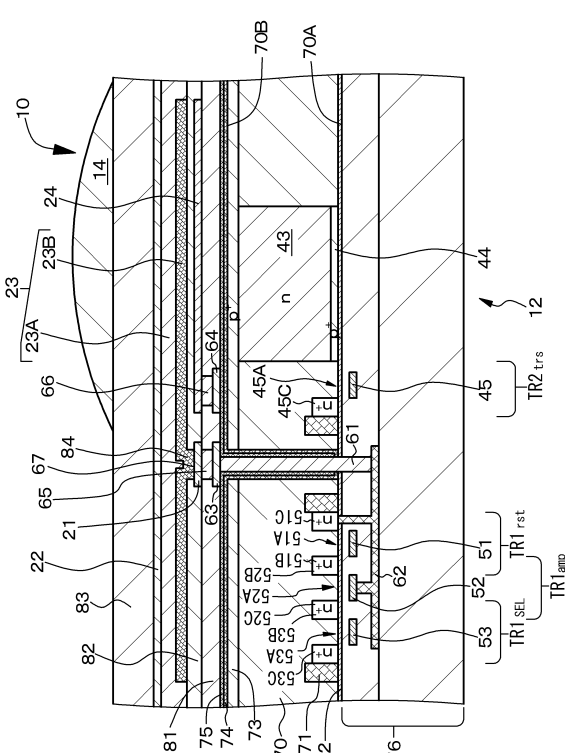
【図 11】

図 11



【図 12】

図 12



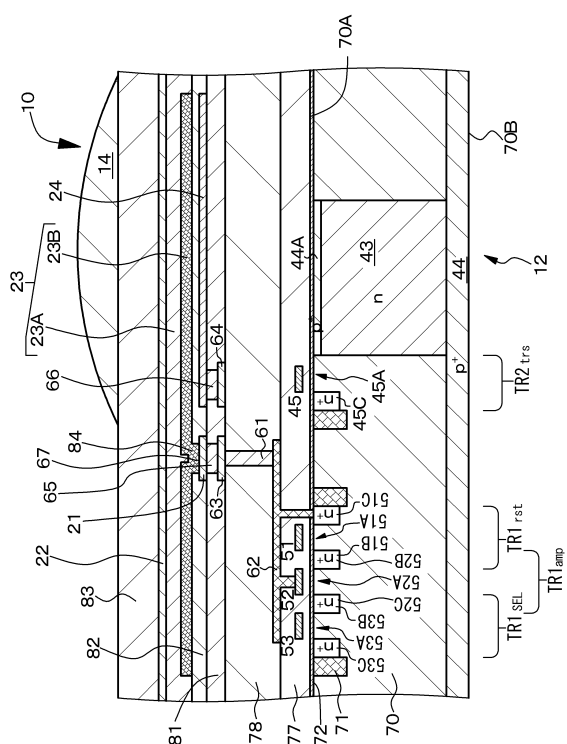
30

40

50

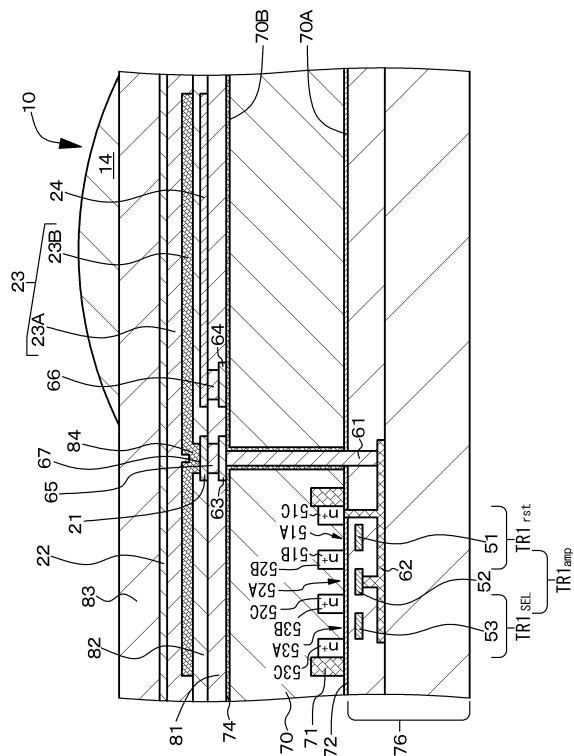
【図 13】

图 13



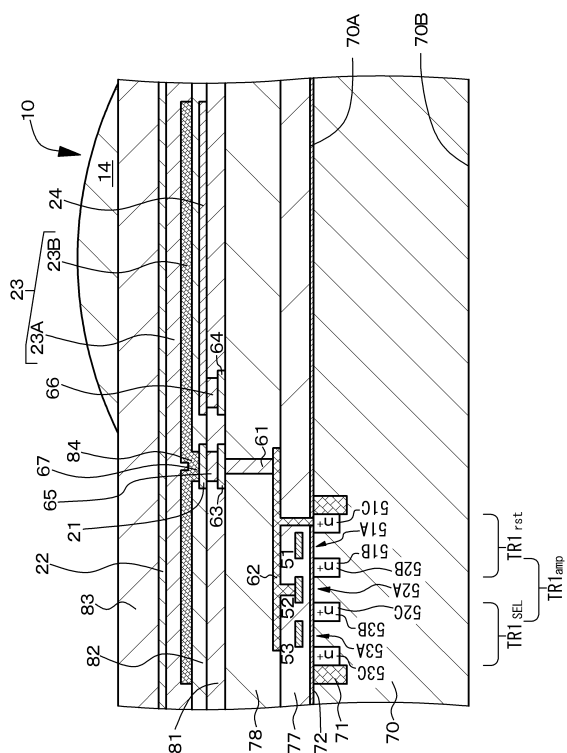
【図 14】

图 14



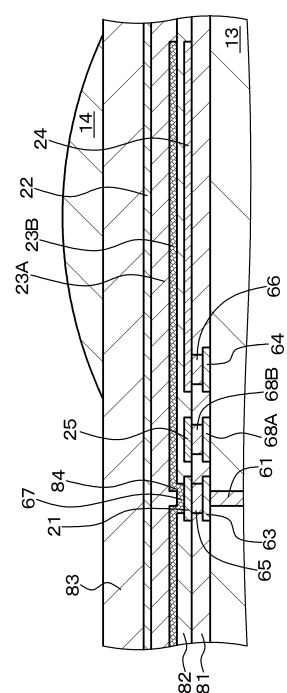
【図 15】

图 15

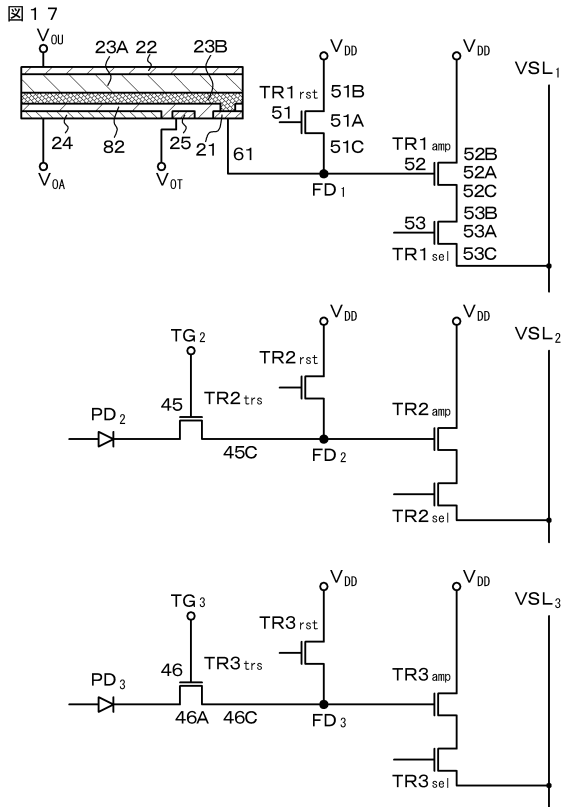


【図 16】

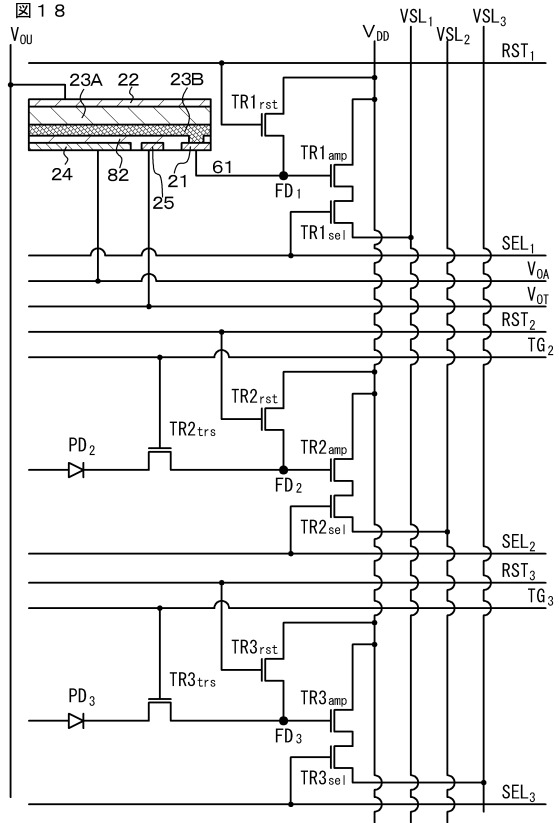
图 16



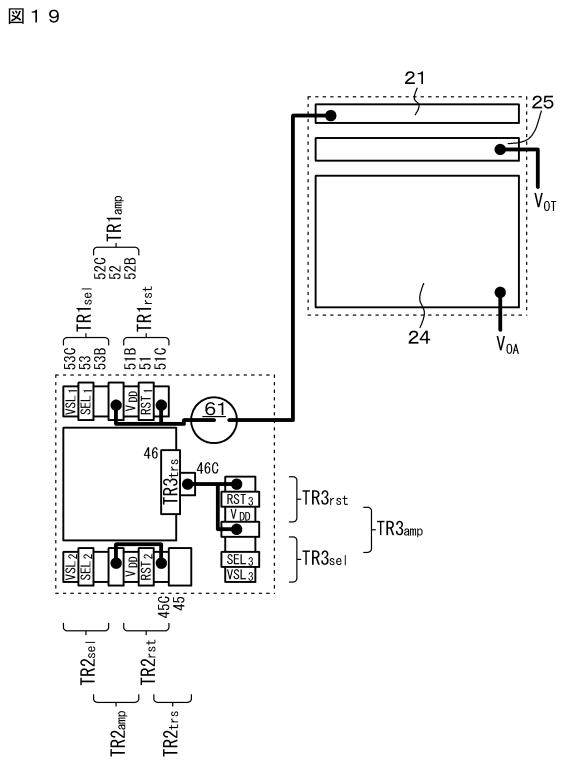
【図 17】



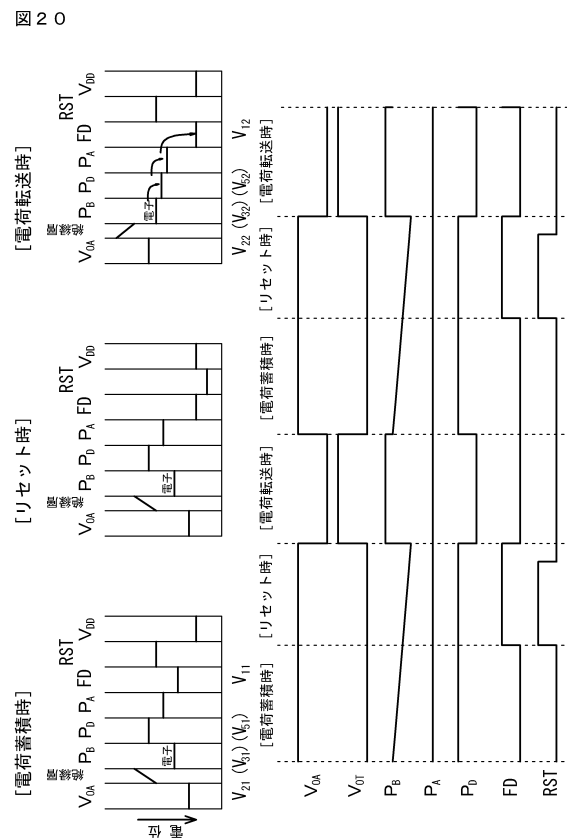
【図 18】



【図 19】



【図 20】



10

20

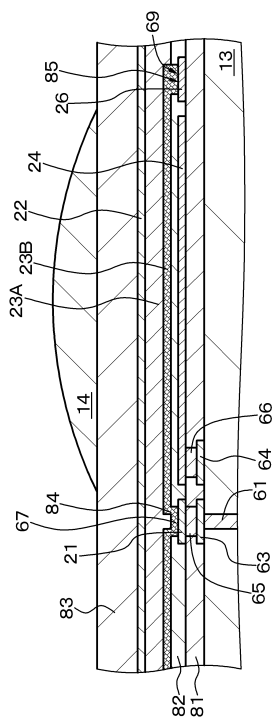
30

40

50

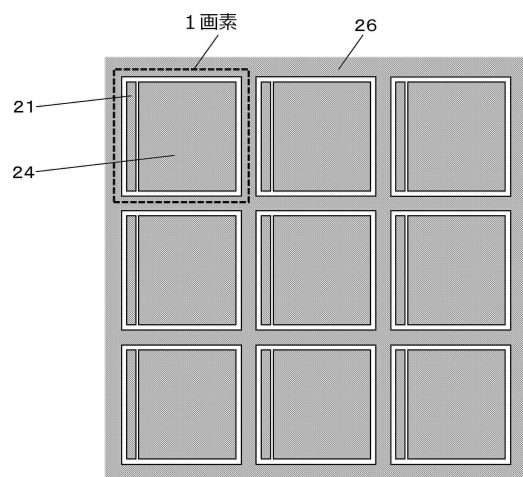
【図 25】

图 25



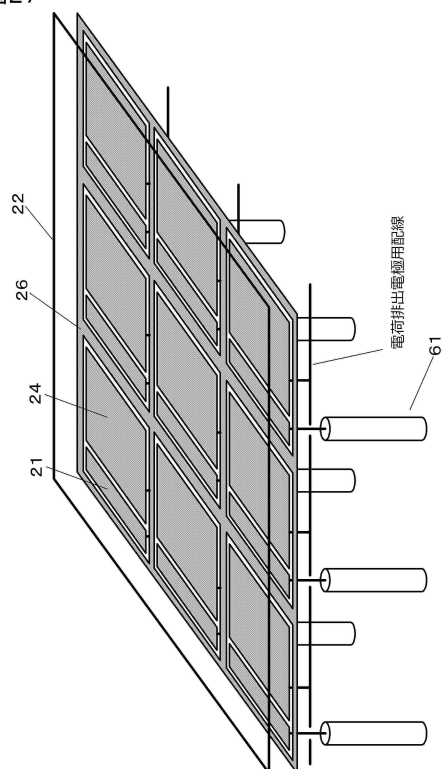
【圖 26】

图26



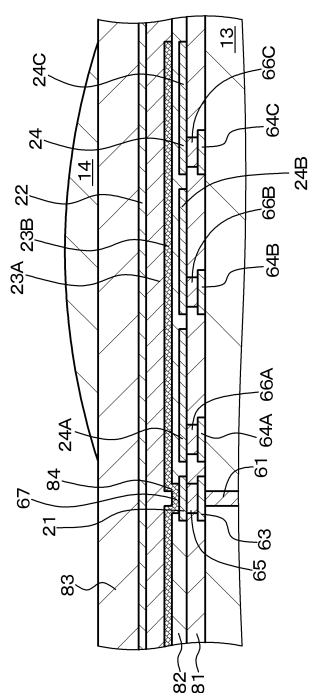
【図 27】

图27

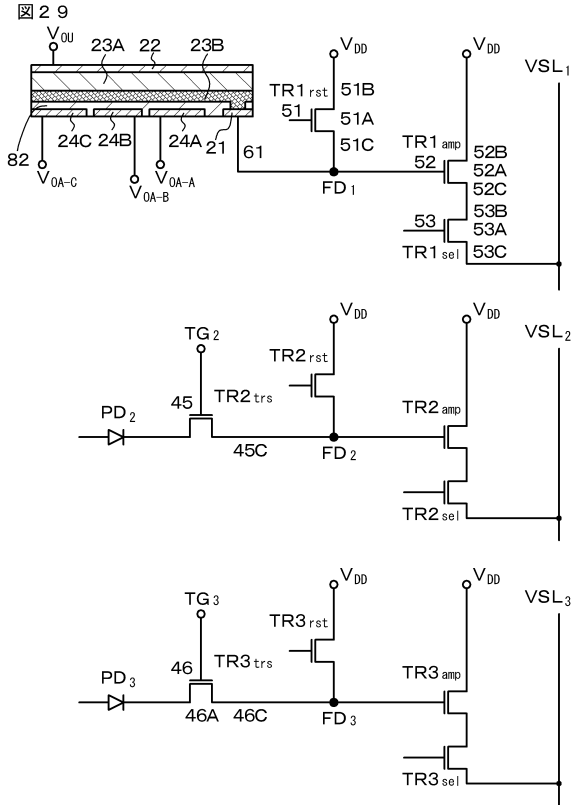


【図 28】

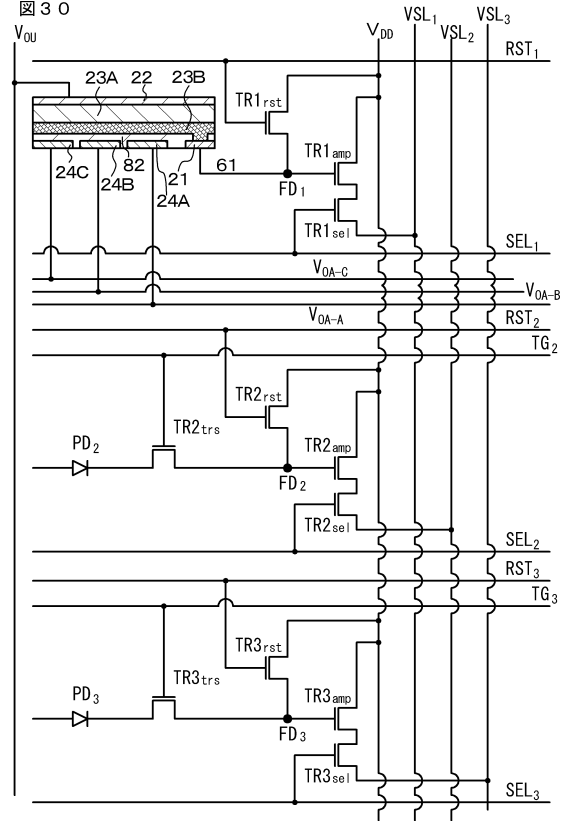
图 28



【図 29】

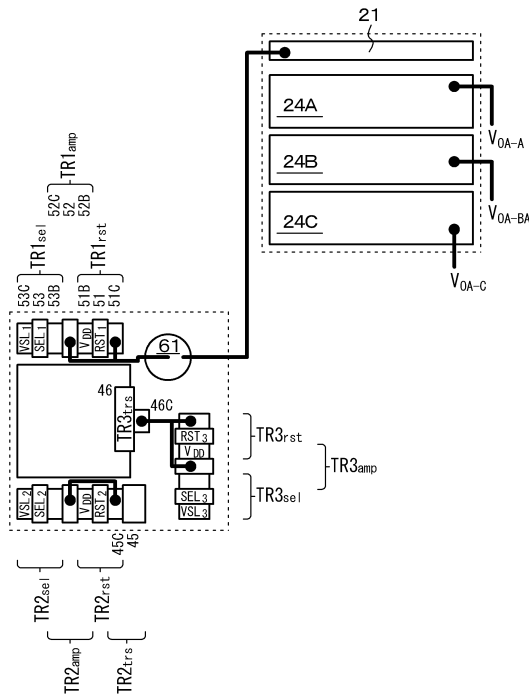


【図 30】



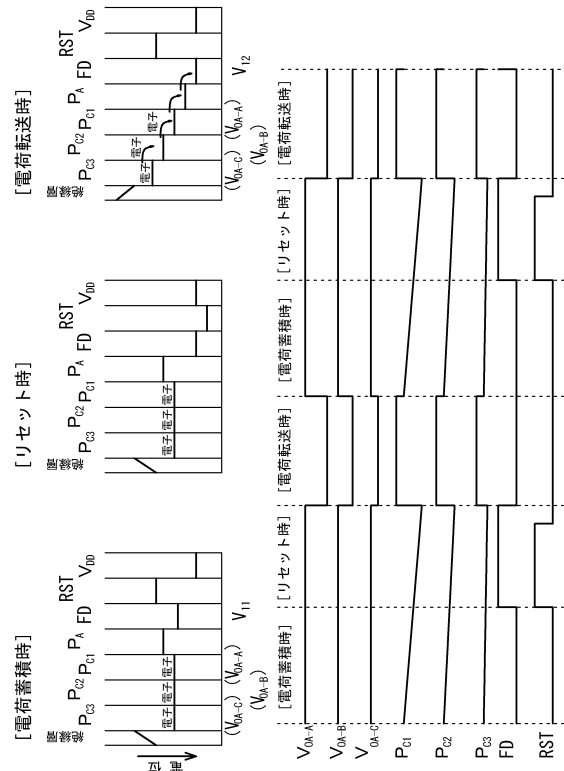
【図 31】

図 31



【図 32】

図 32



10

20

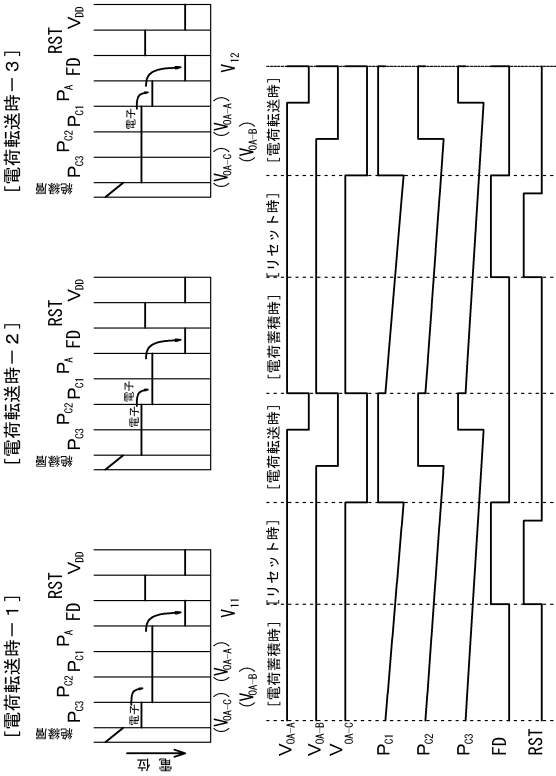
30

40

50

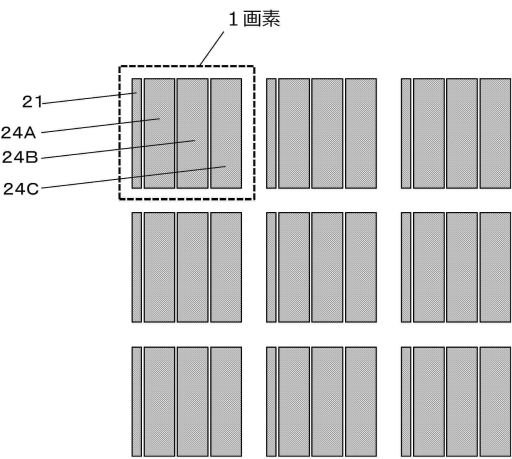
【図 3 3】

図 3 3



【図 3 4】

図 34

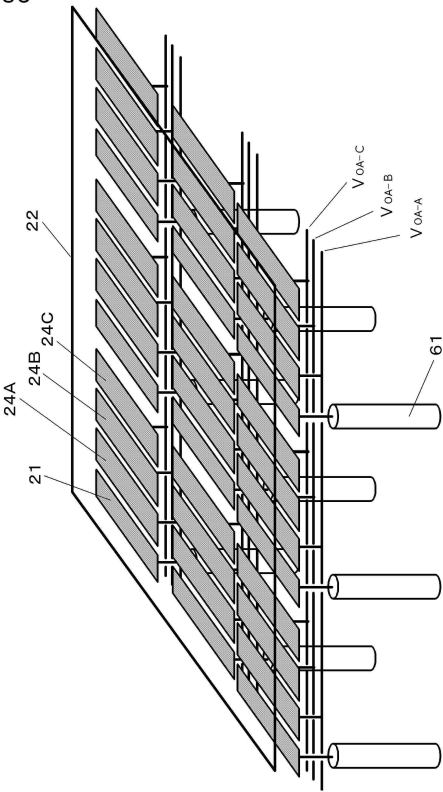


10

20

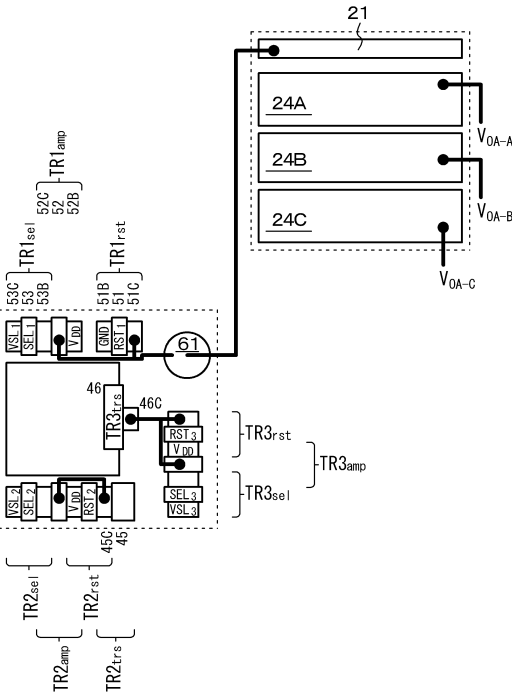
【図 3 5】

図 35



【図 3 6】

図 3 6



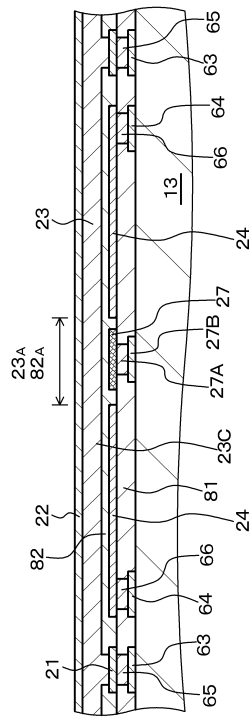
30

40

50

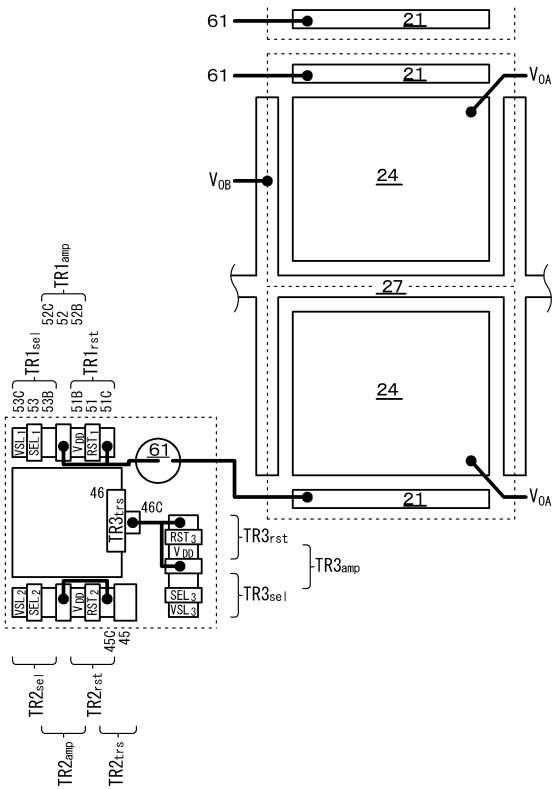
【図 3 7】

図 3 7



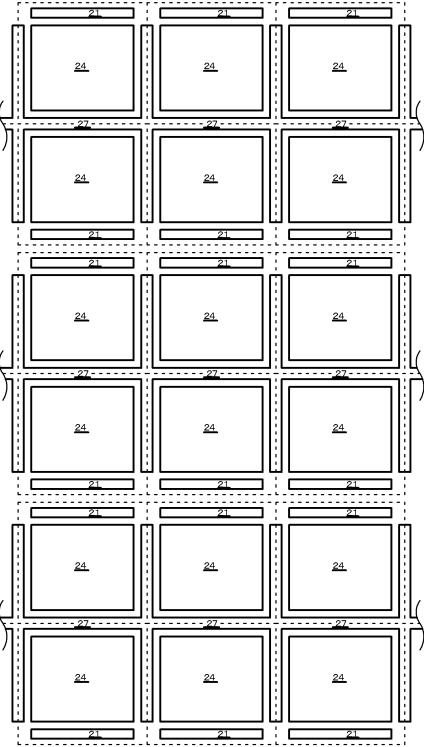
【図 3 8】

図 3 8



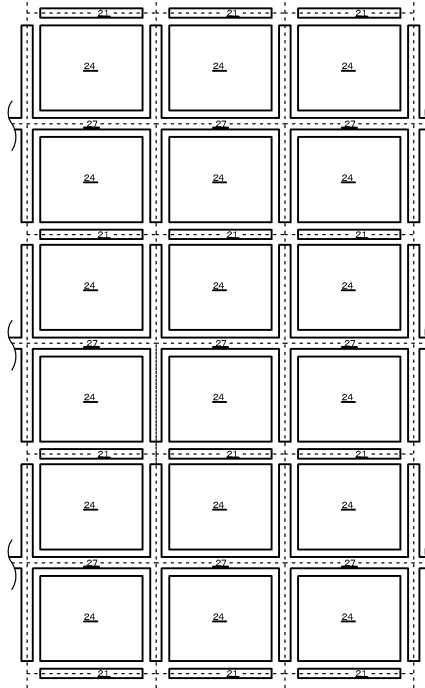
【図 3 9】

図 3 9



【図 4 0】

図 4 0



10

20

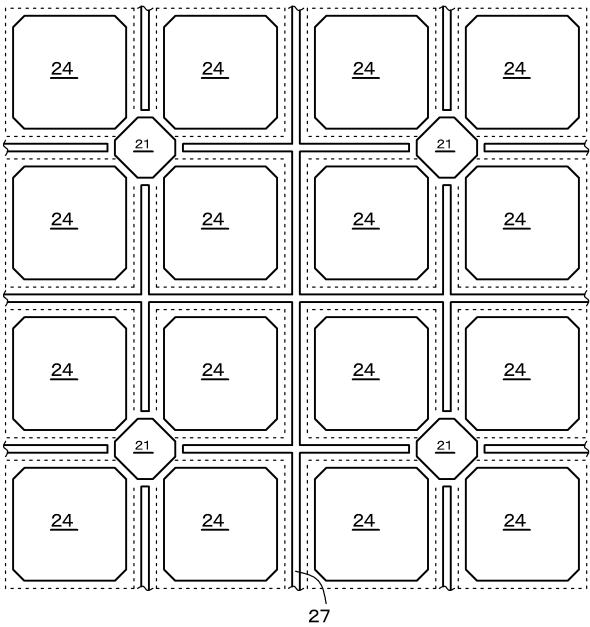
30

40

50

【図 4 1】

図 4 1



【図 4 2】

図 4 2 A

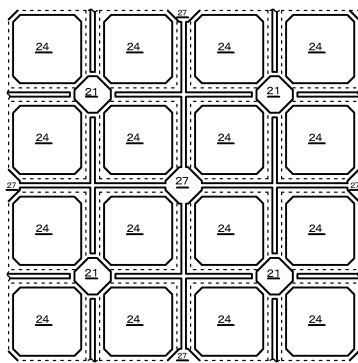
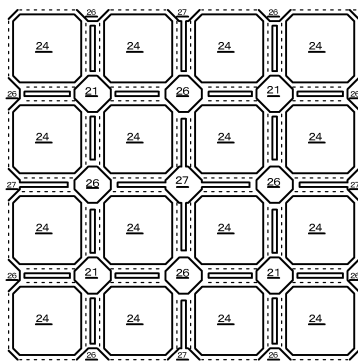
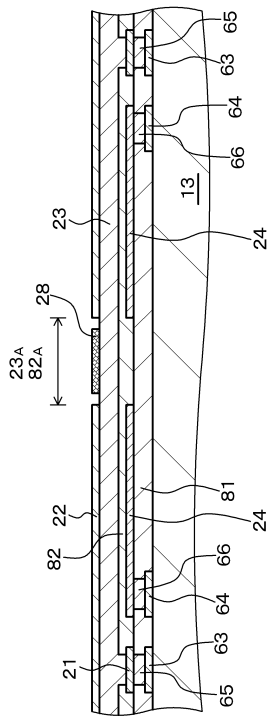


図 4 2 B



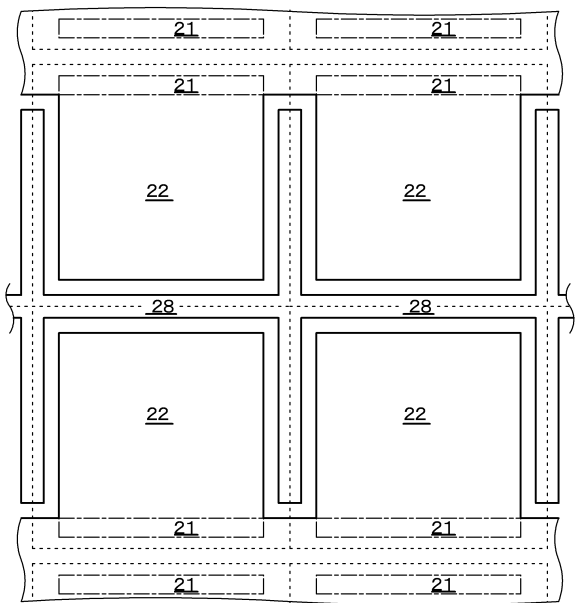
【図 4 3】

図 4 3



【図 4 4】

図 4 4



10

20

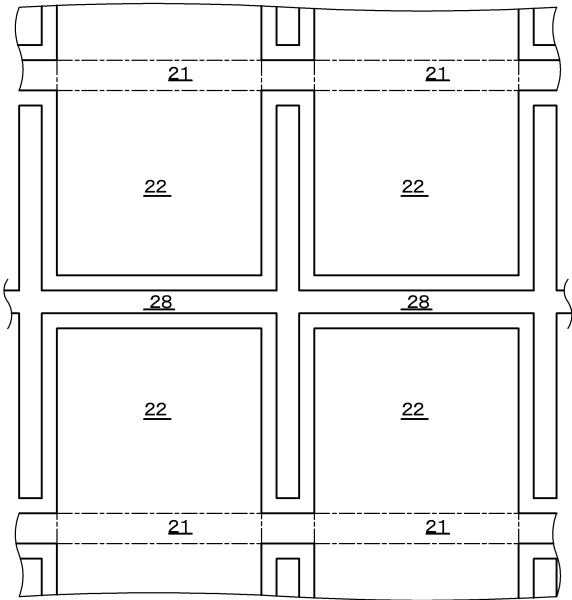
30

40

50

【図 4 5】

図 4 5



【図 4 6】

図 4 6 A

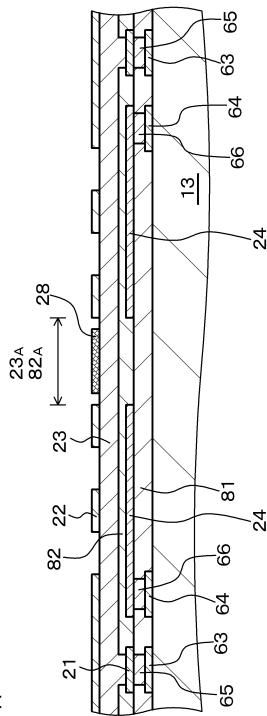
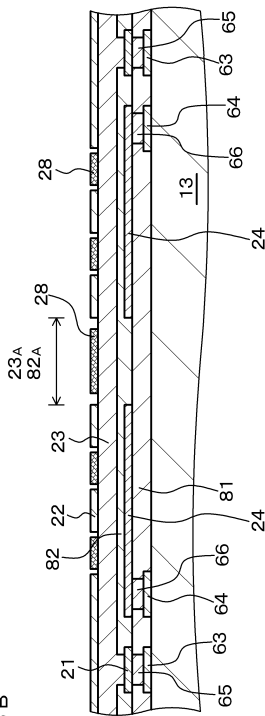


図 4 6 B



【図 4 7】

図 4 7 A

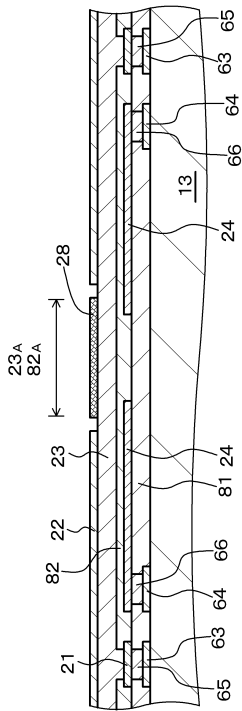
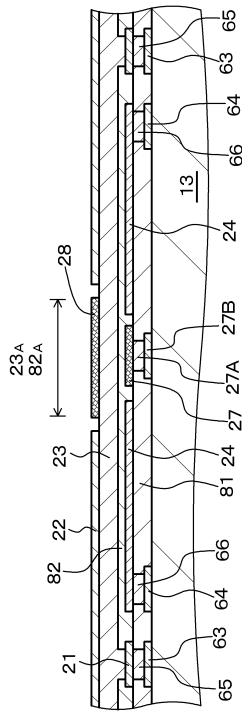


図 4 7 B



【図 4 8】

図 4 8 A

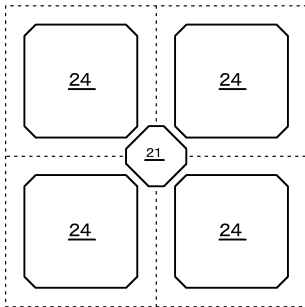
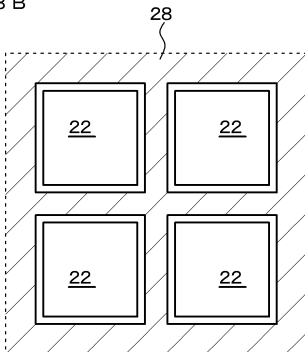


図 4 8 B



10

20

30

40

50

【図 4 9】

図 4 9 A

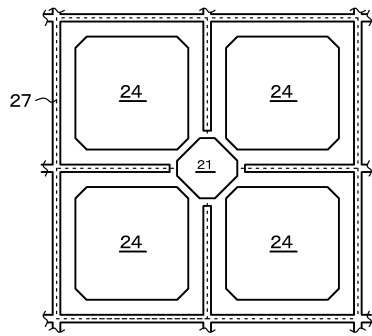
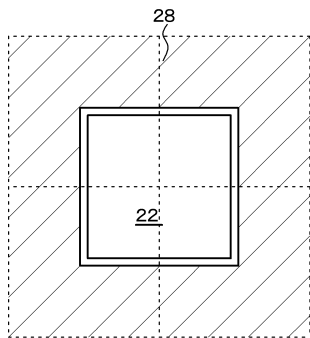
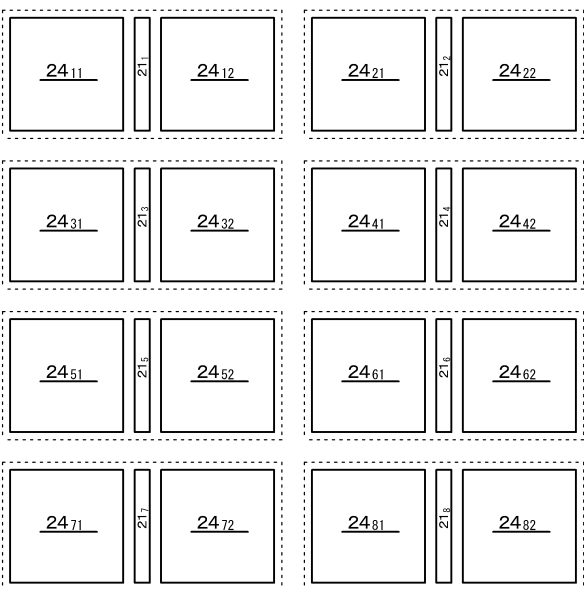


図 4 9 B



【図 5 0】

図 5 0

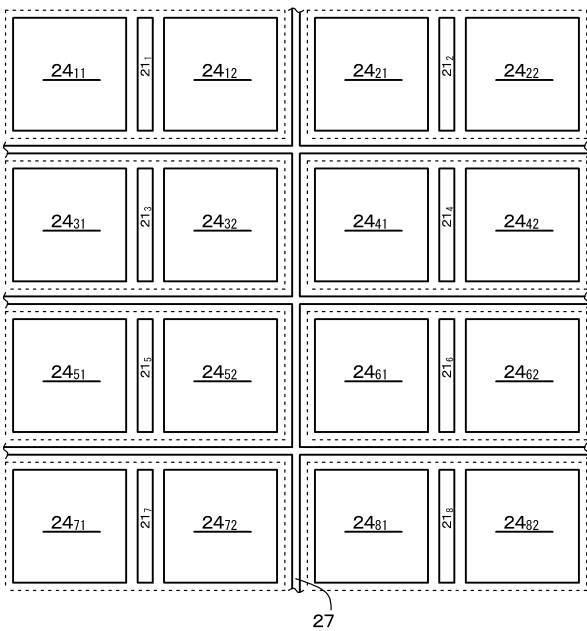


10

20

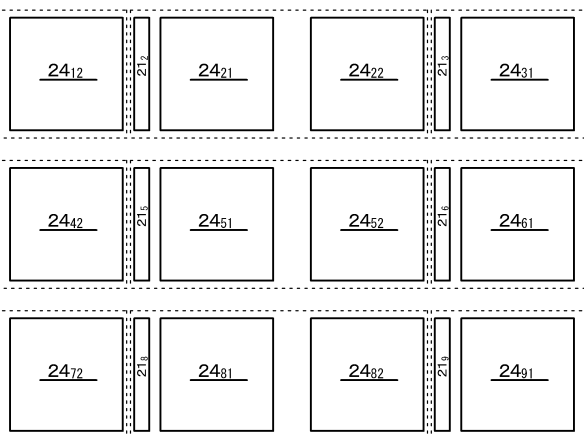
【図 5 1】

図 5 1



【図 5 2】

図 5 2



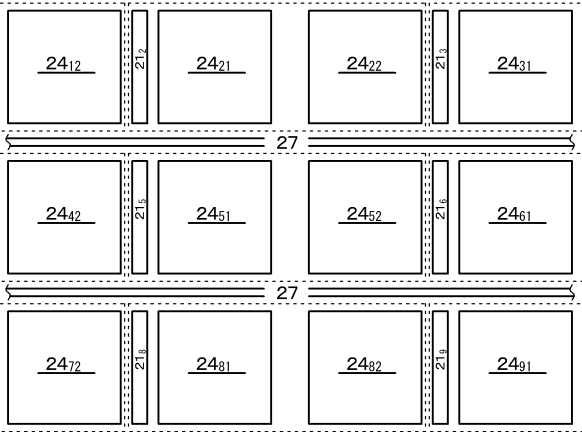
30

40

50

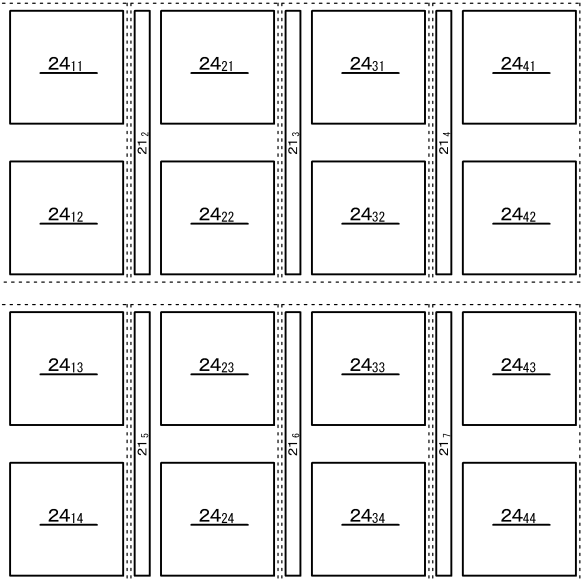
【図 5 3】

図 5 3



【図 5 4】

図 5 4

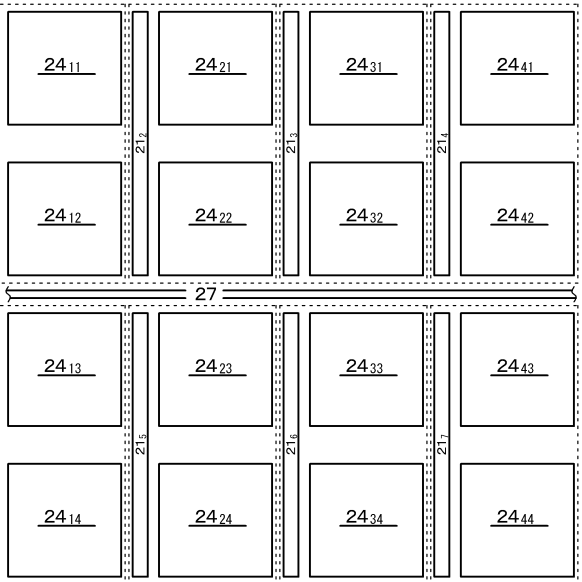


10

20

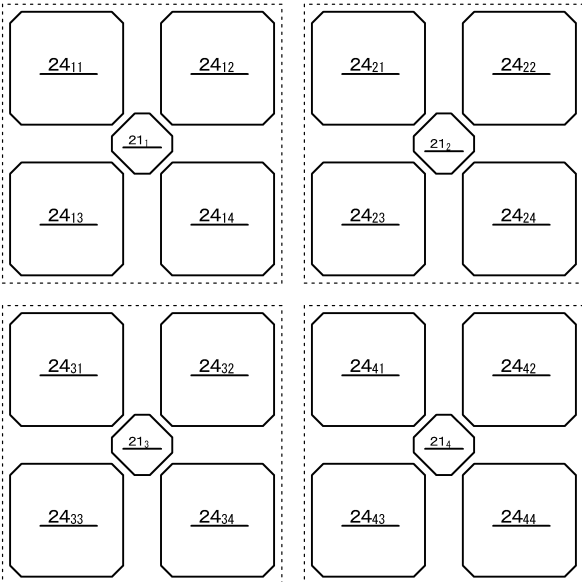
【図 5 5】

図 5 5



【図 5 6】

図 5 6



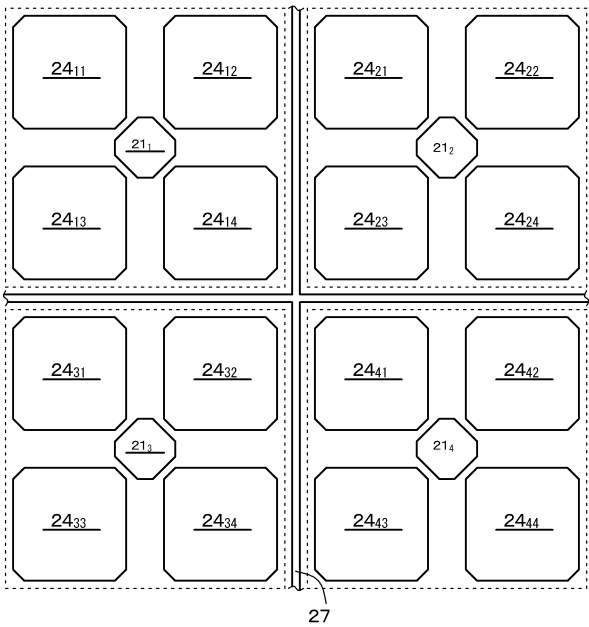
30

40

50

【図 5 7】

図 5 7



【図 5 8】

図 58A

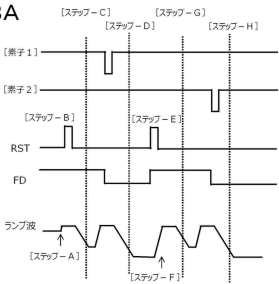


図 58B

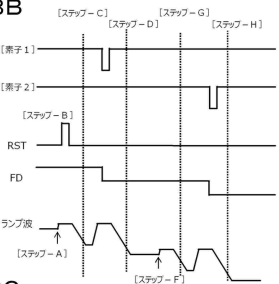
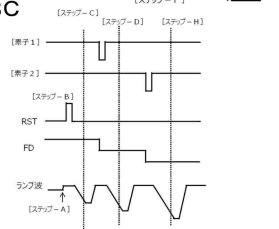


図 58C

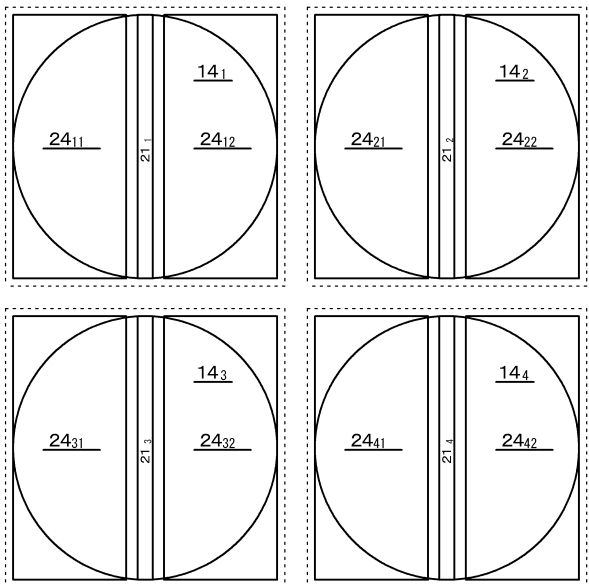


10

20

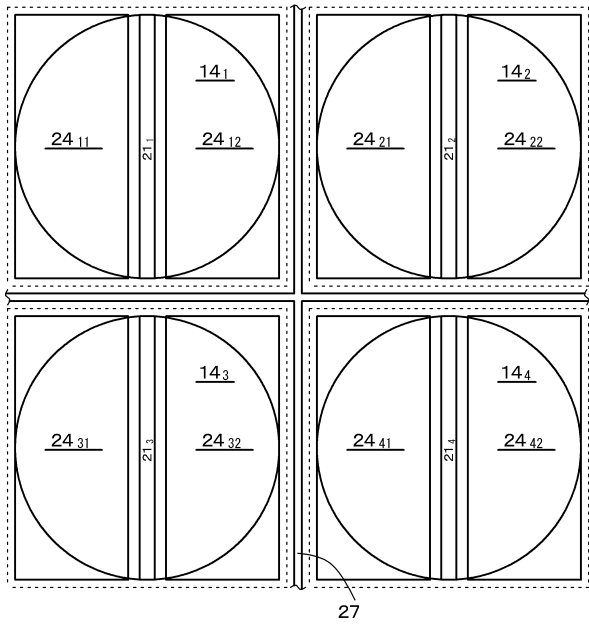
【図 5 9】

図 5 9



【図 6 0】

図 6 0



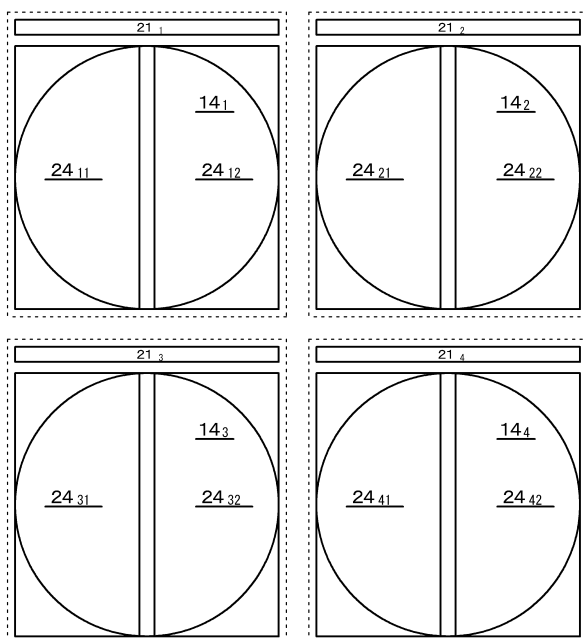
30

40

50

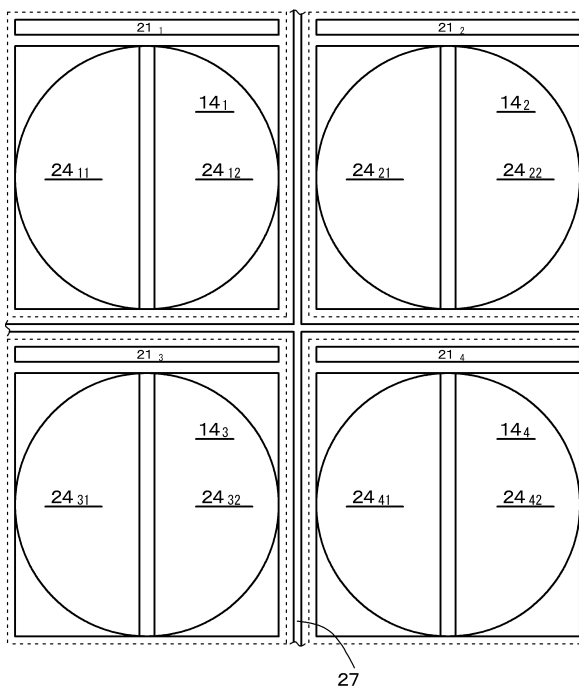
【図 6 1】

图 6-1



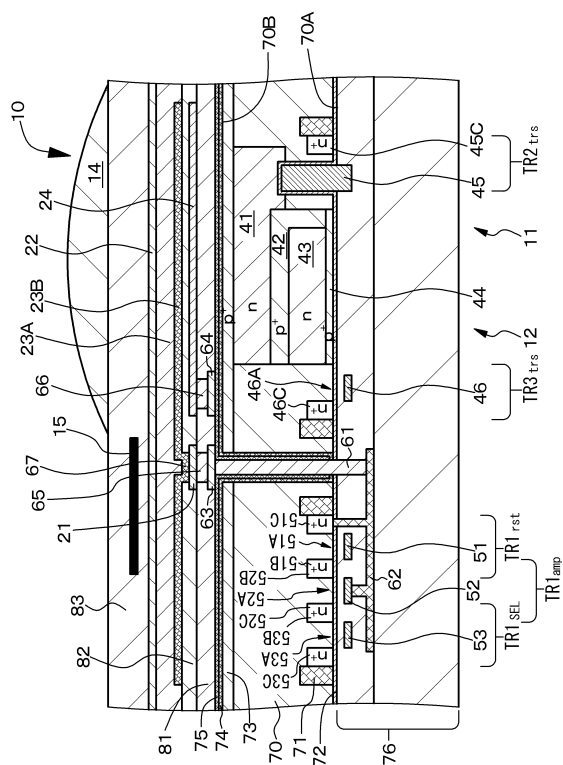
【圖 6 2】

图 6 2



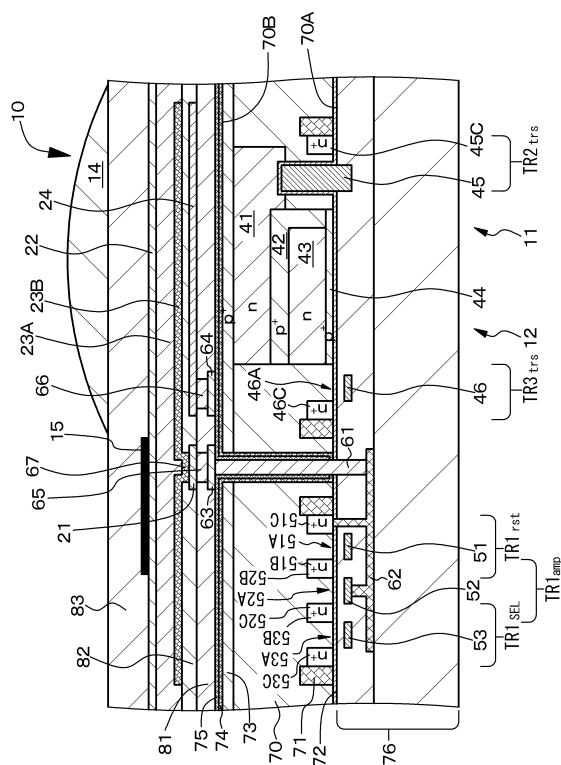
【圖 6 3】

图 6-3



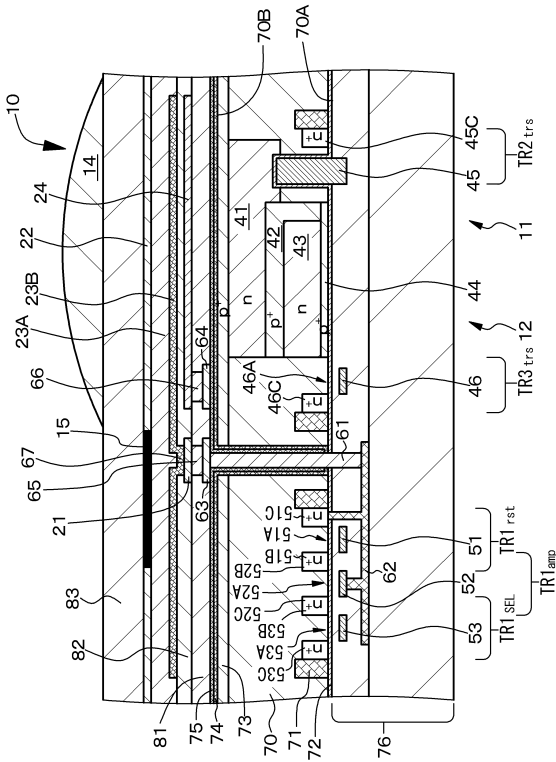
【図 6 4】

图 6-4



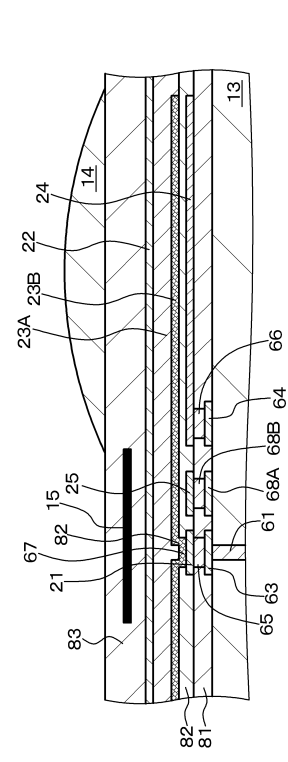
【図 6 5】

図 6 5



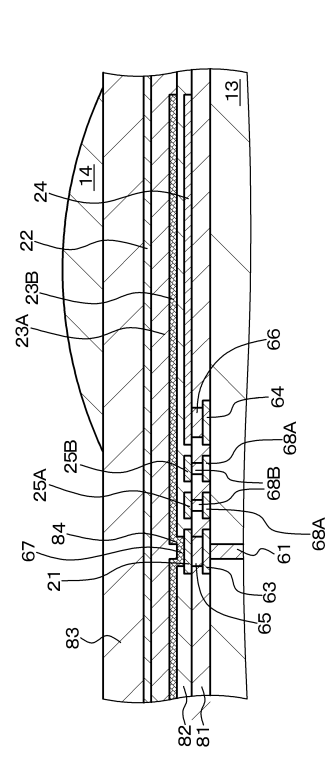
【図 6 6】

図 6 6



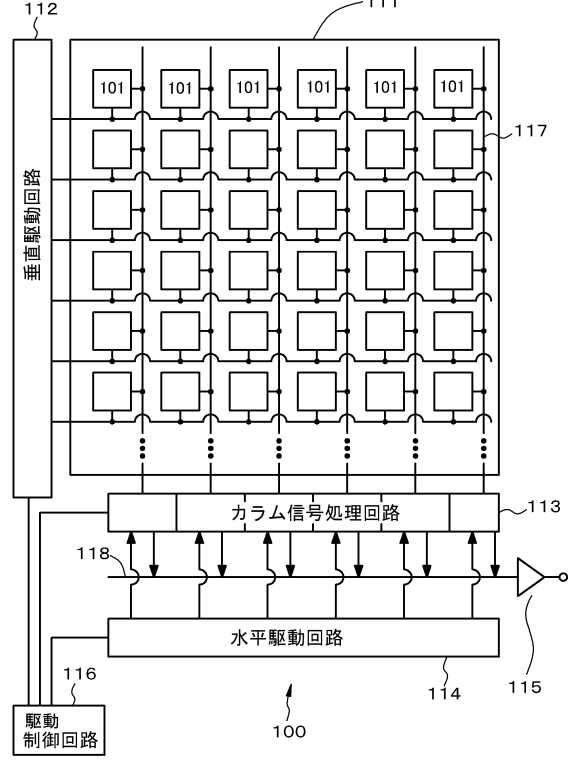
【図 6 7】

図 6 7



【図 6 8】

図 6 8



10

20

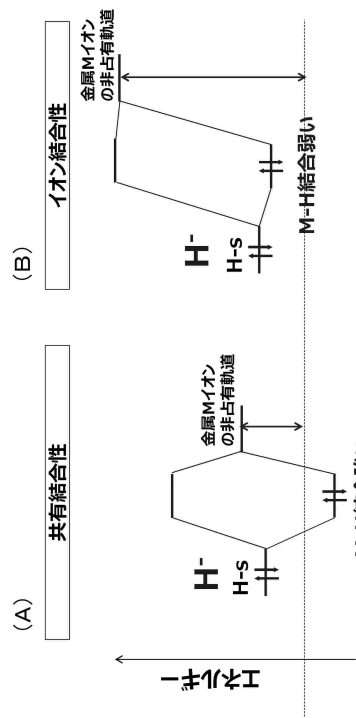
30

40

50

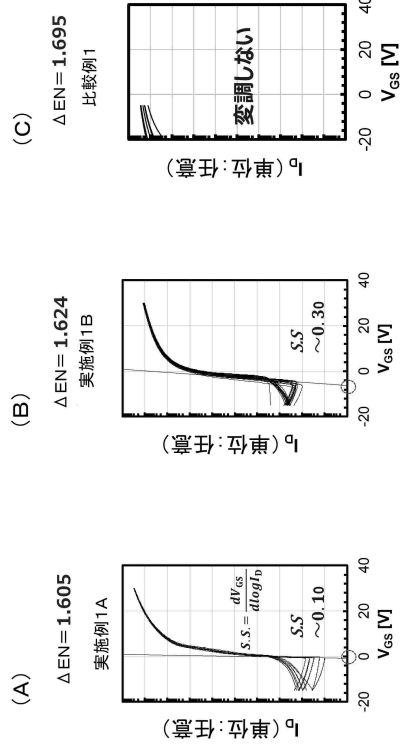
【図 7 3】

図 73



【図 7 4】

図 74



10

20

【図 7 5】

図 7 5 A

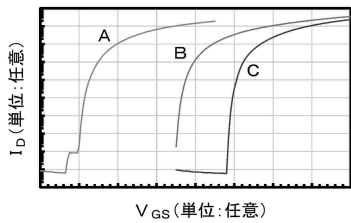
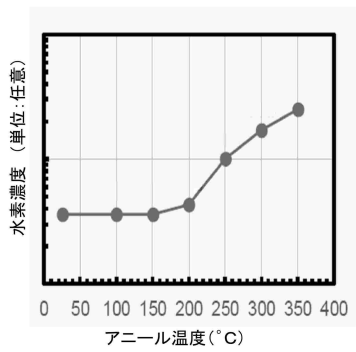
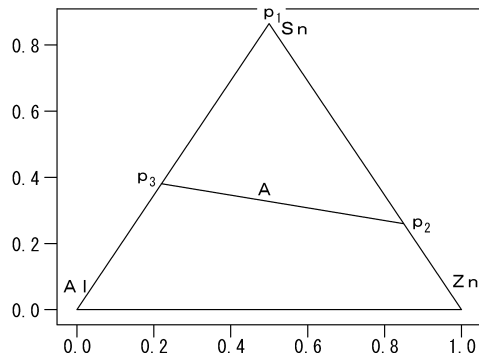


図 7 5 B



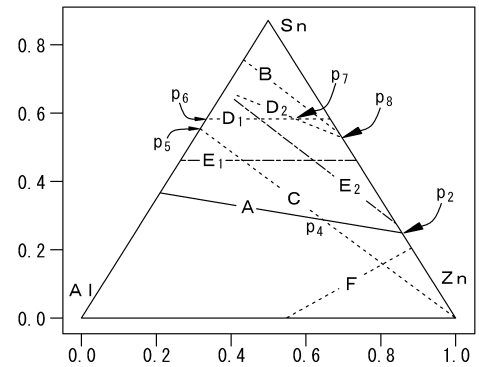
【図 7 6】

図 7 6 A



30

図 7 6 B

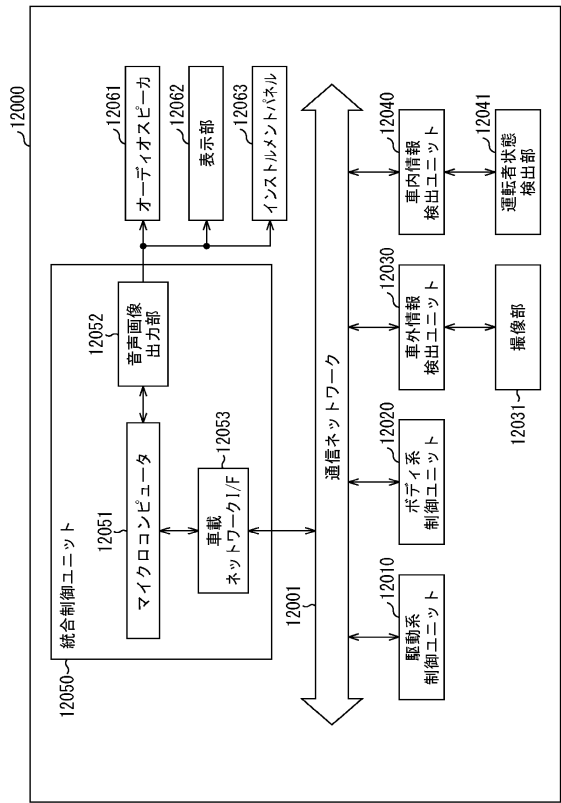


40

50

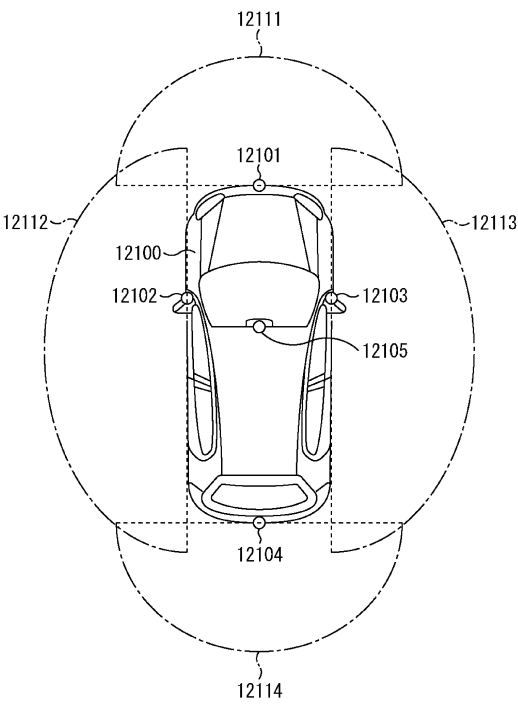
【図 7 7】

図 77



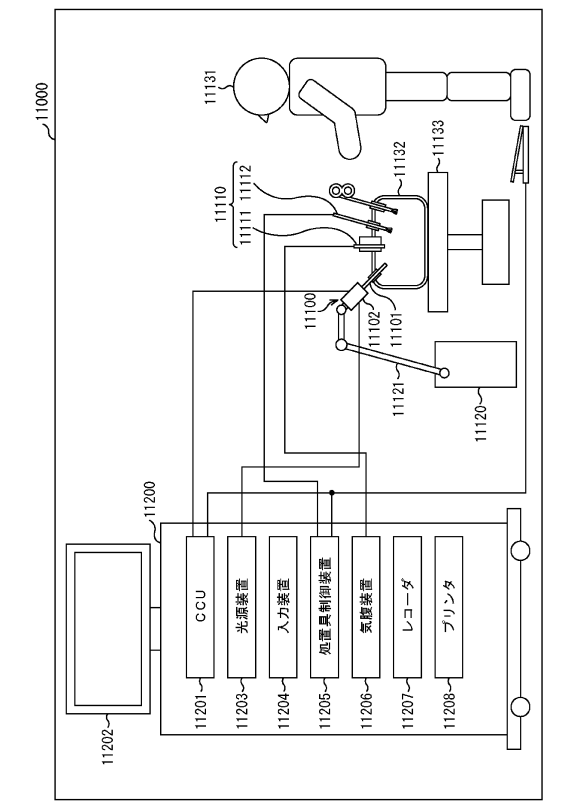
【図 7 8】

図 78



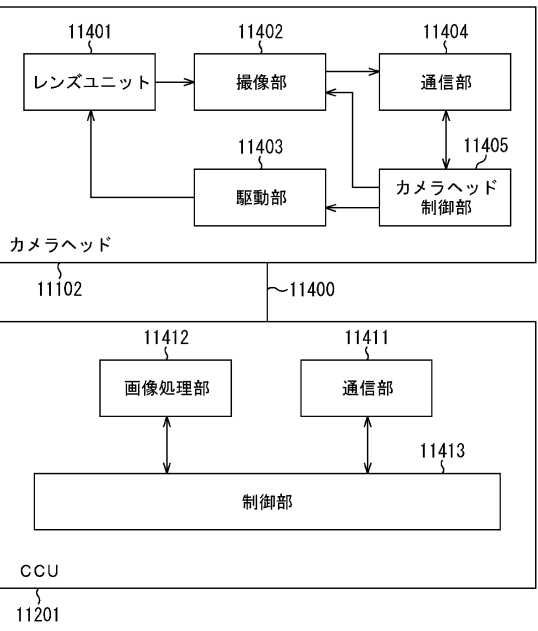
【図 7 9】

図 79



【図 8 0】

図 80



10

20

30

40

50

フロントページの続き

- (56)参考文献 国際公開第2018/194051 (WO, A1)
国際公開第2019/035252 (WO, A1)
国際公開第2019/035270 (WO, A1)
国際公開第2019/035254 (WO, A1)
特開2017-108101 (JP, A)
特開2016-063165 (JP, A)
米国特許出願公開第2016/0037098 (US, A1)
国際公開第2017/150540 (WO, A1)
- (58)調査した分野 (Int.Cl., DB名)
H01L 27/146
H10K 30/60
H04N 25/70
H01L 31/10