

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成30年6月14日(2018.6.14)

【公開番号】特開2017-126806(P2017-126806A)

【公開日】平成29年7月20日(2017.7.20)

【年通号数】公開・登録公報2017-027

【出願番号】特願2017-88851(P2017-88851)

【国際特許分類】

H 01 L 21/60 (2006.01)

【F I】

H 01 L 21/60 3 1 1 Q

【手続補正書】

【提出日】平成30年4月12日(2018.4.12)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

基板と、

前記基板上に配置されたモールド化合物と、

前記モールド化合物内に埋め込まれるとともに前記基板上の複数の領域に電気的に結合された半導体ダイと、

前記基板上で前記半導体ダイの周りに配置された複数のはんだボールと、

前記モールド化合物に形成され、それぞれ前記複数のはんだボールを露出させる複数のピアと

を備え、

前記モールド化合物の複数のアウターエッジは、前記モールド化合物における、前記複数のピアと前記半導体ダイとの間の複数の領域よりも厚さが小さく、

前記複数のアウターエッジは、前記モールド化合物の複数のコーナー部のみにある装置。

【請求項2】

前記装置は、パッケージ オン パッケージ構造の一部である請求項1に記載の装置。

【請求項3】

ダイ、下部はんだボール及びマルチレイヤー基板の上にモールド化合物を形成する段階であって、前記ダイは前記マルチレイヤー基板に結合され、前記下部はんだボールは前記マルチレイヤー基板に結合されている段階と、

前記マルチレイヤー基板の周囲で前記モールド化合物の厚さを低減させて、前記周囲での周囲温度が前記はんだボールに到達することを可能にする段階とを含み、

前記厚さは、前記周囲の複数のコーナー部のみで低減される方法。