



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I640813 B

(45)公告日：中華民國 107 (2018) 年 11 月 11 日

(21)申請案號：099142636

(22)申請日：中華民國 99 (2010) 年 12 月 07 日

(51)Int. Cl. : G02F1/133 (2006.01)

G09G3/36 (2006.01)

G09G3/20 (2006.01)

(30)優先權：2009/12/18 日本

2009-288511

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY

LABORATORY CO., LTD. (JP)

日本

(72)發明人：山崎舜平 YAMAZAKI, SHUNPEI (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200627335A

TW 200900666A

TW 200923331

US 2007/0229424A1

審查人員：陳穎慧

申請專利範圍項數：21 項 圖式數：19 共 99 頁

(54)名稱

包含光學感測器之顯示裝置及驅動方法

DISPLAY DEVICE INCLUDING OPTICAL SENSOR AND DRIVING METHOD THEREOF

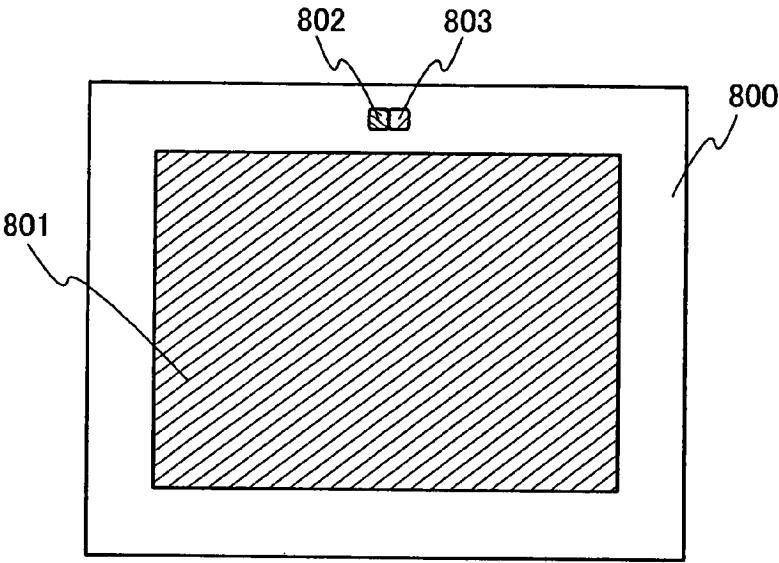
(57)摘要

本發明之目標為提供具低電力消耗及良好顯示品質之顯示裝置。第一基板具端子部、像素電極、包含氧化物半導體之開關電晶體、具有可見光的高光學靈敏度之第一光學感測器、及具有紅外光的光學靈敏度並具有較該第一光學感測器低之可見光的光學靈敏度之第二光學感測器。圍繞顯示裝置之照度或色溫係使用該第一及第二光學感測器予以檢測，並調整顯示影像之亮度或色調。提供第二基板以便面對該第一基板，並具相對電極。在顯示靜態影像期間，該開關電晶體關閉，使得該相對電極處於浮動狀態。

An object is to provide a display device with low power consumption and good display quality. A first substrate is provided with a terminal portion, a pixel electrode, a switching transistor including an oxide semiconductor, a first optical sensor having high optical sensitivity to visible light, and a second optical sensor having optical sensitivity to infrared light and having lower optical sensitivity to visible light than the first optical sensor. The illuminance or color temperature around a display device is detected using the first and second optical sensors, and the luminance or color tone of a display image is adjusted. A second substrate is provided so as to face the first substrate, and is provided with a counter electrode. In a period for displaying a still image, the switching transistor is turned off so that the counter electrode is brought into a floating state.

指定代表圖：

圖 1A



符號簡單說明：

800 . . . 顯示裝置

801 . . . 顯示部

802、803 . . . 光學感測器

六、發明說明：

【發明所屬之技術領域】

本發明之實施例關於包含薄膜半導體之光學感測器，及包含光學感測器之顯示裝置。

【先前技術】

近年來，以主動式矩陣顯示裝置為代表之液晶顯示裝置具有朝向20吋或更大對角尺寸之較大螢幕的趨勢，此外主動式矩陣顯示裝置之發展甚至瞄準100吋或更大對角螢幕尺寸。此外，有朝向更高螢幕解析度之趨勢，例如高解析度（HD）影像品質（1366×768）或全高解析度（FHD）影像品質（1920×1080），且所謂4K數位劇院顯示裝置之發展亦已加速，其具有3840×2048或4096×2180之解析度。

隨著螢幕尺寸或解析度提升，電晶體需具有更高的場效移動性。此外，隨著螢幕尺寸增加，不僅電力消耗增加，而且觀看者所見諸如不均勻顯示或色調之顯示品質變得更加鮮明。

此外，觀看者感應之顯示品質，諸如亮度或色彩主要取決於顯示裝置所在環境中之照度或色溫。例如，專利文獻1揭露顯示裝置，其依據入射顯示裝置之外部光強度（照度）而控制其發射強度。

若顯示裝置不僅用於室內，亦用於室外，便存在從低照度至高照度之大範圍改變。因此，用於低照度之光學感測器的輸出在高照度是飽和的，及用於高照度之光學感測

器在低照度檢測照度具有困難。專利文獻2揭露顯示裝置，其使用具有可見光範圍之光學靈敏度的光學感測器及具有紅外線範圍之光學靈敏度的光學感測器，而判斷其係位於室內或室外，反之，其並未揭露可提供從低照度至高照度範圍穩定輸出之光學感測器。

〔參考文獻〕

〔專利文獻1〕日本公開專利申請案No. 2000-112382

〔專利文獻2〕日本公開專利申請案No. 2003-29239

【發明內容】

螢幕尺寸或解析度增加造成佈線電阻或寄生電容增加，其導致顯示裝置之顯示品質下降或電力消耗增加。尤其在主動式矩陣顯示裝置中，隨著螢幕尺寸增加，每一像素中所包含之電晶體的諸如關閉狀態電流或閾值電壓之特性變化更顯著地影響電力消耗、顯示品質等。

隨著螢幕尺寸增加，不僅電力消耗增加，而且觀看者所見諸如不均勻顯示或色調之顯示品質變得更加鮮明。因此，需要抑制周圍環境造成之顯示品質下降，同時藉由依據顯示裝置所在環境中的照度或色溫而修正顯示影像為適當發射強度或色調，以抑制顯示裝置之電力消耗。

本發明之一實施例的目標為體現顯示裝置之電力消耗降低。

本發明之一實施例的另一目標為提供依據周圍環境之最佳顯示品質。

本發明之一實施例的另一目標為提供電晶體，其於約室溫至 180°C 之溫度範圍穩定操作，及提供包含該電晶體之顯示裝置。

本發明之一實施例為一種顯示裝置，其藉由使用具有可見光高光學靈敏度之非結晶薄膜光學感測器，及具有較非結晶薄膜光學感測器低之可見光光學靈敏度但具有紅外光光學靈敏度之多晶薄膜光學感測器，檢測圍繞顯示裝置之照度或色溫，並使用檢測結果調整顯示影像之亮度或色調。

本發明之另一實施例為一種顯示裝置，其藉由使用具有可見光高靈敏度之非結晶薄膜光學感測器，及具有較非結晶薄膜光學感測器低之可見光光學靈敏度但具有紅外光光學靈敏度之多晶薄膜光學感測器，檢測圍繞顯示裝置之照度或色溫，使用檢測結果調整顯示影像之亮度或色調，及於顯示靜態影像時將寫入間隔設定為1秒或更長。

本發明之另一實施例為一種顯示裝置，其包含具端子部之第一基板、像素電極、開關電晶體、具有可見光高光學靈敏度之非結晶薄膜光學感測器、及具有較非結晶薄膜光學感測器低之可見光光學靈敏度但具有紅外光光學靈敏度之多晶薄膜光學感測器，並包含具相對電極之第二基板。電位係從端子部經由開關電晶體而供應予相對電極。使用光學感測器檢測圍繞顯示裝置之照度或色溫。使用檢測結果調整顯示影像之亮度或色調。當顯示靜態影像時，開關電晶體關閉，使得相對電極之電位處於浮動狀態。

本發明之另一實施例為一種顯示裝置，其包含具第一光學感測器、第二光學感測器及具有複數像素之像素電路的第一基板。第一光學感測器包含包含非結晶半導體之第一光電轉換元件，及具有包含氧化物半導體之電晶體的第一放大器電路。第二光學感測器包含包含多晶半導體之第二光電轉換元件，及具有包含氧化物半導體之電晶體的第二放大器電路。像素電路包含像素電極及包含氧化物半導體之電晶體。

本發明之另一實施例為一種顯示裝置，其包含第一基板及彼此面對之第二基板。第一基板具端子部、第一光學感測器、第二光學感測器、及具有複數像素之像素電路。第一光學感測器包含包含非結晶半導體之第一光電轉換元件，及具有包含氧化物半導體之電晶體的第一放大器電路。第二光學感測器包含包含多晶半導體之第二光電轉換元件，及具有包含氧化物半導體之電晶體的第二放大器電路。像素電路包含像素電極及包含氧化物半導體之電晶體。第二基板具相對電極，且相對電極經由包含氧化物半導體之電晶體而電性連接端子部，其係提供於第一基板之上。

本發明之另一實施例為一種顯示裝置，其包含第一基板及彼此面對之第二基板。第一基板具端子部、包含氧化物半導體之開關電晶體、第一光學感測器、第二光學感測器具有複數像素之像素電路，及像素電路與基板邊緣之間的驅動電路。第一光學感測器包含包含非結晶半導體之第一光電轉換元件，及具有包含氧化物半導體之電晶體的第

一放大器電路。第二光學感測器包含包含多晶半導體之第二光電轉換元件，及具有包含氧化物半導體之電晶體的第二放大器電路。第二基板具相對電極，且相對電極經由開關電晶體而電性連接端子部。連接開關電晶體及端子部之佈線形成於驅動電路與基板邊緣之間。

具體地，氧化物半導體具有小於 $1 \times 10^{14}/\text{cm}^3$ 之載子密度，較佳地為小於 $1 \times 10^{12}/\text{cm}^3$ ，更佳地為小於 $1 \times 10^{11}/\text{cm}^3$ 。

有關非結晶半導體，可使用非結晶矽。有關多晶半導體，可使用多晶矽或微晶矽。

在顯示靜態影像期間，來自閘極線驅動電路或信號線驅動電路之信號供應可停止。

在顯示靜態影像期間，可關閉開關電晶體使得相對電極置於浮動狀態。

依據本發明之一實施例，可提供具低電力消耗及良好顯示品質之顯示裝置。

【實施方式】

以下將參照圖式說明本發明之實施例及範例。請注意，本發明可以許多不同模式實施，且熟悉本技藝之人士易於理解在未偏離本發明之精神及範圍下，本發明之模式及細節可以各種方式修改。因此，本發明不應解譯為侷限在實施例及範例中說明。在以下所說明之本發明的模式中，不同圖式中相同元件係共同標示相同代號。

請注意，實施例之圖式中所描繪之每一元件的尺寸、層之厚度或區域等有時為求清晰可予以誇張。因此，本發明之實施例不侷限於該等比例尺。

請注意，本說明書中使用諸如「第一」、「第二」、「第三」至「第N」（N為自然數）之序數係為避免元件之間混淆，且各用詞並非在數字上限制元件。

請注意，電壓在許多方面係指特定電位予參考電位（例如接地電位）之間的電位差。因此，電壓、電位及電位差可分別指電位、電壓及電壓差。

電晶體為一種半導體元件，可達成電流或電壓之放大、用於控制導電或不導電之開關作業等。本說明書中電晶體包含絕緣閘極場效電晶體（IGFET）及薄膜電晶體（TFT）。

請注意，在本說明書之電路圖中，包含氧化物半導體層之電晶體標示為符號「OS」，使得其可識別為包含氧化物半導體層之電晶體。

（實施例1）

在本實施例中，將說明合併光學感測器之顯示裝置之一實施例。圖1A及1B各描繪合併光學感測器之顯示裝置800。在圖1A中，光學感測器802及光學感測器803係提供於顯示部801外側上部。在圖1B中，複數光學感測器802及複數光學感測器803經提供而圍繞顯示部801。

在光學感測器802中，光電轉換元件包含非結晶半導

體，及在光學感測器 803 中，光電轉換元件包含多晶半導體。圍繞顯示裝置之照度係藉由光學感測器 802 或光學感測器 803 檢測，並調整顯示裝置之亮度。例如，當圍繞顯示裝置之照度為高時，顯示部 801 之亮度增加，及當圍繞顯示部之照度為低時，顯示部 801 之亮度減少，藉此可降低使用者所感應之亮度改變，並可抑制電力消耗增加。

當如圖 1B 中所描繪提供複數光學感測器 802 及複數光學感測器 803 時，可更準確檢測圍繞顯示裝置之照度。例如，甚至若一些光學感測器被覆蓋，可藉由其他光學感測器檢測圍繞顯示裝置之照度。

圖 2A 描繪光學感測器之光學靈敏度特性，其中非結晶矽薄膜用做光電轉換元件之非結晶半導體（以下稱為非結晶薄膜光學感測器），及描繪光學感測器其中多晶矽薄膜用做光電轉換元件之多晶半導體（以下稱為多晶薄膜光學感測器）。在圖 2A 中，特性 811 顯示非結晶薄膜光學感測器之光學靈敏度特性，及特性 812 顯示多晶薄膜光學感測器之光學靈敏度特性。

非結晶薄膜光學感測器及多晶薄膜光學感測器具有 $0.4\ \mu\text{m}$ 至 $0.8\ \mu\text{m}$ 波長之可見光光學靈敏度。此外，非結晶薄膜光學感測器具有可見光高光學靈敏度，及具有約 $0.6\ \mu\text{m}$ 波長之最大靈敏度。多晶薄膜光學感測器具有較非結晶薄膜光學感測器低之可見光光學靈敏度，但具有約 $0.7\ \mu\text{m}$ 波長之最大靈敏度，亦可檢測紅外光。

圖 2B 描繪光學感測器之輸出相對於入射照度之關係。

特性 821 顯示入射照度與非結晶薄膜光學感測器之輸出之間關係，及特性 822 顯示入射照度與多晶薄膜光學感測器之輸出之間關係。非結晶薄膜光學感測器具有可見光高光學靈敏度，因此甚至在極暗環境中可準確量測照度，反之，在諸如室外區域之高照度環境中，其輸出飽和且無法準確量測照度。另一方面，多晶薄膜光學感測器具有較非結晶薄膜光學感測器低之可見光光學靈敏度；因此，甚至在高入射照度，其輸出不易飽和及可準確量測照度。

使用具有不同可見光光學靈敏度之光學感測器，可更準確檢測圍繞顯示裝置之亮度，且顯示裝置之亮度可最佳化。

圖 3 為應用本實施例之顯示裝置的方塊圖。中央控制部 831 包含輸入／輸出埠、記憶體等。外部輸入 833 為來自外側之視訊信號的入口，各種視訊信號經由外部輸入 833 而輸入中央控制部 831。使用者可以作業部 834 個別設定亮度、色調等。光學感測器 841 及光學感測器 842 具有不同可見光光學靈敏度；例如，非結晶薄膜光學感測器用做光學感測器 841，及多晶薄膜光學感測器用做光學感測器 842。

中央控制部 831 鑒於藉由光學感測器 841 及光學感測器 842 所檢測之圍繞顯示裝置之照度，使用以作業部 834 設定之亮度、色調等而轉換經由外部輸入 833 輸入之視訊信號，並於顯示部 832 中顯示影像。

中央控制部 831 通常使用具高信號強度之光學感測器 841（非結晶薄膜光學感測器）的輸出，比較光學感測器

841與光學感測器842之信號輸出，並修正將顯示於顯示部832中之影像亮度。請注意，甚至當信號強度高時，若信號輸出飽和，便使用光學感測器842（多晶薄膜光學感測器）之信號輸出，修正將顯示於顯示部832中之影像亮度。因而依據情況而藉由使用光學感測器841及光學感測器842，甚至當圍繞顯示裝置之照度大量改變時，可適當修正亮度。

此外，如圖2A中所描繪，非結晶薄膜光學感測器之光學感測器841未檢測紅外光，反之，多晶薄膜光學感測器之光學感測器842檢測紅外光。藉由使用此特性差異，預先使用儲存於中央控制部831中之計算法，檢測兩光學感測器之輸出之間的差異；因此，可檢測圍繞顯示裝置之紅外光照度。

例如，紅外光照度通常室外高於室內。因此，若紅外光照度高，不僅基於可見光照度之亮度修正，亦同時執行鑒於室外使用之色調修正，藉此可改進顯示品質。

有關非結晶薄膜光學感測器，可使用例如具非結晶矽膜之PIN光二極體。首先，形成具有p型傳導性之半導體層，做為第一半導體層。其次，形成高電阻半導體層（i型半導體層），做為第二半導體層。接著，形成具有n型傳導性之半導體層，做為第三半導體層。

第一半導體層為p型半導體層，可使用包含提供p型傳導性之雜質元素的非結晶矽膜予以形成。第一半導體層係使用包含屬於13族（諸如硼（B））之雜質元素的半導體

來源氣體藉由電漿CVD法予以形成。有關半導體來源氣體，可使用矽烷（ SiH_4 ）。另一方面，可使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等。另一方面，可形成不包含雜質元素之非結晶矽膜，接著可藉由擴散法或離子注入法而將雜質元素導入非結晶矽膜。在藉由離子注入法等將雜質元素導入之後，可實施加熱等以便擴散雜質元素。在此狀況下，有關形成非結晶矽膜之方法，可使用LPCVD法、蒸氣沉積法、濺鍍法等。較佳地形成第一半導體層以便具有10 nm至50 nm之厚度。

第二半導體層為i型半導體層（本質半導體層），係以非結晶矽膜形成。有關第二半導體層，使用半導體來源氣體藉由電漿CVD法而形成非結晶矽膜。有關半導體來源氣體，可使用矽烷（ SiH_4 ）。另一方面，可使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等。第二半導體層可替代地藉由LPCVD法、蒸氣沉積法、濺鍍法等予以形成。較佳地形成第二半導體層以便具有200 nm至1000 nm之厚度。

第三半導體層為n型半導體層，係以包含提供n型導電性之雜質元素的非結晶矽膜予以形成。第三半導體層係使用包含屬於15族（諸如磷（P））之雜質元素的半導體來源氣體藉由電漿CVD法予以形成。有關半導體來源氣體，可使用矽烷（ SiH_4 ）。另一方面，可使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等。另一方面，可形成不包含雜質元素之非結晶矽膜，接著可藉由擴散法或離子注入法而將雜質元素導入非結晶矽膜。在藉由離子注入法等將雜質元

素導入之後，可實施加熱等以便擴散雜質元素。在此狀況下，有關形成非結晶矽膜之方法，可使用 LPCVD 法、蒸氣沉積法、濺鍍法等。較佳地形成第三半導體層以便具有 20 nm 至 200 nm 之厚度。

使用多晶半導體或微晶半導體取代非結晶半導體用於第一半導體層、第二半導體層及第三半導體層，可形成多晶薄膜光學感測器。另一方面，僅第二半導體層可以多晶半導體或微晶半導體予以形成。

微晶半導體屬於亞穩狀態，其依據吉布斯自由能為非結晶狀態與單晶狀態之間的中間狀態。即，微晶半導體為具有第三狀態之半導體，其在自由能方面是穩定的，並具有近程序及晶格畸變。在微晶半導體中，柱狀或針狀晶體生長係沿相對於基板表面之法線方向。微晶矽之拉曼頻譜為微晶半導體之典型範例，偏移至代表單晶矽之 520 cm^{-1} 的較小波數區。即，微晶矽之拉曼頻譜的峰值存在於代表單晶矽之 520 cm^{-1} 與代表非結晶矽之 480 cm^{-1} 之間。微晶半導體包含氫或鹵素之至少 1 原子 % 以終結懸鍵。再者，可包含諸如氫、氫、氮或氟之稀有氣體元素，以進一步促進晶格畸變，使得可獲得具提升穩定性之有利的微晶半導體膜。

微晶半導體膜可藉由以數十至數百兆赫頻率的高頻電漿 CVD 法，或以 1 GHz 或更高頻率的微波電漿 CVD 法予以形成。典型地，微晶半導體膜可藉由使用以氫稀釋矽氫化物獲得之氣體予以形成，諸如 SiH_4 、 Si_2H_6 、 SiH_2Cl_2 、

SiHCl_3 、 SiCl_4 或 SiF_4 。另一方面，微晶半導體膜可藉由使用包含矽氫化物及氫並以選自氮、氬、氦及氖之一或多項稀有氣體元素稀釋之氣體予以形成。在此狀況下，氫之流率設定為矽氫化物之5倍至200倍，較佳地為50倍至150倍，更佳地為100倍。此外，包含矽之氣體可與諸如 CH_4 或 C_2H_6 之碳化合物氣體、諸如 GeH_4 或 GeF_4 之鍺氣體、 F_2 等混合。

此外，藉由光電效果產生之電洞的移動性低於電子的移動性。因此，若為藉由堆疊半導體層而形成之PIN光二極體，p型半導體層側可用做光接收平面。

以此方式，使用具有不同可見光光學靈敏度之非結晶薄膜光學感測器及多晶薄膜光學感測器，可準確檢測周圍照度，及顯示裝置之亮度最佳化，藉此可降低使用者感應之亮度改變，及可抑制電力消耗增加。此外，基於非結晶薄膜光學感測器與多晶薄膜光學感測器之輸出之間差異，檢測紅外光照度，及修正顯示部之色調，藉此可改進顯示品質。

（實施例2）

在本實施例中，將說明不同於實施例1之合併光學感測器之顯示裝置的實施例。

在本實施例中，有關顯示裝置之範例，將參照圖4說明液晶顯示裝置。顯示裝置220包含像素電路221、顯示元件控制電路222及光學感測器控制電路223。像素電路221

具有以矩陣配置之複數像素224。每一像素224包含顯示元件225及光學感測器226或光學感測器236。

光學感測器226為實施例1中所說明之非結晶薄膜光學感測器，及光學感測器236為多晶薄膜光學感測器。圖4描繪範例其中各包含光學感測器226之像素行及各包含光學感測器236之像素行一對一交替配置；然而，本實施例不特別侷限於此。例如，光學感測器226或光學感測器236不必要提供於每一像素中，而可提供於每一其他像素或每一少數像素中。

顯示元件225包含電晶體、儲存電容器、包含液晶層之液晶元件等。電晶體具有控制電荷注入至儲存電容器或自其放電之功能。儲存電容器具有保持相應於施加於液晶層之電壓的電荷之功能。利用極化方向藉由施加於液晶層之電壓而改變之現象，產生透射液晶層之光的對比（灰階）；以此方式，體現影像顯示。液晶顯示裝置包含透射式液晶顯示裝置，其包含液晶層之背側光源（背光）並以從光源透射液晶層之光顯示影像；及反射式液晶顯示裝置，其藉由從提供於液晶層前側光源（面光）之外部光或光的反射顯示影像。

請注意，顯示彩色影像之方法包含使用濾色器之方法，即濾色器法。此法使其可於通過液晶層之光通過濾色器時，產生特定顏色（例如，紅（R）、綠（G）或藍（B））之灰階。此處，當使用濾色器法時，具有發射紅（R）光功能之像素224、具有發射綠（G）光功能之像素224及

具有發射藍（B）光功能之像素224分別稱為R像素、G像素及B像素。請注意，在執行僅單色顯示之狀況下不需要濾色器。

顯示彩色影像之方法亦包含一種方法，其中特定顏色（例如，紅（R）、綠（G）或藍（B））之光源用做背光並依序點亮，即場順序法。在場順序法中，可藉由製造透射液晶層之光的對比同時開啓其光源，而產生每一顏色之灰階。

請注意，儘管上述說明顯示元件225包含液晶元件，顯示元件225可包含其他元件，諸如發光元件。發光元件為一種元件，其亮度係藉由電流或電壓控制。具體地，提供發光二極體、EL元件（有機EL元件（有機發光二極體（OLED）或無機EL元件）等。

本實施例中所說明之每一光學感測器226及236包含具有藉由接收光而產生電氣信號之功能的元件（光電轉換元件），諸如光二極體及電晶體。

顯示元件控制電路222控制顯示元件225，及包含顯示元件驅動電路227，其經由諸如視訊資料信號線之信號線（亦稱為「源極信號線」）將信號輸入顯示元件225，及顯示元件驅動電路228，其經由掃描線（亦稱為「閘極信號線」）將信號輸入顯示元件225。例如，顯示元件驅動電路228具有選擇置於特定列中像素中所包含之顯示元件225的功能。顯示元件驅動電路227具有施加特定電位於置於所選擇列中像素中所包含之顯示元件225的功能。請注

意，在藉由顯示元件驅動電路 228 而施加高電位之顯示元件中，電晶體被開啓，使得顯示元件被供應藉由顯示元件驅動電路 227 而施加之電位。

光學感測器控制電路 223 控制光學感測器 226，並包含用於光學感測器輸出信號線、光學感測器參考信號線等之光學感測器讀取電路 229，及光學感測器驅動電路 230。光學感測器驅動電路 230 具有於特定列中像素中所包含之光學感測器 226 上，執行下列說明之重置作業及選擇作業之功能。光學感測器讀取電路 229 具有取出所選擇列中像素中所包含之光學感測器 226 的輸出信號之功能。請注意，光學感測器讀取電路 229 可具有一種組態，其中光學感測器之輸出，其為類比信號，藉由使用 OP 放大器而取出做為至顯示裝置外側之類比信號，或一種組態，其中該輸出藉由 A/D 轉換器電路而轉換為數位信號，接著取出至顯示裝置外側。

包含光學感測器之顯示裝置 220 具具有包含氧化物半導體之電晶體的電路。

為避免提供於包含光學感測器之顯示裝置 220 中包含氧化物半導體層之電晶體的電氣特性變化，藉由刻意移除造成氧化物半導體層變化之諸如氫、濕氣、羥基或氫化物（亦稱為氫化合物）之雜質，此外藉由供應氧化物半導體之主要成分並於移除雜質之步驟中同步減少之氧，氧化物半導體層被純化為電氣 i 型（本質）。

因此，較佳的是氧化物半導體包含盡可能少之氫及載

子。在本說明書中所揭露之電晶體中，通道形成區經形成而具氧化物半導體，其包含 $5 \times 10^{19}/\text{cm}^3$ 或更低之氬，較佳地為 $5 \times 10^{18}/\text{cm}^3$ 或更低，更佳地為 $5 \times 10^{17}/\text{cm}^3$ 或更低，或小於 $1 \times 10^{16}/\text{cm}^3$ ，並具有小於 $1 \times 10^{14}/\text{cm}^3$ 之載子密度，較佳地為低於 $1 \times 10^{12}/\text{cm}^3$ ，更佳地為小於 $1 \times 10^{11}/\text{cm}^3$ ，且氧化物半導體之氬移除至盡可能接近零。

因為包含氧化物半導體之電晶體具有氧化物半導體中極少載子（接近零），可減少電晶體之關閉狀態電流。較佳的是電晶體之關閉狀態電流盡可能小。關閉狀態電流為若施加 -1 V 至 -10 V 之特定閘極電壓而於電晶體之源極與汲極之間流動的電流。本說明書中揭露包含氧化物半導體之電晶體的每微米通道寬度（W）之電流值為 10 aA/ μm 或更低，較佳地為 1 aA/ μm 或更低，更佳地為 1 zA/ μm 或更低。此外，因為無 PN 接面及無熱載子惡化，電晶體之電氣特性未受不利影響。

參照圖 5 說明像素 224 之電路圖範例。像素 224 包含包含電晶體 201 之顯示元件 225、儲存電容器 202、液晶元件 203、及包含光二極體 204、電晶體 205 及電晶體 206 之光學感測器 226 或光學感測器 236。

電晶體 201 之閘極電性連接閘極信號線 207。電晶體 201 之源極與汲極之一電性連接視訊資料信號線 210。電晶體 201 之源極與汲極之另一電性連接儲存電容器 202 之一電極及液晶元件 203 之一電極。儲存電容器 202 之另一電極及液晶元件 203 之另一電極各保持於某電位。液晶元件 203 包

含一對電極及該對電極之間的液晶層。

當「H」施加於閘極信號線207時，電晶體201供應視訊資料信號線210之電位予儲存電容器202及液晶元件203。儲存電容器202保持所供應之電位。液晶元件203依據所供應之電位改變透光率。

因為包含氧化物半導體之電晶體201、205、及206之關閉狀態電流極小，儲存電容器可極小或不必要提供。

光二極體204經形成而具非結晶半導體、多晶半導體或微晶半導體。光二極體204之一電極電性連接光二極體重置信號線208，及光二極體204之另一電極經由閘極信號線213而電性連接電晶體205之閘極。電晶體205之源極與汲極之一電性連接光學感測器參考信號線212，及電晶體205之源極與汲極之另一電性連接電晶體206之源極與汲極之一。電晶體206之閘極電性連接閘極信號線209，及電晶體206之源極與汲極之另一電性連接光學感測器輸出信號線211。

請注意，電晶體205及電晶體206之配置不侷限於圖5中結構。例如，可使用一種結構，其中電晶體206之源極與汲極之一電性連接光學感測器參考信號線212，電晶體206之源極與汲極之另一電性連接電晶體205之源極與汲極之一，電晶體205之閘極電性連接閘極信號線209，及電晶體205之源極與汲極之另一電性連接光學感測器輸出信號線211。

其次，參照圖6說明光學感測器讀取電路229之結構範

例。在圖 6 中，相應於像素之一行及包含於光學感測器讀取電路 229 中之光學感測器驅動電路 230 包含電晶體 231 及儲存電容器 232。此外，代號 211 標示相應於像素之行之光學感測器輸出信號線，及代號 233 標示預充電信號線。

圖 5 中電晶體 205 及電晶體 206 及圖 6 中電晶體 231 為各包含氧化物半導體層之電晶體。

在相應於像素之一行並包含於圖 4 中所描繪之光學感測器讀取電路 229 中的光學感測器驅動電路 230 中，光學感測器輸出信號線 211 之電位於像素中所包含之光學感測器的作業之前被設定為參考電位。設定用於光學感測器輸出信號線 211 之參考電位可為高電位或低電位。在圖 6 中，藉由設定預充電信號線 233 之電位為「H」，光學感測器輸出信號線 211 之電位可設定為高電位，其為參考電位。請注意，若光學感測器輸出信號線 211 之寄生電容大，便不需提供儲存電容器 232。

其次，參照圖 7 之時序圖說明顯示裝置中光學感測器之讀取作業範例。在圖 7 中，信號 251、信號 252、信號 253 及信號 254 分別相應於光二極體重置信號線 208 之電位、連接電晶體 206 之閘極的閘極信號線 209 之電位、連接電晶體 205 之閘極的閘極信號線 213 之電位、及圖 5 中光學感測器輸出信號線 211 之電位。此外，信號 255 相應於圖 6 中預充電信號線 233 之電位。

在時間「A」，當光二極體重置信號線 208 之電位（信號 251）設定為「H」（重置作業），光二極體 204 被開啓

且連接電晶體 205 之閘極的閘極信號線 213 之電位（信號 253）成為「H」。此外，當預充電信號線 233 之電位（信號 255）設定為「H」，光學感測器輸出信號線 211 之電位（信號 254）預充電至「H」。

在時間「B」，當光二極體重置信號線 208 之電位（信號 251）設定為「L」（累積作業），連接電晶體 205 之閘極的閘極信號線 213 之電位（信號 253）因光二極體 204 之光電流而開始減少。當以光輻照光二極體 204 時，光二極體 204 之光電流增加；因此，連接電晶體 205 之閘極的閘極信號線 213 之電位（信號 253）依據輻照光量而改變。即，電晶體 205 之源極與汲極之間的電流改變。

在時間「C」，當閘極信號線 209 之電位（信號 252）設定為「H」（選擇作業），電晶體 206 被開啓，且光學感測器參考信號線 212 與光學感測器輸出信號線 211 經由電晶體 205 及電晶體 206 而彼此電性連接。接著，光學感測器輸出信號線 211 之電位（信號 254）降低。請注意，在時間「C」之前，預充電信號線 233 之電位（信號 255）設定為「L」，並完成光學感測器輸出信號線 211 之預充電。此處，用於光學感測器輸出信號線 211 之電位（信號 254）達到特定電位所花費之時間（電位改變速率）取決於電晶體 205 之源極與汲極之間電流。即，時間依據輻照光二極體 204 之光量而改變。

在時間「D」，當閘極信號線 209 之電位（信號 252）設定為「L」，電晶體 206 被關閉，且光學感測器輸出信號

線 211 之電位（信號 254）在時間「D」之後具有固定值。此處，做為固定值之電位依據輻照光二極體 204 之光量而改變。因此，藉由獲得光學感測器輸出信號線 211 之電位，可發現輻照光二極體 204 之光量。

如上述，藉由重複重置作業、累積作業及選擇作業而體現個別光學感測器之作業。為體現顯示裝置中高速成像，需以高速執行所有像素之重置作業、累積作業及選擇作業。若圖 5 中電晶體 206 之關閉狀態洩漏電流大，洩漏電流便從光學感測器輸出信號線 211 經由電晶體 205 而流至光學感測器參考信號線 212。接著，便可能造成光學感測器作業故障；例如，電晶體 205 之閘極電壓未於重置作業期間達到所需電壓，或光學感測器輸出信號線 211 之電位及光學感測器參考信號線 212 之電位成為不穩定。

然而，在本說明書中所揭露之本發明中，包含氧化物半導體之電晶體形成做為電晶體 206，因而其關閉狀態電流極小；因此，可降低上述故障。

在本實施例中，光學感測器並非提供於顯示部外側而係顯示部內側，此使能更準確之亮度或色調修正。此外，當光學感測器係提供於顯示部內側時，光學感測器被覆蓋的可能性極低。

此外，當濾色器係提供於像素中所包含之光學感測器之上時，可經由光分離為 RGB 之顏色成分而檢測圍繞顯示裝置之照度。藉由經由光分離為 RGB 而檢測圍繞顯示裝置之照度，可更準確地檢測圍繞顯示裝置之色溫或色度分佈

，且可準確地修正顯示影像之色調。

(實施例3)

在本實施例中，將參照圖8A至8D、圖9A至9D、圖10A及10B及圖11之截面圖，說明實施例1及2中所說明之電晶體及光學感測器之製造程序範例。圖10B中所描繪之電晶體390為一種底閘結構，亦稱為反向交錯電晶體或通道蝕刻電晶體。光學感測器391為非結晶薄膜光學感測器，包含PIN光二極體，其中P層、I層及N層係以非結晶矽堆疊予以形成。光學感測器392為多晶薄膜光學感測器，包含PIN光二極體，其中P層、I層及N層係以一多晶矽或微晶矽層形成做為光電轉換元件。請注意，光學感測器391及光學感測器392經設計並非檢測從基板側入射之光，而係從絕緣層312側入射之外部光350。

請注意，本實施例中描繪相應於每一光學感測器391及光學感測器392之光電轉換元件部的光二極體之截面結構。光學感測器之電晶體部可以類似於電晶體390之方式製造。

在下列說明中，電晶體390為具有單閘極結構之電晶體，但可視需要而為具有具複數通道形成區之多閘極結構的電晶體。

以下將參照圖8A至8D、圖9A至9D及圖10A及10B，說明基板300上之電晶體390的製造程序。

首先，於具有絕緣表面之基板300上形成導電層，接

著，於第一光刻步驟中形成閘極電極層301、佈線層302及佈線層303。因為可改進其上堆疊之閘極絕緣層的覆蓋，閘極電極層及佈線層較佳地具有錐形端部。請注意，可藉由噴墨法形成抗蝕罩。藉由噴墨法形成抗蝕罩不需光罩；因而，可降低製造成本。

有關基板300，可使用玻璃基板、陶瓷基板、石英基板、藍寶石基板、塑料基板等具有夠高耐熱性以支撐製造程序中處理溫度。若基板不需具有透光屬性，可使用諸如不鏽鋼合金基板之金屬基板，於其表面具絕緣膜。另一方面，可使用結晶玻璃等。

有關玻璃基板，若之後將執行之熱處理的溫度高，較佳地使用具有730°C或更高之應變點的玻璃基板。有關玻璃基板，例如可使用鋇硼矽酸鹽玻璃、鋁硼矽酸鹽玻璃、鋁矽酸鹽玻璃等無鹼玻璃基板。請注意，藉由包含較氧化硼（ B_2O_3 ）更大量之氧化鋇（ BaO ），可獲得更實用之耐熱玻璃基板。因此，較佳地使用包含 BaO 及 B_2O_3 ，並使得 BaO 之量大於 B_2O_3 之玻璃基板。

此外，有關基板300，可使用任一下列尺寸之玻璃基板：第三代（550 mm×650 mm）、第3.5代（600 mm×720 mm或620 mm×750 mm）、第四代（680×880 mm或730 mm×920 mm）、第五代（1100 mm×1300 mm）、第六代（1500 mm×1850 mm）、第七代（1870 mm×2200 mm）、第八代（2200 mm×2400 mm）、第九代（2400 mm×2800 mm或2450 mm×3050 mm）、第十代（2950 mm×3400 mm）。

）等。

基底絕緣層可提供於基板 300 與閘極絕緣層 304 之間。基底絕緣層具避免有雜質元素從基板 300 擴散之功能，並可經形成而具使用一或多項氮化矽膜、氧化矽膜、氮氧化矽膜及氧氮化矽膜之單層結構或堆疊層結構。可適當藉由濺鍍法、CVD 法、塗層法、印刷法等而形成基底絕緣層。諸如氟或氯之小量鹵素元素可添加至基底絕緣層以固定鈉等移動離子。當藉由二次離子質譜（SIMS）量測時，基底絕緣層中所包含之鹵素元素的濃度峰值較佳地介於 $1 \times 10^{15} \text{ cm}^{-3}$ 至 $1 \times 10^{20} \text{ cm}^{-3}$ 之範圍。

閘極電極層 301、佈線層 302 及佈線層 303（包含與閘極電極層 301、佈線層 302 及佈線層 303 相同層形成之佈線層或電極層）各使用諸如鉬、鈦、鉻、鉭、鎢、鋁、銅、鈳或鈳之金屬材料或包含任一該些材料做為其主要成分之合金材料形成而具有單層或堆疊層結構。

例如，有關閘極電極層 301、佈線層 302 及佈線層 303 之雙層結構，任一下列結構較佳：鉬層堆疊於鋁層之上的雙層結構、鉬層堆疊於銅層之上的雙層結構、氮化鈦層或氮化鉭層堆疊於銅層之上的雙層結構、氮化鈦層及鉬層的雙層結構、及氮化鎢層及鎢層的雙層結構。有關三層結構，鎢層或氮化鎢層、鋁及矽之合金或鋁及鈦之合金的層、及氮化鈦層或鈦層之堆疊較佳。

其次，閘極絕緣層 304 係形成於閘極電極層 301、佈線層 302 及佈線層 303 之上。

閘極絕緣層 304 可藉由電漿 CVD 法、濺鍍法等及使用一或多項氧化矽層、氮化矽層、氧氮化矽層、氮氧化矽層、氧化鋁層、氮化鋁層、氧氮化鋁層、氮氧化鋁層及氧化鉛層，而形成具有單層結構或堆疊層結構。若藉由濺鍍法形成氧化矽膜，矽靶材或石英靶材用做靶材，及氧或氧及氬之混合氣體用做濺鍍氣體。

請注意，之後將形成之純化氧化物半導體（藉由移除雜質而獲得之 i 型或實質上 i 型氧化物半導體）為對於介面狀態或介面電荷高度敏感；因此，純化氧化物半導體與閘極絕緣層（GI）之間介面特性特別重要。因此，與純化氧化物半導體接觸之閘極絕緣層需具有高品質。

例如，可使用微波（2.45 GHz）及藉由高密度電漿 CVD 法形成密集及具有高耐受電壓之高品質絕緣層，此為較佳。這是因為當純化氧化物半導體與高品質閘極絕緣層經配置而彼此緊密接觸時，可降低介面狀態並可使介面特性有利。

不用說，可使用其他膜形成法，諸如濺鍍法或電漿 CVD 法，只要可形成高品質絕緣層做為閘極絕緣層即可。可使用形成之後藉由熱處理而膜品質改進之閘極絕緣層，或與氧化物半導體之介面特性改進之絕緣層。在任何狀況下，可使用具有降低的介面狀態密度並可形成與氧化物半導體之有利的介面，以及具有有利的膜品質之絕緣層，做為閘極絕緣層。

此外，於電晶體上以 85°C 及 $2 \times 10^6 \text{ V/cm}$ 執行達 12 小時

之閘極偏壓-溫度壓力測試（BT測試）中，當氧化物半導體包含雜質時，雜質與氧化物半導體主要成分之間的鍵藉由高電場（B：偏壓）及高溫度（T：溫度）而分裂，且所產生之懸鍵促使閾值電壓（ V_{th} ）偏移。

相反地，本說明書中所揭露之本發明，藉由盡可能從氧化物半導體移除雜質，尤其氫、水等，以獲得如上述氧化物半導體與閘極絕緣層之間介面之有利特性，使得以獲得BT測試穩定之電晶體。

閘極絕緣層304可具有堆疊層結構，其中氮化物絕緣層及氧化物絕緣層依此順序堆疊於閘極電極層301之上。例如，以下列方式形成100 nm厚之閘極絕緣層：藉由濺鍍法形成具有50 nm至200 nm厚度之氮化矽層（ SiN_y （ $y>0$ ）），做為第一閘極絕緣層，接著於第一閘極絕緣層之上堆疊具有5 nm至300 nm厚度之氧化矽層（ SiO_x （ $x>0$ ）），做為第二閘極絕緣層。閘極絕緣層之厚度可適當地依據電晶體所需特性予以設定，可為約350 nm至400 nm。

當使用高-k材料形成閘極絕緣層304時，諸如矽酸鈣（ $HfSi_xO_y$ （ $x>0$ ， $y>0$ ））、添加氮之矽酸鈣（ $HfSi_xO_y$ （ $x>0$ ， $y>0$ ））、鋁鈣（ $HfAl_xO_y$ （ $x>0$ ， $y>0$ ））、氧化鈣或氧化鈮，可降低閘極洩漏電流。此外，可使用堆疊結構，其中高-k材料及一或多項氧化矽、氮化矽、氧氮化矽、氮氧化矽及氧化鋁相堆疊。

為盡可能避免閘極絕緣層304包含氫、羥基及濕氣，較佳的是於膜形成前於濺鍍設備之預熱室預熱具閘極電極

層 301 之基板 300 或具閘極電極層 301 及閘極絕緣層 304 之基板 300，使得以排除吸附於基板 300 上之諸如氫或濕氣之雜質，並執行排空。請注意，預熱之溫度為高於或等於 100°C 及低於或等於 400°C ，較佳地為高於或等於 150°C 及低於或等於 300°C 。有關預熱室中提供之排空單元，低溫泵較佳。此預熱步驟不一定執行。

其次，於閘極絕緣層 304 之上，藉由濺鍍法而形成具有 2 nm 至 200 nm 厚度之氧化物半導體層 305（詳圖 8A）。

氧化物半導體層 305 係藉由濺鍍法予以形成。氧化物半導體層 305 可使用任一下列膜予以形成：諸如 In-Sn-Ga-Zn-O 膜之四成分金屬氧化物膜；諸如 In-Ga-Zn-O 膜、In-Sn-Zn-O 膜、In-Al-Zn-O 膜、Sn-Ga-Zn-O 膜、Al-Ga-Zn-O 膜及 Sn-Al-Zn-O 膜之三成分金屬氧化物膜；諸如 In-Zn-O 膜、Sn-Zn-O 膜、Al-Zn-O 膜、Zn-Mg-O 膜、Sn-Mg-O 膜、In-Mg-O 膜及 In-Ga-O 膜之雙成分金屬氧化物膜；In-O 膜；Sn-O 膜；及 Zn-O 膜。此外，氧化物半導體層可包含 SiO_2 。

有關用於藉由濺鍍法而形成氧化物半導體層 305 之靶材，可使用包含氧化鋅做為主要成分之金屬氧化物靶材。有關金屬氧化物靶材之另一範例，可使用包含 In、Ga 及 Zn 之金屬氧化物靶材（組成比為 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ [摩爾比]， $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$ [摩爾比]）。另一方面，有關包含 In、Ga 及 Zn 之金屬氧化物靶材，可使用具有 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 2 : 2 : 1$ [摩爾比] 或 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 4$ [摩爾比] 之組成比的靶材。金

屬氧化物靶材之填充率為90%至100%，較佳地為95%至99.9%。當使用具高填充率之金屬氧化物靶材形成時，氧化物半導體層305為密集的。

在本實施例中，使用In-Ga-Zn-O-基金屬氧化物靶材及藉由濺鍍法而形成氧化物半導體層305。另一方面，氧化物半導體層305可藉由濺鍍法在稀有氣體（典型地為氬）、氧氣、或稀有氣體（典型地為氬）及氧之混合氣體中予以形成。

氧化物半導體層305係以下列方式形成於基板300上：基板保持在減壓之處理室中，且基板加熱至室溫或低於400°C之溫度；移除處理室中剩餘濕氣，導入氬及濕氣移除之濺鍍氣體，及In-Ga-Zn-O-基金屬氧化物用做靶材。為移除處理室中剩餘濕氣，較佳地使用捕捉型真空泵。例如，較佳地使用低溫泵、離子泵或鈦昇華泵。排空單元可為具冷阱之渦輪泵。從以低溫泵排空之處理室，充分移除例如氬原子、諸如水（ H_2O ）之包含氬原子之化合物（較佳地連同包含碳原子之化合物）等；因而，可降低於處理室中形成之氧化物半導體膜中雜質的濃度。藉由濺鍍執行膜形成，同時使用低溫泵移除處理室中剩餘濕氣，基板溫度於氧化物半導體層305形成期間可設定為高於或等於室溫及低於400°C。

有關膜形成狀況之範例，使用下列狀況：基板與靶材之間距離為100 mm；壓力為0.6 Pa；直流（DC）電力為0.5 kW；及氣體為氧（氧流比例為100%）。請注意，因為

膜形成中產生之粉狀物質（亦稱為粒子或灰塵）可降低且膜厚度可均勻，所以脈衝直流（DC）電源較佳。氧化物半導體層較佳地具有 5 nm至 30 nm之厚度。請注意，氧化物半導體層之適當厚度隨將使用之材料而異；因此，可依據材料而適當決定厚度。

濺鍍法之範例包含 RF濺鍍法其中高頻電源用於濺鍍電源、DC濺鍍法其中使用直流電源、及脈衝 DC濺鍍法其中以脈衝方式施加偏壓。RF濺鍍法主要用於形成絕緣膜之狀況，反之，DC濺鍍法主要用於形成金屬膜之狀況。

亦存在多源濺鍍設備，其中可設定不同材料之複數靶材。基於多源濺鍍設備，可形成不同材料之膜於相同室中堆疊，或可於相同時間於相同室中藉由放電而形成複數種材料之膜。

另一方面，可使用具室內磁體系統並用於磁控管濺鍍法之濺鍍設備，或用於 ECR濺鍍法其中使用以微波產生之電漿而未使用輝光放電之濺鍍設備。

此外，有關使用濺鍍法之膜形成法，可使用反應式濺鍍法，其中靶材物質與濺鍍氣體成分於膜形成期間彼此化學反應以形成其薄化合物膜；或偏壓濺鍍法，其中於膜形成期間電壓亦施加於基板。

有關用於形成氧化物半導體層之濺鍍氣體，較佳地使用高純度氣體，其中諸如氫、水、羥基或氫化物之雜質的濃度降低至約 ppm位準或 ppb位準。

其次，氧化物半導體層 305於第二光刻步驟中被處理

為具有島形之氧化物半導體層306（詳圖8B）。可藉由噴墨法形成用於形成具有島形之氧化物半導體層306的抗蝕罩。藉由噴墨法形成抗蝕罩不需光罩；因而，可降低製造成本。

請注意，氧化物半導體層305之蝕刻可為乾式蝕刻、濕式蝕刻或乾式蝕刻及濕式蝕刻二者。

有關用於乾式蝕刻之蝕刻氣體，較佳地使用包含氯之氣體（氯基氣體，諸如氯（ Cl_2 ）、氯化硼（ BCl_3 ）、氯化矽（ SiCl_4 ）或四氯化碳（ CCl_4 ））。

另一方面，可使用包含氟之氣體（氟基氣體，諸如四氟化碳（ CF_4 ）、氟化硫（ SF_6 ）、三氟化氮（ NF_3 ）或三氟甲烷（ CHF_3 ））；溴化氫（ HBr ）；氧（ O_2 ）；任一該些氣體附加諸如氦（ He ）或氬（ Ar ）之稀有氣體等。

有關乾式蝕刻法，可使用平行板反應離子蝕刻（RIE）法或電感耦合電漿（ICP）蝕刻法。為將層蝕刻為所需形狀，需適當設定蝕刻狀況（例如施加於線圈狀電極之電量、施加於基板側電極之電量、基板側電極之溫度等）。

可用於濕式蝕刻之蝕刻劑的範例包含磷酸、乙酸及硝酸之混合溶液、過氧化氫混合物（體積比為31重量%過氧化氫溶液：28重量%氨水：水=5：2：2）等。亦可使用ITO-07N的蝕刻劑（KANTO CHEMICAL CO., INC.製造）。

藉由清潔連同蝕刻材料而移除濕式蝕刻後之蝕刻劑。包含蝕刻劑及蝕刻掉之材料的廢液可純化，且材料可再使

用。當氧化物半導體層中所包含之諸如銦之材料，從蝕刻後廢液匯集及再使用時，資源可有效地使用及可降低成本。

依據材料而適當調整蝕刻狀況（例如，蝕刻劑、蝕刻時間及溫度），使得材料可蝕刻成為所需形狀。

其次，半導體層307係形成於閘極絕緣層304之上。有關半導體層307，可藉由已知CVD或濺鍍法形成具有微晶或多晶結構之半導體層。有關藉由CVD法形成之狀況的沉積氣體，可使用包含矽或鍺之氣體。有關包含矽之沉積氣體，可使用矽烷（ SiH_4 ）、乙矽烷（ Si_2H_6 ）、二氯矽烷（ SiH_2Cl_2 ）、 SiHCl_3 、氯化矽（ SiCl_4 ）、氟化矽（ SiF_4 ）等。有關包含鍺之沉積氣體，可使用鍺烷（ GeH_4 ）、乙鍺烷（ Ge_2H_6 ）、鍺烷氟化物（ GeF_4 ）等。

藉由形成非結晶半導體層或微晶半導體層，接著半導體層歷經 600°C 或更高之熱處理、RTA處理或雷射光輻照，而可形成多晶半導體層。藉由RTA處理或雷射光輻照之結晶化，藉此半導體膜可即時加熱，此在具有低應變點之基板上形成多晶半導體層之狀況特別有效。

此外，藉由使促進結晶化之元素接觸非結晶半導體層或微晶半導體層，或添加該元素，用於結晶化之熱處理溫度可降至約 450°C 。有關促進結晶化之金屬元素，可使用一或複數種金屬，諸如鐵（Fe）、鎳（Ni）、鈷（Co）、鈦（Ru）、銻（Rh）、鈀（Pd）、銱（Os）、銲（Ir）、鈦（Ti）、鉑（Pt）、銅（Cu）及金（Au）。

在本實施例中，藉由電漿CVD法形成非結晶矽層而形成半導體層307，接著於第三光刻步驟中將非結晶矽層處理為島形半導體層。此外，有關促進結晶化之金屬元素，鎳（Ni）添加至半導體層307（詳圖8C）。

其次，氧化物半導體層306脫水或脫氫。用於脫水或脫氫之第一熱處理的溫度設定為400°C至750°C，較佳地為550°C至600°C。此時，亦執行半導體層307之結晶化。請注意，熱處理係執行達一小時或更長。此處，基板被導入熱處理設備之一的電熔爐，並於氮氣中執行氧化物半導體層之熱處理。之後，避免氧化物半導體層暴露於空氣，此避免水或氫重新進入氧化物半導體層。之後，藉由將高純度氧氣、高純度N₂O氣體或極乾燥空氣（具有-40°C或更低之露點，較佳地為-60°C或更低）導入相同熔爐而執行冷卻。較佳的是氧氣或N₂O氣體不包含水、氫等。另一方面，導入熱處理設備之氧氣或N₂O氣體的純度較佳地為6N（99.9999%）或更高，更佳地為7N（99.99999%）或更高（即，氧氣或N₂O氣體中雜質之濃度為1 ppm或更低，較佳地為0.1 ppm或更低）。

請注意，熱處理設備不侷限於電熔爐。例如，可使用快速熱降火（RTA）設備，諸如氣體快速熱降火（GRTA）設備或燈快速熱降火（LRTA）設備。LRTA設備為一種設備，用於藉由自諸如鹵素燈、金屬鹵化物燈、氬弧燈、碳弧燈、高壓鈉燈或高壓水銀燈之燈所發射光的輻射（電磁波）而加熱將處理之目標。此外，LRTA設備可不僅具

有燈，而是一種裝置，藉由來自諸如電阻加熱器之加熱器的熱傳導或熱輻射而加熱將處理之目標。GRTA為用於使用高溫氣體之熱處理的方法。有關該氣體，使用未藉由熱處理而與將處理之目標反應的惰性氣體，如氮或諸如氬之稀有氣體。熱處理可藉由RTA法而以 600°C 至 750°C 執行達數分鐘。

在用於脫水或脫氫之第一熱處理之後，可在氧氣或 N_2O 氣體中以 200°C 至 400°C 之溫度執行熱處理，較佳地為 200°C 至 300°C 。

經由上述步驟，獲得氧化物半導體層306及從半導體層307獲得之多晶半導體層的半導體層308（詳圖8D）。

儘管在本實施例中，半導體層308係形成於閘極絕緣層304之上，如同氧化物半導體層306，但半導體層308及氧化物半導體層306可形成於不同層中。例如，當半導體層307係形成於低於氧化物半導體層306之層中，並執行第一熱處理，可同時執行氧化物半導體層306之脫水或脫氫，及半導體層307之結晶化成為多晶半導體層。

請注意，本實施例中所使用之氧化物半導體包含 $5 \times 10^{19}/\text{cm}^3$ 或更低之氬，較佳地為 $5 \times 10^{18}/\text{cm}^3$ 或更低，更佳地為 $5 \times 10^{17}/\text{cm}^3$ 或更低，或小於 $1 \times 10^{16}/\text{cm}^3$ ，並從氧化物半導體移除氬。換言之，氧化物半導體被純化，使得氧化物半導體盡可能不包含並非主要成分之雜質。請注意，氧化物半導體層之氬濃度係藉由二次離子質譜（SIMS）量測。

此外，可藉由霍爾效應量測或電容-電壓（CV）量測而量測載子密度。藉由霍爾效應量測或CV量測而量測之氧化物半導體的載子密度等於 $1.45 \times 10^{10}/\text{cm}^3$ 或更低，其為矽之本質載子密度。當依據費米迪拉克分佈法則執行計算時，矽之本質載子密度為 $10^{10}/\text{cm}^3$ ，反之，能隙為3 eV或更多之氧化物半導體的本質載子密度為 $10^{-7}/\text{cm}^3$ 。即，氧化物半導體之本質載子密度極接近零。

能隙為2 eV或更多，較佳地為2.5 eV或更多，更佳地為3 eV或更多，且形成供體之諸如氫等雜質盡可能降低，使得載子密度成為小於 $1 \times 10^{14}/\text{cm}^3$ ，較佳地為小於 $1 \times 10^{12}/\text{cm}^3$ ，更佳地為小於 $1 \times 10^{11}/\text{cm}^3$ 。換言之，氧化物半導體層之載子密度可盡可能接近零。藉由使用具寬能隙之氧化物半導體層，溫度特性可穩定地介於約室溫至 180°C 之實際溫度範圍。

本實施例中氧化物半導體為本質（i型）或實質上本質氧化物半導體，其係藉由從氧化物半導體移除n型雜質之氫，及藉由增加純度使得盡可能不包含並非氧化物半導體之主要成分的雜質，而予獲得。換言之，本實施例中氧化物半導體為純化i型（本質）氧化物半導體，或並非藉由添加雜質而係藉由盡可能移除諸如氫、水、羥基或氫化物之雜質，而獲得之接近純化i型氧化物半導體的氧化物半導體。以此方式，費米能階（ E_f ）可與本質費米能階（ E_i ）相同位準。

當藉由如上述徹底從氧化物半導體移除氫而純化之氧

化物半導體用於電晶體之通道形成區時，即使通道寬度為 10 nm，在 1 V 及 10 V 之汲極電壓及介於 -5 V 至 -20 V 範圍之閘極電壓下，電晶體之汲極電流可為 1×10^{-13} A 或更低。

上述包含氧化物半導體之電晶體的每微米通道寬度之關閉狀態電流可小至 10 aA/ μm (1×10^{-17} A/ μm) 或更低，較佳地為 1 aA/ μm (1×10^{-18} A/ μm) 或更低，更佳地為 1 zA/ μm (1×10^{-21} A/ μm) 或更低。如上述，當氧化物半導體被純化使得包含盡可能少之並非氧化物半導體主要成分之雜質，典型為氫、水、羥基或氫化物，可獲得電晶體之有利的作業。

此處，將參照圖 15、圖 16、圖 17A 及 17B 及圖 18 說明包含氧化物半導體之電晶體的作業原理。請注意，下列說明係基於易於理解之理想情況的假設，不一定反映真實情況。亦請注意，下列說明僅為考量，不影響本發明之有效性。

圖 15 為包含氧化物半導體之電晶體（薄膜電晶體）的截面圖。氧化物半導體層（OS）係提供於第一閘極電極（GE1）之上，且第一閘極絕緣膜（GI）插於其間，源極電極（S）及汲極電極（D）提供於其上。此外，提供絕緣層以便覆蓋源極電極（S）及汲極電極（D）。

圖 16 為沿圖 15 中 A-A' 截面之能帶圖（示意圖）。在圖 16 中，黑圈（•）及白圈（○）分別代表電子及電洞，並具有電荷（-q，+q）。基於正電壓（ $V_D > 0$ ）施加於汲極電極，虛線顯示無電壓施加於閘極電極（ $V_G = 0$ ）之狀況，及

實線顯示正電壓施加於閘極電極（ $V_G > 0$ ）之狀況。若電壓未施加於閘極，因為高電位障壁，載子（電子）未從電極注入氧化物半導體側，使得電流未流動，此表示關閉狀態。另一方面，當正電壓施加於閘極電極，電位障壁降低，因而電流流動，此表示開啓狀態。

圖 17A 及 17B 為沿圖 15 中 B-B' 截面之能帶圖（示意圖）。圖 17A 描繪開啓狀態，其中正電位（ $V_G > 0$ ）施加於第一閘極電極（GE1）及載子（電子）於源極與汲極之間流動。圖 17B 描繪關閉狀態，其中負電位（ $V_G < 0$ ）施加於第一閘極電極（GE1）及少數載子未流動。

圖 18 描繪真空位準與金屬之功函數（ ϕ_M ）之間關係，及真空位準與氧化物半導體之電子親和性（ χ ）之間關係。在正常溫度，金屬中電子退化，且費米能階位於傳導帶中。另一方面，習知氧化物半導體為 n 型半導體，其中費米能階（ E_F ）遠離位於帶隙中央之本質費米能階（ E_i ），而接近傳導帶。請注意，已知部分氫為氧化物半導體中供體，並為造成氧化物半導體成為 n 型半導體之一因子。

另一方面，本發明之氧化物半導體為本質（i 型）或實質上本質氧化物半導體，其係藉由從氧化物半導體移除 n 型雜質之氫，及純化氧化物半導體使得並非氧化物半導體主要成分之雜質盡可能避免包含於其中，而予獲得。換言之，特徵在於獲得純化 i 型（本質）半導體或接近之半導體並非藉由添加雜質，而係藉由盡可能移除諸如氫或水之雜質。以此方式，費米能階（ E_F ）可與本質費米能階（

E_i) 相同位準。

若氧化物半導體之帶隙 (E_g) 為 3.15 eV, 電子親和性 (χ) 據說為 4.3 eV。源極電極及汲極電極中所包含之鈦 (Ti) 的功函數實質上等於氧化物半導體之電子親和性 (χ)。在此狀況下, 金屬與氧化物半導體之間介面並未形成電子之蕭特基障壁。

在那時, 如圖 17A 中所描繪, 電子在閘極絕緣層與純化氧化物半導體之間的介面附近移動 (氧化物半導體的最低部分在能量方面是穩定的)。

此外, 如圖 17B 中所描繪, 當負電位施加於閘極電極 (GE1) 時, 因為少數載子之電洞實質上為零, 所以電流值極接近零。

以此方式, 藉由純化使得包含盡可能少之其主要成分以外元素 (即雜質元素), 而獲得本質 (i 型) 或實質上本質氧化物半導體。為此原因, 閘極絕緣層需形成與氧化物半導體之有利的介面。具體地, 較佳地使用例如下列絕緣層: 使用以介於 VHF 頻帶至微波頻帶範圍之電源頻率產生之高密度電漿並以 CVD 法形成之絕緣層, 或以濺鍍法形成之絕緣層。

當氧化物半導體與閘極絕緣層之間介面被製成有利, 同時氧化物半導體被高度純化時, 若電晶體具有例如 $1 \times 10^4 \mu\text{m}$ 之通道寬度 W 及 $3 \mu\text{m}$ 之通道長度 L , 便可於室溫體現 1×10^{-13} A 或更低之關閉狀態電流, 及 0.1 V/dec 之亞閾擺動 (S 值) (具 100-nm 厚之閘極絕緣層)。

當氧化物半導體如上述被高度純化，以便包含盡可能少之其主要成分以外元素（即雜質元素），電晶體可以有利的操作。

因此，並非藉由簡單地使用具有用於電晶體之寬帶隙的氧化物半導體，而係藉由純化氧化物半導體，使得盡可能避免主要成分以外之雜質包含於其中，如此一來載子密度成為小於 $1 \times 10^{14} / \text{cm}^3$ ，較佳地為小於 $1 \times 10^{12} / \text{cm}^3$ ，更佳地為小於 $1 \times 10^{11} / \text{cm}^3$ ，而可排除將於實際作業溫度被熱激發之載子，及電晶體可僅以從源極側注入之載子操作。此使其可將關閉狀態電流減少至 1×10^{-17} A 或更低，及獲得其關閉狀態電流幾乎不隨溫度改變而改變並可極穩定作業之電晶體。

本發明之技術觀念為不添加雜質至氧化物半導體，相反地，氧化物半導體本身藉由移除不希望存在其中之諸如水或氫之雜質而予純化。換言之，本發明之實施例的特徵為氧化物半導體本身藉由移除形成供體位準之水或氫而純化，及進一步藉由充分供應氧以排除氧缺陷。

在氧化物半導體中，甚至在膜形成之後不久，藉由二次離子質譜（SIMS）觀察氫為大約 $10^{20} / \text{cm}^3$ 。本發明之一技術觀念為藉由刻意移除形成供體位準之諸如水或氫之雜質，及進一步藉由添加於移除水或氫之同時減少的氧（氧化物半導體之一成分）至氧化物半導體，以純化氧化物半導體及獲得電氣 i 型（本質）半導體。

結果，較佳的是氫量盡可能少，及亦較佳的是氧化物

半導體中載子數量盡可能少。載子已排除之氧化物半導體為純化i型（本質）半導體，當用於絕緣閘極電晶體時，並提供形同載子路徑之半導體，而非刻意包含載子做為半導體。

結果，藉由從氧化物半導體完全排除載子，或顯著降低其中載子，可減少絕緣閘極電晶體之關閉狀態電流，此係本發明之實施例的技術觀念。換言之，有關標準，載子密度應小於 $1 \times 10^{14} / \text{cm}^3$ ，較佳地為小於 $1 \times 10^{12} / \text{cm}^3$ ，更佳地為小於 $1 \times 10^{11} / \text{cm}^3$ 。依據本發明之技術觀念，理想載子密度為零或接近零。

此外，結果氧化物半導體做為路徑，氧化物半導體本身為i型（本質）半導體，其被純化以便不包含載子或包含極少載子，且載子係由源極側電極供應。供應程度係藉由從氧化物半導體之電子親和性 χ 獲得之障壁高度、理想上相應於本質費米能階之費米能階、及源極或汲極電極之功函數，而予決定。

因此，較佳的是關閉狀態電流盡可能小，及有關施加1 V至10 V之汲極電壓的絕緣閘極電晶體之特性，關閉狀態電流（每微米通道寬度之電流）為10 aA/ μm 或更低，較佳地為1 aA/ μm 或更低。

其次，藉由添加做為供體或受體之雜質元素，半導體層308中形成n型雜質區308a及p型雜質區308c。藉由使用離子摻雜設備，可添加雜質元素。在離子摻雜設備中，來源氣體被激發而產生電漿，從電漿提取離子，及以未質量

分離之離子輻照將處理之目標。藉由使用離子摻雜設備，可將離子均勻導入半導體層308。請注意，在具質量分離器之離子摻雜設備中，可執行具質量分離之離子注入。

首先，在第四光刻步驟中，於將成為n型雜質區308a以外區域上形成抗蝕罩。請注意，抗蝕罩可藉由噴墨法形成。藉由噴墨法形成抗蝕罩不需光罩；因而，可降低製造成本。

其次，在本實施例中，磷化氫（ PH_3 ）用做包含雜質元素之來源氣體，及添加提供n型傳導性之雜質元素以便以約 $1 \times 10^{19}/\text{cm}^3$ 至 $5 \times 10^{20}/\text{cm}^3$ 之濃度包含於n型雜質區308a中。在本實施例中，磷（P）用做提供n型傳導性之雜質元素。

其次，在第五光刻步驟中，於將成為p型雜質區308c以外區域上形成抗蝕罩。

其次，在本實施例中，乙硼烷（ B_2H_6 ）用做包含雜質元素之來源氣體，及添加提供p型傳導性之雜質元素以便以約 $1 \times 10^{19}/\text{cm}^3$ 至 $5 \times 10^{20}/\text{cm}^3$ 之濃度包含於p型雜質區308c中。在本實施例中，硼（B）用做提供p型傳導性之雜質元素。

夾於n型雜質區308a與p型雜質區308c之間之i型區308b做為本質半導體。理想上，本質半導體係指不包含雜質之半導體，其費米能階實質上位於禁制帶中央，並可藉由添加做為供體之雜質（例如，磷（P）等）或做為受體之雜質（例如，硼（B）等）而予調整，使得費米能階位於禁

制帶中央（詳圖9A）。

儘管，在本實施例中雜質係於第一熱處理之後添加至半導體層308，但雜質可於第一熱處理之前添加。

請注意，佈線層303亦做為阻光膜以避免從基板側入射之光輻照半導體層308。此外，通過半導體層308之外部光350被反射並使得再次入射半導體層308；因此，光學感測器392可具有有利的檢測靈敏度。

其次，在第六光刻步驟中，形成抗蝕罩，且與佈線層303重疊之部分閘極絕緣層藉由蝕刻而被選擇性移除，以形成接觸孔309。之後，移除抗蝕罩。

接著，用於形成做為源極或汲極電極層之電極層310a及電極層310b的導電層形成於閘極絕緣層304及氧化物半導體層306之上。導電層可藉由濺鍍法或真空蒸發法予以形成。有關將成為源極電極層及汲極電極層（包含佈線層或從與源極電極層及汲極電極層相同層形成之電極層）之導電層材料，可提供選自Al、Cr、Cu、Ta、Ti、Mo及W之元素，包含任一該些元素做為成分之合金，包含任一該些元素組合之合金膜等。另一方面，可使用一種結構，其中Cr、Ta、Ti、Mo、W等之高熔點金屬層堆疊於Al、Cu等之一或二種金屬層之上。再另一方面，當避免Al膜中產生凸起及晶鬚之元素添加至Al材料，諸如Si、Ti、Ta、W、Mo、Cr、Nd、Sc或Y，可增加Al材料之耐熱性。

導電層可具有單層結構或二或更多層之堆疊層結構。例如，可提供包含矽之鋁膜的單層結構，鈦膜堆疊於鋁膜

之上的雙層結構，鈦膜、鋁膜及鈦膜依此順序堆疊的三層結構等。

另一方面，可使用導電金屬氧化物形成將成為源極電極層及汲極電極層（包含從與源極電極層及汲極電極層相同層形成之佈線層）之導電層。有關導電金屬氧化物，可使用氧化銦（ In_2O_3 ）、氧化錫（ SnO_2 ）、氧化鋅（ ZnO ）、氧化銦及氧化錫之合金（ $\text{In}_2\text{O}_3\text{-SnO}_2$ ，縮寫為ITO）、氧化銦及氧化鋅之合金（ $\text{In}_2\text{O}_3\text{-ZnO}$ ）、或任一包含矽或氧化矽之金屬氧化物材料。

在第七光刻步驟中，抗蝕罩係形成於導電層及電極層310a之上，及電極層310b、電極層311a及電極層311b係藉由選擇性蝕刻而予形成。之後，移除抗蝕罩（詳圖9B）。電極層311a連接n型雜質區308a，及經由接觸孔309而連接佈線層303。電極層311b連接p型雜質區308c，及連接共同佈線層（未描繪）。連接氧化物半導體層306之電極層310a及電極層310b之一做為電晶體之源極電極層，而另一則做為電晶體之汲極電極層。

在第七光刻步驟中形成抗蝕罩時之曝光，係使用紫外光、KrF雷射光或ArF雷射光執行。電晶體的通道長度L係藉由氧化物半導體層306上彼此相鄰的與氧化物半導體層306接觸之電極層310a的邊緣部與與氧化物半導體層306接觸之電極層310b的邊緣部之間之距離而予決定。若執行短於25 nm之通道長度L之曝光，在第七光刻步驟中形成抗蝕罩時之曝光係使用具有若干奈米至數十奈米之極短波長的

遠紫外光執行。在藉由遠紫外光之曝光中，解析度高且聚焦深度大。因此，電晶體之通道長度 L 可製成爲10 nm至1000 nm，可提升電路之操作速度，及因爲極小之關閉狀態電流而可達成低電力消耗。

請注意，適當調整每一材料及蝕刻狀況，使得氧化物半導體層306不會被導電層之蝕刻移除。

在本實施例中，Ti膜用做導電層，In-Ga-Zn-O-基氧化物半導體用於氧化物半導體層306，及過氧化氫銨溶液用做蝕刻劑。

請注意，在第七光刻步驟中，有時蝕刻氧化物半導體層306之一部分，藉此可形成具有槽（凹部）之氧化物半導體層。可藉由噴墨法形成用於形成電極層310a及電極層310b之抗蝕罩。藉由噴墨法形成抗蝕罩不需光罩；因而，可降低製造成本。

爲減少光刻步驟中使用之光罩數量及步驟之數量，可使用以多色調遮罩形成之抗蝕罩來執行蝕刻，多色調遮罩爲曝光遮罩，光透射此以便具有複數強度。由於使用多色調遮罩形成之抗蝕罩具有複數厚度，並可藉由執行蝕刻而進一步改變形狀，抗蝕罩可用於複數蝕刻步驟以提供不同型樣。因此，可藉由使用一多色調遮罩而形成相應於至少兩種不同型樣之抗蝕罩。因而，可減少曝光遮罩之數量，亦可減少相應光刻步驟之數量，藉此可體現製造程序之簡化。

在第七光刻步驟結束及抗蝕罩移除之後，可執行使用

諸如 N_2O 、 N_2 或 Ar 之氣體的电漿處理，以移除暴露之氧化物半導體層表面所吸附之水等。電漿處理可使用氧及氬之混合氣體而予執行。

若執行電漿處理，絕緣層 312 形成而未暴露於空氣，做為接觸氧化物半導體層之一部分的氧化物絕緣層，及做為保護絕緣膜（詳圖 9C）。在本實施例中，在氧化物半導體層 306 未與電極層 310a 及電極層 310b 重疊之區域中，氧化物半導體層 306 及絕緣層 312 經形成而彼此接觸。

在本實施例中，有關絕緣層 312，藉由使用矽半導體靶材並藉由濺鍍法而形成包含缺陷之氧化矽層，有關濺鍍氣體，導入氬及濕氣降低並包含高純度氧之氣體，同時加熱基板 300 至室溫或至低於 100°C 之溫度。

例如，氧化矽層形成如下：使用摻雜硼之矽靶材（具 $1\ \Omega\cdot\text{m}$ 之電阻係數），其具有 6N 純度；靶材與基板之間距離（T-S 距離）為 89 mm；壓力為 0.4 Pa；直流（DC）電力為 6 kW；氣體為氧（氧流比例為 100%）；及使用脈衝 DC 濺鍍法。其厚度為 300 nm。請注意，除了矽靶材以外，可使用石英（較佳地為人造石英）做為用於形成氧化矽層之靶材。有關濺鍍氣體，使用氧或氧及氬之混合氣體。

在此狀況下，較佳的是於絕緣層 312 形成中移除處理室中剩餘濕氣。此係為避免氧化物半導體層 306 及絕緣層 312 包含氬、羥基或濕氣。

為移除處理室中剩餘濕氣，較佳地使用捕捉型真空泵。例如，較佳地使用低溫泵、離子泵或鈦昇華泵。排空單

元可為具冷阱之渦輪泵。從以低溫泵排空之處理室，充分移除例如氫原子、諸如水（ H_2O ）之包含氫原子之化合物等；因而，可降低於處理室中形成之絕緣層312中雜質的濃度。

有關絕緣層312，除了氧化矽層以外，可使用氧氮化矽層、氧化鋁層、氧氮化鋁層等。

此外，可於絕緣層312接觸氧化物半導體層306之狀態下，以 $100^{\circ}C$ 至 $400^{\circ}C$ 執行熱處理。因為在本實施例中絕緣層312包含許多缺陷，氧化物半導體層306中所包含之諸如氫、濕氣、羥基或氫化物之雜質藉由此熱處理而擴散進入絕緣層312，使得可進一步降低氧化物半導體層306中所包含之雜質。

保護絕緣層可提供於氧化物絕緣層之上。在本實施例中，保護絕緣層313係形成於絕緣層312之上。有關保護絕緣層313，使用氮化矽膜、氮氧化矽膜、氮化鋁膜、氮氧化鋁膜等。

有關保護絕緣層313，藉由導入氫及濕氣降低並包含高純度氮之濺鍍氣體，使用矽靶材及藉由濺鍍法而形成氮化矽膜，同時將具包含絕緣層312之層的基板300加熱至 $100^{\circ}C$ 至 $400^{\circ}C$ 之溫度。在此狀況下，亦較佳的是如同絕緣層312之狀況，從形成保護絕緣層313之處理室移除剩餘濕氣。

若形成保護絕緣層313，於形成保護絕緣層313中將基板300加熱至 $100^{\circ}C$ 至 $400^{\circ}C$ 之溫度，藉此氧化物半導體層

中所包含之氫或濕氣可擴散進入氧化物絕緣層。在此狀況下，絕緣層 312 形成之後不一定執行熱處理。

若形成氧化矽層做為絕緣層 312，及於其上堆疊氮化矽層做為保護絕緣層 313，氧化矽層及氮化矽層可於相同處理室中使用共同矽靶材予以形成。首先，導入包含氧之蝕刻氣體，使用置於處理室內部之矽靶材而形成氧化矽層；接著，將蝕刻氣體切換為包含氮之蝕刻氣體，及使用相同矽靶材而形成氮化矽層。因為氧化矽層及氮化矽層可連續形成而未暴露於空氣，可避免諸如氫或濕氣之雜質吸附於氧化矽層表面。在此狀況下，在形成氧化矽層做為絕緣層 312，及於其上堆疊氮化矽層做為保護絕緣層 313 之後，可執行用於擴散氧化物半導體層中所包含之氫或濕氣進入氧化物絕緣層之熱處理（以 100°C 至 400°C 之溫度）。

在保護絕緣層 313 形成之後，可以 100°C 至 200°C 之溫度在空氣中執行熱處理達 1 小時至 30 小時。此熱處理可以固定加熱溫度執行。另一方面，下列加熱溫度改變可重複實施複數次：加熱溫度從室溫上升至 100°C 至 200°C 之溫度，及接著降低至室溫。此外，於氧化物絕緣層形成之前，此熱處理可在減壓下執行。在減壓下，熱處理時間可縮短。藉由此熱處理，可獲得正常關之電晶體。因此，可改進顯示裝置之可靠性。

此外，藉由於氧化物半導體層形成時從反應氣體移除剩餘濕氣，其中將於閘極絕緣層之上形成通道形成區，可降低氧化物半導體層中氫或氫化物之濃度。

上述程序可用於製造液晶顯示面板之背板（具電晶體之基板）、電致發光顯示面板、使用電子墨水之顯示裝置等。

經由上述程序可形成其中氫、濕氣、羥基或氫化物之濃度降低的包含氧化物半導體層306之電晶體390（詳圖9C）。

其次，在第八光刻步驟中，形成抗蝕罩，及藉由蝕刻而選擇性移除絕緣層312及保護絕緣層313，以形成接觸孔314。

接著，使用類似於閘極電極層301之材料形成導電層。在第九光刻步驟中，形成抗蝕罩，並藉由蝕刻而選擇性移除導電層以形成電極層315。此處，形成單層鈦做為電極層315，接著使用 BCl_3 及 Cl_2 之混合氣體實施乾式蝕刻。電極層315經由接觸孔314而連接佈線層302（詳圖9D）。

此時，可留下部分導電層以便與氧化物半導體層306重疊；因而，可形成閘極電極層360。在本實施例中，閘極電極層360做為所謂背閘。基於閘極電極層360，可控制氧化物半導體層306中電場，藉此可控制電晶體390之電氣特性。請注意，閘極電極層360可電性連接其他佈線層、電極等，使得電位施加於閘極電極層360，或可絕緣以便處於浮動狀態。

其次，第一半導體膜、第二半導體膜及第三半導體膜依此順序堆疊於電極層315之上。此處，第一半導體膜為n型半導體層，係以包含提供n型傳導性之雜質元素的非結

晶矽膜予以形成。第一半導體膜係使用包含屬於15族（諸如磷（P））之雜質元素的半導體來源氣體藉由電漿CVD法予以形成。有關半導體來源氣體，可使用矽烷（ SiH_4 ）。另一方面，可使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等。另一方面，可形成不包含雜質元素之非結晶矽膜，接著可藉由擴散法或離子注入法而將雜質元素導入非結晶矽膜。在藉由離子注入法等將雜質元素導入之後，可實施加熱等以便擴散雜質元素。在此狀況下，有關形成非結晶矽膜之方法，可使用LPCVD法、蒸氣沉積法、濺鍍法等。較佳地形成第一半導體膜以便具有20 nm至200 nm之厚度。

第二半導體膜為i型半導體層（本質半導體層），係以非結晶矽膜形成。有關第二半導體膜，使用半導體來源氣體及藉由電漿CVD法形成非結晶矽膜。有關半導體來源氣體，可使用矽烷（ SiH_4 ）。另一方面，可使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等。第二半導體膜可替代地藉由LPCVD法、蒸氣沉積法、濺鍍法等予以形成。較佳地形成第二半導體膜以便具有200 nm至1000 nm之厚度。

第三半導體膜為p型半導體層，係以包含提供p型傳導性之雜質元素的非結晶矽膜予以形成。第三半導體膜係使用包含屬於13族（諸如硼（B））之雜質元素的半導體來源氣體藉由電漿CVD法予以形成。有關半導體來源氣體，可使用矽烷（ SiH_4 ）。另一方面，可使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等。另一方面，可形成不包含雜質

元素之非結晶矽膜，接著可藉由擴散法或離子注入法而將雜質元素導入非結晶矽膜。在藉由離子注入法等將雜質元素導入之後，可實施加熱等以便擴散雜質元素。在此狀況下，有關形成非結晶矽膜之方法，可使用 LPCVD 法、蒸氣沉積法、濺鍍法等。較佳地形成第三半導體膜以便具有 10 nm 至 50 nm 之厚度。

第一半導體膜及第三半導體膜可使用多晶半導體或微晶半導體形成，取代非結晶半導體。

其次，在第九光刻步驟中，形成抗蝕罩，及藉由蝕刻而選擇性移除第一半導體膜、第二半導體膜及第三半導體膜之不必要部分，以形成第一半導體層 316、第二半導體層 317 及第三半導體層 318（詳圖 10A）。此處，使用 CF_4 及 Cl_2 之混合氣體、 CF_4 及 O_2 之混合氣體、或 CHF_3 及 He 之混合氣體實施乾式蝕刻，使得蝕刻剩餘不留在錐形部之上。

請注意，電極層 315 亦做為阻光膜以避免從基板側入射之光輻照第二半導體層 317。此外，通過第一半導體層 316、第二半導體層 317 及第三半導體層 318 之外部光 350 被反射並使得再次入射第二半導體層 317；因此，光學感測器 391 可具有有利的檢測靈敏度。

其次，形成絕緣層 319。絕緣層 319 可經形成而具使用一或多項氮化矽膜、氧化矽膜、氮氧化矽膜及氧氮化矽膜之單層結構或堆疊層結構。此處，形成氧化矽膜做為絕緣層 319。

其次，在第十光刻步驟中，形成抗蝕罩，及藉由蝕刻

選擇性移除第三半導體層 318 上之絕緣層 319，以形成接觸孔 320。

接著，使用類似於閘極電極層 301 之材料而形成導電膜。在第十一光刻步驟中，形成抗蝕罩，及藉由蝕刻選擇性移除導電膜之不必要部分，以形成電極層 321。此處，藉由濺鍍法堆疊包含鋁做為其主要成分之膜及鈦膜，而形成導電膜。

電極層 321 經由接觸孔 320 而連接第三半導體層 318，其連接共同佈線層（未描繪）。

經由上述製造程序，電晶體及光學感測器可形成於基板之上。在本實施例中，光學感測器 392 中所包含之 PIN 光二極體為橫向 PIN 光二極體，其中 P 層、I 層及 N 層係一起橫向配置，但可具有一種結構，其中 P 層、I 層及 N 層如同光學感測器 391 中所包含之 PIN 光二極體，係垂直堆疊。

圖 11 描繪一範例，其中經由上述程序製造之電晶體用做像素開關電晶體。電晶體 395 為包含氧化物半導體層 306 之電晶體，可以實質上類似於圖 8A 至 8D、圖 9A 至 9D、及圖 10A 及 10B 中所描繪之電晶體 390 的方式製造。儘管電晶體 395 未包含做為背閘之閘極電極層 360，但若需要可適當形成背閘。

在圖 11 中，於電晶體 395 之上形成絕緣層 331 做為平坦化絕緣層，及於絕緣層 331 之上形成像素電極層 332。可使用具有耐熱性之有機材料形成絕緣層 331，諸如聚醯亞胺、丙烯酸樹脂、苯並環丁烯樹脂、醯胺、或環氧樹脂。除

了該等有機材料，亦可使用低介電常數材料（低-k材料）、矽氧烷基樹脂、磷矽酸玻璃（PSG）、摻雜硼磷的矽玻璃（BPSG）等。請注意，可藉由堆疊使用任一該些材料形成之複數絕緣層，而形成絕緣層331。

可使用類似於閘極電極層、源極電極層或汲極電極層之材料形成像素電極層332。

其次，說明於電晶體395形成之後形成像素電極層332之程序。於絕緣層319形成之後，在第十光刻步驟中，形成接觸孔320。同時，藉由蝕刻選擇性移除電極層310b上之絕緣層312、保護絕緣層313及絕緣層319，以形成接觸孔330。

其次，在第十一光刻步驟中，形成抗蝕罩，及藉由蝕刻選擇性移除導電膜之不必要部分，以形成電極層321。在與電極層321之形成同時，形成電極層322以覆蓋接觸孔330。

接著，形成做為平坦化絕緣層之絕緣層331。在本實施例中，使用光敏聚醯亞胺樹脂，及在第十二光刻步驟中，選擇性移除電極層322上之聚醯亞胺樹脂，以形成接觸孔333。使用光敏材料，可省略抗蝕罩之形成。

接著，於絕緣層331之上形成用於形成像素電極之導電層。在本實施例中，使用ITO形成導電層。之後，在第十三光刻步驟中，形成抗蝕罩，及藉由蝕刻選擇性移除導電層之不必要部分，以形成像素電極層332。像素電極層332經由電極層322而連接電極層310b。

經由上述製造程序，可於基板之上形成像素開關電晶體。

儘管本實施例中說明用於製造具有底閘結構之通道蝕刻型電晶體 395 的方法，但本實施例之結構不限於此。亦可使用類似材料及類似方法，形成如圖 12A 中所描繪之具有底閘結構之底部接觸型（亦稱為反向共面型）電晶體 381、如圖 12B 中所描繪之包含通道保護層 334 之通道保護型（亦稱為通道停止型）電晶體 382 等。圖 12C 描繪不同於電晶體 395 之通道蝕刻型電晶體的另一範例。圖 12C 中所描繪之電晶體 383 具有一種結構，其中閘極電極層 310 延伸至外側超出氧化物半導體層 306 之邊緣部。

請注意，通道蝕刻型電晶體之通道長度 L 如上述係藉由電極層 310a 與電極層 310b 之間距離予以定義，及通道保護型電晶體之通道長度係藉由以平行於載子流動方向之方向而與氧化物半導體層 306 接觸的通道保護層 334 之長度予以定義。

（實施例 4）

在本實施例中，將參照圖 13A 至 13C 及圖 14 說明液晶顯示裝置之示意圖、電路圖、時序圖等，及將說明本實施例之結構的效果。首先，參照圖 13A 說明液晶顯示裝置之示意圖。

圖 13A 中所描繪之液晶顯示裝置包含第一基板 101 及第二基板 102。第一基板 101 具像素電路 103、閘極線驅動電

路 104、信號線驅動電路 105、端子部 106 及開關電晶體 107。第二基板 102 具共同連接部 108（亦稱為共同接觸）及相對電極 109。

在第一基板 101 之上，實施例 1 中所說明之光學感測器經提供而連接端子部 106。光學感測器 131 為非結晶薄膜光學感測器，及光學感測器 132 為多晶薄膜光學感測器。

第一基板 101 及第二基板 102 需具有透光屬性及足夠高耐熱性以支撐之後執行之熱處理。用於電子產業之玻璃基板，可使用諸如鋁矽酸鹽玻璃基板、鋁硼矽酸鹽玻璃基板或銀硼矽酸鹽玻璃基板（亦稱為「無鹼玻璃基板」）、石英基板、陶瓷基板、塑料基板等。

請注意，圖 13A 中像素電路 103、閘極線驅動電路 104、信號線驅動電路 105 及開關電晶體 107 可裝配形成於第一基板 101 上之電晶體。請注意，隨著顯示裝置之尺寸或解析度增加，若其他實施例中所說明之驅動電路，諸如閘極線驅動電路 104、信號線驅動電路 105、或光學感測器驅動電路或光學感測器讀取電路，需以更高速度等操作，驅動電路之部分或全部功能可使用例如單晶半導體而形成於個別基板上，並可視需要而以整體或複數群組而連接至第一基板 101。

請注意，形成於個別基板上之驅動電路的連接法未特別限制，可使用 COG 法、引線接合法、TAB 法等。在本實施例中，閘極線驅動電路 104 及信號線驅動電路 105 係使用以單晶半導體形成之所謂積體電路（IC）或大型積體電路

(LSI)，係藉由COG法連接。

請注意，在像素電路103中，複數閘極線及複數信號線從閘極線驅動電路104及信號線驅動電路105延伸，提供複數像素使得像素被閘極線及信號線圍繞。將供應予像素之像素電極的影像信號被供應予複數信號線。基於複數閘極線，控制像素電晶體使得從信號線供應之影像信號被選擇及供應予像素之像素電極。閘極線驅動電路104為一種電路，用於產生及輸出將供應予閘極線之信號，及信號線驅動電路105為一種電路，用於產生及輸出將供應予信號線之信號。

請注意，有關像素電路103中影像的顯示法，可使用漸進法、交錯法等。用於顏色顯示之像素中所控制之顏色成分不侷限於R、G及B（R、G及B分別相應於紅色、綠色及藍色）三色；例如，可使用R、G、B及W（W相應於白色），或R、G、B及黃色、青綠色、紅紫色等之一或多項。請注意，顏色成分之個別點之間的顯示區尺寸可不同。請注意，本發明之實施例不侷限於用於彩色顯示之液晶顯示裝置，而是可應用於單色顯示之液晶顯示裝置。

請注意，本說明書中開關電晶體為具電晶體之元件，其中源極端子與汲極端子兩端子之間的傳導或非傳導，係依據施加於閘極之電位而予選擇以體現開關作業。例如，開關電晶體可為一種元件，其中控制將施加於電晶體之閘極端子的電位，使得電晶體於線性區中操作。請注意，將施加於開關電晶體107之閘極的電位可從端子部106經由佈

線 141 而予供應。開關電晶體 107 之源極端子與汲極端子之一經由佈線 142 而連接端子部 106，稱為第一端子。開關電晶體 107 之源極端子與汲極端子之另一經由佈線 143 及共同連接部 108 而連接相對電極 109，稱為第二端子。請注意，將供應予相對電極 109 之共同電位被供應予開關電晶體 107 之第一端子，而開關電晶體 107 之傳導或非傳導係藉由施加於閘極端子之電位予以控制。

佈線 141 及佈線 142 經由閘極線驅動電路 104 與基板邊緣之間及信號線驅動電路 105 與基板邊緣之間的部分，於相對於閘極線驅動電路 104 及信號線驅動電路 105 之外側，即像素電路 103 之相對側，連接端子部 106。以此方式，藉由配置佈線 141 及佈線 142 以便圍繞閘極線驅動電路 104 及信號線驅動電路 105，可避免外部雜訊進入、因靜電之損害等。此外，不僅佈線 141 及佈線 142，可使用諸如 V_{dd} 電位線、 V_{ss} 電位線或接地電位線之佈線。

請注意，開關電晶體可具有任一下列結構：反向交錯結構；交錯結構；雙倍閘極結構，其中通道區被劃分為複數區域，且所劃分之通道區串聯；及雙重閘極結構，其中閘極電極係提供於通道區之上及之下。此外，可使用電晶體元件，其中複數島型半導體層係形成於開關電晶體中以體現開關作業。

此外，端子部 106 被供應予下列信號及電位：來自閘極線驅動電路 104 及信號線驅動電路 105 之信號（諸如起始脈衝 SP 及時脈信號），用於輸出脈衝信號以執行像素電路

103中顯示；影像信號（亦稱為視訊電壓、視訊信號或視訊資料）；高電源電位 V_{dd} 及低電源電位 V_{ss} ，做為電源電壓；將供應予相對電極 109 之共同電位；用於操作開關電晶體 107 之信號等。

請注意，高電源電位 V_{dd} 為高於參考電位之電位，及低電源電位 V_{ss} 為低於或等於參考電位之電位。請注意，可取的是每一高電源電位及低電源電位為電晶體可操作之電位。

共同電位可為任一電位，只要其做為相對於供應予像素電極之影像信號的電位參考。例如，共同電位可為接地電位。

共同連接部 108 係提供用於達成第一基板 101 上開關電晶體 107 之第二端子與第二基板 102 上相對電極 109 之間的電性連接。共同電位係從端子部 106，經由佈線 142、開關電晶體 107、佈線 143 及共同連接部 108，而供應予相對電極 109。有關共同連接部 108 之具體範例，可使用具薄金屬膜之塗層的導電粒子，以達成佈線 143 與相對電極 109 之間的電性連接。請注意，二或更多開關電晶體 107 及共同連接部 108 可提供於第一基板 101 與第二基板 102 之間。

較佳的是相對電極 109 與像素電路 103 中所包含之像素電極重疊。此外，相對電極 109 及像素電路 103 中所包含之像素電極可具有各種開口型樣。

此外，在第一基板 101 上提供實施例 1 中所說明之光學感測器，並連接端子部 106。光學感測器 131 為非結晶薄膜

光學感測器，及光學感測器 132 為多晶薄膜光學感測器。

若像素電路 103 及開關電晶體 107 係形成於第一基板 101 之上，包含通道形成區中純化氧化物半導體之電晶體用於每一電路。包含純化氧化物半導體之電晶體的關閉狀態電流極小。

若使用該等關閉狀態電流極小之電晶體製造開關元件等，幾乎不發生洩漏；因此，可盡可能降低連接開關元件之節點的電荷洩漏。因而，可延長節點之電位保持期間。

上述包含氧化物半導體之電晶體的每微米通道寬度之關閉狀態電流可小至 $1 \text{ aA}/\mu\text{m}$ ($1 \times 10^{-18} \text{ A}/\mu\text{m}$) 或更低，更有甚者為 $1 \text{ zA}/\mu\text{m}$ ($1 \times 10^{-21} \text{ A}/\mu\text{m}$) 或更低。另一方面，若電晶體包含低溫多晶矽，便假設關閉狀態電流為約 $1 \times 10^{-12} \text{ A}$ 而執行設計等。因此，若電晶體包含氧化物半導體，電位保持期間可為電晶體包含低溫多晶矽時之約 10000 倍。此外，若電晶體包含非結晶矽，每微米通道寬度之關閉狀態電流為 $1 \times 10^{-13} \text{ A}/\mu\text{m}$ 或更多。因此，當電晶體具有彼此相等或實質上相等（約 0.1 pF ）之儲存電容時，包含高純度氧化物半導體之電晶體的電壓保持期間可為電晶體包含非結晶矽時之 10^4 或更多倍。

具體地，若使用包含氧化物半導體之電晶體，由於每一像素中影像信號之保持期間可延長，顯示靜態影像時寫入間隔可為 1 秒或更長，較佳地為 10 秒或更長，更佳地為 30 秒或更長，仍較佳地為 1 分鐘或更長及短於 10 分鐘。即，保持期間之延長可降低影像信號及共同電位供應予像素

電極及相對電極之頻率，尤其是當顯示靜態影像時。因而，可達成電力消耗降低。

請注意，在靜態影像顯示中，可適當考量保持期間施加於液晶元件之電壓保持率，而執行刷新作業。例如，當電壓減少至相對於信號寫入液晶元件之像素電極之後不久之電壓值（初始值）的預定位準時，可執行刷新作業。預定位準較佳地設定為相對於初始值而未感應閃爍之電壓。具體地，若顯示目標為影像，每當電壓成為低於初始值1.0%時，較佳地為低於0.3%時，較佳地執行刷新作業（覆寫）。若顯示目標為正文，每當電壓成為低於初始值10%時，較佳地為低於3%時，較佳地執行刷新作業（覆寫）。

例如，若像素具有包含低溫多晶矽之電晶體，影像顯示通常每秒執行60訊框（每訊框16毫秒）。為了速率減少（寫入間隔延長）造成像素電壓減少及顯示缺陷之原因，相同狀況可應用於靜態影像之狀況。另一方面，若使用上述包含氧化物半導體之電晶體，由於關閉狀態電流小，每信號寫入之保持期間可延長為約160秒，此係包含低溫多晶矽之電晶體時的 10^4 倍。

以此方式，甚至以影像信號的較低寫入頻率，亦可於顯示部中執行靜態影像顯示。由於保持期間可延長，尤其當顯示靜態影像時，可減少信號寫入之執行頻率。例如，在一靜態影像之顯示期間，信號寫入像素之次數可為一或 n （ n 大於或等於2及小於或等於 10^3 ）。因而，可達成顯示裝置之電力消耗降低。

請注意，電晶體中關閉狀態電流之流動電阻可稱為關閉狀態電阻係數。關閉狀態電阻係數為當電晶體關閉時通道形成區之電阻係數，此可從關閉狀態電流計算。

具體地，關閉狀態中電晶體之電阻（關閉狀態電阻 R ）可使用歐姆定律從關閉狀態電流及汲極電壓計算，其導致關閉狀態電阻係數 ρ ，此可使用方程式 $\rho = RA/L$ （ R 為關閉狀態電阻），從通道形成區之截面面積 A 及通道形成區之長度 L （其相應於源極電極與汲極電極之間距離）計算。

截面面積 A 可從 $A = dW$ 計算，其中 d 為通道形成區之厚度，及 W 為通道寬度。通道形成區之長度 L 為通道長度 L 。以此方式，可從關閉狀態電流計算關閉狀態電阻係數。

在本實施例中，包含氧化物半導體之電晶體的關閉狀態電阻係數較佳地為 $1 \times 10^9 \Omega \cdot m$ 或更多，更佳地為 $1 \times 10^{10} \Omega \cdot m$ 或更多。

請注意，若為藉由交替切換靜態影像及移動影像而執行顯示之液晶顯示裝置，控制用於輸出脈衝信號以執行像素電路 103 中顯示之信號至閘極線驅動電路 104 及信號線驅動電路 105 的供應，及開關電晶體之傳導或非傳導，並重複來自每一驅動電路之脈衝信號的供應或停止，及開關電晶體的傳導或非傳導。因而，可達成電力消耗降低。

請注意，移動影像係指一種影像，其藉由快速切換經時間劃分為複數訊框的複數影像，而以人眼識別為移動影像。具體地，移動影像係指一連串影像信號，其藉由每秒

至少切換影像 60 次（60 訊框），而以人眼識別為具較少閃爍之移動影像。另一方面，靜態影像係指不同於移動影像之影像信號，儘管經時間劃分為複數訊框期間之複數影像經快速切換，但其於例如第 n 訊框與第 $n+1$ 訊框中之一連串訊框期間均未改變。

請注意，若為藉由交替切換靜態影像及移動影像而執行顯示之液晶顯示裝置，藉由於另一基板等執行之訊框中影像之間的比較，可判斷影像為移動影像或靜態影像。例如，可提供記憶體電路及比較電路，使得一連串訊框期間中影像信號可從個別提供以便儲存影像信號之記憶體電路，選擇性於每一訊框讀出，且影像信號可藉由比較電路予以比較。此外，可提供電路當藉由比較電路檢測到差異時判斷影像為移動影像，及當藉由比較電路未檢測到差異時判斷影像為靜態影像。具體地，當影像藉由比較電路而判斷為移動影像時，即，當檢測到一連串訊框中影像信號之間差異時，影像信號及共同電位便供應予像素電路 103 中像素及相對電極。另一方面，當影像藉由比較電路而判斷為靜態影像時，即，未檢測到一連串訊框中影像信號之間差異，便停止供應影像信號及共同電位予像素電路 103 中像素及相對電極。若影像經判斷為靜態影像，便停止供應影像信號，此外，停止供應諸如高電源電位 V_{dd} 及低電源電位 V_{ss} 之電源電壓。因而，可達成電力消耗進一步降低。

請注意，影像信號、電源電壓及共同電位之供應係指

供應預定電位予佈線。此外，電源電壓之供應停止係指停止供應預定電位，例如至佈線及該佈線至被供應予另一固定電位之佈線的連接之高電源電位 V_{dd} ，例如，被供應予低電源電位 V_{ss} 或共同電位之佈線，以便不產生使連接佈線之電路或該電路中所包含之元件可操作之電位。影像信號及共同電位之供應停止亦指從被供應予預定電位之佈線電氣脫離，以將該佈線置於浮動狀態。

較佳的是於像素電路 103 中每一像素之影像信號保持期間徹底執行影像信號及共同電位之供應停止，並於每一像素之保持期間之後再次供應影像信號及共同電位。

圖 13B 為圖 13A 之液晶顯示裝置的示意圖之電路圖，其中特別詳細描繪像素電路 103 之結構。

如圖 13A，圖 13B 中所描繪之液晶顯示裝置包含第一基板 101 及第二基板 102。第一基板 101 具像素電路 103、閘極線驅動電路 104、信號線驅動電路 105、端子部 106 及開關電晶體 107。第二基板 102 具共同連接部 108 及相對電極 109。

在圖 13B 中，複數閘極線 111 及複數信號線 112 係以矩陣配置於像素電路 103 中，且閘極線 111 及信號線 112 具像素 113，各包含像素電晶體 114 及液晶元件 115，其中液晶係插於第一電極及第二電極之間。在圖 13B 中，像素電晶體 114 之源極端子及汲極端子之一稱為第一端子，及源極端子及汲極端子之另一稱為第二端子。第一端子連接信號線 112。閘極端子連接閘極線 111。第二端子連接液晶元件

115之第一電極。請注意，液晶元件115之第一電極相應於像素電極，及液晶元件115之第二電極相應於相對電極109。

請注意，使用氧化物半導體形成像素中所包含之像素電晶體114的半導體層，如同開關電晶體107。使用像素電晶體中氧化物半導體，流經像素電晶體之關閉狀態電流可顯著降低，且相應於供應予像素電極之影像信號的電位之保持期間可延長。

圖13C為包含像素電極之像素的一像素電路圖。圖13C中所描繪之電路圖重點在像素電晶體114及開關電晶體107。像素電晶體114之閘極端子連接閘極線111。像素電晶體114之第一端子連接信號線112。像素電晶體114之第二端子連接像素電極121。開關電晶體107之閘極端子連接端子部106之端子106A。開關電晶體107之第一端子連接端子部106之端子106B。開關電晶體107之第二端子經由共同連接部108而電性連接相對電極122。請注意，液晶123插於像素電極121及相對電極122之間。像素電極121、相對電極122及液晶123統稱為液晶元件。

請注意，在圖13C中，儲存電容器可並聯液晶元件。儲存電容器之尺寸可考量像素部等中所提供之電晶體的洩漏電流而予設定，使得電荷可保持預定期間。儲存電容器之尺寸可考量電晶體等之關閉狀態電流而予設定。在本實施例中，因為包含高純度氧化物半導體之電晶體用做電晶體，其足以提供具有為每一像素中液晶電容之1/3或更低

之電容的儲存電容器，較佳地為1/5或更低。

有關液晶123，使用熱致液晶、低分子液晶、高分子液晶、聚合物分散液晶、鐵電液晶、反鐵電液晶等。該些液晶材料依據狀況而呈現膽固醇相位、近晶相位、立方相位、手性液晶相位、各向同性相位等。

液晶123之具體電阻係數為 $1 \times 10^{10} \Omega \cdot \text{cm}$ 或更多，較佳地為大於 $1 \times 10^{11} \Omega \cdot \text{cm}$ ，更佳地為大於 $1 \times 10^{12} \Omega \cdot \text{cm}$ 。請注意，本說明書中具體電阻係數係以 20°C 量測。若使用液晶元件（亦稱為液晶格）其中液晶係插於電極之間，有時因為雜質可能從校準膜、密封劑等混入液晶，液晶之具體電阻係數可為 $1 \times 10^9 \Omega \cdot \text{cm}$ 或更多，較佳地為大於 $1 \times 10^{10} \Omega \cdot \text{cm}$ 。

隨著液晶材料之具體電阻係數變得更高，可降低經由液晶材料之更多電荷洩漏，及可抑制用於保持液晶元件之作業狀態的電壓隨時間減少。結果，保持期間可延長，信號寫入頻率可減少，及液晶顯示裝置之電力消耗可降低。

此外，有關液晶123，可使用呈現藍相之液晶材料。藍相為一種液晶相位，其僅出現於膽固醇相位改變為各向同性相位，同時膽固醇液晶之溫度增加之前不久。由於藍相僅出現於窄的溫度範圍，包含大於或等於5重量%手性劑之液晶組成用於液晶層，以便使溫度範圍變寬。包含呈現藍相之液晶及手性劑之液晶組成具有1毫秒或更短之短反應時間，具有光學各向同性使得不需校準程序，及具有小視角相依性。不需提供校準膜，因而不需研磨處理；因此

，可避免藉由研磨處理造成之靜電放電損害，及減少製造程序中液晶顯示裝置之缺陷及損害。因而，液晶顯示裝置之產量可增加。包含氧化物半導體之電晶體特別具有電晶體之電氣特性顯著改變並藉由靜電影響而偏離設計範圍之可能性。因此，更有效地將藍相液晶材料用於具有包含氧化物半導體之電晶體的液晶顯示裝置。

此外，本實施例之結構不限於液晶顯示裝置，而可應用於包含諸如電致發光元件（亦稱為EL元件）之發光元件做為顯示元件之自發光顯示裝置。若為自發光顯示裝置，儘管電荷於影像顯示時需持續供應予發光元件，但於顯示靜態影像時，可藉由停止供應將供應予驅動電路之時脈信號及起始脈衝，而停止驅動電路。因而，可達成電力消耗降低。

圖14為時序圖，描繪圖13C之電路圖中供應予端子、閘極線驅動電路104及信號線驅動電路105之信號狀態。請注意，為說明時序圖之範例，圖14中期間151視為移動影像寫入期間，及圖14中期間152視為靜態影像顯示期間。圖14中期間可依據關於影像為移動影像或靜態影像之判斷結果，而判斷為移動影像寫入期間或靜態影像顯示期間。在圖14中，GCK係指供應予閘極線驅動電路104之時脈信號；GSP係指供應予閘極線驅動電路104之起始脈衝；SCK係指供應予信號線驅動電路105之時脈信號；及SSP係指供應予信號線驅動電路105之起始脈衝。圖14中亦描繪信號線112之電位、像素電極121之電位、端子106A之電位、端

子 106B 之 電 位 、 及 相 對 電 極 122 之 電 位 。

請 注 意 ， 移 動 影 像 寫 入 期 間 為 期 間 151 ， 相 應 於 藉 由 一 連 串 訊 框 期 間 之 影 像 信 號 比 較 而 檢 測 到 差 異 之 期 間 ， 靜 態 影 像 寫 入 期 間 為 期 間 152 ， 相 應 於 藉 由 一 連 串 訊 框 期 間 之 影 像 信 號 比 較 而 未 檢 測 到 差 異 之 期 間 。 因 而 ， 在 期 間 151 中 ， 執 行 作 業 使 得 影 像 信 號 及 共 同 電 位 供 應 予 像 素 電 路 103 中 像 素 及 相 對 電 極 。 另 一 方 面 ， 在 期 間 152 中 ， 停 止 供 應 影 像 信 號 及 共 同 電 位 予 像 素 電 路 103 中 像 素 及 相 對 電 極 。

具 體 地 ， 在 期 間 151 中 ， 時 脈 信 號 於 所 有 時 間 均 供 應 ， 做 為 圖 14 中 所 描 繪 之 時 脈 信 號 GCK ， 及 如 圖 14 中 所 描 繪 依 據 垂 直 同 步 頻 率 而 供 應 脈 衝 做 為 起 始 脈 衝 GSP 。 此 外 ， 在 期 間 151 中 ， 時 脈 信 號 於 所 有 時 間 均 供 應 做 為 圖 14 中 所 描 繪 之 時 脈 信 號 SCK ； 依 據 一 閘 極 選 擇 期 間 而 供 應 脈 衝 做 為 圖 14 中 所 描 繪 之 起 始 脈 衝 SSP ； 將 供 應 予 每 一 列 像 素 之 影 像 信 號 「 資 料 」 被 供 應 予 信 號 線 112 ， 而 信 號 線 112 之 電 位 依 據 閘 極 線 111 之 電 位 而 供 應 予 像 素 中 像 素 電 極 121 ， 如 圖 14 中 所 描 繪 ； 及 開 關 電 晶 體 107 開 啓 之 電 位 被 供 應 予 相 應 於 開 關 電 晶 體 107 之 閘 極 端 子 的 端 子 106A ， 而 端 子 106B 之 電 位 的 共 同 電 位 被 供 應 予 相 對 電 極 122 ， 如 圖 14 中 所 描 繪 。

在 期 間 152 中 ， 如 圖 14 中 所 描 繪 ， 時 脈 信 號 GCK 及 起 始 脈 衝 GSP 之 供 應 停 止 ； 如 圖 14 中 所 描 繪 ， 時 脈 信 號 SCK 及 起 始 脈 衝 SSP 之 供 應 亦 停 止 ； 及 如 圖 14 中 所 描 繪 ， 至 信

號線 112 之影像信號「資料」之供應亦停止。此外，如圖 14 中所描繪，時脈信號 GCK 及起始脈衝 GSP 之供應停止；因此，像素電晶體 114 關閉，影像信號「資料」之供應停止，及像素電極 121 被置於浮動狀態。此外，開關電晶體 107 關閉之電位被供應予相應於開關電晶體 107 之閘極端子的端子 106A；因而，為端子 106B 之電位的共同電位之供應停止。因此，相對電極 122 被置於浮動狀態。

即，在期間 152 中，液晶 123 兩側之電極，即像素電極 121 及相對電極 122 被置於浮動狀態；因而，在期間 152 中可顯示靜態影像而無額外電位供應。藉由停止時脈信號及起始脈衝供應予閘極線驅動電路 104 及信號線驅動電路 105，可達成電力消耗降低。

使用包含氧化物半導體之電晶體做為像素電晶體 114 及開關電晶體 107，可顯著減少關閉狀態電流，當液晶元件之兩端子處於非導通狀態時，可大幅降低液晶元件之電位改變。

如上述，包含氧化物半導體之電晶體的關閉狀態電流可製成 0.1 fA 或更低。因此，相較於半導體層包含非結晶矽等之電晶體，像素電極 121 及相對電極 122 被置於浮動狀態之保持期間可延長。因此，在本實施例中靜態影像顯示時，預期產生電力消耗降低之協同效應。

請注意，圖 13C 中液晶 123 之電阻係數為約 $1 \times 10^{10} \Omega \cdot \text{cm}$ 至 $1 \times 10^{11} \Omega \cdot \text{cm}$ 。在圖 14 中期間 152 中，液晶 123 兩側之電極使用具有幾乎無關閉狀態電流之電晶體，即像素電

極 121 及相對電極 122 被置於浮動狀態。因而，因電壓施加於液晶 123 兩側之間而流經液晶 123 之關閉狀態電流可減少。

結果，可獲得液晶顯示裝置，其中達成靜態影像顯示時，電力消耗降低及影像失真降低。

本實施例可與其他實施例中所說明之任一結構適當組合而予實施。

（實施例 5）

在本實施例中，說明包含上述實施例之任一顯示裝置之電子裝置範例。

圖 19A 描繪電視機，其包含外殼 9630、顯示部 9631、揚聲器 9633、操作鍵 9635、連接端子 9636 等。圖 19A 中電視機具有處理及轉換電視之電波為影像信號之功能，處理及轉換影像信號為適於顯示之信號之功能，轉換影像信號之訊框頻率之功能等。儘管未描繪，顯示部 9631 具有實施例 2 中所說明之結構，及包含光學感測器。圖 19A 中電視機除了上述提供者外，可具有各種功能。使用上述實施例中所說明之結構，檢測圍繞之光量及色溫，可總是獲得易於觀看之顯示狀況。此外，可獲得較少影像失真之穩定影像，同時亦達成電力消耗降低。

以此方式，使用非結晶薄膜光學感測器及具有不同之可見光光學靈敏度的多晶薄膜光學感測器，準確檢測周圍照度且顯示裝置之亮度最佳化，藉此可降低使用者感應之

亮度改變，及可抑制電力消耗增加。此外，基於非結晶薄膜光學感測器與多晶薄膜光學感測器之輸出之間差異，檢測紅外光照度及修正顯示部色調，藉此可改進顯示品質。

圖 19B 描繪電子書之範例。例如，電子書 2700 包含外殼 2701 及外殼 2703 之兩外殼。外殼 2701 及外殼 2703 藉由鉸鏈 2711 組合，使得電子書 2700 可以鉸鏈 2711 做為軸而開啓及關閉。基此結構，電子書 2700 可如同紙本書般操作。

顯示部 2705 合併於外殼 2701 中。顯示部 2707 合併於外殼 2703 中。儘管未描繪，顯示部 2705 及顯示部 2707 具有實施例 2 中所說明之結構，並包含光學感測器。顯示部 2705 及顯示部 2707 可顯示一影像或不同影像。當顯示部顯示不同影像時，例如正文可顯示於右側顯示部（圖 19B 中顯示部 2705）及影像可顯示左側顯示部於（圖 19B 中顯示部 2707）。

此外，圖 19B 描繪一範例，其中外殼 2701 具作業部等。例如，外殼 2701 具電源開關 2721、操作鍵 2723、揚聲器 2725 等。頁面可以操作鍵 2723 翻面。請注意，鍵盤、指向裝置等可提供於外殼中顯示部之相同側。再者，外部連接端子（例如耳機端子、USB 端子、及可連接 AC 轉換器及諸如 USB 纜線之各類纜線的端子）、記錄媒體嵌入部等可提供於外殼之背面或側面。此外，電子書 2700 可做為電子辭典。

此外，電子書 2700 將裝配而可無線傳輸及接收資訊。電子書 2700 可具有一種結構，其中從電子書伺服器無線購

買及下載所需書籍資料等。

使用上述實施例中所說明之結構，檢測圍繞之光量及色溫，可總是獲得易於觀看之顯示狀況。此外，可獲得較少影像失真之穩定影像，同時亦達成電力消耗降低。

本申請案係依據2009年12月18日向日本專利處提出申請之序號2009-288511日本專利申請案，其整個內容係以提及方式併入本文。

【圖式簡單說明】

圖1A及1B各描繪顯示裝置。

圖2A及2B描繪光學感測器之光學靈敏度特性。

圖3為顯示裝置之方塊圖。

圖4描繪顯示裝置之結構。

圖5描繪顯示裝置之像素電路結構。

圖6描繪光學感測器讀取電路之結構。

圖7為時序圖，描繪光學感測器之讀取作業。

圖8A至8D描繪電晶體及光學感測器之製造程序。

圖9A至9D描繪電晶體及光學感測器之製造程序。

圖10A及10B描繪電晶體及光學感測器之製造程序。

圖11描繪像素開關電晶體之結構。

圖12A至12C各描繪電晶體之結構。

圖13A至13C描繪顯示裝置之結構。

圖14為時序圖，描繪顯示裝置之作業。

圖15為包含氧化物半導體之電晶體的截面圖。

圖 16 爲 沿 圖 15 中 A-A' 截 面 之 能 帶 圖 。

圖 17A 及 17B 爲 沿 圖 15 中 B-B' 截 面 之 能 帶 圖 。

圖 18 描 繪 真 空 位 準 與 金 屬 之 功 函 數 之 間 關 係 ， 及 真 空
位 準 與 氧 化 物 半 導 體 之 電 子 親 和 性 之 間 關 係 。

圖 19A 及 19B 各 描 繪 電 子 裝 置 。

【 主 要 元 件 符 號 說 明 】

101、102、300：基 板

103、221：像 素 電 路

104：閘 極 線 驅 動 電 路

105：信 號 線 驅 動 電 路

106：端 子 部

107：開 關 電 晶 體

108：共 同 連 接 部

109、122：相 對 電 極

111：閘 極 線

112：信 號 線

113、224：像 素

114：像 素 電 晶 體

115、203：液 晶 元 件

121：像 素 電 極

123：液 晶

131、132：光 學 感 測 器

141、142、143：佈 線

151、152：期間

201、205、206、231、381、382、383、390、395：

電 晶 體

202、232：儲存電容器

204：光二極體

207、209、213：閘極信號線

208：光二極體重置信號線

210：視訊資料信號線

211：光學感測器輸出信號線

212：光學感測器參考信號線

220、800：顯示裝置

222：顯示元件控制電路

223：光學感測器控制電路

225：顯示元件

226、236、391、392、802、803、841、842：光學感測器

227、228：顯示元件驅動電路

229：電路

230：光學感測器驅動電路

233：預充電信號線

251、252、253、254、255：信號

301、310、360：閘極電極層

302、303：佈線層

304：閘極絕緣層

305、306：氧化物半導體層

I640813

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：099142636

※申請日：099 年 12 月 07 日

※IPC 分類：G02F 1/133 (2006.01)
G09G 3/36 (2006.01)
G09G 3/20 (2006.01)

一、發明名稱：(中文／英文)

包含光學感測器之顯示裝置及驅動方法

Display device including optical sensor and driving method thereof

二、中文發明摘要：

本發明之目標為提供具低電力消耗及良好顯示品質之顯示裝置。第一基板具端子部、像素電極、包含氧化物半導體之開關電晶體、具有可見光的高光學靈敏度之第一光學感測器、及具有紅外光的光學靈敏度並具有較該第一光學感測器低之可見光的光學靈敏度之第二光學感測器。圍繞顯示裝置之照度或色溫係使用該第一及第二光學感測器予以檢測，並調整顯示影像之亮度或色調。提供第二基板以便面對該第一基板，並具相對電極。在顯示靜態影像期間，該開關電晶體關閉，使得該相對電極處於浮動狀態。

三、英文發明摘要：

An object is to provide a display device with low power consumption and good display quality. A first substrate is provided with a terminal portion, a pixel electrode, a switching transistor including an oxide semiconductor, a first optical sensor having high optical sensitivity to visible light, and a second optical sensor having optical sensitivity to infrared light and having lower optical sensitivity to visible light than the first optical sensor. The illuminance or color temperature around a display device is detected using the first and second optical sensors, and the luminance or color tone of a display image is adjusted. A second substrate is provided so as to face the first substrate, and is provided with a counter electrode. In a period for displaying a still image, the switching transistor is turned off so that the counter electrode is brought into a floating state.

圖2A

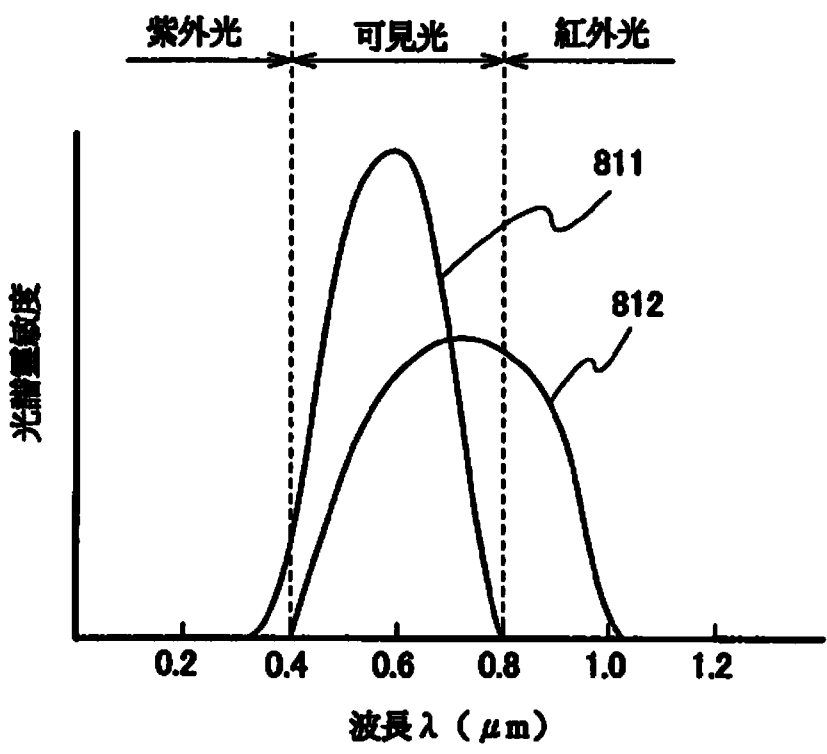


圖2B

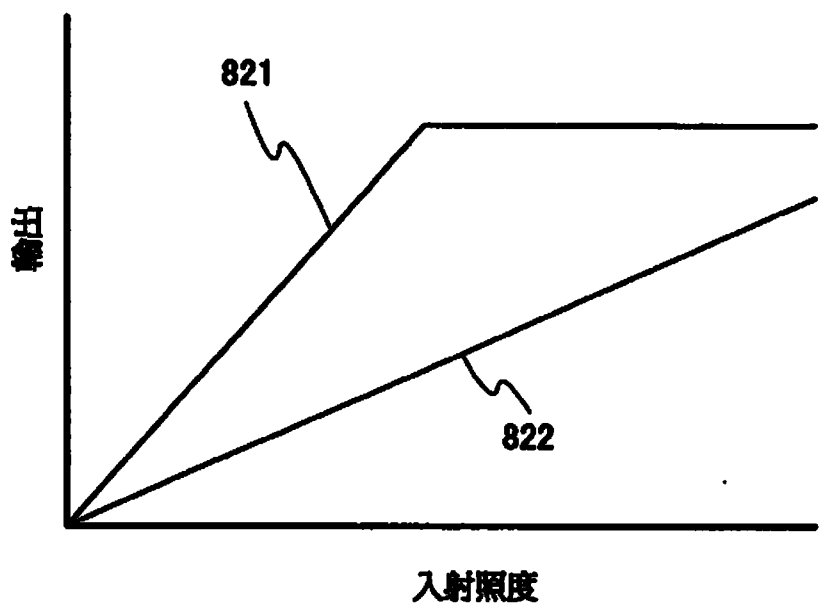


圖3

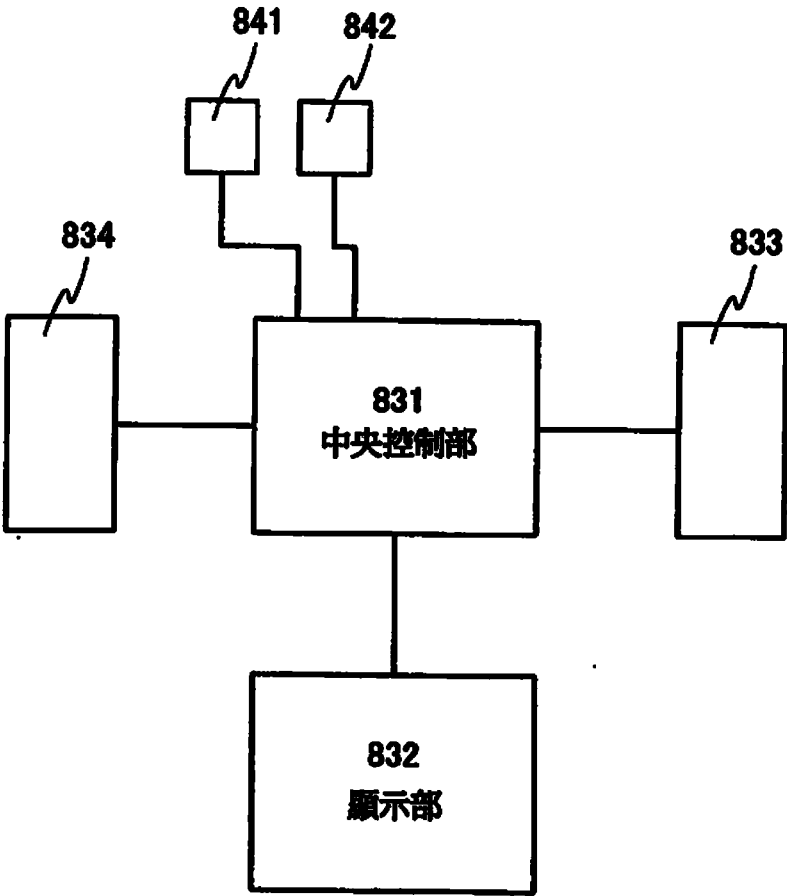


圖5

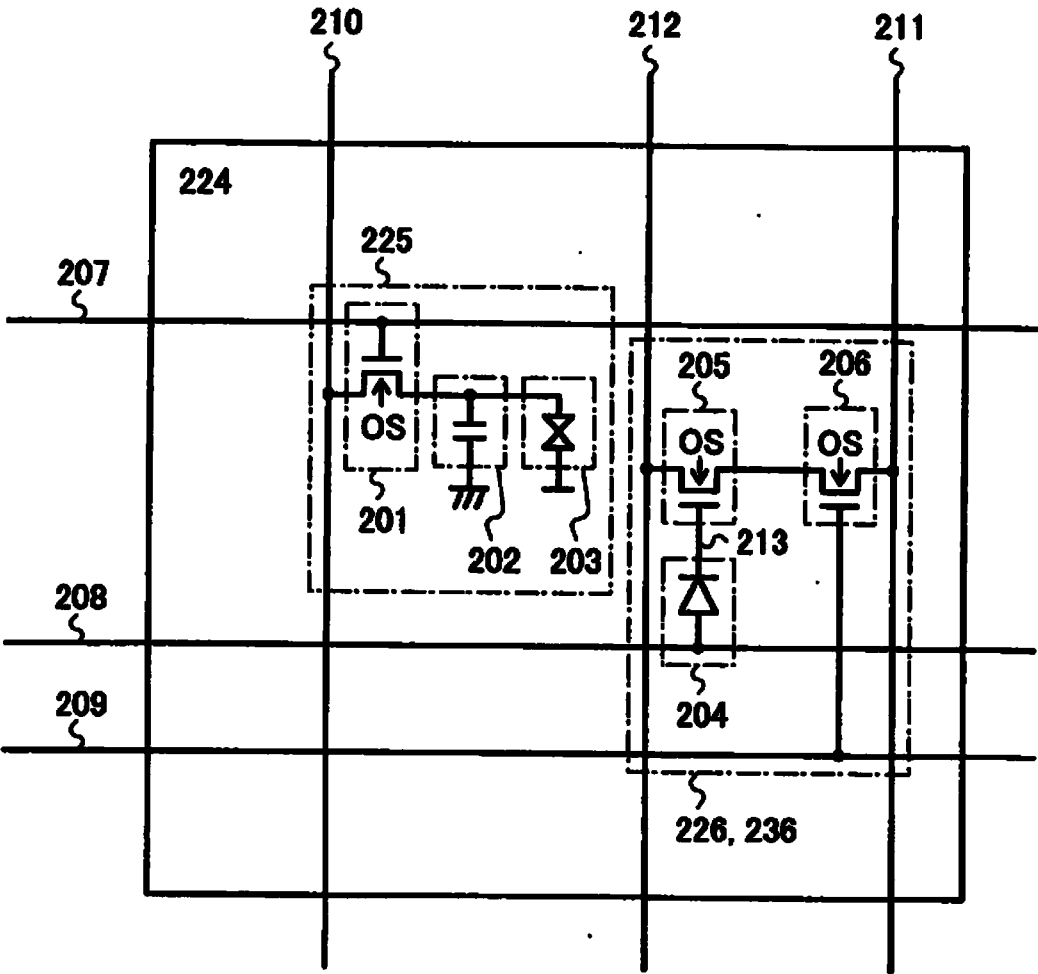


圖 6

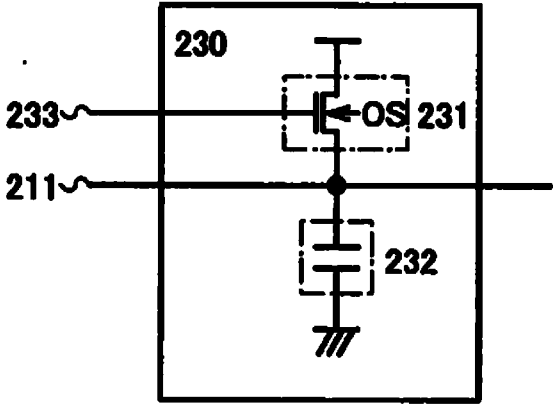


圖7

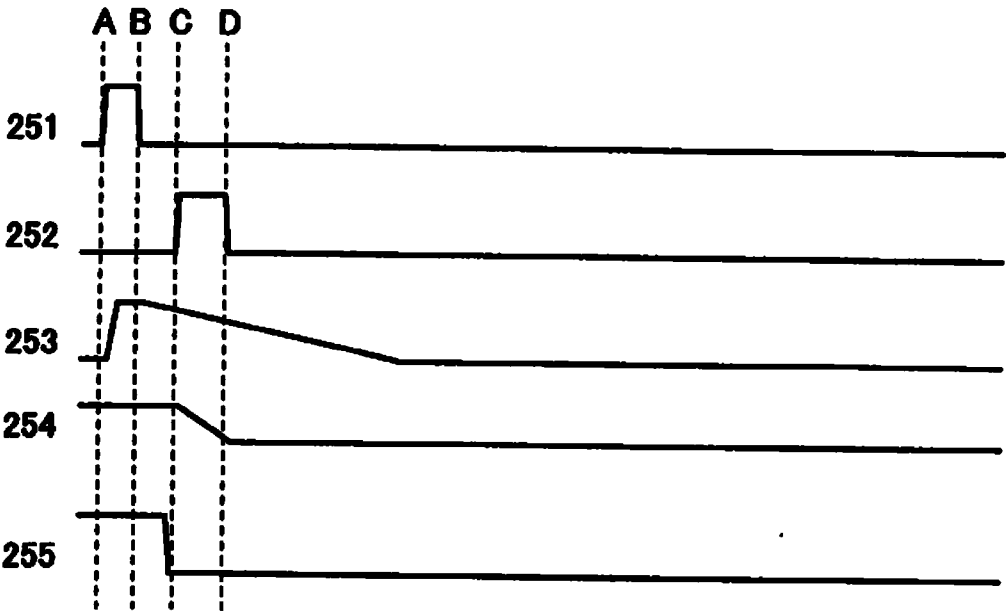


圖11

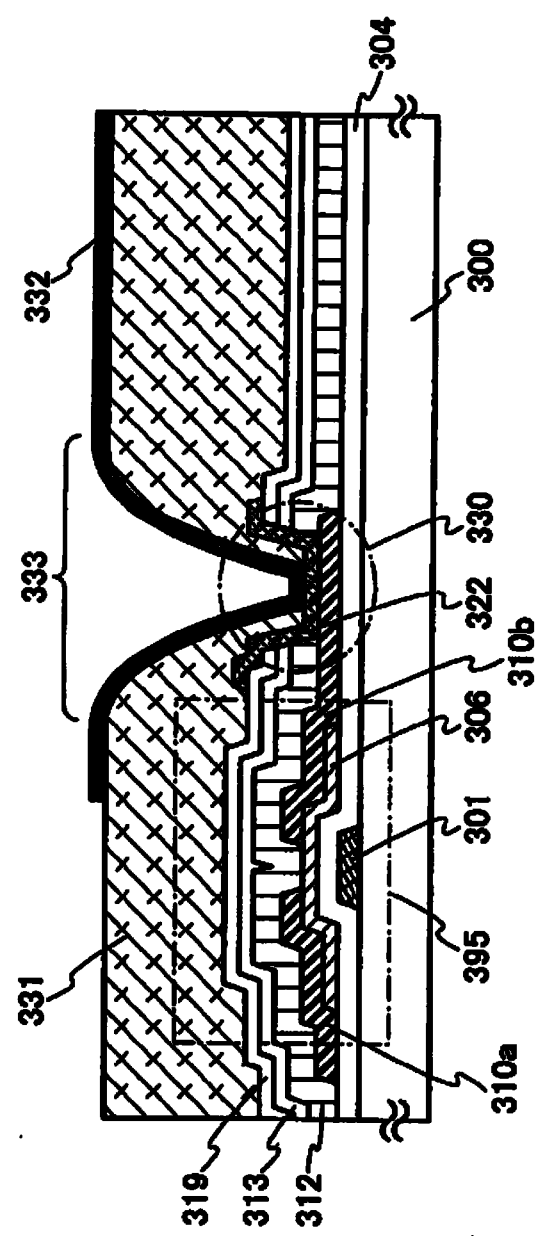


圖14

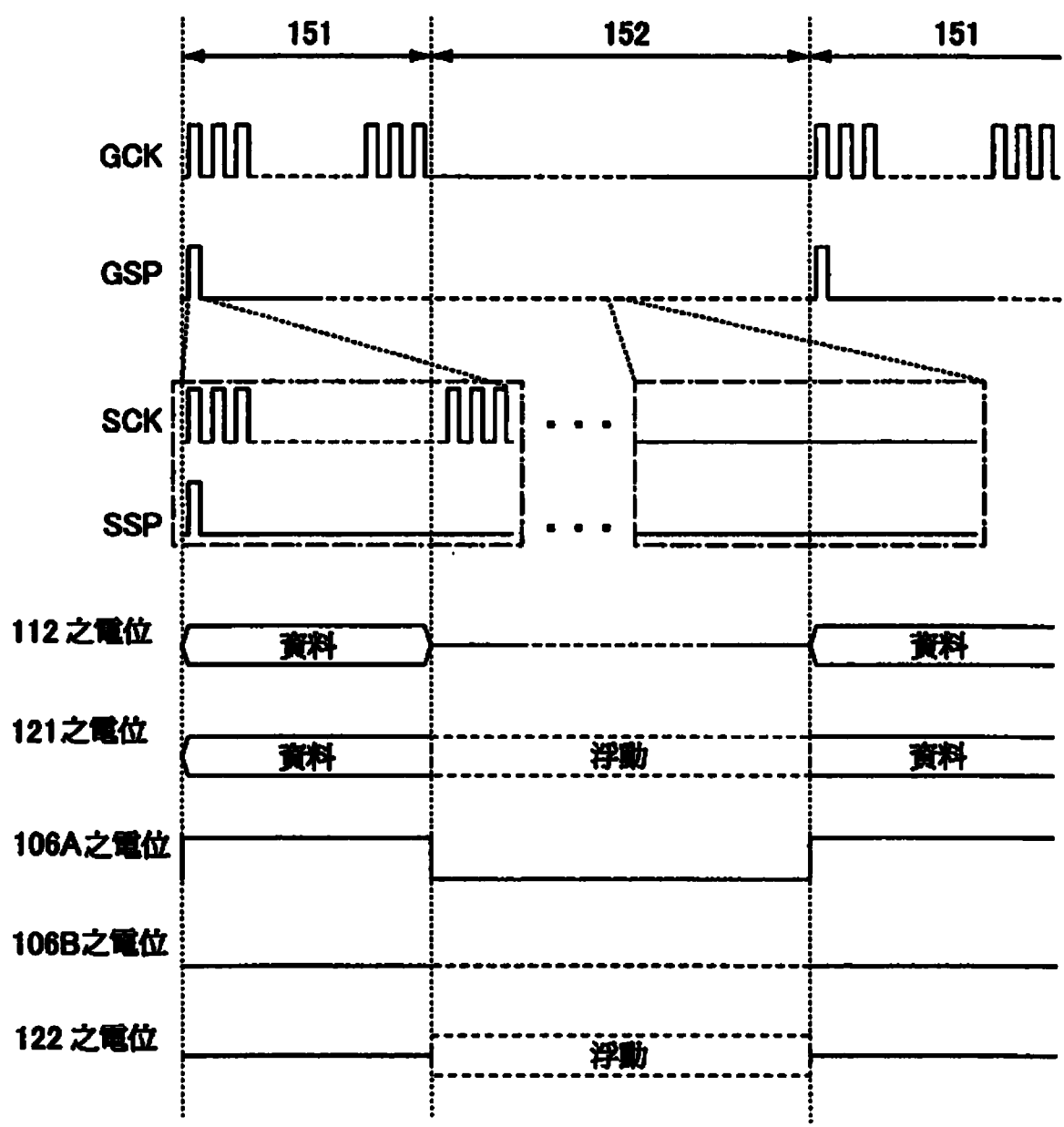


圖15

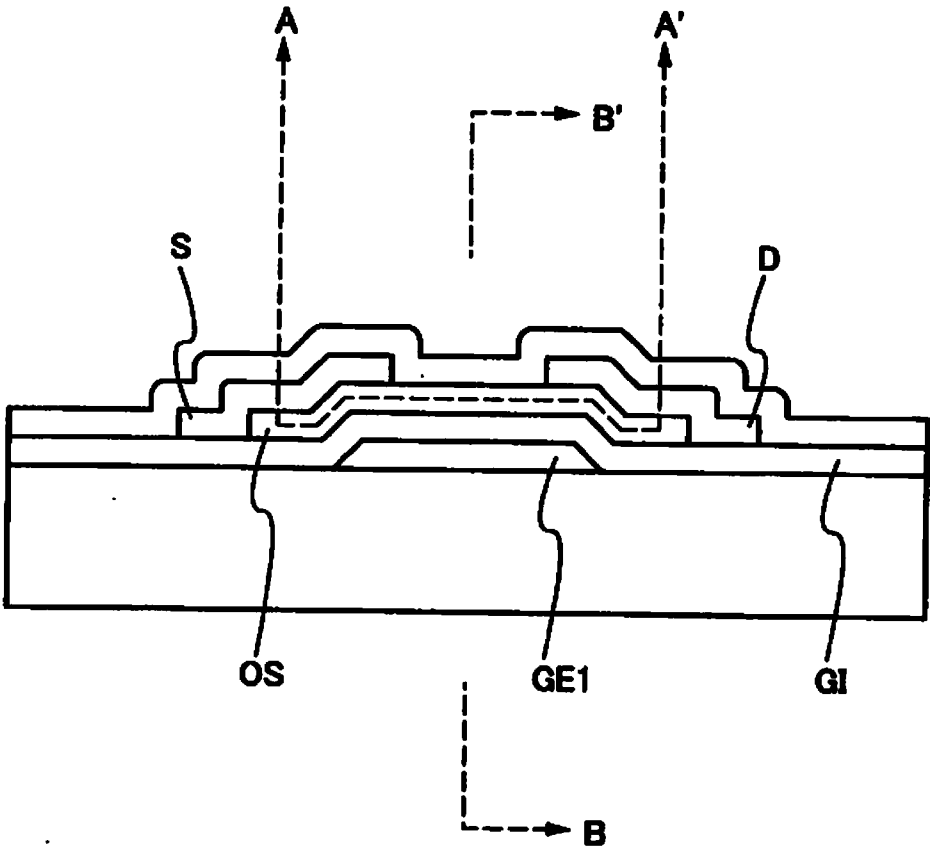


圖16

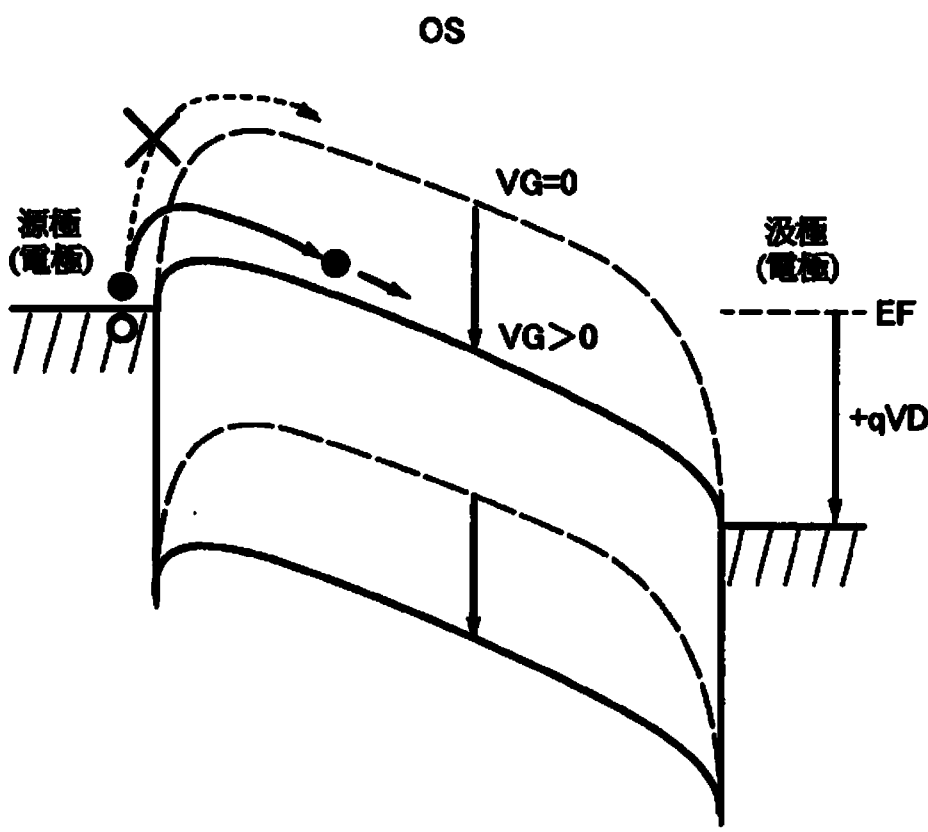
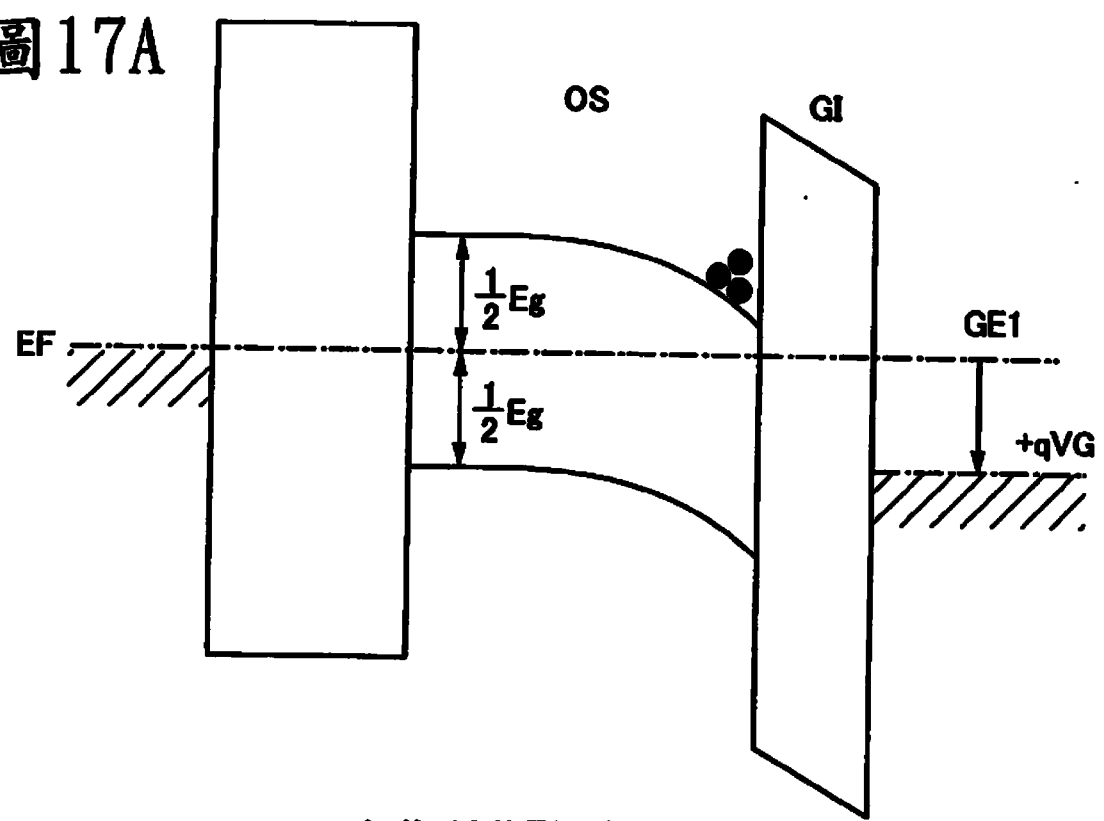
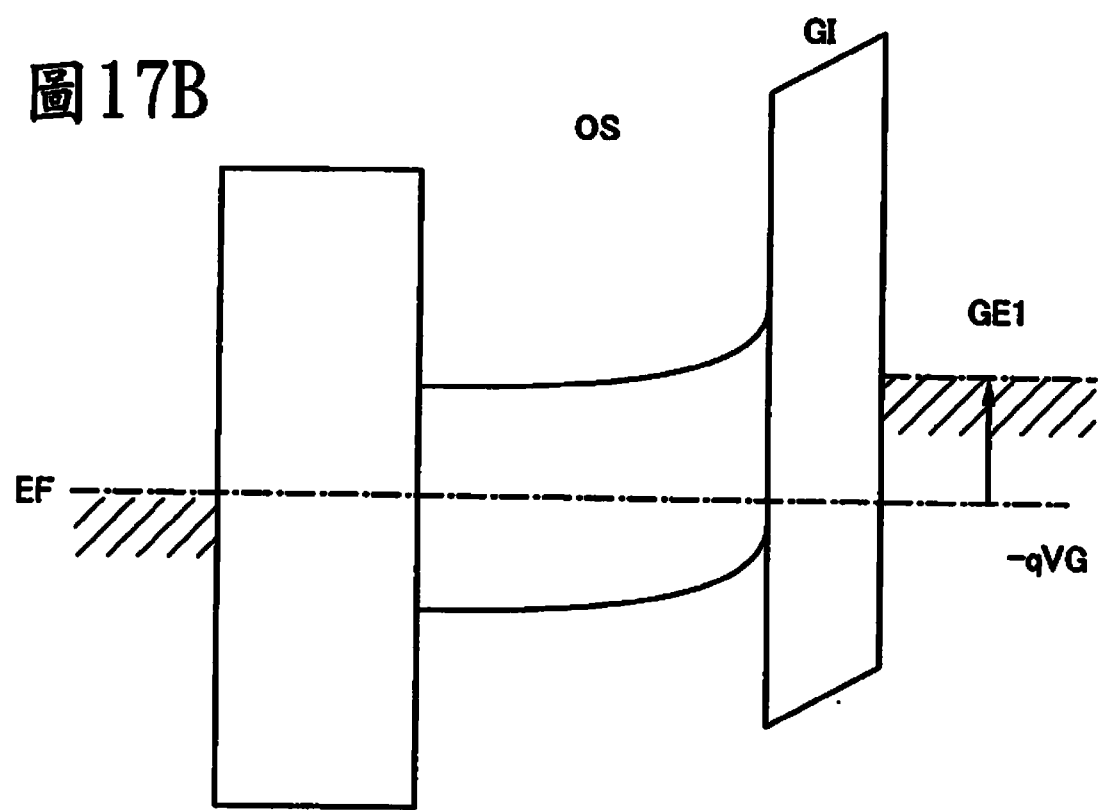


圖 17A



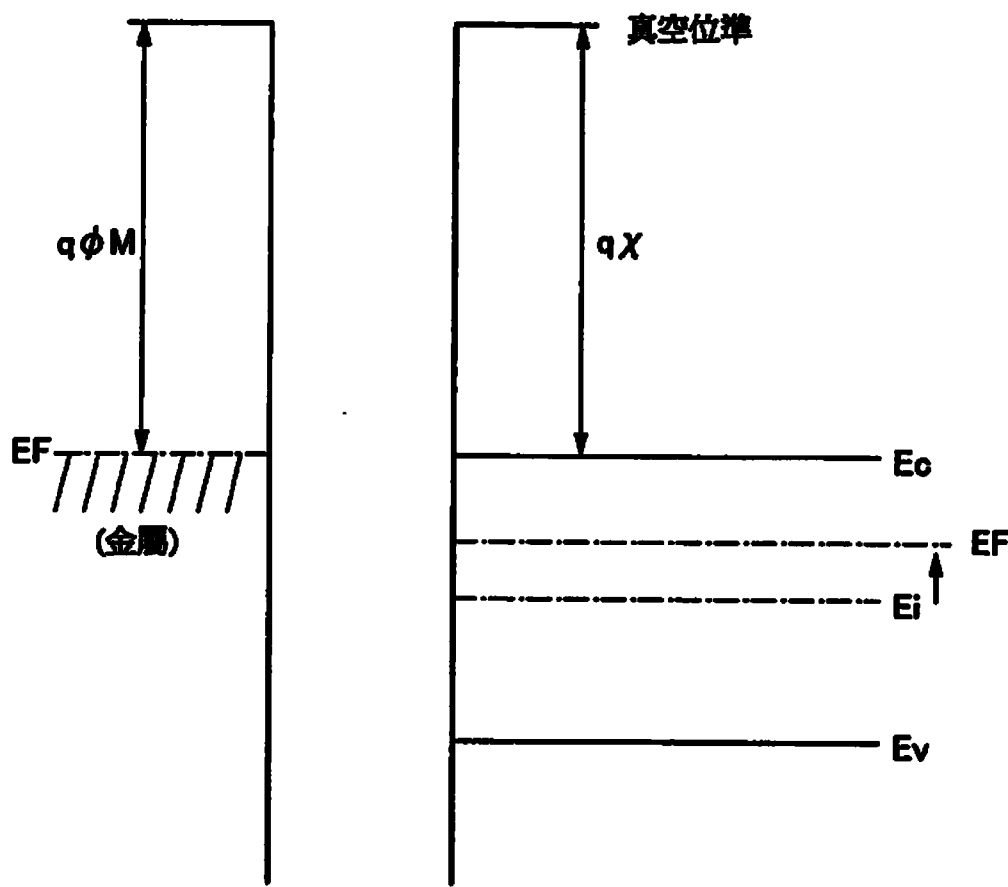
B-B' 截面之能帶圖 ($V_G > 0$)

圖 17B



B-B' 截面之能帶圖 ($V_G < 0$)

圖18



四、指定代表圖：

(一) 本案指定代表圖為：第(1A)圖。

(二) 本代表圖之元件符號簡單說明：

800：顯示裝置

801：顯示部

802、803：光學感測器

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

307、308、316、317、318：半導體層

309、314、320、330、333：接觸孔

312：保護絕緣層

313、319、331：絕緣層

315、321、322、310a、310b、311a、311b：電極層

332：像素電極層

334：通道保護層

350：外部光

801、832、2705、2707、9631：顯示部

811、812、821、822：特性

831：中央控制部

833：外部輸入

834：作業部

2700：電子書

2701、2703、9630：外殼

2711：鉸鏈

2721：電源開關

2723、9635：操作鍵

2725、9633：揚聲器

9636：連接端子

106A、106B：端子

308a：n型雜質區

308b：i型區

308c：p型雜質區

第 099142636 號

民國 105 年 9 月 21 日修正

七、申請專利範圍：

1. 一種顯示裝置，包含：

第一基板，其中端子部、開關電晶體、第一光學感測器、第二光學感測器、包含各包含像素電極的複數像素之像素電路、及該像素電路與基板邊緣之間驅動電路係提供於該第一基板上，

具相對電極之第二基板，該第二基板面對該第一基板，及

在該像素電極及該相對電極之間的液晶，

其中該開關電晶體包含氧化物半導體，

其中該第一光學感測器包含包含非結晶半導體之第一光電轉換元件，及第一放大器電路，

其中該第二光學感測器包含包含多晶半導體之第二光電轉換元件，及第二放大器電路，及

其中該相對電極經由該開關電晶體而電性連接該端子部。

2. 如申請專利範圍第1項之顯示裝置，其中該驅動電路包含單晶半導體。

3. 如申請專利範圍第1項之顯示裝置，其中該驅動電路係藉由COG法、引線接合法或TAB法連接。

4. 如申請專利範圍第1項之顯示裝置，進一步包含：

沿該基板邊緣形成之佈線，

其中該佈線連接該開關電晶體及該端子部。

5. 一種顯示裝置，包含：

第 099142636 號

民國 105 年 9 月 21 日修正

第一基板，其中端子部、開關電晶體、第一光學感測器、第二光學感測器、包含各包含像素電極的複數像素之像素電路、該像素電路與第一基板邊緣之間閘極線驅動電路、及該像素電路與第二基板邊緣之間信號線驅動電路係提供於該第一基板上，

具相對電極之第二基板，該第二基板面對該第一基板，及

在該像素電極及該相對電極之間的液晶，

其中該開關電晶體包含氧化物半導體，

其中該第一光學感測器包含包含非結晶半導體之第一光電轉換元件，及第一放大器電路，

其中該第二光學感測器包含包含多晶半導體之第二光電轉換元件，及第二放大器電路，及

其中該相對電極經由該開關電晶體而電性連接該端子部。

6. 如申請專利範圍第1項或第5項之顯示裝置，其中該第一光電轉換元件包含非結晶矽。

7. 如申請專利範圍第1項或第5項之顯示裝置，其中該第二光電轉換元件包含多晶矽或微晶矽。

8. 如申請專利範圍第1項或第5項之顯示裝置，其中該氧化物半導體具有小於 $1 \times 10^{14} / \text{cm}^3$ 之載子濃度。

9. 如申請專利範圍第5項之顯示裝置，其中每一該閘極線驅動電路及該信號線驅動電路包含單晶半導體。

10. 如申請專利範圍第1項或第5項之顯示裝置，其中

第 099142636 號

民國 105 年 9 月 21 日修正

該第一放大器電路及該第二放大器電路之至少之一具有包含氧化物半導體之電晶體。

11. 如申請專利範圍第5項之顯示裝置，其中每一該閘極線驅動電路及該信號線驅動電路係藉由COG法、引線接合法或TAB法連接。

12. 如申請專利範圍第5項之顯示裝置，進一步包含：

提供於該第一基板上之佈線，

其中該佈線連接該開關電晶體及該端子部。

13. 如申請專利範圍第1項或第5項之顯示裝置，其中當該開關電晶體關閉時，該相對電極處於浮動狀態。

14. 如申請專利範圍第1項或第5項之顯示裝置，其中該顯示裝置為液晶顯示裝置。

15. 一種顯示裝置之驅動方法，該顯示裝置包含具端子部、像素電極、開關電晶體、第一光學感測器及第二光學感測器的第一基板，及具相對電極的第二基板，該驅動方法包含以下步驟：

藉由使用該第一光學感測器及該第二光學感測器而檢測圍繞該顯示裝置之照度；及

依據該照度調整顯示影像之亮度，

其中該開關電晶體包含氧化物半導體，

其中該第一光學感測器具有約0.6 μm 波長之最大靈敏度，及檢測可見光，

其中該第二光學感測器具有約0.7 μm 波長之最大靈敏

第 099142636 號

民國 105 年 9 月 21 日修正

度，及檢測可見光及紅外光，

其中該第二光學感測器具有較該第一光學感測器低之可見光的光學靈敏度，及

其中電位從該端子部經由該開關電晶體而供應予該相對電極。

16. 如申請專利範圍第15項之顯示裝置之驅動方法，其中該照度之檢測，若該第一光學感測器輸出之信號不飽和，係藉由使用該第一光學感測器，或若該第一光學感測器輸出之信號飽和，係藉由使用該第二光學感測器。

17. 如申請專利範圍第15項之顯示裝置之驅動方法，進一步包含以下步驟：

利用該第一光學感測器與該第二光學感測器之輸出之間差異，而檢測圍繞該顯示裝置之紅外光照度。

18. 一種顯示裝置之驅動方法，該顯示裝置包含具端子部、像素電極、開關電晶體、第一光學感測器及第二光學感測器的第一基板，及具相對電極的第二基板，該驅動方法包含以下步驟：

藉由使用該第一光學感測器或該第二光學感測器而檢測圍繞該顯示裝置之色溫，及

依據該色溫修正顯示影像之色調，

其中該開關電晶體包含氧化物半導體，

其中該第一光學感測器具有約 0.6 μm 波長之最大靈敏度，及檢測可見光，

其中該第二光學感測器具有約 0.7 μm 波長之最大靈敏

第 099142636 號

民國 105 年 9 月 21 日修正

度，及檢測可見光及紅外光，

其中該第二光學感測器具有較該第一光學感測器低之可見光的光學靈敏度，及

其中電位從該端子部經由該開關電晶體而供應予該相對電極。

19. 如申請專利範圍第18項之顯示裝置之驅動方法，其中該色溫之檢測，若該第一光學感測器輸出之信號不飽和，係藉由使用該第一光學感測器，或若該第一光學感測器輸出之信號飽和，係藉由使用該第二光學感測器。

20. 如申請專利範圍第18項之顯示裝置之驅動方法，進一步包含以下步驟：

利用該第一光學感測器與該第二光學感測器之輸出之間差異，而檢測圍繞該顯示裝置之紅外光色調。

21. 如申請專利範圍第15項或第18項之顯示裝置之驅動方法，其中該開關電晶體於顯示靜態影像期間關閉，使得該相對電極處於浮動狀態。