公告本

申請日期：90.3.28	案號：90107284
類別：H01L21/314	

（以上各欄由本局填註）

發明專利說明書 540118

一、發明名稱	中文	增加低介電材料表面潤濕性的方法
	英文	
二、發明人	姓名（中文）	1. 蔡正原 2. 楊名聲
	姓名（英文）	1. 2.
	國籍	1. 中華民國 2. 中華民國
	住、居所	1. 雲林縣北港鎮民主路14號 2. 新竹市忠孝路165巷10號5樓
三、申請人	姓名（名稱）（中文）	1. 聯華電子股份有限公司
	姓名（名稱）（英文）	1.
	國籍	1. 中華民國
	住、居所（事務所）	1. 300新竹科學工業園區新竹市力行二路三號
	代表人姓名（中文）	1. 宣明智
	代表人姓名（英文）	1.

本案已向

國(地區)申請專利	申請日期	案號	主張優先權
無			

有關微生物已寄存於

寄存日期	寄存號碼
無	

五、發明說明 (1)

5-1發明領域：

本發明係有關於在一半導體元件上形成一低介電材料的方法，更特別的是有關於增加無機介電材料表面潤濕性的方法。

5-2發明背景：

在半導體製程技術的應用上，在目前正在製造中的是具有次微米(sub-micron)以及次半微米(sub-half-micron)的積體電路(integrated circuit)元件。而趨向於深次微米的技術(deep sub-micron technology)(如，包括小於0.35微米尺寸)，對於多層內連線技術而言是必須的。

因此，在積體電路晶片中，積體電路效能在深次微米中是做為在數百萬個閘極(gate)以及電晶體(transistor)之間移動的電子訊號的延遲時間(delay time)。寄生電容(parasitic capacitance)與電阻效應(resistance effect)產生使得這些保護內連接線結構必須控制良好。由此趨勢來看，最近是注重在低電阻值金屬(例如，銅)的使用，此種金屬與具有低介電常數(low dielectric constant, low-k dielectric)之絕緣材料在金屬線之間連接。一低介電材料為一介電材料，其介電常數比傳統的

五、發明說明 (2)

介電材料為低，如氟化矽玻璃（Fluornated Silicate Glass, FSG)，其介電常數值約為3.5。銅的導電性是非常的高且比其他的金屬（如，鋁）的電漂移（electromigration)要低。

在半導體製程技術中，內連接線層的製程係利用化學機械研磨(chemical mechanical polishing, CMP)的方法，特別是當有數層以及導線本身的特性藉由一高寬比（aspect ratio((例如，導線是以0.25微米的寬以及1.0微米的高度)。

在0.25微米的高效能積體電路的製程中，製作內連接線結構須利用所謂的鑲嵌（damascene)技術。因為在半導體元件尺寸的原因，傳統的金屬鋁的沉積以及蝕刻逐漸變得困難。同時，在效能的考量上須要利用低阻值的金屬例如，銅。

除了銅具有低阻值之外，積體電路效能提高係利用銅導體與低介電絕緣體（insulator)(介電常數k小於4)連接。在許多的例子中，一些低介電材料是以旋塗塗佈高分子材料（spin coated polymer)。另外，對於形成雙鑲嵌結構而言，以無機介電材料如氮化矽（silicon nitride, SiN）或是碳化矽材料(Silicon carbide)皆以化學氣相沉積(Chemical Vapor Deposition, CVD)的方式成長，做為

五、發明說明 (3)

阻障層，之後再以旋塗的方式將低介電材料覆蓋於阻障層上。在此，由於低介電係數的材料為有機高分子（organic polymer），上述兩種材料之相容性（compatibility），例如，兩種不同材料之附著力（adhesion)將是影響製程關鍵。由於碳化矽材料的本身包含矽-氫鍵（Si-H)以及矽-甲基（$Si-CH_3$）基團，這兩種基團都具有斥水的特性（hydrophobic)。一般在低介電材料塗佈之前形成，均會施以碳化矽（或氮化矽）上塗佈一黏著促進劑（adhesion promoter），此黏著促進劑之目的在於提供一介面一有含有機斥水之鍵結（如，Si-C)與無機親水之鍵結(如Si-O鍵），使得有機斥水之材料能均勻塗佈在無機之介電材料上面。在此，此黏著促進劑是否能均勻塗佈在無機介電材料上面，將嚴重影響低介電係數之高分子材料是否能塗佈均勻(即附著力佳)在表面上，進而影響半導體元件之完整性與整合度（Integrity)問題。

由於上述所描述的缺點，為了使無機介電材料與有機高分子之間的附著力增加，所以必須改善無機介電材料的表面特性，如潤濕性，使得無機之介電材料表面特性由斥水性改變成較具親水性的表面。

5-3發明目的及概述：

五、發明說明（7）

法在第二低介電層18上形成。一第一光阻層利用光學微影技術，在第二低介電阻障層20上沉積，曝光以及顯影，並且蝕刻第二低介電阻障層20曝光的區域，以形成一開口24以定義之後在第二低介電層18上的介層洞開口。接著，參考第三圖，一第三低介電層26同樣以旋塗的方式在第二低介電阻障層20上形成，然後再沉積一硬遮罩層28在第三低介電層26上。

接著，參考第四圖，一第二光阻層沉積在硬遮罩層28上，且以已知的光學微影技術曝光和顯影以形成一開口30以定義之後的溝渠開口。因此，光學微影技術蝕刻移除所硬遮罩層28曝露的部份區域以形成開口30。

參考第五圖，利用非等向性蝕刻步驟形成一介層洞32以及一溝渠開口並且利用非等向性蝕刻步驟蝕刻已曝光的第三低介電層26以及第二低介電層18以形成一雙鑲嵌結構。而此非等向性蝕刻步驟會依序蝕刻所曝露的第三低介電層26以及第二低介電層18，但是並不會將低介電阻障層20及16蝕刻去除。

參考第六圖，一金屬銅沉積且填滿介層洞開口32以及溝渠34。一般而言，當金屬材料沉積時，多餘的金屬也會在結構上形成。因此，可以藉由蝕刻步驟或是研磨技術將多餘的金屬銅移除。在最佳實施例中，以化學機械研磨（

五、發明說明 (8)

chemical mechanical polishing, CMP) 的方式將溝渠開口34上多餘的金屬銅移除而形成一金屬栓塞36。接著，第三低介電阻障層40沉積覆蓋在硬遮罩層28以及部份的金屬栓塞36。若藉由重覆的製程，可以在第六圖中的結構上形成額外的金屬層以形成多層的內連線結構。

以上所述僅為本發明之較佳實施例而已，並非用以限定本發明之申請專利範圍；凡其它未脫離本發明所揭示之精神下所完成之等效改變或修飾，均應包含在下述之申請專利範圍內。

圖式簡單說明

第一圖係表示位於底材上之具有一導體區之第一介電層內以及一第一阻障層在第一介電層上之結構示意圖；

第二圖係表示在第一圖的結構上依序形成一第二介電層、第二阻障層以及一開口位於第二阻障層以第二低介電層內之截面示意圖；

第三圖係表示在第二圖的結構上依序形成一第三介電層以及硬遮罩層；

第四圖係表示在第三圖的結構上形成一開口位於硬遮罩層以及第三介電層內；

第五圖係表示在第四圖的結構內形成一介層洞開口以及一溝渠開口；以及

第六圖係表示在底材上形成一雙鑲嵌結構之截面示意圖。

主要部分之代表符號：

10 底材

12 第一低介電層

14 導體區

16 第一低介電阻障層

圖式簡單說明

18 第二低介電層

20 第二低介電阻障層

24 開口

26 第三低介電層

28 硬遮罩層

30 開口

32 介層洞開口

34 溝渠

36 金屬栓塞

40 第三低介電阻障層

四、中文發明摘要　（發明之名稱：增加低介電材料表面潤濕性的方法）

一種增加無機低介電材料表面潤溼性的方法。此方法包含一無機介電材料做為一低介電阻障層，以化學氣相沉積的方式在半導體元件上形成。接著，以紫外光處理方法處理無機低介電材料的表面，使得表面的特性由疏水性改變為較親水性。因此，無機低介材料表面的潤濕性可以增加，同時也可以增加無機低介電材料與有機高分子之間的附著性。

英文發明摘要　（發明之名稱：）

六、申請專利範圍

在該第三介電層、該第二阻障層、該第二介電層及該第一阻障層內並位於該第一介電層上與該導體區上形成一溝渠；以及

利用紫外光處理分別使得該第一阻障層以及該第二阻障層之一表面特性由疏水性變為較親水性。

7. 如申請專利範圍第6項之方法，其中上述導體區的材料包含金屬銅。

8. 如申請專利範圍第7項之方法，其中上述利用化學機械研方法研磨該金屬銅。

9. 如申請專利範圍第6項之方法，其中上述第一介電層、該第二介電層以及該第三介電層包含SiLK之有機高分子。

10. 如申請專利範圍第6項之方法，更包含以碳化矽之無機介電材料之一阻障層以化學氣相沉積在該第一介電層、該第二介電層以及該第三介電層上。

11. 如申請專利範圍第10項之方法，其中上述碳化矽的化學鍵包含矽-氫(Si-H)化學鍵。

12. 如申請專利範圍第10項之方法，其中上述碳化矽的化學鍵包含矽-碳氫(Si-CH)化學鍵。

六、申請專利範圍

13. 如申請專利範圍第6項之方法，更包含一吸附促進劑覆蓋在該第一阻障層以及該第二阻障層上。

14. 如申請專利範圍第13項之方法，更包含在該吸附促進劑上實行一烘烤程序。

15. 一種形成雙鑲嵌結構的方法，該方法包含:

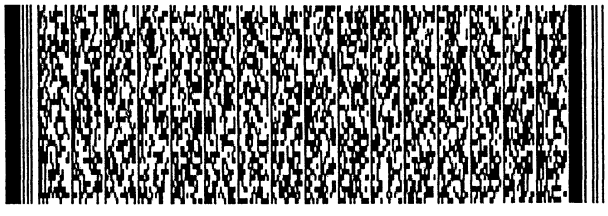
提供具有一底材之一半導體結構，具有一導體區之一第一有機高分子層在該底材上，一第一無機介電層在該第一有機高分子層上與該導體區上，一第二有機高分子層在該第一無機介電層上，一第二無機介電層在該第二有機高分子層上，一第三有機高分子層在該第二無機介電層上；

在該第三有機高分子層，該第二無機介電層，該第二有機高分子層，該第一無機介電層內並位於該第一有機高分子層上與該導體區上形成一溝渠；以及

利用紫外光處理分別使得該第一無機介電層以及該第二無機介電層之一表面特性由疏水性變為較親水性。

16. 如申請專利範圍第15項之方法，其中上述導體區的材料包含金屬銅。

17. 如申請專利範圍第16項之方法，其中上述利用化學機械研方法研磨該金屬銅。



六、申請專利範圍

18. 如申請專利範圍第15項之方法，其中上述第一有機高分子層、該第二有機高分子層以及該第三有機高分子層包含SiLK之有機高分子。

19. 如申請專利範圍第15項之方法，更包含一無機介電層旋塗在該第一有機高分子層以及該第二有機高分子層。

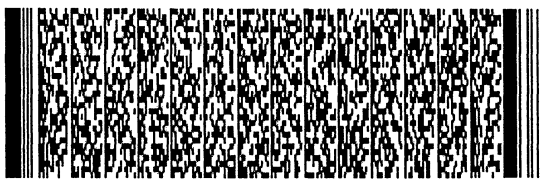
20. 如申請專利範圍第15項之方法，其中上述第一無機介電層以及該第二無機介電層包含碳化矽和氮化矽之無機介電材料。

21. 如申請專利範圍第20項之方法，其中上述碳化矽包含矽-氫(Si-H)化學鍵。

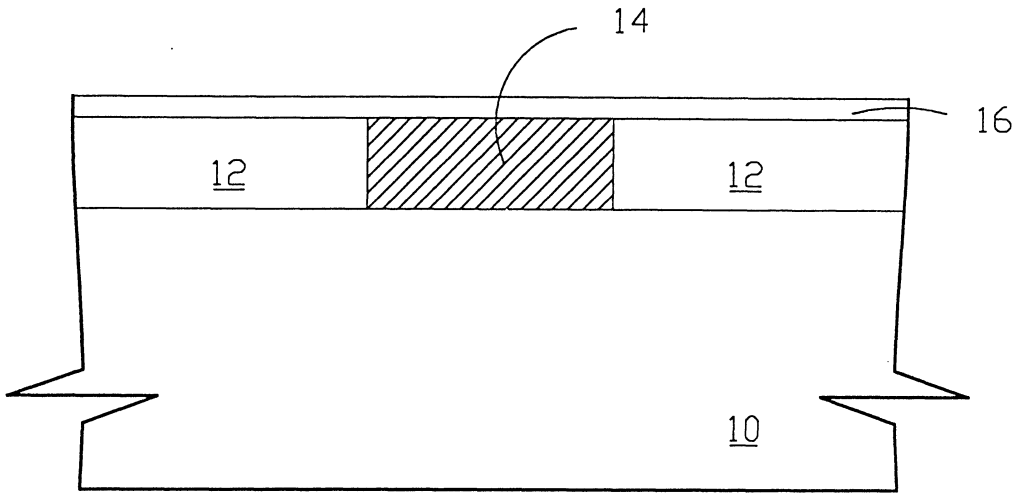
22. 如申請專利範圍第21項之方法，其中上述碳化矽包含矽-碳氫(Si-CH)化學鍵。

23. 如申請專利範圍第15項之方法，更包含一吸附促進劑覆蓋在該第一無機介電層以及該第二無機介電層上。

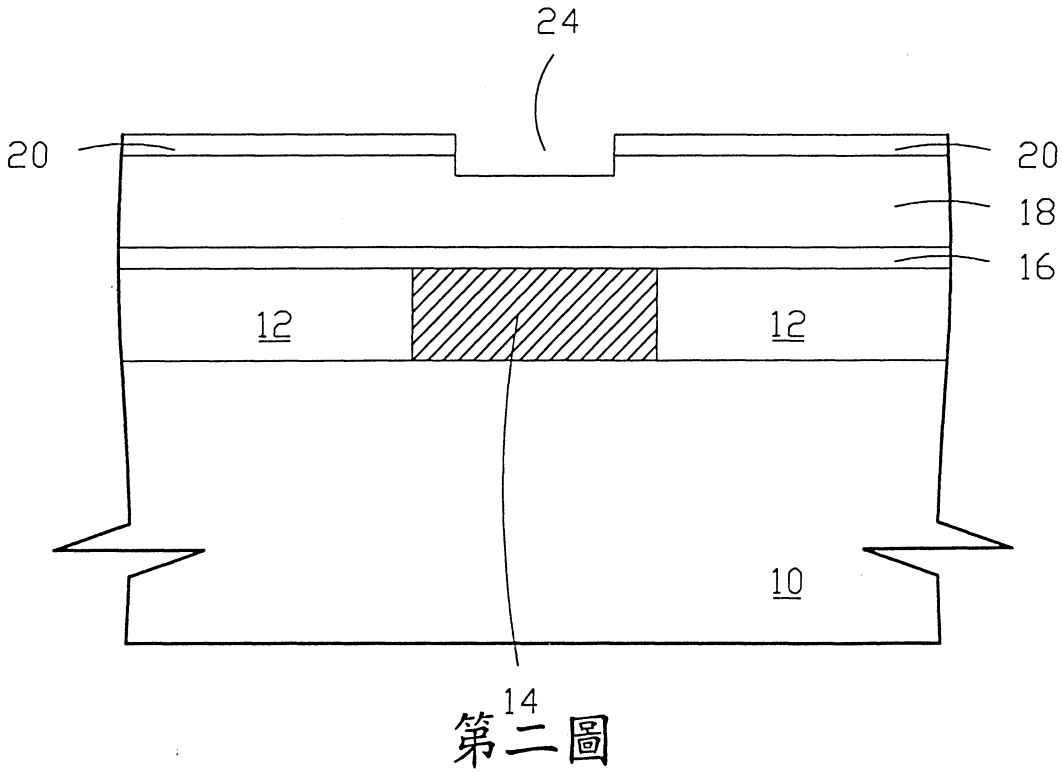
24. 如申請專利範圍第23項之方法，更包含在該吸附促進劑上實行一烘烤程序。



圖式

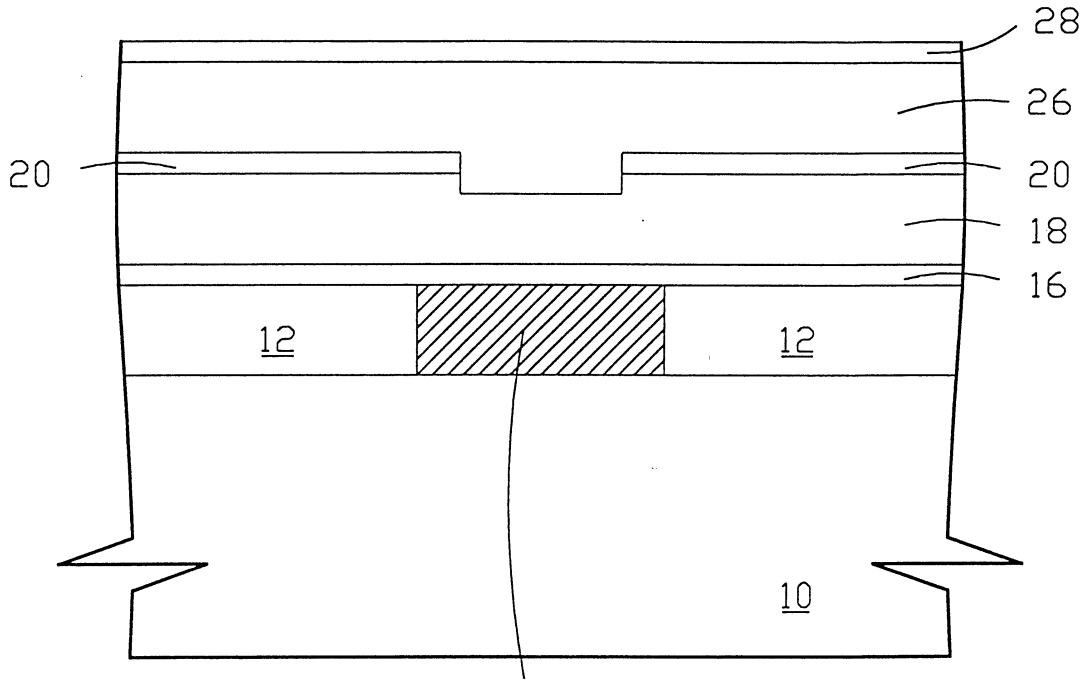


第一圖

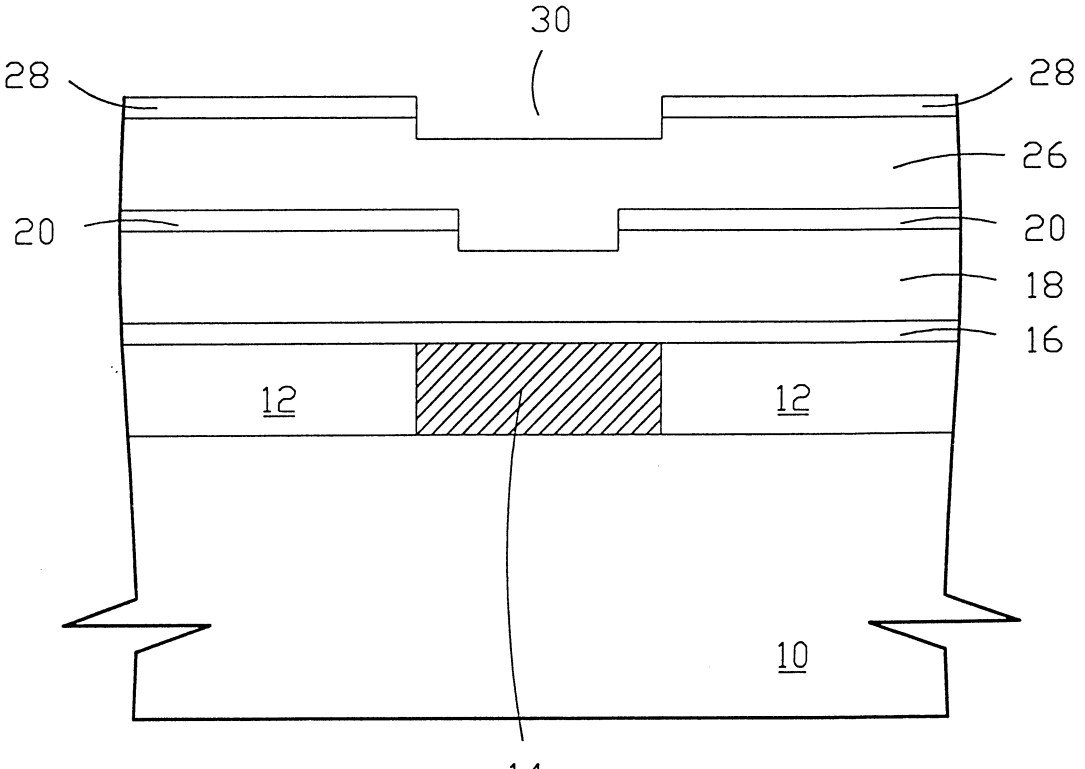


第二圖

圖式

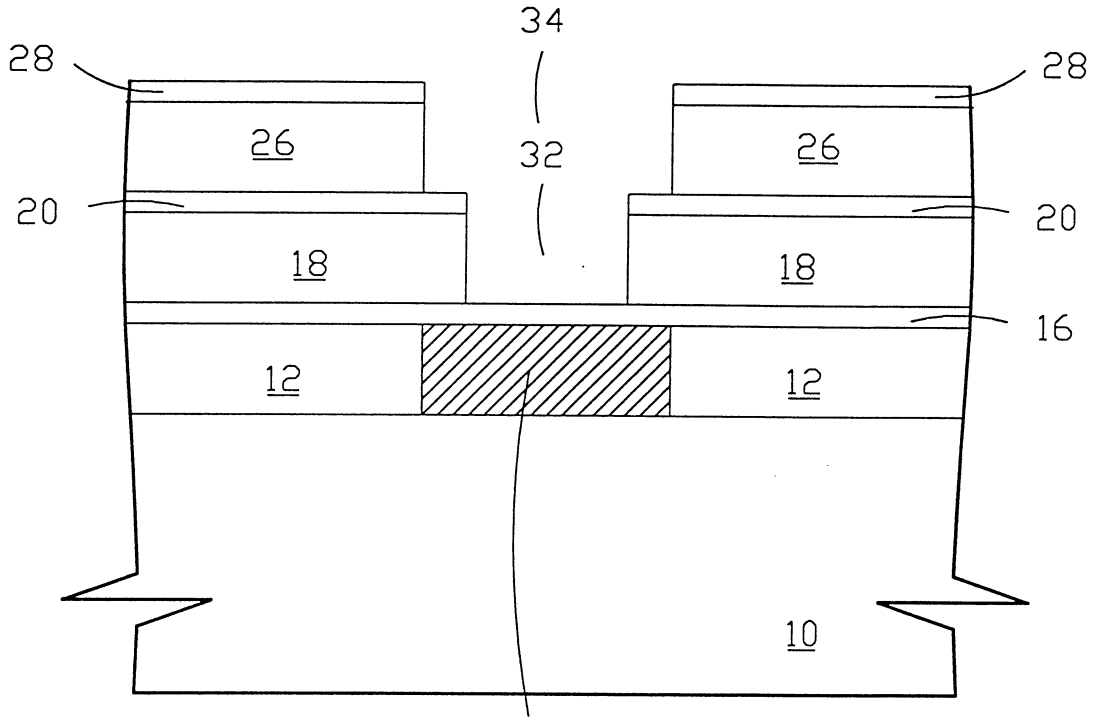


第三圖

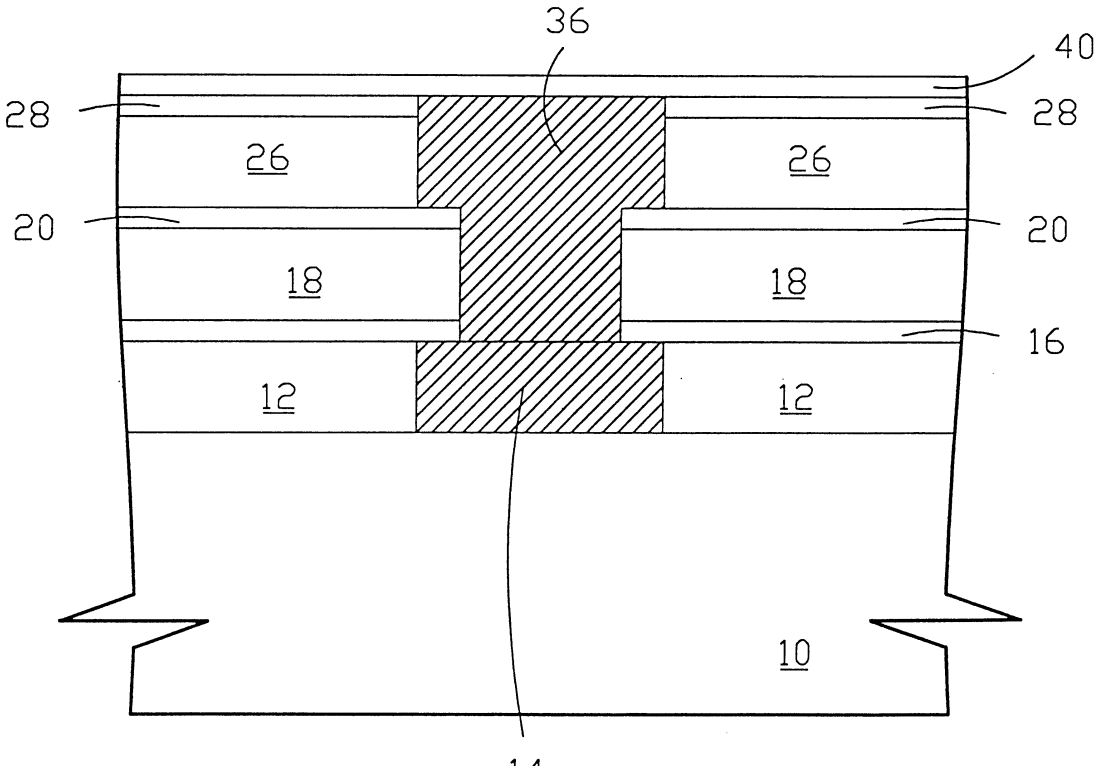


第四圖

圖式


34
28
28
26
32
26
20
20
18
18
16
12
12
10
14

第五圖


36
40
28
28
26
26
20
20
18
18
16
12
12
10
14

第六圖

五、發明說明（4）

本發明的主要目的係在半導體底材上形成一低介電材料處理方法。此方法係可以改善低介電材料表面的潤濕性。

本發明的另一目的，係以增加低介電材料與有機高分子之間的黏附性。

根據以上所述之目的，本發明的方法係以化學氣相沉積的方式，先將一無機低介電材料在半導體元件上形成。具有疏水性的無機低介電材料是做為擴散阻障層或蝕刻終止層，並利用紫外光照射無機介電材料，使得無機介電材料表面的特性由疏水性變為親水性並可以增加表面的潤濕性。

5-4發明詳細說明：

本發明的一些實施例會詳細描述如下。然而，除了詳細描述外，本發明還可以廣泛地在其他的實施例施行，且本發明的範圍不受限定，其以之後的專利範圍為準。

對於以低介電材料而言，特別是對於旋塗方式高分子（Spin on polymer）材料而言，有機高分子（organic polymer），如SiLK與無機低介電材料，如碳化矽（SiC）、氮化矽(SiN)之間的附著性為此類型低介電材料能否塗佈均勻之關鍵。對於半導體元件的完整性而言，材

五、發明說明 (5)

料的附著特性，如潤濕性為最主要的特性。在另一方面，無機介電材料，如，碳化矽(SiC)，與傳統的氮化矽(SiN)比較，碳化矽具有較低的介電常數值，並且對於銅的擴散有較佳的阻抗能力。為了增加有機聚合物與鄰近的無機介電材料之間的附著性，在碳化矽的表面上利用紫外光照射而使得碳化矽的表面特性由疏水性變為親水性，且碳化矽的潤溼性也會增加。利用紫外光照射使得碳化矽表面由疏水性改變為較具親水性，其原因可能是紫外光可以打斷碳化矽薄膜中的Si-H以及Si-CH_3鍵結，形成Si-OH鍵結，導致親水特性增加。

參考第一圖，具有一導體區14之第一低介電層12在底材10上形成。導體區14可以為任何金屬材料，而在一半導體元件中形成一內連接線。一般而言，如金屬鋁，可以在半導體元件上做為導體區14的金屬材料。在最近的實施例中，則是以金屬銅取代金屬鋁。金屬銅與金屬鋁比較，金屬銅具有對電遷移有高的阻力以及且比鋁具有低的電阻，由此可知，金屬銅可做為內連接線較佳的材料。然而，因為金屬銅在介電材料中的擴散作用以及金屬銅與矽材之間的不相容性，對金屬銅而言必須與鄰近的材料隔離。因此，當金屬銅做為內連接線的材料時，須要阻障層(barrier layer)或是概括層(encapsulation layer)以隔離金屬銅與鄰近的材料以及避免與鄰近的材料體任何相互作用發生。

五、發明說明 (6)

接著，一做為第一低介電阻障層16的無機介電材料係利用化學氣相沉積法在第一低介電層12以及部份的導體區14上形成。在傳統的技術中，在內連線結構中係以氮化矽做為低介電阻障層16。然而，碳化矽薄膜的介電常數比氮化矽低且對於金屬銅有較佳的阻抗能力，故在此實施例中以碳化矽做為低介電阻障層16。

然後，在一實施例中，利用紫外光(ultraviolet)處理第一低介電阻障層16的表面，使得該低介電阻障層表面的特性由疏水性改變為較親水性，而將無機介電材料表面的潤溼性改善並且增加無機介電材料與做為低介電層的有機高分子之間的附著力。在另一實施例中，為了增加有機高分子與無機低介電材料之間的附著性，在無機低介電材料上塗佈一吸附促進劑(adhesion promoter)，塗佈厚度約為100埃，並且利用烘烤(baking)的方式在溫度約為100至200℃烘烤吸附促進劑，以除去殘留在無機低介電材料上的溶劑。

接著，參考第二圖與第三圖，一第二低介電層18以塗佈的方式在第一低介電阻障層16上形成，然後，第二低介電阻障層20係以化學氣相沉積(chemical vapor deposition, CVD)的方式，如電漿促進式化學氣相沉積(plasma enhanced chemical vapor deposition, PECVD)

六、申請專利範圍

1. 一種形成半導體元件的方法，該方法包含:

形成一介電層在一半導體底材上；

形成一阻障層在該介電層上；以及

利用紫外光處理該阻障層，使得該阻障層的一表面特性由疏水性變為較親水性。

2. 如申請專利範圍第1項之方法，其中上述介電層包含SiLK之有機高分子。

3. 如申請專利範圍第1項之方法，其中上述阻障層包含碳化矽及氮化矽之無機介電材料。

4. 如申請專利範圍第3項之方法，其中上述形成該阻障層的方法包含一化學氣相沉積法。

5. 如申請專利範圍第1項之方法，更包含一吸附促進劑覆蓋在該阻障層上。

6. 一種形成一雙層鑲嵌結構的方法，該方法包含:

提供具有一底材之一半導體結構，具有一導體區之一第一介電層在該底材上，一第一阻障層在該第一介電層上與該導體區上，一第二介電層在該第一阻障層上，一第二阻障層在該第二介電層上，一第三介電層在該第二阻障層上；