



(21)申請案號：101114898

(22)申請日：中華民國 101 (2012) 年 04 月 26 日

(51)Int. Cl. : **H01L21/027 (2006.01)**(71)申請人：聯華電子股份有限公司 (中華民國) UNITED MICROELECTRONICS CORP. (TW)  
新竹市新竹科學工業園區力行二路 3 號(72)發明人：郭龍恩 KUO, LUNG EN (TW)；廖俊雄 LIAO, JUNN HSIUNG (TW)；陳炫旭  
CHEN, HSUAN HSU (TW)；李孟駿 LEE, MENG CHUN (TW)

(74)代理人：吳豐任；戴俊彥

(56)參考文獻：

TW 200924024

TW 201123266A1

KR 10-0825796

US 2008/0160770A1

審查人員：姚真華

申請專利範圍項數：17 項 圖式數：6 共 24 頁

(54)名稱

半導體裝置圖案化結構之製作方法

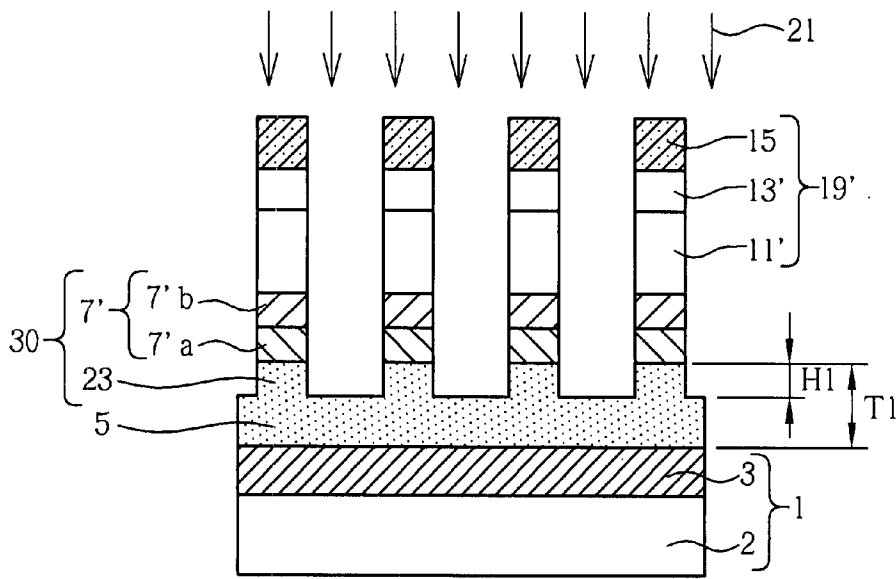
METHOD FOR FABRICATING PATTERNED STRUCTURE OF SEMICONDUCTOR DEVICE

(57)摘要

一種半導體裝置圖案化結構之製作方法，其包含有下列步驟。首先依序形成一目標層、一第一遮罩層及一第一圖案化遮罩層於一基板上。接著利用第一圖案化遮罩層作為蝕刻遮罩，於基板上形成複數個特徵結構，其中各特徵結構均包含一圖案化第一遮罩及一圖案化目標層。然後，形成一第二圖案化遮罩於基板上，以覆蓋住部分特徵結構並暴露一預定區域。繼以進行一第二蝕刻製程，完全去除預定區域內之特徵結構及第二圖案化遮罩。最後，進行一第三蝕刻製程，利用圖案化第一遮罩層作為蝕刻遮罩，完全去除未被圖案化第一遮罩層遮蔽之該目標層。

The present invention provides a method for fabricating a patterned structure in a semiconductor device, which includes the following processes. First, a target layer, a first mask and a first patterned mask are sequentially formed on a substrate. Then, a first etching process is performed to form a plurality of characteristic structures on the substrate, wherein each of the characteristic structures comprises a patterned first mask and a patterned target layer. A second patterned mask is formed on the substrate, wherein the second patterned mask covers a portion of the characteristic structures and exposes a predetermined region. A second etching process is performed to fully eliminate the characteristic structures within the predetermined region. Finally, a third etching process is performed to fully eliminate the target layer not covered by the patterned first mask.

指定代表圖：



第3B圖

符號簡單說明：

- 1 . . . 基板
- 2 . . . 基底
- 3 . . . 絕緣層
- 5 . . . 目標層
- 7' . . . 圖案化第一遮罩
- 7' a . . . 圖案化氮化矽
- 7' b . . . 圖案化氧化矽
- 11' . . . 非晶碳層
- 13' . . . 抗反射層
- 15 . . . 光阻層
- 19' . . . 第一圖案化遮罩層
- 21 . . . 第一蝕刻製程
- 23 . . . 圖案化目標層
- 30 . . . 特徵結構
- H1 . . . 第一高度
- T1 . . . 第一厚度

# 發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：10114898

※申請日：101. 4. 26

※IPC 分類：H01L 21/02 (2006.01)

一、發明名稱：(中文/英文)

半導體裝置圖案化結構之製作方法/METHOD FOR FABRICATING  
PATTERNED STRUCTURE OF SEMICONDUCTOR DEVICE

二、中文發明摘要：

一種半導體裝置圖案化結構之製作方法，其包含有下列步驟。首先依序形成一目標層、一第一遮罩層及一第一圖案化遮罩層於一基板上。接著利用第一圖案化遮罩層作為蝕刻遮罩，於基板上形成複數個特徵結構，其中各特徵結構均包含一圖案化第一遮罩及一圖案化目標層。然後，形成一第二圖案化遮罩於基板上，以覆蓋住部分特徵結構並暴露一預定區域。繼以進行一第二蝕刻製程，完全去除預定區域內之特徵結構及第二圖案化遮罩。最後，進行一第三蝕刻製程，利用圖案化第一遮罩層作為蝕刻遮罩，完全去除未被圖案化第一遮罩層遮蔽之該目標層。

三、英文發明摘要：

The present invention provides a method for fabricating a patterned structure in a semiconductor device, which includes the following processes. First, a target layer, a first mask and a first patterned mask are sequentially formed on a substrate. Then, a first etching process is performed to form a plurality of characteristic structures on the substrate,

wherein each of the characteristic structures comprises a patterned first mask and a patterned target layer. A second patterned mask is formed on the substrate, wherein the second patterned mask covers a portion of the characteristic structures and exposes a predetermined region. A second etching process is performed to fully eliminate the characteristic structures within the predetermined region. Finally, a third etching process is performed to fully eliminate the target layer not covered by the patterned first mask.

## 四、指定代表圖：

(一)本案指定代表圖為：第(3B)圖。

(二)本代表圖之元件符號簡單說明：

1	基板	2	基底
3	絕緣層	5	目標層
7'	圖案化第一遮罩	11'	非晶碳層
13'	抗反射層	15	光阻層
19'	第一圖案化遮罩層	21	第一蝕刻製程
23	圖案化目標層	30	特徵結構
H1	第一高度	T1	第一厚度
7'a	圖案化氮化矽	7'b	圖案化氧化矽

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

## 六、發明說明：

### 【發明所屬之技術領域】

本發明係關於一種圖案化結構之領域，特別是關於一種製作半導體裝置圖案化結構之方法。

### 【先前技術】

積體電路(integrated circuit, IC)建構之方式包含在基底或不同膜層中形成圖案化特徵(feature)以構成元件裝置和內連線結構。在 IC 的製作過程中，微影(photolithography)製程係為一不可或缺之技術，其主要是將所設計的圖案形成於一個或多個光罩上，然後再藉由曝光(exposure)與顯影(development)步驟將光罩上的圖案轉移至一膜層上之光阻層內。伴隨著後續的蝕刻製程、離子佈植製程以及沈積製程等半導體製程步驟，係可完成複雜的 IC 結構。

隨著半導體元件的持續微型化及半導體製作技術的進步，目前業界常採用雙重圖案化技術(DPT)作為 32 奈米(nanometer, nm)與 22 nm 的主要線寬技術。常見的雙重圖案化技術包含顯影-蝕刻-顯影-蝕刻(photolithography-etch-photolithography-etch, 2P2E)的方式。舉例而言，在一 2P2E 的製程方式中，首先會在目標層，例如多晶矽層，上方覆蓋有一蝕刻阻擋層，用以定義出圖案欲形成的區域。然後藉由

第一次的微影-蝕刻以形成複數條彼此平行之條狀目標層圖案。最後再利用第二次的微影-蝕刻以斷開各個條狀目標層圖案。然而，透過此 2P2E 的製程方式，仍具有諸多缺失。例如，各條狀目標層圖案間仍可能會殘留有蝕刻不完全的目標層(或多晶矽)，亦或是蝕刻阻擋層無法完整覆蓋各條狀目標層圖案(或條狀多晶矽圖案)而使得下方的條狀目標層圖案被暴露出，因而不利於後續製程的進行。舉例而言，在後續的磊晶成長製程中，磊晶結構會成長於殘留或暴露出於蝕刻阻擋層之多晶矽上，而造成製程良率的降低。

因此，為了克服習知技藝中的諸多缺失及提升製程良率，有必要提出一種改良式的圖案化技術以獲得所需的圖案化結構。

### 【發明內容】

本發明之目的在於提供一種圖案化結構之製作方法，可以解決習知技術中目標層殘留或無法完全被遮蔽住等的問題。

根據本發明之一較佳實施例，係提供一種半導體裝置圖案化結構之製作方法，其包含有下列步驟。首先依序形成一目標層、一第一遮罩層及一第一圖案化遮罩層於一基板上。接著進行一第一蝕刻製程，利用第一圖案化遮罩層作為蝕刻遮罩，去除第一遮罩層及部份目標層，以於基板上形成複數個特徵結構，其中各特徵結構均包含

有一圖案化第一遮罩及一圖案化目標層。然後，形成一第二圖案化遮罩於基板上，其覆蓋住部分特徵結構並暴露一預定區域。繼以進行一第二蝕刻製程，完全去除預定區域內之特徵結構，以於預定區域內形成一第一溝渠。最後，進行一第三蝕刻製程，利用圖案化第一遮罩層作為蝕刻遮罩，完全去除未被圖案化第一遮罩層遮蔽之目標層。

是以，本發明分別利用一第一蝕刻製程及一第三蝕刻製程，先移除曝露出於遮罩層之部分目標層，之後再完全去除未被圖案化第一遮罩層遮蔽之目標層。因此，各特徵結構間便不再殘留有目標層，且也不會產生特徵結構曝露出於上方遮罩層的疑慮，故可以大幅提昇製程良率。

### 【實施方式】

為使熟習本發明所屬技術領域之一般技藝者能更進一步了解本發明，下文特列舉本發明之較佳實施例，並配合所附圖式，詳細說明本發明的構成內容及所欲達成之功效。

請參閱第 1 圖，第 1 圖繪示的是根據本發明雙重圖案化技術 (DPT) 之一較佳實施例之製作半導體裝置圖案化結構之方法流程圖。本發明之流程大致如下：首先，以步驟 S1 為起始，利用步驟 S2，依序於一基板上至少形成一目標層、一第一遮罩層及一第一圖案化遮罩層。接著進行步驟 S3，以一第一蝕刻製程而於基板上形成



複數個特徵結構，其中各特徵結構包含有一圖案化第一遮罩及一圖案化目標層。然後，進行步驟 S4，形成一第二圖案化遮罩覆蓋住大部分之特徵結構並且暴露一預定區域內之特徵結構。繼以進行步驟 S5，以一第二蝕刻製程，完全去除預定區域內之多個特徵結構及第二圖案化遮罩。最後進行步驟 S6，進行一第三蝕刻製程，並利用圖案化第一遮罩層作為蝕刻遮罩，完全去除未被圖案化第一遮罩層遮蔽之目標層。之後，便可以進行步驟 S7 和後續的製程。

以下就上述之雙重圖案化技術(DPT)流程應用在閘極圖案做進一步的解說。請參考第 2 圖至第 6 圖，並搭配參照第 1 圖，其中，第 2 圖至第 6 圖繪示的是根據本發明較佳實施例之製作半導體裝置圖案化結構之示意圖。首先如第 2 圖所示，提供一基板 1，其包含有基底 2 及位於其上之絕緣層 3。接著，依序形成一目標層 5、一第一遮罩層 7 及一第一圖案化遮罩層 19 於基板 1 上。其中，絕緣層 3 包含二氧化矽或高介電常數材料等等，其可以利用熱氧化法、高密度電漿化學氣相沈積(high density plasma CVD, HDPCVD)或次常壓化學氣相沈積(sub atmosphere CVD, SACVD)等製程而製得。此外，基底 2 則可包含一半導體基底，例如矽基底、矽鍺(SiGe)基底、矽覆絕緣(silicon-on-insulator, SOI)基底等等。另根據不同需求，目標層 5 可以是單晶矽層、一多晶矽層或一非晶矽層等，在本實施例中，目標層 5 較佳為一多晶矽層。此外，第一遮罩層 7 可以是單層或多層結構，在本實施例中，第一遮罩層 7 係為包含氮化矽 7a 及氧化矽 7b 之雙層結構，但不限於此。而第一圖案化遮罩層 19 內從下到上

則依序堆疊有非晶碳層 11，例如先進圖案化材料層(advanced patterning film, APF)；抗反射層 13，例如為介電材料層(氧化矽、氮化矽、氮氧化矽或其組合)；及光阻層 15。在本實施例中，係藉由圖案化遮罩層 19 內光阻層 15 之圖案結構以定義出後續特徵結構之位置。在此需注意的是，由於上述之非晶碳層 11 具有良好的準直性(high aspect ratio, HAR)、低邊緣粗糙度(lower line edge roughness, LER)及可灰化性(PR-like ashability)，因此常被使用於線寬小於 60 nm 的製程中。然而，第一圖案化遮罩層 19 並非限定於上述之組成結構，其也可以是包含下層光阻/抗反射層/上層光阻之三層結構，例如 i-line 光阻/SHB 層/193 PR 之結構，其中 SHB 層係含矽硬遮罩及抗反射(silicon-containing hard-mask bottom anti-reflection coating, SHB)層之簡稱。除此之外，在本實施例中，目標層 5 較佳具有一介於 600 埃至 1000 埃之第一厚度 T1，但不限於此。且第一遮罩層 7 之厚度 T3 較佳薄於目標層 5 之第一厚度 T1。

接著，參照第 3(A)圖及第 3(B)圖所示。第 3(A)圖繪示的是完成第一蝕刻製程後，基板上形成有複數個特徵結構的俯視示意圖，而第 3(B)圖是相對應於 3(A)圖沿 AA'剖線之結構示意圖。在完成上述之結構後，接著利用第一圖案化遮罩層 19 內之光阻層 15 作為蝕刻遮罩來進行一第一蝕刻製程 21，以去除部份抗反射層 13、部份非晶碳層 11、部分第一遮罩層 7 及部份目標層 5。其中，第一蝕刻製程 21 可包含單一蝕刻程式(etching recipe)或多種蝕刻程式，在本實施例中，第一蝕刻製程 21 僅具有單一蝕刻程式，例如一主要蝕刻程式

(main etch recipe, ME)。根據本發明之較佳實施例，其所使用的蝕刻氣體係為一混合氣體，其至少包含有全氟甲烷(tetrafluoromethane,  $\text{CF}_4$ )氣體、一含氫的氟烷氣體，例如三氟甲烷(trifluoromethane,  $\text{CHF}_3$ )或惰性氣體，例如氮氣或氬氣，但不限於此。在完成上述之第一蝕刻製程 21 之後，便會於基板 1 上形成複數個特徵結構 30，其包含條狀結構或柱狀結構，較佳為一條狀結構。各特徵結構 30 包含有一圖案化第一遮罩 7' (包含圖案化氮化矽 7'a 及圖案化氧化矽 7'b) 及一圖案化目標層 23，且其上方被第一圖案化遮罩層 19' 所覆蓋。此時，第一圖案化遮罩層 19' 原則上包含非晶碳層 11'、抗反射層 13' 及光阻層 15，但視蝕刻條件不同，蝕刻完成後，第一圖案化遮罩層 19' 亦可能只剩非晶碳層 11'，而抗反射層 13' 及光阻層 15 已被消耗殆盡。

在此需注意的是，在本發明中，第一蝕刻製程 21 僅向下蝕刻部份目標層 5 至一預定深度 H1，但不蝕穿目標層 5，也不會曝露絕緣層 3，換句話說，由於第一蝕刻製程 21 僅蝕刻去除暴露出於光阻層 15 之部份目標層 5，因此，各特徵結構 30 內之圖案化目標層 23 會具有一第一高度 H1，且較佳者，第一高度 H1 與目標層 5 之第一厚度 T1 的比值會小於三分之一。本發明之一特徵即在於先利用第一蝕刻製程 21 去除暴露出於光阻層 15 之部份目標層 5 至一第一預定深度 H1，避免圖案化第一遮罩 7' 在後續的蝕刻製程中被過度蝕刻。

在去除剩餘的第一圖案化遮罩層 19 之後。接著，如第 4(A)圖及第 4(B)圖所示。第 4(A)圖繪示的是基板上形成有第二圖案化遮罩之

俯視圖，第 4(B)圖是相對應於 4(A)圖沿 BB'剖線之結構示意圖。於基板 1 上形成一第二圖案化遮罩 47，在本實施例中，第二圖案化遮罩 47 係包含下層光阻 41/抗反射層 43/上層光阻 45 之三層結構，例如 i-line PR/SHB 層/193 PR 之結構。下文以 i-line PR /SHB 層/193 PR 之結構為例簡述如下：首先，利用一般光阻塗佈程序，將下層光阻 41，例如 i-line PR，塗佈在特徵結構 30 之上，並填滿各特徵結構 30 間的縫隙，然後可選擇性再加以烘烤固化。接著，形成一抗反射層 43，例如 SHB 層，其成分為含矽之有機高分子聚合物 (organosilicon polymer)或聚矽物(polysilane)，至少具有一發色基團 (chromophore group)、一交聯基團(crosslinkable group)及交聯劑 (crosslinking agent)，使 SHB 層在照光後可產生交聯反應。最後，於 SHB 層上塗佈一上層光阻 45，例如 193 PR 或 ArF PR。因為上層光阻 45 之主要功能是作為一乾蝕刻遮罩，以轉移其圖案至下方之抗反射層 43，因此其的厚度不需要太厚。在此需注意的是，在本實施例中，第二圖案化遮罩 47 之上層光阻 45 會覆蓋住大部分之特徵結構 30 並暴露位於預定區域 49 內之特徵結構 30。參照第 4(A)圖，預定區域 49 係以一定的重複單元陣列分佈於基板 1 上，使得各特徵圖案 30 中的部分區段不會被上層光阻 45 所覆蓋。

繼以，參照第 5(A)圖及第 5(B)圖。第 5(A)圖繪示的是完成第二蝕刻製程後，預定區域內之特徵結構被完全去除之俯視圖，第 5(B)圖是相對應於 5(A)圖沿 CC'剖線之結構示意圖。如第 5(A)圖所示，進行一第二蝕刻製程 51，完全去除預定區域 49 內之特徵結構 30

及部分第二圖案化遮罩 47。其詳細步驟描述如下：首先，利用一種蝕刻程式，蝕刻暴露出於上層光阻 45 之抗反射層 43 及下層光阻 41，直至快暴露出特徵結構 30。接著，利用另一種蝕刻程式，同時蝕刻剩餘的下層光阻 41 及被暴露出的特徵結構 30，較佳者，特徵結構 30 及下層光阻 41 的蝕刻速率比會大約介於 1.5 至 0.7，且較佳為 1。經過上述蝕刻製程，便會於預定區域 49 內形成一具有平坦底面 55 之第一溝渠 53。其中，上述之第二蝕刻製程 51 係為一乾蝕刻製程，其包含二種蝕刻程式，根據本發明之較佳實施例，其所使用的蝕刻氣體至少包含有全氟甲烷(tetrafluoromethane,  $\text{CF}_4$ )氣體、一含氫的氟烷氣體，例如三氟甲烷(trifluoromethane,  $\text{CHF}_3$ )或惰性氣體，例如氮氣或氬氣，但不限於此。根據其他實施例，第二蝕刻製程 51 可以包含二種以上的蝕刻程式，但不限於此。值得注意的是，在本發明中，第二蝕刻製程 51 僅蝕刻預定區域 49 內之特徵結構 30 至一第二預定深度  $H_2$ ，但不蝕穿目標層 5，也不會曝露其下之絕緣層 3。較佳者，第二預定深度  $H_2$  小於或等於第一厚度  $T_1$  的三分之一。因此，在完成第二蝕刻製程 51 之後，預定區域 49 內之目標層 5 仍會具有一第二厚度  $T_2$ ，較佳者，第二厚度  $T_2$  厚度大於 500 埃，而且圖案化第一遮罩 7' 之厚度  $T_3$  與並未因為經過第一蝕刻製程 21 和第二蝕刻製程 51 而有所減少。

在去除剩餘的第二圖案化遮罩 47 之後(視蝕刻條件不同，在上述蝕刻完成後，第二圖案化遮罩 47 可能只剩下部分之下層光阻，而抗反射層與上層光阻已被消耗殆盡)。參照第 6(A)圖及第 6(B)圖。第

6(A)圖繪示的是完成第三蝕刻製程後，預定區域內之目標層被完全去除之俯視圖，第 6(B)圖是相對應於 6(A)圖沿 DD'剖線之結構示意圖。最後，進行一第三蝕刻製程 61，利用圖案化第一遮罩層 7'作為蝕刻遮罩，完全去除未被圖案化第一遮罩層 7'所遮蔽保護的目標層 5，尤其是此第三蝕刻製程會完全去除預定區域 49 內之目標層 5，而於基板上 1 形成多個斷開的特徵結構 30 並暴露出基板 1 內之絕緣層 3。其中，第三蝕刻製程 61 同樣可以包含多種蝕刻程式，例如主要蝕刻程式(main etch recipe)、軟著陸蝕刻程式(soft landing recipe)及過蝕刻程式(over etch recipe)，但不限於此。其中，相較於主要蝕刻程式，軟著陸蝕刻程式及過蝕刻程式對於目標層 5 具有較大的蝕刻選擇比，因此不會對絕緣層 3 產生過度蝕刻，產生孔蝕(pitting)，如此可確保基板 1 表面與用來做為閘極氧化層之絕緣層 3 的品質。至此，便完成本發明圖案化結構之製程。由於在進行第三蝕刻製程 61 之前，本發明先藉由第一蝕刻製程 21 與第二蝕刻製程 51 蝕刻部分的目标層 5，但均不蝕穿目標層 5，以縮短後續第三蝕刻製程 61 的施行時間，因此目標層 5 不會被過度蝕刻。而且在定義特徵結構 30 與預定區域 49 的 2 次曝光與 2 次蝕刻(第一蝕刻製程 21 與第二蝕刻製程 51)的過程中，圖案化第一遮罩層 7'分別被第一圖案化遮罩層 19 與第二圖案化遮罩 47 所保護，因此圖案化第一遮罩層 7'便不會在全面性的第三蝕刻製程 61 中被過度蝕刻，而可維持完整的輪廓形狀來對目標層 5 做圖案轉移。比較於習知的 2P2E 雙重圖案化技術，本發明的各圖案化第一遮罩層 7'之寬度 W 會大致等於下方的各圖案化目標層 23 之寬度 W，使得各圖案化目標層 23 之上表面

被完整覆蓋。除此之外，由於部分的目標層 5 已經在第一蝕刻製程 21 中被蝕刻去除，因此在第三蝕刻製程 61 之後，預定區域 49 便不會殘留有目標層 5。如第 6(A)圖所示，若再經由後續的側壁子沈積、主動區域 63 摻雜、磊晶成長製程，例如選擇性磊晶成長(selective epitaxial growth, SEG)及蝕刻等等製程，本發明之特徵結構 30 便可成為用以控制載子通道開關之條狀閘極結構，且在磊晶成長製程時，便不會有殘留或暴露出於圖案化第一遮罩層 7' 的圖案化目標層 23 可供單晶結構成長。

綜上所述，本發明分別利用一第一蝕刻製程 21 及一第三蝕刻製程 61，先移除曝露出於光阻層 15 之部分目標層 5，之後再完全去除預定區域 49 內之目標層 5。因此，各特徵結構 30 間便不再殘留有目標層 5，而且也不會有圖案化目標層 23 暴露出於圖案化第一遮罩層 7' 的疑慮。是故，在後續的磊晶成長製程中，特徵結構 30 上便不會產生諸如單晶凸塊或單晶突出等缺陷結構，使得製程良率可以被大幅提昇。此外，上述實施例雖以雙重圖案化技術(DPT)流程應用在閘極圖案來做說明，但本發明亦可應用於各式高密度與積集度的圖案化製程中，例如鰭狀閘極結構(fin structures)、接觸洞(contact holes)、介層開孔(via holes)等半導體製程。

以上所述僅為本發明之較佳實施例，凡依本發明申請專利範圍所做之均等變化與修飾，皆應屬本發明之涵蓋範圍。

### 【圖式簡單說明】

第 1 圖繪示的是根據本發明較佳實施例之製作半導體裝置圖案化結構之方法流程圖。

第 2 圖至第 6 圖繪示的是根據本發明較佳實施例之製作半導體裝置圖案化結構之示意圖，其中：

第 2 圖繪示的是基板上形成有目標層、第一遮罩層及一第一圖案化遮罩層的示意圖；

第 3(A)圖及第 3(B)圖繪示的是完成第一蝕刻製程後，基板上形成有複數個特徵結構的示意圖；

第 4(A)圖及第 4(B)圖繪示的是基板上形成有第二圖案化遮罩之示意圖；

第 5(A)圖及第 5(B)圖繪示的是完成第二蝕刻製程後，預定區域內之特徵結構被完全去除之示意圖；以及

第 6(A)圖及第 6(B)圖繪示的是完成第三蝕刻製程後，預定區域內之目標層被完全去除之示意圖。

### 【主要元件符號說明】

1	基板	2	基底
3	絕緣層	5	目標層
		7	第一遮罩層
7a	氮化矽	7b	氧化矽
7'	圖案化第一遮罩	11	非晶碳層



11'	非晶碳層	13	抗反射層
15	光阻層	19	第一圖案化遮罩層
19'	第一圖案化遮罩層	21	第一蝕刻製程
23	圖案化目標層	30	特徵結構
41	下層光阻	43	抗反射層
45	上層光阻	47	第二圖案化遮罩
49	預定區域	51	第二蝕刻製程
53	第一溝渠	55	平坦底面
61	第三蝕刻製程	63	主動區域
W	寬度	H1	第一高度
H2	第二預定深度	T1	第一厚度
T2	第二厚度	T3	厚度
S1	步驟	S2	步驟
S3	步驟	S4	步驟
S5	步驟	S6	步驟
S7	步驟	AA'	剖線
BB'	剖線	CC'	剖線
DD'	剖線	13'	抗反射層
7'a	圖案化氮化矽	7'b	圖案化氧化矽

## 七、申請專利範圍：

### 1. 一種半導體裝置圖案化結構之製作方法，包含有：

依序形成一目標層、一第一遮罩層及一第一圖案化遮罩層於一基板上；

進行一第一蝕刻製程，利用該第一圖案化遮罩層作為蝕刻遮罩，去除部分該第一遮罩層及部份該目標層，以於該基板上形成複數個特徵結構，其中各該特徵結構均包含有一圖案化第一遮罩及一圖案化目標層；

形成一第二圖案化遮罩於該基板上，該第二圖案化遮罩覆蓋部份該些特徵結構並暴露一預定區域；

進行一第二蝕刻製程，完全去除該預定區域內之該些特徵結構，以於該預定區域內形成一第一溝渠；以及

在形成該第一溝渠之後，進行一第三蝕刻製程，利用該些圖案化第一遮罩層作為蝕刻遮罩，完全去除未被該些圖案化第一遮罩層遮蔽之該目標層。

2. 如申請專利範圍第 1 項所述之製作方法，其中該目標層包含一單晶矽層、一多晶矽層或一非晶矽層。

3. 如申請專利範圍第 1 項所述之製作方法，其中該些特徵結構包含條狀結構或柱狀結構。

4. 如申請專利範圍第 1 項所述之製作方法，其中該第一圖案化遮罩

層或該第二圖案化遮罩層包含一多層堆疊結構。

5. 如申請專利範圍第 4 項所述之製作方法，其中該第一圖案化遮罩層包含一非晶碳層(advanced patterning film, APF)、一抗反射層及一光阻層。

6. 如申請專利範圍第 4 項所述之製作方法，其中該第二圖案化遮罩層包含一下層光阻層、一含矽抗反射層及一上層光阻層。

7. 如申請專利範圍第 1 項所述之製作方法，其中該第一蝕刻製程係向下蝕刻部份該目標層至一第一預定深度，不蝕穿該目標層。

8. 如申請專利範圍第 7 項所述之製作方法，其中該第一預定深度小於或等於該目標層三分之一的厚度。

9. 如申請專利範圍第 8 項所述之製作方法，其中該目標層的厚度範圍為 600 埃至 1000 埃。

10. 如申請專利範圍第 1 項所述之製作方法，其中各該特徵結構之間具有該第二圖案化遮罩。

11. 如申請專利範圍第 1 項所述之製作方法，其中在形成該第二圖案化遮罩之前，另包含完全去除該第一圖案化遮罩層。

12. 如申請專利範圍第 1 項所述之製作方法，其中該第二蝕刻製程係向下蝕刻部份該目標層至一第二預定深度，不蝕穿該目標層。

13. 如申請專利範圍第 12 項所述之製作方法，其中該第二預定深度小於或等於該目標層三分之一的厚度。

14. 如申請專利範圍第 1 項所述之製作方法，其中該第一溝渠具有一平坦底部。

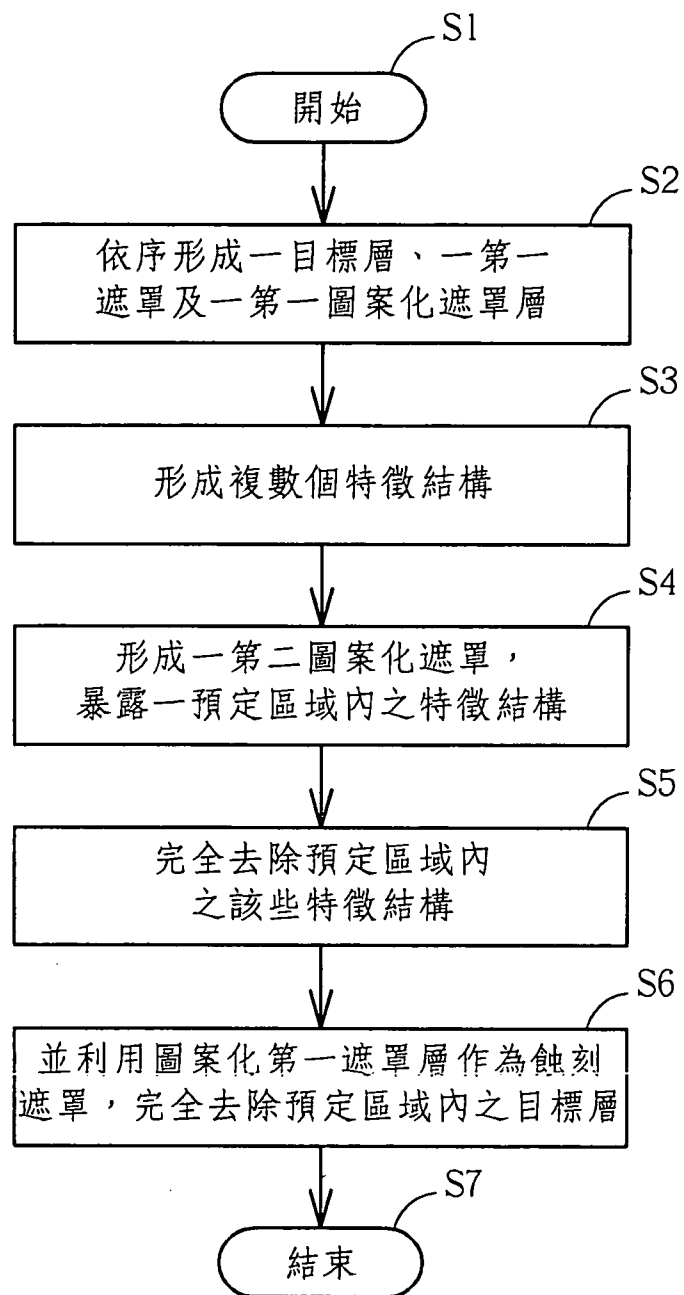
15. 如申請專利範圍第 1 項所述之製作方法，其中該第三蝕刻製程係完全去除該預定區域內之該目標層。

16. 如申請專利範圍第 1 項所述之製作方法，其中在完成該第三蝕刻製程後，另包含：

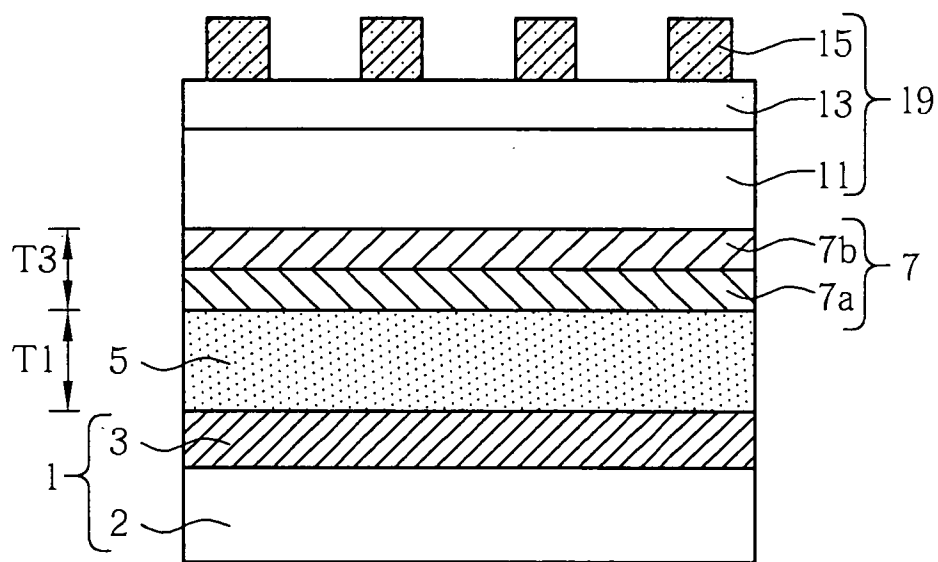
進行一磊晶成長製程，以形成一單晶結構，其中該單晶結構不接觸各該圖案化目標層。

17. 如申請專利範圍第 1 項所述之製作方法，其中該基板上另具有一絕緣層設置於該目標層與該基板之間，且該第三蝕刻製程會蝕穿該目標層而暴露出該絕緣層。

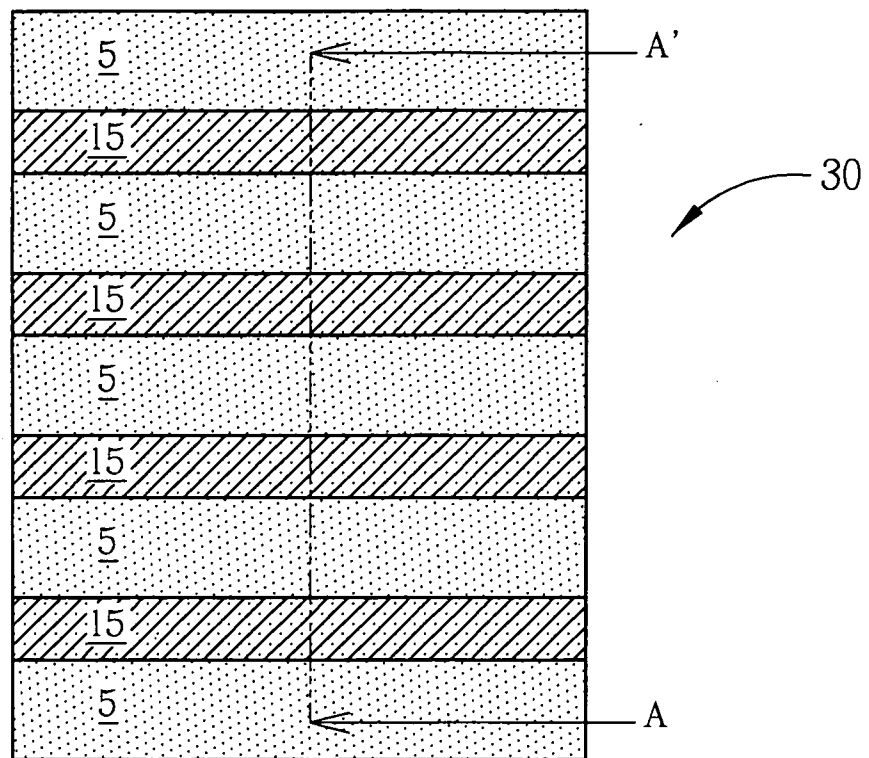
八、圖式：



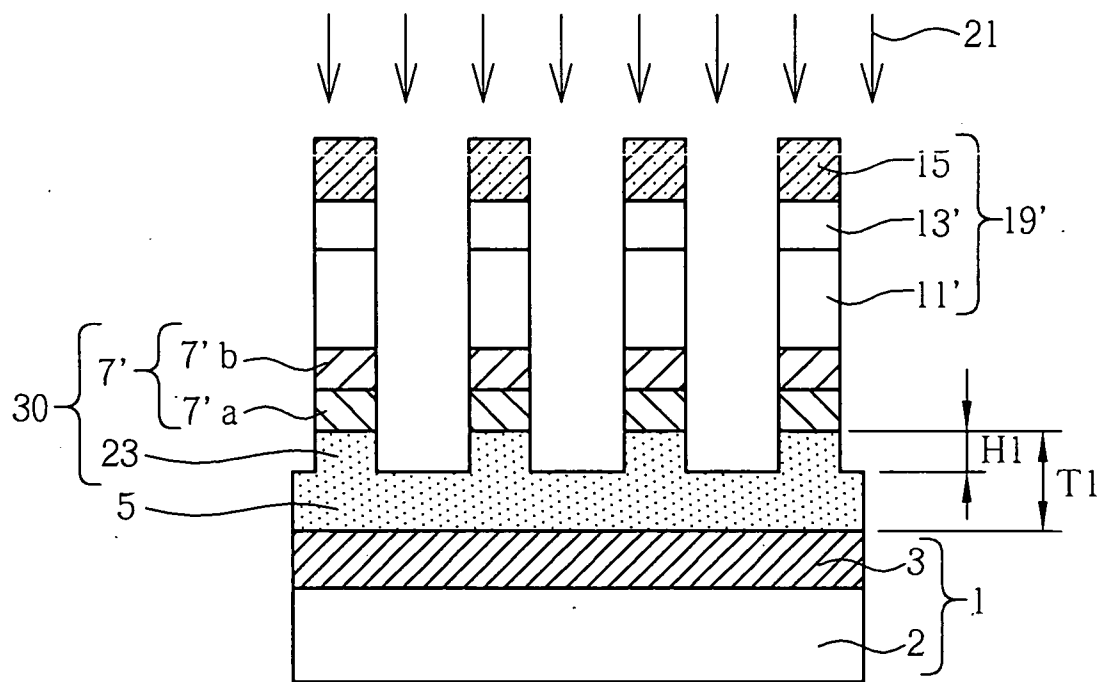
第1圖



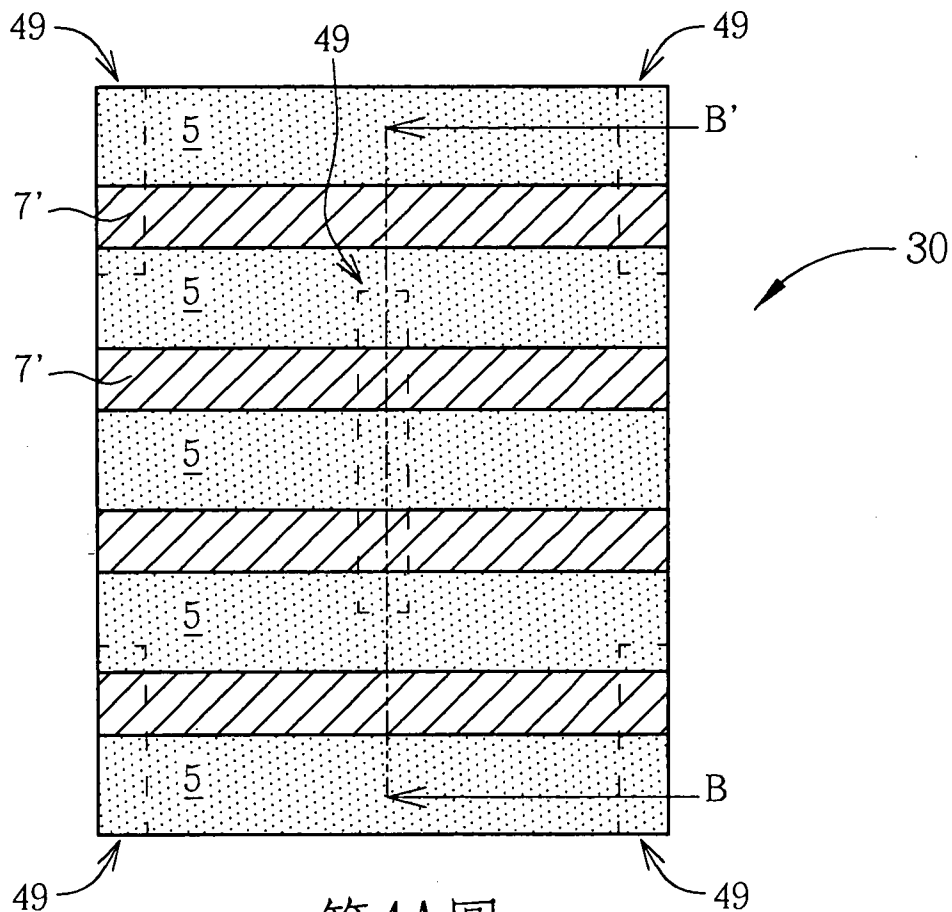
第2圖



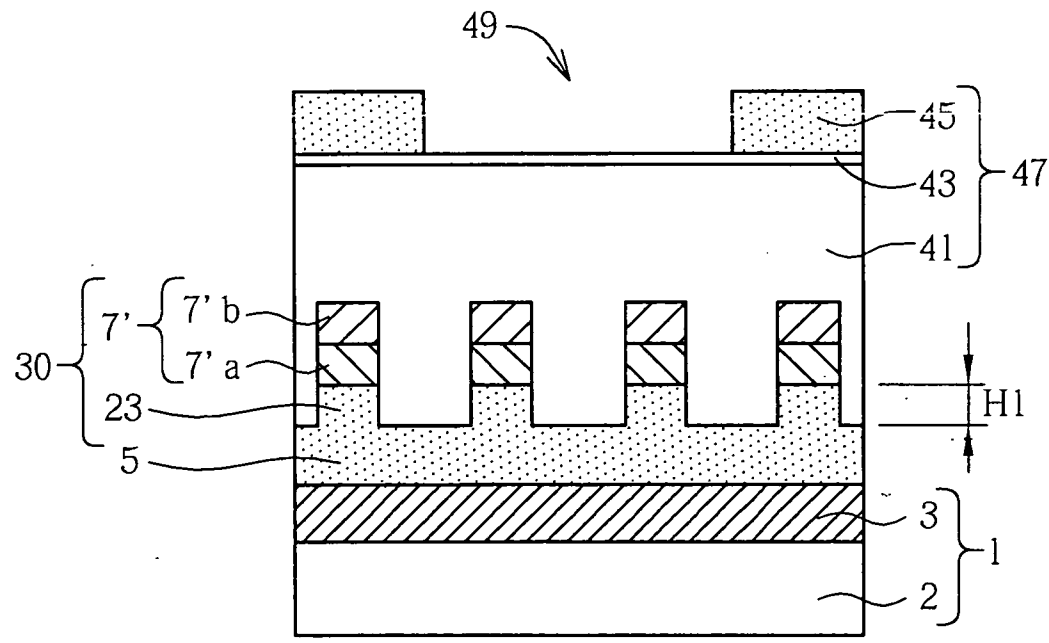
第3A圖



第3B圖

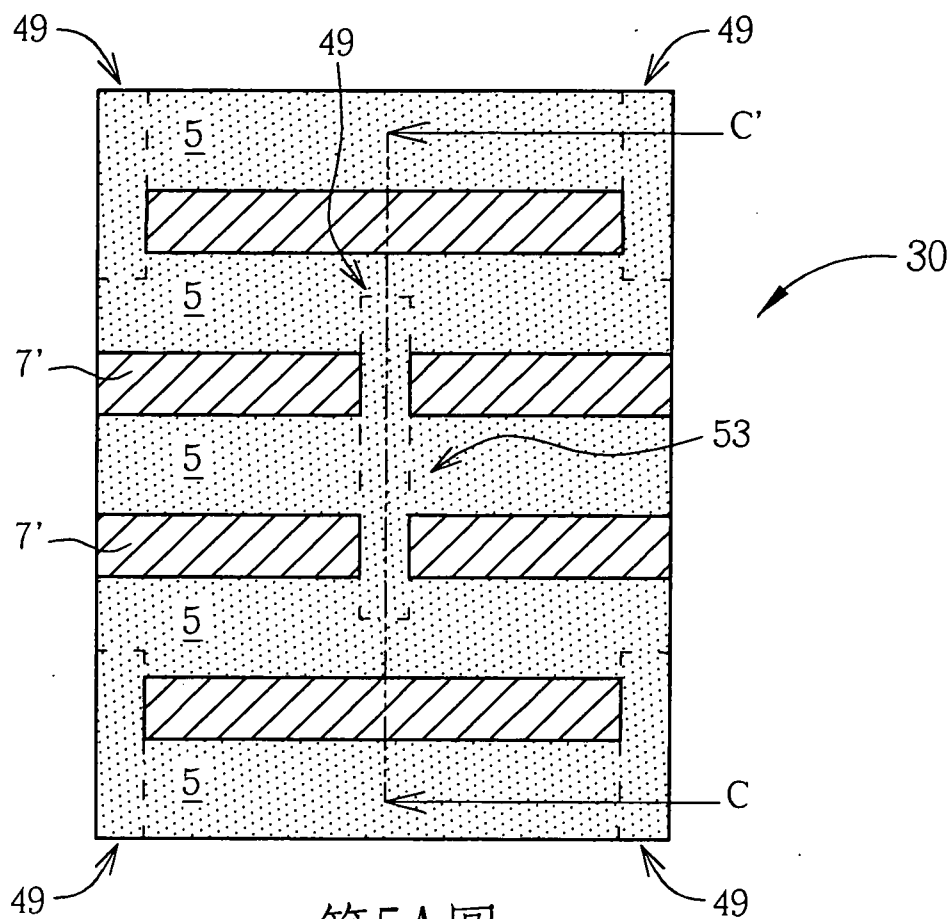


第4A圖

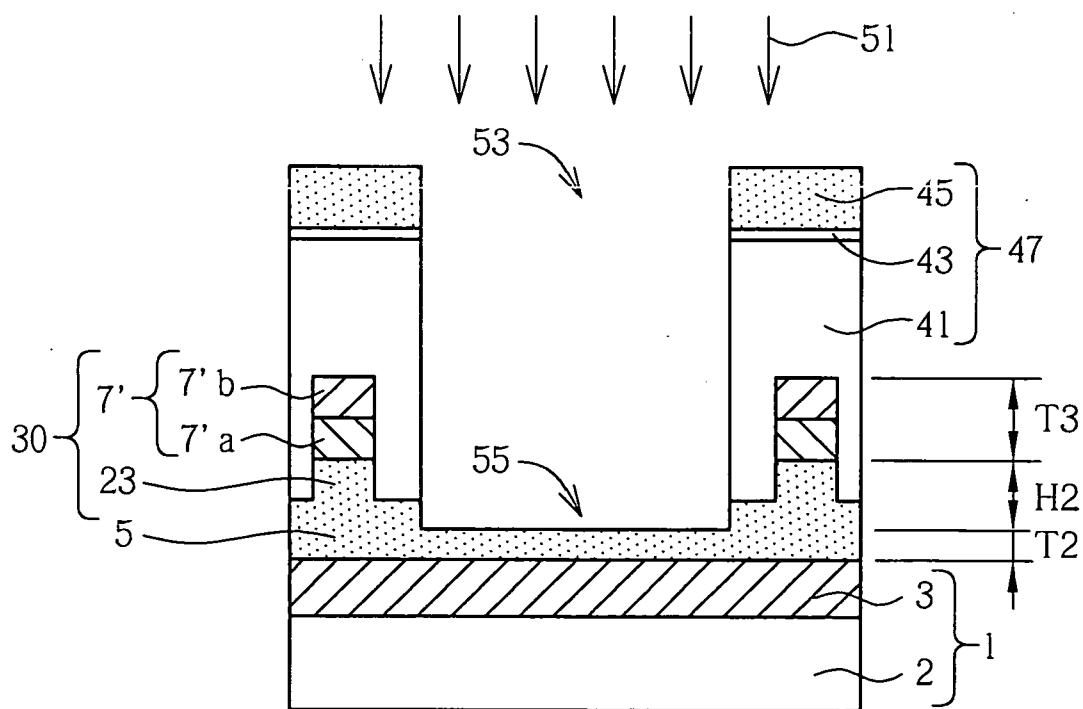


第4B圖

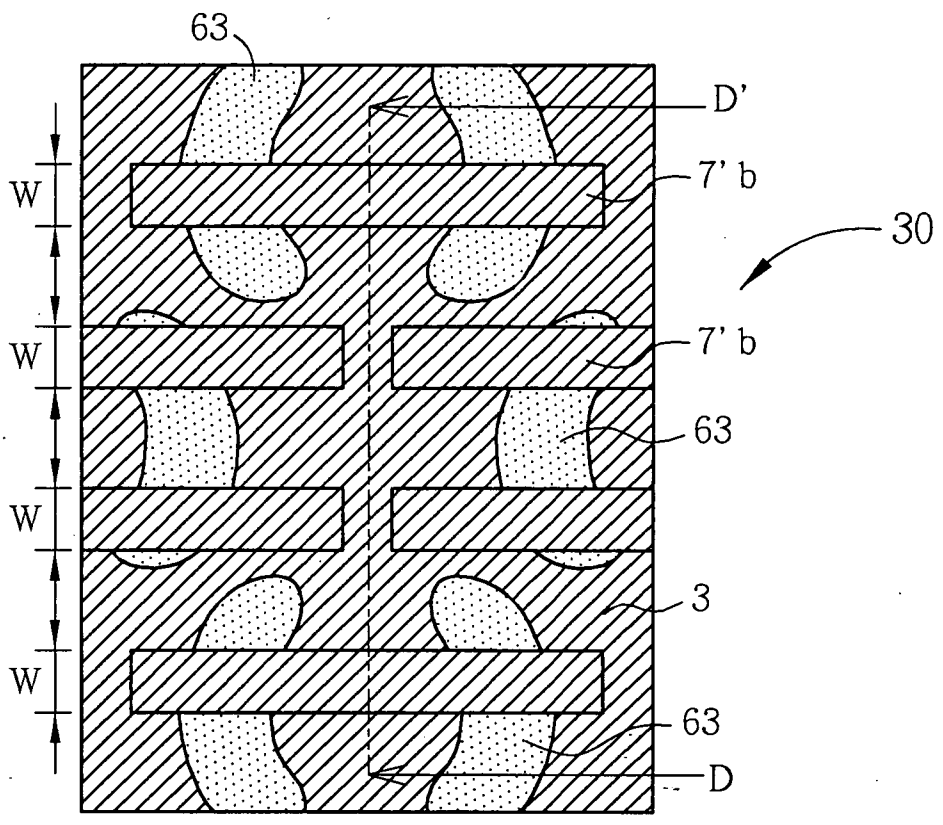




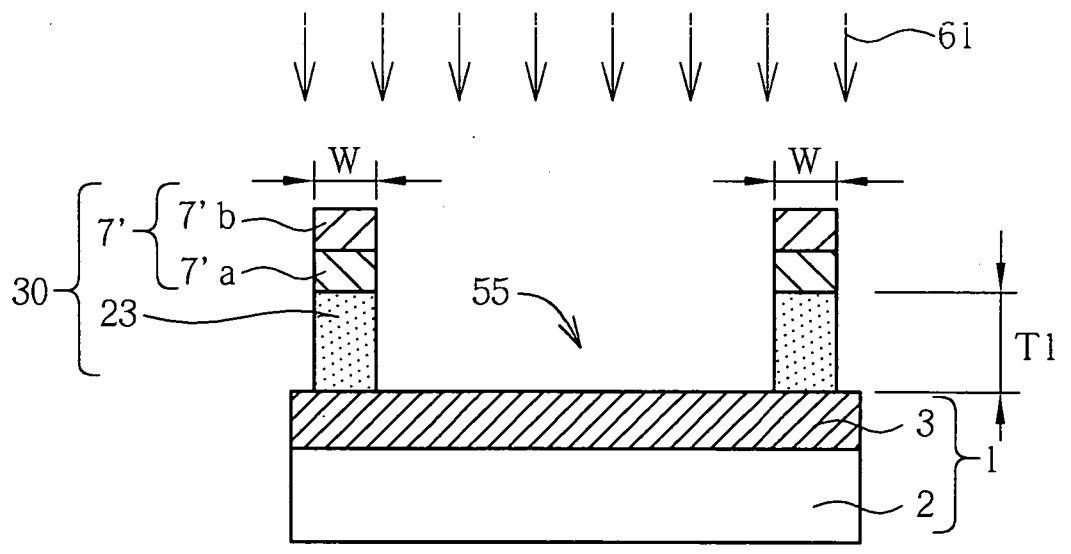
第5A圖



第5B圖



第6A圖



第6B圖