(19)日本国特許庁(JP)　(12)公開特許公報(A)　(11)特許出願公開番号
特開2017-169385
(P2017-169385A)
(43)公開日　平成29年9月21日(2017.9.21)

(51)Int.Cl.			F I			テーマコード（参考）
H02J	3/38	(2006.01)	H02J	3/38	110	5G066
H02J	3/32	(2006.01)	H02J	3/32		5H770
H02J	3/50	(2006.01)	H02J	3/50		
H02M	7/48	(2007.01)	H02M	7/48	R	

審査請求 未請求　請求項の数 3　ＯＬ　（全 11 頁）

(21)出願番号　特願2016-53676(P2016-53676)
(22)出願日　平成28年3月17日(2016.3.17)

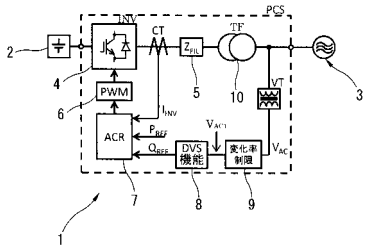
(71)出願人　000006105
株式会社明電舎
東京都品川区大崎２丁目１番１号
(74)代理人　100086232
弁理士　小林　博通
(74)代理人　100104938
弁理士　鵜澤　英久
(72)発明者　齋木　邦彦
東京都品川区大崎２丁目１番１号　株式会社明電舎内
(72)発明者　土居　敬一郎
東京都品川区大崎２丁目１番１号　株式会社明電舎内

Ｆターム(参考)　5G066 DA04　DA06　HA13　HB05

最終頁に続く

(54)【発明の名称】系統連系装置

(57)【要約】
【課題】系統連系装置における系統電圧復帰時の突入電流を抑制する。
【解決手段】系統３の電圧低下時に系統電圧をサポートするＤＶＳ機能８と、ＤＶＳ機能８に入力される系統電圧の変化率に制限を加える変化率制限手段９と、を備える系統連系装置１である。変化率制限手段９は、系統電圧復帰時に系統電圧V_{AC}に対して変化率制限処理を行い、変化率が制限された系統電圧V_{AC1}をＤＶＳ機能８に出力する。変化率制限処理を行うことにより、系統電圧復帰後に数サイクル無効電流の出力を継続し、系統電圧復帰時にトランス１０に流れる突入電流をＤＶＳ機能８により供給される無効電流で相殺する。
【選択図】図１



【特許請求の範囲】
【請求項１】
電力系統にトランスを介して接続されるインバータと、
前記電力系統の系統電圧の低下に応じて前記インバータを制御する制御手段に無効電力指令を出力し、前記インバータに無効電流を出力させるＤＶＳ手段と、
前記電力系統の系統電圧復帰後の所定の期間、前記ＤＶＳ手段に前記無効電力指令を出力させる無効電流出力継続手段と、を備える
ことを特徴とする系統連系装置。
【請求項２】
前記無効電流出力継続手段は、前記系統電圧復帰後の系統電圧の変化率に制限を加え、変化率が制限された系統電圧を前記ＤＶＳ手段に出力する
ことを特徴とする請求項１に記載の系統連系装置。
【請求項３】
前記無効電流出力継続手段は、前記系統電圧復帰後の系統電圧に時間遅延を挿入して前記ＤＶＳ手段に出力する
ことを特徴とする請求項１に記載の系統連系装置。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は、事故時運転継続（ＦＲＴ：Ｆａｕｌｔ　Ｒｉｄｅ　Ｔｈｒｏｕｇｈ）要件（以下、ＦＲＴ要件という）に対応した系統連系装置に関する。特に、電圧低下からの復帰時に流れるトランスの突入電流を抑制するための制御技術を有する系統連系装置に関する。
【背景技術】
【０００２】
太陽光発電システム及び風力発電設備などでは、系統送電線事故による瞬時電圧低下・瞬時周波数上昇や大規模電源脱落や系統分離による周波数変動により、一斉解列や出力低下継続などが発生して系統（電力系統）全体の電圧・周波数維持に大きな影響を与える可能性がある。そこで、系統事故による瞬時電圧低下時でも系統電圧低下レベルと電圧低下継続時間が規定の範囲内にある場合は運転が継続されるように、ＦＲＴ要件を満たすシステムであることが求められている（例えば、非特許文献１）。非特許文献１には、系統連系装置における電圧低下中の運転継続性に関する規定が示されている。
【０００３】
また、非特許文献１では規定されていないが、電圧低下中に発生する（発電機などから出力される）無効電流を補償し、系統電圧をサポートするために、遅れの無効電流を出力する機能（ＤＶＳ機能：Ｄｙｎａｍｉｃ　Ｖｏｌｔａｇｅ　Ｓｕｐｐｏｒｔ）がある（例えば、特許文献１，２）。ＤＶＳ機能は、主に海外の連系規定に規定されている。
【０００４】
図１４に、ＤＶＳ機能８を有する系統連系装置１４（ＰＣＳ：Ｐｏｗｅｒ　Ｃｏｎｄｉｔｉｏｎｉｎｇ　Ｓｙｓｔｅｍ）の制御構成図を示す。
【０００５】
系統連系装置１４は、太陽電池、燃料電池などの直流電源２と系統３とを連系しており、インバータ４（ＩＮＶ）、リアクトルやコンデンサなどからなるフィルタ回路５（Z_{FIL}）、ＰＷＭ信号出力手段６、インバータ４の電流（I_{INV}）を制御する制御手段７（ＡＣＲ：Ａｕｔｏｍａｔｉｃ　Ｃｕｒｒｅｎｔ　Ｒｅｇｕｌａｔｏｒ）、ＤＶＳ機能８、を備える。系統３とインバータ４との間に絶縁と変圧を目的としたトランス１０（ＴＦ）が備えられている。
【０００６】
インバータ４は、スイッチングデバイスとこのスイッチングデバイスに逆並列接続される還流ダイオードとを備え、直流電流の流れる方向をスイッチングデバイスで切り替える

ことで直流電力を交流電力に変換する。ＰＷＭ信号出力手段６は、インバータ４内にあるスイッチングデバイスのオンオフ信号を生成する。

【０００７】

ＤＶＳ機能８は、系統電圧V_{AC}を参照し、系統電圧V_{AC}が所定の値（例えば、図１５の特性図に示されたV_1）よりも低下した場合に無効電力指令Q_{REF}を制御手段７へ出力し、インバータ４から系統３へ無効電力を供給させる。すなわち、インバータ４から系統３へ無効電流を流す。その際に、インバータ４の電流制限量以上の電流がインバータ４に流れようとした場合、インバータ４の保護のため有効電流を制御する必要がある。この場合は、有効電力指令P_{REF}を低下させる。

【０００８】

図１５は、系統電圧V_{AC}の変化に対するＤＶＳ機能８の入出力特性の一例を示す図である。図１５に示すように、系統電圧復帰時の無効電力指令Q_{REF}の傾きは、系統電圧V_{AC}の実効値の傾きに依存している。通常のＤＶＳ機能８であれば、系統電圧V_{AC}の復帰に対して速やかに追従して無効電流＝０となることが望ましい。

【先行技術文献】

【特許文献】

【０００９】

【特許文献１】特開平１１－２６２１８７号公報

【特許文献２】特開２０１４－０５３９７５号公報

【非特許文献】

【００１０】

【非特許文献１】日本電気技術規格委員会、「系統連系規定　ＪＥＡＣ９７０１－２０１２」、系統連系専門部会、社団法人日本電気協会、２０１２年

【発明の概要】

【発明が解決しようとする課題】

【００１１】

しかしながら、ＦＲＴ要件に対応した系統連系装置では、瞬時電圧低下などからの復電時にトランスの磁気飽和による突入電流が発生する。突入電流の発生は、電圧低下時と復帰時の系統電圧の位相差に要因がある受動的なものであり、その発生を制御により回避することは困難である。

【００１２】

突入電流は、一般にトランス定格電流や装置定格電流の数倍以上となり、上位系統における遮断容量の増加や、系統連系装置の遮断動作などによる装置停止などの可能性があるため、抑制することが望ましい。

【００１３】

突入電流を抑制する一般的な手法として、限流リアクトルの設置などがあるが、これらの対策はコストの増加要因になるため、別の対策を検討する必要がある。

【００１４】

本発明は、上記事情に鑑みてなされたものであり、系統連系装置における系統電圧復帰時の突入電流を抑制することを目的としている。

【課題を解決するための手段】

【００１５】

上記目的を達成する本発明の系統連系装置の一態様は、電力系統にトランスを介して接続されるインバータと、前記電力系統の系統電圧の低下に応じて前記インバータを制御する制御手段に無効電力指令を出力し、前記インバータに無効電流を出力させるＤＶＳ手段と、前記電力系統の系統電圧復帰後の所定の期間、前記ＤＶＳ手段に前記無効電力指令を出力させる無効電流出力継続手段と、を備えることを特徴としている。

【００１６】

また、上記目的を達成する本発明の系統連系装置の他の態様は、上記系統連系装置において、前記無効電流出力継続手段は、前記系統電圧復帰後の系統電圧の変化率に制限を加

え、変化率が制限された系統電圧を前記ＤＶＳ手段に出力することを特徴としている。
【００１７】
また、上記目的を達成する本発明の系統連系装置の他の態様は、上記系統連系装置において、前記無効電流出力継続手段は、前記系統電圧復帰後の系統電圧に時間遅延を挿入して前記ＤＶＳ手段に出力することを特徴としている。
【発明の効果】
【００１８】
以上の発明によれば、系統連系装置における系統電圧復帰時の突入電流が抑制される。
【図面の簡単な説明】
【００１９】
【図１】本発明の第１実施形態に係る系統連系装置の制御構成図である。
【図２】変化率制限手段の入出力特性を示す図である。
【図３】トランス内蔵型の系統連系装置の機器構成図である。
【図４】外部に連系トランスを有する系統連系装置の機器構成図である。
【図５】本発明の第２実施形態に係る系統連系装置の制御構成図である。
【図６】時間遅延手段の入出力特性を示す図である。
【図７】トランスを有する系統連系装置の概略図である。
【図８】系統電圧低下・復帰時の無効電流出力を示す図である（補償無効電流出力を行うが、トランスの突入電流がない場合）。
【図９】系統電圧低下・復帰時の無効電流出力を示す図である（トランスの突入電流のみで補償無効電流を出力しない場合）。
【図１０】変化率制限を使用した場合の系統電圧低下・復帰時の無効電流出力を示す図である。
【図１１】変化率制限を使用した場合における、補償無効電流による突入電流抑制効果を説明する説明図である。
【図１２】時間遅延を使用した場合の系統電圧低下・復帰時の無効電流出力を示す図である。
【図１３】時間遅延を使用した場合における、補償無効電流による突入電流抑制効果を説明する説明図である。
【図１４】ＤＶＳ機能を有する系統連系装置の制御構成図である。
【図１５】系統電圧V_{AC}の変化に対するＤＶＳ機能の入出力特性を示す図である。
【発明を実施するための形態】
【００２０】
本発明の実施形態に係る系統連系装置について、図面を参照して詳細に説明する。
【００２１】
系統連系装置において、系統電圧復帰時にトランスに流れる突入電流は、トランスの励磁回路へ流れる無効電流であり、ＤＶＳ機能によって系統連系装置が供給する無効電流の逆向きの成分である。そこで、本発明の実施形態に係る系統連系装置は、通常とは異なり、系統電圧復帰後に、ＤＶＳ機能が数サイクル（所定の時間）無効電流の出力を継続することで、系統電圧復帰時にトランスに流れる突入電流をＤＶＳ機能により供給される無効電流で相殺し、突入電流のピーク値を抑制するものである。
【００２２】
［第１実施形態］
図１は、本発明の第１実施形態に係る系統連系装置１の制御構成図である。なお、図１４に示した従来技術に係る系統連系装置１４と同じ構成については同じ符号を付し、異なる構成について詳細に説明する。
【００２３】
系統連系装置１は、太陽電池、燃料電池などの直流電源２と系統３とを連系しており、インバータ４（ＩＮＶ）、リアクトルやコンデンサなどからなるフィルタ回路５（Z_{FIL}）、ＰＷＭ信号出力手段６、インバータの電流（I_{INV}）を制御する制御手段７（ＡＣＲ

）、ＤＶＳ機能８、変化率制限手段９、を備える。系統３とインバータ４との間に絶縁と変圧を目的としたトランス１０（ＴＦ）が備えられている。

【００２４】

変化率制限手段９は、系統電圧V_{AC}に対して変化率制限処理を行い、ＤＶＳ機能８に変化率制限後の電圧V_{AC1}を出力する。このような変化率制限処理を行うことで、系統電圧復帰後に数サイクル無効電流の出力が継続される。

【００２５】

図２に、系統電圧復帰時における変化率制限手段９の入出力特性例を示す。図２の上のグラフが入力特性図、下のグラフが出力特性図である。なお、図２におけるV_1は、図１５のV_1と対応する。

【００２６】

ＤＶＳ機能８の無効電力量演算の入力として用いる変化率制限後の電圧V_{AC1}は、変化率制限処理を行うことにより系統電圧復帰時の電圧変化が系統電圧V_{AC}の電圧変化よりも緩やかになるため、それに伴い無効電力指令Q_{REF}の出力と無効電流の供給が時間T_0（図２の下のグラフに示す）まで継続して行われることになる。そのため、前述した系統電圧復帰時にトランス１０に流れる突入電流がＤＶＳ機能８により供給される無効電流で相殺され、突入電流のピーク値を抑制する制御が実現される。

【００２７】

なお、実施形態１に係る系統連系装置１の機器構成は、図３に示すようなトランス内蔵型の系統連系装置１Ａであっても、図４に示すような外部に連系トランス１１を有する系統連系装置１ａ，１ｂであっても制御構成に差異はなく、どちらの系統連系装置の構成としてもよい。

【００２８】

図３の系統連系装置１Ａでは、インバータ４と内蔵されたトランス１０とが表記されているが、実際には系統連系装置１Ａは、フィルタ回路や遮断器、その他の補機など必要な機器を備えている。このような構成において、系統電圧低下時に出力する無効電力量は一般に１ｐｕ以下であり、この場合突入電流のピーク値を最大で１ｐｕ程度低減させることができる。

【００２９】

また、図４に示す系統連系装置１ａ，１ｂでは、上位に高圧系統３と連系するための連系トランス１１を有する機器構成であるが、系統連系装置１ａ，１ｂはインバータ４だけでなく内蔵トランスやフィルタ回路、遮断器、その他補機など必要な機器を備えている。このような構成において、系統連系装置１ａ，１ｂの合計容量≦連系トランス１１の容量であり、系統電圧低下時に出力する無効電力量も連系トランス１１の容量よりも少なくなるが、突入電流のピークはトランス内蔵型の系統連系装置１Ａと同様に低減が可能である。

【００３０】

［第２実施形態］

系統電圧復帰後に、ＤＶＳ機能８に数サイクル（所定の時間）無効電流の出力を継続させることは、系統電圧V_{AC}の変化率制限処理を行うことだけでなく、系統電圧復帰時に時間遅延を挿入するなどの方法でも実現可能である。そこで、第２実施形態に係る系統連系装置では、時間遅延手段を設けることで、系統電圧復帰時の突入電流のピーク値を抑制する。つまり、第２実施形態に係る系統連系装置は、第１実施形態の系統連系装置１の変化率制限手段９の代わりに時間遅延手段を設けたものである。よって、系統連系装置１と同じ構成については同じ符号を付して説明を省略し、異なる構成について詳細に説明する。

【００３１】

図５に示すように、本発明の第２実施形態に係る系統連系装置１２は、直流電源２と系統３とを連系しており、インバータ４（ＩＮＶ）、フィルタ回路５（Z_{FIL}）、ＰＷＭ信号出力手段６、インバータの電流（I_{INV}）を制御する制御手段７（ＡＣＲ）、ＤＶＳ機能８、時間遅延手段１３、を備える。系統３とインバータ４との間に絶縁と変圧を目的と

したトランス１０（ＴＦ）が備えられている。

【００３２】

時間遅延手段１３は、系統電圧復帰時の系統電圧V_{AC}に所定の時間の遅延時間を挿入し、遅延時間が挿入された電圧V_{AC2}をＤＶＳ機能８に出力する。

【００３３】

図６に、系統電圧復帰時における時間遅延手段１３の入出力特性例を示す。図６の上のグラフが入力特性図、下のグラフが出力特性図である。図６のV_1は、図１５のV_1と対応する。この時間遅延機能によって、無効電力指令Q_{REF}の出力と無効電流の供給が時間T_0（図６の下のグラフに示す）まで継続して行われることになる。

【００３４】

なお、第１実施形態に係る系統連系装置１と同様に、第２実施形態に係る系統連系装置１２の機器構成は、図３に示すようなトランス内蔵型の系統連系装置１Ａの構成であっても、図４に示すような外部に連系トランス１１を有する系統連系装置１ａ，１ｂであっても制御構成に差異はなく、どちらの系統連系装置の構成としてもよい。

【００３５】

［突入電流抑制の原理について］

実施形態１に係る系統連系装置１及び実施形態２に係る系統連系装置１２の突入電流抑制の原理について説明する。

【００３６】

図７は、トランス１０を有する系統連系装置１において、系統電圧復帰時の無効電流の潮流を示したものである。図７の矢印は、系統電圧V_{AC}が低下した際に、系統電圧をサポートするためにインバータ４から出力される無効電流（以降、補償無効電流とする）と突入電流を示している。

【００３７】

図８は、系統電圧が低下・復帰した時の有効電流と無効電流出力の時系列図であり、ＤＶＳ機能８により補償無効電流出力を行い、トランス１０の突入電流がない場合を示している。図８ではトランス１０の突入電流がないため、無効電流＝補償無効電流となる。

【００３８】

補償無効電流は、系統３の電圧が低下した際に系統電圧を維持し、系統３に別途接続されている発電機が出力する無効電流を打ち消すための成分である。図８に示すように、系統電圧が低下した際にそれまで出力していた有効電流を補償無効電流に切り替える制御が行われ、系統電圧が復帰した際は速やかに有効電流へと復帰させられる。

【００３９】

図９は、系統電圧が低下・復帰した時の有効電流と無効電流出力の時系列図であり、ＤＶＳ機能８が動作しない場合を示す。つまり、無効電流はトランス１０の突入電流のみで補償無効電流が出力されない場合を示している。

【００４０】

トランス１０の突入電流は、系統電圧が低下した際の位相と復帰した際の位相が異なる場合に流れる。図９では突入電流が流れうる包絡線を点線で示しているが、このように復帰直後にピーク値が定格電流の数倍になる電流が流れるため、その他機器への影響が大きい。この電流は系統３から見た場合には遅れの無効電流となるが、系統連系装置１から見た場合には進みの無効電流となる。

【００４１】

つまり、突入電流は系統連系装置１から見て進みの無効電流であるため、遅れの無効電流を同じタイミングで流すことで打ち消すことが可能である。この遅れの無効電流にＤＶＳ機能８による補償無効電流を用いることで、機能の齟齬なく突入電流を抑制することができる。

【００４２】

図１０は、変化率制限手段９を有する系統連系装置１における、系統電圧が低下・復帰した時の有効電流と無効電流出力の時系列図であり、トランス１０の突入電流がない場合

を示している。なお、図１０中の点線部は、変化率制限を使用しない場合の有効電流と無効電流を示している。図１０ではトランス１０の突入電流がないため、無効電流＝補償無効電流となる。

【００４３】

図１０に示すように、系統電圧復帰時に変化率制限を使用することで、系統電圧復帰後に所定の期間補償無効電流の出力が継続される。なお、変化率制限手段９が、系統電圧V_{AC}の変化率を制限することにより補償無効電流の出力を継続させる時間は、無制限に遅延できるわけではない。例えば、非特許文献１では、電圧復帰後の出力復帰特性が規定されているため、その範囲内の変化率制限をかけることになる。しかし、突入電流が特に問題となるのは電圧復帰後の数サイクルのみなので、十分な効果を期待できる。図１０において、有効電流及び無効電流が変化している期間Ｔが、変化率制限をかける範囲となる。なお、ＤＶＳ機能８が出力する無効電力指令Q_{REF}は、図１０の無効電流の時間変化に同期する。

【００４４】

図１１に、系統連系装置１の補償無効電流の復帰遅延によるトランスの突入電流の抑制効果を示す。点線は電圧復帰後の無効電流であり、図９の点線と図１０の期間Ｔの無効電流（補償無効電流）が重畳された波形となっている。補償無効電流を有効電流へと切り替える際に変化率制限を挿入することで、系統電圧復帰後に数サイクル補償無効電流の出力が継続することで、変化率制限手段９がない場合（例えば、図９の点線に示す場合）よりも突入電流（図中点線で示す）が抑制される。

【００４５】

図１２は、時間遅延手段１３を有する系統連系装置１２における、系統電圧が低下・復帰した時の有効電流と無効電流出力の時系列図であり、トランス１０の突入電流がない場合を示している。図１２ではトランス１０の突入電流がないため、無効電流＝補償無効電流となる。

【００４６】

補償無効電流について電圧復帰時の有効電流へと切替え時に時間遅延を挿入することで、系統電圧復帰後に所定の期間補償無効電流の出力が継続される。この遅延時間量は、無制限に入られるわけではなく、例えば、非特許文献１では、電圧復帰後の出力復帰特性が規定されているため、その範囲内の遅延を挿入することになる。しかし、突入電流が大きく問題となるのははじめの数サイクルのみで、収束が早いため十分な効果を期待できると考えられる。図１２のＴが遅延時間をかける範囲となる。なお、ＤＶＳ機能８が出力する無効電力指令Q_{REF}は、図１２の無効電流の時間変化にほぼ同期する。

【００４７】

図１３に、系統連系装置１２の補償無効電流の復帰遅延によるトランス１０の突入電流の抑制効果を示す。点線は電圧復帰後の無効電流であり、図９の点線と図１２の期間Ｔの無効電流（補償無効電流）が重畳された波形となっている。補償無効電流を有効電流と切り替える際に時間遅延を挿入することで、時間遅延手段１３がない場合（例えば、図９の点線に示す場合）よりも突入電流が抑制される。

【００４８】

系統連系装置１，１２は、一般的に電流源とみなすため、トランス１０の突入電流は電圧源である系統３から供給される。したがって、系統連系装置１，１２から見たトランス１０の突入電流は殆どの場合進みの無効電流となり、図３に示した内蔵されたトランス１０の場合でも、図４に示した外部に連系トランス１１を有する場合でも、系統電圧復帰後に所定の期間補償無効電流の出力を継続する制御を適用することで突入電流の抑制が可能になる。

【００４９】

以上のような本発明の実施形態に係る系統連系装置１，１２は、ＦＲＴ要件に対応した系統連系装置１，１２において、系統電圧低下時に無効電流を出力する機能の系統電圧復帰時に、変化率制限もしくは時間遅延を挿入することで、電圧低下からの復帰時に発生す

るトランス１０（または連系トランス１１）の突入電流を抑制することができる。これにより、突入電流が原因で発生する系統連系装置１，１２の遮断器動作などによる装置停止がなくなり、系統連系装置１，１２の信頼性が向上する。

【００５０】

突入電流は、トランスの磁気飽和により励磁インピーダンスが急減したことにより系統３から流れ込む遅れの無効電流である。また、突入電流は、一般に数サイクルで問題にならない程度に減衰するので、この数サイクルの期間の突入電流を抑制することが重要となる。そこで、本発明の実施形態に係る系統連系装置１，１２では、系統電圧復帰時に所定の期間補償無効電流の出力を継続することで、この無効電流が打ち消され、突入電流が抑制される。

【００５１】

また、突入電流の抑制より、系統連系装置１，１２の上位系統における遮断容量を低減させることができるため、システムの小型化の効果がある。

【００５２】

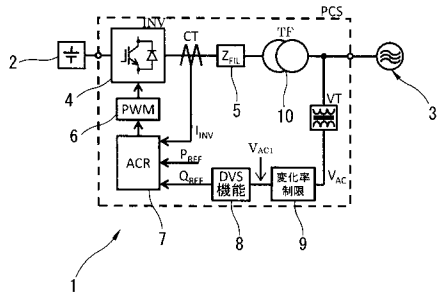
なお、本発明の系統連系装置は、実施形態に限定されるものではなく、その特徴を損なわない範囲で適宜設計変形が可能である。

【符号の説明】

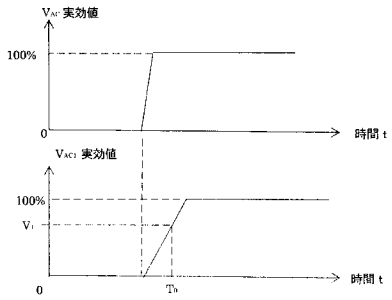
【００５３】

１，１２…系統連系装置
１Ａ…系統連系装置
１ａ，１ｂ…系統連系装置
２…直流電源
３…系統（電力系統）
４…インバータ
５…フィルタ回路
６…ＰＷＭ信号出力手段
７…制御手段
８…ＤＶＳ機能（ＤＶＳ手段）
９…変化率制限手段（無効電流出力継続手段）
１０…トランス
１１…連系トランス
１３…時間遅延手段（無効電流出力継続手段）

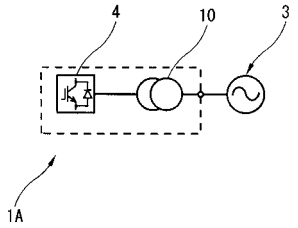
【図１】



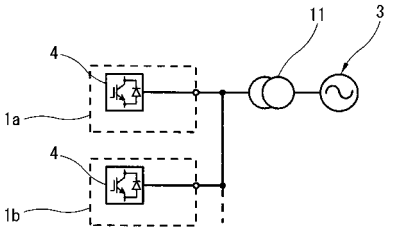
【図２】



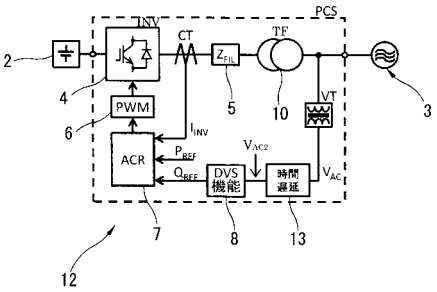
【図３】



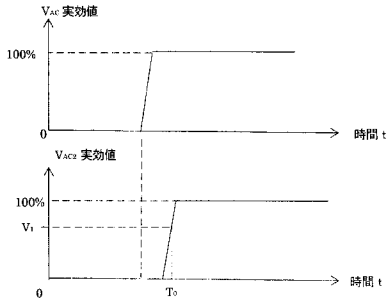
【図４】



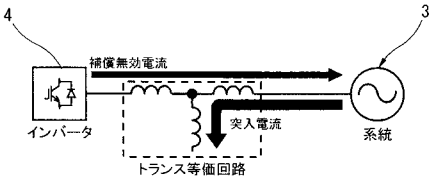
【図５】



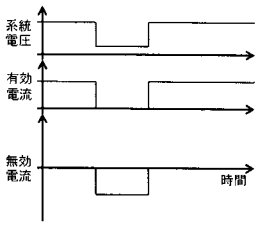
【図６】



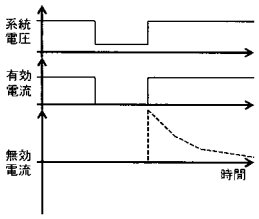
【図７】



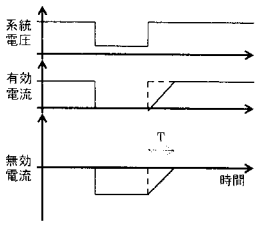
【図８】



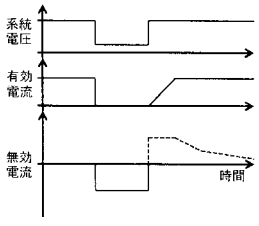
【図９】



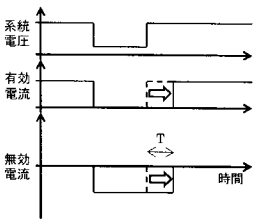
【図１０】



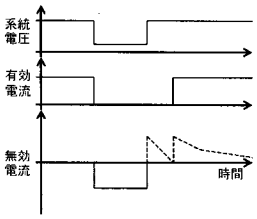
【図１１】



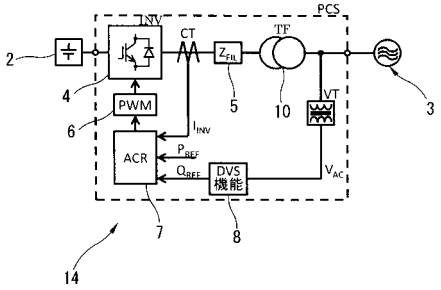
【図１２】



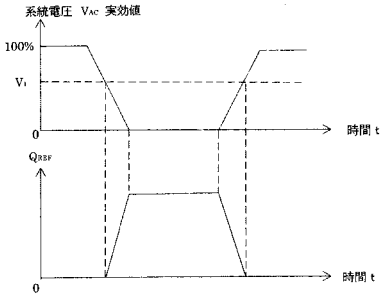
【図１３】



【図１４】



【図１５】



フロントページの続き

Ｆターム(参考) 5H770 CA04 CA05 DA11 DA22 DA30 EA01 FA06 GA02 HA02Y HA03Z
KA01Y LA02X LA03Z LA10Y