(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0051462
(43) 공개일자 2024년04월22일

(51) 국제특허분류(Int. Cl.)
H10N 30/30 (2023.01) *H10N 30/08* (2023.01)
(52) CPC특허분류
H10N 30/302 (2023.02)
H10N 30/082 (2023.02)
(21) 출원번호 10-2022-0131145
(22) 출원일자 2022년10월13일
심사청구일자 2022년10월13일

(71) 출원인
경희대학교 산학협력단
경기도 용인시 기흥구 덕영대로 1732 (서천동, 경희대학교 국제캠퍼스내)
(72) 발명자
이상민
서울특별시 강남구 선릉로 222, 107동 1901호(대치동, 대치아이파크아파트)
한승주
경기도 수원시 영통구 반달로35번길 30, 802호(영통동)
김강일
경기도 용인시 기흥구 서그내로15번길 36, 402호(서천동)
(74) 대리인
김연권

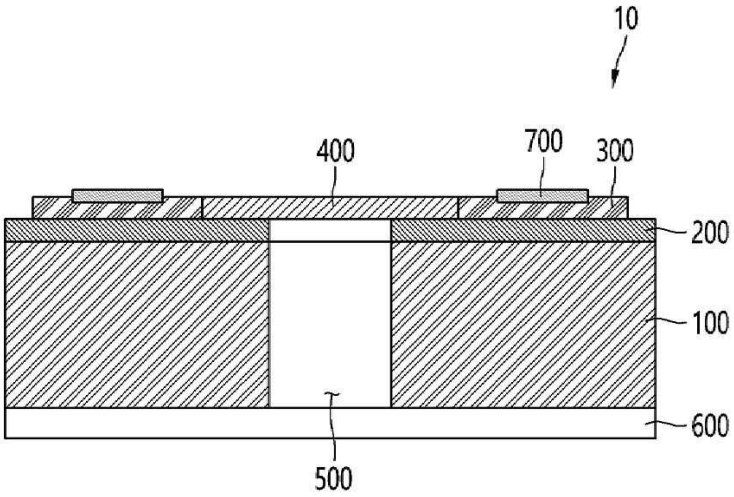
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 **SOI 웨이퍼 기반 실리콘 나노와이어 압력센서 및 이의 제조 방법**

(57) 요 약

SOI 웨이퍼 기반 실리콘 나노와이어 압력센서는 실리콘을 포함하는 핸들층, 핸들층 상에 형성되는 박스층, 상기 박스층 상에 형성되고, 실리콘 나노와이어를 포함하는 소자층, 센서 구조물을 포함하는 감지층, 상기 핸들층 및 상기 박스층 내부에 형성되는 캐비티, 상기 핸들층 하부에 형성되는 글래스 기판, 및 상기 소자층 상에 형성되는 Al 전극을 포함할 수 있다. 상기 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이, 상기 실리콘 나노와이어의 폭, 및 상기 감지층의 두께가 조절됨에 따라 압력 센싱의 동작 범위가 제어될 수 있다.

대 표 도 - 도1



이 발명을 지원한 국가연구개발사업

과제고유번호	1465036248
과제번호	HI19C0642040022
부처명	보건복지부
과제관리(전문)기관명	한국보건산업진흥원
연구사업명	(혁신법)마이크로의료로봇실용화기술개발(2022)
연구과제명	마이크로의료 로봇용 진단모듈 개발(4/4)
기 여 율	1/1
과제수행기관명	경희대학교산학협력단
연구기간	2019.06.12 ~ 2022.12.31

명 세 서

청구범위

청구항 1

실리콘을 포함하는 핸들층;

핸들층 상에 형성되는 박스층;

상기 박스층 상에 형성되고, 실리콘 나노와이어를 포함하는 소자층;

센서 구조물을 포함하는 감지층;

상기 핸들층 및 상기 박스층 내부에 형성되는 캐비티;

상기 핸들층 하부에 형성되는 글래스 기판; 및

상기 소자층 상에 형성되는 Al 전극을 포함하고,

상기 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이, 상기 실리콘 나노와이어의 폭, 및 상기 감지층의 두께가 조절됨에 따라 압력 센싱의 동작 범위가 제어되는 것을 특징으로 하는,

SOI 웨이퍼 기반 실리콘 나노와이어 압력센서.

청구항 2

제1항에 있어서,

상기 핸들층, 상기 박스층, 및 상기 소자층을 포함하는 SOI 웨이퍼를 제조하는 제1 단계;

상기 소자층에 상기 실리콘 나노와이어를 형성하는 제2 단계;

상기 센서 구조물을 포함하는 상기 감지층을 형성하는 제3 단계;

상기 SOI 웨이퍼 내부에 상기 캐비티를 형성하는 제4 단계; 및

상기 Al 전극을 형성하는 제5 단계를 통해 제조되고,

상기 제1 내지 제5 단계는 건식 식각 공정으로 수행되는 것을 특징으로 하는,

SOI 웨이퍼 기반 실리콘 나노와이어 압력센서.

청구항 3

제2항에 있어서,

상기 제1 단계는,

실리콘을 포함하는 상기 핸들층, 실리콘 산화물을 포함하는 상기 박스층, 및 실리콘을 포함하는 상기 소자층을 순차적으로 적층함으로써 상기 SOI 웨이퍼를 제조하는 것을 특징으로 하는,

SOI 웨이퍼 기반 실리콘 나노와이어 압력센서.

청구항 4

제2항에 있어서,

상기 제2 단계는,

상기 소자층 상에 포토리소그래피 공정으로 제1 PR을 형성하는 단계;

RIE 방식 및 DRIE 방식 중 적어도 하나를 이용하여 상기 소자층의 실리콘을 에칭하는 단계; 및

상기 제1 PR을 제거하는 단계를 포함하는 것을 특징으로 하는,

SOI 웨이퍼 기반 실리콘 나노와이어 압력센서.

청구항 5

제2항에 있어서,

상기 제3 단계는,

상기 소자층 상에 LPCVD 방식 및 PECVD 방식 중 적어도 하나를 이용하여 실리콘 질화막을 증착하는 단계;

상기 실리콘 질화막 상에 포토리소그래피 공정으로 제2 PR을 형성하는 단계;

상기 감지층에 상응하도록 상기 실리콘 질화막을 에칭하는 단계; 및

상기 제2 PR을 제거하는 단계를 포함하는 것을 특징으로 하는,

SOI 웨이퍼 기반 실리콘 나노와이어 압력센서.

청구항 6

제2항에 있어서,

상기 제4 단계는,

상기 소자층 상부에 보호 웨이퍼를 본딩하는 단계;

상기 핸들층 하부에 실리콘 산화막을 증착하는 단계;

상기 실리콘 산화막 상에 포토리소그래피 공정으로 제3 PR을 형성하는 단계;

상기 캐비티에 상응하도록 상기 실리콘 산화막, 상기 핸들층, 및 상기 박스층을 에칭하는 단계;

상기 제3 PR, 상기 실리콘 산화막, 및 상기 보호 웨이퍼를 제거하는 단계; 및

상기 핸들층 하부에 상기 글래스 기판을 형성하는 단계를 포함하는 것을 특징으로 하는,

SOI 웨이퍼 기반 실리콘 나노와이어 압력센서.

청구항 7

제2항에 있어서,

상기 제5 단계는,

상기 소자층 상에 포토리소그래피 공정으로 제4 PR을 형성하는 단계;

상기 제4 PR 상에 Al 박막을 증착하는 단계; 및

상기 Al 전극에 상응하도록 상기 Al 박막 및 상기 제4 PR을 제거하는 단계를 포함하는 것을 특징으로 하는,

SOI 웨이퍼 기반 실리콘 나노와이어 압력센서.

청구항 8

핸들층, 박스층, 및 소자층을 포함하는 SOI 웨이퍼를 제조하는 단계;

상기 소자층에 실리콘 나노와이어를 형성하는 단계;

센서 구조물을 포함하는 감지층을 형성하는 단계;

상기 SOI 웨이퍼 내부에 캐비티를 형성하는 단계; 및

Al 전극을 형성하는 단계를 포함하고,

상기 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이, 상기 실리콘 나노와이어의 폭, 및 상기 감지층의 두께가 조절됨에 따라 압력 센싱의 동작 범위가 제어되는 것을 특징으로 하는,

SOI 웨이퍼 기반 실리콘 나노와이어 압력센서의 제조 방법.

청구항 9

제8항에 있어서,

상기 소자층에 실리콘 나노와이어를 형성하는 단계는,

타겟팅된 상기 압력 센싱의 동작 범위에 상응하도록, 상기 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이 및 상기 실리콘 나노와이어의 폭을 조절하는 것을 특징으로 하는,

SOI 웨이퍼 기반 실리콘 나노와이어 압력센서의 제조 방법.

청구항 10

제8항에 있어서,

상기 SOI 웨이퍼 내부에 캐비티를 형성하는 단계는,

형성되는 상기 캐비티의 깊이를 조절함으로써, 타겟팅된 상기 압력 센싱의 동작 범위에 상응하도록 상기 감지층의 두께를 조절하는 것을 특징으로 하는,

SOI 웨이퍼 기반 실리콘 나노와이어 압력센서의 제조 방법.

청구항 11

제8항에 있어서,

상기 SOI 웨이퍼를 제조하는 단계, 상기 실리콘 나노와이어를 형성하는 단계, 상기 감지층을 형성하는 단계, 상기 캐비티를 형성하는 단계, 및 상기 Al 전극을 형성하는 단계는 건식 식각 공정으로 수행되는 것을 특징으로 하는,

SOI 웨이퍼 기반 실리콘 나노와이어 압력센서의 제조 방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 실리콘 나노와이어 압력센서에 관한 것으로, 보다 상세하게는 박막과 실리콘 나노와이어가 통합된 구조를 가지는 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서 및 이의 제조 방법에 관한 것이다.

배 경 기 술

[0002] 최근, 패키징 기술과 박막기술의 발전 및 MEMS 공정의 발전 등에 인해, 자동차, 생체공학용 의료기기 및 산업체 대규모 시스템 제어에 이르기까지 광범위한 분야에 걸쳐 반도체형 압력센서가 널리 응용되고 있으며, 다양한 재료와 형상의 반도체형 압력센서가 연구 및 개발되고 있다.

[0003] 종래의 저항형 감지 방식의 압력센서는 멤스(Micro-Electro-Mechanical System, MEMS) 공정을 기반하여 제조된다. 압력센서에서 저항의 변화가 발생되는 감지구조체로서 대표적으로 실리콘 나노와이어가 활용될 수 있다.

[0004] 저항형 감지 방식의 압력 센서는 부유된 나노와이어가 실리콘 질화막 등의 절연체로 구성된 다이어프램 안에 포함될 수 있으며, 그 하부에는 캐비티(cavity)가 형성될 수 있다.

[0005] 이 때, 외부 압력에 대한 다이어프램의 변형은 나노와 이어에 가해지는 응력변화로 연결되며, 우수한 압저항 특성을 가진 실리콘 나노와이어는 이에 대응되는 저항변화 값을 가질 수 있다.

[0006] 캐비티는 목적하는 압력센서 감지 범위 중 최대압력이 인가될 시 다이어프램의 변형에 왜곡이 발생하지 않도록 충분한 공간을 확보해야 하는 동시에, 외부 압력환경 대비 일정한 압력수준을 유지하기 위해서 닫힌 구조로 설계될 수 있다.

[0007] 한편, 종래의 저항형 감지 방식의 압력센서는 박막을 실리콘 나노와이어로 지지하는 형태로 설계하여, 박막과 실리콘 나노와이어 사이의 미세 구멍으로 인한 절대압력, 상압 센서로 구분되므로, 동작 범위 조절이 필수적이

며, 공정이 복잡한 문제가 있다.

선행기술문헌

특허문헌

[0008] (특허문헌 0001) 한국등록특허 제10-1652369호 "습식 및 건식 식각공정을 이용한 압저항형 압력센서 제조방법"

발명의 내용

해결하려는 과제

[0009] 본 발명의 일 목적은 SOI 웨이퍼 상에 형성된 감지층에 실리콘 질화막과 실리콘 나노와이어가 통합된 구조를 가지므로, 도핑 공정 없이도 압저항 효과를 극대화할 수 있는 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서를 제공하는 것이다.

[0010] 본 발명의 다른 목적은 감지층의 두께, 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이, 및 실리콘 나노와이어의 폭을 조절함으로써, 압력 센싱 동작 범위를 제어할 수 있는 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서를 제공하는 것이다.

[0011] 본 발명의 다른 목적은 제조 과정에서 건식 식각 공정만 사용함으로써, 실리콘 나노와이어의 손상을 최소화할 수 있는 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서를 제공하는 것이다.

[0012] 본 발명의 다른 목적은 상기 있는 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서의 제조 방법을 제공하는 것이다.

[0013] 다만, 본 발명이 해결하고자 하는 과제는 상기 언급된 과제에 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

과제의 해결 수단

[0014] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서는 실리콘을 포함하는 핸들층, 핸들층 상에 형성되는 박스층, 상기 박스층 상에 형성되고, 실리콘 나노와이어를 포함하는 소자층, 센서 구조물을 포함하는 감지층, 상기 핸들층 및 상기 박스층 내부에 형성되는 캐비티, 상기 핸들층 하부에 형성되는 글래스 기판, 및 상기 소자층 상에 형성되는 Al 전극을 포함할 수 있다. 상기 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이, 상기 실리콘 나노와이어의 폭, 및 상기 감지층의 두께가 조절됨에 따라 압력 센싱의 동작 범위가 제어될 수 있다.

[0015] 일 실시예에서, SOI 웨이퍼 기반 실리콘 나노와이어 압력센서는 상기 핸들층, 상기 박스층, 및 상기 소자층을 포함하는 SOI 웨이퍼를 제조하는 제1 단계, 상기 소자층에 상기 실리콘 나노와이어를 형성하는 제2 단계, 상기 센서 구조물을 포함하는 상기 감지층을 형성하는 제3 단계, 상기 SOI 웨이퍼 내부에 상기 캐비티를 형성하는 제4 단계, 및 상기 Al 전극을 형성하는 제5 단계를 통해 제조될 수 있다. 상기 제1 내지 제5 단계는 건식 식각 공정으로 수행될 수 있다.

[0016] 일 실시예에서, 상기 제1 단계는 실리콘을 포함하는 상기 핸들층, 실리콘 산화물을 포함하는 상기 박스층, 및 실리콘을 포함하는 상기 소자층을 순차적으로 적층함으로써 상기 SOI 웨이퍼를 제조할 수 있다.

[0017] 일 실시예에서, 상기 제2 단계는 상기 소자층 상에 포토리소그래피 공정으로 제1 PR을 형성하는 단계, RIE 방식 및 DRIE 방식 중 적어도 하나를 이용하여 상기 소자층의 실리콘을 에칭하는 단계, 및 상기 제1 PR을 제거하는 단계를 포함할 수 있다.

[0018] 일 실시예에서, 상기 제3 단계는 상기 소자층 상에 LPCVD 방식 및 PECVD 방식 중 적어도 하나를 이용하여 실리콘 질화막을 증착하는 단계, 상기 실리콘 질화막 상에 포토리소그래피 공정으로 제2 PR을 형성하는 단계, 상기 감지층에 상응하도록 상기 실리콘 질화막을 에칭하는 단계, 및 상기 제2 PR을 제거하는 단계를 포함할 수 있다.

[0019] 일 실시예에서, 상기 제4 단계는 상기 소자층 상부에 보호 웨이퍼를 본딩하는 단계, 상기 핸들층 하부에 실리콘 산화막을 증착하는 단계, 상기 실리콘 산화막 상에 포토리소그래피 공정으로 제3 PR을 형성하는 단계, 상기 캐

비티에 상응하도록 상기 실리콘 산화막, 상기 핸들층, 및 상기 박스층을 에칭하는 단계, 상기 제3 PR, 상기 실리콘 산화막, 및 상기 보호 웨이퍼를 제거하는 단계, 및 상기 핸들층 하부에 상기 글래스 기판을 형성하는 단계를 포함할 수 있다.

[0020] 일 실시예에서, 상기 제5 단계는 상기 소자층 상에 포토리소그래피 공정으로 제4 PR을 형성하는 단계, 상기 제4 PR 상에 Al 박막을 증착하는 단계, 및 상기 Al 전극에 상응하도록 상기 Al 박막 및 상기 제4 PR을 제거하는 단계를 포함할 수 있다.

[0021] 본 발명의 다른 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 SOI 웨이퍼 기반 실리콘 나노와이어 압력 센서의 제조 방법은 핸들층, 박스층, 및 소자층을 포함하는 SOI 웨이퍼를 제조하는 단계, 상기 소자층에 실리콘 나노와이어를 형성하는 단계, 센서 구조물을 포함하는 감지층을 형성하는 단계, 상기 SOI 웨이퍼 내부에 캐비티를 형성하는 단계, 및 Al 전극을 형성하는 단계를 포함할 수 있다. 상기 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이, 상기 실리콘 나노와이어의 폭, 및 상기 감지층의 두께가 조절됨에 따라 압력 센싱의 동작 범위가 제어될 수 있다.

[0022] 일 실시예에서, 상기 소자층에 실리콘 나노와이어를 형성하는 단계는 타겟팅된 상기 압력 센싱의 동작 범위에 상응하도록, 상기 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이, 및 상기 실리콘 나노와이어의 폭을 조절할 수 있다.

[0023] 일 실시예에서, 상기 SOI 웨이퍼 내부에 캐비티를 형성하는 단계는 형성되는 상기 캐비티의 깊이를 조절함으로써, 타겟팅된 상기 압력 센싱의 동작 범위에 상응하도록 상기 감지층의 두께를 조절할 수 있다.

[0024] 일 실시예에서, 상기 SOI 웨이퍼를 제조하는 단계, 상기 실리콘 나노와이어를 형성하는 단계, 상기 감지층을 형성하는 단계, 상기 캐비티를 형성하는 단계, 및 상기 Al 전극을 형성하는 단계는 건식 식각 공정으로 수행될 수 있다.

발명의 효과

[0025] 본 발명의 실시예들에 따른 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서는 SOI 웨이퍼 상에 형성된 감지층에 실리콘 질화막과 실리콘 나노와이어가 통합된 구조를 가지므로, 도핑 공정 없이도 압저항 효과를 극대화할 수 있다.

[0026] 또한, 본 발명의 실시예들에 따른 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서는 감지층의 두께, 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이, 및 실리콘 나노와이어의 폭을 조절함으로써, 압력 센싱 동작 범위를 제어할 수 있다.

[0027] 또한, 본 발명의 실시예들에 따른 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서는 제조 과정에서 건식 식각 공정만 사용함으로써, 실리콘 나노와이어의 손상을 최소화할 수 있다.

[0028] 다만, 본 발명의 효과는 상술한 효과에 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

[0029] 도 1은 본 발명의 실시예들에 따른 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서를 나타내는 도면이다.

도 2는 도 1의 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서의 제조 공정을 나타내는 도면이다.

도 3은 핸들층, 박스층, 및 소자층을 포함하는 SOI 웨이퍼를 나타내는 도면이다.

도 4는 소자층 상에 포토리소그래피 공정으로 제1 PR을 형성하는 공정을 나타내는 도면이다.

도 5는 RIE 방식 및 DRIE 방식 중 적어도 하나를 이용하여 소자층의 실리콘을 에칭하는 공정을 나타내는 도면이다.

도 6은 제1 PR을 제거하는 공정을 나타내는 도면이다.

도 7은 소자층 상에 LPCVD 방식 및 PECVD 방식 중 적어도 하나를 이용하여 실리콘 질화막을 증착하는 공정을 나타내는 도면이다.

도 8은 실리콘 질화막 상에 포토리소그래피 공정으로 제2 PR을 형성하는 공정을 나타내는 도면이다.

도 9는 감지층에 상응하도록 실리콘 질화막을 에칭하는 공정 및 제2 PR을 제거하는 공정을 나타내는 도면이다.

도 10은 소자층 상부에 보호 웨이퍼를 본딩하는 공정을 나타내는 도면이다.

도 11은 핸들층 하부에 실리콘 산화막을 증착하는 공정을 나타내는 도면이다.

도 12는 실리콘 산화막 상에 포토리소그래피 공정으로 제3 PR을 형성하는 공정을 나타내는 도면이다.

도 13은 캐비티에 상응하도록 실리콘 산화막, 핸들층, 및 박스층을 에칭하는 공정을 나타내는 도면이다.

도 14는 제3 PR, 실리콘 산화막, 및 보호 웨이퍼를 제거하는 공정을 나타내는 도면이다.

도 15는 핸들층 하부에 글래스 기판을 형성하는 공정을 나타내는 도면이다.

도 16은 소자층 상에 포토리소그래피 공정으로 제4 PR을 형성하는 공정을 나타내는 도면이다.

도 17은 제4 PR 상에 Al 박막을 증착하는 공정을 나타내는 도면이다.

도 18은 Al 전극에 상응하도록 Al 박막 및 제4 PR을 제거하는 공정을 나타내는 도면이다.

도 19는 본 발명의 실시예들에 따른 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서의 제조 방법을 나타내는 순서도이다.

발명을 실시하기 위한 구체적인 내용

[0030] 본 명세서에 개시되어 있는 본 발명의 개념에 따른 실시예들에 대해서 특정한 구조적 또는 기능적 설명들은 단지 본 발명의 개념에 따른 실시예들을 설명하기 위한 목적으로 예시된 것으로서, 본 발명의 개념에 따른 실시예들은 다양한 형태로 실시될 수 있으며 본 명세서에 설명된 실시예들에 한정되지 않는다.

[0031] 본 발명의 개념에 따른 실시예들은 다양한 변경들을 가할 수 있고 여러 가지 형태들을 가질 수 있으므로 실시예들을 도면에 예시하고 본 명세서에 상세하게 설명하고자 한다. 그러나, 이는 본 발명의 개념에 따른 실시예들을 특정한 개시형태들에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 변경, 균등물, 또는 대체물을 포함한다.

[0032] 제1 또는 제2 등의 용어를 다양한 구성요소들을 설명하는데 사용될 수 있지만, 구성요소들은 용어들에 의해 한정되어서는 안 된다. 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만, 예를 들면 본 발명의 개념에 따른 권리 범위로부터 이탈되지 않은 채, 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소는 제1 구성요소로도 명명될 수 있다.

[0033] 어떤 구성요소가 다른 구성요소에 "연결되어" 있다거나 "접속되어" 있다고 언급된 때에는, 그 다른 구성요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떤 구성요소가 다른 구성요소에 "직접 연결되어" 있다거나 "직접 접속되어" 있다고 언급된 때에는, 중간에 다른 구성요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성요소들 간의 관계를 설명하는 표현들, 예를 들면 "~사이에"와 "바로~사이에" 또는 "~에 직접 이웃하는" 등도 마찬가지로 해석되어야 한다.

[0034] 본 명세서에서 사용한 용어는 단지 특정한 실시예들을 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "포함하다" 또는 "가지다" 등의 용어는 설시된 특징, 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것이 존재함으로 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[0035] 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가진다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미를 갖는 것으로 해석되어야 하며, 본 명세서에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다.

[0036] 이하, 실시예들을 첨부된 도면을 참조하여 상세하게 설명한다. 그러나, 특허출원의 범위가 이러한 실시예들에 의해 제한되거나 한정되는 것은 아니다. 각 도면에 제시된 동일한 참조 부호는 동일한 부재를 나타낸다.

[0037] 도 1은 본 발명의 실시예들에 따른 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)를 나타내는 도면이고, 도 2는 도 1의 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)의 제조 공정을 나타내는 도면이다.

[0038] 도 1을 참조하면, SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)는 핸들층(100), 박스층(200), 소자층(300), 감지층(400), 캐비티(500), 글래스 기판(600), 및 Al 전극(700)을 포함할 수 있다.

[0039] 핸들층(Handle layer)(100)은 실리콘을 포함할 수 있다.

[0040] 박스층(Box layer)(200)은 핸들층(100) 상에 형성되고, 실리콘 산화물을 포함할 수 있다.

[0041] 소자층(Device layer)(300)은 상기 박스층(200) 상에 형성되고, 실리콘 나노와이어를 포함할 수 있다.

[0042] 예를 들어, 핸들층(100), 박스층(200), 및 소자층(300)은 하나의 SOI 웨이퍼(SOI Wafer)를 형성할 수 있다.

[0043] 감지층(400)은 센서 구조물을 포함할 수 있다. 예를 들어, 감지층(400)은 실리콘 질화막(SNF)과 실리콘 나노와이어가 통합된 구조를 포함할 수 있다.

[0044] 캐비티(500)는 상기 핸들층(100) 및 상기 박스층(200) 내부에 형성될 수 있다. 예를 들어, 캐비티(500)는 상기 감지층(400)의 일부까지 형성될 수 있다.

[0045] 글래스 기판(600)은 상기 핸들층(100) 하부에 형성될 수 있다. 예를 들어, 글래스 기판(600)은 핸들층(100) 하부에 형성됨으로써, 상기 캐비티(500)가 닫힌 구조를 가지도록 할 수 있다.

[0046] Al 전극(700)은 상기 소자층(300) 상에 형성될 수 있다. 예를 들어, Al 전극(700)은 센싱 전극으로 동작할 수 있다.

[0047] 일 실시예에서, SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)는 제조 공정에 따라 압력 센싱의 동작 범위가 제어될 수 있다.

[0048] 예를 들어, 상기 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이, 상기 실리콘 나노와이어의 폭, 및 상기 감지층(400)의 두께가 조절됨에 따라 압력 센싱의 동작 범위가 제어될 수 있다.

[0049] 도 2를 참조하면, SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)는 상기 핸들층(100), 상기 박스층(200), 및 상기 소자층(300)을 포함하는 SOI 웨이퍼를 제조하는 제1 단계(STEP1), 상기 소자층(300)에 상기 실리콘 나노와이어를 형성하는 제2 단계(STEP2 내지 STEP4), 상기 센서 구조물을 포함하는 상기 감지층(400)을 형성하는 제3 단계(STEP5 내지 STEP7), 상기 SOI 웨이퍼 내부에 상기 캐비티(500)를 형성하는 제4 단계(STEP8 내지 STEP13), 및 상기 Al 전극(700)을 형성하는 제5 단계(STEP14 내지 STEP16)를 통해 제조될 수 있다.

[0050] 예를 들어, 상기 제1 내지 제5 단계는 건식 식각 공정으로 수행될 수 있다.

[0051] 본 발명의 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)는 SOI 웨이퍼 상에 형성된 감지층(400)에 실리콘 질화막(SNF)과 실리콘 나노와이어가 통합된 구조를 가지므로, 도핑 공정 없이도 압저항 효과를 극대화할 수 있다.

[0052] 또한, 본 발명의 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)는 감지층(400)의 두께, 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이, 및 실리콘 나노와이어의 폭을 조절함으로써, 압력 센싱 동작 범위를 제어할 수 있다.

[0053] 또한, 본 발명의 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)는 제조 과정에서 건식 식각 공정만 사용함으로써, 실리콘 나노와이어의 손상을 최소화할 수 있다.

[0054] 이하, 도 3 내지 18을 통해 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)의 각 공정 단계를 상세히 설명한다.

[0055] 도 3은 핸들층(100), 박스층(200), 및 소자층(300)을 포함하는 SOI 웨이퍼를 나타내는 도면이다.

[0056] 도 3을 참조하면, SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)는 상기 핸들층(100), 상기 박스층(200), 및 상기 소자층(300)을 포함하는 SOI 웨이퍼를 제조하는 제1 단계(STEP1)를 통해 제조될 수 있다.

[0057] 핸들층(100)은 실리콘을 포함할 수 있다.

[0058] 박스층(200)은 핸들층(100) 상에 형성되고, 실리콘 산화물(SiO_2)을 포함할 수 있다.

[0059] 소자층(300)은 상기 박스층(200) 상에 형성되고, 실리콘 나노와이어를 포함할 수 있다.

[0060] 예를 들어, 상기 SOI 웨이퍼는 실리콘을 포함하는 상기 핸들층(100), 실리콘 산화물을 포함하는 상기 박스층(200), 및 실리콘을 포함하는 상기 소자층(300)이 순차적으로 적층됨으로써 제조될 수 있다.

[0061] 도 4는 소자층(300) 상에 포토리소그래피 공정으로 제1 PR(PR1)을 형성하는 공정을 나타내는 도면이고, 도 5는 RIE 방식 및 DRIE 방식 중 적어도 하나를 이용하여 소자층(300)의 실리콘을 에칭하는 공정을 나타내는 도면이며, 도 6은 제1 PR(PR1)을 제거하는 공정을 나타내는 도면이다.

[0062] 도 4 내지 6을 참조하면, SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)는 상기 소자층(300)에 상기 실리콘 나노와이어를 형성하는 제2 단계(STEP2 내지 STEP4)를 통해 제조될 수 있다.

[0063] 예를 들어, 상기 제2 단계는 상기 소자층(300) 상에 포토리소그래피 공정으로 제1 PR(PR1)을 형성하는 단계, RIE 방식 및 DRIE 방식 중 적어도 하나를 이용하여 상기 소자층(300)의 실리콘을 에칭하는 단계, 및 상기 제1 PR(PR1)을 제거하는 단계를 포함할 수 있다.

[0064] 도 4에서 보듯이, 소자층(300) 상에 포토리소그래피 공정으로 제1 PR(PR1)을 형성하는 단계는 실리콘 나노와이어를 형성하기 위하여 소자층(300) 상에 실리콘 나노와이어 형상의 제1 PR(PR1)을 형성할 수 있다.

[0065] 도 5에서 보듯이, RIE 방식 및 DRIE 방식 중 적어도 하나를 이용하여 상기 소자층(300)의 실리콘을 에칭하는 단계는 건식 식각 공정을 이용하여 소자층(300)의 실리콘을 에칭할 수 있다.

[0066] 여기서, 제1 PR(PR1)의 형상 및 상기 건식 식각 공정에 따라, 상기 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이, 및 상기 실리콘 나노와이어의 폭이 조절될 수 있다.

[0067] 상기 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이, 및 상기 실리콘 나노와이어의 폭이 조절됨에 따라 압력 센싱의 동작 범위가 제어될 수 있다.

[0068] 도 6에서 보듯이, 상기 제1 PR(PR1)을 제거하는 단계는 상기 실리콘 나노와이어를 포함하는 소자층(300)의 상부에 남아있는 제1 PR(PR1)을 제거할 수 있다.

[0069] 도 7은 소자층(300) 상에 LPCVD 방식 및 PECVD 방식 중 적어도 하나를 이용하여 실리콘 질화막(SNF)을 증착하는 공정을 나타내는 도면이고, 도 8은 실리콘 질화막(SNF) 상에 포토리소그래피 공정으로 제2 PR(PR2)을 형성하는 공정을 나타내는 도면이며, 도 9는 감지층(400)에 상응하도록 실리콘 질화막(SNF)을 에칭하는 공정 및 제2 PR(PR2)을 제거하는 공정을 나타내는 도면이다.

[0070] 도 7 내지 9를 참조하면, SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)는 상기 센서 구조물을 포함하는 상기 감지층(400)을 형성하는 제3 단계(STEP5 내지 STEP7)를 통해 제조될 수 있다.

[0071] 예를 들어, 상기 제3 단계는 상기 소자층(300) 상에 LPCVD 방식 및 PECVD 방식 중 적어도 하나를 이용하여 실리콘 질화막(SNF)을 증착하는 단계, 상기 실리콘 질화막(SNF) 상에 포토리소그래피 공정으로 제2 PR(PR2)을 형성하는 단계, 상기 감지층(400)에 상응하도록 상기 실리콘 질화막(SNF)을 에칭하는 단계, 및 상기 제2 PR(PR2)을 제거하는 단계를 포함할 수 있다.

[0072] 도 7에서 보듯이, 상기 소자층(300) 상에 LPCVD 방식 및 PECVD 방식 중 적어도 하나를 이용하여 실리콘 질화막(SNF)을 증착하는 단계는 소자층(300) 상에 Si_3N_4 박막을 형성할 수 있다.

[0073] 도 8에서 보듯이, 상기 실리콘 질화막(SNF) 상에 포토리소그래피 공정으로 제2 PR(PR2)을 형성하는 단계는 감지층(400)을 형성하기 위하여 실리콘 질화막(SNF) 상에 감지층(400)의 형상의 제2 PR(PR2)을 형성할 수 있다.

[0074] 도 9에서 보듯이, 상기 감지층(400)에 상응하도록 상기 실리콘 질화막(SNF)을 에칭하는 단계, 및 상기 제2 PR(PR2)을 제거하는 단계는 건식 식각 공정을 이용하여 상기 감지층(400)에 상응하는 부분을 제외한 실리콘 질화막(SNF)을 에칭하고, 불필요한 제2 PR(PR2)을 제거할 수 있다.

[0075] 이에 따라, 감지층(400)은 실리콘 나노와이어를 포함할 수 있다.

[0076] 예를 들어, 도 9와 같이, 감지층(400)은 Si_3N_4 박막 내부에 실리콘 나노와이어가 삽입된 형태로 형성될 수 있다.

[0077] 이와 같이, 본 발명의 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)는 SOI 웨이퍼 상에 형성된 감지층(400)에 실리콘 질화막(SNF)과 실리콘 나노와이어가 통합된 구조를 가지므로, 도핑 공정 없이도 압저항 효과를 극

대화할 수 있다.

[0078] 도 10은 소자층(300) 상부에 보호 웨이퍼(PW)를 본딩하는 공정을 나타내는 도면이고, 도 11은 핸들층(100) 하부에 실리콘 산화막(SOF)을 증착하는 공정을 나타내는 도면이며, 도 12는 실리콘 산화막(SOF) 상에 포토리소그래피 공정으로 제3 PR(PR3)을 형성하는 공정을 나타내는 도면이고, 도 13은 캐비티(500)에 상응하도록 실리콘 산화막(SOF), 핸들층(100), 및 박스층(200)을 에칭하는 공정을 나타내는 도면이며, 도 14는 제3 PR(PR3), 실리콘 산화막(SOF), 및 보호 웨이퍼(PW)를 제거하는 공정을 나타내는 도면이고, 도 15는 핸들층(100) 하부에 글래스 기판(600)을 형성하는 공정을 나타내는 도면이다.

[0079] 도 10 내지 15를 참조하면, SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)는 상기 SOI 웨이퍼 내부에 상기 캐비티(500)를 형성하는 제4 단계(STEP8 내지 STEP13)를 통해 제조될 수 있다.

[0080] 예를 들어, 상기 제4 단계는 상기 소자층(300) 상부에 보호 웨이퍼(PW)를 본딩하는 단계, 상기 핸들층(100) 하부에 실리콘 산화막(SOF)을 증착하는 단계, 상기 실리콘 산화막(SOF) 상에 포토리소그래피 공정으로 제3 PR(PR3)을 형성하는 단계, 상기 캐비티(500)에 상응하도록 상기 실리콘 산화막(SOF), 상기 핸들층(100), 및 상기 박스층(200)을 에칭하는 단계, 상기 제3 PR(PR3), 상기 실리콘 산화막(SOF), 및 상기 보호 웨이퍼(PW)를 제거하는 단계, 및 상기 핸들층(100) 하부에 상기 글래스 기판(600)을 형성하는 단계를 포함할 수 있다.

[0081] 도 10에서 보듯이, 상기 소자층(300) 상부에 보호 웨이퍼(PW)를 본딩하는 단계는 제4 단계의 공정 시, 상기 소자층(300)이 손상되는 것을 방지하기 위하여, 소자층(300) 상부에 실리콘 보호 웨이퍼(PW)를 본딩할 수 있다.

[0082] 도 11에서 보듯이, 상기 핸들층(100) 하부에 실리콘 산화막(SOF)을 증착하는 단계는 캐비티(500)를 형성하기 위하여, 핸들층(100) 하부에 SiO_2 박막을 증착할 수 있다.

[0083] 도 12에서 보듯이, 상기 실리콘 산화막(SOF) 상에 포토리소그래피 공정으로 제3 PR(PR3)을 형성하는 단계는 SiO_2 박막 상에 캐비티(500) 형상에 상응하는 PR 마스크를 형성할 수 있다.

[0084] 도 13에서 보듯이, 상기 캐비티(500)에 상응하도록 상기 실리콘 산화막(SOF), 상기 핸들층(100), 및 상기 박스층(200)을 에칭하는 단계는 건식 식각 공정을 이용하여 실리콘 산화막(SOF), 핸들층(100) 및 박스층(200)을 에칭함으로써, 캐비티(500)를 형성할 수 있다.

[0085] 여기서, 실리콘 산화막(SOF), 핸들층(100) 및 박스층(200)에 대한 건식 식각 공정에 따라, 상기 감지층(400)의 두께가 조절될 수 있다.

[0086] 예를 들어, 상기 감지층(400)의 두께가 조절되면서, 상기 감지층(400)에 삽입된 실리콘 나노와이어의 두께가 함께 조절될 수 있다.

[0087] 상기 감지층(400)의 두께 및 상기 실리콘 나노와이어의 두께가 조절됨에 따라 압력 센싱의 동작 범위가 제어될 수 있다.

[0088] 도 14에서 보듯이, 상기 제3 PR(PR3), 상기 실리콘 산화막(SOF), 및 상기 보호 웨이퍼(PW)를 제거하는 단계는 상기 캐비티(500)가 형성된 이후, 불필요한 제3 PR(PR3), 불필요한 실리콘 산화막(SOF), 및 불필요한 보호 웨이퍼(PW)를 제거할 수 있다.

[0089] 도 15에서 보듯이, 상기 핸들층(100) 하부에 상기 글래스 기판(600)을 형성하는 단계는 핸들층(100) 하부에 글래스 기판(600)을 형성함으로써, 상기 캐비티(500)가 닫힌 구조를 가지도록 할 수 있다.

[0090] 도 16은 소자층(300) 상에 포토리소그래피 공정으로 제4 PR(PR4)을 형성하는 공정을 나타내는 도면이고, 도 17은 제4 PR(PR4) 상에 Al 박막(AF)을 증착하는 공정을 나타내는 도면이며, 도 18은 Al 전극(700)에 상응하도록 Al 박막(AF) 및 제4 PR(PR4)을 제거하는 공정을 나타내는 도면이다.

[0091] 도 16 내지 18을 참조하면, SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)는 상기 Al 전극(700)을 형성하는 제5 단계(STEP14 내지 STEP16)를 통해 제조될 수 있다.

[0092] 예를 들어, 상기 제5 단계는 상기 소자층(300) 상에 포토리소그래피 공정으로 제4 PR(PR4)을 형성하는 단계, 상기 제4 PR(PR4) 상에 Al 박막(AF)을 증착하는 단계, 및 상기 Al 전극(700)에 상응하도록 상기 Al 박막(AF) 및 상기 제4 PR(PR4)을 제거하는 단계를 포함할 수 있다.

[0093] 도 16에서 보듯이, 상기 소자층(300) 상에 포토리소그래피 공정으로 제4 PR(PR4)을 형성하는 단계는 Al 전극

(700)을 형성하기 위하여 소자층(300) 상에 Al 전극(700) 형상의 제4 PR(PR4)을 형성할 수 있다.

[0094] 도 17에서 보듯이, 상기 제4 PR(PR4) 상에 Al 박막(AF)을 증착하는 단계는 제4 PR(PR4) 상에 진공 증착 방식으로 Al 박막(AF)을 형성할 수 있다.

[0095] 도 18에서 보듯이, 상기 Al 전극(700)에 상응하도록 상기 Al 박막(AF) 및 상기 제4 PR(PR4)을 제거하는 단계는 상기 소자층(300) 상에 Al 전극(700)을 형성하기 위하여, 상기 Al 전극(700)을 제외한 Al 박막(AF) 및 제4 PR(PR4)을 제거할 수 있다.

[0096] 이와 같이, 본 발명의 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)는 감지층(400)의 두께, 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이, 및 실리콘 나노와이어의 폭을 조절함으로써, 압력 센싱 동작 범위를 제어할 수 있다.

[0097] 또한, 본 발명의 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서(10)는 제조 과정에서 건식 식각 공정만 사용함으로써, 실리콘 나노와이어의 손상을 최소화할 수 있다.

[0098] 도 19는 본 발명의 실시예들에 따른 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서의 제조 방법을 나타내는 순서도이다.

[0099] 도 19를 참조하면, 따른 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서의 제조 방법은 핸들층(100), 박스층(200), 및 소자층(300)을 포함하는 SOI 웨이퍼를 제조하는 단계(S100), 상기 소자층(300)에 실리콘 나노와이어를 형성하는 단계(S200), 센서 구조물을 포함하는 감지층(400)을 형성하는 단계(S300), 상기 SOI 웨이퍼 내부에 캐비티(500)를 형성하는 단계(S400), 및 Al 전극(700)을 형성하는 단계(S500)를 포함할 수 있다.

[0100] 상기 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이, 상기 실리콘 나노와이어의 폭, 및 상기 감지층(400)의 두께가 조절됨에 따라 압력 센싱의 동작 범위가 제어될 수 있다.

[0101] 상기 소자층(300)에 실리콘 나노와이어를 형성하는 단계는 타겟팅된 상기 압력 센싱의 동작 범위에 상응하도록, 상기 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이, 및 상기 실리콘 나노와이어의 폭을 조절할 수 있다.

[0102] 상기 SOI 웨이퍼 내부에 캐비티(500)를 형성하는 단계는 형성되는 상기 캐비티(500)의 깊이를 조절함으로써, 타겟팅된 상기 압력 센싱의 동작 범위에 상응하도록 상기 감지층(400)의 두께를 조절할 수 있다.

[0103] 일 실시예에서, 상기 SOI 웨이퍼를 제조하는 단계, 상기 실리콘 나노와이어를 형성하는 단계, 상기 감지층(400)을 형성하는 단계, 상기 캐비티(500)를 형성하는 단계, 및 상기 Al 전극(700)을 형성하는 단계는 건식 식각 공정으로 수행될 수 있다.

[0104] 이와 같이, 본 발명의 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서의 제조 방법은 SOI 웨이퍼 상에 형성된 감지층(400)에 실리콘 질화막(SNF)과 실리콘 나노와이어가 통합된 구조를 가지므로, 도핑 공정 없이도 압저항 효과를 극대화할 수 있다.

[0105] 또한, 본 발명의 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서의 제조 방법은 감지층(400)의 두께, 실리콘 나노와이어의 개수, 상기 실리콘 나노와이어의 길이, 및 실리콘 나노와이어의 폭을 조절함으로써, 압력 센싱 동작 범위를 제어할 수 있다.

[0106] 또한, 본 발명의 SOI 웨이퍼 기반 실리콘 나노와이어 압력센서의 제조 방법은 제조 과정에서 건식 식각 공정만 사용함으로써, 실리콘 나노와이어의 손상을 최소화할 수 있다.다만, 이에 대해서는 상술한 바 있으므로, 그에 대한 중복되는 설명은 생략하기로 한다.

[0107] 이상에서 설명된 장치는 하드웨어 구성요소, 소프트웨어 구성요소, 및/또는 하드웨어 구성요소 및 소프트웨어 구성요소의 조합으로 구현될 수 있다. 예를 들어, 실시예들에서 설명된 장치 및 구성요소는, 예를 들어, 프로세서, 콘트롤러, ALU(arithmetic logic unit), 디지털 신호 프로세서(digital signal processor), 마이크로컴퓨터, FPA(field programmable array), PLU(programmable logic unit), 마이크로프로세서, 또는 명령(instruction)을 실행하고 응답할 수 있는 다른 어떠한 장치와 같이, 하나 이상의 범용 컴퓨터 또는 특수 목적 컴퓨터를 이용하여 구현될 수 있다. 처리 장치는 운영 체제(OS) 및 상기 운영 체제 상에서 수행되는 하나 이상의 소프트웨어 애플리케이션을 수행할 수 있다. 또한, 처리 장치는 소프트웨어의 실행에 응답하여, 데이터를 접근, 저장, 조작, 처리 및 생성할 수도 있다. 이해의 편의를 위하여, 처리 장치는 하나가 사용되는 것으로 설명된 경우도 있지만, 해당 기술분야에서 통상의 지식을 가진 자는, 처리 장치가 복수 개의 처리 요소(processing

element) 및/또는 복수 유형의 처리 요소를 포함할 수 있음을 알 수 있다. 예를 들어, 처리 장치는 복수 개의 프로세서 또는 하나의 프로세서 및 하나의 콘트롤러를 포함할 수 있다. 또한, 병렬 프로세서(parallel processor)와 같은, 다른 처리 구성(processing configuration)도 가능하다.

[0108] 이상과 같이 실시예들이 비록 한정된 도면에 의해 설명되었으나, 해당 기술분야에서 통상의 지식을 가진 자라면 상기의 기재로부터 다양한 수정 및 변형이 가능하다. 예를 들어, 설명된 기술들이 설명된 방법과 다른 순서로 수행되거나, 및/또는 설명된 시스템, 구조, 장치, 회로 등의 구성요소들이 설명된 방법과 다른 형태로 결합 또는 조합되거나, 다른 구성요소 또는 균등물에 의하여 대치되거나 치환되더라도 적절한 결과가 달성될 수 있다.

[0109] 그러므로, 다른 구현들, 다른 실시예들 및 특허청구범위와 균등한 것들도 후술하는 특허청구범위의 범위에 속한다.

부호의 설명

[0110] 10: SOI 웨이퍼 기반 실리콘 나노와이어 압력센서

100: 핸들층

200: 박스층

300: 소자층

400: 감지층

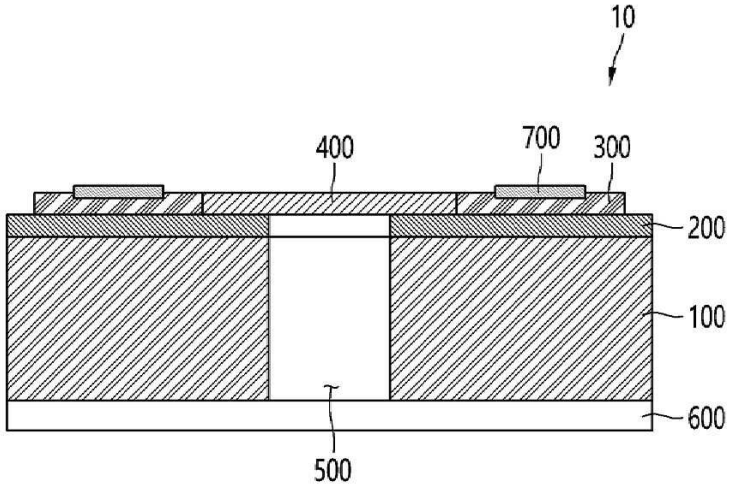
500: 캐비티

600: 글래스 기판

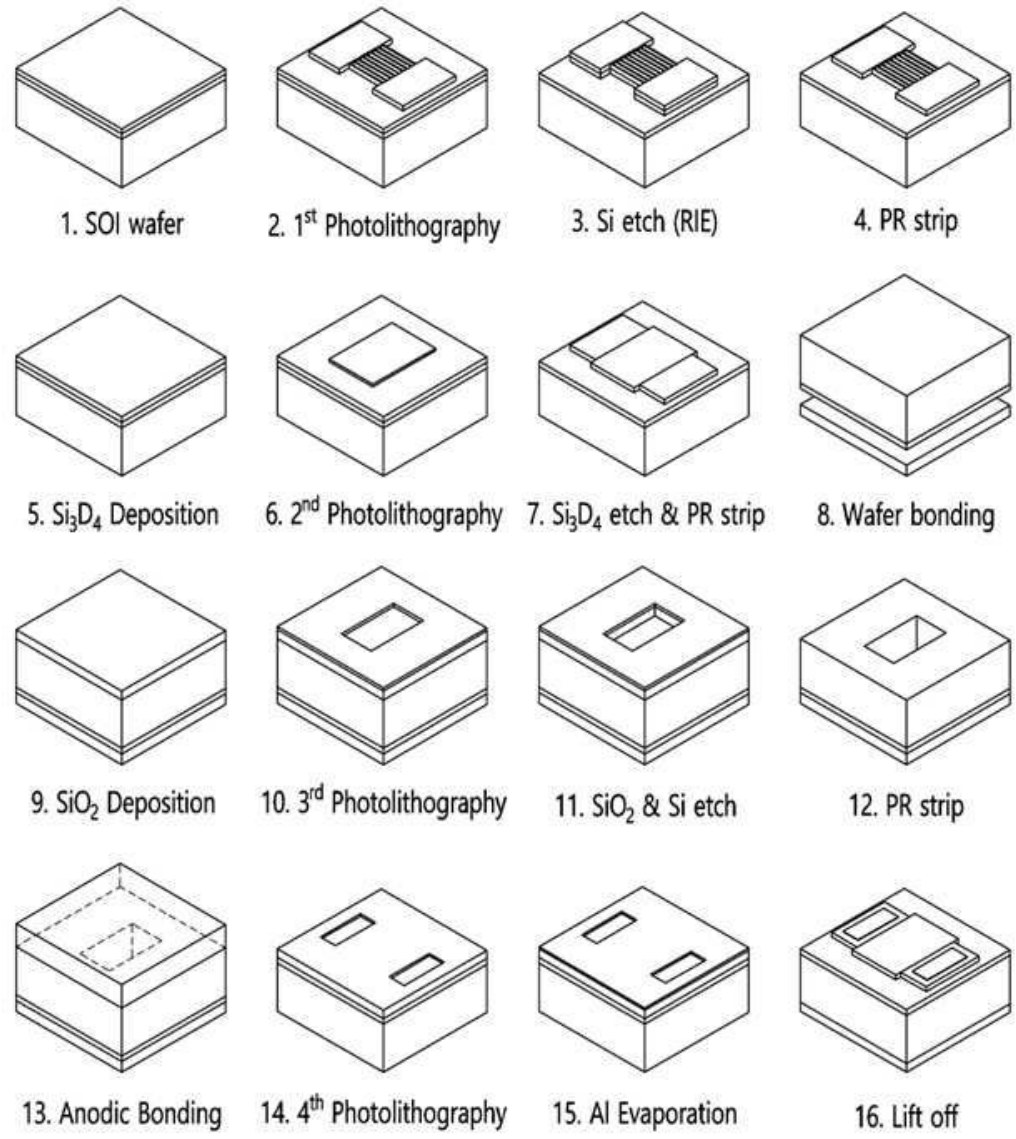
700: Al 전극

도면

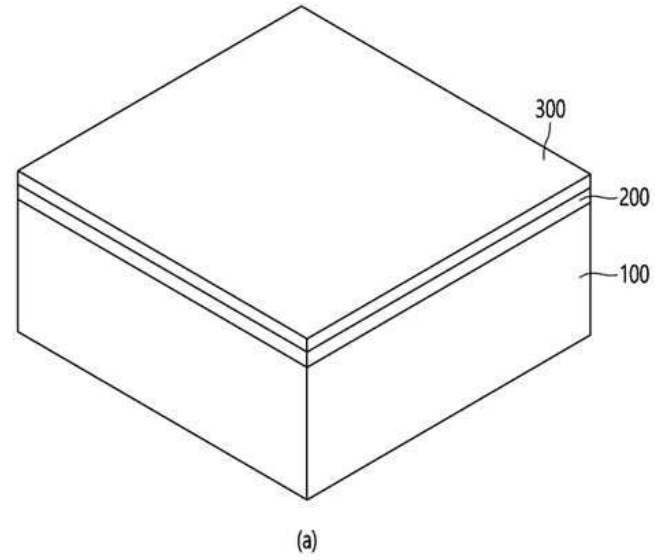
도면1



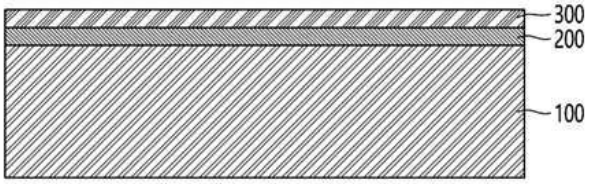
도면2


1. SOI wafer
2. 1st Photolithography
3. Si etch (RIE)
4. PR strip
5. Si_3D_4 Deposition
6. 2nd Photolithography
7. Si_3D_4 etch & PR strip
8. Wafer bonding
9. SiO_2 Deposition
10. 3rd Photolithography
11. SiO_2 & Si etch
12. PR strip
13. Anodic Bonding
14. 4th Photolithography
15. Al Evaporation
16. Lift off

도면3

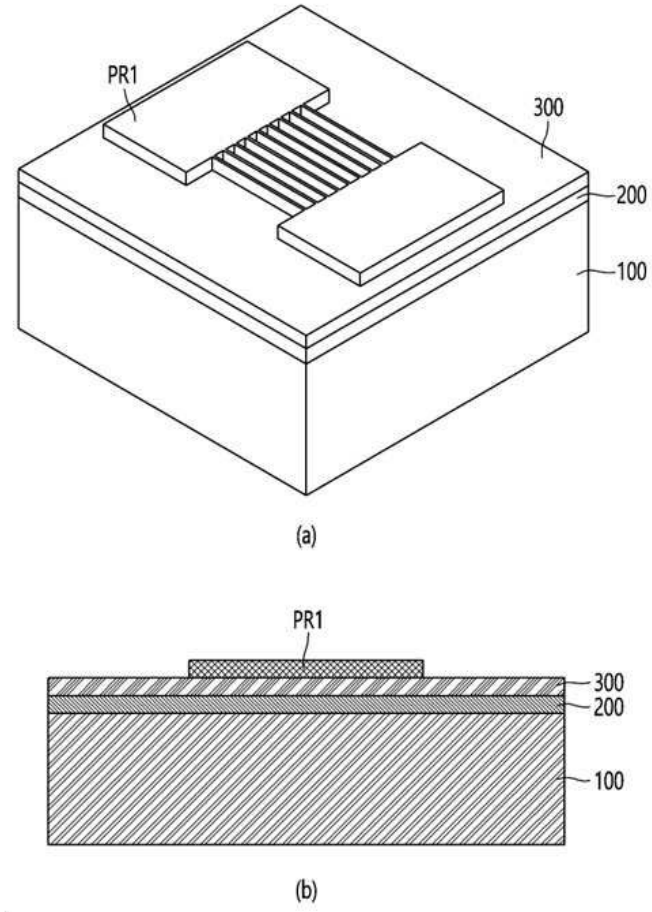


(a)

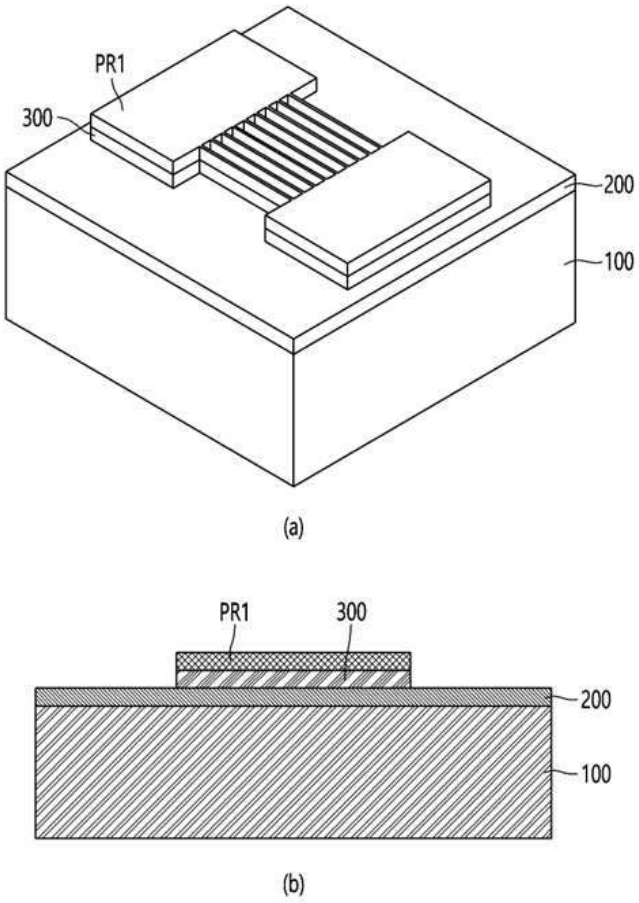


(b)

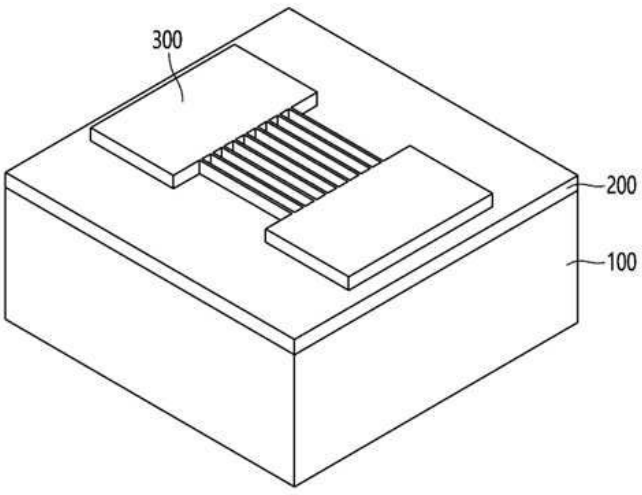
도면4



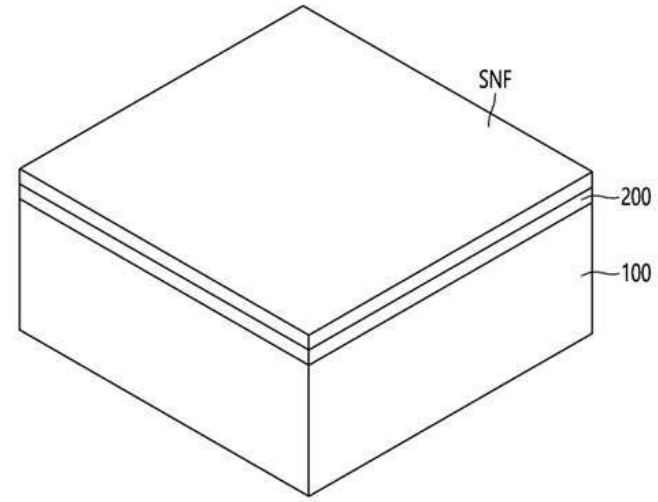
도면5



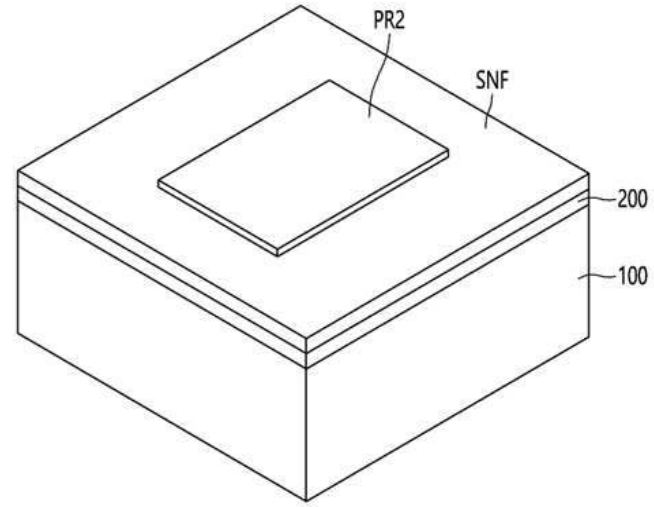
도면6



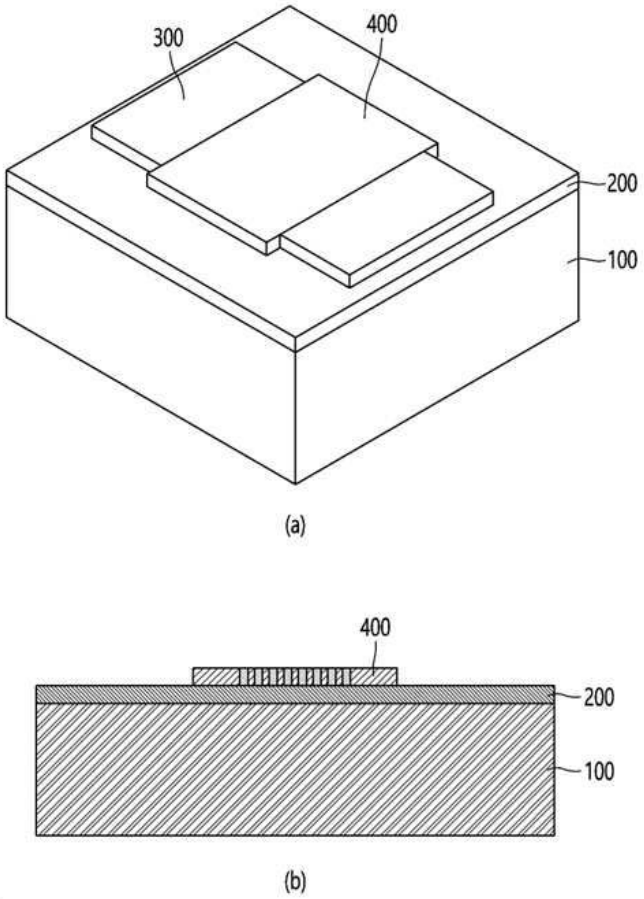
도면7



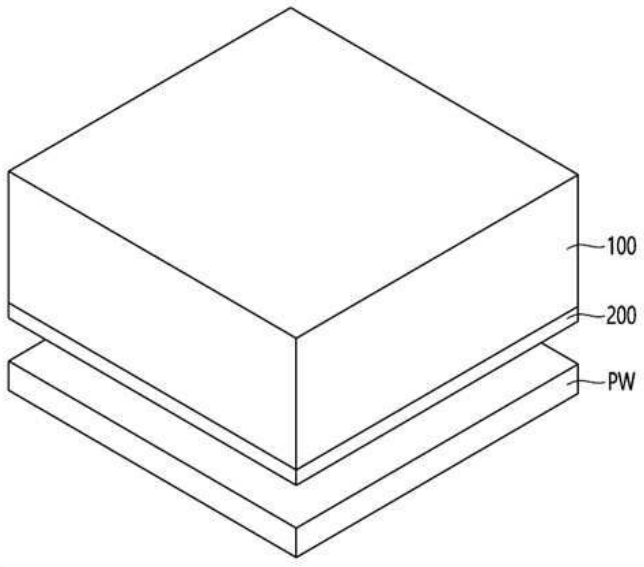
도면8



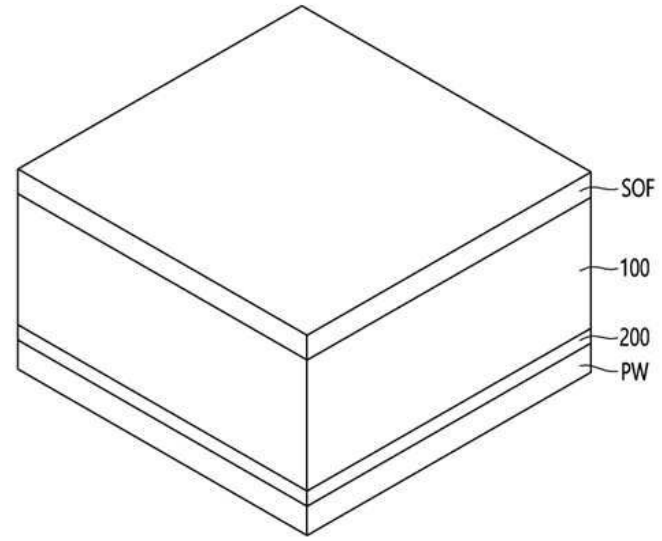
도면9



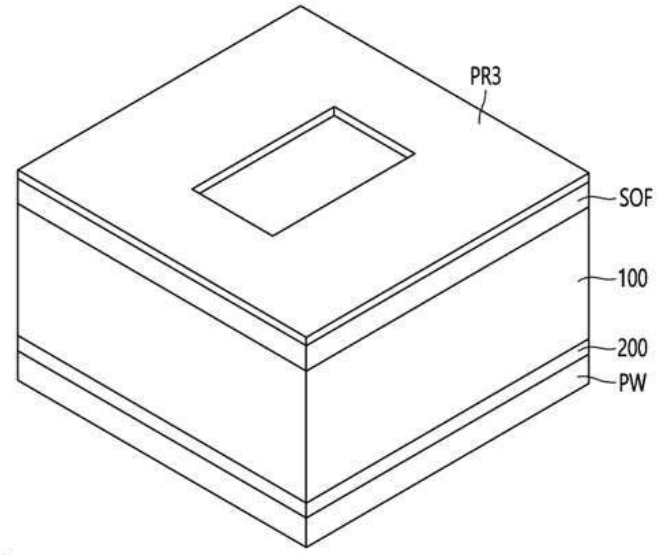
도면10



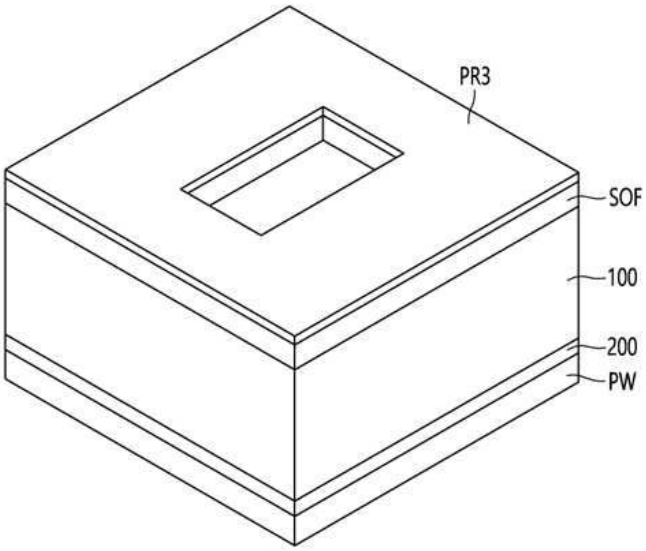
도면11



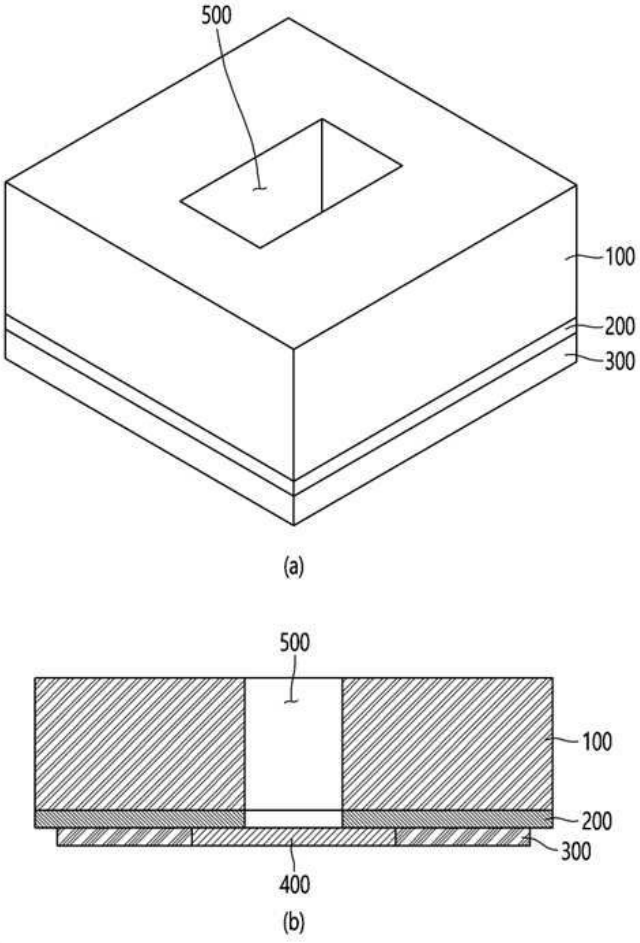
도면12



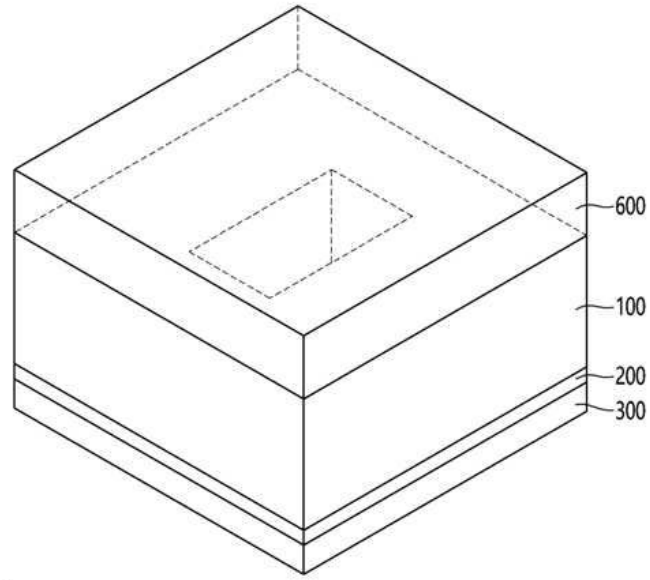
도면13



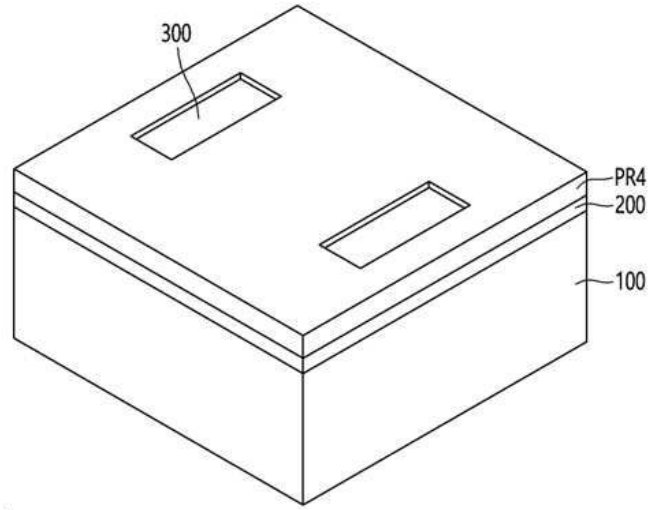
도면14



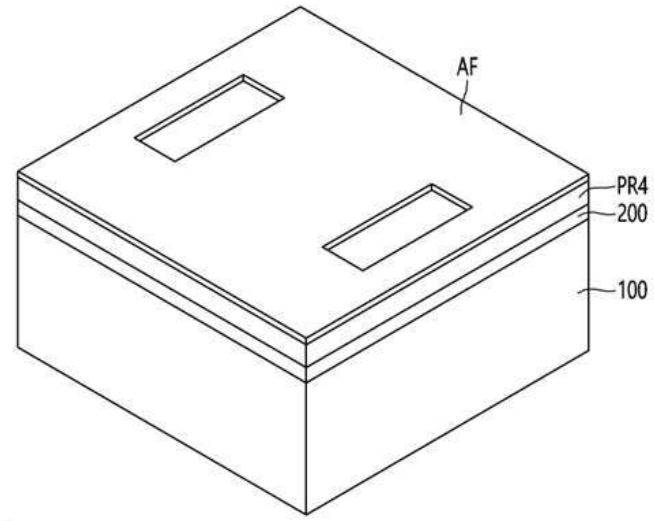
도면15



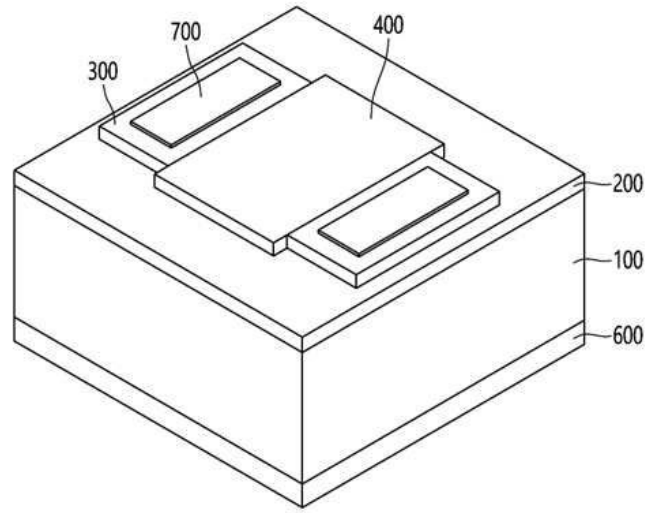
도면16



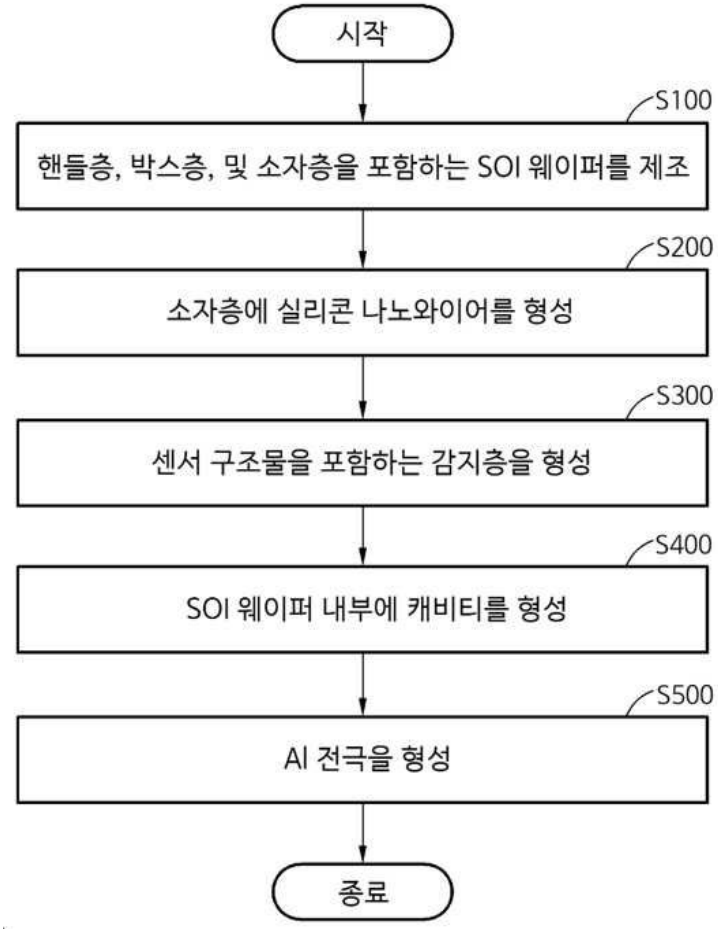
도면17



도면18



도면19


시작
S100
핸들층, 박스층, 및 소자층을 포함하는 SOI 웨이퍼를 제조
S200
소자층에 실리콘 나노와이어를 형성
S300
센서 구조물을 포함하는 감지층을 형성
S400
SOI 웨이퍼 내부에 캐비티를 형성
S500
AI 전극을 형성
종료