

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2024年2月8日(08.02.2024)



(10) 国際公開番号

WO 2024/028982 A1

- (51) 国際特許分類:
H02M 7/49 (2007.01) *H02M 7/501* (2007.01)
- (21) 国際出願番号: PCT/JP2022/029664
- (22) 国際出願日: 2022年8月2日(02.08.2022)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (71) 出願人:三菱電機株式会社(MITSUBISHI ELECTRIC CORPORATION) [JP/JP]; 〒1008310 東京都千代田区丸の内二丁目7番3号 Tokyo (JP).
- (72) 発明者: 渡辺 章太 (WATANABE Shota); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 吉野

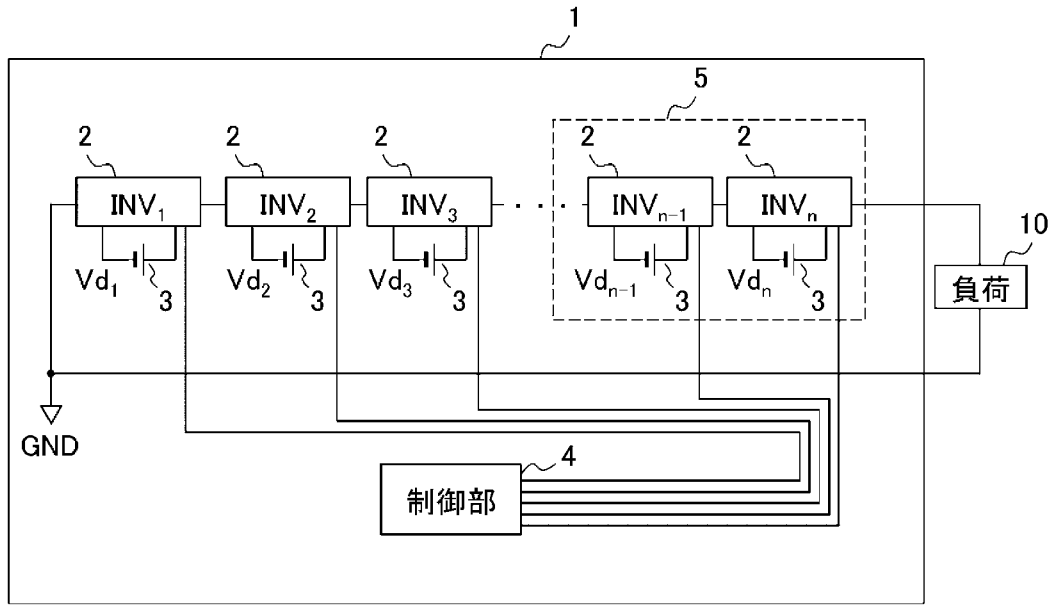
浩行(YOSHINO Hiroyuki); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP). 小鹿 聡士(OJIKI Satoshi); 〒1008310 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内 Tokyo (JP).

(74) 代理人: 弁理士法人 ぱるも特許事務所(PALMO PATENT FIRM, P.C.); 〒6610033 兵庫県尼崎市南武庫之荘3丁目35番8号 Hyogo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG,

(54) Title: POWER CONVERSION DEVICE

(54) 発明の名称: 電力変換装置



4 Control unit
10 Load

(57) Abstract: The purpose of the present invention is to inhibit an increase in the size and cost of a power conversion device including three or more single-phase inverters. Provided is a power conversion device (1) comprising three or more single-phase inverters (2) that each convert DC power into AC power and a control unit (4) that controls the single-phase inverters, wherein: when the absolute value of an output voltage of each of the single-phase inverters is defined as a voltage absolute value and the minimum value of the voltage absolute value is defined, the voltage absolute value of at least one

[続葉有]

KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU,
LY, MA, MD, ME, MG, MK, MN, MW, MX, MY,
MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,
PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK,
SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA,
UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告 (条約第21条(3))

single-phase inverter is set to a value obtained by multiplying the minimum voltage value by a power of 2 or a power of 3, and the voltage absolute value of at least another one single-phase inverter is set to a value obtained by multiplying the minimum voltage value including a decimal fraction by a real number.

(57) 要約：3個以上の単相インバータを有する電力変換装置において、大型化、高コスト化を抑制することを目的とする。直流電力を交流電力にそれぞれ変換する3個以上の単相インバータ(2)と、単相インバータを制御する制御部(4)とを有する電力変換装置(1)であって、それぞれの単相インバータの出力電圧の絶対値を電圧絶対値とし、電圧絶対値の最小値をとしたときに、少なくとも1つの単相インバータの電圧絶対値は最小電圧値の2の累乗倍または3の累乗倍の値に設定されており、少なくとも他の1つの単相インバータの電圧絶対値は最小電圧値の小数を含む実数倍の値に設定されている。

明 細 書

発明の名称：電力変換装置

技術分野

[0001] 本願は、電力変換装置に関する。

背景技術

[0002] 電力変換装置の一つとして、大容量の出力フィルタを必要とせずに、負荷に滑らかな交流波形を出力することができる階調制御型の電力変換装置が知られている。階調制御型の電力変換装置は、複数の単相インバータが直列に接続されて構成されている。従来の階調制御型の電力変換装置として、複数の単相インバータの各々の出力電圧の絶対値をそれぞれ概ね 2^K 倍（ $K = 0, 1, 2, \dots$ ）とした電力変換装置が開示されている、この電力変換装置は、複数の単相インバータがそれぞれ出力した電圧の総和電圧を階調制御して負荷に出力している（例えば、特許文献1参照）。

先行技術文献

特許文献

[0003] 特許文献1：特開2004-7941号公報

発明の概要

発明が解決しようとする課題

[0004] 従来の電力変換装置において定格値に近い高い電圧の正弦波を出力する場合、単相インバータの出力電圧レベルを多数組み合わせることで波形を形成できるため、正弦波に近い滑らかな交流波形を形成することができる。しかしながら、従来の電力変換装置において低い電圧の正弦波を出力する場合、波形を形成するために組み合わせる単相インバータの出力電圧レベルの数が少なくなるので、滑らかな交流波形を形成できないという問題があった。

[0005] 本願は上述のような課題を解決するためになされたもので、複数の単相インバータを有する電力変換装置において、低い電圧の交流波形を出力する場合でも滑らかな交流波形を形成できる電力変換装置を提供することを目的と

する。

課題を解決するための手段

[0006] 本願の電力変換装置は、直流電力を交流電力にそれぞれ変換する３個以上の単相インバータと、単相インバータを制御する制御部とを有する。そして、３個以上の単相インバータは直列に接続されており、それぞれの前記単相インバータの出力電圧の絶対値を電圧絶対値とし、電圧絶対値の最小値を最小電圧値としたときに、少なくとも１つの単相インバータの電圧絶対値は最小電圧値の２の累乗倍または３の累乗倍の値に設定されており、少なくとも他の１つの単相インバータの電圧絶対値は最小電圧値の小数を含む実数倍の値に設定されている。

発明の効果

[0007] 本願の電力変換装置は、３個以上の単相インバータの少なくとも１つの単相インバータの電圧絶対値が最小電圧値の２の累乗倍または３の累乗倍の値に設定されており、少なくとも他の１つの単相インバータの電圧絶対値が最小電圧値の小数を含む実数倍の値に設定されているので、低い電圧の交流波形を出力する場合でも滑らかな交流波形を形成することができる。

図面の簡単な説明

- [0008] [図1]実施の形態１に係る電力変換装置の構成図である。
- [図2]実施の形態１に係る電力変換装置の単相インバータの構成図である。
- [図3]実施の形態１に係る電力変換装置の構成図である。
- [図4]実施の形態１に係る電力変換装置における全体出力電圧を示す説明図である。
- [図5]実施の形態１に係る比較例の電力変換装置の構成図である。
- [図6]実施の形態１に係る比較例の電力変換装置における全体出力電圧を示す説明図である。
- [図7]実施の形態１に係る電力変換装置における全体出力電圧を示す説明図である。
- [図8]実施の形態１に係る電力変換装置の構成図である。

[図9]実施の形態1に係る電力変換装置における全体出力電圧を示す説明図である。

[図10]実施の形態2に係る電力変換装置の構成図である。

[図11]実施の形態2に係る電力変換装置における全体出力電圧を示す説明図である。

[図12]実施の形態3に係る電力変換装置の構成図である。

[図13]実施の形態3に係る電力変換装置の構成図である。

[図14]実施の形態3に係る電力変換装置における全体出力電圧を示す説明図である。

[図15]実施の形態1から3に係る電力変換装置の制御部を実現するハードウェア構成を示す図である。

発明を実施するための形態

[0009] 以下、本願を実施するための実施の形態に係る電力変換装置について、図面を参照して詳細に説明する。なお、各図において同一符号は同一もしくは相当部分を示している。

[0010] 実施の形態1.

図1は、実施の形態1に係る電力変換装置の構成図である。本実施の形態の電力変換装置1は、3個以上の単相インバータ2が直列に接続されている。図1に示す電力変換装置1においては、 INV_1 、 INV_2 、 INV_3 、 $\dots$ 、 INV_{n-1} 、 INV_n の n 個の単相インバータ2が直列に接続されている。ここで、 n は自然数である。単相インバータ2には、それぞれ直流電源3が接続されている。例えば INV_n の単相インバータ2に接続された直流電源3の出力電圧を V_{d_n} と表記する。それぞれの単相インバータ2は、直流電源3から供給された直流電力を階調制御された交流電力に変換する。それぞれの単相インバータ2には、制御部4が接続されている。制御部4は、それぞれの単相インバータ2を制御すると共に、それぞれの単相インバータ2の出力電圧の総和を全体出力電圧として負荷10に出力する。本実施の形態の電力変換装置1においては、2個以上の単相インバータの直列接続で構成された

インバータ群5を有している。図1に示す電力変換装置1においては、 $1N V_{n-1}$ の単相インバータと $1N V_n$ の単相インバータとでインバータ群5が構成されている。インバータ群5の詳細は後述する。

[0011] 図2は、本実施の形態に係る電力変換装置の単相インバータの構成図である。それぞれの単相インバータ2は、4個のスイッチング素子11、12、21、22とコンデンサ23とで構成されたフルブリッジ回路を有している。4個のスイッチング素子11、12、21、22には、それぞれダイオードが逆並列に接続されている。スイッチング素子11、12、21、22は、例えばIGBT (Insulated Gate Bipolar Transistor)、MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) などである。4個のスイッチング素子11、12、21、22にMOSFETを用いた場合、前述した逆並列に接続されるダイオードを除いて、MOSFETのボディダイオードで代用してもよい。コンデンサ23の両端には、入力端子6aおよび6bがそれぞれ接続されている。入力端子6aと6bの間には直流電源が接続される。一方のブリッジ回路を構成するスイッチング素子11とスイッチング素子12との間には出力端子7aが、他方のブリッジ回路を構成するスイッチング素子21とスイッチング素子22の間には出力端子7bが接続されている。出力端子7aと7bの間には他の単相インバータ2または負荷10が接続される。

[0012] なお、図2に示す単相インバータは4個のスイッチング素子を有するが、これに限るものではない。例えば、高耐電圧化のためにそれぞれのスイッチング素子を複数のスイッチング素子の直列接続で構成してもよく、大電流化のためにそれぞれのスイッチング素子を複数のスイッチング素子の並列接続で構成してもよい。

[0013] それぞれの単相インバータ2は、出力端子7aと7bとの間に正電圧、負電圧およびゼロ電圧を出力させることができる。ここで、出力端子7aと7bとの間の電圧の向きは、出力端子7aの電位よりも7bの電位の方が高い

場合を、正電圧と定義する。例えば、直流電源の正極端子が入力端子 6 b 側に、負極端子が入力端子 6 a 側に接続されているとする。単相インバータ 2 は、スイッチング素子 1 1 および 2 2 をオンに設定し、スイッチング素子 1 2 および 2 1 をオフに設定することで、出力端子 7 a と 7 b との間に正電圧を出力する。また、単相インバータ 2 は、スイッチング素子 1 1 および 2 2 をオフに設定し、スイッチング素子 1 2 および 2 1 をオンに設定することで、出力端子 7 a と 7 b との間に負電圧を出力する。さらに、単相インバータ 2 は、スイッチング素子 1 1 および 2 1 をオンに設定する、または、スイッチング素子 1 2 および 2 2 をオンに設定することで、出力端子 7 a と 7 b との間にゼロ電圧を出力する。

[0014] なお、単相インバータ 2 の入力端子 6 a、6 b から出力端子 7 a、7 b との間に存在するスイッチング素子、配線などの抵抗成分は無視可能なレベルと仮定することで、単相インバータの出力電圧は直流電源の電圧と同じとする。したがって、これ以降、単相インバータの出力電圧を直流電源の電圧として説明する。

また、単相インバータ 2 の出力電圧の比率について説明する場合は、単相インバータ 2 の出力電圧の絶対値の比率であるとする。

[0015] 本実施の形態の電力変換装置において、インバータ群 5 を 1 つの単相インバータとみた場合、すなわちインバータ群 5 に接続されている直流電源の合計電圧を、1 つの単相インバータに接続されている直流電源の電圧とみた場合を考える。その場合、それぞれの単相インバータに接続された直流電源の電圧は、最小電圧値の比率を 1 としたときに、最小電圧値の 2 の累乗倍または 3 の累乗倍の比率に設定されている。なお、本実施の形態においては、それぞれの単相インバータに接続された直流電源の電圧が 3 の累乗倍の比率に設定されている電力変換装置について説明する。

[0016] 図 1 に示した電力変換装置において、それぞれの単相インバータに接続された直流電源の電圧には、以下のような関係が成り立つ。

$$V d_1 : V d_2 : V d_3 : \cdots : V d_{n-1} + V d_n$$

$$= 3^0 : 3^1 : 3^2 : \dots : 3^{n-2}$$

ここで、 $V_{d_{n-1}} + V_{d_n}$ は、インバータ群5を構成する INV_{n-1} 、 INV_n の単相インバータにそれぞれ接続された直流電源の電圧の合計である。また、 $V_{d_{n-1}}$ および V_{d_n} の少なくとも一方は、例えば4.5など、前記最小電圧値の比率1より小さな桁を含んだ比率に設定されている。以後、前記最小電圧値の比率1より小さな桁を含んだ比率のことを便宜上、最小電圧値の小数を含む実数倍の値と呼ぶ。ここで、小数を含む実数とは、小数点以下に0以外の数値が存在する実数のことであり、例えば1.5、2.6、3.65などの値である。

[0017] これ以降、4個の単相インバータで構成された電力変換装置を例に挙げて説明する。

図3は、本実施の形態に係る4個の単相インバータで構成された電力変換装置の構成図である。図3に示した電力変換装置1は、 INV_1 、 INV_2 、 INV_3 、 INV_4 の4個の単相インバータ2と、単相インバータ2にそれぞれ接続された4個の直流電源3とを有している。そして、4個の直流電源3の電圧をそれぞれ V_{d_1} 、 V_{d_2} 、 V_{d_3} 、 V_{d_4} とすると、 $V_{d_1} = V_0$ 、 $V_{d_2} = 3V_0$ 、 $V_{d_3} = 4.5V_0$ 、 $V_{d_4} = 4.5V_0$ に設定されている。ここで、 V_0 は、単相インバータに接続された直流電源の最小電圧値である。すなわち、 $V_{d_1} : V_{d_2} : V_{d_3} : V_{d_4} = 1 : 3 : 4.5 : 4.5$ である。したがって、図3に示した電力変換装置1においては、 INV_3 の単相インバータと INV_4 の単相インバータとでインバータ群5が構成されている。そして、この電力変換装置1においては、 $V_{d_1} : V_{d_2} : V_{d_3} + V_{d_4} = 3^0 : 3^1 : 3^2 (= 1 : 3 : 9)$ が成り立つ。また、 V_{d_3} および V_{d_4} は、最小電圧値の小数を含む実数倍の値に設定されている。

[0018] 図4は、本実施の形態の電力変換装置における全体出力電圧を示す説明図である。図4は、全体出力電圧に対するそれぞれの単相インバータが出力する電圧の組み合わせを示している。図4において、電圧比率は4個の直流電源の電圧比率を示しており、全体出力電圧は、前記電圧比率の最小比率1に

対する、全体出力電圧の比を示している。また、図4において、「+」は該当する単相インバータから正電圧を出力、「-」は負電圧を出力、空欄はゼロ電圧を出力することを示している。例えば、全体出力電圧が2.5の場合、電圧比率1の INV_1 の単相インバータが正電圧を出力し、電圧比率3の INV_2 の単相インバータが負電圧を出力し、電圧比率4.5の INV_3 の単相インバータが正電圧を出力し、電圧比率4.5の INV_4 の単相インバータがゼロ電圧を出力していることを示している（ $1 - 3 + 4.5 + 0 = 2.5$ ）。

[0019] 図5は、本実施の形態に係る比較例の電力変換装置の構成図である。図3に示す本実施の形態の電力変換装置は、インバータ群を1つの単相インバータとみなした場合、3個の単相インバータで構成されている。そのため、図5に示す比較例の電力変換装置1は、 INV_1 、 INV_2 、 INV_3 の3個の単相インバータ2と、単相インバータ2にそれぞれ接続された3個の直流電源3とを有している。そして、3個の直流電源3の電圧をそれぞれ V_{d1} 、 V_{d2} 、 V_{d3} とすると、 $V_{d1} = V_0$ 、 $V_{d2} = 3V_0$ 、 $V_{d3} = 9V_0$ に設定されている。すなわち、比較例の電力変換装置1においては、 $V_{d1} : V_{d2} : V_{d3} = 3^0 : 3^1 : 3^2 (= 1 : 3 : 9)$ が成り立つ。図6は、本実施の形態に係る比較例の電力変換装置における全体出力電圧を示す説明図である。

[0020] 図4に示す本実施の形態の電力変換装置における全体出力電圧と、図6に示す比較例の電力変換装置における全体出力電圧とを比較する。全体出力電圧の最大値は、本実施の形態の電力変換装置と比較例の電力変換装置とは同じ13である。しかしながら、階調レベルで比較すると、本実施の形態の電力変換装置においては全体出力電圧が0から13の間を22分割の階調レベルで出力できるのに対して、比較例の電力変換装置においては全体出力電圧が0から13の間を13分割の階調レベルでしか出力できない。すなわち、比較例の電力変換装置においては、最小電圧値の整数倍の階調レベルでしか全体出力電圧を出力できない。これに対して本実施の形態の電力変換装置においては、全体出力電圧が0から9までの範囲であれば最小電圧値の0.5

倍の階調レベルで全体出力電圧を出力できる。

[0021] 例えば、本実施の形態の電力変換装置と比較例の電力変換装置において、 $3V_o$ をピーク値とする正弦波を出力する場合を比較する。本実施の形態の電力変換装置においては、全体出力電圧が 0 、 $\pm 0.5V_o$ 、 $\pm 1V_o$ 、 $\pm 1.5V_o$ 、 $\pm 2V_o$ 、 $\pm 2.5V_o$ 、 $\pm 3V_o$ の合計13の階調レベルで正弦波を形成することができる。これに対して比較例の形態の電力変換装置においては、全体出力電圧が 0 、 $\pm 1V_o$ 、 $\pm 2V_o$ 、 $\pm 3V_o$ の合計7の階調レベルでしか正弦波を形成することができない。

[0022] 本実施の形態の電力変換装置は、直流電力を交流電力にそれぞれ変換する3個以上の単相インバータと、単相インバータに階調制御信号をそれぞれ送る制御部とを有しており、それぞれの単相インバータの出力電圧の最小値を最小電圧値としたときに、少なくとも1つの単相インバータの出力電圧は最小電圧値の3の累乗倍の値に設定されており、少なくとも他の1つの単相インバータの出力電圧は最小電圧値の小数を含む実数倍の値に設定されている。そのため、本実施の形態の電力変換装置は、低い電圧の交流波形を出力する場合でも滑らかな交流波形を形成することができる。

[0023] また、本実施の形態の電力変換装置においては、2個以上の単相インバータの直列接続で構成されたインバータ群を有しているので、インバータ群を構成するそれぞれの単相インバータに印加される直流電圧を小さくすることができる。そのため、単相インバータを構成するスイッチング素子およびコンデンサとして耐電圧の小さい電子部品を用いることができる。一般に、電子部品は耐電圧が小さい部品ほど電力損失が低く応答速度が速くなる。耐電圧の小さい電子部品を用いることで、電力変換装置の小型化、低損失化、高速化などを実現できる。

[0024] なお、本実施の形態の電力変換装置においては、出力電圧が最も大きい単相インバータの位置にインバータ群を設けているが、インバータ群を設ける位置はこの位置に限るものではない。例えば、図3に示す本実施の形態の電力変換装置においては、図5に示す比較例の電力変換装置における電圧比率

が9となる単相インバータの位置にインバータ群を設けているが、比較例の電力変換装置における電圧比率が3となる単相インバータの位置にインバータ群を設けてもよい。ただし、上述のインバータ群を構成するそれぞれの単相インバータに印加される直流電圧を小さくするという観点からは、インバータ群は出力電圧が最も大きい単相インバータの位置に設けることが好ましい。また、本実施の形態の電力変換装置は1つのインバータ群を備えているが、複数のインバータ群を備えていてもよい。例えば、図3に示す本実施の形態の電力変換装置において、電圧比率が3の単相インバータをインバータ群に置き換えてもよい。

[0025] 図4に示すように、本実施の形態の電力変換装置において全体出力電圧を1から 1.5 、 1.5 から2へと切り替えていく場合、インバータ群5に含まれる $1NV_3$ の単相インバータの出力がゼロ出力から正電圧出力、正電圧出力からゼロ電圧出力へと切り替わる。このように、本実施の形態の電力変換装置においては、インバータ群5に含まれる単相インバータのスイッチング回数が増加してスイッチング損失が増加する可能性がある。スイッチング損失が問題となる場合、例えば負荷電流または負荷電力が大きくなる重負荷動作時は、インバータ群に含まれる単相インバータを用いずに、最小電圧値の3の累乗倍の出力電圧に設定された単相インバータのみを使用することで、スイッチング損失を低減することも可能である。このように、負荷状況に応じて出力波形の滑らかさと、低スイッチング損失の優先度とを考慮し、動作モードを切り替えて対応することも可能である。

[0026] なお、本実施の形態の電力変換装置においては、インバータ群に含まれる複数の単相インバータの出力電圧を同じとしている。この場合、スイッチングする単相インバータをインバータ群5の中で交換してもよい。例えば図4に示す本実施の形態の電力変換装置において、 $1.3V_0$ をピーク値とする正弦波を出力する場合、 $4.5V$ を出力する $1NV_3$ の単相インバータのスイッチング回数は同じ $4.5V$ を出力する $1NV_4$ の単相インバータのスイッチング回数よりも多くなる。この場合、全体出力電圧が $0V_0$ から $5V_0$ までの間の

IN_{V3}の単相インバータのスイッチングを、次周期の正弦波においてはIN_{V4}の単相インバータのスイッチングに交代させてもよい。あるいは、同じ周期の正弦波において、IN_{V3}とIN_{V4}との単相インバータを交互にスイッチングさせてもよい。このように動作させることで、1つの単相インバータにスイッチング損失が集中することを防ぐことができる。

[0027] 本実施の形態の電力変換装置において、インバータ群に含まれる複数の単相インバータの出力電圧は異なってもよい。例えば、図3に示す本実施の形態の電力変換装置において、 $V_{d1} : V_{d2} : V_{d3} : V_{d4} = 1 : 3 : 4 : 5$ に設定されていたものを $V_{d1} : V_{d2} : V_{d3} : V_{d4} = 1 : 3 : 4 : 3.3$ に設定してもよい。図7は、このように設定された本実施の形態の電力変換装置における全体出力電圧を示す説明図である。図7に示すように、インバータ群5に含まれる複数の単相インバータの出力電圧を異なる値に設定することにより、本実施の形態の電力変換装置においては全体出力電圧が0から13の間を32分割の階調レベルで出力できる。このように、インバータ群に含まれる複数の単相インバータの出力電圧を異なる値に設定した電力変換装置は、インバータ群に含まれる複数の単相インバータの出力電圧を同じ値に設定した電力変換装置に比べて、階調レベルの分割数を増やすことができる。なお、出力電圧は等間隔で出力できることが望ましい。例えば最小電圧値の小数を含む実数倍の小数点以下の値を図3のように $1/2$ とすることで $1/2$ 刻みの電圧を出力できるし、図7のように $1/3$ または $2/3$ と設定することで $1/3$ 刻みの電圧を出力できる。

[0028] ここまで説明した本実施の形態の電力変換装置は、2つの単相インバータでインバータ群を構成した電力変換装置であった。インバータ群を構成する単相インバータの個数は、3個以上でもよい。図8は、本実施の形態に係る電力変換装置の構成図である。図8に示す本実施の形態の電力変換装置1は、IN_{V1}、IN_{V2}、IN_{V3}、IN_{V4}、IN_{V5}の5個の単相インバータ2と、単相インバータ2にそれぞれ接続された5個の直流電源3とを有している。そして、5個の直流電源3の電圧をそれぞれ V_{d1} 、 V_{d2} 、 V_{d3} 、 V_{d4}

4、 Vd_5 とすると、 $Vd_1 = V_0$ 、 $Vd_2 = 3V_0$ 、 $Vd_3 = 2.5V_0$ 、 $Vd_4 = 3V_0$ 、 $Vd_5 = 3.5V_0$ に設定されている。すなわち、図8に示す電力変換装置1においては、インバータ群5が、 INV_3 と INV_4 と INV_5 との3個の単相インバータで構成されている。そして、この電力変換装置1においては、 $Vd_1 : Vd_2 : Vd_3 + Vd_4 + Vd_5 = 3^0 : 3^1 : 3^2 (= 1 : 3 : 9)$ が成り立つ。また、 Vd_3 および Vd_5 は、最小電圧値の小数を含む実数倍の値に設定されている。

[0029] 図9は、このように設定された本実施の形態の電力変換装置における全体出力電圧を示す説明図である。図9に示すように、インバータ群5に含まれる単相インバータの個数を増やすことにより、本実施の形態の電力変換装置においては全体出力電圧が0から13の間を24分割の階調レベルで出力できる。なお、図4に示すように、インバータ群5に含まれる単相インバータの個数が2個の電力変換装置における階調レベルは22分割である。このように、インバータ群に含まれる単相インバータの個数を3個に設定した電力変換装置は、インバータ群に含まれる単相インバータの個数を2個に設定した電力変換装置に比べて、階調レベルの分割数を増やすことができる。

[0030] なお、図8に示す本実施の形態の電力変換装置においては、インバータ群に含まれる3個の単相インバータにそれぞれ接続された直流電源の電圧が $2.5V_0$ 、 $3V_0$ 、 $3.5V_0$ に設定されている。このように、図8に示す電力変換装置においては、インバータ群に含まれる3個の直流電源の内の1つは、最小電圧値の整数倍の電圧に設定されている。本実施の形態の電力変換装置においては、インバータ群に含まれる単相インバータにそれぞれ接続された全ての直流電源の電圧が最小電圧値の小数を含む実数倍の値に設定されている必要はない。

[0031] 上述のように、直流電力を交流電力にそれぞれ変換する3個以上の単相インバータと、単相インバータに階調制御信号をそれぞれ送る制御部とを有する電力変換装置において、複数の単相インバータからなるインバータ群を構成し、インバータ群に含まれる単相インバータの出力電圧の合計と、インバ

ータ群に含まれない単相インバータの出力電圧との比が、3の累乗倍に設定されている。そして、インバータ群に含まれる少なくとも1つの単相インバータの出力電圧は、単相インバータの出力電圧の最小電圧値の小数を含む実数倍の値に設定されている。このように構成された電力変換装置は、低い電圧の交流波形を出力する場合でも滑らかな交流波形を形成することができる。

[0032] また、このように構成された電力変換装置は、インバータ群に含まれる単相インバータに印加される直流電圧を小さくすることができる。そのため、単相インバータを構成するスイッチング素子およびコンデンサとして耐電圧の小さい電子部品を用いることができ、電力変換装置の小型化、低損失化、高速化などを実現できる。

[0033] 実施の形態2.

実施の形態1においては、それぞれの単相インバータに接続された直流電源の電圧が3の累乗倍の値に設定されている電力変換装置について説明した。実施の形態2においては、それぞれの単相インバータに接続された直流電源の電圧が2の累乗倍の値に設定されている電力変換装置について説明する。

[0034] 本実施の形態の電力変換装置の構成は、実施の形態1の図1に示した電力変換装置の構成と同様である。ただし、本実施の形態の電力変換装置は、図1に示した電力変換装置において、それぞれの単相インバータに接続された直流電源の電圧には、以下のような関係が成り立つ。

$$\begin{aligned} V d_1 : V d_2 : V d_3 : \cdots : V d_{n-1} + V d_n \\ = 2^0 : 2^1 : 2^2 : \cdots : 2^{n-2} \end{aligned}$$

ここで、 $V d_{n-1} + V d_n$ は、インバータ群5を構成する $1N V_{n-1}$ 、 $1N V_n$ の単相インバータにそれぞれ接続された直流電源の電圧の合計である。また、 $V d_{n-1}$ および $V d_n$ の少なくとも一方は、最小電圧値の小数を含む実数倍の値に設定されている。

[0035] これ以降、4個の単相インバータで構成された電力変換装置を例に挙げて

説明する。

図10は、本実施の形態に係る4個の単相インバータで構成された電力変換装置の構成図である。図10に示した電力変換装置1は、 INV_1 、 INV_2 、 INV_3 、 INV_4 の4個の単相インバータ2と、単相インバータ2にそれぞれ接続された4個の直流電源3とを有している。そして、4個の直流電源3の電圧をそれぞれ V_{d1} 、 V_{d2} 、 V_{d3} 、 V_{d4} とすると、 $V_{d1}=V_0$ 、 $V_{d2}=2V_0$ 、 $V_{d3}=1.5V_0$ 、 $V_{d4}=2.5V_0$ に設定されている。ここで、 V_0 は、単相インバータに接続された直流電源の最小電圧値である。すなわち、 $V_{d1}:V_{d2}:V_{d3}:V_{d4}=1:2:1.5:2.5$ である。したがって、図10に示した電力変換装置1においては、 INV_3 と INV_4 とでインバータ群5が構成されている。そして、この電力変換装置1においては、 $V_{d1}:V_{d2}:V_{d3}+V_{d4}=2^0:2^1:2^2(=1:2:4)$ が成り立つ。また、 V_{d3} および V_{d4} は、最小電圧値の小数を含む実数倍の値に設定されている。

[0036] 図11は、本実施の形態の電力変換装置における全体出力電圧を示す説明図である。図11は、全体出力電圧に対するそれぞれの単相インバータが出力する電圧の組み合わせを示している。図11に示すように、本実施の形態の電力変換装置においては、全体出力電圧が6までは、最小電圧値の半分の電圧値で階調レベルを調整できることがわかる。このことから、それぞれの単相インバータに接続された直流電源の電圧が2の累乗倍の値に設定されている電力変換装置においても、インバータ群を設けることで低い電圧の交流波形を出力する場合でも滑らかな交流波形を形成することができる。

[0037] 上述のように、直流電力を交流電力にそれぞれ変換する3個以上の単相インバータと、単相インバータに階調制御信号をそれぞれ送る制御部とを有する電力変換装置において、複数の単相インバータからなるインバータ群を構成し、インバータ群に含まれる単相インバータの出力電圧の合計と、インバータ群に含まれない単相インバータの出力電圧との比が、2の累乗倍に設定されている。そして、インバータ群に含まれる少なくとも1つの単相インバ

ータの出力電圧は、単相インバータの出力電圧の最小電圧値の小数を含む実数倍の値に設定されている。このように構成された電力変換装置は、低い電圧の交流波形を出力する場合でも滑らかな交流波形を形成することができる。

[0038] また、このように構成された電力変換装置は、インバータ群に含まれる単相インバータに印加される直流電圧を小さくすることができる。そのため、単相インバータを構成するスイッチング素子およびコンデンサとして耐電圧の小さい電子部品を用いることができ、電力変換装置の小型化、低損失化、高速化などを実現できる。

[0039] 実施の形態 3.

図 1 2 は、実施の形態 3 に係る電力変換装置の構成図である。本実施の形態の電力変換装置 1 は、 $k + m + 1$ 個の単相インバータ 2 が直列に接続されている。ここで、 k は自然数、 m は 0 以上の整数である。ただし、 $k + m$ は 2 以上である。単相インバータ 2 には、それぞれ直流電源 3 が接続されている。例えば $1 \text{ N } V_n$ の単相インバータ 2 に接続された直流電源 3 の出力電圧を $V d_n$ と表記する。それぞれの単相インバータ 2 は、直流電源 3 から供給された直流電力を階調制御された交流電力に変換する。それぞれの単相インバータ 2 には、制御部 4 が接続されている。制御部 4 は、それぞれの単相インバータ 2 を制御すると共に、それぞれの単相インバータ 2 の出力電圧の総和を全体出力電圧として負荷 1 0 に出力する。

[0040] なお、本実施の形態の電力変換装置においては、実施の形態 1 と同様に、単相インバータの出力電圧は直流電源の電圧と同じとする。したがって、これ以降、単相インバータの出力電圧を直流電源の電圧として説明する。本実施の形態の電力変換装置において、単相インバータの出力電圧の最小値を V_0 とする。そして、 $V d_1 = V_0$ とする。

[0041] $1 \text{ N } V_1$ から $1 \text{ N } V_k$ までの単相インバータに接続された直流電源の電圧には、以下のような関係が成り立つ。

$$V d_1 : V d_2 : V d_3 : \dots : V d_k = 3^0 : 3^1 : 3^2 : \dots : 3^{k-1}$$

[0042] そして、 INV_{k+1} の単相インバータ2に接続された直流電源3の出力電圧 Vd_{k+1} は、以下の範囲に設定される。

$$Vd_1 + Vd_2 + Vd_3 + \dots + Vd_k \\ < Vd_{k+1} < Vd_1 + Vd_2 + Vd_3 + \dots + Vd_k + Vd_1$$

[0043] さらに、 INV_{k+1} から INV_{k+m+1} までの単相インバータに接続された直流電源の電圧には、以下のような関係が成り立つ。

$$Vd_{k+1} : Vd_{k+2} : Vd_{k+3} : \dots : Vd_{k+m+1} = 3^0 : 3^1 : 3^2 : \dots : 3^m$$

なお、 m は0以上の整数であり、 m を0としてもよい。その場合は、上記 INV_{k+1} の単相インバータが最大の出力電圧を出力する単相インバータとなる。

[0044] これ以降、4個の単相インバータで構成された電力変換装置を例に挙げて説明する。

図13は、本実施の形態に係る4個の単相インバータで構成された電力変換装置の構成図である。図13に示した電力変換装置1は、図12に示した電力変換装置において $k=2$ 、 $m=1$ とした構成である。図13に示した電力変換装置1は、 INV_1 、 INV_2 、 INV_3 、 INV_4 の4個の単相インバータ2と、単相インバータ2にそれぞれ接続された4個の直流電源3とを有している。そして、4個の直流電源3の電圧をそれぞれ Vd_1 、 Vd_2 、 Vd_3 、 Vd_4 とすると、 $Vd_1 = V_0$ 、 $Vd_2 = 3V_0$ 、 $Vd_3 = 4.5V_0$ 、 $Vd_4 = 13.5V_0$ に設定されている。ここで、 V_0 は、単相インバータに接続された直流電源の最小電圧値である。すなわち、 $Vd_1 : Vd_2 = 3^0 : 3^1 (= 1 : 3)$ ある。そして、 Vd_3 は、 $Vd_1 + Vd_2 = 4V_0$ よりも大きく、 $Vd_1 + Vd_2 + Vd_1 = 5V_0$ よりも小さい $4.5V_0$ である。すなわち、 Vd_3 は、最小電圧値の小数を含む実数倍の値に設定されている。さらに、 $Vd_3 : Vd_4 = 3^0 : 3^1 (= 1 : 3)$ に設定されている。

[0045] 図14は、本実施の形態の電力変換装置における全体出力電圧を示す説明図である。図14は、全体出力電圧に対するそれぞれの単相インバータが出

力する電圧の組み合わせを示している。図 14 に示すように、本実施の形態の電力変換装置においては、全体出力電圧が 18 までは、最小電圧値の半分の電圧値で階調レベルを調整できることがわかる。このことから、本実施の形態の電力変換装置は、低い電圧の交流波形を出力する場合でも滑らかな交流波形を形成することができる。

[0046] なお、本実施の形態の電力変換装置においては、 V_{d3} が最小電圧値の 4.5 倍の値に設定されている。そのため、全体出力電圧の階調レベルが最小電圧値の 0.5 倍の間隔となる。小数を含む実数倍の値の小数点以下の値は、0.5 に限るものではない。例えば、 V_{d3} は最小電圧値の 4.3 倍の値または 4.7 倍の値に設定してもよい。ただし、図 14 に示すように、全体出力電圧の階調レベルの間隔が一定となるので小数を含む実数倍の値の小数点以下の値を 0.5 とすることが好ましい。

[0047] 図 14 に示すように、本実施の形態の電力変換装置において全体出力電圧を 4.5 から 5、5 から 5.5 へと切り替えていく場合、最大電圧を出力する INV_4 の単相インバータの出力がゼロ出力から正電圧出力、正電圧出力からゼロ出力へと切り替わる。このように、本実施の形態の電力変換装置においては、最大電圧を出力する単相インバータのスイッチング回数が増加してスイッチング損失が増加する可能性がある。スイッチング損失が問題となる場合、例えば負荷電流または負荷電力が大きくなる重負荷動作時は最大電圧を出力する単相インバータを用いずに、最小電圧値の 3 の累乗倍の出力電圧に設定された単相インバータのみを使用することで、スイッチング損失を低減することも可能である。このように、負荷状況に応じて出力波形の滑らかさと、低スイッチング損失の優先度とを考慮し、動作モードを切り替えて対応することも可能である。

[0048] ここまで説明した本実施の形態の電力変換装置は、単相インバータの出力電圧の比が 3 の累乗倍となる構成であった。本実施の形態の電力変換装置においては、単相インバータの出力電圧の比が 2 の累乗倍であってもよい。この場合、図 12 に示した本実施の形態の電力変換装置において、次のような

関係が成り立つ。なお、この場合も単相インバータの出力電圧の最小値を V_0 とする。そして、 $V_{d1} = V_0$ とする。

[0049] INV_1 から INV_k までの単相インバータに接続された直流電源の電圧には、以下のような関係が成り立つ。

$$V_{d1} : V_{d2} : V_{d3} : \dots : V_{dk} = 2^0 : 2^1 : 2^2 : \dots : 2^{k-1}$$

[0050] そして、 INV_{k+1} の単相インバータ 2 に接続された直流電源 3 の出力電圧 $V_{d_{k+1}}$ は、以下の範囲に設定される。

$$V_{d1} + V_{d2} + V_{d3} + \dots + V_{dk} < V_{d_{k+1}} < V_{d1} + V_{d2} + V_{d3} + \dots + V_{dk} + V_{d1}$$

[0051] さらに、 INV_{k+1} から INV_{k+m+1} までの単相インバータに接続された直流電源の電圧には、以下のような関係が成り立つ。

$$V_{d_{k+1}} : V_{d_{k+2}} : V_{d_{k+3}} : \dots : V_{d_{k+m+1}} = 2^0 : 2^1 : 2^2 : \dots : 2^m$$

[0052] このように構成された電力変換装置においても、低い電圧の交流波形を出力する場合でも滑らかな交流波形を形成することができる。

[0053] なお、制御部 4 は、ハードウェアの一例を図 15 に示すように、プロセッサ 100 と記憶装置 101 から構成される。記憶装置は、図示していないがランダムアクセスメモリなどの揮発性記憶装置と、フラッシュメモリなどの不揮発性の補助記憶装置とを具備する。また、フラッシュメモリの代わりにハードディスクの補助記憶装置を具備してもよい。プロセッサ 100 は、記憶装置 101 から入力されたプログラムを実行する。この場合、補助記憶装置から揮発性記憶装置を介してプロセッサ 100 にプログラムが入力される。また、プロセッサ 100 は、演算結果などのデータを記憶装置 101 の揮発性記憶装置に出力してもよいし、揮発性記憶装置を介して補助記憶装置にデータを保存してもよい。

また、制御部 4 は、FPGA (Field Programmable Gate Array)、MCU (Micro Controller Unit) などのデジタル制御器であってもよい。あるいは、制御部 4 は、ア

ナログ回路とデジタル制御器とが混在した構成としてもよい。

[0054] 本願は、様々な例示的な実施の形態が記載されているが、1つまたは複数の実施の形態に記載された様々な特徴、態様、および機能は特定の実施の形態の適用に限られるのではなく、単独で、または様々な組み合わせで実施の形態に適用可能である。

したがって、例示されていない無数の変形例が、本願に開示される技術の範囲内において想定される。例えば、少なくとも1つの構成要素を変形する場合、追加する場合または省略する場合、さらには、少なくとも1つの構成要素を抽出し、他の実施の形態の構成要素と組み合わせる場合が含まれるものとする。

符号の説明

[0055] 1 電力変換装置、2 単相インバータ、3 直流電源、4 制御部、5 インバータ群、6 a、6 b 入力端子、7 a、7 b 出力端子、10 負荷、11、12、21、22 スイッチング素子、23 コンデンサ、100 プロセッサ、101 記憶装置。

請求の範囲

- [請求項1] 直流電力を交流電力にそれぞれ変換する3個以上の単相インバータと、前記単相インバータを制御する制御部とを有する電力変換装置であって、
- 3個以上の前記単相インバータは直列に接続されており、それぞれの前記単相インバータの出力電圧の絶対値を電圧絶対値とし、前記電圧絶対値の最小値を最小電圧値としたときに、少なくとも1つの前記単相インバータの前記電圧絶対値は前記最小電圧値の2の累乗倍または3の累乗倍の値に設定されており、少なくとも他の1つの前記単相インバータの前記電圧絶対値は前記最小電圧値の小数を含む実数倍の値に設定されていることを特徴とする電力変換装置。
- [請求項2] 2つ以上の前記単相インバータの直列接続で構成されたインバータ群を1つ以上有し、前記インバータ群に含まれていない前記単相インバータの前記電圧絶対値は前記最小電圧値の2の累乗倍または3の累乗倍の値に設定されており、前記インバータ群に含まれている少なくとも1つの前記単相インバータの前記電圧絶対値は前記最小電圧値の小数を含む実数倍の値に設定されていることを特徴とする請求項1に記載の電力変換装置。
- [請求項3] 前記インバータ群に含まれている少なくとも1つの前記単相インバータの前記電圧絶対値は、それぞれの前記単相インバータの前記電圧絶対値の最大値であることを特徴とする請求項2に記載の電力変換装置。
- [請求項4] 前記インバータ群を構成する前記単相インバータの前記電圧絶対値の合計は、前記インバータ群に含まれていない前記単相インバータの前記電圧絶対値よりも大きいことを特徴とする請求項2または3に記載の電力変換装置。
- [請求項5] 前記最小電圧値の小数を含む実数倍の小数点以下の値は、 $1/3$ または $1/2$ または $2/3$ であることを特徴とする請求項1から4のい

ずれか 1 項に記載の電力変換装置。

[請求項6]

k を自然数、 m を 0 以上の整数としたときに、 $k + m$ は 2 以上であり、前記電力変換装置は $k + m + 1$ 個の前記単相インバータを有しており、

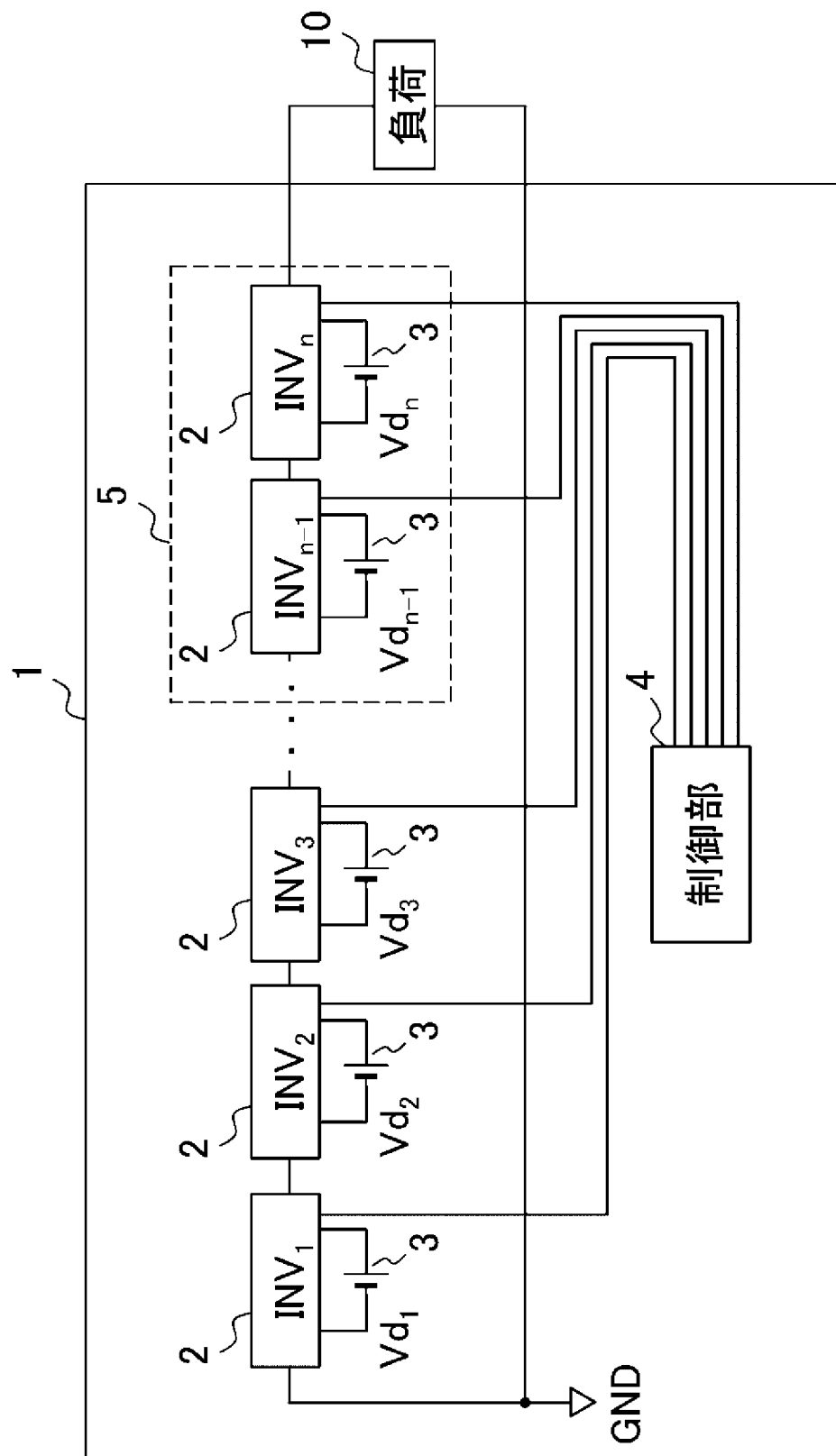
k 個の前記単相インバータの前記電圧絶対値は前記最小電圧値の 2 の累乗倍または 3 の累乗倍の値に設定されており、他の 1 つの前記単相インバータの前記電圧絶対値は前記 k 個の単相インバータの前記電圧絶対値の総和よりも大きく前記 k 個の単相インバータの前記電圧絶対値の総和に前記最小電圧値を加えた値よりも小さい値に設定されており、他の m 個の前記単相インバータの前記電圧絶対値は前記他の 1 つの単相インバータの前記電圧絶対値の 2 の累乗倍または 3 の累乗倍の値に設定されていることを特徴とする請求項 1 に記載の電力変換装置。

[請求項7]

前記 1 つの単相インバータの前記電圧絶対値は、前記 k 個の単相インバータの前記電圧絶対値の総和に前記最小電圧値の $1/2$ を加えた値に設定されていることを特徴とする請求項 6 に記載の電力変換装置。

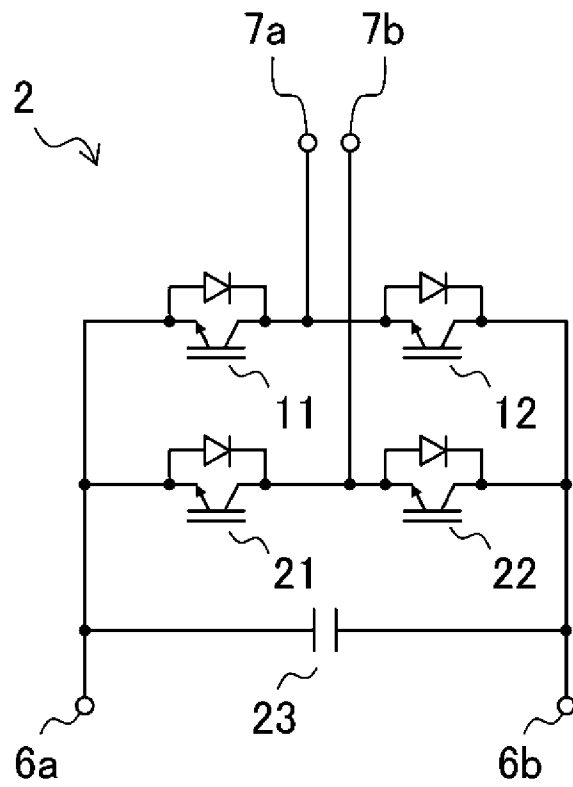
[図1]

図 1



[図2]

図 2



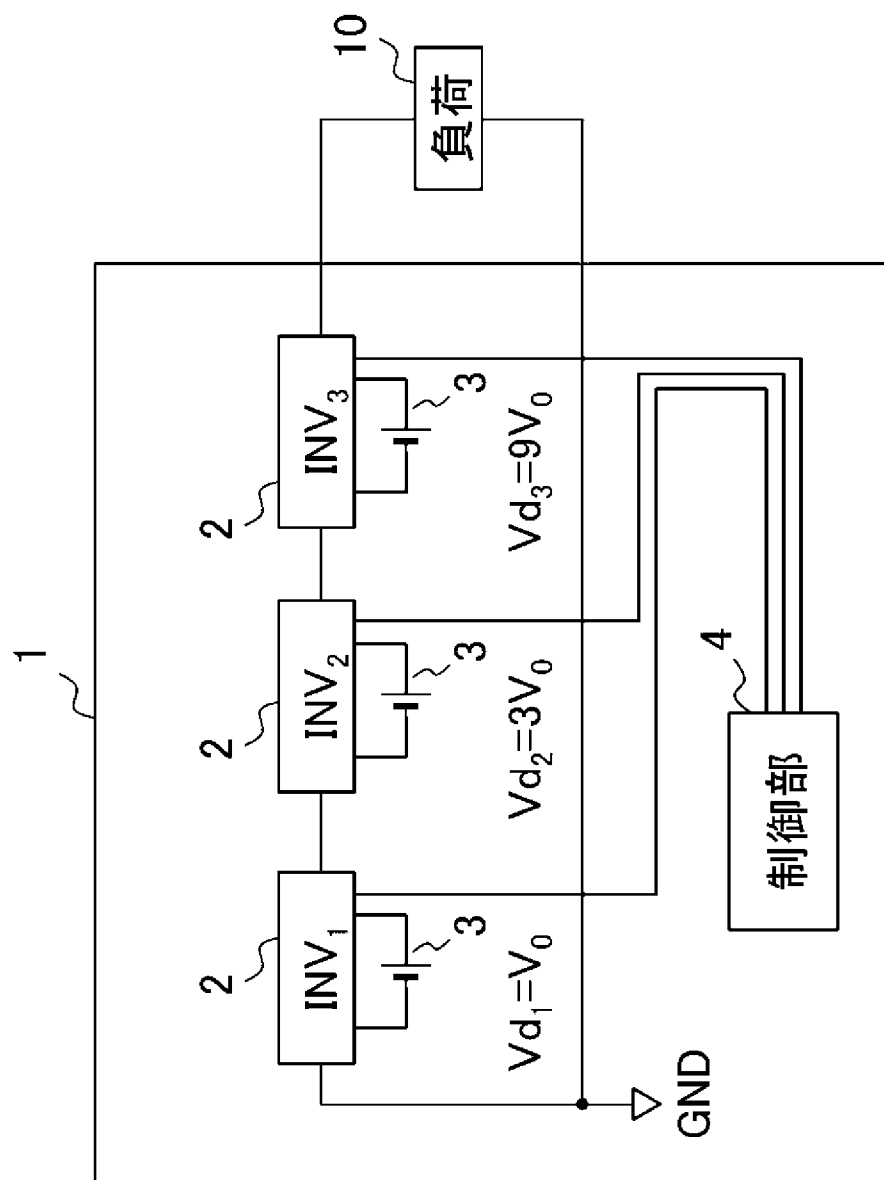
[図4]

図 4

階調 レベル	全体出力 電圧	電圧比率			
		1	3	4.5	4.5
0	0				
1	0.5	－	－	＋	
2	1	＋			
3	1.5		－	＋	
4	2	－	＋		
5	2.5	＋	－	＋	
6	3		＋		
7	3.5	－		＋	
8	4	＋	＋		
9	4.5			＋	
10	5	－	－	＋	＋
11	5.5	＋		＋	
12	6		－	＋	＋
13	6.5	－	＋	＋	
14	7	＋	－	＋	＋
15	7.5		＋	＋	
16	8	－		＋	＋
17	8.5	＋	＋	＋	
18	9			＋	＋
19	10	＋		＋	＋
20	11	－	＋	＋	＋
21	12		＋	＋	＋
22	13	＋	＋	＋	＋

[図5]

図 5



[図6]

図 6

階調 レベル	全体出力 電圧	電圧比率		
		1	3	9
0	0			
1	1	+		
2	2	−	+	
3	3		+	
4	4	+	+	
5	5	−	−	+
6	6		−	+
7	7	+	−	+
8	8	−		+
9	9			+
10	10	+		+
11	11	−	+	+
12	12		+	+
13	13	+	+	+

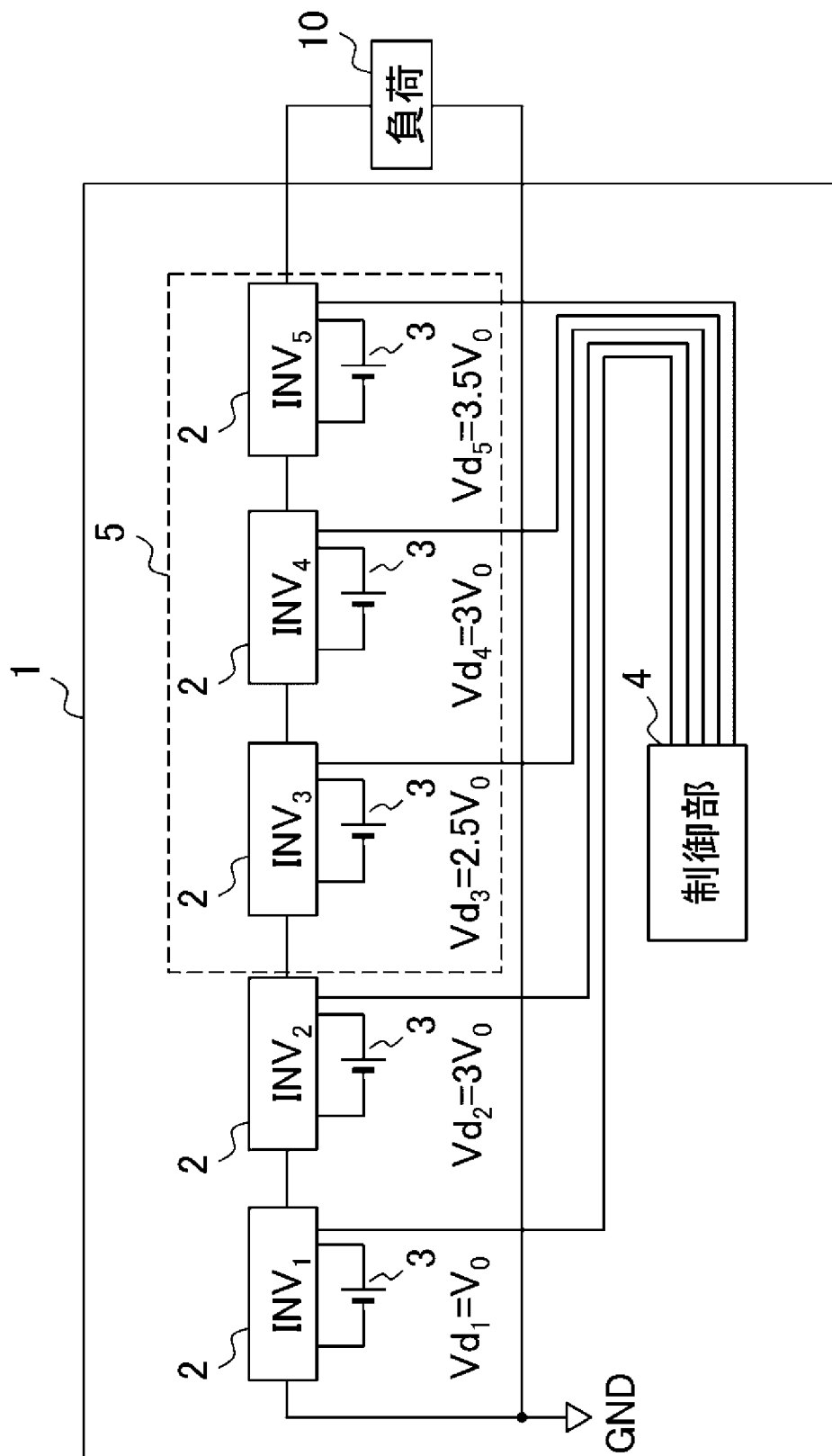
[図7]

図 7

階調 レベル	全体出力 電圧	電圧比率			
		1	3	4. 33	4. 66
0	0				
1	0. 33	－	－	＋	
2	0. 66	－	－		＋
3	1	＋			
4	1. 33		－	＋	
5	1. 66		－		＋
6	2	－	＋		
7	2. 33	＋	－	＋	
8	2. 66	＋	－		＋
9	3		＋		
10	3. 33	－		＋	
11	3. 66	－			＋
12	4	＋	＋		
13	4. 33			＋	
14	4. 66				＋
15	5	－	－	＋	＋
16	5. 33	＋		＋	
17	5. 66	＋			＋
18	6		－	＋	＋
19	6. 33	－	＋	＋	
20	6. 66	－	＋		＋
21	7	＋	－	＋	＋
22	7. 33		＋	＋	
23	7. 66		＋		＋
24	8	－		＋	＋
25	8. 33	＋	＋	＋	
26	8. 66	＋	＋		＋
27	9			＋	＋
28	10	＋		＋	＋
29	11	－	＋	＋	＋
30	12		＋	＋	＋
32	13	＋	＋	＋	＋

[図8]

図 8



[図9]

図 9

階調 レベル	全体出力 電圧	電圧比率				
		1	3	2.5	3	3.5
0	0					
1	0.5		－			＋
2	1	＋				
3	1.5	－		＋		
4	2	－	＋			
5	2.5			＋		
6	3		＋			
7	3.5					＋
8	4	＋	＋			
9	4.5	＋				＋
10	5	－	＋		＋	
11	5.5		＋	＋		
12	6		－	＋	＋	
13	6.5		＋			＋
14	7	＋	＋		＋	
15	7.5	＋	＋			＋
16	8	－		＋	＋	＋
17	8.5	－	＋		＋	＋
18	9			＋	＋	＋
19	9.5		＋		＋	＋
20	10	＋		＋	＋	＋
21	10.5	＋	＋		＋	＋
22	11	－	＋	＋	＋	＋
23	12		＋	＋	＋	＋
24	13	＋	＋	＋	＋	＋

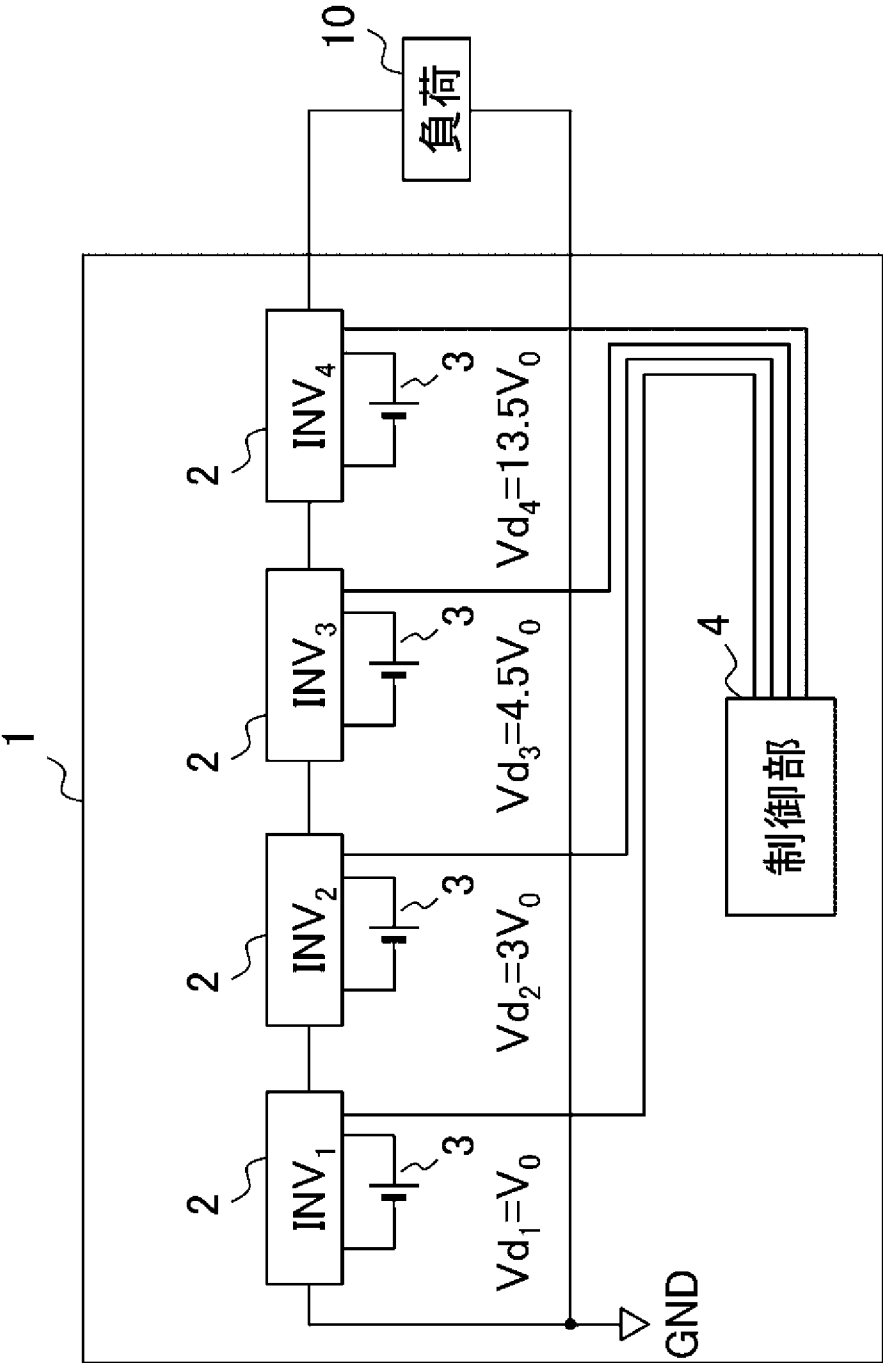
[図11]

図 11

階調 レベル	全体出力 電圧	電圧比率			
		1	2	1.5	2.5
0	0				
1	0.5	－		＋	
2	1	＋			
3	1.5			＋	
4	2		＋		
5	2.5				＋
6	3	＋	＋		
7	3.5		＋	＋	
8	4			＋	＋
9	4.5		＋		＋
10	5	＋		＋	＋
11	5.5	＋	＋		＋
12	6		＋	＋	＋
13	7	＋	＋	＋	＋

[図13]

図 13



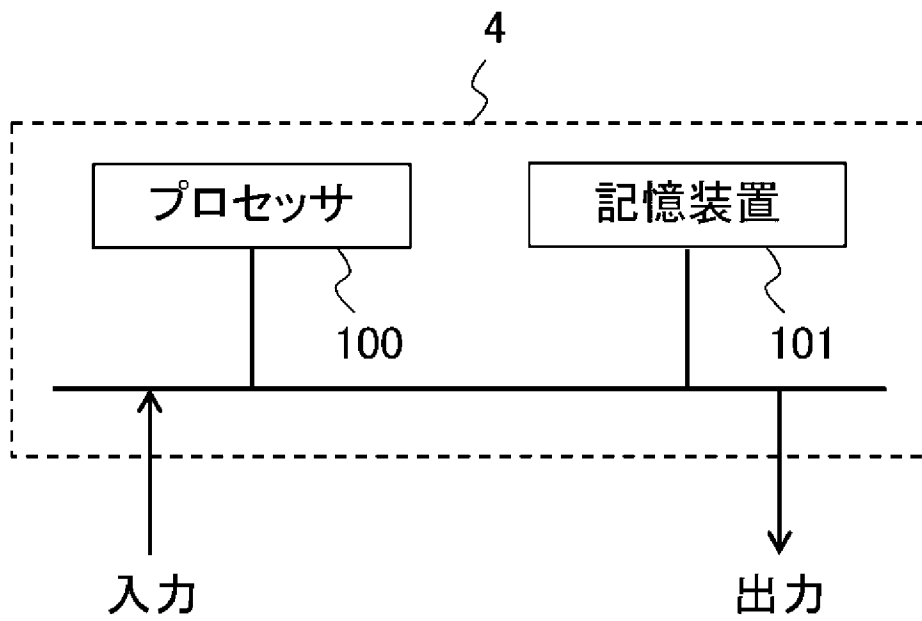
[図14]

図 14

階調 レベル	全体出力 電圧	電圧比率				全体出力 電圧	階調 レベル
		1	3	4.5	13.5		
0	0					10.5	21
1	0.5	-	-			11	22
2	1	+				11.5	23
3	1.5		-			12	24
4	2	-	+			12.5	25
5	2.5	+	-			13	26
6	3		+			13.5	27
7	3.5	-		+		14	28
8	4	+	+			14.5	29
9	4.5			+		15	30
10	5	-	-	-		15.5	31
11	5.5	+		+		16	32
12	6		-	-		16.5	33
13	6.5	-	+	+		17	34
14	7	+	-	-		17.5	35
15	7.5		+	+		18	36
16	8	-		-		19	37
17	8.5	+	+	+		20	38
18	9			-		21	39
19	9.5	-	-			22	40
20	10	+		-			

[図15]

図 15



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/029664

A. CLASSIFICATION OF SUBJECT MATTER**H02M 7/49**(2007.01)i; **H02M 7/501**(2007.01)i

FI: H02M7/49; H02M7/501

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M7/49; H02M7/501

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2022

Registered utility model specifications of Japan 1996-2022

Published registered utility model applications of Japan 1994-2022

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2006-238630 A (MITSUBISHI ELECTRIC CORP) 07 September 2006 (2006-09-07) entire text, all drawings	1-7
A	JP 2013-240161 A (MITSUBISHI ELECTRIC CORP) 28 November 2013 (2013-11-28) entire text, all drawings	1-7
A	JP 2004-328831 A (MITSUBISHI ELECTRIC CORP) 18 November 2004 (2004-11-18) entire text, all drawings	1-7
A	WO 2011/024137 A1 (KONINKLIJKE PHILIPS ELECTRONICS N.V.) 03 March 2011 (2011-03-03) entire text, all drawings	1-7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

05 September 2022

Date of mailing of the international search report

20 September 2022

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)

3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915

Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2022/029664

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2006-238630	A	07 September 2006	(Family: none)	
JP	2013-240161	A	28 November 2013	(Family: none)	
JP	2004-328831	A	18 November 2004	(Family: none)	
WO	2011/024137	A1	03 March 2011	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H02M 7/49(2007.01)i; H02M 7/501(2007.01)i FI: H02M7/49; H02M7/501										
B. 調査を行った分野										
調査を行った最小限資料（国際特許分類（IPC）） H02M7/49; H02M7/501										
最小限資料以外の資料で調査を行った分野に含まれるもの										
<table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922 - 1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971 - 2022年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996 - 2022年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994 - 2022年</td> </tr> </table>			日本国実用新案公報	1922 - 1996年	日本国公開実用新案公報	1971 - 2022年	日本国実用新案登録公報	1996 - 2022年	日本国登録実用新案公報	1994 - 2022年
日本国実用新案公報	1922 - 1996年									
日本国公開実用新案公報	1971 - 2022年									
日本国実用新案登録公報	1996 - 2022年									
日本国登録実用新案公報	1994 - 2022年									
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）										
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
A	JP 2006-238630 A（三菱電機株式会社）07.09.2006（2006 - 09 - 07） 全文, 全図	1-7								
A	JP 2013-240161 A（三菱電機株式会社）28.11.2013（2013 - 11 - 28） 全文, 全図	1-7								
A	JP 2004-328831 A（三菱電機株式会社）18.11.2004（2004 - 11 - 18） 全文, 全図	1-7								
A	WO 2011/024137 A1（KONINKLIJKE PHILIPS ELECTRONICS N.V.）03.03.2011（2011 - 03 - 03） 全文, 全図	1-7								
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
<table border="0"> <tr> <td> * 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 </td> <td> “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献 </td> </tr> </table>			* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献						
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的技术水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献	“T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献									
国際調査を完了した日 05.09.2022	国際調査報告の発送日 20.09.2022									
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 遠藤 尊志 5G 3052 電話番号 03-3581-1101 内線 3526									

国際調査報告
パテントファミリーに関する情報

国際出願番号

PCT/JP2022/029664

引用文献			公表日	パテントファミリー文献	公表日
JP	2006-238630	A	07.09.2006	(ファミリーなし)	
JP	2013-240161	A	28.11.2013	(ファミリーなし)	
JP	2004-328831	A	18.11.2004	(ファミリーなし)	
WO	2011/024137	A1	03.03.2011	(ファミリーなし)	