

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 11 月 17 日 (17.11.2016)



(10) 国际公布号
WO 2016/179856 A1

- (51) 国际专利分类号:
G09G 3/36 (2006.01)
- (21) 国际申请号: PCT/CN2015/079747
- (22) 国际申请日: 2015 年 5 月 25 日 (25.05.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510236096.6 2015 年 5 月 11 日 (11.05.2015) CN
- (71) 申请人: 武汉华星光电技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430070 (CN)。
- (72) 发明人: 邢振周 (XING, Zhenzhou); 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430070 (CN)。 左清成 (ZUO, Qingcheng); 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430070 (CN)。 白宇杰 (BAL, Yujie);

中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430070 (CN)。

- (74) 代理人: 北京聿宏知识产权代理有限公司 (YUHONG INTELLECTUAL PROPERTY LAW FIRM); 中国北京市西城区宣武门外大街 6 号庄胜广场第一座西翼 713 室吴大建/刘华联, Beijing 100052 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ,

[见续页]

(54) Title: ARRAY SUBSTRATE AND DISPLAY DEVICE

(54) 发明名称: 一种阵列基板和显示装置

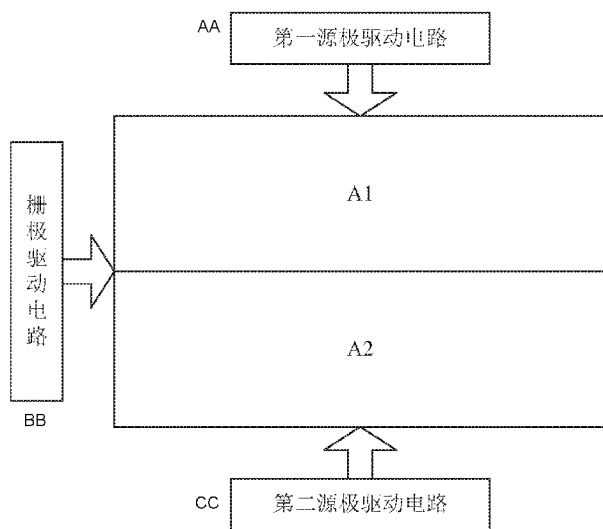


图 4

AA First source drive circuit
BB Gate drive circuit
CC Second source drive circuit

(57) Abstract: An array substrate and a display device comprising the array substrate. The array substrate comprises n display areas which are longitudinally arranged from top to bottom; each display area comprises m rows of pixel units, where n and m are both any integers greater than 1; each display area is correspondingly provided with a source drive circuit; and each source drive circuit provides a source driving signal for each row of pixel units in the corresponding display area. The technical problem of influence on uniformity of image display on a liquid crystal panel due to distortion of a source driving signal is solved.

(57) 摘要: 一种阵列基板和包括阵列基板的显示装置, 阵列基板包括由上至下纵向设置的 n 个显示区域, 每一显示区域包括 m 行像素单元, n 、 m 均为任意大于 1 的整数, 其中, 每一显示区域对应设置有一个源极驱动电路, 每一源极驱动电路为对应的显示区域中的各行像素单元提供源极驱动信号。解决了源极驱动信号失真影响液晶面板上画面显示的均一性的技术问题。



BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

根据细则 4.17 的声明:

— 发明人资格(细则 4.17(iv))

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种阵列基板和显示装置

本申请要求享有 2015 年 5 月 11 日提交的名称为“一种阵列基板和显示装置”的中国专利申请 CN201510236096.6 的优先权，其全部内容通过引用并入本文中。

技术领域

本发明涉及显示技术领域，具体地说，涉及一种阵列基板和显示装置。

背景技术

源极驱动信号是由串行排列的图像信号转换得到的，源极驱动信号必须具有驱动液晶面板成像的几个特点。一是源极驱动信号必须是以“行”为单位的并行信号；二是源极驱动信号的幅度变化必须是经过伽马（Gamma）校正后，符合液晶分子透光特性的源极驱动信号。而源极驱动电路的作用就是将图像信号转为符合上述特点的源极驱动信号。

如图 1 所示，源极驱动电路设置在阵列基板上，源极驱动电路具有 D_1 至 D_i 共计 i (i 为任意大于 1 的整数) 路数据线，为各像素单元提供源极驱动信号；另外还设置有 G_1 至 G_j 共计 j (j 为任意大于 1 的整数) 路栅线。栅线和数据线相配合，共同驱动液晶面板成像。但由于源极驱动电路的每一个输出端对应阵列基板上的一列像素单元，而阵列基板上的各列像素单元可以简单等效为如图 2 所示的串联相移电路 (Resistor - Capacitor circuit, 简称 RC 电路)，导致源极驱动电路输出的源极驱动信号的波形在传输过程中发生延迟失真。如图 3 所示，图 3 中的实线为源极驱动信号的原始波形，虚线为源极驱动信号的失真波形，显然，源极驱动信号的失真波形不仅形状发生了变化，而且幅值小于原始波形。失真的源极驱动信号会影响液晶面板的显示画面的均一性、造成显示失真，降低显示效果。

发明内容

本发明的目的在于提供一种阵列基板和显示装置，以解决源极驱动信号失真影响液晶面板上画面显示的均一性的技术问题。

本发明第一方面提供了一种阵列基板，该阵列基板包括由上至下纵向设置的 n 个显示区域，每一显示区域包括 m 行像素单元， n 、 m 均为任意大于 1 的整数，每一显示区域对应设置有一个源极驱动电路，每一源极驱动电路为对应的显示区域中的各行像素单元提供

源极驱动信号。

其中，所述阵列基板设置有栅极驱动电路，该栅极驱动电路设置有 m 路输出端，每一路输出端同时输出 n 路栅极驱动信号， n 路栅极驱动信号分别驱动 n 个显示区域的一行像素单元。

其中，所述栅极驱动电路包括由上至下的第 1 至第 m 路输出端，每一显示区域包括由上至下的第 1 至第 m 行像素单元，其中，所述栅极驱动电路的第 1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接各显示区域的第 1、2、 $\cdots$ 、 $m-1$ 、 m 行像素单元。

其中，所述栅极驱动电路包括由上至下的第 1 至第 m 路输出端，每一显示区域包括由上至下的第 1 至第 m 行像素单元，所述栅极驱动电路的第 1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接各显示区域的第 m 、 $m-1$ 、 $\cdots$ 、2、1 行像素单元。

其中，所述栅极驱动电路包括由上至下的第 1 至第 m 路输出端，每一显示区域包括由上至下的第 1 至第 m 行像素单元，所述栅极驱动电路的第 1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接 n 个显示区域中的第奇数个显示区域的第 m 、 $m-1$ 、 $\cdots$ 、2、1 行像素单元，所述栅极驱动电路的第 1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接 n 个显示区域中的第偶数个显示区域的第 1、2、 $\cdots$ 、 $m-1$ 、 m 行像素单元。

其中，所述栅极驱动电路包括由上至下的第 1 至第 m 路输出端，每一显示区域包括由上至下的第 1 至第 m 行像素单元，所述栅极驱动电路的第 1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接 n 个显示区域中的第奇数个显示区域的第 1、2、 $\cdots$ 、 $m-1$ 、 m 行像素单元，所述栅极驱动电路的第 1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接 n 个显示区域中的第偶数个显示区域的第 m 、 $m-1$ 、 $\cdots$ 、2、1 行像素单元。

其中，所述阵列基板的 n 个源极驱动电路均设置在阵列基板的上端或下端。

其中，所述阵列基板的 n 个源极驱动电路分别设置在阵列基板的上下两端。

其中，源极驱动电路增大源极驱动信号的幅值。

本发明带来了以下有益效果：由于每一显示区域对应设置有一个源极驱动电路，因此各源极驱动电路的源极驱动信号的传输距离相对于现有技术大幅缩短。对于距离源极驱动电路较远的像素单元而言，其接收到的源极驱动信号的波形的延迟、衰减、失真的程度得到减轻，设置有该阵列基板的液晶面板的显示均一性有所提高。

本发明实施例第二方面提供了一种显示装置，包括上述的阵列基板。

本发明的其它特征和优点将在随后的说明书中阐述，并且，部分地从说明书中变得显而易见，或者通过实施本发明而了解。本发明的目的和其他优点可通过在说明书、权利要求书以及附图中所特别指出的结构来实现和获得。

附图说明

为了更清楚地说明本发明实施例中的技术方案,下面将对实施例描述中所需要的附图做简单的介绍:

图 1 是现有技术中的阵列基板的详细结构示意图;

图 2 是现有技术中的阵列基板的等效示意图;

图 3 是现有技术中的源极驱动信号的失真前后波形对比图;

图 4 是本发明实施例中的阵列基板的结构示意图;

图 5 至图 6 是本发明实施例中的阵列基板的详细结构示意图;

图 7 是本发明实施例中的源极驱动信号的失真前后波形对比图。

具体实施方式

以下将结合附图及实施例来详细说明本发明的实施方式,借此对本发明如何应用技术手段来解决技术问题,并达成技术效果的实现过程能充分理解并据以实施。需要说明的是,只要不构成冲突,本发明中的各个实施例以及各实施例中的各个特征可以相互结合,所形成的技术方案均在本发明的保护范围之内。

本发明实施例提供了一种阵列基板,该阵列基板包括由上至下纵向设置的 n 个显示区域,每一显示区域包括 m 行像素单元, n 、 m 均为任意大于 1 的整数。

其中,每一显示区域对应设置有一个源极驱动电路,每一源极驱动电路为对应的显示区域中的各行像素单元提供源极驱动信号。

为便于描述,下文以 n 为 2 的情况,对本发明提供的技术方案进行具体、详细的描述。 n 的数目发生变化时,阵列基板的具体结构也会发生相应改变,但不会超出本发明所限定的保护范围。

如图 4 所示,该阵列基板包括由上至下、纵向设置的共计 2 个显示区域,分别是显示区域 A1 和显示区域 A2。且每一显示区域对应设置有一个源极驱动电路,即显示区域 A1 对应设置有第一源极驱动电路,第一源极驱动电路为显示区域 A1 提供源极驱动信号;相应的,显示区域 A2 对应设置有第二源极驱动电路,第二源极驱动电路为显示区域 A2 提供源极驱动信号。

第一源极驱动电路和第二源极驱动电路可并排设置于阵列基板上下两端中的一端。具体的,假设此时该阵列基板上设置有 i 列像素单元,则如图 5 所示,第一源极驱动电路对应的数据线为 D_{1_1} 至 D_{1_i} ,第二源极驱动电路对应的数据线为 D_{2_1} 至 D_{2_i} 。第一源极驱动

电路和第二源极驱动电路均设置于阵列基板的上端,可知数据线 D_{1_1} 至 D_{1_j} 和 D_{2_1} 至 D_{2_j} 均为从阵列基板的上端延伸下来、为各列像素单元提供对应的源极驱动信号。

另外,如图 6 所示,第一源极驱动电路和第二源极驱动电路也可分别设置于阵列基板的上下两端,并且第一源极驱动电路靠近其对应的显示区域 A1 设置,第二源极驱动电路靠近其对应的显示区域 A2 设置。这样第一源极驱动电路和第二源极驱动电路延伸出的数据线的长度都相对于现有技术大幅缩短,并且相对于图 5 所示的阵列基板而言,图 6 所示的显示区域 A1 内的走线数目减少,有利于提高显示区域 A1 的透光率。

由于每一显示区域对应设置有一个源极驱动电路,因此各源极驱动电路的源极驱动信号的传输距离相对于现有技术大幅缩短。对于距离源极驱动电路较远的像素单元而言,如图 7 所示,其所接收到的源极驱动信号的波形为虚线所示的失真波形。与图 1 中的失真波形相比,图 7 中的失真波形相对于实线所示的原始波形的延迟、衰减、失真的程度得到减轻,液晶面板的显示均一性有所提高。

另外,还可根据与源极驱动电路距离不同的各行像素单元接收到的源极驱动信号的衰减程度,适当增大源极驱动电路输出的源极驱动信号的幅值。使得该源极驱动信号在传输过程中发生衰减后,像素单元接收到的源极驱动信号的幅值恰好等于像素单元理论上应当获取到的幅值,更进一步减轻了失真波形的失真程度,提高了液晶面板的显示效果。

显示区域 A1 和显示区域 A2 可以分别由两个栅极驱动电路驱动,按照由上至下的顺序、依次进行扫描显示,也可由同一个栅极驱动电路、同时进行逐行扫描显示。对于设置有 m 行像素单元的显示区域而言,该栅极驱动电路同样包括 m 路输出端。为了同时驱动显示区域 A1 和显示区域 A2 进行显示,栅极驱动电路的每一路输出端同时输出两路栅极驱动信号,每一显示区域接收其中一路栅极驱动信号。此时,两路栅极驱动信号可同时驱动显示区域 A1 和显示区域 A2 进行逐行扫描、显示图像,配合两个源极驱动电路各自输出的源极驱动信号,可提高该阵列基板的扫描频率。

例如,如图 5 所示,栅极驱动电路包括由上至下的第 1 至第 m 路输出端 G_1 至 G_m ,且显示区域 A1 和显示区域 A2 同样包括由上至下的第 1 至第 m 行像素单元。栅极驱动电路的第 1 路输出端 G_1 连接显示区域 A1 的第 1 行像素单元,并且连接显示区域 A2 的第 1 行像素单元。类似的,第 2 路输出端 G_2 连接显示区域 A1 和 A2 中的第 2 行像素单元,如此一一对应,栅极驱动电路的第 $(m-1)$ 路输出端连接显示区域 A1 和 A2 的第 $(m-1)$ 行像素单元,第 m 路输出端连接显示区域 A1 和 A2 的第 m 行像素单元。

显然,可对图 5 所示的情况进行扩展,对于具有 n 个显示区域的阵列基板而言,栅极驱动电路的第 1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接各显示区域的第 1、2、 $\cdots$ 、 $m-1$ 、 m

行像素单元。另外,也可将栅极驱动电路的各输出端和显示区域的各行像素单元的对应关系进行简单变形,使得栅极驱动电路的第1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接各显示区域的第 m 、 $m-1$ 、 $\cdots$ 、2、1行像素单元。

又例如,如图6所示,栅极驱动电路同样包括由上至下的第1至第 m 路输出端 G_1 至 G_m ,且显示区域A1和显示区域A2同样包括由上至下的第1至第 m 行像素单元。此时,对于显示区域A1而言,各行像素单元与栅极驱动电路的输出端的对应关系与图5所示相反;而对于显示区域A2而言,各行像素单元与栅极驱动电路的输出端的对应关系与图5所示相同。即栅极驱动电路的第 m 路输出端 G_m 连接显示区域A1的第1行像素单元,并且连接显示区域A2的最后一行(第 m 行)像素单元;类似的,栅极驱动电路的第 $(m-1)$ 路输出端 G_{m-1} 连接显示区域A1的第2行像素单元、显示区域A2的倒数第一行(第 $(m-1)$ 行)像素单元。如此一一对应,栅极驱动电路的第1路输出端 G_1 连接显示区域A1的第 m 行像素单元和显示区域A2的第1行像素单元。

显然,同样可对图6所示的情况进行扩展,对于具有 n 个显示区域的阵列基板而言,栅极驱动电路的第1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接 n 个显示区域中的第奇数个显示区域的第 m 、 $m-1$ 、 $\cdots$ 、2、1行像素单元,栅极驱动电路的第1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接 n 个显示区域中的第偶数个显示区域的第1、2、 $\cdots$ 、 $m-1$ 、 m 行像素单元。相应地,可将栅极驱动电路的各输出端和显示区域的各行像素单元的对应关系进行简单变形,使得栅极驱动电路的第1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接 n 个显示区域中的第奇数个显示区域的第1、2、 $\cdots$ 、 $m-1$ 、 m 行像素单元,同时栅极驱动电路的第1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接 n 个显示区域中的第偶数个显示区域的第 m 、 $m-1$ 、 $\cdots$ 、2、1行像素单元。

由于本发明实施例中的阵列基板上各显示区域同时进行逐行扫描、显示图像,因此显示区域越多,阵列基板的扫描频率越高,同时源极驱动信号的失真现象越轻微,液晶面板的显示均一性越好。但显示区域的个数越多,该阵列基板的实现成本越高,走线越复杂。因此,综合考虑上述因素,包括有两个显示区域的阵列基板为最优的设计。

进一步的,本发明实施例还提供了一种显示装置,该显示装置包括上述的任一种阵列基板。该显示装置可为液晶电视、液晶显示器、手机、平板电脑等显示装置。

虽然本发明所公开的实施方式如上,但所述的内容只是为了便于理解本发明而采用的实施方式,并非用以限定本发明。任何本发明所属技术领域内的技术人员,在不脱离本发明所公开的精神和范围的前提下,可以在实施的形式上及细节上作任何的修改与变化,但本发明的专利保护范围,仍须以所附的权利要求书所界定的范围为准。

权利要求书

1、一种阵列基板，包括由上至下纵向设置的 n 个显示区域，每一显示区域包括 m 行像素单元， n 、 m 均为任意大于 1 的整数，

其中，每一显示区域对应设置有一个源极驱动电路，每一源极驱动电路为对应的显示区域中的各行像素单元提供源极驱动信号。

2、根据权利要求 1 所述的阵列基板，其中，所述阵列基板设置有栅极驱动电路，该栅极驱动电路设置有 m 路输出端，每一路输出端同时输出 n 路栅极驱动信号， n 路栅极驱动信号分别驱动 n 个显示区域的一行像素单元。

3、根据权利要求 2 所述的阵列基板，其中，

所述栅极驱动电路包括由上至下的第 1 至第 m 路输出端，每一显示区域包括由上至下的第 1 至第 m 行像素单元，其中，所述栅极驱动电路的第 1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接各显示区域的第 1、2、 $\cdots$ 、 $m-1$ 、 m 行像素单元。

4、根据权利要求 2 所述的阵列基板，其中，

所述栅极驱动电路包括由上至下的第 1 至第 m 路输出端，每一显示区域包括由上至下的第 1 至第 m 行像素单元，其中，所述栅极驱动电路的第 1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接各显示区域的第 m 、 $m-1$ 、 $\cdots$ 、2、1 行像素单元。

5、根据权利要求 2 所述的阵列基板，其中，

所述栅极驱动电路包括由上至下的第 1 至第 m 路输出端，每一显示区域包括由上至下的第 1 至第 m 行像素单元，其中，所述栅极驱动电路的第 1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接 n 个显示区域中的第奇数个显示区域的第 m 、 $m-1$ 、 $\cdots$ 、2、1 行像素单元，所述栅极驱动电路的第 1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接 n 个显示区域中的第偶数个显示区域的第 1、2、 $\cdots$ 、 $m-1$ 、 m 行像素单元。

6、根据权利要求 2 所述的阵列基板，其中，

所述栅极驱动电路包括由上至下的第 1 至第 m 路输出端，每一显示区域包括由上至下的第 1 至第 m 行像素单元，其中，所述栅极驱动电路的第 1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接 n 个显示区域中的第奇数个显示区域的第 1、2、 $\cdots$ 、 $m-1$ 、 m 行像素单元，所述栅极驱动电路的第 1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接 n 个显示区域中的第偶数个显示区域的第 m 、 $m-1$ 、 $\cdots$ 、2、1 行像素单元。

7、根据权利要求 1 所述的阵列基板，其中，所述阵列基板的 n 个源极驱动电路均设置在阵列基板上端或下端。

8、根据权利要求 1 所述的阵列基板，其中，所述阵列基板的 n 个源极驱动电路分别

设置在阵列基板的上下两端。

9、根据权利要求1所述的阵列基板，其中，

源极驱动电路增大源极驱动信号的幅值。

10、一种显示装置，包括阵列基板，该阵列基板包括由上至下纵向设置的 n 个显示区域，每一显示区域包括 m 行像素单元， n 、 m 均为任意大于1的整数，

每一显示区域对应设置有一个源极驱动电路，每一源极驱动电路为对应的显示区域中的各行像素单元提供源极驱动信号。

11、根据权利要求10所述的显示装置，其中，所述阵列基板设置有栅极驱动电路，该栅极驱动电路设置有 m 路输出端，每一路输出端同时输出 n 路栅极驱动信号， n 路栅极驱动信号分别驱动 n 个显示区域的一行像素单元。

12、根据权利要求11所述的显示装置，其中，

所述栅极驱动电路包括由上至下的第1至第 m 路输出端，每一显示区域包括由上至下的第1至第 m 行像素单元，其中，所述栅极驱动电路的第1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接各显示区域的第1、2、 $\cdots$ 、 $m-1$ 、 m 行像素单元。

13、根据权利要求11所述的显示装置，其中，

所述栅极驱动电路包括由上至下的第1至第 m 路输出端，每一显示区域包括由上至下的第1至第 m 行像素单元，其中，所述栅极驱动电路的第1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接各显示区域的第 m 、 $m-1$ 、 $\cdots$ 、2、1行像素单元。

14、根据权利要求11所述的显示装置，其中，

所述栅极驱动电路包括由上至下的第1至第 m 路输出端，每一显示区域包括由上至下的第1至第 m 行像素单元，其中，所述栅极驱动电路的第1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接 n 个显示区域中的第奇数个显示区域的第 m 、 $m-1$ 、 $\cdots$ 、2、1行像素单元，所述栅极驱动电路的第1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接 n 个显示区域中的第偶数个显示区域的第1、2、 $\cdots$ 、 $m-1$ 、 m 行像素单元。

15、根据权利要求11所述的显示装置，其中，

所述栅极驱动电路包括由上至下的第1至第 m 路输出端，每一显示区域包括由上至下的第1至第 m 行像素单元，其中，所述栅极驱动电路的第1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接 n 个显示区域中的第奇数个显示区域的第1、2、 $\cdots$ 、 $m-1$ 、 m 行像素单元，所述栅极驱动电路的第1、2、 $\cdots$ 、 $m-1$ 、 m 路输出端依次连接 n 个显示区域中的第偶数个显示区域的第 m 、 $m-1$ 、 $\cdots$ 、2、1行像素单元。

16、根据权利要求10所述的显示装置，其中，所述阵列基板的 n 个源极驱动电路均

设置在阵列基板的上端或下端。

17、根据权利要求 10 所述的显示装置，其中，所述阵列基板的 n 个源极驱动电路分别设置在阵列基板的上下两端。

18、根据权利要求 10 所述的显示装置，其中，
源极驱动电路增大源极驱动信号的幅值。

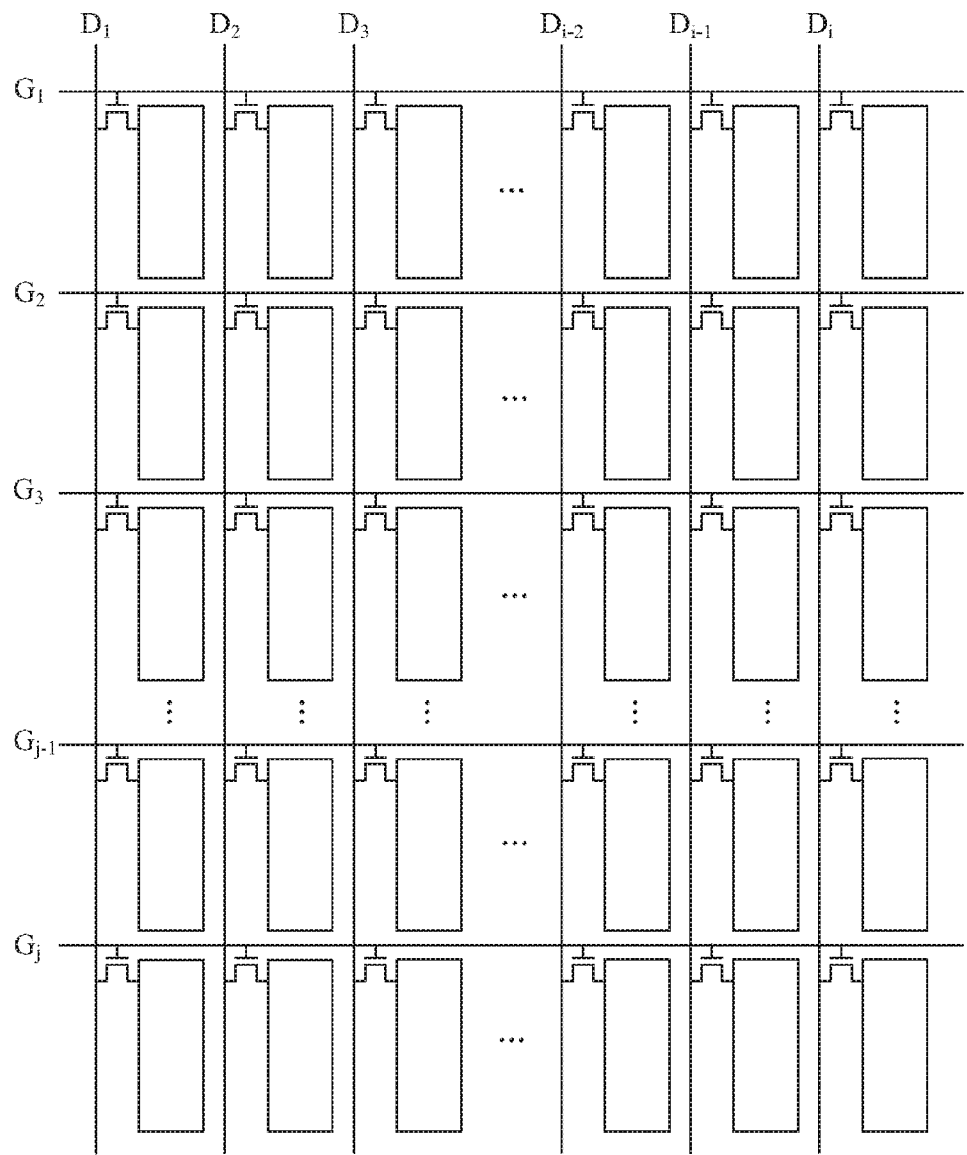


图 1

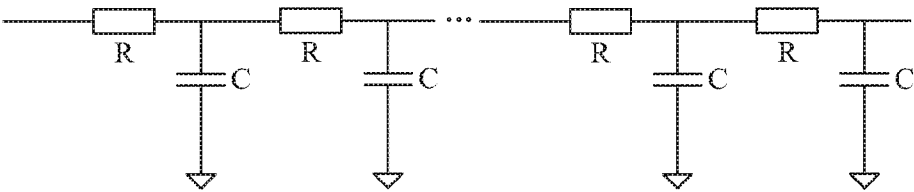


图 2



图 3

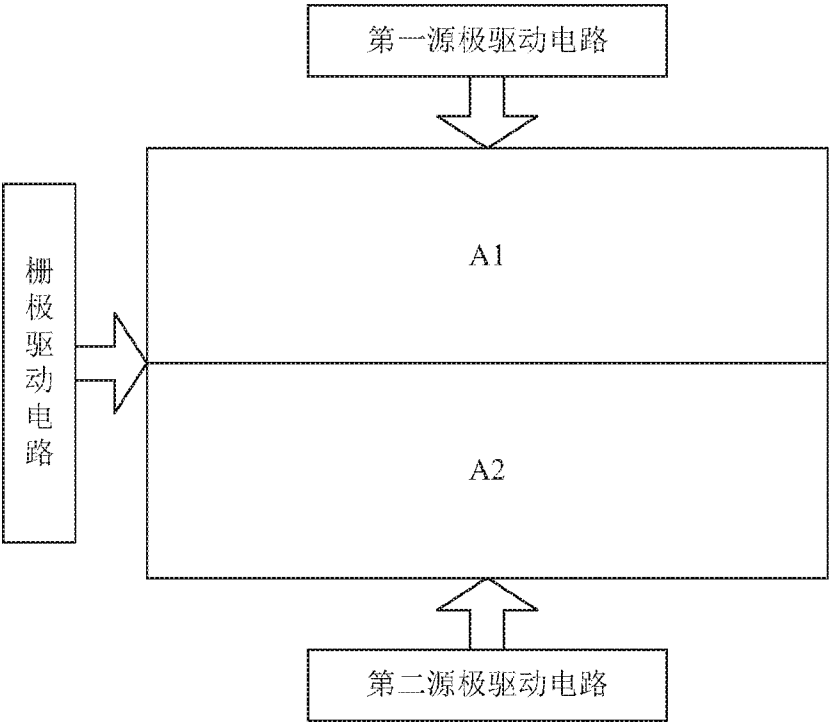


图 4

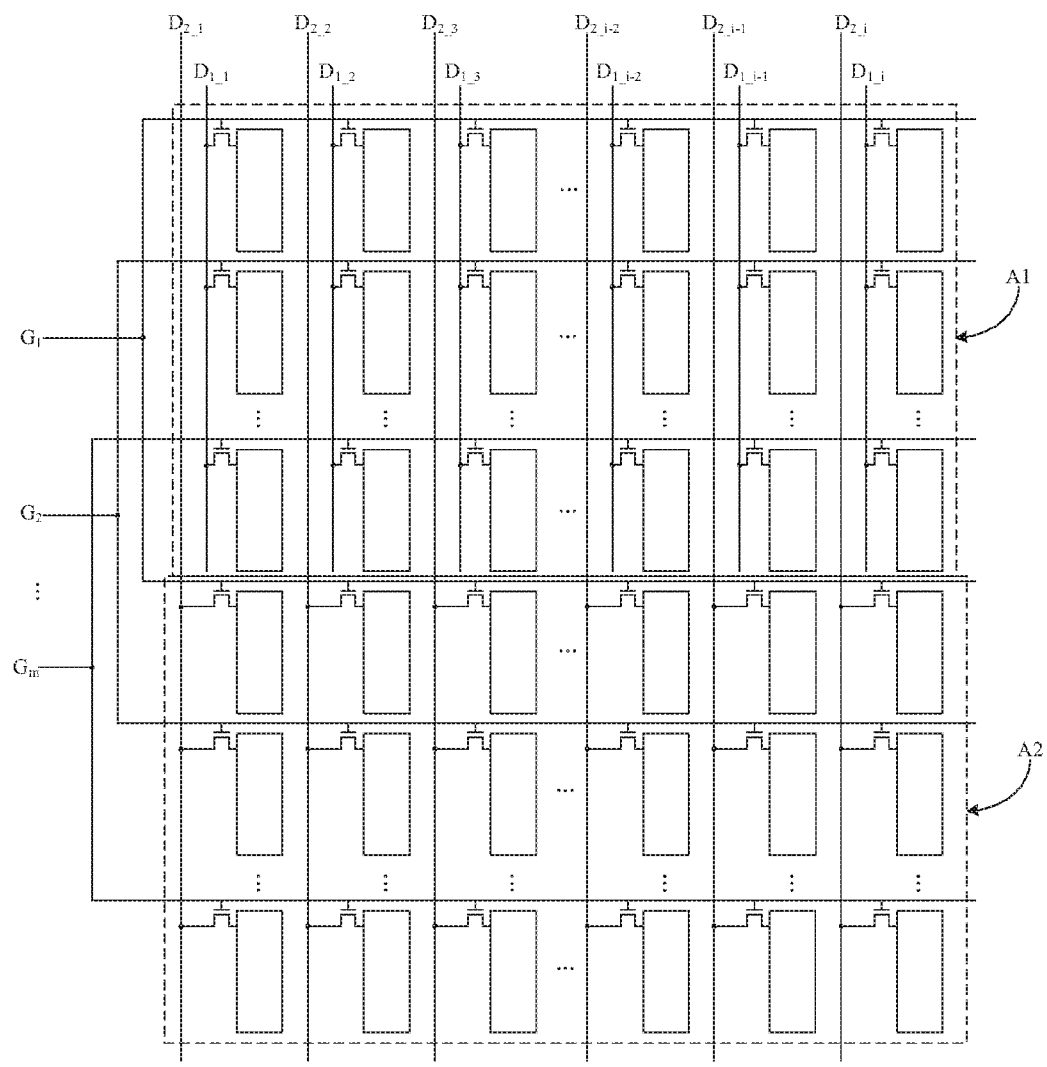


图 5

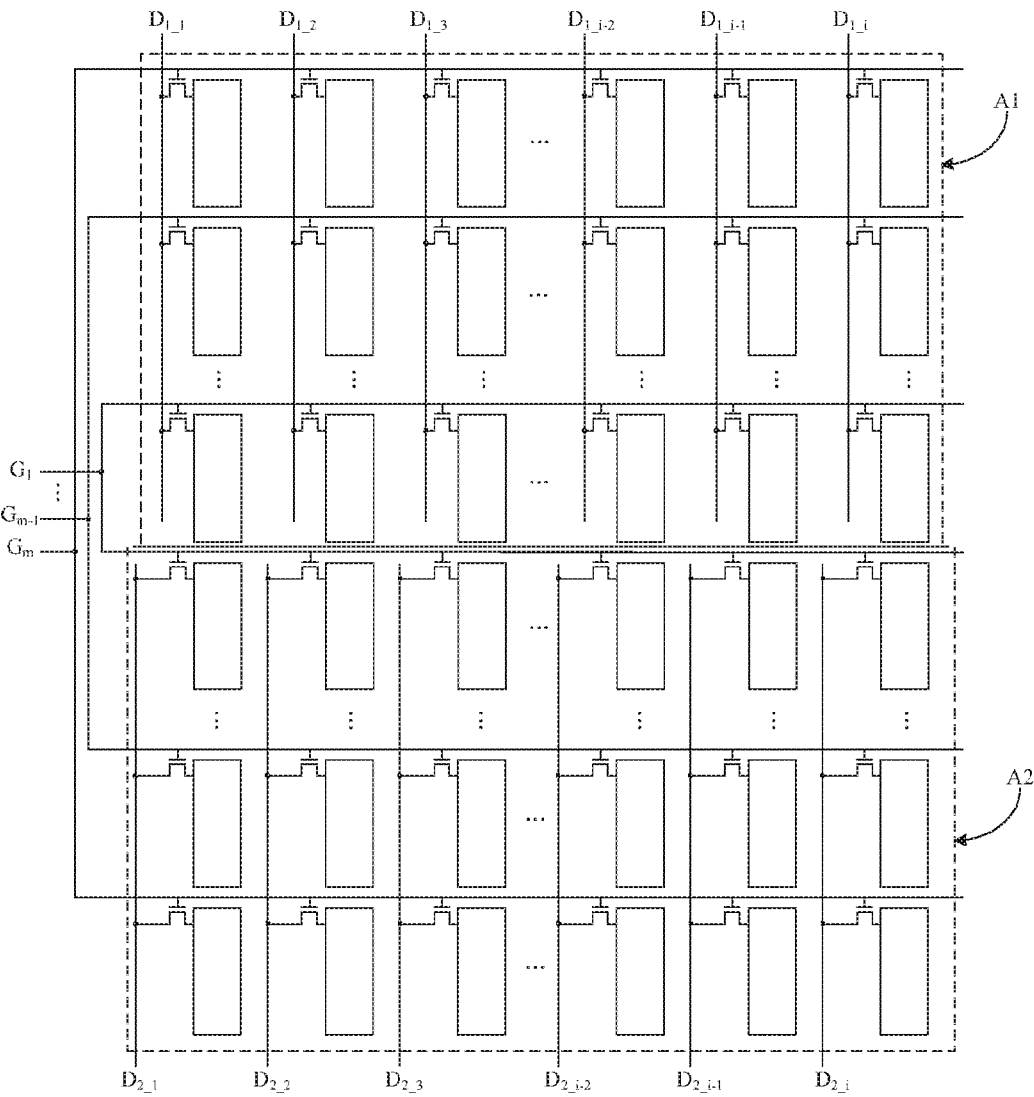


图 6



图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/079747**A. CLASSIFICATION OF SUBJECT MATTER**

G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G 3-; G02F 1/136-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: source, driv+, region, date, distort+, influenc+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103208250 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 17 July 2013 (17.07.2013), description, paragraphs 92-95, and figure 6	1-18
X	CN 101266371 A (SHANGHAI TIANMA MICRO-ELECTRONICS CO., LTD.), 17 September 2008 (17.09.2008), description, page 6, paragraph 1 to page 7, last paragraph, and figures 4-6	1-18
X	CN 1955793 A (SAMSUNG ELECTRONICS CO., LTD.), 02 May 2007 (02.05.2007), description, page 5, paragraph 1 to page 6, last paragraph, and figures 3-6	1-18
X	CN 103034007 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 10 April 2013 (2013-04-10), description, paragraphs 38-58, and figures 2-4	1-18
A	JP 2000098334 A (ALPS ELECTRIC CO., LTD.), 07 April 2000 (07.04.2000), the whole document	1-18

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search

06 January 2016 (06.01.2016)

Date of mailing of the international search report

29 January 2016 (29.01.2016)

Name and mailing address of the ISA/CN:
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No.: (86-10) 62019451

Authorized officer

ZHANG, DunTelephone No.: (86-10) **61648476**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2015/079747

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103208250 A	17 July 2013	WO 2014153797 A1	02 October 2014
		CN 103208250 B	05 August 2015
CN 101266371 A	17 September 2008	None	
CN 1955793 A	02 May 2007	EP 1780702 A1	02 May 2007
		CN 100432769 C	12 November 2008
		MX PA06012247 A	25 April 2007
		KR 100728007 B1	14 June 2007
		KR 20070045045 A	02 May 2007
		US 2007091059 A1	26 April 2007
		US 8022922 B2	20 September 2011
		MX 268685 B	27 July 2009
CN 103034007 A	10 April 2013	CN 103034007 B	11 February 2015
JP 2000098334 A	07 April 2000	KR 20000022763 A	25 April 2000
		TW 491956 B	21 June 2002
		KR 100316980 B	22 December 2001

国际检索报告

国际申请号

PCT/CN2015/079747

A. 主题的分类

G09G 3/36(2006.01) i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G3-; G02F1/136-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, WPI, EPODOC: 源极, 驱动, 区域, 失真, 数据, source, driv+, region, date, distort+, influenc+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 103208250 A (京东方科技集团股份有限公司 等) 2013年 7月 17日 (2013 - 07 - 17) 说明书第92-95段、附图6	1-18
X	CN 101266371 A (上海天马微电子有限公司) 2008年 9月 17日 (2008 - 09 - 17) 说明书第6页第1段至第7页最后1段、附图4-6	1-18
X	CN 1955793 A (三星电子株式会社) 2007年 5月 2日 (2007 - 05 - 02) 说明书第5页第1段至第6页最后1段、附图3-6	1-18
X	CN 103034007 A (京东方科技集团股份有限公司 等) 2013年 4月 10日 (2013 - 04 - 10) 说明书第38-58段、附图2-4	1-18
A	JP 2000098334 A (ALPS ELECTRIC CO., LTD.) 2000年 4月 7日 (2000 - 04 - 07) 全文	1-18

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2016年 1月 6日

国际检索报告邮寄日期

2016年 1月 29日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10) 62019451

授权官员

张敬

电话号码 (86-10) 61648476

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/079747

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103208250	A	2013年 7月 17日	WO	2014153797	A1	2014年 10月 2日
				CN	103208250	B	2015年 8月 5日
CN	101266371	A	2008年 9月 17日	无			
CN	1955793	A	2007年 5月 2日	EP	1780702	A1	2007年 5月 2日
				CN	100432769	C	2008年 11月 12日
				MX	PA06012247	A	2007年 4月 25日
				KR	100728007	B1	2007年 6月 14日
				KR	20070045045	A	2007年 5月 2日
				US	2007091059	A1	2007年 4月 26日
				US	8022922	B2	2011年 9月 20日
				MX	268685	B	2009年 7月 27日
CN	103034007	A	2013年 4月 10日	CN	103034007	B	2015年 2月 11日
JP	2000098334	A	2000年 4月 7日	KR	20000022763	A	2000年 4月 25日
				TW	491956	B	2002年 6月 21日
				KR	100316980	B	2001年 12月 22日

表 PCT/ISA/210 (同族专利附件) (2009年7月)