



(12) 发明专利申请

(10) 申请公布号 CN 112802829 A

(43) 申请公布日 2021.05.14

(21) 申请号 202110180995.4

H02M 1/00 (2007.01)

(22) 申请日 2016.08.12

H05K 1/02 (2006.01)

(30) 优先权数据

H05K 5/00 (2006.01)

14/918,110 2015.10.20 US

(62) 分案原申请数据

201680074401.9 2016.08.12

(71) 申请人 科锐费耶特维尔股份有限公司

地址 美国阿肯色州

(72) 发明人 扎卡里·科尔 布兰东·帕斯莫尔

(74) 专利代理机构 北京康信知识产权代理有限公司
11240

代理人 刘彬

(51) Int. Cl.

H01L 25/07 (2006.01)

H01L 25/16 (2006.01)

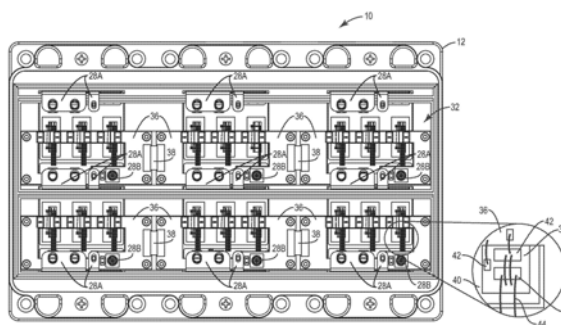
权利要求书6页 说明书7页 附图9页

(54) 发明名称

高压功率模块

(57) 摘要

本发明公开了一种高压功率模块。功率模块包括经由可移除跳线连接的多个子模块。可移除跳线允许各子模块的一个或多个功率半导体裸片之间的连接被重新配置,使得当设置可移除跳线时,功率模块具有第一功能,并且当移除可移除跳线时,功率模块具有第二功能。可移除跳线也可允许独立测试子模块。功率模块也可包括多层印刷电路板(PCB),其用于连接功率半导体裸片的一个或多个触点。多层PCB降低触点之间的杂散电感并且因此改进功率模块的性能。



1. 一种功率模块,包括:
多个电连接器;以及
多个功率半导体裸片,其中,所述多个功率半导体裸片中的第一功率半导体裸片的栅极触点和源极触点电连接以形成包括小于约15nH的电感的栅极控制回路。
2. 根据权利要求1所述的功率模块,其中,所述功率模块被配置为阻断至少3kV。
3. 根据权利要求1所述的功率模块,其中,所述功率模块被配置为阻断约5kV与16kV之间。
4. 根据权利要求1所述的功率模块,其中,所述栅极控制回路的电感大于约1nH且小于约15nH。
5. 根据权利要求1所述的功率模块,其中,所述栅极控制回路的电感介于约10nH与15nH之间。
6. 根据权利要求1所述的功率模块,其中,所述栅极控制回路的电感介于约5nH与10nH之间。
7. 根据权利要求1所述的功率模块,其中,所述栅极控制回路的电感介于约1nH与5nH之间。
8. 根据权利要求1所述的功率模块,其中,所述第一功率半导体裸片的所述栅极触点和所述源极触点电连接到所述多个电连接器中的第一电连接器的不同的连接点。
9. 根据权利要求8所述的功率模块,进一步包括:多层印刷电路板,被配置为将第一功率半导体裸片的所述栅极触点和所述源极触点电连接到所述第一电连接器的所述不同的连接点。
10. 根据权利要求9所述的功率模块,其中,所述多层印刷电路板包括第一导电层和第二导电层,所述第一导电层被配置为提供所述栅极触点和所述第一电连接器之间的电连接,所述第二导电层被配置为提供所述源极触点和所述第一电连接器之间的电连接。
11. 根据权利要求10所述的功率模块,其中,所述第一导电层和所述第二导电层被所述多层印刷电路板的绝缘层分离。
12. 根据权利要求10所述的功率模块,其中,所述第一导电层和所述第二导电层被配置为跨越所述多层印刷电路板的宽度。
13. 根据权利要求12所述的功率模块,其中,所述多层印刷电路板的宽度在约15mm与80mm之间。
14. 根据权利要求8所述的功率模块,其中,所述第一电连接器包括低噪连接器。
15. 根据权利要求14所述的功率模块,其中,所述低噪连接器包括微同轴连接器。
16. 根据权利要求1所述的功率模块,其中,所述多个功率半导体裸片包括多个金属氧化物半导体场效应晶体管(MOSFET)。
17. 根据权利要求1所述的功率模块,其中,所述多个功率半导体裸片形成多个子模块中的第一子模块。
18. 根据权利要求8所述的功率模块,进一步包括,形成连接器开口的盖子,并且所述第一电连接器设置为通过所述连接器开口,其中,所述连接器开口包括形成至少一个同心凹陷的爬距增长器。
19. 一种功率模块,包括:

串联耦接的多个功率半导体裸片,其中,所述多个功率半导体裸片包括耦接在第一功率半导体裸片和最后的功率半导体裸片之间的多个功率半导体裸片;

其中,所述第一功率半导体裸片的漏极触点和所述最后的功率半导体裸片的源极触点之间的电路路径包括小于约20nH的功率回路电感。

20.根据权利要求19所述的功率模块,其中,所述功率模块被配置为阻断至少3kV。

21.根据权利要求19所述的功率模块,其中,所述功率模块被配置为阻断约5kV与16kV之间。

22.根据权利要求19所述的功率模块,其中,所述功率回路电感大于约1nH且小于约20nH。

23.根据权利要求19所述的功率模块,其中,所述功率回路电感在约10nH与16nH之间。

24.根据权利要求19所述的功率模块,其中,所述功率回路电感在约8nH与12nH之间。

25.根据权利要求19所述的功率模块,其中,所述功率回路电感在约6nH与10nH之间。

26.根据权利要求19所述的功率模块,进一步包括,耦接到所述第一功率半导体裸片的所述漏极触点的第一电连接器,以及耦接到所述最后的功率半导体裸片的所述源极触点的第二电连接器。

27.根据权利要求26所述的功率模块,其中,所述第一电连接器和所述第二电连接器包括螺栓连接器。

28.根据权利要求27所述的功率模块,其中,所述螺栓连接器的宽度在约15mm与80mm之间。

29.根据权利要求26所述的功率模块,进一步包括,形成连接器开口的盖子,并且所述第一电连接器设置为通过所述连接器开口,其中,所述连接器开口包括形成至少一个同心凹陷的爬距增长器。

30.根据权利要求19所述的功率模块,其中,所述多个功率半导体裸片包括多个金属氧化物半导体场效应晶体管(MOSFET)。

31.根据权利要求19所述的功率模块,其中,所述多个功率半导体裸片形成多个子模块中的第一子模块。

32.一种功率模块,包括:

壳体;

转换器电路,在所述壳体内;

盖子,固定至所述壳体,其中,所述盖子包括至少一个连接器开口和至少一个爬距增长器,所述爬距增长器被配置为增加所述盖子的围绕所述至少一个连接器开口的表面面积;以及

至少一个电连接器,来自位于所述至少一个连接器开口中的所述转换器电路。

33.根据权利要求32所述的功率模块,其中,所述至少一个爬距增长器包括在所述盖子中的至少一个同心脊部。

34.根据权利要求32所述的功率模块,其中,所述至少一个爬距增长器包括在所述盖子中的至少一个同心凹陷。

35.根据权利要求32所述的功率模块,其中,所述至少一个爬距增长器包括在所述盖子中的至少一个同心脊部和在所述盖子中的至少一个同心凹陷。

36. 根据权利要求32所述的功率模块, 其中, 所述至少一个连接器开口包括至少两个连接器开口, 并且所述至少一个爬距增长器被配置为增加在所述至少两个连接器开口之间的所述盖子的表面面积。

37. 根据权利要求36所述的功率模块, 其中, 所述至少一个爬距增长器包括围绕所述至少两个连接器开口中的每一者的单独的爬距增长器。

38. 根据权利要求32所述的功率模块, 其中, 所述功率模块被配置为阻断至少3kV。

39. 根据权利要求32所述的功率模块, 其中, 所述功率模块被配置为阻断从5kV至16kV。

40. 根据权利要求32所述的功率模块, 其中, 所述转换器电路包括至少一个功率半导体裸片。

41. 根据权利要求40所述的功率模块, 其中, 所述至少一个功率半导体裸片包括金属氧化物半导体场效应晶体管(MOSFET)和绝缘栅双极晶体管(IGBT)中的至少一者。

42. 根据权利要求40所述的功率模块, 其中, 所述至少一个功率半导体裸片包括碳化硅。

43. 根据权利要求40所述的功率模块, 其中, 所述至少一个电连接器包括:

第一连接器, 被配置为提供针对由所述至少一个功率半导体裸片提供的电压或电流切换通路的连接点; 并且

第二连接器, 被配置为提供针对要被提供至所述至少一个功率半导体裸片的控制信号的单独的连接点。

44. 根据权利要求43所述的功率模块, 其中, 所述第一连接器是螺栓连接器, 所述第二连接器是微同轴(MCX)连接器。

45. 一种功率模块, 包括:

壳体;

转换器电路, 在所述壳体内, 所述转换器电路包括第一功率半导体裸片和第二功率半导体裸片;

盖子, 固定至所述壳体, 所述盖子包括第一连接器开口、第二连接器开口以及至少一个爬距增长器, 所述爬距增长器被配置为增加在所述第一连接器开口与所述第二连接器开口之间的所述盖子的表面面积;

第一电连接器, 位于所述第一连接器开口内, 所述第一电连接器耦接到所述第一功率半导体裸片; 以及

第二电连接器, 位于所述第二连接器开口内, 所述第二电连接器耦接到所述第二功率半导体裸片。

46. 根据权利要求45所述的功率模块, 其中, 所述至少一个爬距增长器包括围绕所述第一连接器开口的第一爬距增长器和围绕所述第二连接器开口的第二爬距增长器。

47. 根据权利要求45所述的功率模块, 其中, 所述至少一个爬距增长器包括所述盖子中的同心脊部和同心凹陷中的至少一者。

48. 根据权利要求45所述的功率模块, 其中, 所述第一功率半导体裸片形成第一子模块的一部分, 所述第二功率半导体裸片形成第二子模块的一部分。

49. 根据权利要求48所述的功率模块, 进一步包括, 耦接在所述第一功率半导体裸片的至少一个触点和所述第二功率半导体裸片的至少一个触点之间的可移除跳线。

50. 根据权利要求45所述的功率模块,其中,所述功率模块被配置为阻断从5kV至16kV。

51. 根据权利要求50所述的功率模块,其中,所述壳体的覆盖区的最大尺寸不大于195mm。

52. 根据权利要求45所述的功率模块,其中,所述第一功率半导体裸片和所述第二功率半导体裸片中的至少一者包括金属氧化物半导体场效应晶体管(MOSFET)和绝缘栅双极晶体管(IGBT)中的至少一者。

53. 根据权利要求45所述的功率模块,其中,所述第一功率半导体裸片和所述第二功率半导体裸片中的至少一者包括碳化硅。

54. 一种功率模块,包括:

功率基板;

第一功率半导体裸片,在所述功率基板上,并且所述第一功率半导体裸片包括第一触点和第二触点;

第二功率半导体裸片,在所述功率基板上,并且所述第二功率半导体裸片包括第一触点和第二触点;以及

多层印刷电路板(PCB),在所述功率基板、所述第一功率半导体裸片和所述第二功率半导体裸片之上,并且所述多层印刷电路板(PCB)耦接在所述第一功率半导体裸片与所述第二功率半导体裸片之间,使得:

所述多层印刷电路板(PCB)的第一导电层耦接在所述第一功率半导体裸片的所述第一触点与所述第二功率半导体裸片的所述第一触点之间;

所述多层印刷电路板(PCB)的第二导电层耦接在所述第一功率半导体裸片的所述第二触点与所述第二功率半导体裸片的所述第二触点之间;并且

所述第一导电层和所述第二导电层被绝缘层分离。

55. 根据权利要求54所述的功率模块,其中,所述功率模块被配置为阻断至少3kV。

56. 根据权利要求54所述的功率模块,其中,所述第一功率半导体裸片和所述第二功率半导体裸片是金属氧化物半导体场效应晶体管(MOSFET)。

57. 根据权利要求56所述的功率模块,其中,所述第一功率半导体裸片和所述第二功率半导体裸片包括碳化硅。

58. 根据权利要求56所述的功率模块,其中:

所述第一功率半导体裸片的所述第一触点和所述第二功率半导体裸片的所述第一触点是栅极触点;并且

所述第一功率半导体裸片的所述第二触点和所述第二功率半导体裸片的所述第二触点是源极触点。

59. 根据权利要求54所述的功率模块,进一步包括:

第一电连接器,耦接到所述第一导电层;以及

第二电连接器,耦接到所述第二导电层。

60. 根据权利要求59所述的功率模块,其中,所述第一电连接器与所述第二电连接器之间的电感小于约15nH。

61. 根据权利要求59所述的功率模块,其中,所述第一电连接器和所述第二电连接器设置在微同轴(MCX)连接器中。

62. 根据权利要求54所述的功率模块,其中,所述第一功率半导体裸片和所述第二功率半导体裸片是串联耦接在第三电连接器与第四电连接器之间的多个半导体裸片的一部分半导体裸片。

63. 根据权利要求62所述的功率模块,其中,所述第三电连接器和所述第四电连接器是宽度大于约30mm的螺栓连接器。

64. 根据权利要求63所述的功率模块,其中,所述第三电连接器与所述第四电连接器之间的电感小于约20nH。

65. 根据权利要求54所述的功率模块,其中,所述第一导电层和所述第二导电层的宽度大于10mm。

66. 根据权利要求65所述的功率模块,其中,所述第一导电层和所述第二导电层的宽度在10mm与50mm之间。

67. 一种功率模块,包括:

功率基板;

第一功率半导体裸片,在所述功率基板上,并且所述第一功率半导体裸片包括第一触点和第二触点;

第二功率半导体裸片,在所述功率基板上,并且所述第二功率半导体裸片包括第一触点和第二触点;以及

印刷电路板(PCB),在所述功率基板、所述第一功率半导体裸片和所述第二功率半导体裸片之上,并且所述印刷电路板(PCB)耦接在所述第一功率半导体裸片与所述第二功率半导体裸片之间,使得:

所述印刷电路板(PCB)的第一导电层耦接在所述第一功率半导体裸片的所述第一触点与所述第二功率半导体裸片的所述第一触点之间;

所述印刷电路板(PCB)的第二导电层耦接在所述第一功率半导体裸片的所述第二触点与所述第二功率半导体裸片的所述第二触点之间;并且

所述第一导电层和所述第二导电层的宽度大于10mm。

68. 根据权利要求67所述的功率模块,其中,所述功率模块被配置为阻断至少3kV。

69. 根据权利要求67所述的功率模块,其中,所述第一功率半导体裸片和所述第二功率半导体裸片是金属氧化物半导体场效应晶体管(MOSFET)。

70. 根据权利要求69所述的功率模块,其中,所述第一功率半导体裸片和所述第二功率半导体裸片包括碳化硅。

71. 根据权利要求69所述的功率模块,其中:

所述第一功率半导体裸片的所述第一触点和所述第二功率半导体裸片的所述第一触点是栅极触点;并且

所述第一功率半导体裸片的所述第二触点和所述第二功率半导体裸片的所述第二触点是源极触点。

72. 根据权利要求67所述的功率模块,进一步包括:

第一电连接器,耦接到所述印刷电路板(PCB)的所述第一导电层;并且

第二电连接器,耦接到所述印刷电路板(PCB)的第二导电层。

73. 根据权利要求72所述的功率模块,其中,所述第一电连接器与所述第二电连接器之

间的电感小于15nH。

高压功率模块

[0001] 本申请是分案申请,其母案申请的申请号为2016800744019,申请日为2016年8月12日,发明名称为“高压功率模块”。

技术领域

[0002] 本公开涉及功率模块,并且具体地,涉及高压、高频功率模块。

背景技术

[0003] 功率模块是可在功率转换器系统中执行各种功能的独立设备。例如,功率模块可包括形成升压转换器、降压转换器、半桥转换器、全桥转换器或它们的任意部分所必需的任意数量的开关部件。传统功率模块通常使用带有硅(Si)开关部件的功率转换器电路。尽管在许多应用中是有效的,但是使用具有硅开关部件的功率转换器电路通常限制功率转换器电路可操作的切换频率。这转而迫使使用更大的磁性部件,其可增加功率转换器系统的成本。此外,硅开关部件的效率有限,其会导致功率转换器系统中不必要的能量消耗。

[0004] 传统功率模块通常是不适合维修或返修的单一目的设备。传统功率模块可包括永久附接至功率基板(power substrate,电源基板)并且根据需要连接至一个或多个电连接器的多个功率半导体裸片(power semiconductor die,功率半导体芯片/管芯)。由于对功率半导体裸片的连接的永久性,传统功率模块通常仅能用于它们被设计成的单个特定功能(例如,升压转换器、降压转换器、半桥转换器或全桥转换器)。此外,如果功率半导体裸片中的一个出故障,则整个传统功率模块通常必须被替换。

[0005] 功率模块的多个重要的性能度量(例如,栅极控制回路电感和功率回路电感)通过功率半导体裸片的布局以及其触点与一个或多个电触点之间的路由确定。尽管功率模块的这些方面的改进持续发展,但是仍存在改进的显著空间。

发明内容

[0006] 根据以上内容,需要一种具有改进性能的功率模块。具体地,需要一种可修理并可重新工作的功率模块。此外,需要一种能够以高切换速度操作并且提供高效率的功率模块。最后,需要一种具有改进的布局及其连接路径的功率模块。

[0007] 在一个实施方式中,功率模块包括第一子模块和第二子模块。第一子模块包括至少一第一功率半导体裸片。第二子模块包括至少一第二功率半导体裸片。可移除跳线耦接在第一功率半导体裸片的至少一个触点与第二功率半导体裸片的至少一个触点之间,使得当设置可移除跳线时,功率模块被配置为提供第一功能,并且当移除可移除跳线时,功率模块被配置为提供第二功能。经由可移除跳线连接第一功率半导体裸片与第二功率半导体裸片允许功率模块被重新配置,使得功率模块能够在功率转换器系统中执行各种功能。此外,经由可移除跳线连接第一功率半导体裸片与第二功率半导体裸片允许第一子模块与第二子模块被独立测试。

[0008] 在一个实施方式中,第一子模块和第二子模块从功率模块独立可移除。因此,在第

一子模块或第二子模块中的一个或多个部件出故障的情况下,可替换特定子模块而不是替换整个功率模块。

[0009] 在一个实施方式中,功率模块包括第三子模块,其进而包括第三功率半导体裸片。额外可移除跳线将第三功率半导体裸片的至少一个触点耦接至第二功率半导体裸片的至少一个触点。当设置可移除跳线和额外可移除跳线时,功率模块被配置为以单相操作方式操作。当移除可移除跳线和额外可移除跳线时,功率模块被配置为以三相操作方式操作。使用可移除跳线和额外可移除跳线以连接第一功率半导体裸片、第二功率半导体裸片和第三功率半导体裸片,允许功率模块以多个操作模式操作并且因此执行各种功能。此外,经由可移除跳线和额外可移除跳线连接第一功率半导体裸片、第二功率半导体裸片和第三功率半导体裸片允许第一子模块、第二子模块和第三子模块被独立测试。

[0010] 在一个实施方式中,功率模块包括第一功率半导体裸片、第二功率半导体裸片以及耦接在第一功率半导体裸片与第二功率半导体裸片之间的多层印刷电路板(PCB)。具体地,第一功率半导体裸片和第二功率半导体裸片均包括第一触点和第二触点。第一功率半导体裸片的第一触点和第二功率半导体裸片的第一触点经由多层PCB的第一导电层耦接在一起。第一功率半导体裸片的第二触点和第二功率半导体裸片的第二触点经由多层PCB的第二导电层耦接在一起,该第二导电层通过绝缘层与第一导电层分离。第一导电层可耦接至第一电连接器,并且第二导电层可耦接至第二电连接器。使用多层PCB的不同层耦接第一功率半导体裸片和第二功率半导体裸片的触点,允许各个导电层与如果第一导电层和第二导电层在单层PCB上(对于具有相同宽度的PCB)彼此相邻的其他可能方式相比更宽。因此,从第一电连接器到第一功率半导体裸片和第二功率半导体裸片的第一触点以及从第二电连接器到第一功率半导体裸片和第二功率半导体裸片的第二触点的电感减小,由此改进功率模块的性能。

[0011] 在一个实施方式中,第一功率半导体裸片和第二功率半导体裸片的第一触点是栅极触点,并且第一功率半导体裸片和第二功率半导体裸片的第二触点是源极触点,使得第一电连接器与第二电连接器之间的导电通路限定栅极控制回路。在一些实施方式中,栅极控制回路的电感可小于大约15nH,并且低至1nH。降低栅极控制回路的电感进而降低功率模块的干扰和损耗,由此改进其性能。

[0012] 在一个实施方式中,第一电连接器和第二电连接器一起设置在微同轴(MCX)连接器中。在MCX连接器中提供第一电连接器和第二电连接器降低外部连接器与各电连接器之间的电感和干扰,由此进一步改进功率模块的性能。

[0013] 在一个实施方式中,多个功率半导体裸片串联耦接在第三电连接器与第四电连接器之间。第三电连接器和第四电连接器是宽的螺栓连接器,使得第三电连接器与第四电连接器之间的电通路具有小于大约20nH的电感,并且低至1nH。在其他实施方式中,第三电连接器与第四电连接器之间的电路径可低于大约16.5nH。

[0014] 在一个实施方式中,功率半导体裸片中的每一个使用其内部的体二极管作为反向并联二极管。使用内部体二极管用于每个功率半导体裸片的反向并联二极管(anti-parallel diode)可降低每个器件的大小,并且因此允许功率模块的覆盖区的降低或者允许在功率半导体裸片中设置额外功率半导体裸片。

[0015] 在一个实施方式中,功率模块可额定阻断6.5kV与16kV之间并且导通至240A,且导

通电阻大约在 $250\text{m}\Omega$ 与 $450\text{m}\Omega$ 之间。

[0016] 在一个实施方式中,功率模块的盖子包括电连接器延伸通过的多个开口。开口中的至少一个由爬距增长器(creepage extender)包围,该爬距增长器包括多个同心凹陷和/或脊部。爬距增长器有效延长连接器中的每一个之间的爬电距离,使得功率模块对于具有 $195\text{mm}\times 125\text{mm}\times 23.5\text{mm}$ 的覆盖区的 15kV 模块,满足UL 840和IEC 606641爬距/间隙。

[0017] 本领域技术人员在阅读与附图相关联的优选实施方式的以下详细说明之后,将了解本公开的范围并且实现其额外方面。

附图说明

[0018] 结合在本说明书中并形成本说明书一部分的附图,示出了本公开的几个方面,并且与说明书一起用于解释本公开的原理。

[0019] 图1示出根据本公开的一个实施方式的功率模块的等距视图。

[0020] 图2示出根据本公开的一个实施方式的功率模块的俯视图。

[0021] 图3示出根据本公开的一个实施方式的功率模块内的功率转换器电路的俯视图。

[0022] 图4示出根据本公开的一个实施方式的功率模块内的功率转换器电路的示意图。

[0023] 图5示出根据本公开的一个实施方式的功率模块的分解图。

[0024] 图6A、图6B、图6C示出根据本公开的一个实施方式的爬距增长器。

[0025] 图7示出根据本公开的一个实施方式的多层印刷电路板(PCB)。

具体实施方式

[0026] 以下阐述的实施方式表示使本领域技术人员能够实践实施方式的必要信息并且示出实践实施方式的最佳模式。在根据附图阅读以下描述时,本领域技术人员将理解本公开的构思并且将认识到本文未特别提到的这些构思的应用。应理解,这些构思和应用落入本公开的范围。

[0027] 将理解,虽然在本文中可使用术语第一、第二等来描述各个元件,但这些元件不应受这些术语的限制。这些术语仅用于将一个元件与另一个元件区分开。例如,在不脱离本公开的范围的情况下,第一元件可称为第二元件,并且同样地,第二元件可称为第一元件。如在本文中所使用的,术语“和/或”包括一个或多个相关列举项的任意和所有组合。

[0028] 将理解,当元件(诸如层、区域或基板)称为“在另一元件上”或“延伸至另一元件上”时,它可直接在另一元件上或直接延伸至另一元件上,或也可存在中间元件。相反,当元件称为“直接在另一元件上”或“直接延伸至另一元件上”时,不存在中间元件。同样,将理解,当元件(诸如层、区域或基板)被称为在另一元件“之上”或延伸至另一元件“之上”时,该元件可直接位于另一元件上或直接延伸至另一元件上或者还可存在中间元件。相反,当元件称为“直接在另一元件上”或“直接延伸至另一个元件上”时,不存在中间元件。也将理解,当元件称为“连接至另一个元件”或“耦接至另一个元件”时,它可直接连接至另一个元件或耦接至另一个元件,或可存在中间元件。相反,当元件称为“直接连接至另一个元件”或“直接耦接至另一个元件”时,不存在中间元件。

[0029] 本文可使用相对关系术语,诸如“下方”或“上方”或“上部”或“下部”或“水平”或“竖直”,来描述附图中示出的一个元件、层或区域与另一元件、层或区域的关系。将理解,这

些术语和以上讨论的那些旨在包括设备的除了图中描述的方位以外的不同方位。

[0030] 本文使用的术语仅用于描述具体实施方式的目的,并非旨在限制本公开。除非上下文另有明确说明以外,如本文中使用的单数形式“一(a)”、“一个(an)”和“该(the)”旨在也包括复数形式。将进一步理解,当在本文中使用时,术语“包括(comprises)”、“具有(comprising)”、“含有(includes)”和/或“包含(including)”指定存在所述及的特征、整体、步骤、操作、元件和/或部件,但不排除存在或添加一个或多个其它特征、整体、步骤、操作、元件、部件和/或其组合。

[0031] 除非另有定义,否则本文使用的所有术语(包括技术和科学术语)具有与本公开所属领域的普通技术人员通常理解的含义相同的含义。将进一步理解,本文使用的术语应解释为具有的含义与它们在本说明书上下文及相关领域中的含义一致,并且除非本文中明确如此定义,不应将其解释成理想化或过于刻板的含义。

[0032] 图1和图2示出根据本公开的一个实施方式的功率模块10。具体地,图1示出功率模块10的等距视图,而图2示出功率模块10的俯视图。尽管以下讨论的功率模块10的零件可加倍一倍或多倍,但是相同零件仅可标记一次或两次以避免混乱并且因此混淆附图。功率模块10包括壳体12和盖子14。壳体12包括多个安装开口16,通过其可设置安装紧固件18以便在功率转换器系统(未示出)中安装功率模块10。此外,壳体12包括均被配置为容纳盖子安装紧固件22以便将盖子14固定至壳体12的多个螺纹孔20。盖子14包括与壳体12中的螺纹孔20对应的多个盖子安装开口24,使得盖子安装紧固件22穿过盖子安装开口24并且固定至螺纹孔20以便将盖子14固定至壳体12。

[0033] 盖子14进一步包括多个连接器开口26,通过该连接器开口,设置来自壳体12内的功率转换器电路(未示出)的一个或多个电连接器28(分别示出为28A和28B)。特别地,连接器开口26中的每一个由爬距增长器30(creepage extender)包围,该爬距增长器在盖子14中包括多个凸起和/或凹陷同心环。如以下详细讨论的,沿着盖子14的表面测量爬电。包围每个连接器开口26的爬距增长器30有效增加该距离,而不会进一步移开电连接器28。因此,在保持期望爬电距离的同时,可降低功率模块10的总覆盖区。尽管未示出,但是在一些实施方式中,爬距增长器也可围绕盖子14的外缘设置。在保持相对小的覆盖区的同时,爬距增长器可根据UL840和IEC 60664-1爬电/间隙要求为功率模块10提供15kV额定值。

[0034] 壳体12由壳体长度 L_H 、壳体宽度 W_H 和壳体高度 H_H 限定。在一些实施方式中,壳体长度 L_H 可大约为195mm,壳体宽度 W_H 可大约为125mm,并且壳体高度 H_H 可大约为23.5mm。因此,壳体12可被配置为安装至3x EconoDUAL覆盖区(footprint)冷却板。在一些实施方式中,壳体12和盖子14可以是塑料的,然而,在不偏离本公开的原理的情况下,壳体12和盖子14可以是任意合适材料。

[0035] 电连接器28可包括多个螺栓连接器28A和多个低噪连接器28B。螺栓连接器28A可用于对壳体12内的功率转换器电路(未示出)的高压和/或大电流连接。低噪连接器28B可以是微同轴(MCX)连接器,并且可用于对壳体12内的功率转换器电路(未示出)中的控制节点的低压和/或小电流连接。

[0036] 图3示出根据本公开的一个实施方式的壳体12内的功率转换器电路32的细节。功率转换器电路32包括多个功率半导体裸片34、多个互连印刷电路板(PCB)36以及耦接在互连PCB 36之间的多个可移除跳线38。功率半导体裸片34中的每一个安装至功率基板40,并

且在其顶侧上包括用于电连接至功率半导体裸片34的多个接触焊盘42。焊线44将每个功率半导体裸片34的各种接触焊盘42连接至期望连接点。在一个实施方式中,功率半导体裸片34中的每一个是金属氧化物半导体场效应晶体管(MOSFET),使得接触焊盘42包括栅极触点、漏极触点和源极触点(未示出)。在其他实施方式中,功率半导体裸片34中的每一个可以是绝缘栅双极晶体管(IGBT)。功率半导体裸片34中的每一个的漏极触点和源极触点耦接至螺栓连接器28A中的一个,如以上讨论的,该螺栓连接器延伸通过盖子并且提供针对由功率半导体裸片34提供的高压和/或大电流切换通路的连接点。功率半导体裸片34中的每一个的栅极触点和源极触点经由互连PCB 36中的一个而耦接至低噪连接器28B中的一个。具体地,功率半导体裸片34中的每一个的栅极触点耦接至低噪连接器28B中的一个的第一连接点,同时功率半导体裸片34中的每一个的源极触点耦接至低噪连接器28B中的同一个的第二连接点,该第二连接点与第一连接点隔离。低噪连接器28B提供针对要被提供至功率半导体裸片34的低压和/或小电流控制信号的连接点。

[0037] 功率半导体裸片34可排列为如图4进一步所示的组46。每个组46可包括串联耦接的六个功率半导体裸片34以便分配在组46两端上提供的电压并且因此增加其电压处理能力。每个组46可与另一组配对以形成子模块48。每个配对组46可类似地串联连接,使得每个子模块48包括串联耦接的十二个功率半导体裸片34。因此,第一行的螺栓连接器28A可提供到相应子模块48中的功率半导体裸片34中的第一个的漏极的连接,第二行螺栓连接器28A可提供到相应子模块48中的第一组46与第二组46之间的漏源极连接的连接,并且第三行的螺栓连接器28A可提供到相应子模块48中的功率半导体裸片34的最后一个的源极连接的连接。用于相应组46中的每个功率半导体裸片34的栅源极控制连接可经由相应互连PCB36而耦接在一起。组46中的各个组之间的栅源极连接可由可移除跳线38而耦接在一起。尽管未示出,但是栅极回路(gate return)或源极感测连接通常提供至功率半导体裸片34的源极连接中的每一个,并且通常提供去饱和连接以防止严重的低电阻短路。

[0038] 尽管用于每个组46的栅极连接和源极连接的可移除跳线38在图4中单独示出,但是如图3所示,它们通常在单个可移除跳线38中设置在一起。然而,在不偏离本公开的原理的情况下,可移除跳线38可设置为任意期望配置。此外,尽管多个低噪连接器28B分别示出为用于功率半导体裸片34的栅极和源极连接,但是低噪连接器28B可一起设置为如以上讨论的MCX连接器。

[0039] 使用可移除跳线38允许功率模块10被灵活重新配置和测试。当设置可移除跳线38时,功率半导体裸片34的子集的栅极触点和源极触点耦接在一起。具体地,位于功率模块10的顶部的十八个功率半导体裸片34经由其栅极触点和源极触点而耦接在一起以形成切换臂的第一部分,而位于功率模块10的底部的十八个功率半导体裸片34经由其栅极触点和源极触点而耦接在一起以形成切换臂的第二部分。当设置可移除跳线38时,每行的螺栓连接器28A将通常耦接在一起使得每个子模块48并联耦接。这有效创建了可用在高性能功率转换器系统中的高压和大电流切换臂,包括串联的两个非常大的开关设备。这种配置可例如用在单相功率转换器系统中。具体地,在设置可移除跳线38时,功率模块10可用作半桥功率模块。在这种配置中,功率模块10可提供10kV的阻断能力和240A的正向导通。功率半导体裸片34可以是具有350m Ω 导通电阻的10kV的MOSFET,诸如由北卡罗来纳州,达勒姆的克里公司(Cree, Inc. of Durham, North Carolina)制造的型号为CPM3-10000-0350-ES,其数据表

通过引证全部结合于此。在额外实施方式中,功率半导体裸片34可以是10kV的IGBT,诸如由北卡罗来纳州,达勒姆的克里公司制造的那些。

[0040] 尽管本文主要讨论的实施方式为它们涉及10kV的零件,但是在不偏离本公开的原理的情况下,可使用任意合适零件。例如,类似地,可使用5kV零件、15kV零件等。

[0041] 当不设置可移除跳线38时,允许每个子模块48独立于其它子模块而操作。即,提供至与功率半导体裸片34的特定组46相关联的低噪连接器28B的控制信号可不提供至其他组46中的功率半导体裸片34。这种配置对于单独测试分离子模块48或操作三相功率转换器系统中的功率模块10会是有用的,在该三相功率转换器系统中,子模块48中的每一个被独立控制。在一个实施方式中,子模块48中的每一个与功率模块10是单独可移除的。因此,独立测试并替换单个子模块48是可能的,由此允许功率模块10被维修。

[0042] 尽管以上相对于特定数量的功率半导体裸片34和特定功率处理能力示出并讨论了功率模块10,但是本公开不因此受限制。即,本公开的构思可应用于具有任意数量功率半导体裸片并提供不同功率处理能力的功率模块。例如,代替功率模块10的顶部和底部中的十八个功率半导体裸片34,在不偏离本公开的原理的情况下,可使用任意数量的功率半导体裸片34,诸如,三十二个、二十四、九个、六个或三个功率半导体裸片34。

[0043] 特别地,互连PCB 36可以是多层PCB,其中,功率半导体裸片34的栅极触点之间的连接设置在第一导电层上,并且功率半导体裸片34的源极触点之间的连接设置在第二导电层上。相比较传统方法,这允许在不增加互连PCB 36的宽度的情况下,增加连接通路的横向宽度。即,如果如在传统方法中一般,功率半导体裸片34的栅极触点之间的连接以及功率半导体裸片34的源极触点之间的连接设置在相同导电层(即,相同平面)上,则它们将必须共享该层的表面面积,由此降低导电通路的整体宽度并且导致电阻和寄生电感增加。由于多层PCB的使用,栅极触点、源极触点与低噪连接器28B之间的寄生电感显著减小,这进而提高了功率模块10的性能。在一个实施方式中,栅极控制回路被定义为低噪连接器28B中的一个的第一连接点与第二连接点之间的电通路。由于使用多层互连PCB 36以及互连PCB 36上的连接接近功率半导体裸片34,所以与传统功率模块相比,栅极控制回路的电感的可降低,并且通常可小于15nH,并且具体地,约10nH。在一个实施方式中,栅极控制回路的电感可大于大约1nH。在各种实施方式中,栅极控制回路的电感可在大约10nH与15nH之间、大约5nH与10nH之间以及大约1nH与5nH之间。

[0044] 螺栓连接器28A的相对大的宽度以及它们接近功率半导体裸片34可允许类似降低功率模块10的高压/大电流通路的电感。具体地,功率半导体裸片34中的第一个的漏极触点与功率半导体裸片34中的最后一个的源极触点之间(或者第一行螺栓连接器28A与最后一行螺栓连接器28A之间)的电通路可具有小于20nH的电感,并且具体地大约16nH。在一个实施方式中,功率半导体裸片34中的第一个的漏极触点与功率半导体裸片34中的最后一个的源极触点之间的电通路的电感大于大约1nH。在各种实施方式中,功率半导体裸片34中的第一个的漏极触点与功率半导体裸片34中的最后一个的源极触点之间的电通路的电感在大约10nH与16nH之间、大约8nH与12nH之间以及大约6nH与10nH之间。在一个实施方式中,螺栓连接器28A的宽度在大约15mm与80mm之间,如以上讨论的这降低了功率回路的电感。在其他实施方式中,螺栓连接器28A的宽度可在大约30mm与50mm以及40mm与60mm之间。

[0045] 如图4所示,功率半导体裸片34并不如许多传统功率模块一般在其中包括反向并

联肖特基二极管。这是因为使用了功率半导体裸片34的内部体二极管。使用功率半导体裸片34的内部体二极管(body diode)作为反向并联二极管显著降低功率半导体裸片34的大小并且因此降低功率模块10的整体覆盖区。这可允许额外功率半导体裸片34适配在功率模块内,由此增加其功率处理能力。

[0046] 图5示出根据本公开的一个实施方式的功率模块10的分解图。尽管功率模块10的细节保持与以上讨论的那些相同,但是图5示出从功率模块10移除的特定子模块48。如所示的,螺栓连接器28A耦接至功率基板40并且延伸通过在壳体12中设置的多个开口。功率基板40进而位于基板50的顶部上。密封圈52围绕子模块48并针对壳体12将其密封,使得诸如硅树脂或电介质流体(dielectric fluid)等绝缘灌封材料密封在壳体12内部。与在灌封之前需要固化的传统环氧树脂工艺相比,这可节省密封子模块48的时间。多个互连PCB连接器54将互连PCB 36固定在如所示的适当位置。当模块用在半桥配置中时,功率基板40、基板50以及每个子模块48的特定布局允许每一切换位置的热阻(R_{jc})小于大约 $0.026^{\circ}\text{C}/\text{W}$ 。

[0047] 特别地,在功率模块10中使用子模块48允许每个子模块48被独立替换。因此,如在传统模块中一般,单个子模块48中的单个或甚至多个功率半导体裸片34的故障不利于替换整个功率模块10。因为功率半导体裸片34可能是昂贵的,所以与传统方法相比较,这可导致显著成本节省。

[0048] 图6A至图6C示出根据本公开的各种实施方式的连接器开口26的细节。具体地,图6A至图6C示出连接器开口26的截面图。如图6A所示,传统连接器开口26不包括爬距增长器。图6B示出包括围绕连接器开口26中的一个的多个同心凹陷56的爬距增长器30。如图6C所示,可以以多个同心凸起脊部实现相同结果。如由图6A中的第一虚线58以及图6B和图6C中的第二虚线60所示,沿着传统盖子14的平面的爬距测量比沿着爬距增长器30的爬距测量显著更短。因此,在不移动连接器或者以另外方式改变功率模块10的覆盖区的情况下,爬距增长器30允许爬电距离的增加。

[0049] 图7示出根据本公开的一个实施方式的互连PCB 36中的一个的细节。具体地,图7示出互连PCB 36中的一个的分解图。如所示,互连PCB 36包括第一绝缘层62、第一绝缘层62上的第一导电层64、第一导电层64上的第二绝缘层66、第二绝缘层66上的第二导电层68以及第二导电层68上的第三绝缘层70。特别地,使用如示出的多层结构允许第一导电层64和第二导电层68跨越互连PCB 36的宽度 W_{PCB} 。如果导电层都设置在相同平面上,这将是是不可能的,因为它们将必须共享该平面的表面面积。因此,在提供用于互连PCB 36内的连接的低电感路径的同时,互连PCB 36的宽度可保持为合理值。多个通孔(未示出)连接至第一导电层64和第二导电层68以提供例如与低噪连接器28B、可移除跳线38或任意其他期望部件中的一个的接触。尽管在互连PCB 36中示出层的具体数量和配置,但是在不偏离本公开的原理的情况下,任意数量的层可被包括在互连PCB36中并且布置为任意配置。在一个实施方式中,互连PCB 36的宽度 W_{PCB} 在大约15mm与80mm之间以降低第一导电层64和第二导电层68的电阻和寄生电感。

[0050] 本领域技术人员将认识到对本公开的优选实施方式的改进和变型。所有这些改进和变型被视为在本文公开的构思的范围内。

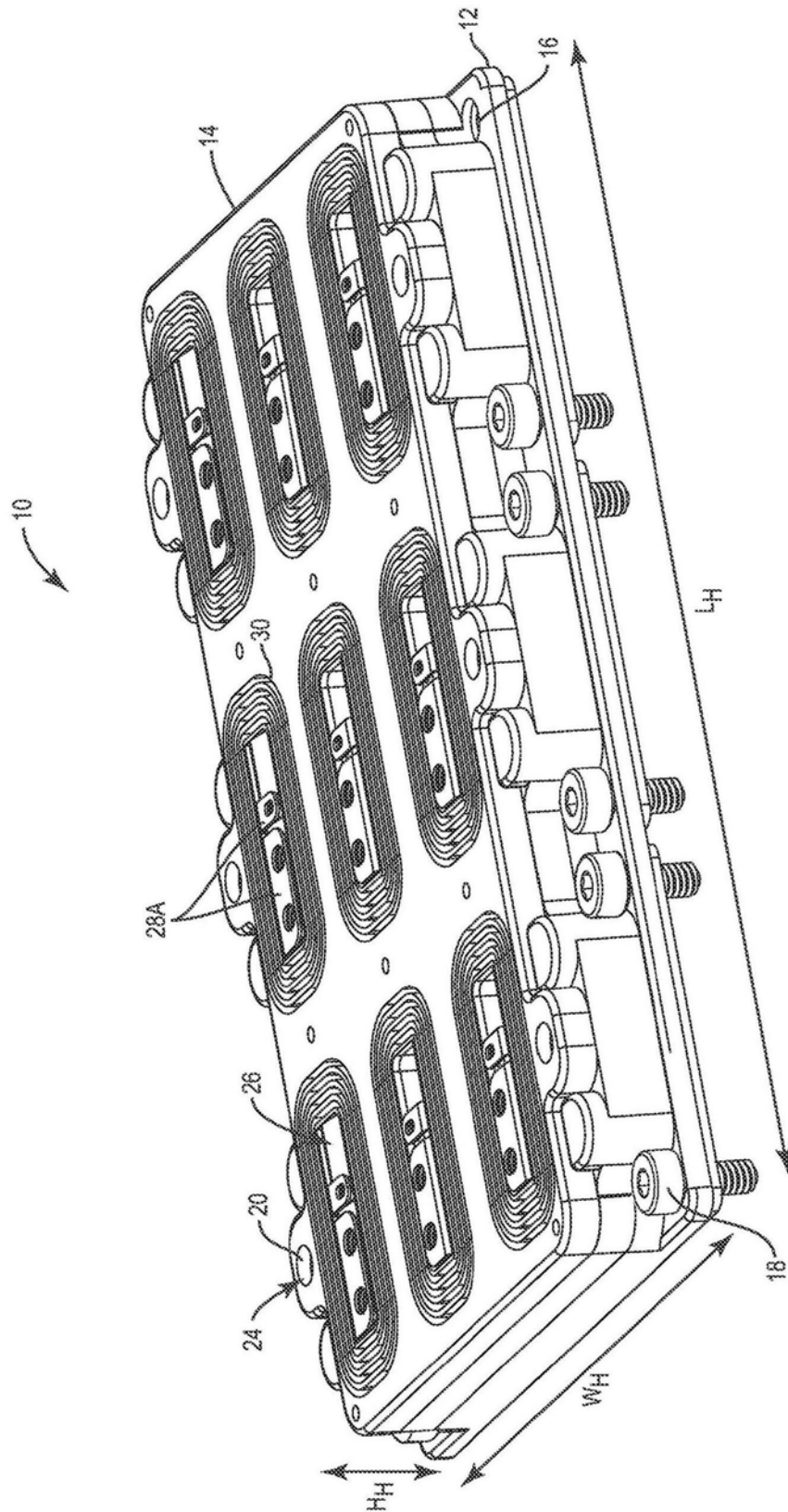


图1

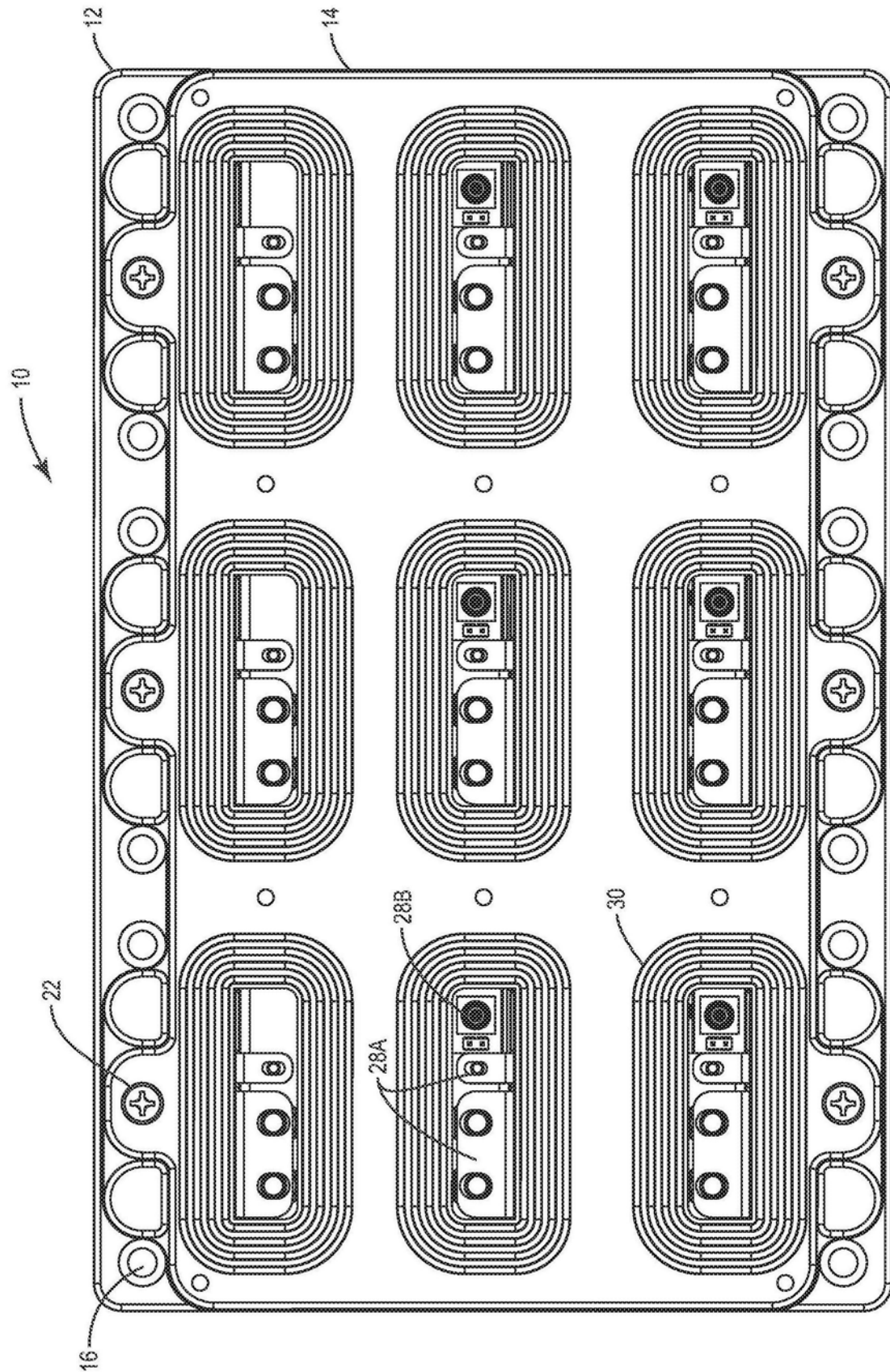


图2

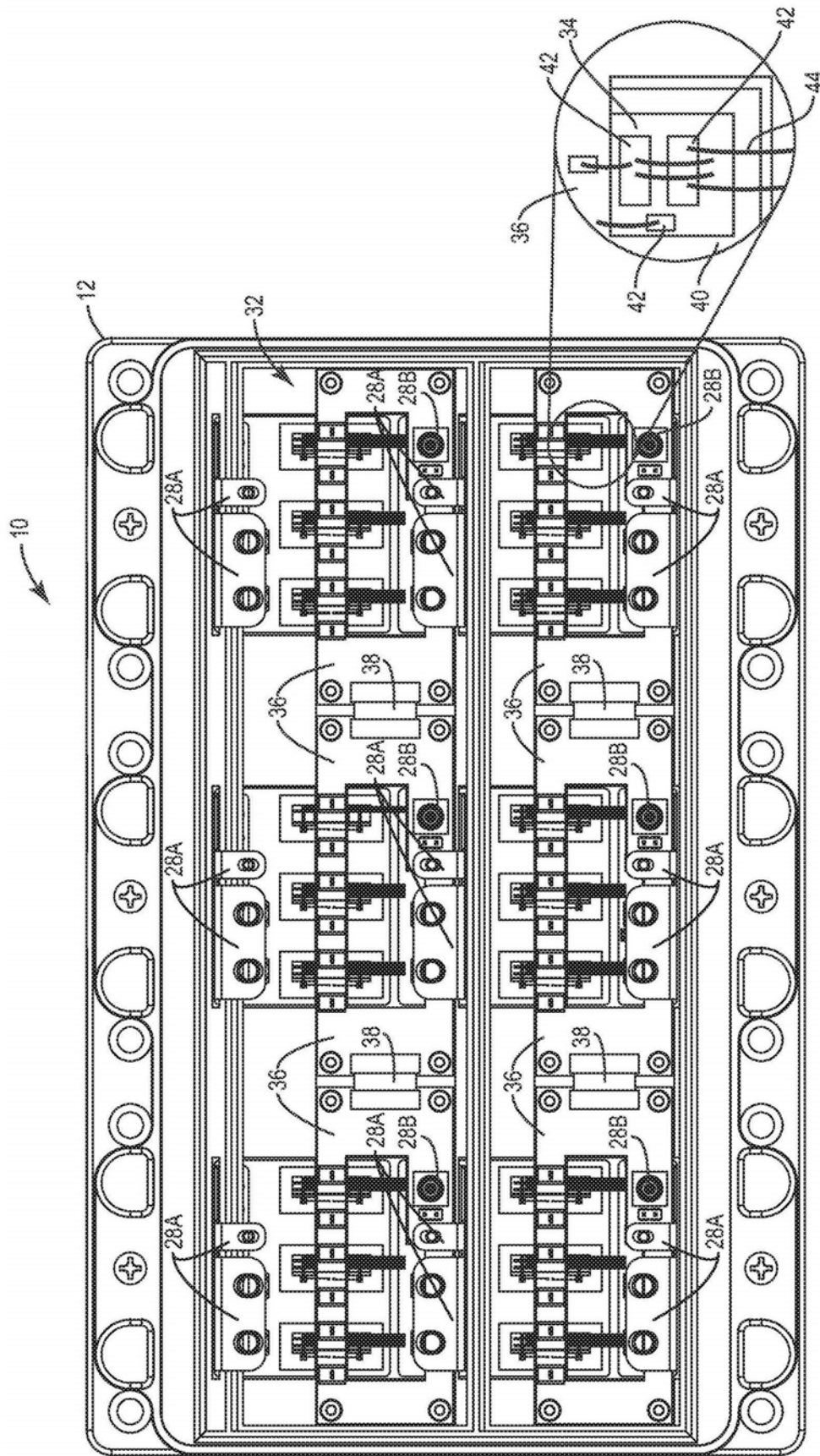


图3

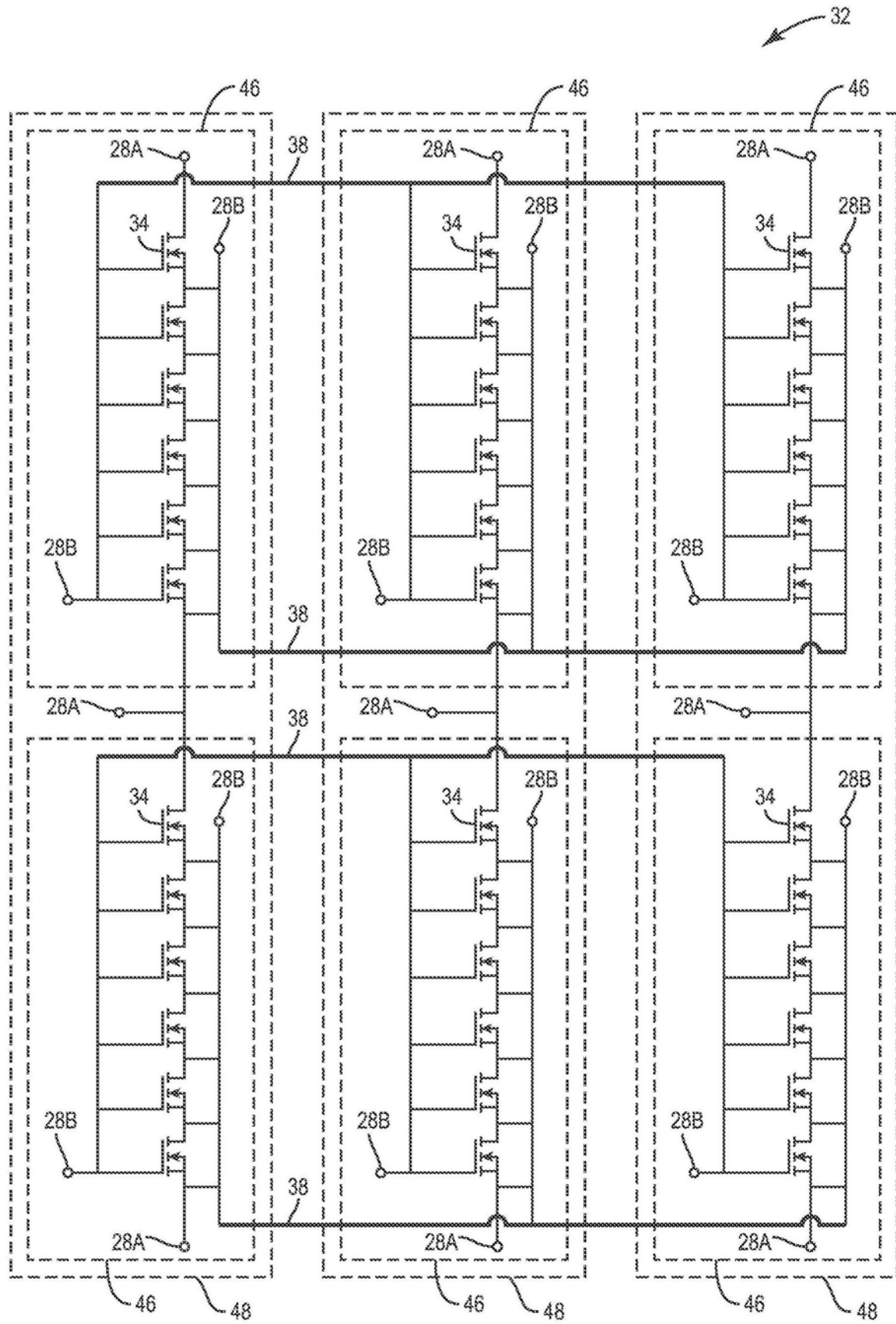


图4

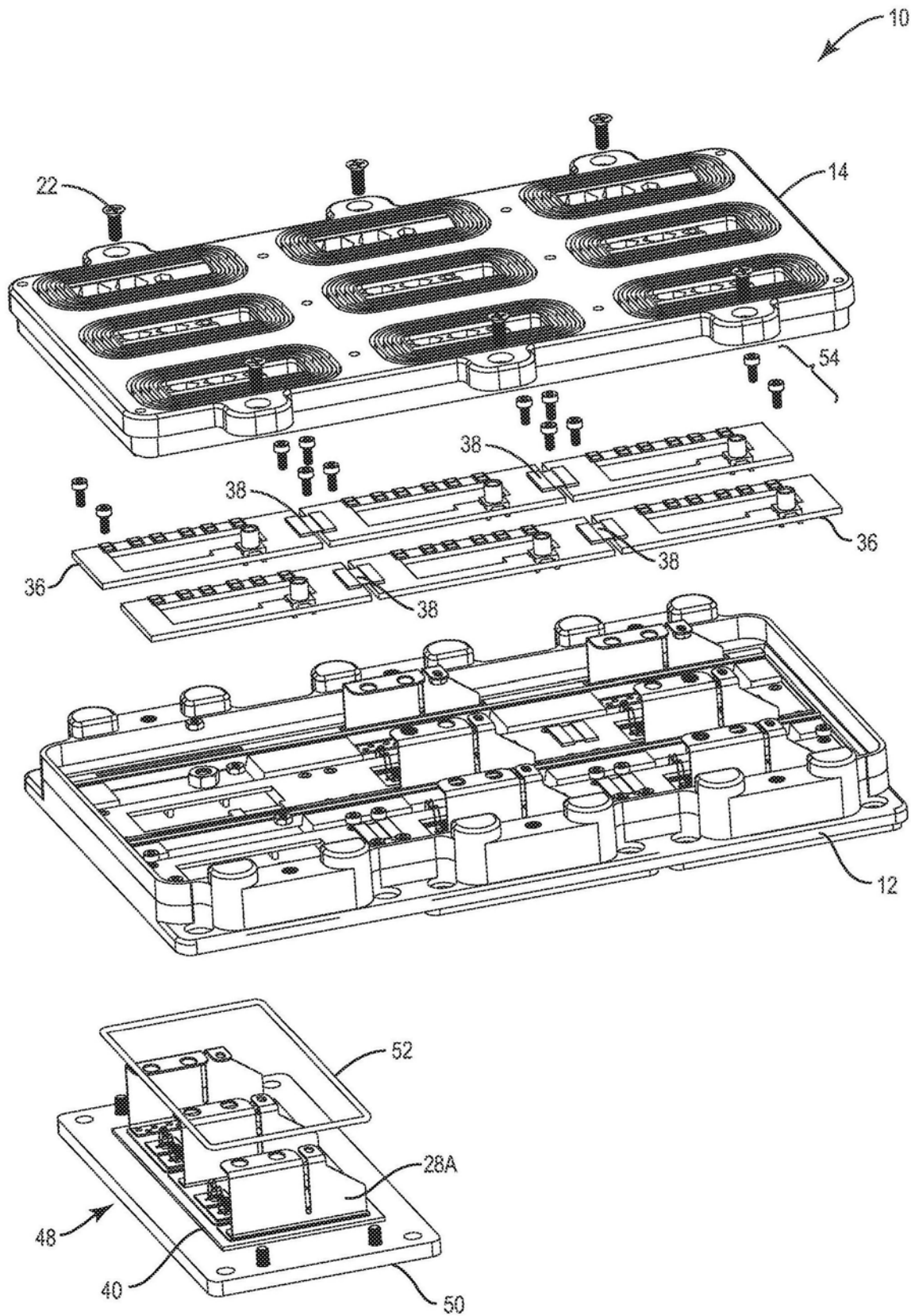


图5

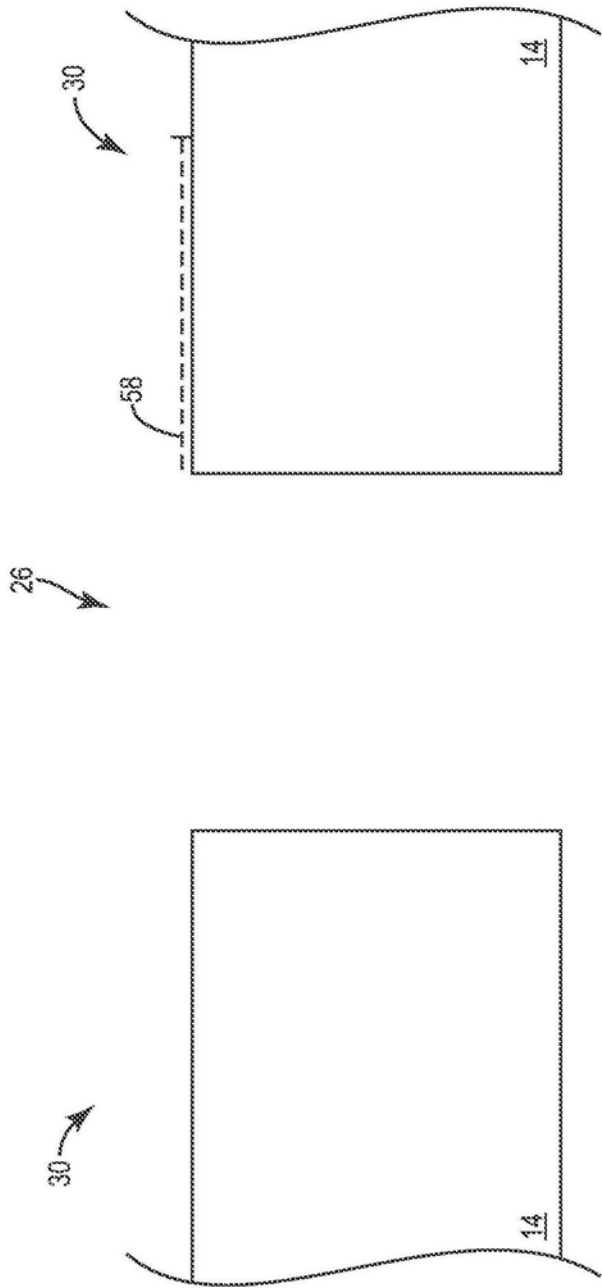


图6A

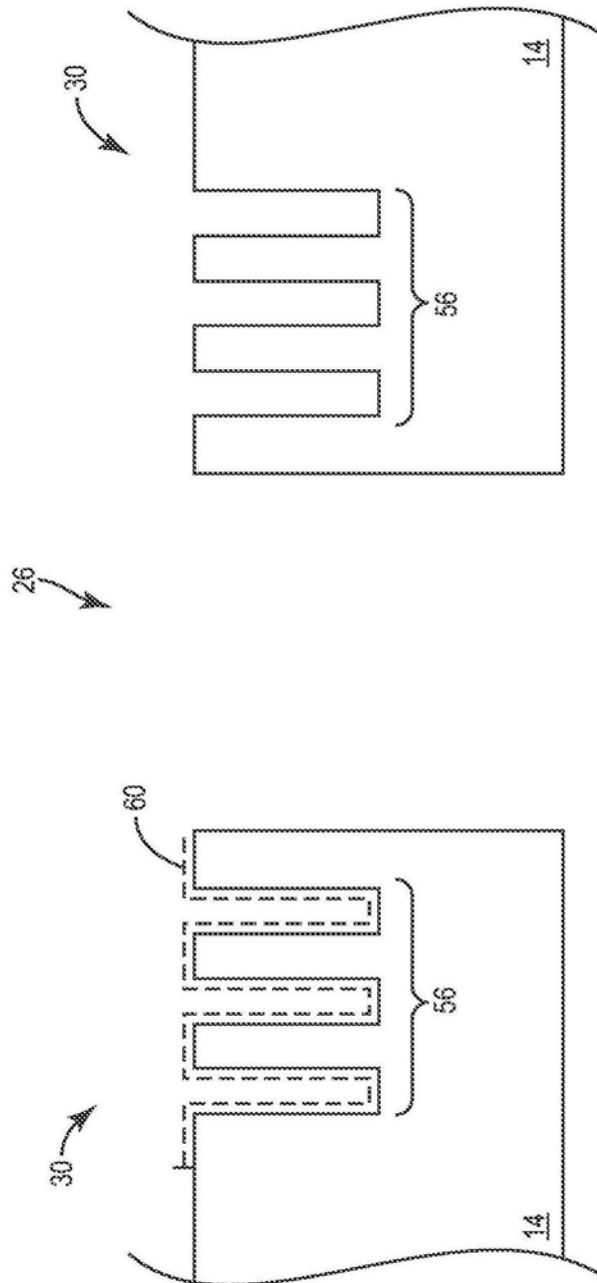


图6B

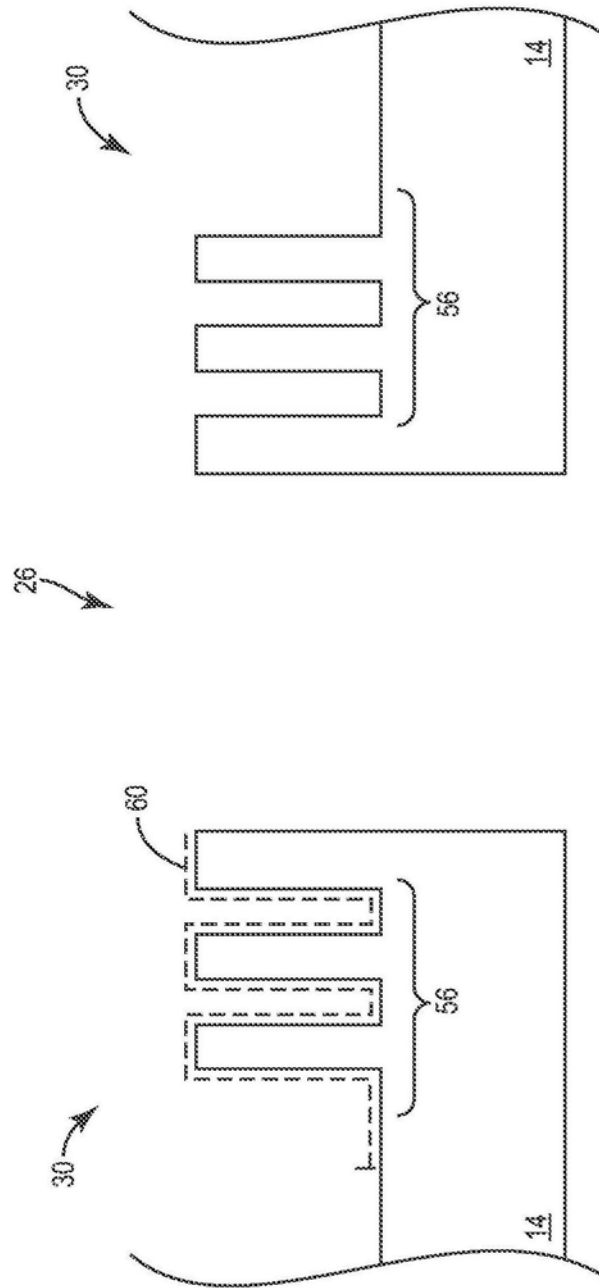


图6C

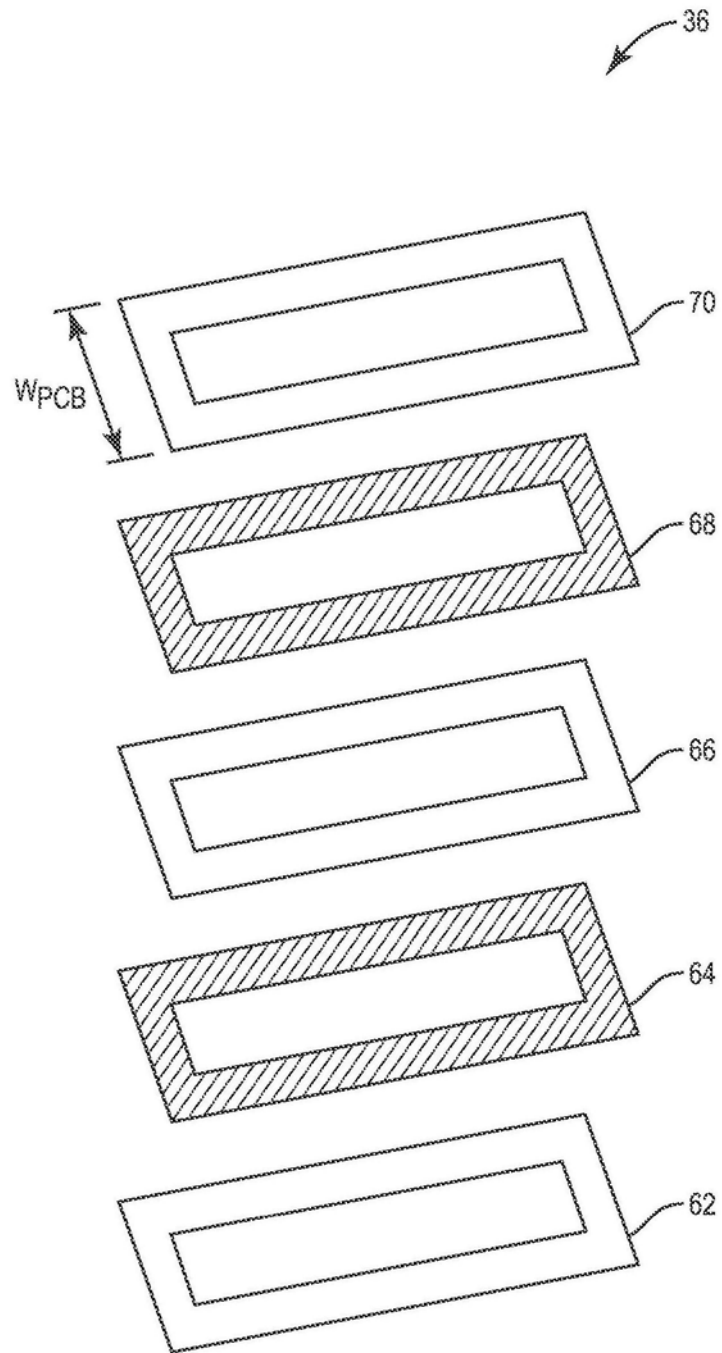


图7