

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

公告本

※申請案號：93134504

※申請日期：93年11月11日

※IPC分類：H05B 33/26 (2006.01)

一、發明名稱：

(中) 顯示裝置

(英) Display device

二、申請人：(共 1 人)

1. 姓名：(中) 半導體能源研究所股份有限公司
(英) SEMICONDUCTOR ENERGY LABORATORY CO., LTD.
代表人：(中) 1. 山崎舜平
(英) 1. YAMAZAKI, SHUNPEI
地址：(中) 日本國神奈川縣厚木市長谷三九八番地
(英)
國籍：(中英) 日本 JAPAN

三、發明人：(共 1 人)

1. 姓名：(中) 大谷久
(英) OHTANI, HISASHI
國籍：(中) 日本
(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2003/11/21 ; 2003-391815 有主張優先權

發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

公告本

※申請案號：93134504

※申請日期：93年11月11日

※IPC分類：H05B 33/26 (2006.01)

一、發明名稱：

(中) 顯示裝置

(英) Display device

二、申請人：(共 1 人)

1. 姓名：(中) 半導體能源研究所股份有限公司
(英) SEMICONDUCTOR ENERGY LABORATORY CO., LTD.
代表人：(中) 1. 山崎舜平
(英) 1. YAMAZAKI, SHUNPEI
地址：(中) 日本國神奈川縣厚木市長谷三九八番地
(英)
國籍：(中英) 日本 JAPAN

三、發明人：(共 1 人)

1. 姓名：(中) 大谷久
(英) OHTANI, HISASHI
國籍：(中) 日本
(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2003/11/21 ; 2003-391815 有主張優先權

(1)

九、發明說明

【發明所屬之技術領域】

本發明涉及一種顯示裝置，尤其涉及用薄膜半導體裝置構成的顯示裝置。

【先前技術】

被稱為 FPD（平板顯示器）的薄型顯示裝置作為行動裝置等被攜帶的電子裝置用顯示裝置，其需求正在擴大。特別地，由於使用電致發光元件的顯示裝置具有自行發光、低功耗、高反應速度等優勢，所以，其實用化正被推廣，電致發光元件是當電流流入包含有機材料的層時會發光。

上述需要考慮攜帶問題的電子裝置的顯示器被要求具有各種性能，比如省電、輕量、薄型、小型、窄框等。實現窄框指的是使顯示部分在顯示器整體面積中所占比例儘量地大。藉由窄框，可以不改變顯示部分的面積而實現顯示器的小型化，以及，可以在不改變顯示器面積的情況下增加顯示部份的面積。

像這樣，通過實現窄框，在不改變顯示部分的大小的情況下能夠更加容易地被攜帶，並可以製作靈巧、時髦漂亮的行動裝置。另外，當以窄框的結構製作裝置但卻不改變顯示器的面積和顯示部分的面積時，可以在多餘出來的框部分提供各種功能的電路以提高商品的附加價值。這樣，就可以提供更能夠滿足用戶要求的嗜好性強的商品。根據

(2)

上述理由，對顯示器的窄框化研究正從各種角度展開（參考專利文件 1）。

〔專利文獻 1〕

日本專利公開 Hei 11-288001

【發明內容】

在配合附圖閱讀下述詳細說明的時，本發明的這些及其它目的、特點和優點將變得更加清楚。

依此方式，雖然正在用各種方法以取得窄框。在使用電致發光元件的顯示器中，佔據框區域最多的是引線。

多個陽極線或多個陰極線以條紋狀分佈在像素部分，並且被供應一定的電壓。爲了在整個面板內獲取均勻的顯示，所有的陽極線或陰極線需要保持相同的電壓。當電壓被供應到陽極線或陰極線一端時，和該陽極線或陰極線連接的像素因爲消耗電流而引起電壓下降，這樣就比沒有被供應電壓的另一端的電壓低。如果該電壓下降過低則會給顯示帶來影響。所以，電壓多是從陽極線或陰極線的兩端供應。在本說明書中，將和 OLED（有機發光二極體）的陽極側、陰極側的電極連接並供應產生發光的電流的佈線稱作爲陽極線、陰極線。

然後，上述電壓的供應是由面板外部或內部的電源電路提供。從面板外部供應的電壓借助面板的外部連接部分由佈線從陽極線或陰極線的兩端被供應。從外部連接部分引入電壓到陽極線或陰極線的一端或兩端的佈線被稱作引

(3)

線。顯示部分由於要實現高精細化、高開口率而沒有多餘佈線進入的餘地，所以引線形成在顯示部分的外側和框區域。

但是，前面說明了電壓下降是由於像素的消耗電流，但是，佈線電阻也同樣可以引起電壓下降。由於佈線越細電阻就越高，對於必須形成微細佈線圖案的顯示裝置來說，是一個大問題。尤其是必須長距離環繞的佈線則需要被製作得很粗以保持低的電阻。特別是電致發光顯示器，因為像素消耗電流，電壓下降的影響大，為了補償該影響，跟液晶顯示器相比，需要將引線設計得粗一些。結果是，電致發光顯示器需要寬廣的邊緣面積。

如上所述，為了避免供應到引線的電壓的下降，需要形成儘量粗且橫截面面積大的佈線，但這會成為窄框的妨礙。這個問題尤其對小型的顯示器來說，是個大問題。例如，在具有手提電話大小的顯示區域的面板中，引線部分的單側大約為 2mm，雙側則為 4mm。而且，這只是因為佈局的原因，使得單側只能有 2mm，如果從防止電壓降低的角度上看，被認為還需要將引線製作得更粗一些。

鑒於以上問題，本發明的目的是提供顯示裝置，該顯示裝置所具有的結構不僅可以實現更窄的框，同時可以防止引線電壓下降。

根據本發明，將傳統上佔據框區域大部分面積的引線設計為外部佈線，可以同時實現窄邊緣化和抑制引線的電壓下降。

(4)

本發明的結構之一係基底具有像素部分、以條紋狀形成在像素部分的多個陽極線或陰極線、及形成有像素部分夾於其間的多個外部連接部分。外部連接部分設在陽極線或陰極線的兩側，並且，陽極線或陰極線均連接至較近的外部連接部分。

本發明的另一結構係基底具有像素部分、以條紋狀形成在所述像素部分的多個陽極線或陰極線、和所有陽極線或陰極線的所有一端側連接的第一佈線、連接至所有陽極線或陰極線的另一端側連接的第二佈線、及形成有夾像素部分夾於其間的多個外部連接部分。外部連接部分設在所述陽極線或所述陰極線的兩側，以及，第一佈線和第二佈線被連接到距離其較近的外部連接部分。

根據上述結構之本發明的其它結構是以 FPC 為代表的可撓佈線基底附著在外部連接部分。

根據上述結構之本發明的其他結構是設置一可撓佈線基底。

根據上述結構之本發明的其他結構是可撓佈線基底取決於所連接的外部連接部分而不同。

根據上述結構之本發明的其他結構的是可撓佈線基底分開地形成在陽極線或陰極線的一側和其他側上。

以此方式，藉由外部設置引線，並從外部連接部分供應電壓，可以使至少基底上沒有形成外部連接部分的區域可以窄化。如此，可以縮小顯示器的面積、增加顯示幕面，並藉由安裝具有不同功能的電路而增加附加價值。

(5)

本發明的結構之一係基底具有像素部分、以條紋狀形成在像素部分的多個陽極線或陰極線、及密封像素部分的導電性密封罐，以及，陽極線或陰極線和密封罐電連接。

本發明的另一結構係基底具有像素部分、以條紋狀形成在像素部分的多個陽極線或陰極線、及密封像素部分的導電性密封罐。陽極線或陰極線的兩側和密封罐電連接。

本發明的其他結構係基底具有像素部分、以條紋狀形成在像素部分的多個陽極線或陰極線、和所有所述陽極線或陰極線的一端連接的第一佈線、和所有陽極線或陰極線的另一端連接的第二佈線、及密封像素部分的導電性密封罐。第一佈線以及第二佈線和所述密封罐電連接。

依此方式，藉由去掉引線以供應電壓及利用密封罐來密封，至少可以將傳統上引線形成於其中的部分窄化。如此，可以縮小顯示器的面積或擴大顯示幕面，並藉由安裝具有不同功能的電路等以增加附加價值。另外，由於不再需要藉由外部連接部分以及可撓佈線基底（例如 FPC）來供應電壓給陽極線或陰極線，所以，可以減少接腳數目。

應用本發明的結構，可以將傳統上引線所佔據的框區域的部分作為顯示區域，導致更窄的框。另外，由於可以減低佈線電阻，所以可以減少電壓降低的不利影響並改進顯示品質。根據上述效果，可以提供滿足使用者要求並具有高附加價值的顯示裝置。

【實施方式】

(6)

〔實施方式 1〕

本實施方式將參考圖 1A 至 1C，說明用可撓佈線基底代替引線的實施例。

首先，用圖 11 說明傳統的結構。在圖 11 中，100 表示基底；101 表示對面（密封）基底；102 表示顯示部分；103 表示外部連接部分；105 表示驅動電路部分；500 表示引線。如圖所示，在傳統的結構中，由於有引線 500，所以顯示部分 102 比基底小得多。

圖 1A 顯示應用了本發明的用於電致發光顯示器的面板。藉由使用對面基底 101 密封形成在基底 100 上的電致發光元件而形成顯示部分 102。代號 103、104 表示外部連接部分，105 表示驅動電路部分。注意，在顯示部分 102 形成陽極線或陰極線，其端部設於外部連接部分 103、104 中。

藉由在面板的相對的兩端（接近陽極線或陰極線的末端部的地方）設置外部連接部分，以從接近的外部連接部分供應電壓，則即使相較於傳統的結構，顯示部分仍然增加時，也不會發生大幅度的電壓下降。如此，可以獲得高品質的顯示。

圖 1B、1C 表示連接於外部連接部分 103、104 的佈線的實施例。在本實施方式中，可撓佈線基底（例如 FPC 等）106 作為連接的實施例。

圖 1B 說明頂面發射的實施例，其中，可撓佈線基底 106 經由基底的背面連接至和外部連接部分 104。在此結

(7)

構中，只需要一個和外部連接部分 103、104 連接的可撓佈線基底 106。圖 1C 是底面發射的實施例。

注意，可以以不同方式形成外部連接部分 103、104，而且，也可以如圖 2A 所示般，形成外部連接部分 200、201，以及，只要外部連接部份 103 和 104 連接至以條狀形成的陽極線或陰極線之二端，二佈線（202 及 203）（在此情況中是可撓佈線基底）可如圖 2B 所示般，連接至外部連接部份，在這種情況下，如果可撓佈線基底 202 和 203 二者不會與顯示部分 102 重疊，也可以使用雙面發光。

注意，也可以使用如圖 12A-12C 所示的導電性帶子 2001、2003 來代替 FPC。這種情況下，可以如圖所示，由 FPC 2000、2006 供應電壓給陽極線或陰極線的一端，並通過導電性帶子 2001、2003 給另一端供應電壓。或者，也可以如圖 14 所示那樣，進一步設置外部連接部分 2009 和導電性帶子 2002，以從導電帶子 2000、2001、2002 供應電壓給陽極線或陰極線的兩端。

在圖 12A、12B 中的導電性帶子 2001 藉由不損害導電性的焊材或導電黏著劑以在對應於圖 1A 至 1C 中的外部連接部分 103 和 104 的外部連接部分 2007，適當地黏著。圖 12A 對應於圖 1B，以及顯示向上發光的結構之情形中以導電帶子 2001 取代引線的情形。另外，圖 12B 對應於圖 1C，並顯示向下發光的結構之情形中以導電性帶子 2001 取代引線的情形。圖 12C 對應於圖 2B，其中，導

(8)

電性帶子 2003 和對應於圖 2B 中的外部連接部分 201 的外部連接部分 2008 電接觸，以供應電壓給陽極線或陰極線的一端。圖 12C 中的 FPC 2006 對應於圖 2B 中的 FPC 202。

導電性帶子 2001 可以使用市場上銷售的在黏接面上預先塗敷黏接劑的導電性膠帶。

圖 13A、13B 是使用導電線 2004 來代替 FPC 的實施例。這種情況下和圖 12A 至 12C 相同，可以從 FPC 2000 供應電壓到陽極線或陰極線的一端，並經由導電線 2004 供應電壓給其另一端。雖然沒有圖示出，也可以如圖 14 那樣，進一步設置外部連接部分和導電線，以從導線供應電壓給陽極線或陰極線的兩端。

導電線 2004 可以藉由焊錫等以在對應於圖 1A-1C 的外部連接部分 103 及 104 的外部連接部分 2005 處，適當地黏著。圖 13A 對應於圖 1B，並顯示向上發光的結構之情形中由導電線 2004 代替引線的情形。圖 13B 對應於圖 1C，以及顯示向下發光的結構之情形中從導電線 2004 代替引線的情形。

注意，導電線 2004 在需要電接觸的部分之外的部份中由絕緣膜遮蓋，但是，也可以不形成該絕緣膜。導電性的材料雖沒有限制，但較佳的是電阻低的材料如銅、銀、金、鋁。

如上所述，可以用導電性帶子 2001 或導電線 2004 代替引線。另外，不用說，只要不違反本發明的宗旨，還可

(9)

以利用其他的導電體來代替引線。

〔實施方式 2〕

本實施方式將參考圖 3A-3C，說明用密封罐代替引線的實施例。

圖 3A 是立體視圖，使用密封罐來實施本發明的結構。其設置有基底 300、可撓佈線基底 301、密封罐是 302、顯示部分是 303、及用於密封罐的電壓供應部分 304。在本結構中，從可撓佈線基底 301 供應電壓給可撓佈線基底 301 側上的陽極線或陰極線的端部，以及經由密封罐，將電壓供應給其遠離可撓佈線基底 301 的另一端。

圖 3B、3C 是立體視圖中的 A-A' 剖面圖，其中，從密封罐 302 供應電壓到陽極線或陰極線。用於驅動發光元件 313 的驅動電晶體（P 通道型）形成在基底 300 上的顯示區域中，其源極側連接至陽極線。在此情形中，代號 306 代表發光元件 313 的陽極，307 代表含有有機化合物的發光層，308 代表發光元件 313 的陰極。在本實施方式中，306 代表發光元件 313 的陽極，但是，當 306 是陰極時，則 308 代表發光元件的陽極，305 代表陰極線，及驅動電晶體是 N 通道型，但是大部份是相同的。而且，用內部附著有乾燥劑 311 的密封罐 302 密封顯示部分 303 中的發光元件 313。之後，在密封罐 302 上形成絕緣膜 314，以防止和其他部分短路、等等。

代號 310、312 代表密封劑。密封劑 310 是絕緣密封

(10)

劑，於其中，陽極線 305 和密封罐 302 是與導電材料 309 相導電。只要陽極線 305 和密封罐 302 是導電的，則導電性材料 309 可以利用任何材料。以噴墨法塗敷有導電性顆粒散布的黏滯的液體，或如圖 4A 那樣在被稱作堤的絕緣膜 600 中形成到達陽極線的開口部分 601 以及將例如焊球等導電性顆粒 602 會填充於其中，或將有導電性顆粒散布的液體灌於其中，或者如圖 4B 那樣，在開口部分 601 中設置導電性的填充物 603，以致於陽極線和密封罐能夠導電。如果導電性材料 309 或導電性顆粒 602、填充物 603 有彈性，則密封罐和陽極線很難產生導電缺陷，所以有彈性的材料是合適的材料。另外，密封劑 312 是導電性密封劑，如圖 4B 所示般，通過該密封劑 312，陽極線 305 和密封罐 302 獲取導通。

如圖 5B 所示，在密封罐的和陽極線有導通的部分設有具彈性的彈簧 700。當然，彈簧 700 的形狀不限於圖 5A 所示的形狀，且只要具有能夠和陽極線或陰極線取得良好電連接的彈性、形狀及材料，使用任何材料都無妨。另外，如組合該方法和上述導通方法，則更好。

一般多使用不銹鋼作為密封罐 302，但是如使用 Ni/包層鋼，則接觸電阻變低，加工性也變好，所以該材料是理想的材料。當然，如果是能夠有效地防止水分等給電致發光元件帶來惡劣影響的物質，並能夠被加工成為可用於本發明能的其他材料，也可以被使用。

另外，如果更直接地從密封罐給陽極線或陰極線的兩

(11)

端供應電壓，並從外部電源電路給密封罐供應電壓，則可以削減可撓佈線基底等外部連接部分上的為給陽極線或陰極線供應電壓而佔據的接腳的數量。

以此方式，藉由將密封罐 302 作為代替引線的給陽極線或陰極線供應電壓的佈線來使用，跟習知技術相比，即使擴大顯示部分的面積比例，也不會發生大的電壓下降，所以可以取得高品質的顯示。

[實施方式 3]

本實施方式將參考圖 6A、6B 說明本發明的其他結構。本實施方式將就在對面基底上形成代替引線的導電膜的實施例進行說明。

對面基底在用紫外線固化樹脂等密封劑密封形成有電致發光元件的元件基底時被使用。用密封劑和對面基底進行密封，可以將電致發光元件從外部氣氛阻斷，提高可靠性。

在本實施方式中，在對面基底上形成代替引線的導電膜，給該導電膜供應電壓，通過實現導電膜和陽極線或陰極線的導通，從而給陽極線或陰極線供應電壓。

形成在對面基底上的導電膜無論是什麼形狀都無妨，但為了儘量減少佈線電阻，當以膜厚方向切割時儘量擴大切割面積是理想的，換言之，較佳地儘量擴大膜厚，以及儘量擴大在陽極線或陰極線的條紋狀的正交方向上的成膜範圍。

(12)

電致發光顯示面板大致分三種顯示方法，也就是光發射至元件基底側的底面發光；光發射至對面基底側的頂面發光；以及光發射至元件基底側和對面基底側之雙面發光。

因為底面發光是光發射至元件基底側，所以形成在對面基底上以代替引線的導電膜不須使光透射性。可以適當使用例如鋁或銀等容易形成的導電率高的材料。

但是，在頂面發光或雙面發光中，光要發射至對面基底，因此，形成在對面基底上代替引線的導電膜需要使光透射。關於使光透射又有導電性的材料，舉例而言，可為ITO（氧化銦錫）、在氧化銦中混合 2-20%的氧化鋅（ZnO）的IZO（氧化銦鋅）、在氧化銦中混合 2-20%的氧化矽（SiO₂）的ITSO等。但是本發明並不限於上述材料，只要是能夠使光透射性和具有足夠使用的導電率的材料，任何材料都可以被利用。

關於連接形成在對面基底上的導電膜和陽極線或陰極線的方法，使用和實施方式 2 同樣的方法還是使用熟知的方法由具體實施者來判斷。圖 6A、6B 示出連接的實施例。形成在對面基底 610 上的導電膜 611 的電壓由外部電源電路供應。在和驅動用電晶體連接的陽極線 305 上形成引出線 612，同時，經由形成於被稱為堤的絕緣膜 600 中的接點部分，形成電致發光元件 313 的陽極。引出線 612 經由導電性的顆粒 613 而連接至導電膜 611，陽極線 305 的電壓由導電膜 611 供應。

(13)

以此方式，藉由使用形成在對面基底 610 上的導電膜 611 以代替引線來供給電壓給陽極線或陰極線，相較於習知技術，即使擴大顯示部分的面積比例，也不會發生大的電壓下降，所以可以取得高品質的顯示。

另外，被用來代替引線的導電膜可以如圖 15A、15B 那樣，不僅僅可以形成在對面基底 101 的元件基底 100 側的面，還可以形成在元件基底 100 的形成有元件的面的反面。或者，雖然沒有圖示出，但是，導電膜可以形成在對面基底 101 的和元件基底 100 相反的面。關於形狀和材料的條件和將導電膜形成在對面基底的面向元件基底的一側時相同。這種情形中，爲了將導電膜連接到陽極線或陰極線，如圖 15A、15B 所示，在基底上提供通孔 155。通過在基底上提供通孔 155，當形成導電膜 151 時，導電膜 151 的材料可以繞到形成有導電膜 151 的基底面的反面，所以可以在基底的相反側取得導通。另外，也可以通過在實施方式 1 中學出的導電性帶子或導電性膠帶來取得導通。

注意，在圖 15A、15B 中，雖然由 FPC 150 供應電壓到導電膜 151，但是給導電膜 151 供應電壓的方法並不侷限於此，也可以不由 FPC 來提供電壓，而由某種其他的導電體來供應所希望的電壓。注意，用密封材料 154 固定對面基底 101 和元件基底 100，由導電膜 151 供應的電壓通過引進線 152 被供應到顯示部分 153 的陽極線或陰極線。

(14)

〔實施方式 4〕

本實施方式將用圖 7A 至 7D 簡單說明給陽極線或陰極線供應電壓的佈線。其中，代號 400 表示像素部分，多個陽極線或陰極線以條紋狀形成於其上。所有陽極線或陰極線的一端連接至一佈線，而所有的另一端，連接至另一佈線。圖 7A 至 7D 是僅僅顯示和陽極線或陰極線的輸入有關的佈線。

圖 7A 表示形成有引線的習知面板。在像素部分 400 上，像素部分的陽極線或陰極線以條紋狀而形成。陽極線或陰極線的末端部位於可撓佈線基底等的外部連接部分側和其對邊側。電壓會從外部連接部分供應至它們之中的一每者。外部連接部分的對邊側通過引線部分 401 和引線連接。為了防止電壓下降的影響，需要擴大其幅寬。因此，能夠作為像素部分來使用的區域變窄。

圖 7B 表示使用本發明的結構之一而構成的面板。在陽極線或陰極線的兩端側提供外部連接部分，陽極線或陰極線從就近的外部連接部分獲取電壓。由於不需要引線部分，所以顯示部分的面積所佔據的比例增大。另外，由於例如可撓佈線基底等寬度較不重要的佈線會被用以供應電壓，所以沒有電壓下降的擔憂。因此，可以製作具有窄框的高品質顯示器。

圖 7C 表示使用本發明的結構之一而形成的面板。在設有外部連接部分側上之陽極線或陰極線的末端部從外部

(15)

連接部分接受電壓的供應，另一端的電壓則由密封罐或形成在對面基底上的導電膜供應。代號 402 表示由密封罐或形成在對面基底上的導電膜供應電壓的部分。由於不需要引線部分，所以顯示部分的面積所佔的比例增大。另外，因為使用截面面積大的密封罐或形成在對面基底上的導電膜作為佈線來供應電壓，所以沒有電壓下降的擔憂。因此，可以製作窄框高品質的顯示器。

圖 7D 顯示使用本發明的結構之一而形成的面板。使用密封罐或形成在對面基底上的導電膜給陽極線或陰極線的兩端供應電壓。代號 402 表示由密封罐或形成在對面基底上的導電膜供應電壓的部分。由於不需要引線部分，所以像素部分的面積所佔比例增大。另外，因為使用截面面積大的密封罐或形成在對面基底上的導電膜作為佈線來供應電壓，所以沒有電壓下降的擔憂。而且，因為不需要從外部連接部分給陽極線或陰極線供應電壓，所以節省了接腳數量，這樣，就可以使佈局的編排變得容易，或者可以在面板內提供其他有用的資訊。因此，可以製作窄框面積高品質的顯示器。

[實施例 1]

在本實施例中，將參考圖 8A 至圖 8D、圖 9A 和圖 9B 說明使用本發明製作薄膜電晶體以及電容、電致發光裝置的方法。

首先，在基底 800 上形成基底絕緣膜 801，之後形成

(16)

非晶半導體膜，使用促進晶化的元素晶化該非晶半導體膜使其成爲結晶半導體膜。

基底 800 可以是例如玻璃基底、石英基底、結晶玻璃等絕緣基底，或陶瓷基底、不銹鋼基底、金屬基底（鈿、鎢、鉬等）、半導體基底、塑膠基底（聚醯亞胺、丙烯酸、聚對苯二甲酸乙二醇酯、聚碳酸酯、聚芳酯、聚苯醚砜等），或能承受製程中產生的熱的基底。本實施例中使用的是玻璃基底。

基底膜 801 是爲了防止基底 800 中的鹼金屬或鹼土金屬擴散到晶質半導體膜中而提供的。這是因爲上述元素會給晶質半導體膜的半導體特性帶來惡劣影響。氧化矽、氮化矽、氧氮化矽、氮氧化矽等可以作爲基底膜 801 的材料，並以單層或者疊層而形成。注意，如果是沒有鹼金屬或鹼土金屬擴散擔憂的基底，則不必特意提供基底絕緣膜。

在本實施例中，在層疊結構中形成基底絕緣膜 801，疊層結構的第一絕緣層由厚度爲 50nm 的氮氧化矽膜形成，以及，形成厚度爲 100nm 的氧氮化矽膜作爲第二絕緣層。值得注意的是，氮氧化矽膜和氧氮化矽膜中氮和氧的比例不同。前者比後者含有更多的氮。第一基底膜係由電漿 CVD 方法，使用 SiH_4 、 N_2O 、 NH_3 、 H_2 作爲原料氣體，在壓力爲 0.3Torr、射頻功率爲 50W、射頻頻率爲 60MHz、基底溫度爲 400℃ 的條件下形成。第二基底膜同樣由電漿 CVD 方法，使用 SiH_4 、 N_2O 作爲原料氣體，在壓力爲 0.3Torr、射頻功率爲 150W、射頻頻率爲或 60MHz

(17)

、基底溫度為 400℃ 的條件下形成。

接著，在基底絕緣膜上形成非晶半導體膜，在本實施例中形成 25nm 至 100nm（較佳地 30nm 至 60nm）厚的非晶矽膜。作為製作方法，可以採用已知的例如濺射、減壓 CVD 或電漿 CVD 的方法。本實施例採用電漿 CVD 的方法形成 50nm 厚的膜作為非晶矽膜。

然後執行非晶半導體膜的結晶化。使用促進非晶半導體晶化的元素，通過加熱處理來執行晶化製程。作為促進晶化的元素，典型的是鎳。通過使用這樣的促進晶化的元素，跟沒有使用該元素的情況相比，因為可以在低溫、短時間的條件下執行晶化製程，所以可以使用玻璃等耐熱性較差的基底。該促進非晶半導體晶化的元素除了鎳，還包括鐵、鈮、錫、鉛、鈷、白金、銅、金等。可以使用上述元素之一或多個。

作為上述元素的摻雜方法，可以舉出例如將該元素的鹽溶解在溶劑中並用旋塗法或浸漬法等進行塗敷的方法。溶劑可以使用有機溶劑或水等，但由於要直接接觸半導體膜，所以選擇不會對半導體特性產生不良影響的溶劑是首要的。另外，對於鹽來說，也是同樣的。

在本實施例中，將介紹使用 Ni 作為促進晶化的元素的一個例子。Ni 可以使用醋酸鹽或硝酸鹽的 10ppm 水溶液。將該水溶液通過旋塗法塗敷在非晶矽膜上，由於矽膜的表面具有疏水性，有可能不能均勻地塗敷，所以較佳地預先用臭氧水等對非晶矽膜表面進行處理，以形成極薄的

(18)

氧化膜。

其他可能的導入促進晶化元素到非晶矽膜的方法包括離子注入法；在包含 Ni 的水蒸氣氣氛中加熱；以及以 Ni 材料作為靶的濺射法。

接著，進行加熱處理以晶化非晶半導體膜。由於使用催化劑元素，這一過程可以在 $500^{\circ}\text{C} \sim 600^{\circ}\text{C}$ 的溫度下進行 2~24 小時完成。根據該晶化處理，非晶半導體膜變成結晶半導體膜。這時，可以施加磁場，配合該磁場能量以實現晶化，也可以使用高輸出的微波也無妨。在本實施例中，使用直立爐對非晶矽膜執行 500°C 下 1 小時的加熱處理，之後，執行 550°C 下 4 小時的加熱處理，從而形成結晶矽膜。

然後，可以執行使用雷射的晶化處理。通過減低晶質半導體膜中的缺陷以提高結晶度。作為雷射振盪器，可使用脈衝振盪器或連續振盪型氣體或固態以及金屬雷射振盪器進行雷射結晶。作為氣體雷射器，可以使用準分子雷射器、Ar 雷射器、Kr 雷射器等，而作為固態雷射器，可以使用 YAG 雷射器、 YVO_4 雷射器、YLF 雷射器、 YAlO_3 雷射器、玻璃雷射器、紅寶石雷射器、變石雷射器、藍寶石雷射器，可使用氮鎘雷射器、銅蒸汽雷射器、金蒸汽雷射器作為金屬雷射器。在固態雷射器的雷射介質晶體中摻雜元素 Cr^{3+} 、 Cr^{4+} 、 Nd^{3+} 、 Er^{3+} 、 Ce^{3+} 、 Co^{2+} 、 Ti^{3+} 、 Yb^{3+} 或 V^{3+} 中的一種或多種作為雜質。

從雷射振盪器振盪出的雷射光束可以使用光學系統以

(19)

線性形狀發出。可以使用傳統的圓柱形透鏡或凹面鏡獲得線性雷射光束。關於雷射條件，功率密度可在範圍 $0.01\text{MW}/\text{cm}^2 - 100\text{MW}/\text{cm}^2$ ，照射氛圍可為空氣氣氛、氧濃度受控的氣氛、 N_2 氣氛中或真空。此外，在使用脈衝雷射器的情況下，較佳地頻率為 $30\text{Hz} \sim 300\text{Hz}$ ，並且雷射能量密度為 $100\text{mJ}/\text{cm}^2 \sim 1500\text{mJ}/\text{cm}^2$ （典型地為 $200\text{mJ}/\text{cm}^2 \sim 500\text{mJ}/\text{cm}^2$ ）。此時，藉由以雷射光的 FWHM 計算，雷射光可以以 $50 \sim 98\%$ 交疊。注意，本實施例中晶化氣氛採用大氣氣氛。在本實施例中，在大氣氣氛中照射雷射，則在結晶矽膜上形成自然氧化膜的氧化矽膜。由於不能控制該膜的性質，所以理想的是除去該膜。

在該情況下，如果使用混合包含氟的液體和包含顯示表面活性物質的液體的混合液，即使下層的晶質矽膜中出現鎳以及/或鎳矽化物的分凝，也可以在選擇性良好的情況下僅僅對氧化矽膜執行蝕刻，結果是可以抑制結晶矽膜中產生小孔。

接著，在晶質半導體膜上形成氧化矽膜。在氧元素氣氛中執行 UV 光的照射、熱氧化法、含有羥自由基（hydroxy radical）的臭氧水或過氧化氫的處理等，從而形成氧化矽膜。接著，用濺射法或 CVD 法形成吸氣位置。當用濺射法形成時，通過堆積 50nm 厚的含有氫元素的非晶矽膜形成吸氣位置。吸氣位置是在下述沈積條件下形成的：沈積壓強 0.3Pa 、氣體（Ar）流速 50 (sccm) 、沈積功率 3kW 、基底溫度 150°C 。此外，在上述條件下，非晶

(20)

矽膜中含有的氫元素的原子濃度在 $3 \times 10^{20}/\text{cm}^3 - 6 \times 10^{20}/\text{cm}^3$ 的範圍中，氧的原子濃度在 $1 \times 10^{19}/\text{cm}^3 - 3 \times 10^{19}/\text{cm}^3$ 的範圍中。然後，使用快速退火裝置在 650°C 下加熱 3 分鐘進行吸氣。

通過執行加熱處理，結晶半導體膜中的促進晶化的元素的至少一部分向吸氣位置移動。通過這時的加熱處理，在吸氣位置上形成由氧化矽膜構成的自然氧化膜。

之後，用包含氟和顯示表面活性物質的液體除去自然氧化膜，用含有 TMAH（氫氧化四甲銨）的水溶液在 60°C 左右加熱，而蝕刻吸氣位置。

接著，用包含氟和顯示表面活性物質的液體蝕刻並除去作為吸氣的蝕刻阻擋物而使用的氧化矽膜。因為作為蝕刻阻擋膜被使用的氧化矽膜中有可能包含大量的鎳，而這在之後的處理中有污染啓動層的擔憂，所以較佳地除去該蝕刻阻擋膜。

然後，根據需要，對結晶半導體膜添加微量的雜質以控制閾值，執行所謂的通道摻雜。為了獲取要求的閾值，用離子摻雜法摻雜硼或磷等。

然後，如圖 8A 所示，按所希望的形狀執行圖案化，獲取島形狀的結晶半導體層 801a-801d。在晶質半導體膜上塗敷光致抗蝕劑，使用具有預定形狀的掩膜進行曝光，並烘烤，從而在晶質半導體膜上形成掩膜，利用該掩膜，根據乾式蝕刻法對結晶半導體膜進行蝕刻從而完成圖案化。乾式蝕刻法的氣體可以使用 CF_4 、 O_2 等。

(21)

接著，形成覆蓋結晶半導體層 801a-801d 的閘絕緣膜 822。用電漿 CVD、濺射法等形成厚度約 40-150nm 的含矽的絕緣膜作為閘絕緣膜。在本實施例中，用電漿 CVD 法形成 115nm 厚的氧氮化矽膜作為閘絕緣膜 822。

接下來，在閘絕緣膜上形成 30nm 厚的氮化鉭 (TaN) 802 作為第一導電層，並在第一導電層上形成 370nm 厚的鎢 (W) 803 膜作為第二導電層。TaN 膜和 W 膜都可以通過濺射法形成。TaN 膜可以在氮氣氛中使用 Ta 作為靶而形成，W 膜可以使用 W 作為靶而形成。

注意在本實施例中第一導電層是 30nm 厚的 TaN 膜，第二導電層是 370nm 厚的 W 膜，但是第一和第二導電層也可以由選自 Ta、W、Ti、Mo、Al、Cu、Cr、以及 Nd 中的任何元素，或由主要含有上述元素的合金材料或化合物材料形成。此外，可以使用以摻雜有例如磷的雜質元素的多晶矽膜為代表的半導體膜。也可以使用 AgPdCu 合金。可以適當地選擇它們的結合。第一導電層的膜的厚度在 20-100nm 的範圍，第二導電層的膜的厚度在 100-400nm 的範圍。在本實施例中，導電層使用兩層的疊層；但是也可以疊置一層或三層或多層。

為了通過蝕刻導電層形成電極和佈線，通過光刻曝光形成抗蝕劑掩膜並進行蝕刻。在第一和第二蝕刻條件下進行第一蝕刻。使用抗蝕劑掩膜進行蝕刻以形成閘電極和佈線。可以適當選擇蝕刻條件。

本實施例使用 ICP (電感耦合電漿) 蝕刻。對於第一

(22)

蝕刻條件， CF_4 、 Cl_2 、 O_2 用作蝕刻氣體，氣流比率為 25/25/10 (sccm)，並在 1.0Pa 壓強下，在線圈電極上施加 500W 的 RF 功率 (13.56MHz) 產生電漿以進行蝕刻。在基底 (樣品台) 側施加 150W 的 RF 功率 (13.56MHz)，以施加實質為負的自偏置電壓。在第一蝕刻條件下蝕刻 W 膜以使第一導電層的邊緣具有錐形的形狀。

接下來，在第二蝕刻條件下進行蝕刻。使用氣流比率為 30/30 (sccm) 的 CF_4 和 Cl_2 作為蝕刻氣體，以由剩餘的抗蝕劑製成的掩膜進行大約 15 秒的蝕刻，並在 1.0Pa 壓強下在線圈電極上施加 500W 的 RF 功率 (13.56MHz) 以產生電漿而進行蝕刻。在基底 (樣品台) 側施加 20W 的 RF 功率 (13.56MHz) 以施加基本為負的自偏置電壓。在混合 CF_4 和 Cl_2 的第二蝕刻條件下，W 膜和 TaN 膜蝕刻到相同的程度。為了執行蝕刻而不在閘絕緣膜上殘留殘渣，可以以 10-20% 左右的比例增加蝕刻時間。未被電極覆蓋的閘絕緣層在該第一蝕刻中被蝕刻了約 20nm ~ 50nm，由於施加到基底側的偏置電壓，第一和第二導電層的邊緣部分在第一蝕刻中變為錐形。

在不除去抗蝕劑製成的掩膜的情況下進行第二蝕刻。使用氣流比率為 24/12/24 (sccm) 的 SF_6 、 Cl_2 和 O_2 作為蝕刻氣體進行第二蝕刻，在 1.3Pa 壓強下，在線圈電極上施加 700W 的 RF 功率 (13.56MHz) 以產生電漿來進行約 25 秒的蝕刻。將 10W 的 RF 功率 (13.56MHz) 施加到基底 (樣品台) 側以施加基本為負的自偏置電壓。W 膜通過

(23)

該蝕刻被選擇性地蝕刻從而形成具有第二形狀的導電層。這時，第一導電層幾乎沒有被蝕刻。根據第一、第二蝕刻處理，形成由第一導電層 802a-802d、第二導電層 803a-803d 構成的閘電極。

在不除去抗蝕劑掩膜的情況下進行第一摻雜。這樣，以低濃度將賦予 N 型的雜質摻雜到結晶半導體層中。第一摻雜可以通過離子摻雜或離子注入實現。離子摻雜可以以 $1 \times 10^{13} \sim 5 \times 10^{14}$ 原子/cm² 的劑量、40kV~80kV 的加速電壓來執行。在本實施例中離子摻雜在 50kV 的加速電壓下進行。賦予 N 型的雜質可以是以磷 (P) 或砷 (As) 為代表的周期表 15 族的元素。本實施方式中使用磷 (P)。第一導電層被用作掩膜以形成第一雜質區 (N⁻區)，該區以自對準的方式摻入低濃度雜質。

接下來，除去抗蝕劑製成的掩膜。然後，形成新的抗蝕劑製成的掩膜，在比第一摻雜更高的加速電壓下進行第二摻雜。第二摻雜中也加入賦予 N 型的雜質。離子摻雜可以使用 $1 \times 10^{13} \sim 3 \times 10^{15}$ 原子/cm² 的劑量、60kV~120kV 的加速電壓執行。在本實施例中離子摻雜在 3.0×10^{15} 原子/cm² 的劑量和 65kV 的加速電壓下進行。進行第二摻雜，以便使用第二導電層作為抵擋雜質元素的掩膜，將雜質元素摻入第一導電層下的半導體層中。

藉由執行第二摻雜，在晶體半導體層與第一導電層重疊的部分中不與第二導電層重疊的部分、或不被掩膜覆蓋的部分上形成第二雜質區 (N⁻區)。賦予 N 型的雜質以

(24)

範圍為 1×10^{18} 原子/cm³ ~ 5×10^{19} 原子/cm³ 的濃度摻入第二雜質區。此外，用範圍為 1×10^{19} 原子/cm³ ~ 5×10^{21} 原子/cm³ 的高濃度賦予 N 型的雜質摻雜即不被第一形狀的導電層覆蓋、也不被掩膜覆蓋的暴露的晶質半導體層（第三雜質區：N⁺區）。半導體層存在著 N⁺區，其一部分隻被掩膜覆蓋。這部分的賦予 N 型的雜質的濃度相比第一摻雜中的摻入的雜質濃度未改變，所以繼續稱作為第一雜質區（N⁻區）。

注意在本實施例中每個雜質區都通過兩次摻雜處理形成；然而，本發明並不僅限於此。可以通過適當地確定條件，執行一次或多次摻雜以形成具有所需雜質濃度的雜質區。

接下來，除去抗蝕劑製成的掩膜後，形成新的抗蝕劑製成的掩膜以進行第三摻雜。通過在形成 p 通道 TFT 的半導體層中的第三摻雜，形成第四雜質區（P⁺區）和第五雜質區（P⁻區），其中加入了賦予與第一和第二導電性相反的導電性雜質元素。

在第三摻雜中，第四雜質區（P⁺區）在不被抗蝕劑掩膜覆蓋並且不與第一導電層重疊的部分形成。第五雜質區（P⁻區）在不被抗蝕劑掩膜覆蓋、但與第一導電層重疊、並且不與第二導電層重疊的部分形成。P⁻雜質元素可以是硼（B）、鋁（Al）、鎵（Ga）等，其中每個均是周期表 13 族的元素。

在本實施例中，通過使用乙硼烷（B₂H₆）的離子摻雜

(25)

將硼用作 P 型雜質元素以形成第四和第五雜質區。使用 1×10^{16} 原子/cm² 的劑量以及 80kV 的加速電壓進行離子摻雜。

注意，當執行第三摻雜處理時，形成 N 通道型 TFT 的部分被由抗蝕劑構成的掩膜覆蓋。

通過第一和第二摻雜，第四雜質區 (P⁺區) 以及第五雜質區 (P⁻區) 被摻入不同濃度的磷。然而，在所有的第四雜質區 (P⁺區) 和第五雜質區 (P⁻區) 中，進行第三摻雜以使 P 型雜質元素的濃度為 $1 \times 10^{19} \sim 5 \times 10^{21}$ 原子/cm²。因此，第四雜質區 (P⁺區) 以及第五雜質區 (P⁻區) 毫無問題地作為 p 通道 TFT 的源區和汲區。

在本實施例中，第四雜質區 (P⁺區) 以及第五雜質區 (P⁻區) 通過一次的第三摻雜形成，然而，第四雜質區 (P⁺區) 以及第五雜質區 (P⁻區) 也可以根據每次摻雜條件通過多次摻雜處理形成。

根據上述摻雜處理，形成第一雜質區 (N⁻區) 804；第二雜質區 (N⁻區) 805；第三雜質區 (N⁺區) 806、807；第四雜質區 (P⁺區) 808、809；以及第五雜質區 (P⁻區) 810、811 (圖 8B)。

接下來，除去抗蝕劑掩膜以形成第一鈍化膜 812。作為第一鈍化層，使用電漿 CVD 或濺射形成 100nm ~ 200nm 厚的含矽的絕緣膜。

在本實施例中，使用電漿 CVD 形成厚度為 100nm 的含氮的氧化矽膜。在使用含氮的氧化矽膜的情況下，可以

(26)

使用根據電漿 CVD 法由 SiH_4 、 N_2O 和 NH_3 形成的氧氮化矽膜，由 SiH_4 、 N_2O 形成的氧氮化矽膜，或使用用 Ar 稀釋 SiH_4 、 N_2O 的氣體而形成的氧氮化矽膜。此外，可以使用由 SiH_4 、 N_2O 和 H_2 形成的氮化氧氮化矽膜作為第一鈍化層。當然，第一鈍化膜 812 不限於如本實施例中所描述的氧氮化矽膜的單層結構，而是也可以使用其他具有單層或疊層結構的含有矽的絕緣膜。

接下來，在第一鈍化膜 812 上形成層間絕緣膜 813（圖 8C）。該層間絕緣膜 813 可以是無機絕緣膜或有機絕緣膜。無機絕緣膜可以是使用 CVD 法形成的氧化矽膜，使用 SOG（玻璃上旋塗）法塗敷的氧化矽膜。有機絕緣層可以是聚醯亞胺、聚醯胺、BCB（苯並環丁烯）、丙烯或正型光敏有機樹脂、負型光敏有機樹脂、以及由矽（Si）和氧（O）結合的骨骼結構構成，且以至少包含氫的材料作為取代基，或者包含氟、烷基、芳香族碳化氫中的至少一種材料作為取代基的材料，也就是矽氧烷的膜。也可以使用上述材料的疊層。

本實施例用矽氧烷形成層間絕緣膜 813。在整個表面上塗敷矽氧烷基聚合物，之後進行 10 分鐘的 $50\text{-}200^\circ\text{C}$ 溫度下的加熱處理以乾燥，並執行進一步的 1-12 小時的 $300\text{-}450^\circ\text{C}$ 溫度下的烘烤從而形成層間絕緣膜。根據該烘烤，在整個表面上形成 $1\mu\text{m}$ 厚的矽氧烷膜。藉由此步驟，由於可以在烘烤矽氧烷基聚合物的同時，用第一鈍化膜 812 的氫元素氫化半導體層或啟動雜質元素，因此可以減

(27)

少步驟數目，以及簡化製程。氫化是指利用包含在第一鈍化膜中的氫來終止半導體層中的懸掛鍵。

當使用矽氧烷以外的材料形成層間絕緣膜時，為了實現氫化和啓動化，需要進行加熱處理。這種情況下，在形成層間絕緣膜之前需要另外進行加熱處理。加熱處理在氧濃度 1ppm 以下，較佳地在 0.1ppm 以下的氮氣氛中 400 至 700°C 的溫度下執行。本實施例執行 1 小時在 410°C 的溫度下的加熱處理作為啓動處理。注意，除了加熱處理以外，還可以應用雷射退火法或快速熱退火 (RTA) 法。

可以在形成第一鈍化膜 812 前進行熱處理；但是，在本實施例中，在構成第一導電層 802a-802d 和第二導電層 803a-803d 的材料是熱敏性材料的情況下，如本實施例那樣，為了保護佈線等，較佳地在形成第一鈍化膜 812 之後進行熱處理。此外，在形成第一鈍化膜前進行加熱的情況下，由於第一鈍化膜 812 還未形成，所以不能使用該鈍化膜中含有的氫進行氫化。在這種情況下，可以使用電漿激發的氫 (電漿氫化)、或在含有 3% ~ 100% 的氫的氣氛下在 300°C ~ 450°C 下加熱 1 ~ 12 個小時來進行氫化。

之後，可以根據 CVD 法形成覆蓋層間絕緣膜 813 的氮氧化矽膜或氧氮化矽膜。該膜在當蝕刻後面形成的導電膜時，可以作為蝕刻阻擋膜發揮作用，防止層間絕掩膜被過度蝕刻。而且，可以用濺射法在其上形成氮化矽膜。因為該氮化矽膜有可以抑制鹼金屬離子移動的功能，所以可以抑制來自後面形成的像素電極的鋰離子、鈉離子等的金

(28)

屬元素離子移動到半導體層。

接著，對層間絕緣膜執行圖案化和蝕刻處理，從而形成到達結晶半導體層 801a-801d 的接點孔。用 CF_4 、 O_2 、 He 的混合氣體蝕刻矽氧烷膜，接著用 CHF_3 的氣體蝕刻並除去絕緣膜的氧化矽膜而形成接點孔。

這時，通過給接點孔開口，結晶半導體膜 801a-801d 的表面處於曝露狀態，在該曝露面上有形成自然氧化膜的可能（沒有圖示出）。如果形成該自然氧化膜，佈線和晶質半導體層之間的電阻就會變高，有引起驅動電壓上升，或不能工作的擔憂，所以，理想的是在形成佈線前清除該自然氧化膜。

接著，在接觸孔中層疊金屬膜，並對其執行圖案化以形成源極電極和汲極電極。在本實施例中，在含有氮原子的 100nm 的鈦膜上分別依序層疊鈦-鋁合金膜和鈦膜 350、100nm 之後，按所希望的形狀執行圖案化和蝕刻處理從而形成由 3 疊層形成的源極電極和 / 或汲極電極 814-821（圖 8D）。

第一層的包含氮原子的鈦膜是根據以鈦作為靶，在氮和氬的流量比為 1:1 的條件下的濺射法而形成。如將上述包含氮原子的鈦膜形成在矽氧烷基的層間絕緣膜上，則膜不容易剝落，而且可以形成和結晶半導體層有低電阻連接的佈線。

根據到此為止的步驟，製作薄膜電晶體或電容等半導體裝置。本實施例使用利用促進晶化的元素而形成的結晶

(29)

半導體膜的頂閘型薄膜電晶體，但是也可以將使用非晶半導體膜的底閘型薄膜電晶體用於像素部分。非晶半導體不僅可以採用矽作為其材料，還可以採用鍺矽。當採用鍺矽時，鍺的密度最好在 0.01-4.5 atomic% 左右。

也可以使用在非晶半導體中能夠觀測到 0.5nm-20nm 的結晶顆粒的非晶半導體膜。此外，能夠觀測到 0.5nm-20nm 的晶粒的晶體被稱為微晶 (μc)。半非晶矽 (也表示為 SAS) 係以輝光放電分解矽化物氣體形成之半-非晶半導體的。典型的矽化物氣體為 SiH_4 ，其他還可以使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 等。另外，還可以將該矽化物氣體用 H_2 、或 H_2 和選自 He、Ar、Kr、Ne 中之一或多個稀有氣體元素來稀釋，該方法是簡單形成 SAS 的方法。稀釋矽化物氣體的稀釋率較佳地在 10-1000 倍的範圍內。通過輝光放電分解而形成膜的在壓力大約設定為 0.1Pa-133Pa 的範圍的條件下進行。輝光放電所需的功率頻率為 1MHz-120MHz，較佳地為 13MHz-60MHz 的高頻 (RF) 功率。基底的加熱溫度較佳地為 300°C 或更低，更佳地為 100-250°C 的基底加熱溫度。

根據上述形成的 SAS 的拉曼光譜移動到比 520cm^{-1} 更低的頻帶，在 X 光繞射可以觀察到由來自 Si 晶格的 (111)、(220) 的繞射峰。此外，懸空鍵的中和劑至少含有 1 原子% 或更多的氫或鹵素。作為膜中的雜質元素，理想的是氧、氮、碳等大氣成分的雜質在 $1 \times 10^{20}\text{cm}^{-3}$ 或更低的範圍。尤其是氧濃度在 $5 \times 10^{19}/\text{cm}^3$ 或更低的範圍，較

(30)

佳地在 $1 \times 10^{19}/\text{cm}^3$ 或更低的範圍。這意指當形成為 TFT 時，滿足 $\mu=1 \text{ cm}^2/\text{Vsec}$ 至 $10 \text{ cm}^2/\text{Vsec}$ 。

在上述製程中，在形成薄膜電晶體的源極電極、汲極電極的同時，形成了佈線，但在使用本發明的情形中，因為是連接到陽極線或陰極線，所以，沒有必要在基底周圍形成和這些線平行的引線。取而代之，如果應用如實施方式 1 所示那樣的將外部連接部分形成在陽極線或陰極線的兩端的結構，在進行到此為止的製程的同時，將外部連接部分形成在圖 1A-1C、圖 2A-2B 所示的位置，並將陽極線或陰極線的兩端和就近的外部連接部分連接。當應用實施方式 2 所示的密封罐時，和密封罐連接的末端部不和其他佈線連接。

接著使用這些半導體元件以形成發光裝置。

本實施例說明的發光裝置具有以矩陣配置的元件，每一元件將含有會在成對的電極之間發光以及藉由使電流流過電極之間而發光的物質夾於其間。發光元件的發光機理如下：當給夾著有機化合物層的一對電極施加電壓時，由陰極注入的電子和由陽極注入的電洞在有機化合物層的發光中心相互複合形成分子激發。隨後，當該分子激發返回基態時，通過釋放能量發生發光。

受激狀態已知兩種類型的激發態，受激單重態和受激三重態。發光被認為能夠在任何一種狀態中被執行。所以，根據元件的特徵，單重受激狀態的元件或三重受激狀態的元件可以在一個發光裝置中混合存在。例如在 RGB 的

(31)

三色中，可以使用三重受激狀態的元件作為紅色，並使用單重受激狀態的元件作為藍色和綠色。另外，選擇三重受激狀態的元件普遍發光效率高，這對降低驅動電壓有好處。

發光元件的材料使用低分子、高分子、具有低分子和高分子的中間性質的中分子的發光材料。本實施例因為通過蒸發沈積法形成電致發光層，所以使用低分子的發光材料。高分子材料可以溶解在溶劑中，用旋塗法或噴墨法來塗敷。另外，不僅僅是有機材料，還可以使用有機材料和無機材料的複合材料。

形成發光元件的第一電極 901，以致於部份地重疊於根據上述步驟形成的薄膜電晶體的汲極電極的一部分。第一電極是作為發光元件的陽極或陰極被使用的電極。當第一電極是陽極時，較佳地使用功函數大的金屬、合金、導電性化合物、以及上述的混合物。功函數的大略標準是 4.0eV 或更多。具體材料的實施例包括 ITO（氧化銦錫）、在氧化銦中混合 2-20% 的氧化鋅（ ZnO ）的 IZO（氧化銦鋅）、在氧化銦中混合 2-20% 的氧化矽（ SiO_2 ）的 ITSO、金（Au）、白金（Pt）、鎳（Ni）、鎢（W）、鉻（Cr）、鉬（Mo）、鐵（Fe）、鈷（Co）、銅（Cu）、鈀（Pd）、或金屬材料的氮化物（TiN）等。

當第一電極被用作陰極時，較佳地使用功函數小（功函數是 3.8eV 或更少）的金屬、合金、導電性化合物、以及上述的混合物。具體材料除了歸屬於元素周期表中的第

(32)

1 族或第 2 族的元素，也就是 Li 或 Cs 等的鹼金屬、Mg、Ca、Sr 等的鹼土金屬、以及上述的合金（Mg:Ag、Al:Li）或化合物（LiF、CsF、CaF₂），還包括使用包含稀土金屬的過渡金屬。但是，由於本實施例的第二電極具有透射性，所以還可以使用這些金屬或包含這些金屬的合金的薄膜和 ITO、IZO、ITSO 或其他金屬（包含合金）的疊層。

本實施例將第一電極 901 當作陽極使用，其材料使用 ITSO。當電極使用 ITSO 時，如執行真空烘烤，可以提高發光裝置的可靠性。

另外，本實施例中第一電極在薄膜電晶體的源極電極和汲極電極形成後形成，但是也可以首先形成第一電極，之後形成薄膜電晶體的電極。

如圖 9A、9B 所示，形成絕緣膜 902，並使其覆蓋和像素部分的薄膜電晶體連接的作為像素電極的第一電極 901 的端部。該絕緣膜 902 被稱作為堤或障壁。絕緣膜 902 可以使用無機絕緣膜或有機絕緣膜。無機絕緣膜可以使用根據 CVD 法形成的氧化矽膜或使用根據 SOG（玻璃上旋塗）法塗敷而形成的氧化矽膜等。有機絕緣膜可以是光敏性或非光敏性的聚醯亞胺、聚醯胺、BCB（苯並環丁烯）、丙烯或正型光敏有機樹脂、負型光敏有機樹脂、以及可以是使用由矽（Si）和氧（O）結合的骨骼結構構成，且以至少包含氫的材料作為取代基，或者包含氟、烷基、芳香族碳化氫中的至少一種材料作為取代基的材料，也就是矽氧烷的膜。另外，也可以使用上述材料的疊層。如

(33)

果使用光敏性的有機物來形成絕緣膜，開口部分的形狀則成爲曲率半徑連續變化的形狀，當蒸發沈積電致發光層時，不容易發生分段斷裂，所以是合適的材料。本實施例使用光敏性的聚醯亞胺。

然後，使用蒸發沈積裝置移動蒸發源以執行蒸發沈積。例如，在被抽真空成 5×10^{-3} Torr (0.665 Pa) 或更小，較佳地 $10^{-4} \sim 10^{-6}$ Torr 的沈積室中進行沈積。在進行沈積時，有機化合物提前通過電阻加熱蒸發，並在沈積中閘門打開時分散向基底的方向。被蒸發的有機化合物向上分散並穿過金屬掩膜中設置的開口部分沈積在基底上，以形成電致發光層 903 (從第一電極側開始依序爲電洞注入層、電洞穴輸運層、發光層、電子輸運層和電子注入層)。注意，電致發光層 903 的結構也可以不是該結構，可以用單層、混合層來形成電致發光層。

形成電致發光層 903 後，接著形成和電致發光層 903 連接的第二電極 904。在本實施例中，由於第一電極 901 是陽極，所以第二電極 904 作爲陰極而形成。陰極材料可以使用先前敘述的材料，本實施例在形成薄的包含 Li 的材料後，通過濺射法形成 ITSO，從而形成具有透明性的第二電極 (陰極) 904。

在本實施例中，由於第一電極 901 和第二電極 904 雙方都由透射性材料形成，所以可以從基底的頂面、底面雙側獲取光。當然，通過控制其中一方電極的透射性，或根據比場致發光層更接近基底側所使用的材料來獲取僅從頂

(34)

面、或僅從底面的發光。

圖 9B 是頂面發光結構的一實施例，是將像素電極 901 和薄膜電晶體的電極形成在不同層的實施例。第一層間絕緣膜 813 和第二層間絕緣膜 903 可以使用和圖 8 所示的層間絕緣膜 813 相同的材料製作，其組合也可以任意執行。在此上述各層均用矽氧烷來形成。從第二層間絕緣膜 903 側依次層疊 Al-Si、TiN、ITSO 從而形成像素電極 901，當然，像素電極也可以是單層、雙層、或者 4 層、4 層以上的結構。

另一方面，當用濺射法形成第二電極 904 時，有可能因濺射而給電子注入層的表面或電子注入層和電子輸運層的介面造成損傷。該損傷有可能給特性帶來壞影響。為了防止這種情況，在距離第二電極 904 最近的位置上提供不容易受濺射損傷的材料。作為這樣不容易受濺射損傷並且能夠用於電致發光層 903 的材料可以舉出 MoO_x 。但是， MoO_x 是適合作為電洞注入層的材料，所以要在和第二電極 904 連接的位置提供 MoO_x ，就需要將第二電極 904 當作陽極使用。

因此，在這種情況下，第一電極 901 作為陰極而形成，之後按順序形成電子注入層、電子輸運層、發光層、電洞輸運層、電洞注入層（ MoO_x ）、第二電極（陽極），像素的驅動用薄膜電晶體需要是 N 通道型。 MoO_x 用蒸發沈積法形成，適合使用 $X=3$ 以上的 MoO_x 。這時，像素部分的薄膜電晶體如使用以原本是 N 型的 a-Si:H 作為半導

(35)

體層的電晶體，則可以簡化製程，所以是合適的。當在同一個基底上形成驅動電路部分時，用雷射等僅僅照射該驅動電路部分，從而實現該部分的晶化，以備使用。

之後，用電漿 CVD 法形成包含氮的氧化矽膜作為第二鈍化膜 905。當使用包含氮的氧化矽膜時，可以通過電漿 CVD 法形成由 SiH_4 、 N_2O 、 NH_3 製作的氧氮化矽膜，或者由 SiH_4 、 N_2O 製作的氧氮化矽膜，或者由用 Ar 稀釋 SiH_4 、 N_2O 的氣體而形成的氧氮化矽膜。另外，第一鈍化膜可以應用由 SiH_4 、 N_2O 、 H_2 製作的氫化氧氮化矽膜。當然，第二鈍化膜 905 不限於單層結構，也可以是單層結構或疊層結構的其他包含矽的絕緣膜。另外，也可以形成氮化矽膜或類金剛石碳膜來代替包含氮的氧化矽膜。

接著，為了保護電致發光元件避免受水等促進劣化的物質的影響，密封顯示部分。當用對面基底進行密封時，在使外部連接部分暴露出來的情況下，用有絕緣性的密封劑鍵合該對面基底。可以在對面基底和元件基底之間的空間填充乾燥過的氮等惰性氣體，也可以在整個像素部分塗敷密封劑，並在其上形成對面基底。密封劑適合使用紫外線固化樹脂等。也可以給密封劑摻雜乾燥劑或保持基底之間的一定間距的顆粒。

接著，將可撓佈線基底鍵合到外部連接部分，就完成了如圖 1A-1C、圖 2A-2B 所示的面板。像這樣在面板上的相對的兩端（距離和陽極線或陰極線近的位置）設置外部連接部分，並分別從就近的外部連接部分提供電壓，跟習

(36)

知技術相比，即使擴大顯示部分的面積，也不會引起大幅度的電壓下降，可以獲取高品質的顯示。

當用密封罐進行密封時，或者將陽極線或陰極線端部附近的絕緣膜 902 清除掉，或者形成到達陽極線或陰極線邊緣附近的開口部分。然後，用如實施方式 2 那樣的方法黏接密封罐，在獲取密封罐和陽極線或陰極線的導通的同時密封電致發光元件。至於提供給密封罐的電壓，可以從可撓佈線基底提供，也可以直接和電源電路連接而提供。當通過電源電路直接提供電壓時，還有減少可撓佈線基底上所需插腳數量的優勢。

然後，為了防止和其他部分的短路，形成覆蓋密封罐的絕緣膜。形成該絕緣膜的方法可以是任何方法，但利用塗敷法比較簡便。以此方式，因為使用截面面積大的密封罐作為佈線來供應電壓，電壓下降的擔憂少。而且，因為不需要從外部連接部分給陽極線或陰極線供應電壓，所以節省了接腳數量，這樣佈局的配置就可以變得容易，或者可以在面板內提供其他有用的資訊。因此，可以製作框面積小、高品質的顯示器。

[實施例 2]

本發明可以應用於電子裝置如攝影機、數位相機、護目鏡顯示器（頭戴式的顯示器）、導航系統、聲頻播放設備（汽車音響，音響組合等等）、攜帶型資訊終端（行動電腦，攜帶型電話，行動式遊戲設備或電子書等等）。這

(37)

些電子裝置的具體例子在圖 10A 到 10D 中示出。

圖 10A 示出了一數位相機，其包括主體 1001、顯示部分 1002、圖像接收部分 1003、操作鍵 1004、外部連接埠 1005、快門 1006 等等。本發明可以應用於顯示部分 1002。通過實現窄框，當搭載顯示部分時，即使所需體積是相同的，也可以將顯示部分 1002 製作得比習知技術大。如此，可以取得容易觀看的顯示。此外，可以實現微型化，以及，減少因電壓降低而引起的顯示不均勻。

圖 10B 示出了一行動電腦，其包括主體 1101、顯示部分 1102、開關 1103、操作鍵 1104、紅外光埠 1105 等等。本發明可以應用於顯示部分 1102 中。通過實現窄框，如果是相同的顯示部分的面積，則可以減少多餘的框空間，這樣有利於攜帶使手。而且，可以減少因電壓降低而引起的顯示不均勻。

圖 10C 示出了一行動式遊戲設備，其包括殼體 1201、顯示部分 1202、揚聲器 1203、操作鍵 1204、記錄媒體的插入部分 1205 等等。本發明可以應用於顯示部分 1202 中。通過實現窄框，如果是相同的顯示部分的面積，則可以減少多餘的框部分空間，這樣有利於攜帶使用。而且，可以減少因電壓降低而引起的顯示不均勻。

圖 10D 示出了一行動電話，其包括主體 1301、殼體 1302、顯示部分 1303、音頻輸入部分 1304、音頻輸出部分 1305、操作鍵 1306、天線 1308 等等。通過將本發明的發光裝置應用於顯示部分 1303 中從而完成行動電話。顯

(38)

示部分 1303 的陽極線或陰極線和近於其末端的外部連接部分 1309 連接，由於從可撓佈線基底 1310 供應電壓，所以沒有電壓下降的擔憂，實現了窄框。通過實現窄框，當搭載顯示部分時，即使所需體積是相同的，也可以將顯示部分製作得比習知大，如此，可以容易取得容易觀看的顯示，並且實現微型化。而且，可以減少因電壓降低而引起的顯示不均勻。

本申請案以 2003 年 11 月 21 日在日本專利局提交的申請序列號為 No.2003-391815 的日本專利申請為基礎，其內容在此處引用作為參考。

雖然上文的所述實施例參考附圖給出了本發明的全部說明，但只要是本領域的人員就很容易明白本發明的形式、實施模式的詳情等可以被更改或修改。所以，除非上述更改或修改脫離了以下的本發明的申請專利範圍，否則所有的更改和修改都將被認為在本發明的申請專利範圍內。

【圖式簡單說明】

圖 1A 至圖 1C 是顯示實施方式 1；

圖 2A 和圖 2B 是顯示實施方式 1；

圖 3A 至圖 3C 是顯示實施方式 2；

圖 4A 和圖 4B 是顯示實施方式 2；

圖 5A 和圖 5B 是顯示實施方式 2；

圖 6A 和圖 6B 是顯示實施方式 3；

圖 7A 至圖 7D 是顯示實施方式 4；

(39)

圖 8A 至圖 8D 是顯示實施例 1 的製程；

圖 9A 和圖 9B 是顯示實施例 1 的製程；

圖 10A 至圖 10D 分別示出了使用本發明的電子裝置

；

圖 11 顯示傳統的引線；

圖 12A 至圖 12C 是顯示實施方式 1；

圖 13A 和圖 13B 是顯示實施方式 1；

圖 14 是顯示實施方式 1；以及

圖 15A 和圖 15B 是顯示實施方式 3。

【主要元件符號說明】

100	基底
101	對面基底
102	顯示部份
103	外部連接部份
104	外部連接部份
105	驅動電路部份
106	可撓佈線基底
151	導電膜
152	引進線
153	顯示部分
154	密封材料
155	通孔
200	外部連接部份

(40)

201	外部連接部份
202	佈線
203	佈線
300	基底
301	可撓佈線基底
302	密封罐
303	顯示部份
304	電壓供應部分
305	陰極線
306	發光元件的陽極
307	發光層
308	發光元件的陰極
309	導電材料
310	密封劑
311	乾燥劑
312	密封劑
313	發光元件
314	絕緣膜
400	像素部分
401	引線部分
402	部分
500	引線
600	絕緣膜
601	開口部分

(41)

602	導電性顆粒
603	填充物
610	對面基底
611	導電膜
612	引出線
613	導電性顆粒
700	彈簧
800	基底
801	基底絕緣膜
801a	島形狀的結晶半導體層
801b	島形狀的結晶半導體層
801c	島形狀的結晶半導體層
801d	島形狀的結晶半導體層
802	氮化鋁
802a	第一導電層
802b	第一導電層
802c	第一導電層
802d	第一導電層
803	鎢
803a	第二導電層
803b	第二導電層
803c	第二導電層
803d	第二導電層
804	第一雜質區

(42)

805	第二雜質區
806	第三雜質區
807	第三雜質區
808	第四雜質區
809	第四雜質區
810	第五雜質區
811	第五雜質區
812	第一鈍化膜
813	層間絕緣膜
814	源極電極和 / 或汲極電極
815	源極電極和 / 或汲極電極
816	源極電極和 / 或汲極電極
817	源極電極和 / 或汲極電極
818	源極電極和 / 或汲極電極
819	源極電極和 / 或汲極電極
820	源極電極和 / 或汲極電極
821	源極電極和 / 或汲極電極
822	閘絕緣膜
901	第一電極
902	絕緣膜
903	電致發光層
904	第二電極
905	第二鈍化膜
1001	主體

(43)

1002	顯示部分
1003	圖像接收部分
1004	操作鍵
1005	外部連接部
1006	快門
1101	主體
1102	顯示部分
1103	開關
1104	操作鍵
1105	紅外光埠
1201	殼體
1202	顯示部分
1203	揚聲器
1204	操作鍵
1205	記錄媒體插入部分
1301	主體
1302	殼體
1303	顯示部分
1304	音頻輸入部分
1305	音頻輸出部分
1306	操作鍵
1308	天線
1309	外部連接部
1310	可撓佈線基底

(44)

- 2001 導電性帶子
- 2002 導電性帶子
- 2003 導電性帶子
- 2004 導電線
- 2005 外部連接部分
- 2007 外部連接部分
- 2008 外部連接部分
- 2009 外部連接部分

五、中文發明摘要

發明之名稱：顯示裝置

本發明是提供一種顯示裝置，顯示裝置所具有的結構不僅可以實現窄框，同時可以防止陽極線或陰極線的電壓下降。根據本發明，藉由例如 FPC 等外接佈線、密封罐、以及在對面基底上形成導電膜來代替將佔據大部分框區域的面積之引線，可以實現窄框，以及抑制引線的電壓下降。

六、英文發明摘要

發明之名稱：**DISPLAY DEVICE**

The invention provides a display device having a structure for preventing a voltage drop of anode lines or cathode lines as well as realizing a narrow frame. According to the invention, a narrow frame can be realized and a voltage drop of a lead wiring can be suppressed by substituting a lead wiring which conventionally occupied a large area in a frame region by an external wiring such as an FPC, a sealing can, and a conductive film formed on a counter substrate.

圖 1A

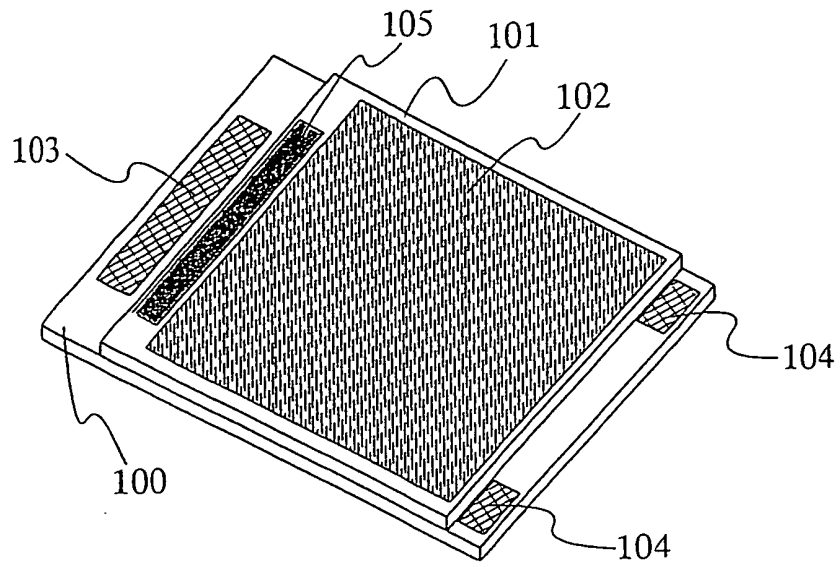


圖 1B

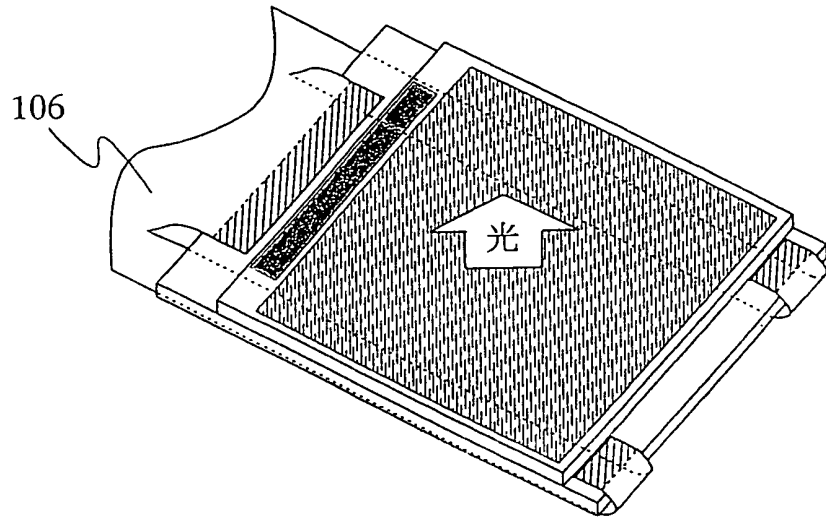


圖 1C

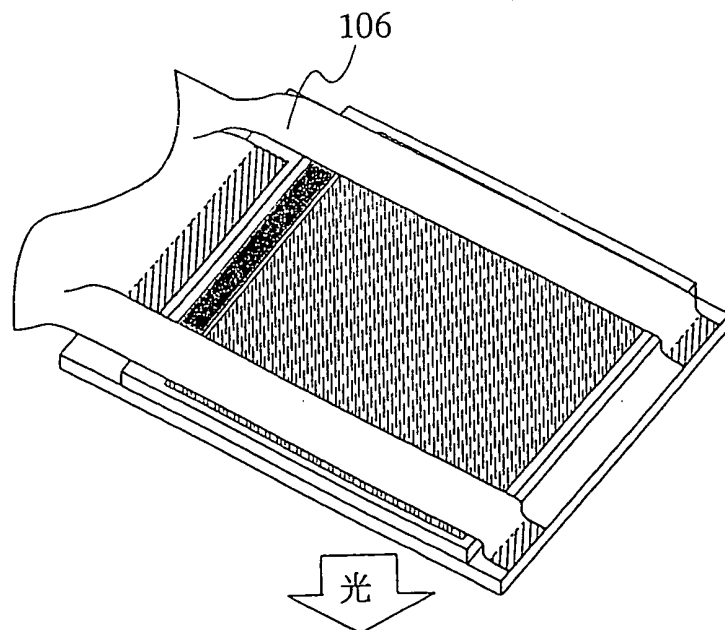


圖 2A

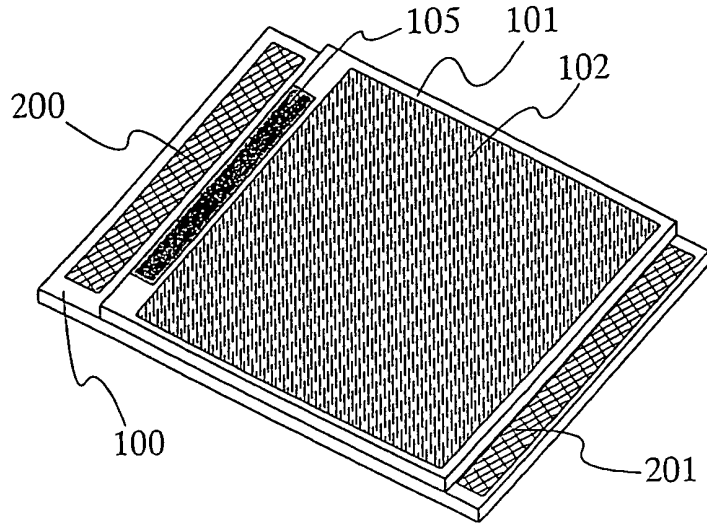


圖 2B

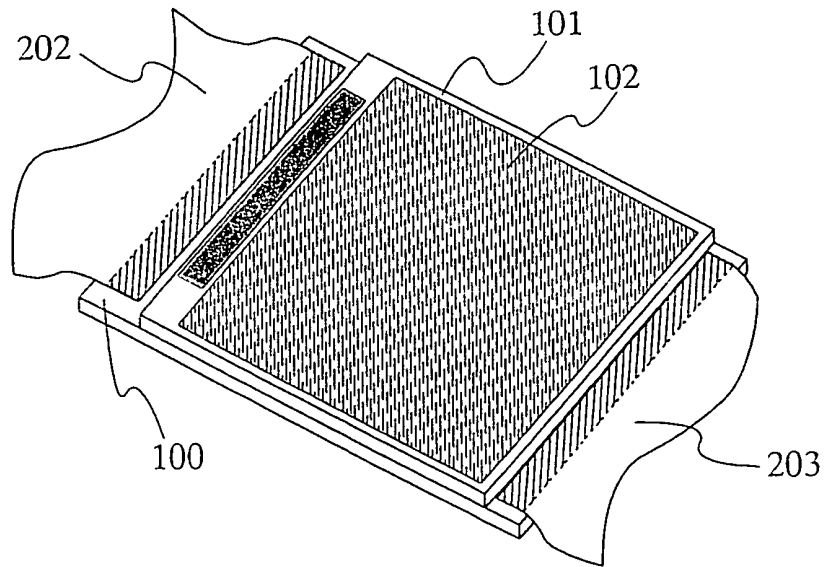


圖 3A

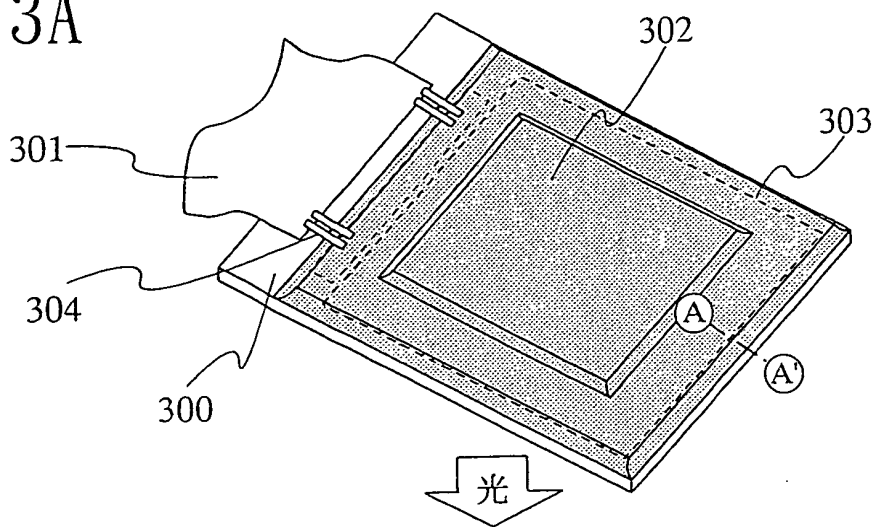


圖 3B

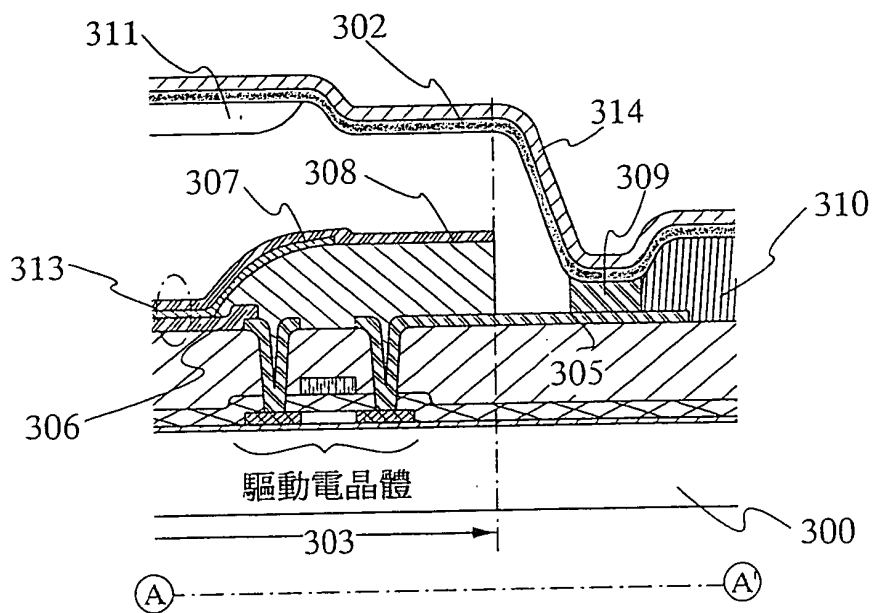


圖 3C

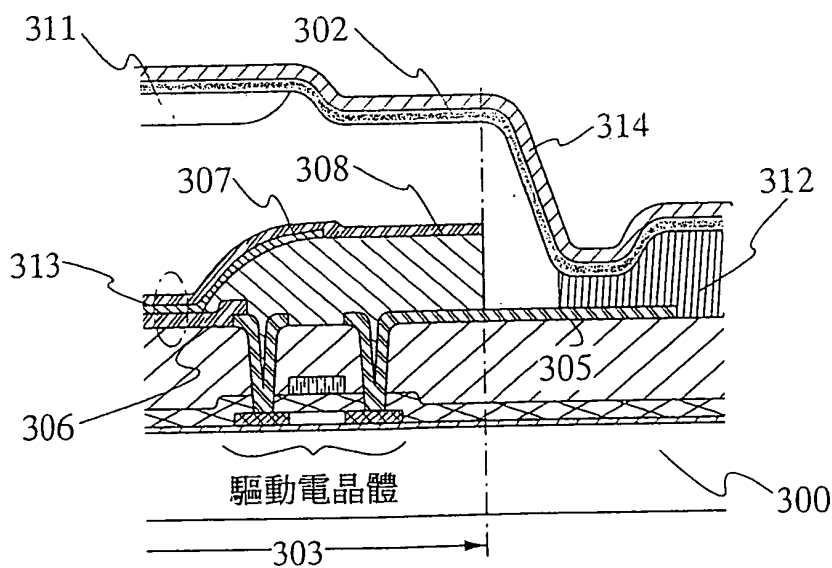


圖4A

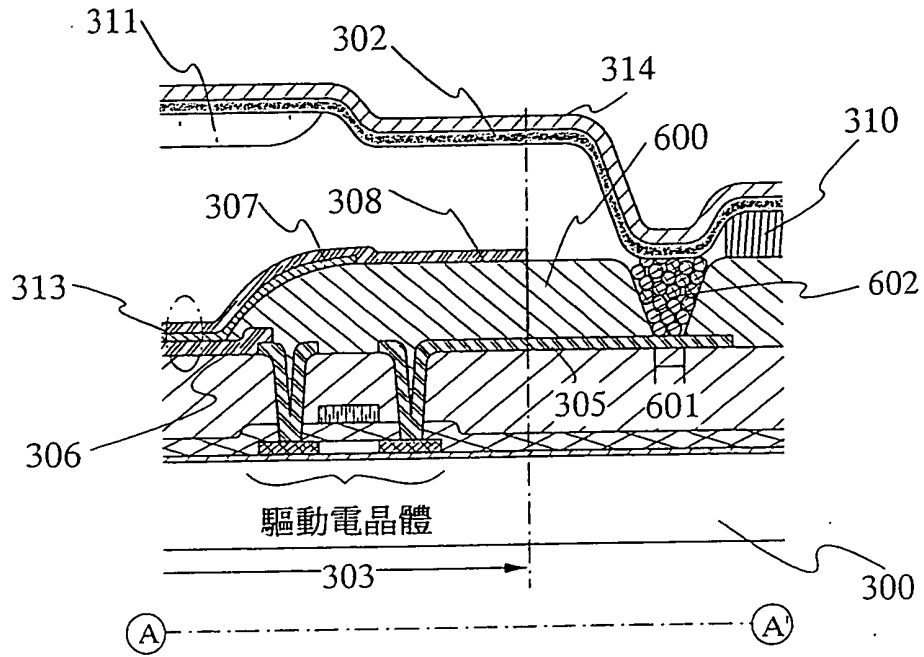


圖4B

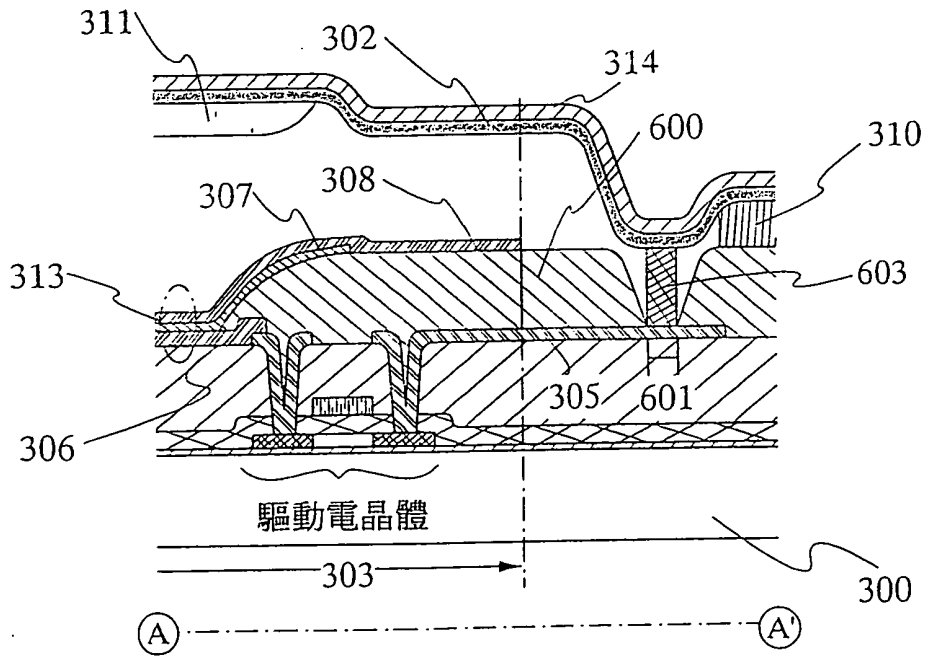


圖5A

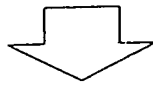
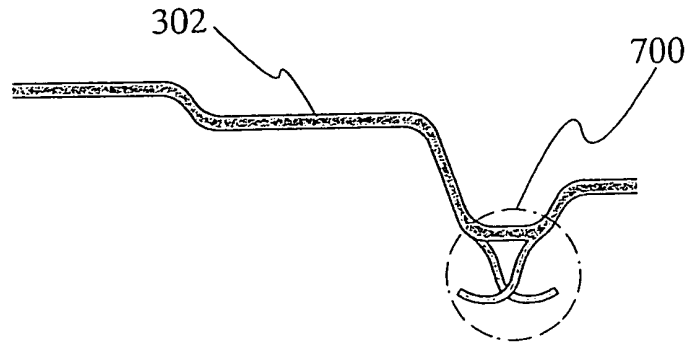


圖5B

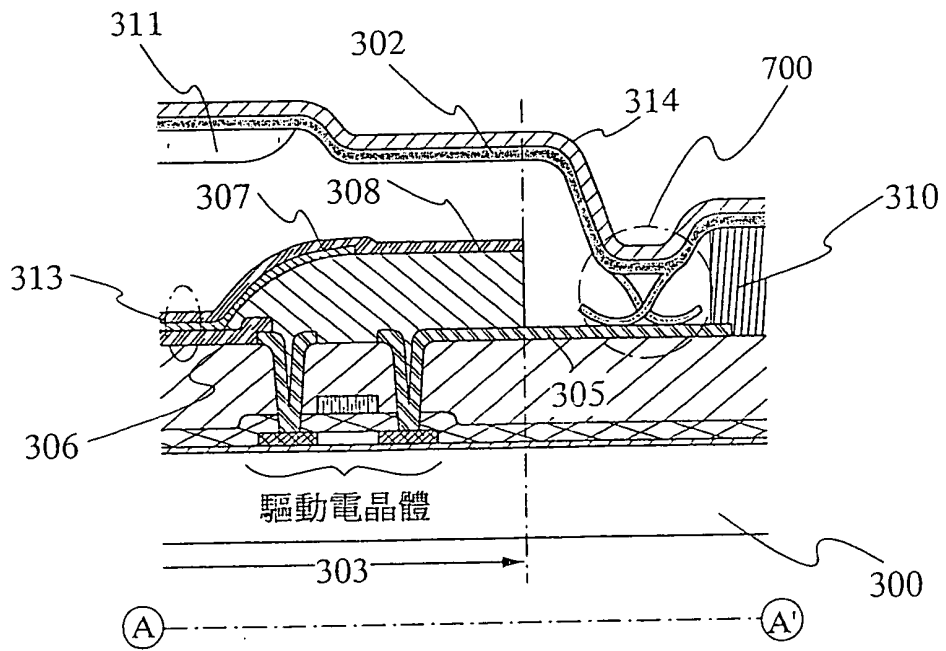


圖 6A

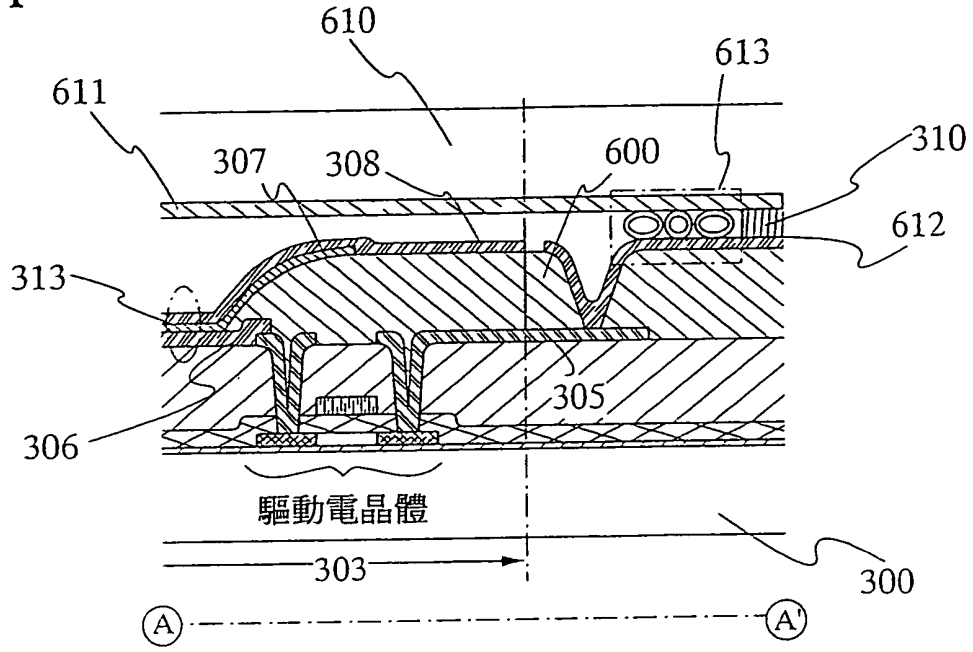


圖 6B

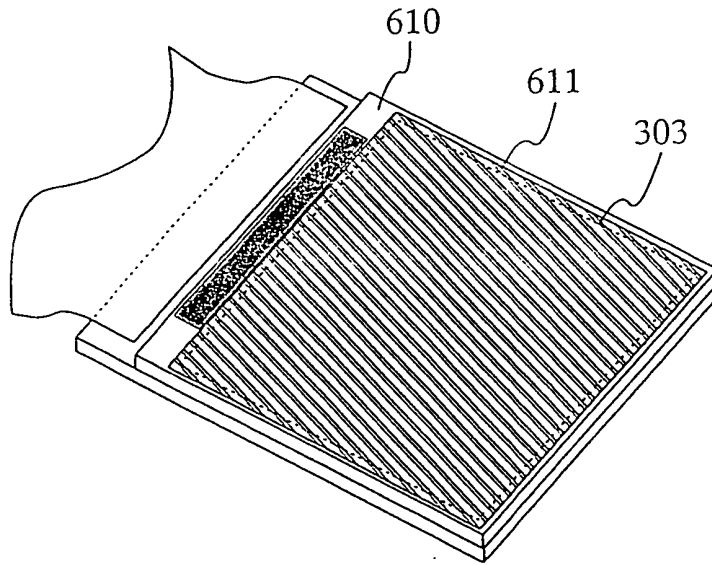


圖 7A

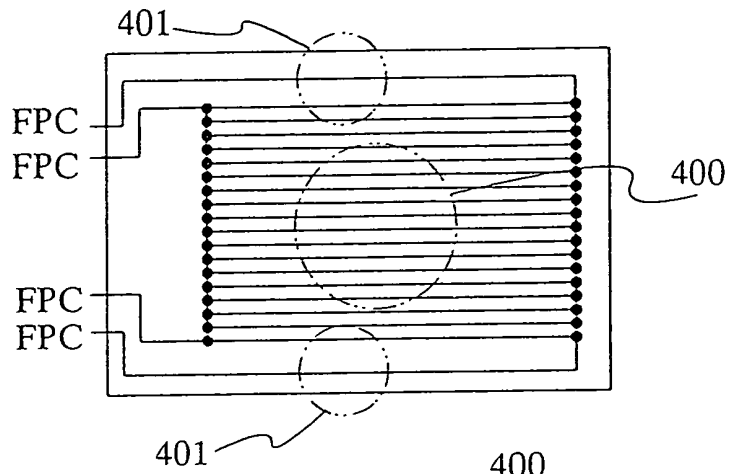


圖 7B

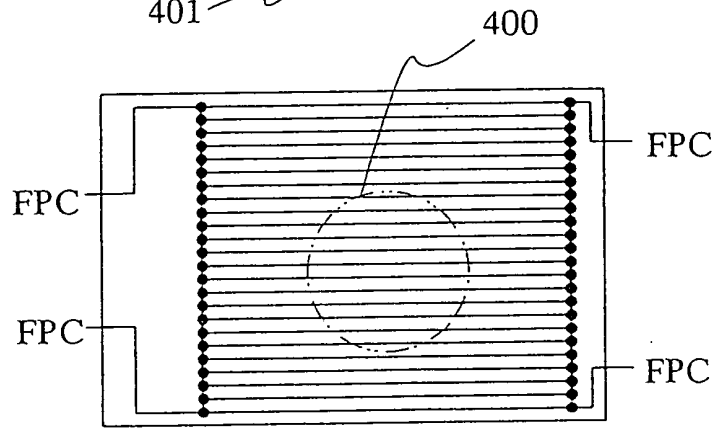


圖 7C

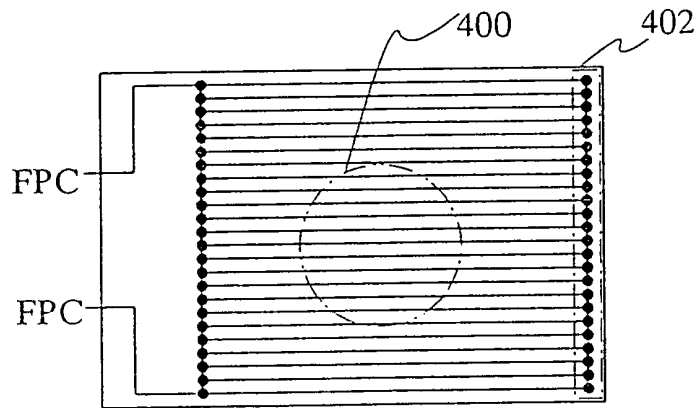


圖 7D

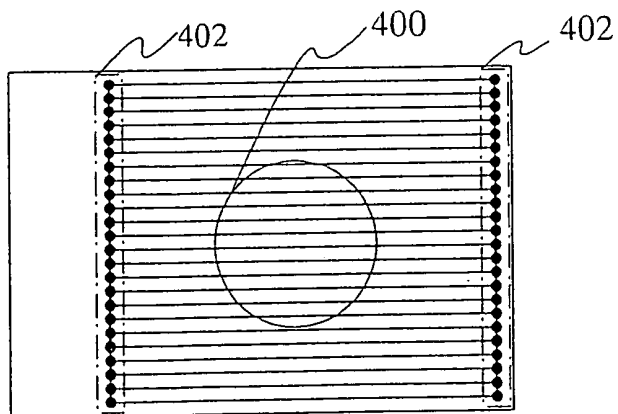


圖 8A

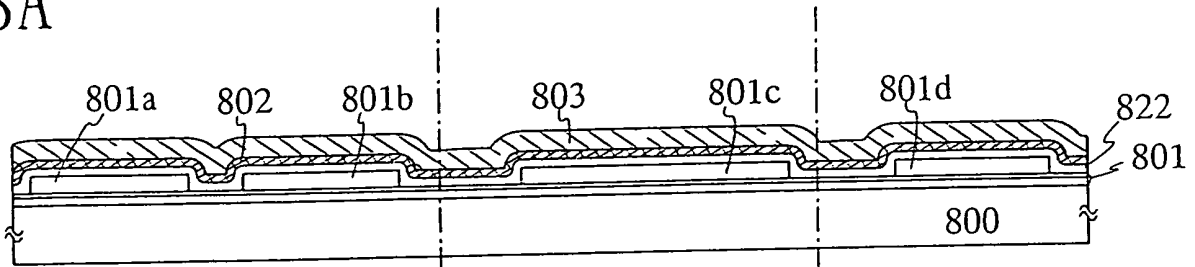


圖 8B

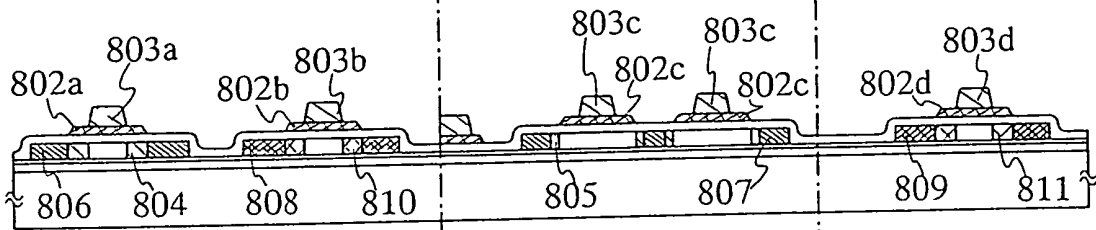


圖 8C

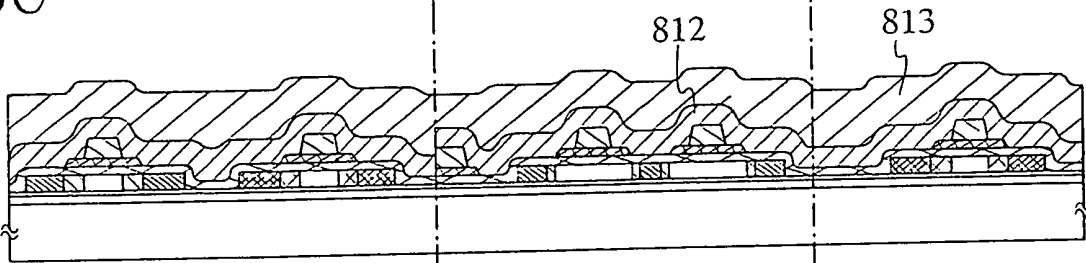


圖 8D

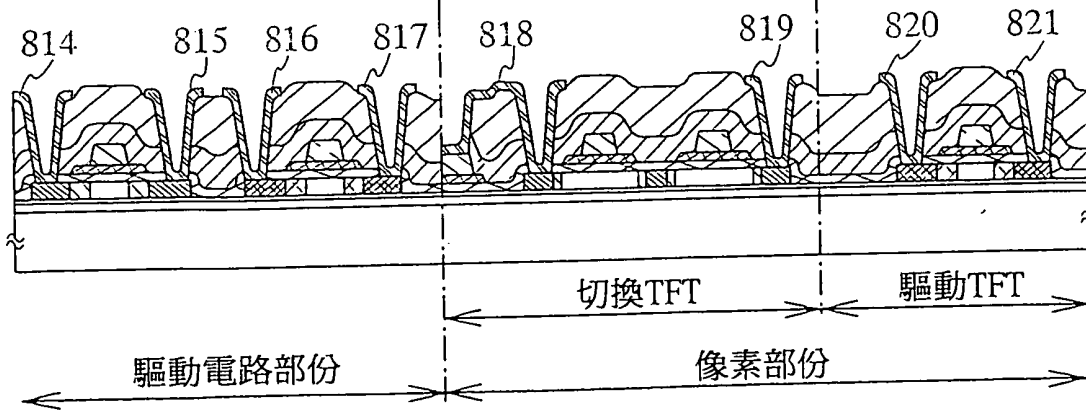


圖 9A

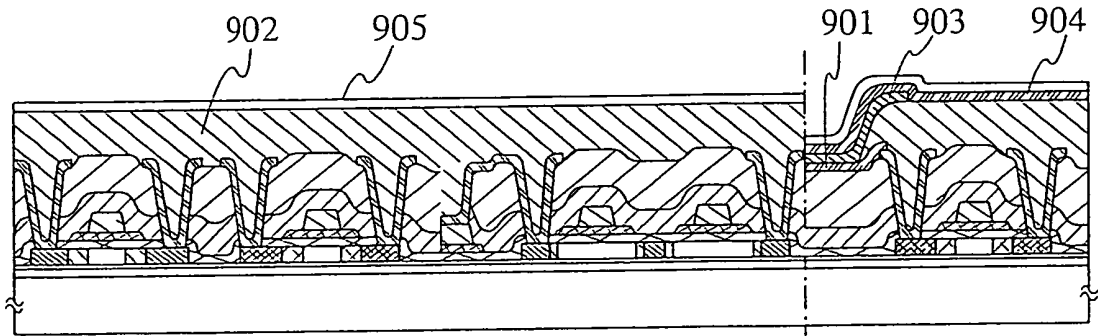


圖 9B

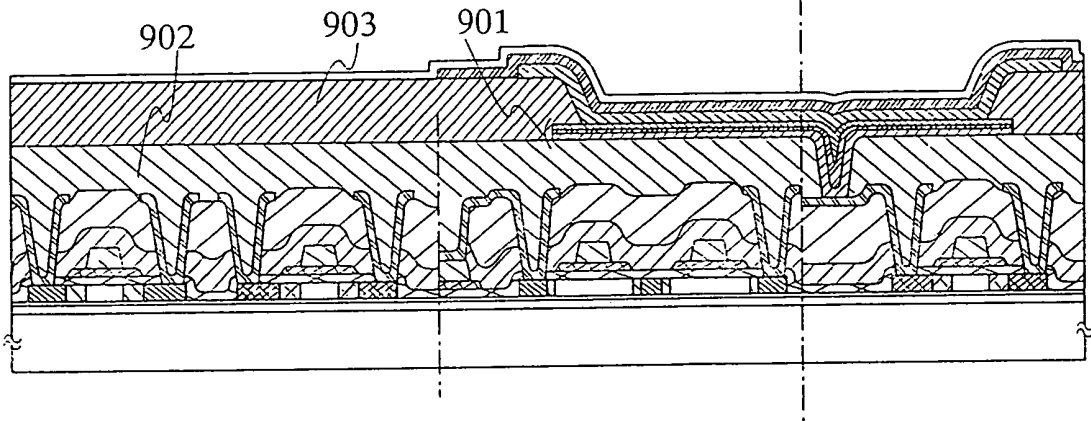


圖 10A

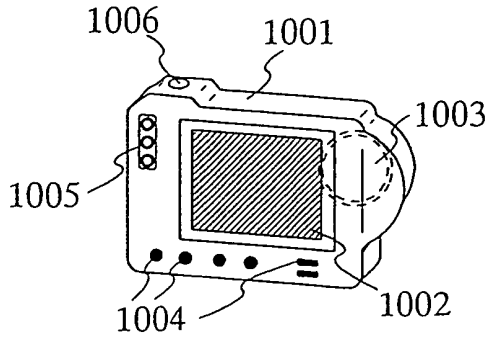


圖 10B

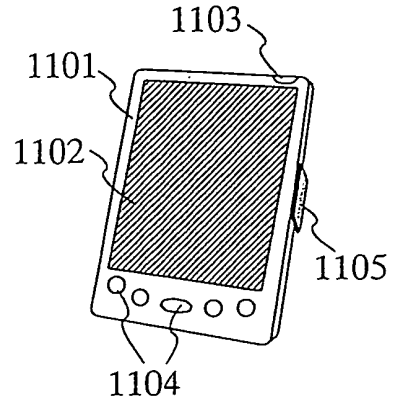


圖 10C

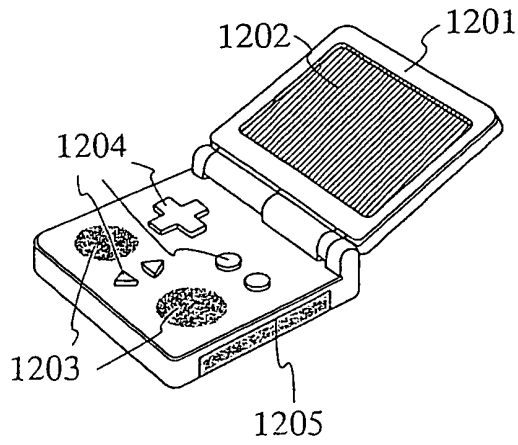


圖 10D

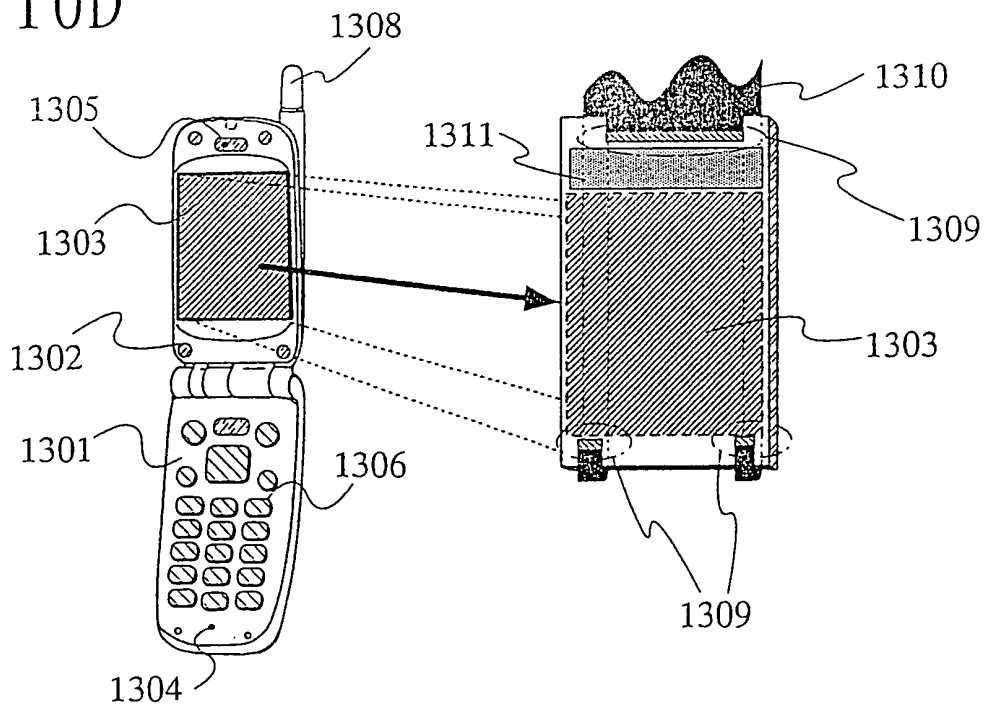


圖 11

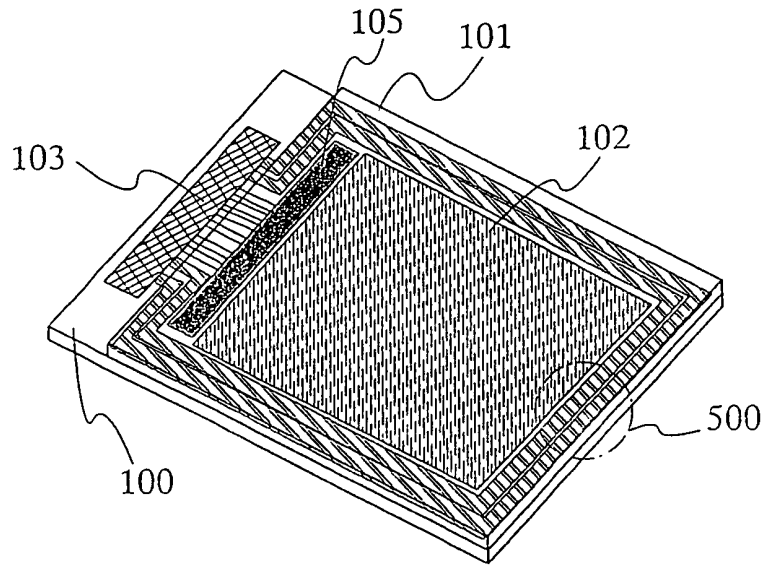


圖 12A

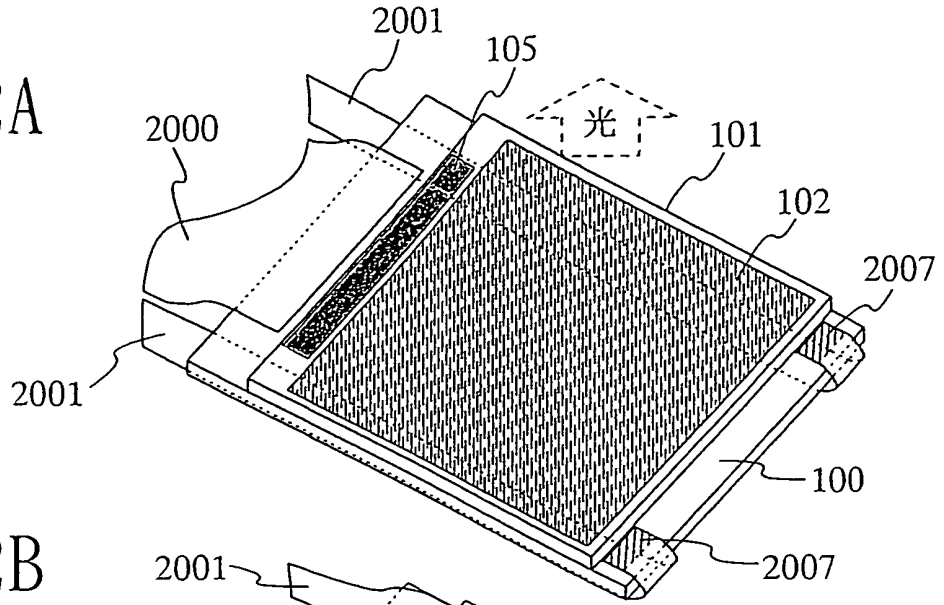


圖 12B

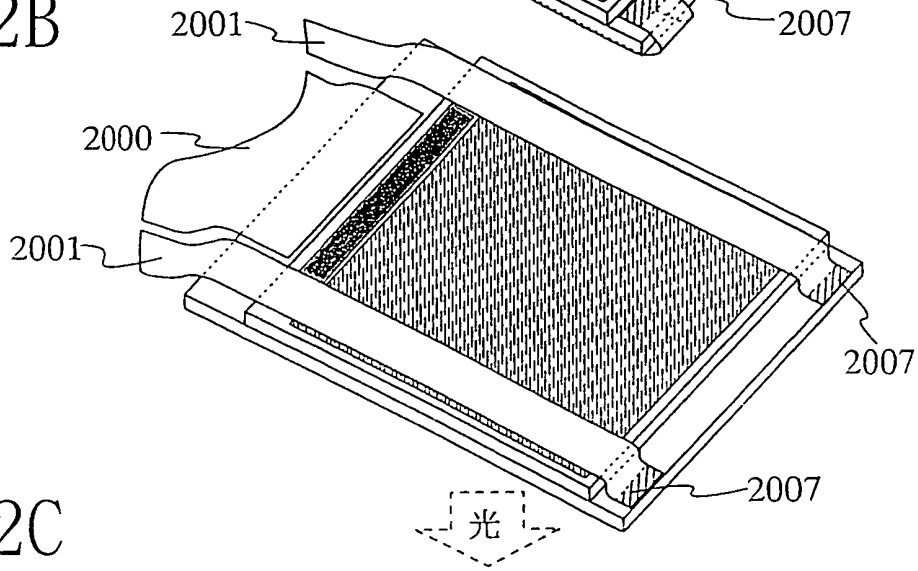


圖 12C

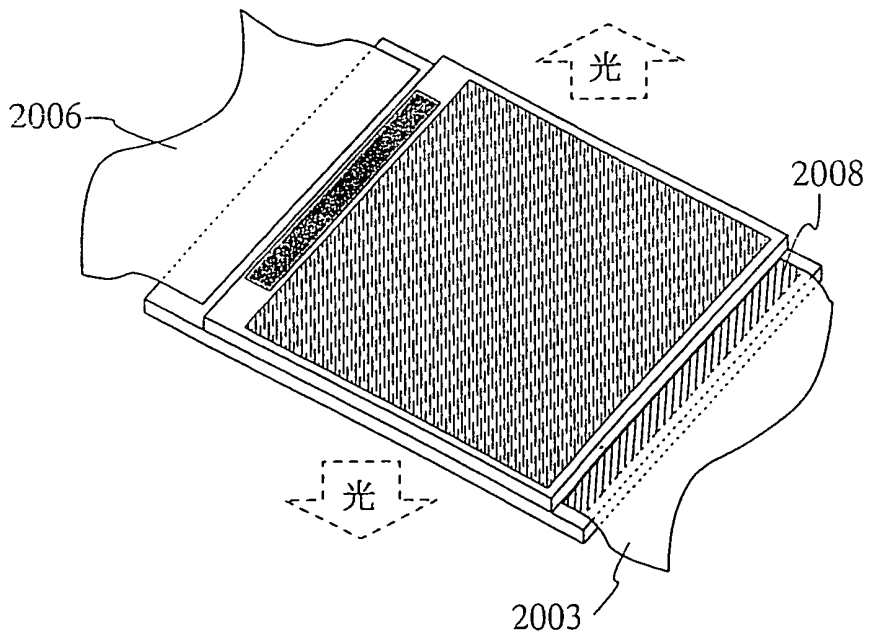


圖 13A

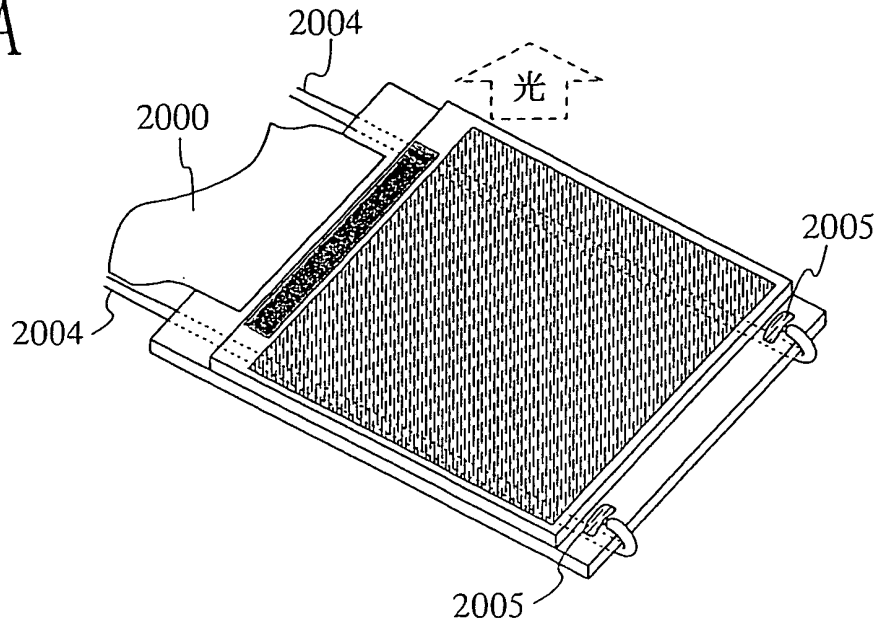


圖 13B

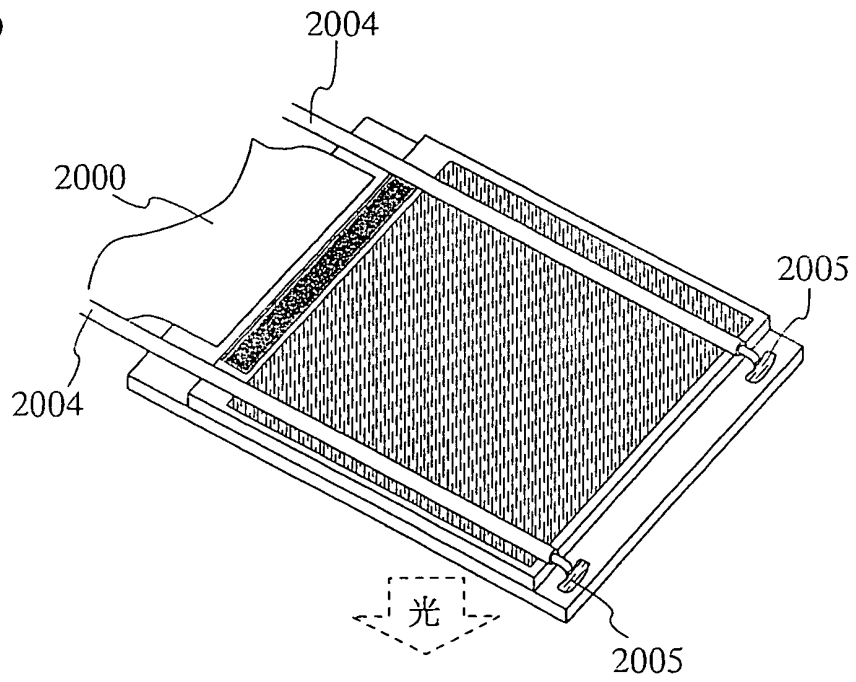


圖14

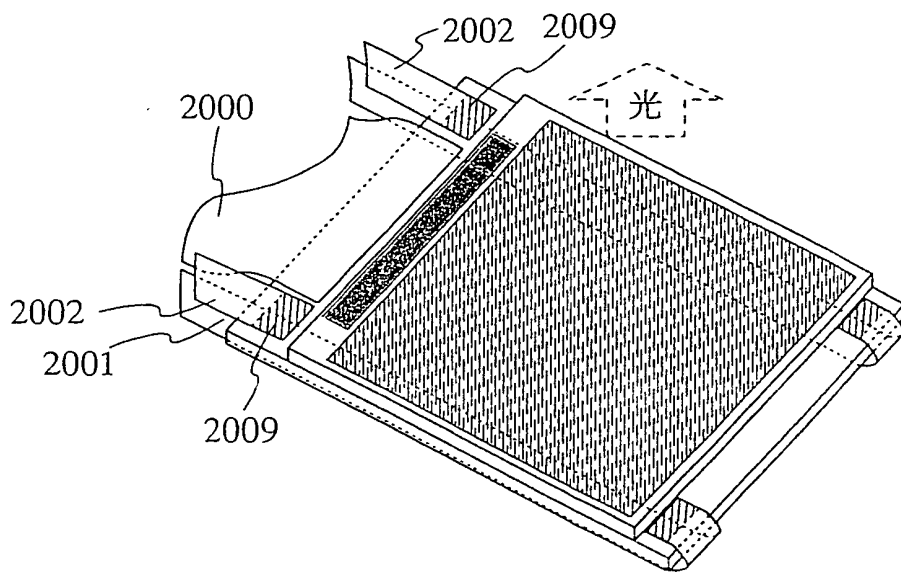


圖 15A

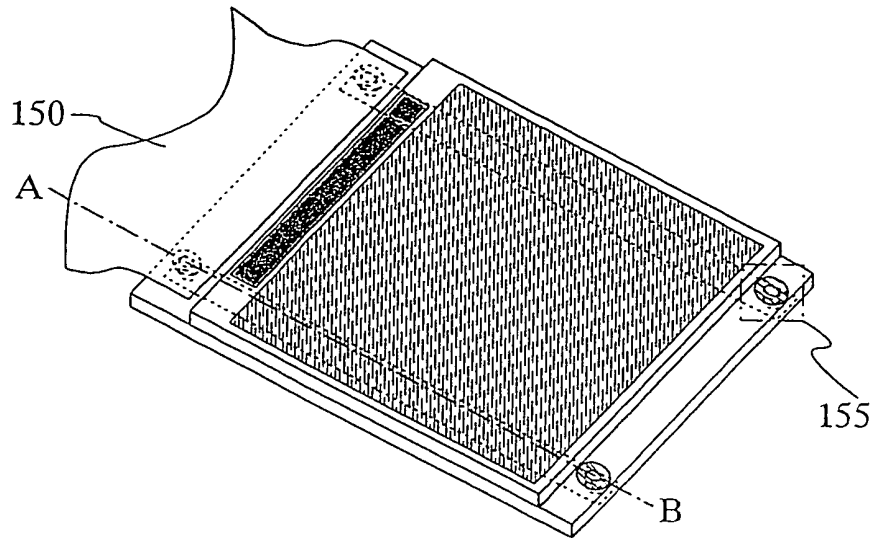
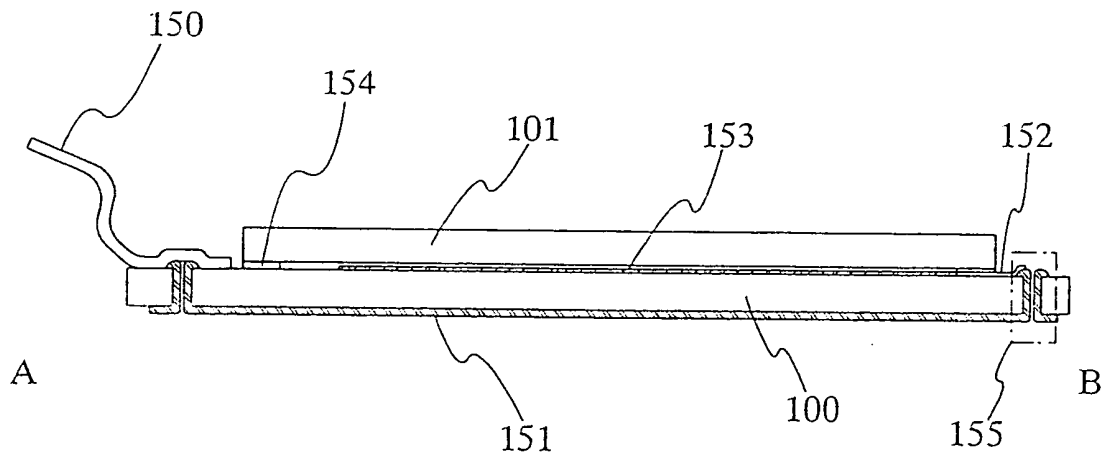


圖 15B



七、指定代表圖：

- (一) 本案指定代表圖為：第(1)圖
- (二) 本代表圖之元件符號簡單說明：

100	基底
101	對面基底
102	顯示部份
103	外部連接部份
104	外部連接部份
105	驅動電路部份
106	可撓佈線基底

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

民國 101 年 1 月 2 日修正

十、申請專利範圍

1. 一種顯示裝置，包括：

在基底上的像素部分；

以條紋狀形成在所述像素部分的多個陽極線或陰極線

；

多個外部連接部分，具有所述像素部分夾於其間；以

及

可撓佈線基底，

其中，所述外部連接部分設在所述陽極線或所述陰極線的兩端，

其中，所述陽極線或所述陰極線的兩端和距離其較近的所述外部連接部分連接，

其中，所述可撓佈線基底和所述外部連接部分電連接

，

其中，所述像素部分的第一部分與所述可撓佈線基底重疊，及

其中，所述像素部分的第二部分不會與所述可撓佈線基底重疊。

2. 一種顯示裝置，包括：

在基底上的像素部分；

以條紋狀形成在所述像素部分的多個陽極線或陰極線

；

和所有所述陽極線或所述陰極線的一端連接的第一佈線；

和所有所述陽極線或所述陰極線的另一端連接的第二佈線；

多個外部連接部分，具有所述像素部分夾於其間；以及

可撓佈線基底，

其中，所述外部連接部分設在所述陽極線或所述陰極線的兩端，

其中，所述第一佈線和所述第二佈線被連接到距離其較近的外部連接部分，

其中，所述可撓佈線基底和所述外部連接部分電連接

其中，所述像素部分的第一部分與所述可撓佈線基底重疊，及

其中，所述像素部分的第二部分不會與所述可撓佈線基底重疊。

3.如申請專利範圍第 1 項的顯示裝置，其中在所述外部連接部分設有導電體。

4.如申請專利範圍第 1 項的顯示裝置，其中所有所述多個外部連接部分都和導電體連接。

5.如申請專利範圍第 3 項的顯示裝置，其中所述導電體分別形成在所述陽極線或陰極線的一端側和另一端側。

6.如申請專利範圍第 3 項的顯示裝置，其中至少一個

所述導電體是可撓佈線基底。

7.如申請專利範圍第 3 項的顯示裝置，其中至少一個所述導電體是導電性帶子。

8.如申請專利範圍第 3 項的顯示裝置，其中至少一個所述導電體是導電線。

9.一種顯示裝置，包括：

像素部分；

發光元件，包括陽極、陰極以及在所述像素部分中之所述陽極與所述陰極之間的發光層；

以條紋狀形成在所述像素部分的多個陽極線或陰極線；

密封所述像素部分的導電性密封罐；

和所述導電性密封罐電連接之可撓佈線基底；以及

在所述發光元件與所述導電性密封罐之間的乾燥劑，

其中，所述陽極線或陰極線和所述導電性密封罐電連接。

10.如申請專利範圍第 9 項的顯示裝置，

其中，所述陽極線或陰極線的兩端和所述導電性密封罐電連接。

11.一種顯示裝置，包括：

像素部分；

發光元件，包括陽極、陰極以及在所述像素部分中之所述陽極與所述陰極之間的發光層；

以條紋狀形成在所述像素部分的多個陽極線或陰極線

和所有所述陽極線或陰極線的一端連接的第一佈線；
和所有所述陽極線或陰極線的另一端連接的第二佈線

密封所述像素部分的導電性密封罐；
和所述導電性密封罐電連接之可撓佈線基底；以及
在所述發光元件與所述導電性密封罐之間的乾燥劑，
其中，所述第一佈線和所述導電性密封罐電連接。

12.如申請專利範圍第 11 項的顯示裝置，

其中，所述第一佈線以及第二佈線和所述導電性密封罐電連接。

13.一種顯示裝置，包括：

像素部分，其包括電晶體及發光元件，所述發光元件包括陽極、陰極以及在所述陽極與所述陰極之間的發光層

以條紋狀形成在所述像素部分的多個陽極線或陰極線

對面基底上的導電膜，

其中，所述陽極線之一和所述陽極電連接，或者所述陰極線之一和所述陰極電連接，

其中，所述陽極線或陰極線和所述導電膜電連接，

其中，所述導電膜設置於所述對面基底與所述像素部分之間，以及

其中，所述陽極或所述陰極經由所述電晶體和所述導

電膜電連接。

14.如申請專利範圍第 13 項的顯示裝置，
其中，所述陽極線或陰極線的兩端和所述導電膜電連接。

15.一種顯示裝置，包括：

在基底上的像素部分，其包括電晶體及發光元件，所述發光元件包括陽極、陰極以及在所述陽極與所述陰極之間的發光層；；

以條紋狀形成在所述像素部分的多個陽極線或陰極線；

和所有所述陽極線或陰極線的一端連接的第一佈線；

和所有所述陽極線或陰極線的另一端連接的第二佈線

；以及

對面基底上的導電膜，

其中，所述陽極線之一和所述陽極電連接，或者所述陰極線之一和所述陰極電連接，

其中，所述第一佈線和所述導電膜電連接，

其中，所述導電膜設置於所述對面基底與所述像素部分之間，以及

其中，所述陽極或所述陰極經由所述電晶體和所述導電膜電連接。

16.如申請專利範圍第 15 項的顯示裝置，

其中，所述第一佈線以及第二佈線和所述導電膜電連接。

17.一種顯示裝置，包括：

基底；

形成在所述基底的第一表面上的像素部分；

形成於所述基底中之兩個通孔，其中所述像素部分夾置於其間；

以條紋狀形成在所述像素部分的多個陽極線或陰極線；以及

導電膜，形成在所述基底的所述第一表面之反面的第二表面上，

其中，所述導電膜經由所述通孔之一和所述陽極線或陰極線電連接，以及

其中，所述導電膜經由所述通孔之另一個和 FPC 電連接。

18.如申請專利範圍第 17 項的顯示裝置，

其中，所述導電膜經由所述通孔之一和所述陽極線或陰極線的兩端電連接。

19.一種顯示裝置，包括：

基底；

形成在所述基底的第一表面上的像素部分；

形成於所述基底中之兩個通孔，其中所述像素部分夾置於其間；

以條紋狀形成在所述像素部分的多個陽極線或陰極線；

和所有所述陽極線或陰極線的一端連接的第一佈線；

和所有所述陽極線或陰極線的另一端連接的第二佈線；以及

導電膜，形成在所述基底的所述第一表面之反面的第二表面上，

其中，所述導電膜經由所述通孔之一和所述第一佈線電連接，

其中，所述導電膜經由所述通孔之另一個和 FPC 電連接。

20.如申請專利範圍第 19 項的顯示裝置，

其中，所述導電膜經由所述通孔之一和所述第一佈線電連接以及經由所述通孔之另一個和所述第二佈線電連接。

21.如申請專利範圍第 4 項的顯示裝置，其中所述導電體是可撓佈線基底。

22.如申請專利範圍第 4 項的顯示裝置，其中所述導電體是導電性帶子。

23.如申請專利範圍第 4 項的顯示裝置，其中所述導電體是導電線。

24.如申請專利範圍第 3 項的顯示裝置，其中通過導電體供應電壓到所述陽極線或陰極線的兩端。

25.如申請專利範圍第 4 項的顯示裝置，其中通過導電體供應電壓到所述陽極線或陰極線的兩端。

26.如申請專利範圍第 2 項的顯示裝置，其中在所述外部連接部分設有導電體。

27.如申請專利範圍第 2 項的顯示裝置，其中所有所述多個外部連接部分都和導電體連接。

28.如申請專利範圍第 26 項的顯示裝置，其中所述導電體分別形成在所述陽極線或陰極線的一端側和另一端側。

29.如申請專利範圍第 26 項的顯示裝置，其中至少一個所述導電體是可撓佈線基底。

30.如申請專利範圍第 26 項的顯示裝置，其中至少一個所述導電體是導電性帶子。

31.如申請專利範圍第 26 項的顯示裝置，其中至少一個所述導電體是導電線。

32.如申請專利範圍第 27 項的顯示裝置，其中所述導電體是可撓佈線基底。

33.如申請專利範圍第 27 項的顯示裝置，其中所述導電體是導電性帶子。

34.如申請專利範圍第 27 項的顯示裝置，其中所述導電體是導電線。

35.如申請專利範圍第 26 項的顯示裝置，其中通過導電體供應電壓到所述陽極線或陰極線的兩端。

36.如申請專利範圍第 27 項的顯示裝置，其中通過導電體供應電壓到所述陽極線或陰極線的兩端。

37.如申請專利範圍第 1 項的顯示裝置，其中所述顯示裝置是選自照相機、護鏡式顯示器、導航系統、聲頻再生裝置、移動資訊終端中之一。

38.如申請專利範圍第 2 項的顯示裝置，其中所述顯示裝置是選自照相機、護鏡式顯示器、導航系統、聲頻再生裝置、移動資訊終端中之一。

39.如申請專利範圍第 9 項的顯示裝置，其中所述顯示裝置是選自照相機、護鏡式顯示器、導航系統、聲頻再生裝置、移動資訊終端中之一。

40.如申請專利範圍第 10 項的顯示裝置，其中所述顯示裝置是選自照相機、護鏡式顯示器、導航系統、聲頻再生裝置、移動資訊終端中之一。

41.如申請專利範圍第 11 項的顯示裝置，其中所述顯示裝置是選自照相機、護鏡式顯示器、導航系統、聲頻再生裝置、移動資訊終端中之一。

42.如申請專利範圍第 12 項的顯示裝置，其中所述顯示裝置是選自照相機、護鏡式顯示器、導航系統、聲頻再生裝置、移動資訊終端中之一。

43.如申請專利範圍第 13 項的顯示裝置，其中所述顯示裝置是選自照相機、護鏡式顯示器、導航系統、聲頻再生裝置、移動資訊終端中之一。

44.如申請專利範圍第 14 項的顯示裝置，其中所述顯示裝置是選自照相機、護鏡式顯示器、導航系統、聲頻再生裝置、移動資訊終端中之一。

45.如申請專利範圍第 15 項的顯示裝置，其中所述顯示裝置是選自照相機、護鏡式顯示器、導航系統、聲頻再生裝置、移動資訊終端中之一。

46.如申請專利範圍第 16 項的顯示裝置，其中所述顯示裝置是選自照相機、護鏡式顯示器、導航系統、聲頻再生裝置、移動資訊終端中之一。

47.如申請專利範圍第 17 項的顯示裝置，其中所述顯示裝置是選自照相機、護鏡式顯示器、導航系統、聲頻再生裝置、移動資訊終端中之一。

48.如申請專利範圍第 18 項的顯示裝置，其中所述顯示裝置是選自照相機、護鏡式顯示器、導航系統、聲頻再生裝置、移動資訊終端中之一。

49.如申請專利範圍第 19 項的顯示裝置，其中所述顯示裝置是選自照相機、護鏡式顯示器、導航系統、聲頻再生裝置、移動資訊終端中之一。

50.如申請專利範圍第 20 項的顯示裝置，其中所述顯示裝置是選自照相機、護鏡式顯示器、導航系統、聲頻再生裝置、移動資訊終端中之一。