



## [12] 发明专利说明书

专利号 ZL 200510073165.2

[45] 授权公告日 2008 年 3 月 5 日

[11] 授权公告号 CN 100373169C

[22] 申请日 2005.5.31

[21] 申请号 200510073165.2

[30] 优先权

[32] 2004.5.31 [33] JP [31] 2004-160969

[73] 专利权人 富士通天株式会社

地址 日本兵库县

[72] 发明人 榎木大舐 石川幸男

[56] 参考文献

US20020190894A1 2002.12.19

JP09043343A 1997.2.14

CN1298488A 2001.6.6

CN1298107A 2001.6.6

审查员 侯新宇

[74] 专利代理机构 北京天昊联合知识产权代理有限公司

代理人 何立波 张天舒

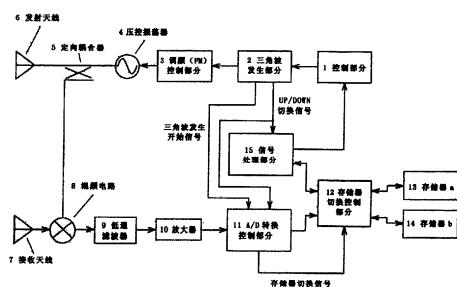
权利要求书 2 页 说明书 10 页 附图 4 页

[54] 发明名称

FM-CW 雷达

[57] 摘要

一种 FM-CW 雷达包括发射部分、混频部分、A/D 转换部分、存储单元，以及信号处理部分和控制部分。发射部分发射用三角波调频的连续波，并产生切换信号；混频部分混合发射的连续波与来自目标的连续波的反射波以产生拍频波；A/D 转换部分将拍频波 A/D 转换为数字数据；存储单元包括第一存储部分和第二存储部分，它们用于存储数字数据；信号处理部分处理存储在第一存储部分和第二存储部分中的数字数据；控制部分与切换信号同步地在第一存储部分和第二存储部分之间切换存储数字数据的存储部分。其中，控制部分用于与切换信号同步地在第一存储部分和第二存储部分之间切换存储信号处理部分产生的数字数据的存储部分。



1. 一种 FM-CW 雷达，包括：

发射部分（2，3，4，6），其用于发射用三角波调频的连续波，并产生切换信号；

混频部分（8），其用于混合所述发射的连续波与来自目标的连续波的反射波以产生拍频波；

A/D 转换部分（11），其用于将所述拍频波 A/D 转换为数字数据；

存储单元（13，14），其包括第一存储部分（13）和第二存储部分（14），它们用于存储所述数字数据；以及

信号处理部分（15），其用于处理存储在所述第一存储部分（13）和所述第二存储部分（14）中的所述数字数据；以及

控制部分（12），其用于与所述切换信号同步地在所述第一存储部分（13）和所述第二存储部分（14）之间切换存储所述数字数据的存储部分，

其特征在于，所述控制部分（12）用于与所述切换信号同步地在所述第一存储部分和所述第二存储部分（13，14）之间切换存储所述信号处理部分产生的所述数字数据的存储部分。

2. 根据权利要求 1 所述的 FM-CW 雷达，其中所述 A/D 转换部分（11）适于接收所述切换信号，并作为响应适于将存储部分切换信号输出至所述控制部分（12）。

3. 根据权利要求 1 所述的 FM-CW 雷达，其中，所述控制部分（12）控制所述发射部分（2，3，4，6）、所述混频部分（8）、所述 A/D 转换部分（11）、所述存储部分（13，14），以及所述信号处理部分（15）。

4. 根据权利要求 1 所述的 FM-CW 雷达，其中，在所述信号处理部分（15）完成将所述数字数据存储在所述第一存储部分（13）和所

---

述第二存储部分（14）中的一个的处理之前，所述控制部分（12）在所述第一存储部分（13）和所述第二存储部分（14）之间切换存储所述数字数据的存储部分时，产生错误标志。

5. 根据权利要求4所述的FM-CW雷达，其中，所述信号处理部分（15）产生所述错误标志。

6. 根据权利要求4所述的FM-CW雷达，其中，  
所述控制部分（12）控制所述发射部分（2，3，4，6）、所述混频部分（8）、所述A/D转换部分（11）、所述存储部分（13，14）和所述信号处理部分（15）；以及  
所述控制部分产生所述错误标志。

7. 根据权利要求4所述的FM-CW雷达，其中，当产生所述错误标志时，与所述信号处理部分（15）的所述数字数据的读取相比，所述存储部分（13，14）优先将所述数字数据写入其中。

8. 根据权利要求1所述的FM-CW雷达，其中，  
所述A/D转换部分（11）包括多个A/D转换器（11b，11c）和一个A/D控制器（11a）；以及  
所述A/D控制器（11a）控制多个A/D转换部分（11b，11c），以使一个A/D转换部分（11b）协同另一个A/D转换部分（11c）将所述拍频波A/D转换为数字信号。

## FM-CW 雷达

### 技术领域

本发明涉及一种 FM-CW 雷达，其借助于雷达的发射/接收用以防止诸如车辆等移动体之间的碰撞或用于移动体的自适应巡航控制(以恒定距离跟随)，以及用来检测对存在于移动体外部的对目标的相对速度和移动体距目标的距离。

### 背景技术

从驾驶的安全性和舒适性的观点来看，要求车用雷达成为这样一种装置：能够进行碰撞保护、自动驾驶等等。FM-CW(调频连续波)雷达在预定循环周期向目标发射调频(FM)的无线电波，并提取被目标反射的反射波与发射信号之间的拍频成分(beat frequency component)，从而获得距目标的距离和对目标的相对速度。由于这种 FM-CW 雷达是一种结构简单的无线电收发机，其能够通过简单的信号处理装置获得距目标的距离和对目标的相对速度，所以 FM-CW 雷达可能会广泛用作要求小型化和低价格化的车用雷达。

FM-CW 雷达被配置为在跟随时计算距目标的距离和对目标的相对速度。该 FM-CW 雷达发射通过三角波形调制信号而调频的、作为雷达波的发射信号。发射信号的频率逐渐增减。FM-CW 雷达接收被目标反射的雷达波。FM-CW 雷达将接收到的信号与发射信号进行混合以产生拍频信号，对该拍频信号进行 A/D 转换并存储在存储器中。FM-CW 雷达对存储器中这样存储的数据应用快速傅里叶变换处理，并根据该处理结果来计算距目标的距离和/或对目标的相对速度。

然而，大量地使用积和运算时，快速傅里叶变换处理的计算需要处理庞大数量的数据。因此，在读/写庞大数量的、已处理数据的过程中，不可能将 A/D 转换的输出写入存储器中。因此，当使用单独一个存储器读/写由通过信号处理电路进行快速傅里叶变换而产生的

数据以及写 A/D 转换数据时，不可避免地进行时间分割用以读/写由快速傅里叶变换而产生的数据、以及用以写从 A/D 转换器输出的数据。这样，在写 A/D 转换数据的过程中，会中断快速傅里叶变换处理。而在快速傅里叶变换处理过程中，会中断 A/D 转换。因此，数据处理能力的充分利用受到了限制。

为了解决这个问题，JP-A-Hei. 9-43343 已经提出：设置用于交替地存储 A/D 转换数据的一对存储器；并且与通过信号处理电路进行快速傅里叶变换的计算周期同步地切换和控制这一对存储器的读取/写入，以便在 A/D 转换的输出正被写入其中一个存储器的同时，从另一个存储器读取信号处理电路的处理数据或将信号处理电路的处理数据写入另一个存储器，从而提高了处理效率。

## 发明内容

根据现有技术的 FM-CW 雷达设置有如上所述的两个存储器，并在要写入接收数据的一个存储器与计算处理过程中所使用的另一个存储器之间交替地进行切换。将 A/D 转换的开始/停止时刻和取样的开始/停止时刻设定在计算处理与计算结果的数据传送完成之后的时刻。

然而，传送计算结果所需要的时间周期受连接到 CPU 的总线拥挤情况的影响很大。这样，由于计算结果的数据传送结束的时刻不是恒定的，所以不可能保持 A/D 转换开始时刻之间的间隔。结果，使在预定周期内可进行的计算次数发生变化。同样，对应于数据传送的时间也不是恒定的。因此，出现难以使距离和对目标的相对速度的检测精度保持恒定的问题。

鉴于上述存在的问题而提出本发明，并提供一种 FM-CW 雷达，该 FM-CW 雷达能使计算处理的间隔保持恒定以提高精度并使雷达小型化。

根据本发明的一个实施例，一种 FM-CW 雷达包括发射部分、混频部分、A/D 转换部分、存储单元，以及信号处理部分和控制部分。发射部分发射用三角波调频的连续波，并产生切换信号；混频部分混合所述发射的连续波与被目标反射来的反射波以产生拍频波；A/D 转

换部分将所述拍频波转换为数字数据；存储单元包括第一存储部分和第二存储部分，它们用于存储所述数字数据；信号处理部分处理存储在所述第一存储部分和所述第二存储部分中的所述数字数据；控制部分与所述切换信号同步地在所述第一存储部分和所述第二存储部分之间切换存储所述数字数据的存储部分。其中，所述控制部分用于与所述切换信号同步地在所述第一存储部分和所述第二存储部分之间切换存储所述信号处理部分产生的所述数字数据的存储部分。

根据这种结构，A/D 转换部分对拍频信号进行转换，该拍频信号是借助于将通过三角波调频的发射波和被目标反射来的反射波进行混合而获得的。然后，A/D 转换部分将数字数据写入第二存储部分。信号处理部分利用第一存储部分执行数据处理。在三角波的上升沿（UP）与下降沿（DOWN）之间进行切换的时刻，控制部分对第一存储部分和第二存储部分进行切换。因此，能够同时和连续地进行 A/D 转换和诸如快速傅里叶变换等处理，而无须在处理期间中断。因此，可以使处理效率加倍。另外，由于三角波的切换与计算处理同步，并且计算处理的间隔是恒定的，所以能够使距目标的距离和对目标的相对速度的检测精度保持一致。

此外，用于 A/D 转换的数据存储部分和用于计算处理的数据存储部分是通过在以存储 A/D 转换数据为目的与以计算处理为目的之间进行切换来实现共享的。因此，与为了各自目的而设置专用存储部分的情况相比，能够减少必要的存储容量，从而能够实现电路小型化。

根据本发明的一个实施例，A/D 转换部分和控制部分可以是同一部分。

根据本发明的一个实施例，其中第一存储部分和第二存储部分可以是彼此不同的存储区。

根据本发明的一个实施例，在信号处理部分完成信号处理之前，控制部分执行第一存储部分和第二存储部分之间的切换时，可能会产生错误标志。

如上所述，当与三角波的上升沿和下降沿之间的切换同步地进行数据存储部分的切换时，可能会发生如下问题。即，在某些情况下，根据总线的拥挤状态，在计算结果传送完成之前就开始传送后续的三

角波，并且仍然被信号处理部分访问的数据存储部分被 A/D 转换的数据重写。因此，产生了关于计算结果有效性的问题。不过，根据上述的结构，在信号处理部分完成信号处理之前，控制部分执行第一存储部分与第二存储部分之间的切换时，会产生错误标志。因此，可以防止将关于距目标的距离和对目标的相对速度的错误数据传送到其他的控制装置上。

根据本发明的一个实施例，在信号处理部分完成信号处理之前，当控制部分执行第一存储部分与第二存储部分之间的切换时，信号处理部分可以产生错误标志。

根据本发明的一个实施例，控制部分可以控制发射部分、混频部分、A/D 转换部分、存储部分，以及信号处理部分。在信号处理部分完成信号处理之前，控制部分执行第一存储部分与第二存储部分之间的切换时，控制部分可以产生错误标志。

根据本发明的一个实施例，当产生错误标志时，存储部分可以将从 A/D 转换部分输出的数字数据优先写入其中，并继续该处理。

根据这种结构，仅利用有效值就能够进行雷达处理，并能够继续进行与雷达相关的处理。

## 附图说明

图 1 为示出根据本发明的一个实施例中 FM-CW 雷达示意结构的框图；

图 2 为示出 FM-CW 雷达操作的流程图；

图 3 为示出三角波和操作时存储器的使用状态的视图；以及

图 4 为示出根据本发明的一个变形实施例中 FM-CW 雷达示意结构的框图。

## 具体实施方式

下面，将结合附图描述根据本发明的第一实施例的 FM-CW 雷达。图 1 是 FM-CW 雷达的示意框图。如图 1 所示，FM-CW 雷达包括控制部分 1、三角波发生部分 2、调频（FM）控制部分 3、压控振荡器 4、定

向耦合器 5、发射天线 6、接收天线 7、混频电路 8、低通滤波器 9、放大器 10、A/D 转换控制部分 11、存储器切换控制部分 12、存储器 a13、存储器 b14，以及信号处理部分 15。

控制部分 1 控制 FM-CW 雷达各个部分的同步，并且当雷达开始操作时，向三角波发生部分 2 输出三角波发生开始的指令。三角波发生部分 2 预先在其中存储用于产生三角波的数据。三角波发生部分 2 读取存储数据以产生三角波，并将产生的三角波输入到调频控制部分 3 中。而且，如图 3 所示，依照存储数据的读取地址，三角波发生部分 2 产生 UP/DOWN 切换信号，该 UP/DOWN 切换信号指示三角波从上升沿改变为下降沿或从下降沿改变为上升沿。三角波发生部分 2 将三角波发生开始信号和 UP/DOWN 切换信号传送到 A/D 转换控制部分 11 和信号处理部分 15 上。

调频控制部分 3 利用从三角波发生部分 2 传送来的三角波产生调制信号，并将产生的调制信号输入到压控振荡器 4 中。压控振荡器 4 依照由调频控制部分 3 输入的调制信号来调制载波，从而产生三角波形式的调频发射信号。定向耦合器 5 分流一部分发射信号，并将这样分流的信号传送到混频电路 8。例如，依照由定向耦合器 5 提供的发射信号，发射天线 6 将发射波向车辆的行进方向发射。

接收天线 7 接收来自在前行进的车辆等的反射波。混频电路 8 将已通过定向耦合器 5 分流的发射信号和已通过接收天线 7 接收的接收信号进行混合，从而产生拍频信号。低通滤波器 9 对该信号进行滤波，并允许拍频成分从其通过。拍频成分较为微弱，仅为数 mV。因此，放大器 10 对该信号进行放大，并将这样放大的拍频成分输入到 A/D 转换控制部分 11 中。

依照从三角波发生部分 2 输出的三角波发生开始信号或 UP/DOWN 切换信号，A/D 转换控制部分 11 开始对来自放大器 10 的输出进行 A/D 转换处理，并将存储器切换信号输出到存储器切换控制部分 12。依照从 A/D 转换控制部分 11 传送的存储器切换信号，存储器切换控制部分 12 在存储器 a13 与存储器 b14 之间进行切换，以选择从 A/D 转换控制部分 11 输出的数字数据要输出到的存储器。另外，

存储器切换控制部分 12 将信号处理部分 15 在处理中使用的存储器切换为其中不输入 A/D 转换数据的存储器。

如上所述，每当在通过三角波发生部分 2 产生的三角波上升沿和下降沿之间进行切换时，存储器 a13 和存储器 b14 就交替地存储从 A/D 转换控制部分 11 输出的数字数据。另外，信号处理部分 15 读取由其中一个存储器保持的数据；具体而言，该存储器目前没有存储从 A/D 转换控制部分 11 输出的数字数据。

同时，每当从三角波发生部分 2 输入三角波的 UP/DOWN 切换信号时，信号处理部分 15 就开始进行快速傅里叶变换处理；从存储器 a13 或存储器 b14 中顺序地读取必要的数据；在同一存储器中重写临时数据和计算结果的同时，进行处理；并且当完成处理时，将处理结果传送到控制部分 1 中。另外，在处理完成前进行三角波的 UP/DOWN 切换的情况下，信号处理部分 15 将错误标志信号输出到控制部分 1 中。

接下来，参考图 2 所示的流程图和图 3 所示的操作图描述图 1 所示 FM-CW 雷达的工作。

当 FM-CW 雷达开始工作时，控制部分 1 向三角波发生部分 2 发出指令以开始产生三角波（步骤 101）。因此，三角波发生部分 2 开始产生如图 3 (a) 所示的三角波，将这样产生的三角波提供给调频控制部分 3，并将三角波发生开始信号输出到 A/D 转换控制部分 11（步骤 102）。

当从三角波发生部分 2 一输入三角波时，调频控制部分 3 就产生调频信号，并将产生的信号提供给压控振荡器 4。压控振荡器 4 产生三角波形的调频发射波，并通过定向耦合器 5 将该发射波从发射天线 6 发射。当接收天线接收到已被诸如在前行进的车辆等目标反射的反射 FM-CW 波时，将接收波输入到混频电路 8 中。将接收波与从定向耦合器 5 输出的发射波进行混合，并借助于低通滤波器 9 提取所产生的拍频信号。通过放大器 10 将该拍频信号输入到 A/D 转换控制部分 11 中。

同时，在一接收到来自三角波发生部分 2 的三角波发生开始信

号时，A/D 转换控制部分 11 就开始对来自放大器 10 的输出进行 A/D 转换处理。另外，A/D 转换控制部分 11 将存储器切换信号输出到存储器切换控制部分 12 以控制存储器切换控制部分 12，以便将 A/D 转换后的数字数据存储到存储器 a13 中。因此，如图 3 (b) 所示，将通过拍频信号的 A/D 转换所获得的数据存储在存储器 a13 中（步骤 103）。

在 A/D 转换过程中，A/D 转换控制部分 11 判断是否已经输入来自三角波发生部分 2 的 UP/DOWN 切换信号（步骤 104）。当三角波发生部分 2 进行三角波的 UP/DOWN 切换时，A/D 转换控制部分 11 就停止 A/D 转换处理（步骤 105）。接下来，A/D 转换控制部分 11 判断在上一周期中的 A/D 转换数据是否已经被存储在存储器 a13 中（步骤 106）。当上一周期中 A/D 转换数据已经被存储在存储器 a13 中时，A/D 转换控制部分 11 就将存储器切换信号输出到存储器切换控制部分 12 中，以使状态切换到另一种状态（即，将已经过 A/D 转换的数字数据存储在存储器 b14 中，并能够在存储器 a13 与信号处理部分 15 之间读/写数据），并且开始进行 A/D 转换处理（步骤 107）。

在上述步骤进行的同时，三角波发生部分 2 将 UP/DOWN 切换信号输入到信号处理部分 15 中。信号处理部分 15 开始进行诸如快速傅里叶变换处理等处理；从存储器 a13 中读取由积和运算而产生的处理数据或将由积和运算而产生的处理数据写入存储器 a13 中，从而将临时数据和计算结果重写到已读取数字数据的存储器 a13 中的区域（步骤 108）。在处理过程中，信号处理部分 15 顺序地将处理结果传递到控制部分 1 中。根据快速傅里叶变换等的处理结果，控制部分 1 计算距目标的距离和对目标的相对速度。

在此，在来自发射天线 6 的发射波已被目标反射时起到通过接收天线 7 接收反射波为止的期间，从发射天线 6 发射的发射波被延迟与距目标的距离成比例的量。另外，发射波也被多普勒偏移与相对速度成比例的量。然而，由于发射波已经利用三角波进行调制，所以获得作为基带频率成分的距目标的距离和对目标的相对速度。因此，发射/接收波的拍频是通过混频部分 8 借助于将接收到的信号与从定向

耦合器 5 传送来的信号进行混合产生的，其分别对应取决于距目标距离的频率与取决于对目标的相对速度的频率之和、以及这些频率之间的差。

如上所述，在三角波用作调制信号的情况下，当目标靠近时，在三角波上升沿（即，频率升高）的区间，对于距目标的距离的频率与对于对目标的相对速度的频率之和变成拍频。反之，在三角波下降沿（即，频率降低）的区间，对于距目标的距离的频率与对于对目标的相对速度的频率之差变成拍频。因此，当信号处理部分 15 检测到这些频率并将这些频率传送到控制部分 1 时，根据这些频率的和与差，控制部分 1 就能够计算出距目标的距离和对目标的相对速度。

同时，在 A/D 转换与信号处理过程中，A/D 转换控制部分 11 和信号处理部分 15 判断是否已经输入来自三角波发生部分 2 的 UP/DOWN 切换信号（步骤 109）。在一接收到来自三角波发生部分 2 的 UP/DOWN 切换信号时，A/D 转换控制部分 11 就停止 A/D 转换处理（步骤 110）。同时，信号处理部分 15 判断信号处理是否完成（步骤 111）。当没有完成信号处理时，信号处理部分 15 就产生错误标志并将错误标志传递到控制部分 1 中，从而防止利用错误数据进行计算（步骤 112）。

更具体而言，当将处理结果传送到控制部分 1 完成之前，由于三角波的周期和总线的占有状态而产生三角波的 UP/DOWN 切换时，存储器中被信号处理部分 15 使用的计算结果用后续的 A/D 转换的数据重写。因此，在这样的情况下输出错误标志，从而通知控制部分 1 已传送了错误的数据。同时，在产生错误之后，优先将 A/D 转换的数据写入存储器，并且中断信号处理部分 15 的计算处理。

另外，当在步骤 111 中断定处理已经完成时，或者当在步骤 111 中输出错误标志时，处理返回到步骤 106，从而开始新的 A/D 转换处理和新的信号处理。

同时，在步骤 106 中，当 A/D 转换控制部分 11 断定在上一周期中 A/D 转换的数据已经存储在存储器 b14 时，A/D 转换控制部分 11

就将存储器切换信号输出到存储器切换控制部分 12 上，以使状态切换到另一个状态（即，将已经过 A/D 转换的数字数据存储到存储器 a13 中，信号处理部分 15 能够从存储器 a13 中读取数据以及将数据写入存储器 a13 中），并且开始进行 A/D 转换处理（步骤 113）。

在上述步骤进行的同时，在从存储器 b14 中读取处理数据或将处理数据写入存储器 b14 的同时，信号处理部分 15 开始进行快速傅里叶变换等处理（步骤 114）。如上所述，当开始进行 A/D 转换和信号处理时，处理进入步骤 109。在步骤 109 中 A/D 转换控制部分 11 与信号处理部分 15 判断是否已经输入来自三角波发生部分 2 的 UP/DOWN 切换信号。

同时，当雷达单元的工作停止时，控制部分 1 控制各部分并停止流程图所示的操作。

如上所述，通过将用三角波调频的发射波与来自目标的反射波进行混合而获得拍频信号，并借助于 A/D 转换控制部分 11 对该拍频信号进行 A/D 转换。将作为结果而产生的拍频信号写入到其中的一个存储器中，并且利用另一个存储器和信号处理部分 15 进行数据处理。因此，根据要传送的三角波的 UP/DOWN 切换时刻来进行存储器之间的切换。因此，提高了处理效率，并且数据处理之间的间隔表现为恒定。另外，由于处理数据与发射信号同步，所以能够保持距离和速度检测的精度恒定。

同时，在第一实施例中，存储 A/D 转换数据的存储器与在信号处理中使用的存储器之间的切换是通过 A/D 转换控制部分 11 控制存储器切换控制部分 12 进行的。不过，当控制部分 1 监视从三角波发生部分 2 输出的三角波发生开始信号和 UP/DOWN 切换信号时，控制部分 1 也能够在存储器之间进行切换。

另外，在该实施例中，错误信号是由信号处理部分 15 产生的。然而，与上述情况类似，在控制部分 1 监视从三角波发生部分 2 输出的 UP/DOWN 切换信号、以及在将来自信号处理部分 15 的处理结果传送完成之前进行三角波的 UP/DOWN 切换的情况下，控制部分 1 也可以产生错误标志。

而且，该实施例已经描述了本发明的 FM-CW 雷达适用于车用雷达的情况。然而，本发明的 FM-CW 雷达也能够适用于除了车辆用途以外的其他各种各样的用途。

### 变形实施例

下面将描述本发明的变形实施例。上面描述的前述实施例没有提到在 A/D 转换控制部分 11 中使用几个 A/D 转换器。例如，前述实施例的 A/D 转换控制部分 11 可以包括单独一个 A/D 转换器。为了加快 A/D 转换处理，本发明人构想出下述方式：或者（a）加快 A/D 转换器（IC）进行 A/D 转换的速度，或者（b）使用两个或更多个 A/D 转换器（IC）。本变形实施例涉及后者。具体而言，根据本变形实施例的 A/D 转换控制部分 11 包括 A/D 控制器 11a 和两个 A/D 转换器（A/D 转换器-A11b 和 A/D 转换器-B11c）。同样，图 4 所示的 FM-CW 雷达进一步包括连接在信号处理部分 15 和控制部分 1 之间的存储器 c101。

A/D 控制器 11a 控制 A/D 转换器 11b 和 11c 协同对从放大器 10 输入的信号进行 A/D 转换。当 A/D 转换控制部分 11 将数字数据写入存储器 a13 或存储器 b14 时，A/D 控制器 11a 将 A/D 转换器-A11b 和/或 A/D 转换器-B11c 转换的数字数据输出到存储器切换控制部分 12。

当信号处理部分 15 断定完成信号处理时（如步骤 111），信号处理部分 15 读取已存储在存储器 a13 或存储器 b14 中的计算结果，然后将读取的计算结果（快速傅里叶变换结果）写入存储器 c101。此后，控制部分 1 在适当的时刻从存储器 c101 读取计算结果以计算距目标的距离和/或对目标的相对速度。

本变形实施例的 FM-CW 雷达的其他部分的操作类似于前述实施例中的操作。因此，在此省略重复的描述。

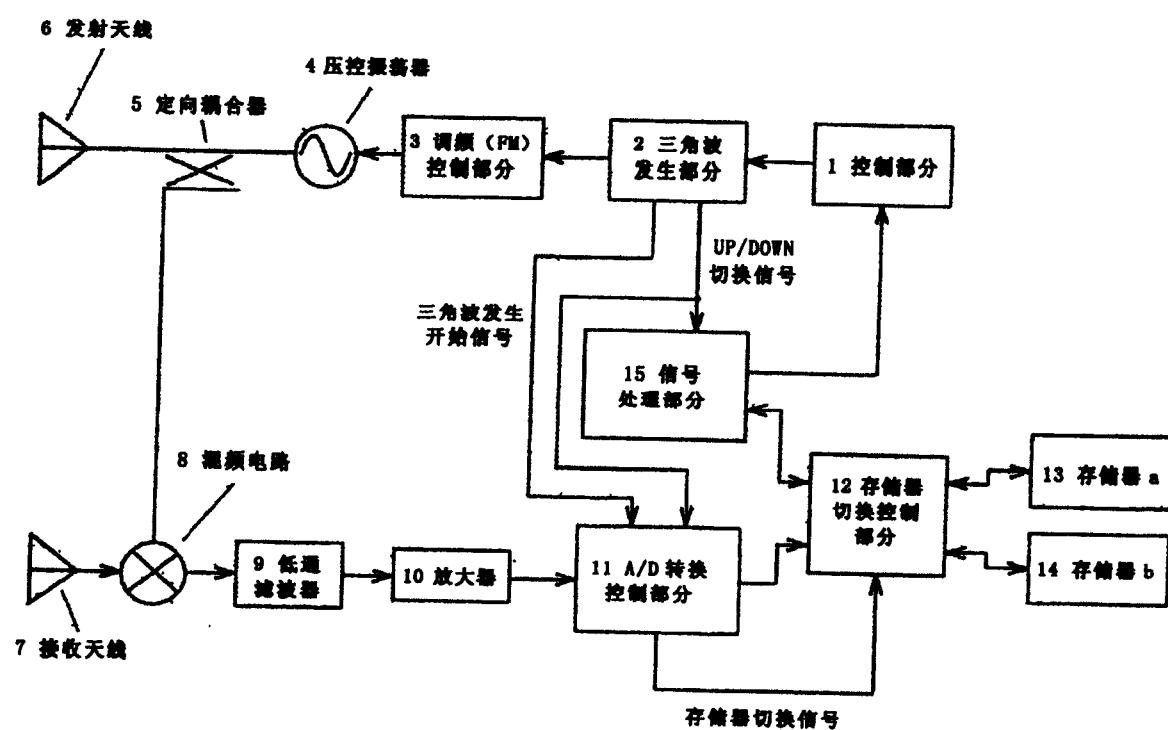


图 1

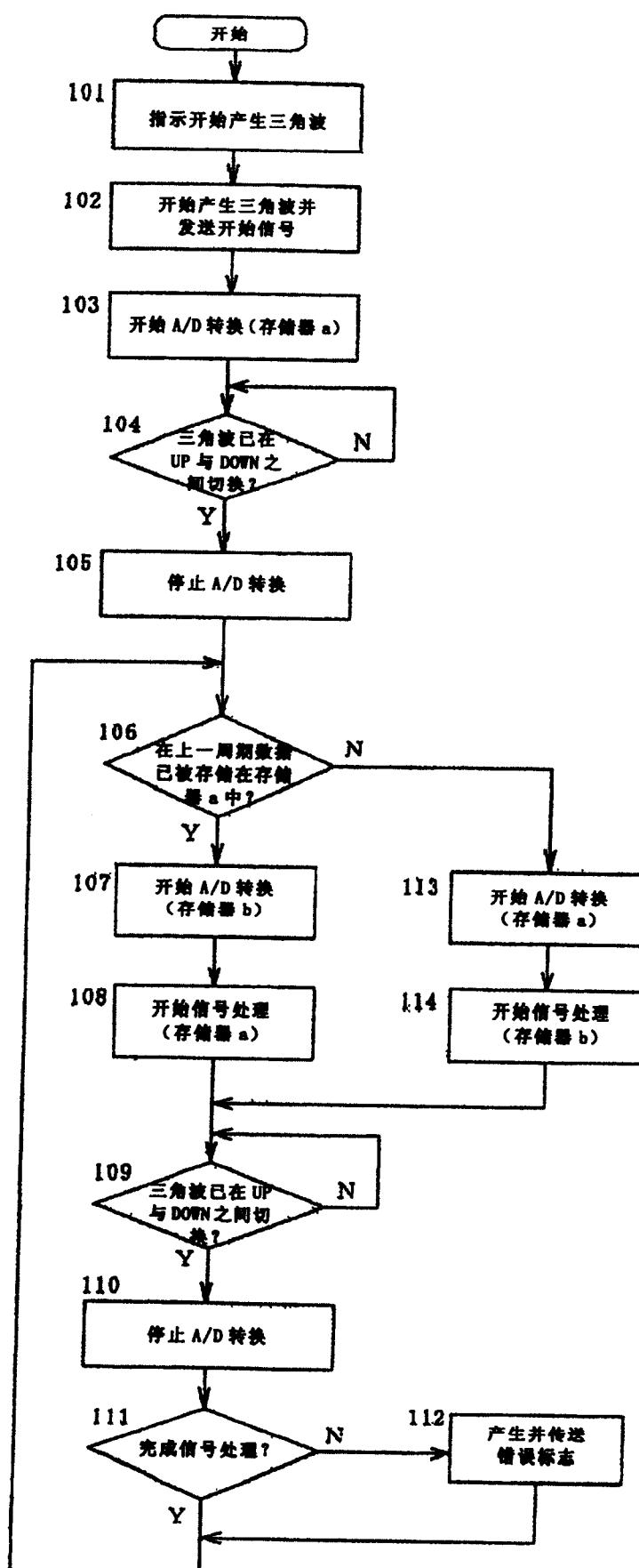


图 2

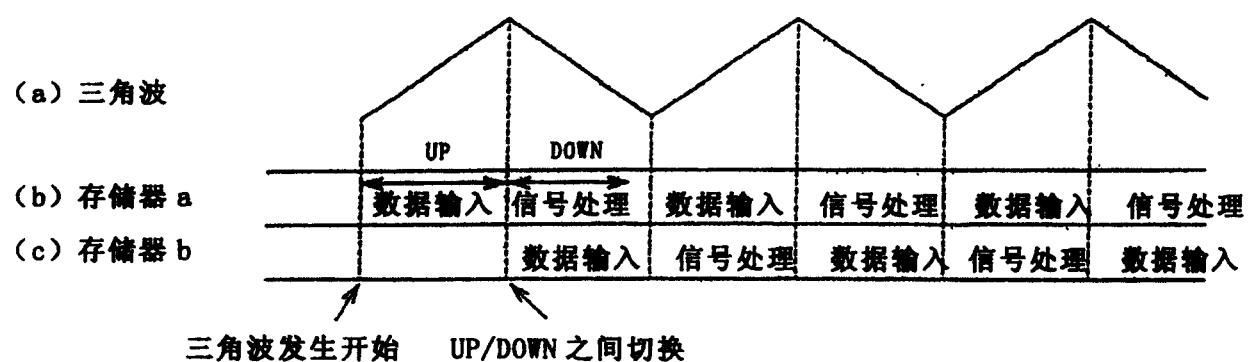


图 3

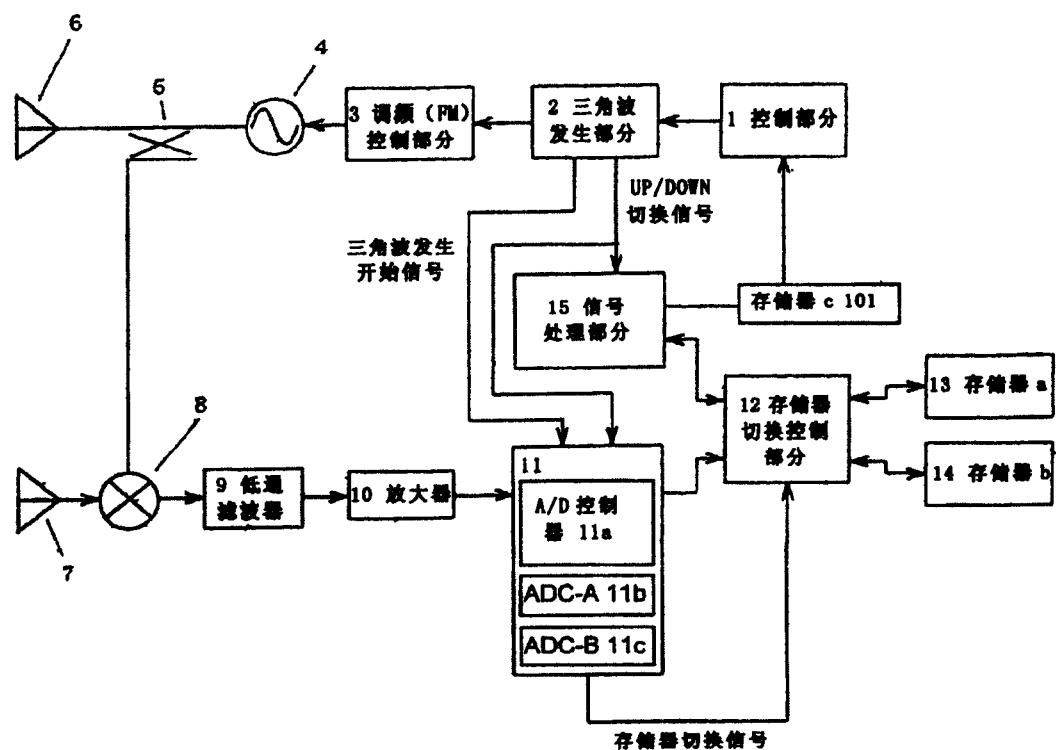


图 4