

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4575378号
(P4575378)

(45) 発行日 平成22年11月4日(2010.11.4)

(24) 登録日 平成22年8月27日(2010.8.27)

(51) Int.Cl.	F I
HO 1 L 21/331 (2006.01)	HO 1 L 29/72 H
HO 1 L 29/737 (2006.01)	HO 1 L 21/28 3 O 1 B
HO 1 L 21/28 (2006.01)	HO 1 L 21/28 3 O 1 R
HO 1 L 29/417 (2006.01)	HO 1 L 29/50 B

請求項の数 4 (全 18 頁)

(21) 出願番号	特願2006-523763 (P2006-523763)	(73) 特許権者	000004226
(86) (22) 出願日	平成17年6月24日 (2005.6.24)		日本電信電話株式会社
(86) 国際出願番号	PCT/JP2005/011606		東京都千代田区大手町二丁目3番1号
(87) 国際公開番号	W02006/003845	(74) 代理人	100064621
(87) 国際公開日	平成18年1月12日 (2006.1.12)		弁理士 山川 政樹
審査請求日	平成17年12月21日 (2005.12.21)	(74) 代理人	100067138
(31) 優先権主張番号	特願2004-195533 (P2004-195533)		弁理士 黒川 弘朗
(32) 優先日	平成16年7月1日 (2004.7.1)	(74) 代理人	100098394
(33) 優先権主張国	日本国(JP)		弁理士 山川 茂樹
(31) 優先権主張番号	特願2004-265753 (P2004-265753)	(72) 発明者	小田 康裕
(32) 優先日	平成16年9月13日 (2004.9.13)		東京都千代田区大手町二丁目3番1号 日 本電信電話株式会社内
(33) 優先権主張国	日本国(JP)	(72) 発明者	栗島 賢二
			東京都千代田区大手町二丁目3番1号 日 本電信電話株式会社内

最終頁に続く

(54) 【発明の名称】 ヘテロ接合バイポーラトランジスタ

(57) 【特許請求の範囲】

【請求項1】

ヘテロ接合バイポーラトランジスタにおいて、ベース層をなす化合物半導体の構成元素に少なくともGa、As、Sbを含み、かつ、エミッタ層をなす化合物半導体の構成元素に少なくともIn、Al、Pを含み、

InPから構成された基板と、

この基板の上に形成されてインジウムとリンとを含む化合物半導体から構成されたコレクタ層と、

このコレクタ層の上に形成されてガリウムとヒ素とアンチモンとを含むp型の化合物半導体から構成された前記ベース層と、

このベース層の上に形成されてインジウムとアルミニウムとリンとを含むn型の化合物半導体から構成された前記エミッタ層と

を少なくとも備え、

前記エミッタ層のインジウムとアルミとの組成比は、前記エミッタ層の前記ベース層側の伝導帯端のポテンシャルエネルギーが、前記ベース層の伝導帯端のポテンシャルエネルギー以上となる範囲の組成比とされ、

前記ベース層はGaAs_(x)Sb_(1-x)から構成され、

前記エミッタ層はIn_(1-y)Al_(y)Pから構成され、

前記コレクタ層はIn_(1-z)Al_(z)Pから構成され、

前記x、y、及びzは混晶組成を表し、

組成 x 及び y の範囲がそれぞれ $0.45 < x < 0.55$ 、 $0 < y < 0.25$ で、 x と y の関係が $0.49x + 1.554y < 0.36$ であり、

前記 z の範囲は、 $0 < z < 0.18$ であり、

前記エミッタ層における A_1 の組成比は、前記ベース層から遠ざかるにつれて小さくなる

ことを特徴とするヘテロ接合バイポーラトランジスタ。

【請求項 2】

請求項 1 記載のヘテロ接合バイポーラトランジスタにおいて、

前記ベース層における A_s の組成比は、前記エミッタ層から遠ざかるにつれて小さくなる

10

ことを特徴とするヘテロ接合バイポーラトランジスタ。

【請求項 3】

請求項 1 または 2 記載のヘテロ接合バイポーラトランジスタにおいて、

前記 z の範囲は、 $0 < z < 0.18$ であり、

前記 x と前記 z の関係は、 $0.49x + 1.554z < 0.36$ である、

ことを特徴とするヘテロ接合バイポーラトランジスタ。

【請求項 4】

請求項 3 記載のヘテロ接合バイポーラトランジスタにおいて、

前記コレクタ層における A_1 の組成比は、前記ベース層から遠ざかるにつれて小さくなる

20

ことを特徴とするヘテロ接合バイポーラトランジスタ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ベースが $GaAsSb$ から構成されたヘテロ接合バイポーラトランジスタに関する。

【背景技術】

【0002】

InP系ヘテロ接合バイポーラトランジスタ (Heterostructure Bipolar Transistor: HBT) のベース層材料となる化合物半導体として $GaAsSb$ が注目されている。 $GaAsSb$ は、InP基板に対して $GaAs_{(0.51)}Sb_{(0.49)}$ の組成において格子整合する。ベースに $GaAsSb$ を用いた InP / $GaAs_{(0.51)}Sb_{(0.49)}$ / InP系 HBT は、優れた高周波特性と高耐圧特性を同時に実現することが可能となる (文献 1 : "300GHz InP/GaAsSb/InP Double HBTs with High Current Capability and $V_{ce0} = 6V$ ", M.W.Dvorak, Student Member, IEEE, C.R. Bojognesi, Member, IEEE, O.J. Pitts, and S.P. Watkins, Member, IEEE, : IEEE ELECTRON DEVICE LETTERS, VOL. 22, NO. 8, AUGUST 2001 p.361.)。ヘテロ接合には、図 14 に示すように、半導体 A の伝導帯 E_{CA} 及び価電子帯 E_{VA} が、半導体 B の伝導帯 E_{CB} 及び価電子帯 E_{VB} とで、ポテンシャル (エネルギーポテンシャル) が「 $E_{CA} > E_{CB}$ 」かつ「 $E_{VA} > E_{VB}$ 」となる type-I ヘテロ接合と、図 15 に示すように、「 $E_{CA} < E_{CB}$ 」かつ「 $E_{VA} < E_{VB}$ 」となる type-II のヘテロ接合とがあり、上記ヘテロ接合バイポーラトランジスタは type-II のヘテロ接合から構成されている。

30

40

【0003】

ベースに $GaAs_{(0.51)}Sb_{(0.49)}$ を用いると、この伝導帯端のポテンシャルが、InP コレクタ層の伝導帯端のポテンシャルよりも高くなり、InGaAs / InP系 HBT で課題となっていたコレクタにおける電流ブロッキング効果が解消されるため、前述したように、優れた高周波特性と高耐圧特性が同時に得られるようになる。さらに、 $GaAsSb$ をベース層に適用すると、拡散係数が小さい炭素原子を高濃度にドーピングすることが可能となり、ベース寄生抵抗の低減に有利となる。

【0004】

InGaAs をベース層に適用した場合でも炭素原子を p 型ドーパントとして用いること

50

は可能であるが、 $5 \times 10^{19} \text{ cm}^{-3}$ 以上の超高濃度ドーピングが困難である。また、一般的な成長法である有機金属気相成長法(MOCVD)によりInGaAs層を作製する場合、水素原子による炭素アクセプタの不活性化が指摘されている。この水素による炭素アクセプタの不活性化は、ベース層を高抵抗化して素子の特性を劣化させるのみならず、通電中に水素不活性化されている炭素アクセプタの割合が変化して抵抗値が変動するなどのバーンイン(Burn-in)効果をもたらし、素子の信頼性をも劣化させる。GaAsSbは、この水素不活性化に対する耐性が非常に高い。

【発明の開示】

【発明が解決しようとする課題】

[0005] しかしながら、InP/GaAsSb/InP系HBTにも以下の課題が残されている。一つは、エミッタ/ベース間伝導帯端不連続によるエミッタ注入電子の過剰蓄積と、これによるエミッタ接合容量の増加である。InPエミッタ層とGaAsSbベース層のヘテロ接合は、図16のバンド図に示すように、伝導帯端では、p型のGaAsSbよりなるベース層側が、InPよりなるエミッタ層側よりもポテンシャルが高くなる。このバンド不連続により、エミッタ空間電荷領域において過剰な電子蓄積が生じる恐れがある。さらに、高電流を流すために順方向電圧を増加させると、エミッタ/ベース界面近傍の伝導帯端に局所的なポテンシャルの落ち込みが生じ、電子蓄積がさらに増加する。これらはいずれも素子動作に対して容量成分として働き、素子の高速動作を妨げる原因となる。また、エミッタ/ベース界面近傍に存在する欠陥準位を介したトンネル再結合電流を増加させる原因にもなり、電流利得の低下を招く。

[0006] こうした課題を解決するために、InP/GaAsSb系のHBT構造においては、エミッタ/ベース間の伝導帯端不連続量(E_c)を小さくし、さらには逆転化(エミッタの伝導帯端のポテンシャル>ベースの伝導帯端のポテンシャル)する必要がある。この方法として次に示す二つの試みがなされている。

(1) ベース層の伝導帯端のポテンシャルを、GaAs(0.51)Sb(0.49)よりも低くする。

(2) エミッタ層に、InPよりも伝導帯端のポテンシャルが高くなる材料を用いる。

[0007] 上記(1)は、GaAs(x)Sb($1-x$)ベース層のAs組成 x を0.51よりも多くすることで実現できる(例えば、文献2:特開2002-270616号公報)。この方法は、基本的にGaAsSbの成膜条件を変更するだけで容易に実現できるが、InPに対してGaAsSbの格子定数が小さくなるために引っ張り歪みを受ける。このため、As組成を増やすとGaAsSb層の臨界膜厚(歪みの蓄積限界を超える膜厚、基板と成長層との格子不整合度と、成長層材料の弾性係数などから求められる)が小さくなり、臨界膜厚を超えるとGaAsSb層にマイクロクラックが生じる。このことから、As組成の増加には限界があり、 E_c を十分小さくすることができない。また、上記引っ張り歪みの増加は、有機金属気相成長法(MOCVD)にて層構造を作製する場合、炭素ドーピングしたGaAsSb中の炭素アクセプタの水素不活性化耐性を大きく損なうという新たな問題を生じる。

【0008】

上記(2)は、InPに格子整合したIn_(0.52)Al_(0.48)Asを用いる方法である(例えば、文献3:特開2002-270615号公報)。しかしながらこの材料系では、Al組成が0.48と大きく、自然酸化への耐性がInPに比べてはるかに低い。また、InAlAs層のn型ドーピング効率が低いという問題の他、n型ドーパントとして一般的に用いられるSiがドーピングされたInAlAsは、フッ素(F)によってキャリアが容易に不活性化されるといった問題もある。さらに、一般にAlを多く含む膜を結晶成長する際には、結晶品質の高い膜を得るためには成長温度を高くする必要があるが(有機金属気相成長法による結晶成長では一般に600以上)、ベース層の成長温度(同500台)との温度差が大きくなり、ベース層やベース/コレクタ界面の結晶品質劣化をまねくというリスクがある。また、文献2でも触れられているとおり、良好なInAlAs/GaAsSb界面を得るのが難しいという問題もある。

10

20

30

40

50

【0009】

本発明は、以上のような問題点を解消するためになされたものであり、不純物の不活性化や界面の劣化などの製造過程における問題が抑制された状態で、エミッタ/ベース界面近傍の容量成分を減少させるなどのことにより、ベースに $GaAsSb$ を用いたヘテロ接合バイポーラトランジスタが、電流利得の低下が抑制され、より高速に動作できるようにすることを目的とする。

【課題を解決するための手段】

【0010】

本発明に係るヘテロ接合バイポーラトランジスタは、基本的に、 $GaAsSb$ 系材料をベース層に有するヘテロ接合バイポーラトランジスタ構造として、エミッタ層に少なくとも1層に In 、 Al 、 P を含んだ材料によって構成されるヘテロ接合バイポーラトランジスタ構造としたものであり、ベース層をなす化合物半導体の構成元素に少なくとも Ga 、 As 、 Sb を含み、かつ、エミッタ層をなす化合物半導体の構成元素に少なくとも In 、 Al 、 P を含むようにしたものである。この結果、伝導帯端におけるエミッタ層とベース層の界面で、エミッタ層のポテンシャルをより高くできるようになる。

10

【0011】 また、本発明に係るヘテロ接合バイポーラトランジスタは、 InP から構成された基板と、この基板の上に形成されてインジウムとリンとを含む化合物半導体から構成されたコレクタ層と、このコレクタ層の上に形成されてガリウムとヒ素とアンチモンとを含む p 型の化合物半導体から構成されたベース層と、このベース層の上に形成されてインジウムとアルミニウムとリンとを含む n 型の化合物半導体から構成されたエミッタ層とを少なくとも備え、エミッタ層のインジウムとアルミとの組成比は、エミッタ層のベース層側の伝導帯端のポテンシャルが、ベース層の伝導帯端のポテンシャル以上となる範囲の組成比とされているようにしたものである。

20

【0012】 上記ヘテロ接合バイポーラトランジスタにおいて、ベース層に少なくとも1層は $GaAs_xSb_{(1-x)}$ 、エミッタ層に少なくとも1層は $In_{(1-y)}Al(y)P$ を用い、上記 x 及び y は混晶組成を表し、各組成は、 $0 < x < 1$ 、 $0 < y < 1$ の範囲であればよい。また、組成 x の範囲は $0.2 < x < 0.8$ であり、 y の範囲は $0 < y < 0.5$ であればよい。また、 x と y の関係が $0.49x + 1.554y < 0.25$ となればよい。加えて、組成 x 及び y の範囲がそれぞれ $0.45 < x < 0.55$ 、 $0 < y < 0.25$ で、 x と y の関係が $0.49x + 1.554y < 0.36$ となればよい。

30

【0013】

また、上記ヘテロ接合バイポーラトランジスタにおいて、エミッタ層における Al の組成比は、ベース層から遠ざかるにつれて小さくなるような傾斜組成とする。また、ベース層における As の組成比は、エミッタ層から遠ざかるにつれて小さくなるような傾斜組成としてもよい。

【0014】

また、上記ヘテロ接合バイポーラトランジスタにおいて、コレクタ層は、インジウムとアルミニウムとリンとを含む化合物半導体から構成し、ベース層は $GaAs_xSb_{(1-x)}$ から構成し、コレクタ層は $In_{(1-z)}Al(z)P$ から構成し、 x 及び z は混晶組成を表し、各組成は、 $0 < x < 1$ 、 $0 < z < 1$ の範囲である。また、 z の範囲は、 $0 < z < 0.18$ であり、 x と z の関係は、 $0.49x + 1.554z < 0.36$ であればよい。加えて、コレクタ層における Al の組成比は、ベース層から遠ざかるにつれて小さくなるような傾斜組成としてもよい。

40

【0015】

なお、上記ヘテロ接合バイポーラトランジスタにおいて、各層は、有機金属気相成長法により形成され、ベース層は、炭素がドーパントして添加されているようにすればよい。また、ベース層は、成長温度が 480 以上とされて形成されたものであれば、水素に不活性化される炭素アクセプタの割合が、 15% 以下に抑えられた状態となっている。

【発明の効果】

【0016】

50

以上説明したように、本発明によれば、GaAsSb系材料をベース層に有するヘテロ接合バイポーラトランジスタにおいて、エミッタ層をインジウムとアルミニウムとリンとからなる化合物半導体から構成するようにしたので、エミッタ/ベースの E_c を減少させ、また逆転させることが可能になる。これにより、GaAsSbが持つ水素不活性に対する耐性や素子の信頼性を損なうことなくエミッタ/ベース界面の容量成分を減少し、かつ電流増幅率を増加させるなど、ベースにGaAsSbを用いたヘテロ接合バイポーラトランジスタが、電流利得の低下が抑制され、より高速に動作できるようになるという優れた効果が得られる。

【図面の簡単な説明】

【0017】

10

【図1】図1は、本発明の実施の形態におけるヘテロ接合バイポーラトランジスタの構成例を示す模式的な断面図である。

【図2】図2は、エミッタ層7からベース層4にかけてのバンドラインナップの模式図である。

【図3】図3は、 $In_{(0.85)}Al_{(0.15)}P$ よりなるエミッタ層を用いたヘテロ接合バイポーラトランジスタと InP よりなるエミッタ層を用いたヘテロ接合バイポーラトランジスタとのガンメル・プロット(gummel-plot)のうち、ベース電流 I_B を比較した特性図である。

【図4】図4は、本発明の $In_{(1-y)}Al_{(y)}P/GaAs_{(x)}Sb_{(1-x)}$ における組成 x 、 y による発明の効果範囲を示す説明図である。

20

【図5A】図5Aは、本発明の実施の形態における他のヘテロ接合バイポーラトランジスタの構成例を示す断面図である。

【図5B】図5Bは、本発明の実施の形態における他のヘテロ接合バイポーラトランジスタの構成例を示す平面図である。

【図6】図6は、 $In_{(0.85)}Al_{(0.15)}P$ よりなるエミッタ層を用いたヘテロ接合バイポーラトランジスタと InP よりなるエミッタ層を用いたヘテロ接合バイポーラトランジスタとのガンメル・プロットを比較した特性図である。

【図7】図7は、コレクタ電流 I_C -電流利得特性を示した特性図である。

【図8】図8は、本発明の実施の形態における他のヘテロ接合バイポーラトランジスタの構成例を示す断面図である。

30

【図9】図9は、 $InAlP$ よりなるエミッタ層を用いたヘテロ接合バイポーラトランジスタ及び InP よりなるエミッタ層を用いたヘテロ接合バイポーラトランジスタとのガンメル・プロットを比較した特性図である。

【図10】図10は、図8に示すヘテロ接合バイポーラトランジスタの電流利得特性を示す特性図である。

【図11】図11は、本発明の実施の形態における他のヘテロ接合バイポーラトランジスタの構成例を示す断面図である。

【図12】図12は、GaAsSb/ InP 界面において、 $InSb$ を主成分とする境界層ができた場合のベース層からコレクタ層にかけてのバンドラインナップの模式図である。

40

【図13】図13は、図11に示すヘテロ接合バイポーラトランジスタにおけるベース層からコレクタ層にかけてのバンドラインナップの模式図である。

【図14】図14は、2種類の半導体からなるtype-Iバンドラインナップの模式図である。

【図15】図15は、2種類の半導体からなるtype-IIバンドラインナップの模式図である。

【図16】図16は、 InP エミッタ層とGaAsSbベース層のヘテロ接合におけるバンドラインナップの模式図である。

【発明を実施するための最良の形態】

【0018】

50

以下、本発明の実施の形態について図を参照して説明する。

図1は、本発明の実施の形態におけるヘテロ接合バイポーラトランジスタの構成例を示す模式的な断面図である。図1に示すヘテロ接合バイポーラトランジスタは、不純物として鉄(Fe)がドーピングされて高抵抗とされたInPからなる主表面が(100)とされた基板1の上に、高濃度にシリコン(Si)がドーピングされてn型とされたInPからなるサブコレクタ層2、InPからなるコレクタ層3、高濃度に炭素(C)がドーピングされてp型とされたGaAs_(0.51)Sb_(0.49)からなるベース層4、Siがドーピングされてn型とされたIn_(1-y)Al_(y)Pからなるエミッタ層7、高濃度にSiがドーピングされてn型とされたInPからなるキャップ層8、高濃度にSiがドーピングされてn型とされたIn_(0.53)Ga_(0.47)Asからなるコンタクト層9が積層されている。

10

【0019】

また、サブコレクタ層2の上のコレクタ層3が形成されていない領域にオーミック接続したコレクタ電極6が形成され、ベース層4の上のエミッタ層7が形成されていない領域にオーミック接続したベース電極5が形成され、コンタクト層9の上にオーミック接続したエミッタ電極10が形成されている。

なお、サブコレクタ層2は、例えば、Siが $2 \times 10^{19} \text{ cm}^{-3}$ ドーピングされ、ベース層4は、例えばCが $1 \times 10^{20} \text{ cm}^{-3}$ ドーピングされ、エミッタ層7は、例えばSiが $5 \times 10^{17} \text{ cm}^{-3}$ ドーピングされ、キャップ層8は、例えばSiが $2 \times 10^{19} \text{ cm}^{-3}$ ドーピングされ、コンタクト層9は、例えばSiが $3 \times 10^{19} \text{ cm}^{-3}$ ドーピングされている。

【0020】

20

なお、上述した図1に示すヘテロ接合バイポーラトランジスタの詳細な構造については、説明に支障のない範囲で省略している。また、ドーパント及び各層の構成材料については、上述したものに限定されることなく、所定の素子動作を実現できる物であれば他の材料でもかまわない。例えば、ドーパントにn型としてSiの他にSnが適用可能であり、p型としてC(炭素)の他にZn、Beなどが適用可能である。

【0021】

次に、図1に示すヘテロ接合バイポーラトランジスタの製造方法例について簡単に説明する。まず、例えば、MBE(Molecular Beam Epitaxy: 分子線エピタキシー)法やMOCVD(Metal Organic Chemical Vapor Deposition: 有機金属気相成長)法などの、公知の結晶成長技術(装置)により、前述した化合物半導体の層が、基板1の上に順次に形成(積層)された状態とする。次に、公知のリソグラフィ技術とエッチング技術とにより、図1に示すようなメサ構造が形成された状態とする。次に、電極形成部に開口を備えたマスクパターンをリソグラフィにより形成し、このマスクパターンの上よりTi/Pt/Auを蒸着し、この後、マスクパターンを除去(リフトオフ)することで、ベース電極5、コレクタ電極6、エミッタ電極10が形成された状態とする。

30

【0022】

上述したように形成された図1に示すヘテロ接合バイポーラトランジスタによれば、エミッタ層7がIn_(1-y)Al_(y)P(ただし $y > 0$)より構成されているため、図2のバンド図に示すように、伝導帯端において、エミッタ層7とベース層4の界面では、エミッタ層7の方が高いポテンシャルを持つ状態となる。これに対し、従来のInP/GaAsSb系のエミッタ/ベース界面近傍のバンドラインナップでは、図16に示したように、InPからなるエミッタ側の伝導帯端のポテンシャルが、GaAsSbからなるベース側のポテンシャルよりも低い。

40

【0023】

上述の差により、従来ではエミッタ/ベース界面近傍に存在していた障壁が、図1に示すヘテロ接合バイポーラトランジスタによれば、解消された状態となる。この結果、図1に示すヘテロ接合バイポーラトランジスタによれば、エミッタ/ベース界面近傍での電子蓄積は抑制され、エミッタ/ベース界面の容量成分が減少する。また、同時にエミッタ層7側の伝導帯とベース層4側の価電子帯との差が大きくなるため、エミッタ/ベース界面でのトンネル再結合電流が減少する。これらの結果、図1に示すヘテロ接合バイポーラト

50

ランジスタによれば、従来に比較して電流利得が増加するようになる。

【0024】

図3に示すように、エミッタがInPから構成された従来の状態を示す点線に比較し、エミッタ層を $In_{(0.85)}Al_{(0.15)}P$ から構成した場合、実線で示すように、Alの組成が15%と低く抑えられているにもかかわらず、特性が大幅に改善されている。なお、図3は、 $In_{(0.85)}Al_{(0.15)}P$ よりなるエミッタ層を用いたヘテロ接合バイポーラトランジスタとInPよりなるエミッタ層を用いたヘテロ接合バイポーラトランジスタとのガンメル・プロット(gummel-plot)のうち、ベース電流 I_B を比較したものである。

【0025】

次に、エミッタ層を構成するInAlPの組成、及びベース層を構成するGaAsSbの組成について説明する。以降では、以下の(a)、(b)、(c)、(d)に示す観点から、前述した特性がより効果的に得られる組成について説明する。

(a) 組成を格子整合の点からずらしたことによる臨界膜厚の減少と、素子特性から要求される膜厚との関係。

(b) E_c が減少する組成の組み合わせ。

(c) GaAsSbの水素不活性化耐性と歪みとの関係。

(d) 歪み層同士の相互作用による臨界膜厚の減少、界面での欠陥発生。

【0026】

まず、(a)の観点について説明する。InPからなる基板の上に形成された $GaAs_{(x)}Sb_{(1-x)}$ は、格子定数の不整合から $0.51 < x < 1$ で引っ張り歪みを、 $0 < x < 0.51$ で圧縮歪みを受ける。また、 $In_{(1-y)}Al_{(y)}P$ は、 $y > 0$ である限り引っ張り歪みを受ける。歪み層の膜厚は、一般に臨界膜厚以上には厚くすることができない。一方で、以下の理由から薄層化には限界がある。 $GaAs_{(x)}Sb_{(1-x)}$ ベース層は、結晶品質の劣化を生じないドーピング濃度が、炭素ドープの場合において $4 \times 10^{20} \text{ cm}^{-3}$ 程度までである。このため、ヘテロ接合バイポーラトランジスタの高速化のためにベース抵抗を下げようとすると、例えばベース抵抗が $600 \text{ } \Omega / \square$ (平方cm)の場合には、膜厚が15nm前後となる。

【0027】

また、 $In_{(1-y)}Al_{(y)}P$ エミッタ層については、薄くした場合に $In_{(1-y)}Al_{(y)}P$ エミッタ層のバンドベンディングが急峻になる。このため、GaAsSbベース層の価電子帯端及びエミッタ/ベース界面に $In_{(1-y)}Al_{(y)}P$ 層の伝導帯が近づき、トンネル再結合電流の増加が顕著となる。よって、 $In_{(1-y)}Al_{(y)}P$ エミッタ層についても薄膜化には限界がある。これらのように、 $GaAs_{(x)}Sb_{(1-x)}$ からなるベース層及び $In_{(1-y)}Al_{(y)}P$ からなるエミッタ層ともに、臨界膜厚以下で、かつ素子特性が劣化しない程度の厚さを持つ状態に形成されていなければならない。この条件を満たす条件としては、組成xの範囲が $0.2 < x < 0.8$ であり、yの範囲が $0 < y < 0.5$ であればよい。

【0028】

次に、(b)の観点について説明する。前述した本発明の効果を得るためには、 E_c が $GaAs_{(0.51)}Sb_{(0.49)} / InP$ の場合よりも減少する必要がある。 InP の伝導帯のポテンシャルに対する $GaAs_{(x)}Sb_{(1-x)}$ のポテンシャルとの差、及び $In_{(1-y)}Al_{(y)}$ のポテンシャルとの差は、組成x及びyによって見積もることが可能である。 $GaAs_{(0.51)}Sb_{(0.49)} / InP$ の E_c については、約 0.18 eV と見積もられていることから、組成xとyによって E_c が 0.18 eV 以下になる条件を求めると、 $0.49x + 1.554y < 0.25$ となる。

【0029】

前述した(a)の観点及び上述した(b)の観点に加えて、特に本発明の効果を発揮させるためには、 E_c が0近傍、もしくはエミッタ層側の伝導帯のポテンシャルの方が高くなる条件($0.49x + 1.554y < 0.36$)を用いるのが望ましい。この条件下で、以降に示す(c)の観点及び(d)の観点から、ヘテロ接合バイポーラトランジスタの高速動作に悪影響を与えない組成の範囲について、さらに検討を行う。

10

20

30

40

50

【0030】

(c)の観点について説明すると、まず、As組成xをx = 0.51よりも大きくすると、GaAs_(x)Sb_(1-x)層は引っ張り歪みを受け、水素不活性化耐性が低下する。実用上無視可能な水素不活性化の度合いは、炭素ドーパされたGaAs_(x)Sb_(1-x)層内に存在する全炭素アクセプタに対し、水素不活性化された炭素アクセプタの割合がおおむね5%以内に抑えられているときである。この条件は、GaAs_(x)Sb_(1-x)層の組成で見ると、x < 0.55までなら許容範囲に収めることが可能である。これが、水素不活性化耐性から見たGaAs_(x)Sb_(1-x)層の組成の上限となる。

【0031】

次に、(d)の観点について説明すると、まず、0 < x < 0.51の範囲では、In_(1-y)Al_(y)P/GaAs_(x)Sb_(1-x)のEcは、xが小さくなるにつれてGaAsSbの伝導帯のポテンシャルが高くなるために大きくなる。この場合、yを大きくすることにより補償することが可能である。この際には、GaAs_(x)Sb_(1-x)層の圧縮歪みとIn_(1-y)Al_(y)P層の引っ張り歪みとの相互作用から、臨界膜厚がInP基板の上のときよりも低下し、さらにはエミッタ/ベース界面の欠陥密度が増加する原因となる。これが、歪み層の相互作用から見たGaAs_(x)Sb_(1-x)層の組成の下限と、In_(1-y)Al_(y)P層の組成の上限である。

【0032】

以上の(a)、(b)、(c)、(d)の観点から導き出される条件をまとめて示したものが、図4の説明図である。図4に示すように、領域401で示す条件の範囲が、発明の効果が賢慮に現れる領域である。また、領域402で示す領域が、発明の効果が得られる領域である。また、領域403は、エミッタ/ベース間の伝導帯端不連続量(Ec)が、エミッタをInPから構成した場合よりも増加する領域である。また、領域404は、形成される膜の歪みが強いために実用的な膜厚で素子(ヘテロ接合バイポーラトランジスタ)が設計できない領域である。

【0033】

また、さらに、歪みの影響を低減し、かつエミッタ層側の伝導帯のポテンシャル高さをより高めるための方法として、ベース接合面に近いIn_(1-y)Al_(y)Pエミッタ層のAl組成に対して、ベース接合面(ベース層の側)から遠ざかるにつれてAl組成を減少させてInPに近づける組成傾斜層の適用が考えられる。

【0034】

ところで、GaAsSbからなるベース層におけるAsの組成が、エミッタ層の側から遠ざかるにつれて小さくなるようにしてもよい。このようにすることで、ベース層における伝導帯端が、エミッタ層から遠ざかるにつれてポテンシャルが低くなり、この傾斜により発生した内部電界により、ベース層の少数キャリアが加速されるようになる。このことにより、ベース層における少数キャリアの再結合確率が減少し、電流利得をより向上させることができるとともに、素子の動作速度も向上させることが可能となる。

【0035】

次に、本発明の実施の形態における他のヘテロ接合バイポーラトランジスタについて、図5A及び図5Bを用いて説明する。図5Aは、本発明の実施の形態における他のヘテロ接合バイポーラトランジスタの構成例を示す断面図、図5Bは平面図である。図5A及び図5Bに示すヘテロ接合バイポーラトランジスタは、不純物として鉄(Fe)がドーパされて高抵抗とされたInPからなる主表面が(100)とされた基板501の上に、高濃度にシリコン(Si)がドーパされてn型とされたInPからなるサブコレクタ層502、InPからなるコレクタ層503、高濃度に炭素(C)がドーパされてp型とされたGaAs_(0.51)Sb_(0.49)からなるベース層504、Siがドーパされてn型とされたIn_(0.85)Al_(0.15)Pからなるエミッタ層507、高濃度にSiがドーパされてn型とされたInPからなるキャップ層508、高濃度にSiがドーパされてn型とされたIn_(0.53)Ga_(0.47)Asからなるコンタクト層509が積層されている。

【0036】

10

20

30

40

50

また、サブコレクタ層502の上のコレクタ層503が形成されていない領域にオーミック接続したコレクタ電極506が形成され、ベース層504の上のエミッタ層507が形成されていない領域にオーミック接続したベース電極505が形成され、コンタクト層509の上にオーミック接続したエミッタ電極510が形成されている。

なお、サブコレクタ層502は、例えば、Siが $2 \times 10^{19} \text{ cm}^{-3}$ ドーピングされ、ベース層504は、例えばCが $1.1 \times 10^{20} \text{ cm}^{-3}$ ドーピングされ、エミッタ層507は、例えばSiが $5 \times 10^{17} \text{ cm}^{-3}$ ドーピングされ、キャップ層508は、例えばSiが $2 \times 10^{19} \text{ cm}^{-3}$ ドーピングされ、コンタクト層509は、例えばSiが $3 \times 10^{19} \text{ cm}^{-3}$ ドーピングされている。コレクタ層503は、膜厚150nm程度に形成され、ベース層504は、膜厚20nm程度に形成され、エミッタ層507は、膜厚30nm程度に形成されている。

10

【0037】

なお、上述した図5A及び図5Bに示すヘテロ接合バイポーラトランジスタの詳細な構造については、説明に支障のない範囲で省略している。また、ドーパント及び各層の構成材料については、上述したものに限定されることなく、所定の素子動作を実現できる物であれば他の材料でもかまわない。

【0038】

次に、図5A及び図5Bに示すヘテロ接合バイポーラトランジスタの製造方法例について簡単に説明する。まず、例えば、MBE法やMOCVD法などの、公知の結晶成長技術（装置）により、前述した各化合物半導体の層が、基板501の上に順次に形成（積層）された状態とする。特に、MOCVD法によりベース層504以降の層を形成する場合は、水素によるCアクセプタの不活性化が極力抑制されるように、成膜時の基板温度は480以上の条件とすることが望ましい。なお、MOCVD法でコレクタ層503まで形成した後、MBE法によりベース層504以降の層を形成する場合など、ベース層504中のCアクセプタの不活性化が抑制されている場合は、上記基板温度以下の条件とするのも可能である。

20

【0039】

次に、公知のリソグラフィ技術とエッチング技術とにより、図5Aに示すようなメサ構造が形成された状態とする。このメサ構造の形成において、本発明の趣旨に反しない状態であれば、エッチング処理においてより高い選択性を得るために、エッチングストッパー層などを用いるようにしてもよい。

30

【0040】

次に、電極形成部に開口を備えたマスクパターンをリソグラフィにより形成し、このマスクパターンの上よりTi/Pt/Auを蒸着し、この後、マスクパターンを除去（リフトオフ）することで、ベース電極505、コレクタ電極506、エミッタ電極510が形成された状態とする。これらの電極の積層構造については、各電極において下層との間でオーミックコンタクトが取れる状態であれば、他の材料を用いるようにしてもよく、各電極で各々異なる形態としてもよい。

【0041】

上述したように形成された図5A及び図5Bに示すヘテロ接合バイポーラトランジスタによれば、エミッタ層507がInAlPより構成されているため、前述した図1に示すヘテロ接合バイポーラトランジスタと同様に、伝導帯端において、エミッタ層507とベース層504の界面では、エミッタ層507の方が高いポテンシャルを持つ状態となる。この結果、従来ではエミッタ/ベース界面近傍に存在していた障壁が、図5A及び図5Bに示すヘテロ接合バイポーラトランジスタによれば、解消された状態となる。

40

【0042】

この結果、図5A及び図5Bに示すヘテロ接合バイポーラトランジスタによれば、エミッタ/ベース界面近傍での電子蓄積は抑制され、エミッタ/ベース界面の容量成分が減少する。また、同時にエミッタ層507側の伝導帯とベース層504側の価電子帯との差が大きくなるため、エミッタ/ベース界面でのトンネル再結合電流が減少する。これらの結果、図5A及び図5Bに示すヘテロ接合バイポーラトランジスタにおいても、従来に比較

50

して電流利得が増加するようになる。

【0043】

図6に示すように、エミッタがInPから構成された従来の状態を示す点線に比較し、エミッタ層をInAlPから構成した場合、実線で示すように、Alの組成が15%と低く抑えられているにもかかわらず、特性が大幅に改善されている。なお、図6は、 $In_{(0.85)}Al_{(0.15)}P$ よりなるエミッタ層を用いたヘテロ接合バイポーラトランジスタとInPよりなるエミッタ層を用いたヘテロ接合バイポーラトランジスタとのガンメル・プロット(gummel-plot)のうち、ベース電流 I_B を比較した特性図である。

【0044】

また、図5A及び図5Bに示すヘテロ接合バイポーラトランジスタによれば、図7に示すように、エミッタにInPを用いた従来に比較して、電流利得特性が全体的に向上し、ヘテロ接合バイポーラトランジスタの特性が大幅に改善されるようになる。なお、図7は、コレクタ電流 I_C -電流利得特性を示したものである。

【0045】

次に、本発明の実施の形態における他のヘテロ接合バイポーラトランジスタについて、図8を用いて説明する。図8は、本発明の実施の形態における他のヘテロ接合バイポーラトランジスタの構成例を示す断面図である。図8に示すヘテロ接合バイポーラトランジスタは、不純物として鉄(Fe)がドーブされて高抵抗とされたInPからなる主表面が(100)とされた基板801の上に、高濃度にシリコン(Si)がドーブされてn型とされたInPからなるサブコレクタ層802、InPからなるコレクタ層803、高濃度に炭素(C)がドーブされてp型とされた $GaAs_{(0.51)}Sb_{(0.49)}$ からなるベース層804、Siがドーブされてn型とされてInとAlの組成が層厚方向に変化しているInAlPからなるエミッタ層807、高濃度にSiがドーブされてn型とされたInPからなるキャップ層808、高濃度にSiがドーブされてn型とされた $In_{(0.53)}Ga_{(0.47)}As$ からなるコンタクト層809が積層されている。エミッタ層807は、ベース層804の側からキャップ層808の側にかけて、Inの組成比が0.75から1.00へと変化し、Alの組成比が0.25から0へと変化した、Inが増加してAlが減少する傾斜組成の状態とされている。

【0046】

また、サブコレクタ層802の上のコレクタ層803が形成されていない領域にオーミック接続したコレクタ電極806が形成され、ベース層804の上のエミッタ層807が形成されていない領域にオーミック接続したベース電極805が形成され、コンタクト層809の上にオーミック接続したエミッタ電極810が形成されている。

【0047】

なお、サブコレクタ層802は、例えば、Siが $2 \times 10^{19} \text{ cm}^{-3}$ ドーブされ、ベース層804は、例えばCが $7 \times 10^{19} \text{ cm}^{-3}$ ドーブされ、エミッタ層807は、例えばSiが $5 \times 10^{17} \text{ cm}^{-3}$ ドーブされ、キャップ層808は、例えばSiが $1 \times 10^{19} \text{ cm}^{-3}$ ドーブされ、コンタクト層809は、例えばSiが $1.5 \times 10^{19} \text{ cm}^{-3}$ ドーブされている。コレクタ層803は、膜厚180nm程度に形成され、ベース層804は、膜厚20nm程度に形成され、エミッタ層807は、膜厚30nm程度に形成されている。

【0048】

なお、上述した図8に示すヘテロ接合バイポーラトランジスタの詳細な構造については、説明に支障のない範囲で省略している。また、ドーパント及び各層の構成材料については、上述したものに限定されることなく、所定の素子動作を実現できる物であれば他の材料でもかまわない。また、図8に示すヘテロ接合バイポーラトランジスタは、前述した図1、図5A及び図5Bに示すヘテロ接合バイポーラトランジスタと同様に製造可能である。

【0049】

上述したように形成された図8に示すヘテロ接合バイポーラトランジスタによれば、エミッタ層807がInAlPより構成されているため、前述した図1に示すヘテロ接合バ

10

20

30

40

50

イポーラトランジスタと同様に、伝導帯端において、エミッタ層 807 とベース層 804 の界面では、エミッタ層 807 の方がポテンシャルが高くなる。この結果、従来ではエミッタ/ベース界面近傍に存在していた障壁が、図 8 に示すヘテロ接合バイポーラトランジスタによれば、解消された状態となる。

【0050】

この結果、図 8 に示すヘテロ接合バイポーラトランジスタによれば、エミッタ/ベース界面近傍での電子蓄積は抑制され、エミッタ/ベース界面の容量成分が減少する。また、同時にエミッタ層 807 側の伝導帯とベース層 804 側の価電子帯との差が大きくなるため、エミッタ/ベース界面でのトンネル再結合電流が減少する。これらの結果、図 8 に示すヘテロ接合バイポーラトランジスタにおいても、従来に比較して電流利得が増加するようになる。

10

【0051】

また、図 8 に示すヘテロ接合バイポーラトランジスタによれば、前述したようにエミッタ層 807 が傾斜組成とされ、ベース層 804 との界面においては Al の組成比が高く、キャップ層 808 の側に近いほど Al の組成比が低下しているため、Al の組成比が高いことによる歪みの問題が緩和されるようになる。

【0052】

図 9 に示すように、エミッタが InP から構成された従来の状態を示す点線と比較し、エミッタ層を上述した傾斜組成の InAlP から構成した場合、実線で示すように、特性が大幅に改善されている。また、同様に傾斜組成としてベース層との界面においては In_(0.85)Al_(0.15)As の組成とされたエミッタ層の場合 (2 点鎖線) との比較から明らかのように、ベース層に近い領域のエミッタ層の Al 組成比が高いほど、低電圧領域において再結合電流成分が抑制されている。なお、図 9 は、InAlP よりなるエミッタ層を用いたヘテロ接合バイポーラトランジスタ及び InP よりなるエミッタ層を用いたヘテロ接合バイポーラトランジスタとのガンメル・プロット (gummel-plot) のうち、ベース電流 I_B を比較した特性図である。

20

【0053】

また、図 8 に示すヘテロ接合バイポーラトランジスタによれば、図 10 に示すように、エミッタに InP を用いた従来に比較して、電流利得特性が全体的に向上し、ヘテロ接合バイポーラトランジスタの特性が大幅に改善されるようになる。また、図 8 に示すヘテロ接合バイポーラトランジスタによれば、ベース層に近い領域のエミッタ層の Al 組成比が低い場合に比較しても、電流利得が高くなっている。これは、Al の組成比が高いことにより、エミッタからベースへの電子の打ち出し効果が加わったためと考えられる。以上のように、ベース層に近い領域の Al の組成比が高くされている傾斜組成とされたエミッタ層を用いることで、電流利得の向上という効果がより顕著に得られるようになる。

30

【0054】

次に、本発明の実施の形態における他のヘテロ接合バイポーラトランジスタについて、図 11 を用いて説明する。図 11 は、本発明の実施の形態における他のヘテロ接合バイポーラトランジスタの構成例を示す断面図である。図 11 に示すヘテロ接合バイポーラトランジスタは、不純物として鉄 (Fe) がドーブされて高抵抗とされた InP からなる主表面が (100) とされた基板 1101 の上に、高濃度にシリコン (Si) がドーブされて n 型とされた InP からなるサブコレクタ層 1102、InP からなるコレクタ層 1103、InAlP からなるコレクタ傾斜組成層 1104、高濃度に炭素 (C) がドーブされて p 型とされた GaAs_(0.51)Sb_(0.49) からなるベース層 1105、Si がドーブされて n 型とされて In と Al の組成が層厚方向に変化している InAlP からなるエミッタ層 1108、高濃度に Si がドーブされて n 型とされた InP からなるキャップ層 1109、高濃度に Si がドーブされて n 型とされた In_(0.53)Ga_(0.47)As からなるコンタクト層 1110 が積層されている。

40

【0055】

また、コレクタ傾斜組成層 1104 は、コレクタ層 1103 の側からベース層 1105

50

の側にかけて、Inの組成比が1.00から0.92へと変化し、Alの組成比が0から0.08へと変化した、Inが減少してAlが増加する傾斜組成の状態とされている。また、エミッタ層1108は、ベース層1105の側からキャップ層1109の側にかけて、Inの組成比が0.75から1.00へと変化し、Alの組成比が0.25から0へと変化した、Inが増加してAlが減少する傾斜組成の状態とされている。

【0056】

また、サブコレクタ層1102の上のコレクタ層1103が形成されていない領域にオーミック接続したコレクタ電極1107が形成され、ベース層1105の上のエミッタ層1108が形成されていない領域にオーミック接続したベース電極1106が形成され、

10

。

【0057】

なお、サブコレクタ層1102は、例えば、Siが $2 \times 10^{19} \text{ cm}^{-3}$ ドーピングされ、ベース層1105は、例えばCが $7 \times 10^{19} \text{ cm}^{-3}$ ドーピングされ、エミッタ層1108は、例えばSiが $5 \times 10^{17} \text{ cm}^{-3}$ ドーピングされ、キャップ層1109は、例えばSiが $1 \times 10^{19} \text{ cm}^{-3}$ ドーピングされ、コンタクト層1110は、例えばSiが $1.5 \times 10^{19} \text{ cm}^{-3}$ ドーピングされている。コレクタ層1103は、膜厚1110nm程度に形成され、コレクタ傾斜組成層1104は、膜厚30nm程度に形成され、ベース層1105は、膜厚20nm程度に形成され、エミッタ層1108は、膜厚30nm程度に形成されている。

20

【0058】

なお、上述した図11に示すヘテロ接合バイポーラトランジスタの詳細な構造については、説明に支障のない範囲で省略している。また、ドーパント及び各層の構成材料については、上述したものに限定されることなく、所定の素子動作を実現できる物であれば他の材料でもかまわない。また、図11に示すヘテロ接合バイポーラトランジスタは、前述した図1、図5A及び図5B、図8に示すヘテロ接合バイポーラトランジスタと同様に製造可能である。

【0059】

上述した構成の図11に示すヘテロ接合バイポーラトランジスタによれば、まず、エミッタ層1108がInAlPより構成されているため、前述した図1、図5A、及び図8に示すヘテロ接合バイポーラトランジスタと同様に、伝導帯端において、エミッタ層1108とベース層1105の界面では、エミッタ層1108の方がポテンシャルが高くなる。この結果、従来ではエミッタ/ベース界面近傍に存在していた障壁が、図8に示すヘテロ接合バイポーラトランジスタによれば、解消された状態となる。

30

【0060】

この結果、図11に示すヘテロ接合バイポーラトランジスタにおいても、エミッタ/ベース界面近傍での電子蓄積は抑制され、エミッタ/ベース界面の容量成分が減少する。また、同時にエミッタ層1108側の伝導帯とベース層1105側の価電子帯との差が大きくなるため、エミッタ/ベース界面でのトンネル再結合電流が減少する。これらの結果、図11に示すヘテロ接合バイポーラトランジスタにおいても、従来に比較して電流利得が増加するようになる。

40

【0061】

また、図11に示すヘテロ接合バイポーラトランジスタにおいても、前述したようにエミッタ層1108が傾斜組成とされ、ベース層1105との界面においてはAlの組成比が高く、キャップ層1109の側に近いほどAlの組成比が低下している。この結果、Alの組成比が高いことによる歪みの問題が緩和されるようになり、図8に示したヘテロ接合バイポーラトランジスタと同様に、より高い電流利得が得られるようになる。

【0062】

加えて、図11に示すヘテロ接合バイポーラトランジスタでは、ベース1105に接する領域におけるコレクタの組成が、InAlPから構成されているようにした。このことにより、以下に説明するコレクタ/ベース界面に生じる境界層の問題が抑制できるように

50

なる。

【0063】

Sbを含む化合物半導体は、他のV族原子であるPやAsなどのみにより構成された化合物半導体よりも融点が低く、例えば2つの元素からなる化合物半導体の場合、GaP(1467)、InP(1060)、GaAs(1240)、InAs(942)に対して、GaSb(712)、InSb(524)となる。また、GaAsSbの一般的な成長温度域は500~600である。これに対し、InSbの融点が低いために、InPとGaAsSbとの接触界面でInSbが形成されるとInP/GaAsSb界面が一時的に液相に近い状態となる("Growth Monitoring of GaAsSb:C/InP Heterostructure with Reflectance Anisotropy Spectroscopy", F.Brunnerら4名、TMS、Abstract of 12th ICMOVE、2004年発行、p.2参照)。このような状態になると、急峻に層が切り替わらず、界面を挟んだ両層の構成元素が無頓着に入り交じった境界層が界面に生じてしまう。このような境界層が存在すると、素子構造を形成するために各層を選択的にエッチングしようとしたときに、エッチングが速やかに進行しない、もしくは異常に進行してしまうために、設計通りの素子形状に加工できないという問題を生じる。

10

【0064】

またこの層は、局所的に強い歪みを生じて転移欠陥を発生させ、また界面近傍の伝導帯端や価電子帯端のポテンシャルを局所的に上下させる。例えば、GaAsSb/InP界面において、InSbを主成分とする境界層ができた場合、図12に示すような伝導帯端の局所的な落ち込みを生じる。この結果、欠陥を介した再結合電流が増加して電流利得が低下し、また伝導帯端の落ち込みや隆起により、コレクターベース間における電子の走行が妨げられ、素子の動作速度が低下するなどの素子特性の劣化をまねく。

20

【0065】

このような問題を解決するためには、一般には、層から層への原子拡散(例えば、InP層からGaAsSb層へのIn拡散、もしくはGaAsSb層からInP層へのSbの拡散)を防ぐことが重要である。しかしながら、InP/GaAsSb系の場合、潜在的にInPとGaAsSbの接触面にはかならずIn-Sb結合が形成されてしまうために、拡散を抑えるだけでは完全な解決には至らない。また、GaAsSbからなるベース層の成長温度をInSbの融点よりも低くすることにより、InPからなるコレクタ層とベース層(GaAsSb)の接触面にIn-Sb結合が形成されても、界面が液相にならないようにすることも考えられる。

30

【0066】

しかしながらこの場合、低温成長によりGaAsSbからなるベース層の結晶品質の低下を生じやすいほか、MOCVDにて層構造を作製する場合、炭素ドープしたGaAsSb中の炭素アクセプタの水素不活性化耐性を大きく損なうという新たな問題を生じる(文献「Suppression of hydrogen passivation in carbon-doped GaAsSb grows by MOCVD」、Y.Odaら6名、ELSEVIER、Journal of Crystal Growth、2004年発行、Vol.261、p.393.参照)。

40

【0067】

これらに対し、図11に示すヘテロ接合バイポーラトランジスタによれば、ベース層1105が形成される下層に、InAlPからなるコレクタ傾斜組成層1104を備え、ベース層1105がInAlPからなる層の上に形成されるようにした。この結果、InとSbからなる境界層の形成が抑制できるようになる。以下、境界層の抑制についてより詳細に説明する。

【0068】 前述したように、Sbを含む化合物半導体は、融点が低い傾向にあるが、Alを含む化合物半導体は、融点が高い傾向になる。例えば、AlP(1060前後で昇華)、AlAs(1740)、AlSb(1080)である。また、原子の結合エネルギーは、Al-Sb>Ga-Sb>In-Sbの順に大きく、Al-Sbが最も安定

50

する。このため、コレクタ層とベース層との界面にアルミを含む化合物半導体を挿入するか、もしくはコレクタ層を $In_{(1-z)}Al_zP$ (ただし $z > 0$) から構成することで、界面では $In-Sb$ 結合よりも $Al-Sb$ 結合の方が優先的に形成されることになる。このようにすることで、ベース層のコレクタ側の界面では、融点の低い $InSb$ ではなく、融点が高い $InAlSb$ が形成されることとなり、 $GaAsSb$ を成長させている初期の段階で、界面が一時的に液相になることを抑えることが可能となる。

[0069] ただし、 Al を含む化合物半導体は融点が高いだけでなく、伝導帯端のポテンシャルも高くなる傾向があるため、むやみに Al を添加するとコレクタ層の伝導帯端のポテンシャルがベース層のポテンシャルよりも高くなる。このような状態は、伝導帯を走行する電子に対して障壁となり、ヘテロ接合バイポーラトランジスタの動作速度を著しく低下させることになる。この問題は、例えば InP に格子整合する $InAlAs$ が Al を含んでいるのにもかかわらず、 $InAlAs$ をコレクタ層に適用しにくいことの原因ともなる。

[0070] 以上を踏まえて、本発明が効果的に適用される組成等について以下に示す (i) ~ (iv) の観点から説明する。

(i) 組成を格子整合の点からずらしたことによる臨界膜厚の減少と、素子特性から要求される膜厚との関係。

(ii) $GaAsSb$ の水素不活性化耐性と歪みとの関係。

(iii) 歪み層同士の相互作用による臨界膜厚の減少、界面での欠陥発生。

(iv) 伝導帯端のポテンシャルが (コレクタ層 < ベース層) となる組成の関係。

[0071] まず、(i) の観点について説明する。 InP 基板上的 $GaAs_xSb_{(1-x)}$ は、格子定数の不整合から $0.51 < x < 1$ で引っ張り歪みを、 $0 < x < 0.51$ で圧縮歪みを受ける。 $In_{(1-z)}Al_zP$ は、 $z > 0$ である限り引っ張り歪みを受ける。歪み層の膜厚は、一般に臨界膜厚以上には厚くすることができない。しかしながら一方で、以下の理由から薄層化には限界がある。 $GaAs_xSb_{(1-x)}$ ベース層は、結晶品質の劣化を生じないドーピング濃度が炭素ドープの場合において $4 \times 10^{20} \text{ cm}^{-3}$ 程度までである。このため、ヘテロ接合バイポーラトランジスタの高速化のためにベース抵抗を下げようとする、例えばベース抵抗が $600 \Omega / (\text{平方 cm})$ 、ドーピング濃度 $4 \times 10^{20} \text{ cm}^{-3}$ の場合には 15 nm 前後の膜厚が、ドーピング濃度 $8 \times 10^{19} \text{ cm}^{-3}$ の場合には 35 nm 前後の膜厚が必要となる。このことから、 $GaAs_xSb_{(1-x)}$ 、 $In_{(1-z)}Al_zP$ とともに臨界膜厚以下で、かつ素子特性が劣化しない程度の厚さを持つ膜が成膜できなければならない。特に x については、ベース抵抗や膜厚の揺らぎに起因するプロセスマージンなども考慮に入れた膜厚 15 nm でも臨界に達しない、 $0.2 < x < 0.8$ が、臨界膜厚から見た実用的な範囲となる。

[0072] 次に、上記 (ii) の観点について説明する。 As 組成 x を $x > 0.51$ よりも大きくすると、 $GaAs_xSb_{(1-x)}$ 層は引っ張り歪みを受け、水素不活性化耐性が低下する。実用上無視可能な水素不活性化の度合いは、炭素ドープされた $GaAs_xSb_{(1-x)}$ 層内に存在する全炭素アクセプタに対して、水素不活性化された炭素アクセプタの割合がおおむね 5% 以内に抑えられているときある。これは、 $GaAs_xSb_{(1-x)}$ 層の組成でみると、 $x < 0.55$ までなら許容範囲に収めることが可能であることを示している。この条件が、水素不活性化耐性から見た $GaAs_xSb_{(1-x)}$ 層の組成の上限となる。

[0073] 次に、上記 (iii) の観点について説明する。 $0 < x < 0.51$ の範囲では、 $In_{(1-z)}Al_zP / GaAs_xSb_{(1-x)}$ の E_c (伝導帯端不連続量) は、 x が小さくなるにつれて $GaAsSb$ の伝導帯のポテンシャルが高くなるために大きくなる。この場合、さらに z を大きくすることが可能となる。この際には、 $GaAs_xSb_{(1-x)}$ 層の圧縮歪みと $In_{(1-z)}Al_zP$ 層の引っ張り歪みとの相互作用から、臨界膜厚が InP 基板上的のときよりも低下し、さらにはコレクタ/ベース界面の欠陥密度が増加する原因となる。これが、歪み層の相互作用から見た $GaAs_xSb_{(1-x)}$ 層の組成の下限と、 $In_{(1-z)}Al_zP$ 層の組成の上限

10

20

30

40

50

であり、 $x = 0.40$ かつ $z = 0.35$ である。

[0074] 次に、上記(i v)の観点について説明する。素子特性を劣化させないためには、コレクタ層の伝導帯端のポテンシャルがベース層のポテンシャルよりも低く保たれる必要がある。InPの伝導帯のポテンシャルに対する $GaAs(x)Sb(1-x)$ のポテンシャルとの差、及び $In(1-z)Al(z)P$ のポテンシャルとの差は、組成 x 及び z によって見積もることが可能である。 $GaAs(0.51)Sb(0.49)/InP$ の E_c については約 $0.18 eV$ と見積もられていることから、組成 x と z を用いてコレクタ層側の伝導帯端のポテンシャルの方が低くなる条件は $0.49x + 1.554z = 0.36$ である。このとき、(i)~(iii)から $0.40 < x < 0.55$ であるから、 z の取り得る範囲は $0 < z < 0.18$ となる。

10

[0075] 以上をまとめると、ベース層が $GaAs(x)Sb(1-x)$ より構成され、コレクタ層側のベース層との界面が $In(1-z)Al(z)P$ より構成され、組成 x および組成 z の範囲がそれぞれ $0.40 < x < 0.55$ 、 $0 < z < 0.18$ で、 x と z の関係が $0.49x + 1.554z = 0.36$ となれば、前述した境界層の問題が解消可能となる。さらに、歪みの影響を低減する方法として、ベース接合面に近い $In(1-z)Al(z)P$ コレクタ層の Al 組成に対して、ベース接合面(ベース層の側)から遠ざかるにつれて Al 組成を減少させてInPに近づける、組成傾斜層の適用が考えられる。

[0076] 上述したように、図11に示すヘテロ接合バイポーラトランジスタによれば、コレクタ傾斜組成層1104を設けるようにしたので、ベース/コレクタ界面が急峻に組成が変化する状態となる。この結果、図13のバンド図に示すように、ベース/コレクタ界面近傍における伝導帯端の局所的な落ち込みが抑制され、電子の走行に対して障害がない状態が実現可能となる。

20

[0077] また、InPからなるコレクタ層の上に $GaAsSb$ からなるベース層が形成されている場合、界面に前述した境界層が形成されているため、図11に示すような構造体を形成するためのウェットケミカルエッチングにおいて、ベース層からコレクタ層にかけて選択的なエッチングに支障をきたす場合が発生する。ベース/コレクタ界面に境界層が存在すると、ベース用、もしくはコレクタ用のどちらのエッチャントでも界面近傍でエッチングの挙動が変わってしまい、設計通りの構造を実現することが難しくなる。

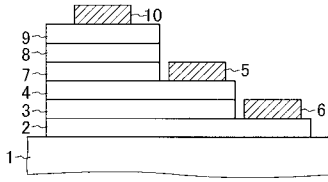
[0078] これに対し、コレクタ層1103、コレクタ傾斜組成層1104、及びベース層1105の積層構造においては、図11に示すような構造体を形成するためのウェットケミカルエッチングにおいて、ベース層1105からコレクタ傾斜組成層1104、及びコレクタ層1103にかけて、境界層が形成されないため、スムーズに選択エッチングが行える。

30

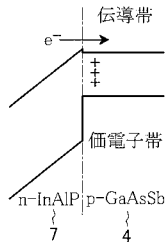
【産業上の利用可能性】

[0079] 以上に示した本発明によれば、より高速な動作が可能なヘテロ接合バイポーラトランジスタが提供できる。

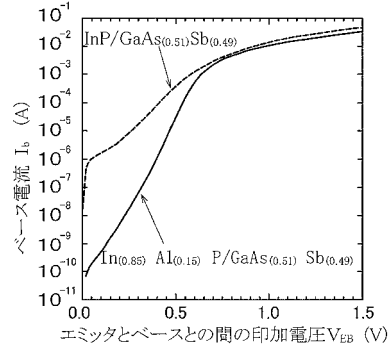
【図1】



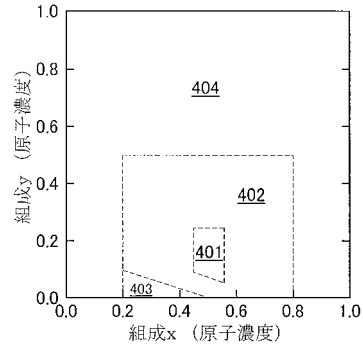
【図2】



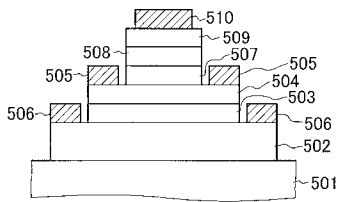
【図3】



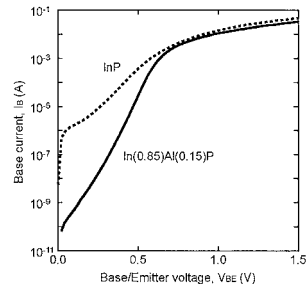
【図4】



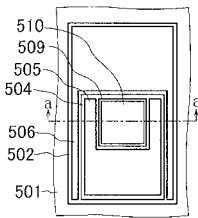
【図5A】



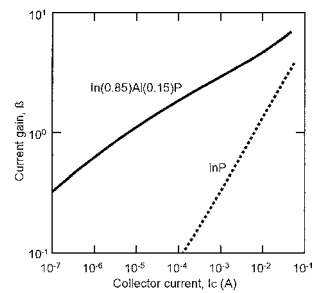
【図6】



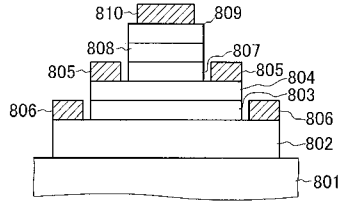
【図5B】



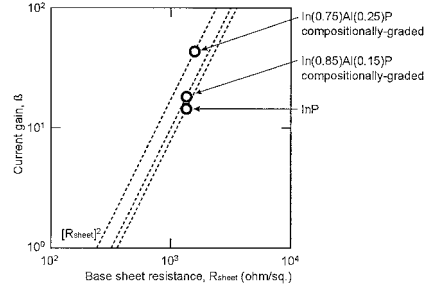
【図7】



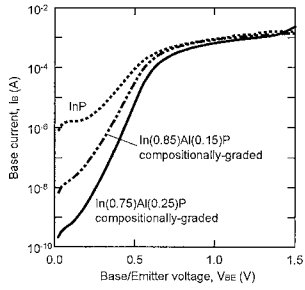
【図 8】



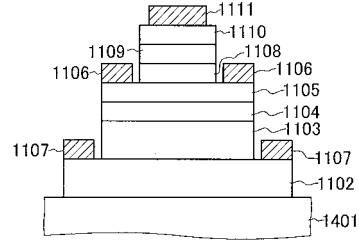
【図 10】



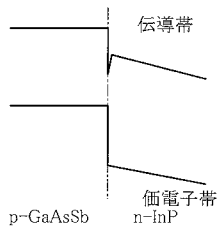
【図 9】



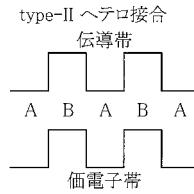
【図 11】



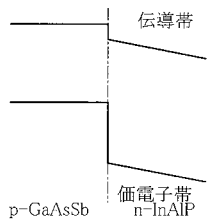
【図 12】



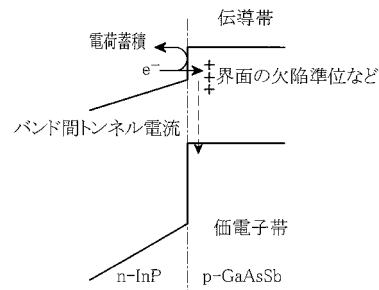
【図 15】



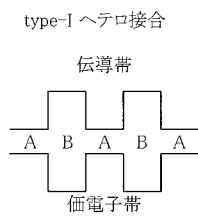
【図 13】



【図 16】



【図 14】



フロントページの続き

- (72)発明者 横山 春喜
東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内
- (72)発明者 小林 隆
東京都千代田区大手町二丁目3番1号 日本電信電話株式会社内

審査官 村岡 一磨

- (56)参考文献 特開2005-086135(JP,A)
特開2004-214576(JP,A)
特開2004-241778(JP,A)
特開平06-310521(JP,A)
特開平11-121461(JP,A)
特開2003-297849(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/331
H01L 21/28
H01L 29/417
H01L 29/737