

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

39627

Patent dodatkowy
do patentu _____

Zgłoszono: 08.01.74 (P. 167973)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 01.08.74

Opis patentowy opublikowano: 30.08.1977

MKP G05f 1/58
H02h 7/20

Int. Cl.² G05F 1/58
H02H 7/20



Twórcy wynalazku: Andrzej Jabłoński, Jerzy Janulewicz

Uprawniony z patentu: Instytut Badań Jądrowych, Warszawa (Polska)

Układ zabezpieczenia zasilacza stabilizowanego napięcia stałego

Przedmiotem wynalazku jest układ zabezpieczenia zasilacza stabilizowanego napięcia stałego zapewniający zanik wszystkich napięć wyjściowych w przypadku wzrostu lub zmniejszenia jednego z nich poza ustaloną wartość progową.

Stan techniki. Znane i stosowane dotychczas układy zabezpieczeń zasilaczy stanowią jedynie zabezpieczenie zasilacza, względnie zapewniają zanik jednego z napięć wyjściowych jeżeli wzrosło ono ponad przyjętą wartość progową lub też powodują zanik jednego z napięć wyjściowych jeżeli uległo ono zmniejszeniu wskutek przeciążenia, ale stosowane są jako niezależne zabezpieczenia. Znane są również, na przykład z polskiego opisu patentowego nr 67 316, układy zabezpieczeń, powodujące, w przypadku wzrostu lub zmniejszenia jednego z napięć wyjściowych, odłączenie zasilacza od sieci, za pomocą elementu przekaźnikowego, w wyniku czego zanikają wszystkie napięcia wyjściowe. Zabezpieczenie to ze względu na stosowanie elementu przekaźnikowego jest zabezpieczeniem działającym wolno, a ponadto od momentu odłączenia zasilacza z sieci zasilającej, zanik napięć wyjściowych odbywa się z dużym opóźnieniem, spowodowanym bezwładnością prostowników i stabilizatorów. Wymienione rozwiązania nie gwarantują właściwego zabezpieczenia zasilanych układów elektronicznych i są bardzo niekorzystne dla zasilania złożonych układów elektronicznych, budowanych na dużej ilości przyrządów półprzewodnikowych lub obwodach scalonych, gdyż długi czas zaistniały pomiędzy momentami wyłączenia poszczególnych napięć wyjściowych powoduje częste uszkodzenia tych przyrządów.

Istota wynalazku. Celem wynalazku jest opracowanie układu zabezpieczenia zasilacza stabilizowanego, który będzie zapewniał szybki zanik wszystkich napięć wyjściowych.

Układ według wynalazku składa się z zasilacza przyłączonego do sieci prądu przemiennego, poprzez zestyki przekaźnika, którego wyjścia są połączone z elektronicznym układem dwustanowym poprzez dwa oddzielne różnicowe układy porównujące. Wyjście elektronicznego układu dwustanowego jest połączone poprzez klucz półprzewodnikowy i układy separujące z przekaźnikiem i bramkami tyrystorów, podłączonymi do odpowiednich wyjść zasilacza. W układzie tym, przy określonym wzroście lub zmniejszeniu dowolnego

z napięć wyjściowych, wszystkie napięcia wyjściowe są zwierane tyrystorami włączanymi jednym kluczem półprzewodnikowym.

Zastosowanie tyrystorów jako elementów powodujących zanik napięć wyjściowych, poprzez ich zwieranie do masy, pozwala uzyskać maksymalnie krótki czas zaniku napięć wyjściowych. Przez zastosowanie zwierania wszystkich napięć wyjściowych za pomocą jednego klucza półprzewodnikowego uzyskujemy jednocześnie wysterowanie bramek wszystkich tyrystorów i jednocześnie zanik wszystkich napięć. Dla zagwarantowania zapłonu wszystkich tyrystorów włączanie klucza następuje przez dwustanowy układ przerzutnikowy. Dla zabezpieczenia elementów zasilacza, stosowane są układy ograniczające prąd obciążenia poszczególnych stabilizatorów przy ich przeciążeniu lub zwarciu oraz odłączanie zasilacza z sieci zasilającej po zaniku napięć wyjściowych.

Rozwiązanie według wynalazku zapewnia niezawodność działania elektronicznych systemów i układów stosowanych w elektronicznym przetwarzaniu danych, technice jądrowej, automatyce itp. ze względu na możliwość ustawiania progów zadziałania zabezpieczenia w granicach wymaganych dla niezawodnego działania układów elektronicznych w wyżej wymienionych zastosowaniach. Rozwiązanie to eliminuje również możliwość uszkodzeń przyrządów półprzewodnikowych lub obwodów scalonych, jakie mają miejsce w przypadku wzrostu lub zaniku jednego z napięć wyjściowych i pozostaniu innych napięć w układzie.

Objaśnienie rysunku. Wynalazek jest pokazany w przykładzie wykonania, odtworzonym na rysunku, na którym fig. 1 przedstawia układ blokowy, a fig. 2 — ideowy schemat połączeń.

Przykład wykonania. W układzie zabezpieczenia, przedstawionym na fig. 1, zasilacz 2, którego poszczególne stabilizatory posiadają zabezpieczenia wyjść przed przeciążeniem prądowym lub zwarcie, zasilany jest z sieci prądu przemiennego 220 V/50 Hz÷60 Hz za pośrednictwem zestyków rozwiernych przekąznika 1. Napięcia wyjściowe ze stabilizatorów zasilacza 2 podawane są na wejście dwóch oddzielnych różnicowych układów porównujących 3 i 4, poprzez które wyzwalany jest elektroniczny układ dwustanowy 5. Różnicowe układy porównujące 3 i 4 służą do ustawiania górnych i dolnych progów zadziałania układu zabezpieczenia. Elektroniczny układ dwustanowy 5 powoduje zadziałanie klucza tranzystorowego 6, który poprzez układy separujące 8 wysterowuje wszystkie bramki tyrystorów 7, powodując ich zapłon. Tyrystory 7 zwierają do masy napięcia wyjściowe stabilizatorów zasilacza 2. Jednocześnie z zapaleniem tyrystorów 7 zwierających wyjścia zasilacza 2, z klucza tranzystorowego 6 wysłany zostaje sygnał, który powoduje zadziałanie przekąznika 1 i rozwarcie jego zestyków rozwiernych. Podtrzymanie zadziałania przekąznika 1, po wyłączeniu zasilacza 2 z sieci, odbywa się z oddzielnego źródła napięcia.

Układ z fig. 2 posiada sześć stabilizatorów dających na wyjściu zasilacza 2 napięcia o przeciwnych polaryzacjach, które zasilają różnicowe układy porównujące zbudowane z rezystorów RG i RD. Różnicowy układ porównujący 3 zbudowany z rezystorów RG powoduje zmianę stanu układu dwustanowego 5 przy nadmiernym wzroście napięć dodatnich i spadku napięć ujemnych. Różnicowy układ porównujący 4 zbudowany z rezystorów RD powoduje zmianę stanu układu dwustanowego 5 przy nadmiernym spadku napięć dodatnich i wzroście napięć ujemnych. Bramki tyrystorów Ty podłączone są do wyjścia klucza tranzystorowego 6 za pośrednictwem układów separujących 8 składających się z diod DT i rezystorów RT. Zmiana stanu układu dwustanowego 5 powoduje odetkanie klucza tranzystorowego 6 i wysterowanie bramek tyrystorów Ty zwierających napięcia wyjściowe stabilizatorów zasilacza 2. Odetkanie klucza tranzystorowego 6 powoduje jednocześnie zadziałanie przekąznika Z, który swoimi zestykami włącza cewkę przekąznika 1 na odczep autotransformatora Tr. Zadziałanie przekąznika 1 powoduje wyłączenie zasilacza 2 z sieci prądu i zwarcie zestyków zwirnych podtrzymujących działanie przekąznika 1.

Zastrzeżenie patentowe

Układ zabezpieczenia zasilacza stabilizowanego napięcia stałego, składający się z zasilacza przyłączonego do sieci prądu przemiennego poprzez zestyki przekąznika, z n a m i e n n y t y m, że wyjścia zasilacza (2) są połączone z elektronicznym układem dwustanowym (5) poprzez dwa oddzielne różnicowe układy porównujące (3 i 4), natomiast wyjście elektronicznego układu dwustanowego (5) jest połączone poprzez klucz półprzewodnikowy (6) oraz układy separujące (8) z przekąznikiem (1) i tyrystorami (7) podłączonymi do odpowiednich wyjść zasilacza (2).

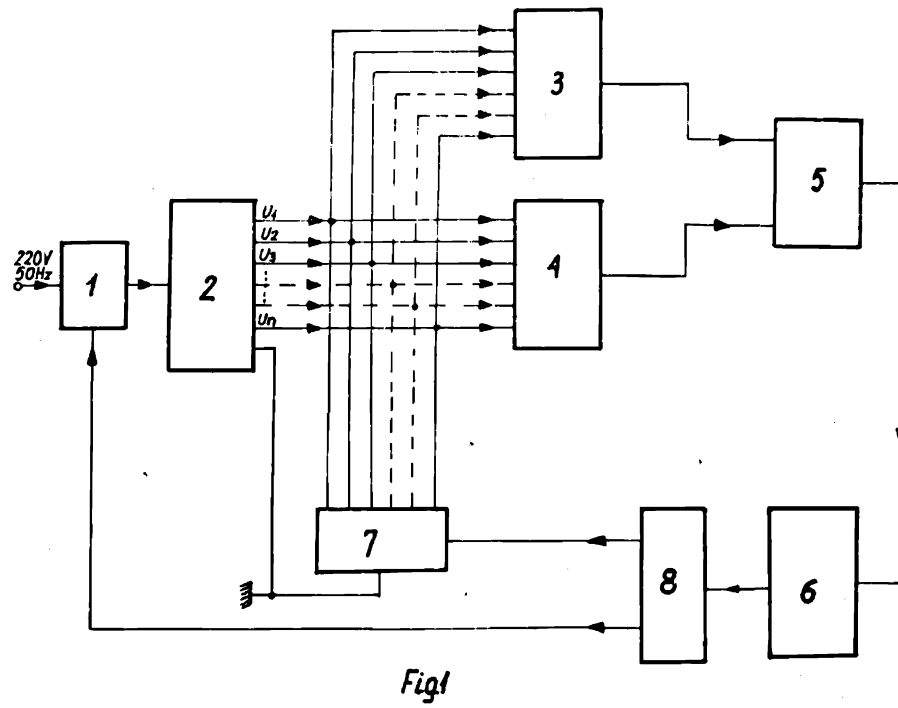


Fig. 1

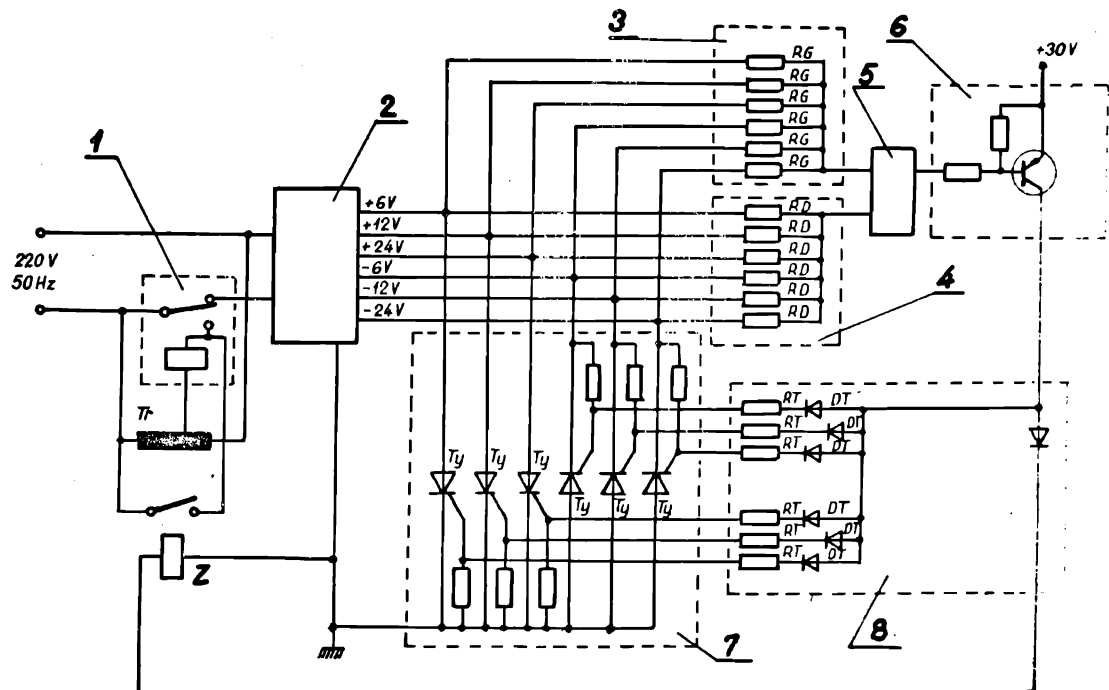


Fig. 2