

發明專利說明書

200530433

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94101907

※申請日期：94 年 01 月 21 日

※IPC 分類：C25D3/30

一、發明名稱：

(中) 在電子組件的錫表面保存釐銲性並抑制鬚生成的方法

(英) Preserving solderability and inhibiting whisker growth in tin surfaces of electronic components

二、申請人：(共 1 人)

1. 姓 名：(中) 安頌股份有限公司

(英) ENTHONE INC.

代表人：(中) 1. 威廉 喬剛

(英) 1. GORGONE, WILLIAM S.

地 址：(中) 美國康乃狄格州〇六五一六西天堂・佛蘭堤奇路三五〇號

(英) 350 Frontage Road, West Haven, CT 06516, USA

國籍：(中英) 美國 U.S.A.

三、發明人：(共 8 人)

1. 姓 名：(中) 許琛

(英) XU, CHEN

國 籍：(中) 美國

(英) U.S.A.

2. 姓 名：(中) 張芸

(英) ZHANG, YUN

國 籍：(中) 美國

(英) U.S.A.

3. 姓 名：(中) 范崇倫

(英) FAN, CHONGLUN

國 籍：(中) 加拿大

(英) CANADA

4. 姓 名：(中) 奧斯卡 卡斯列夫

國 籍：(英) KHASELEV, OSCAR
(中) 以色列
(英) ISRAEL

5. 姓 名：(中) 約瑟夫 艾比斯
(英) ABYS, JOSEPH A.
國 籍：(中) 美國
(英) U.S.A.

6. 姓 名：(中) 艾瑞克 渥許
(英) WALCH, ERIC
國 籍：(中) 德國
(英) GERMANY

7. 姓 名：(中) 馬里斯 克林費爾德
(英) KLEINFELD, MARLIES
國 籍：(中) 德國
(英) GERMANY

8. 姓 名：(中) 漢斯 艾科特
(英) ECKERT, HANS ULLRICH
國 籍：(中) 德國
(英) GERMANY

四、聲明事項：

◎本案申請前已向下列國家（地區）申請專利 ☐ 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 美國 ; 2004/05/04 ; 10/838,571 ☒ 有主張優先權
2. 美國 ; 2004/10/19 ; 10/968,500 ☒ 有主張優先權
3. 德國 ; 2004/01/21 ; 102004002982.2 ☒ 有主張優先權

國 籍：(英) KHASELEV, OSCAR
(中) 以色列
(英) ISRAEL

5. 姓 名：(中) 約瑟夫 艾比斯
(英) ABYS, JOSEPH A.
國 籍：(中) 美國
(英) U.S.A.

6. 姓 名：(中) 艾瑞克 渥許
(英) WALCH, ERIC
國 籍：(中) 德國
(英) GERMANY

7. 姓 名：(中) 馬里斯 克林費爾德
(英) KLEINFELD, MARLIES
國 籍：(中) 德國
(英) GERMANY

8. 姓 名：(中) 漢斯 艾科特
(英) ECKERT, HANS ULLRICH
國 籍：(中) 德國
(英) GERMANY

四、聲明事項：

◎本案申請前已向下列國家（地區）申請專利 ☐ 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

- | | | |
|-------|-------------------------------|--|
| 1. 美國 | ； 2004/05/04 ； 10/838,571 | ☒ 有主張優先權 |
| 2. 美國 | ； 2004/10/19 ； 10/968,500 | ☒ 有主張優先權 |
| 3. 德國 | ； 2004/01/21 ； 102004002982.2 | ☒ 有主張優先權 |

(1)

九、發明說明

【發明所屬之技術領域】

本發明概括地有關一種方法，用於改良錫塗層的完整性，且從而改良有用到有錫塗層的金屬特件之電子組件所具效能。本發明更有關一種用於電子組件的金屬特件上的錫塗層中抑制鬚生成的方法。例如，諸如導線架的引線（lead line）、電子連接器（electrical connector）、以及被動組件例如，晶片電容器與晶片電阻器等組件經常具有塗錫之金屬特件的。

【先前技術】

於大部分其歷史中，電子工業都依賴錫鉛焊料來連接電子組件。在環境，競爭及市場等壓力之下，產業改用不含鉛的替代焊料。純錫為較佳的替代焊料，因為其有單一金屬系統的簡單性、錫的有利物理性質、及其經產業驗證為先前和現行所用常用焊料的可靠成分之故。錫鬚生成係純錫塗層的熟知但瞭解不多的問題。錫鬚可生成為數微米至數毫米的長度，因為彼等可能電氣連接多個特件導致電路短路而為一項問題。這種問題在有緊密特件的高間距輸入/輸出組件，例如導線架與連接器之中，特別顯著。

電組件係藉由引線而機械與電氣地連接至大型電子組裝體。積體電路（IC）或其他離散的電裝置係經機械式黏著於導線架的墊上，隨後電連接至許多引線。典型地，該裝置係經封裝於此點以維護機械與電連接之完整性。該電

(2)

組件，包含附著於導線架的裝置，隨後係經機械及電連接到較大的組裝體，例如印刷電路板（PWB）。銅與銅合金業經廣泛地用為基底導線架材料，部份是因為彼等的機械強度、導電性、以及可成形性。但銅及其合金不具必要的防蝕性或可焊性，其上要有一塗層以具備此等合意特性。錫鉛塗層業已用來提供銅導線架可焊性。

除了導線架，電連接器為用於多種應用，例如電腦與消費電子中的電組件之重要特件。連接器係提供可讓電流流動於各組件之間的通路。類似於導線架，連接器應有導電性、防蝕性、耐磨性、及可焊接性。再度地，銅及其合金因有導電性而業經作為連接器的基材。已將薄錫塗層應用於連接器表面以助防蝕性與可焊性。錫塗層中的錫鬚會導致電接點之間的短路問題。

實務上，導線架典型地係經塗上約 8 至 15 微米厚的錫基塗層，而電連接器典型地係經塗上約 3 微米厚的錫基塗層。習知經驗認為要用這麼厚的塗層才能較佳地防止鬚生成及保持整體塗層的完整性。

因此，電子組件仍有需要一種塗層，其能提供防蝕性與可焊性，而無鬚生成傾向。

【發明內容】

因此於本發明諸目標中是要提供一種可提供可焊性與防蝕性且減少錫鬚生成傾向的錫基塗層給電組件，特別是導線架與電連接器，與被動組件例如，晶片電容器與晶片

(3)

電阻器。

簡言之，本發明因而係有關一種於電子組件之金屬表面上施加對錫鬚生成有抗性的可焊、耐蝕、之錫基塗層的方法。於該金屬表面沈積一第一金屬層，其中該第一金屬層包括一金屬或合金，其係與錫基塗層建立一擴散耦合，可促進錫基塗層中之塊體材料缺陷且，從而增加錫基塗層中之內部張應力。在該第一金屬層上方沈積一薄錫基塗層。

本發明之其他目標與特性可由後文中部份地明白，且部份地指出。

【實施方式】

根據本發明，形成一有減少鬚生成傾向的錫基塗層於電子組件之金屬表面上。數個電子組件可組合形成一電子裝置。在一方面，本發明係涵蓋第 1 圖所示之引線 13。該引線 13 係一段使用引線的任何標準電子封裝，例如第 2 圖所示的雙列直插封裝（dual inline package），其係從第 3 圖所示導線架 30 的部份所製造成者。於第 3 圖中，電子裝置 33 係置於墊 31 上且藉由接線（wire bond）32 連接至引線 13。於另一方面中，本發明係涵蓋第 4 圖中所示之電連接器。請再參考第 1 圖，部份電子封裝之斷面係顯示成一引線 13，有一導電基材金屬 10、一於該基材金屬表面上的第一金屬層 11、及一錫或錫合金塗層 12。該基材金屬可為銅、銅合金、鐵、鐵合金、或適用於電子組

(4)

件的任何其他金屬。施加錫或錫合金塗層係用以提供金屬特件防蝕性與可焊性。錫合金之例子包括：Sn-Bi、Sn-Cu、Sn-Zn、Sn-Ag。

第一金屬層 11 係一金屬或合金，與錫基塗層 12 共同建立一擴散耦合，其中相較於金屬層的原子擴散至錫基塗層 12 內而言，錫原子可更快速地由錫基塗層 12 擴散至金屬層 11 之內。藉由選定一金屬層以建立帶有此等性質之擴散耦合，可產生錫之塊體材料缺陷，使該錫塗層置於內部張應力之下。此類型的擴散耦合之一例子經顯示於第 5 圖中，其中錫基塗層 52 係與含鎳的第一金屬層 53 有相互作用。儘管非實際比例，第 5 圖的較大箭頭表原子由錫基層 52 至第一金屬層 53 內的較快相對原子擴散速率，而較小箭頭表原子由第一金屬層 53 至錫基層 52 內的較慢相對原子擴散速率。終久，會形成一包括錫與第一金屬層材料之介金屬層 54 (intermetallic layer)。在鎳質第一金屬層上方的採用錫基塗層之擴散耦合中， Ni_3Sn_4 為一範例介金屬化合物 54。氧化錫層 51 形成於暴露的錫表面上。該等擴散耦合因錫塗層內有此類型內部應力（例如，壓縮或拉伸）業經證實為鬚生成的關鍵因素而具重要性。特別是，錫塗層內的張應力業經發現可抑制錫鬚生成，而錫塗層內的內部壓縮應力則利於鬚生成。

第 6 圖顯示出有壓縮應力的擴散耦合。當錫直接塗至一般基材 63，例如銅及銅合金時，錫基塗層 62 內會有壓縮應力，係因為錫原子擴散至基材 63 內的速率慢於基材

(5)

原子擴散至錫基塗層 62 內之故。儘管非實際比例，此行為係於第 6 圖中以在錫基層 62 與基材 63 之間最終形成一介金屬層 64 的箭頭之相對尺寸闡示出。錫基層 62 內的壓縮應力會促進通過氧化錫層 61 的錫鬚 65 之生成。如此一來，金屬層材料對無鬚的錫塗層之形成具有關鍵性。

加熱電子組件時，也會將壓縮應力導至錫基層，這在供電給電子組件或在周溫有正常變化時有可能發生。當對電子組件在金屬（例如銅）基板上有錫基塗層施以溫度變化時，在錫塗層內會產生熱應力，係因為基材的熱膨脹係數（CTE）與錫基塗層的 CTE 不匹配之故。對於鎳上的錫或銅上的錫，在熱循環期間錫塗層內的淨熱應力是壓縮性的，係因為相較於以鎳為基底的第一金屬層（純鎳的 13.3 微英吋/英吋-°C）或以銅為底的導電材料（純銅的 16.5 微英吋/英吋-°C），錫有較高的線性 CTE（23 微英吋/英吋-°C）之故。這些數值顯示出錫對於溫度變化比底下的材料更容易膨脹及收縮。這種 CTE 的不匹配產生的內部壓縮應力會增加鬚的生成。本發明包含控制 CTE 的不匹配導致的壓縮應力大小，且建立足以抵消壓縮應力的反向張應力，從而降低鬚生成傾向。

請參考第 1 圖，將錫基塗層 12 的厚度予以限制使得塗層內產生的任何壓縮應力被擴散耦合所衍生的張應力抵消。不論錫基塗層的厚度為何，加熱所致熱應力在錫塗層內的所有點都是壓縮性的。藉由在第一金屬層 11 與錫基塗層 12 之間建立會促進塊體材料缺陷的擴散耦合使塗層

(6)

的局部部份有反向的張應力，從而有內部張應力。由於此張應力是位於擴散耦合附近，因此較厚的塗層在錫基塗層有一些點會因為距離的關係而使壓縮熱應力不純被張應力所影響。因此，於本發明所有具體實例中，錫基塗層都夠薄使得在其厚度內的所有經歷壓縮性熱應力的點會被源自擴散耦合的有抵消作用的局部張應力所支配。

在一較佳具體實例中，第 1 圖中的第一金屬層 11 係包括鎳或鎳合金，因鎳與錫會建立必要的擴散耦合之故。亦即，鎳與錫會建立一可增加塊體材料缺陷，從而錫基塗層內之內部張應力的擴散耦合。合適的鎳合金例子包含：Ni-Co 與 Ni-Fe。其他候選底層材料包括：Co 與 Co 合金、Fe 與 Fe 合金、以及 Ag 與 Ag 合金。於一較佳具體實例中，此第一金屬層 11 具有在約 0.1 微米至 20 微米之間的厚度。於某些較佳具體實例中，該第一金屬層的厚度是在約 0.1 微米至約 3 微米之間。

在另一具體實例中，第 1 圖中的第一金屬層 11 包括 Ni 或 Ni 合金，其建立必要的擴散耦合，且其更包含濃度在至少約 0.1 重量 %P 且低於約 1 重量 %磷之級次的 P；於某些具體實例中，係低於約 0.5 重量 %的 P，例如在約 0.1 重量 %與約 0.4 重量 %P 的範圍內者。此可藉由，例如，在電沈積浴液 (bath) 中包括介於約 5 與約 12 毫升/升的磷基添加物而達成。業已發現者，藉由以此方式在合金中包含少量的 P，實質更少量的 P 會擴散至隨後沈積的 Sn 覆蓋層內，於該處其提供對污點、氧化、與腐蝕的抗性，從

(7)

而增進可焊性。由 Ni 基第一層擴散所產生的 Sn 覆蓋層內的 P 含量係在低於約 200 ppm 的級次。在降低擴散 P 含量的不同具體實例中，P 含量係低於約 100 ppm、低於約 50 ppm、及約 10 ppm 或更低者（例如，約 3 至 10 ppm）。

引線上的錫基塗層 12 具有至少約 0.5 微米，但小於 4.0 微米之厚度。在一具體實例中，其係低於 3.0 微米。特別要避免較厚的錫基塗層，例如 4 微米至 8 微米，或甚至達 15 微米者，如已塗上有或沒有選用的第一金屬層塗層之銅引線者。在某些較佳具體實例中，厚度係維持在約 2.5 微米或以下者。在某些其他較佳具體實例中，厚度係經維持在約 2.0 微米或更小者。

當基板為電連接器時，如第 4 圖所示，連接器上的錫基塗層 11 厚度為至少約 0.5 微米，但少於約 2.5 微米。特別要避免較厚的錫基塗層，例如 3 微米或更大者，如已塗上先前的連接器者。在某些較佳具體實例中，厚度係維持在約 2.0 微米或以下。在某些其他較佳具體實例中，厚度係維持在約 0.5 至約 1.0 微米之間。

於實施本發明中，係將第一金屬層塗至導電基材金屬的表面上，例如第 1 圖中引線 10 的表面上。為此目的，可用電沈積將第一金屬層塗至金屬的表面。合適的電沈積化學之例子為下面實施例中所揭示之 Sulfamex 系統。接下來，將錫基塗層塗至第一金屬層的上表面。再度地，也可用電沈積將錫基塗層施加至第一金屬層。合適的電沈積化學的例子為 Stannostar chemistry，可得自 West Haven, CT

(8)

的 Enthone Inc.，係採用 Stannostar 添加劑（例如，溼潤劑 300、C1、C2、或其他）。也可用其他的方法，例如 PVD 與 CVD，但電沈積典型地係遠較為不貴者。

對於導線架，典型地係在封裝後，將底層與錫塗層施加於暴露的引線。在此，在引線封裝開始時終止底層與錫的塗覆。較不常者，在製程的較早處就將底層與錫塗層施加至例如第 3 圖所示的導線架。此前述製程係顯示於第 1 圖的示意圖中，係因為底層 11 與錫塗層 12 不延展在引線 10 的封裝 14 下之故。

本發明要以下面的實施例於以闡明，該等實施例只是用於闡明目的而不應視為用來限制本發明的範圍或可能的實施方式。

實施例 1

藉由首先電沈積一貼服鎳（conformable nickel）的第一金屬層製備 5 個樣品，其中係使用可得自 West Haven, Connecticut 的 Enthone, Inc. 的 Sulfamex MLS 電鍍系統於一 C19400 銅合金基板之上。為此，製備電解浴液（bath），於去離子水中包括下列：

$\text{Ni}(\text{NH}_2\text{SO}_3)_2$ - 319-383 克/升

$\text{NiCl}_2 \cdot 6 \text{H}_2\text{O}$ - 5-15 克/升

H_3BO_3 - 20-40 克/升

$\text{CH}_3(\text{CH}_2)_{11}\text{OSO}_3\text{Na}$ - 0.2-0.4 克/升

維持該電解浴液（bath）於約 2.0 至約 2.5 之間的 pH

(9)

。將該浴液溫度保持在約 55 °C 與約 65 °C 之間。施加在約 20 安培/平方英呎至約 300 安培/平方英呎之間的電流密度一段足夠的時間以施加厚度約 2 微米的鎳合金之第一金屬層。

接下來，使用售自 Enthone, Inc. 的 STANNOSTAR 電鍍系統在 5 個樣品上分別電沈積一霧錫 (matte tin) 合金塗層。為此，製備一電解浴液 (bath)，於去離子水中包含下列：

$\text{Sn}(\text{CH}_3\text{SO}_3)_2$ - 40-80 克/升

$\text{CH}_3\text{SO}_3\text{H}$ - 100-200 克/升

Stannostarr 添加劑 - 1-15 克/升

維持該電解浴液於約為 0 之 pH。將該浴液的溫度保持於約 50 °C。施加約 100 安培/平方英呎的電流密度一段充足時間以於每個樣品上施加合意的塗層厚度。在此，係對樣品施加 10 微米、3 微米、2 微米、1 微米、0.5 微米的霧錫合金。

實施例 2

對根據實施例 1 製備的 5 個樣品施以 1000 回從約 -55 °C 至約 85 °C 的熱震盪循環。第 7 至 11 圖為此熱震盪測試後樣品的顯微照片。第 7a 與 7b 圖，分別為 1000 倍與 500 倍，顯示出在 10 微米厚的錫合金塗層的樣品中生成許多有相當尺寸的錫鬚。第 8a 與 8b 圖，分別為 1000 倍與 500 倍，顯示在 3 微米厚的錫合金塗層的樣品中生成少許

(10)

顯著的錫鬚。第 9a 與 9b 圖，分別為 1000 倍與 500 倍，顯示在 2 微米厚的錫合金塗層的樣品中生成很少尺寸可忽略的錫鬚。第 10a 與 10b 圖，分別為 1000 倍與 500 倍，顯示在 1 微米厚的錫合金塗層的樣品中生成目視不見的錫鬚。同樣，第 11a 與 11b 圖，分別為 1000 倍與 500 倍，顯示在 0.5 微米厚的錫合金塗層的樣品中生成目視不見的錫鬚。

實施例 3

第 12 圖顯示根據實施例 1 製備的 5 個樣品的於實施例 2 的熱震盪測試後比較彼等的鬚指數 (WI) 之圖。錫合金塗層的 WI 係界定為在樣品一給定面積中之鬚數、鬚長、鬚直徑、及鬚的“加權因素”之函數。該加權因素有助於區分短鬚與長鬚。在此，每一樣品的 WI 是用 500 倍顯微照片測定，即第 7b、8b、9b、10b、11b 圖。如第 12 圖所示，WI 由 2 微米樣品的幾乎為 0 急劇增加至 3 微米樣品的約 825，到錫基塗層高於約 3 微米者之實質增加。

實施例 4

使用以下的浴液 (bath)，在赫爾槽 (Hull cell) 中電解塗覆銅試板—第一 Ni-基層：

	Ni 克 / 升	Cl 克 / 升	H ₃ BO ₄ 克 / 升	P-基添加劑 毫升 / 升
1	80	5	40	0
2	80	5	40	5
3	80	5	40	8
4	80	5	40	12

電鍍條件為：pH 3.8、溫度 60°C、電流 1 安培、時間 6 分鐘。Ni-基層的沈積厚度因而係在 1.2 與 1.8 微米之間。隨後用 STANNOSTAR 化學電解沈積約 3 微米厚的錫覆蓋層。然後將該試板加熱至約 250°C。用浴液 1 電鍍的試板展現褪色，而用浴液 2 至浴液 4 電鍍的板沒有展現出褪色。因此，浴液 2 至浴液 4 的 P 基添加劑可防止與氧化及玷污相關的褪色。

本發明不受限於上述具體實例且可加以各種修改。本發明不受限於導線架與連接器，且可擴展至其他的組件，包括被動組件，例如晶片電容器與晶片電阻器。上面對較佳具體實例的說明僅為使熟諳此藝者熟悉本發明、其原理、與實際應用，使得其他熟諳此藝者可以用其各種形式調適及應用本發明，如可能最適合於一特殊用途的要求者。

關於本說明書（包括下面的申請專利範圍）整體內“包括”（“comprises”或“comprising”一詞，應注意者，除非上下文有不同的要求，否則彼等係以內含方式，而非

(12)

排除性，解釋，及於理解整個說明書時每一此等字理應如此解釋，等的基礎和清楚了解予以使用。

【圖式簡單說明】

第 1 圖係根據本發明形成於封裝電子組件的引線之示意斷面圖。

第 2 圖係一線雙列直插封裝（DIP）電子組件。

第 3 圖為一導線架。

第 4 圖為一電連接器。

第 5 圖為錫基塗層內產生張應力的機制之示意圖。

第 6 圖為鬚生成於銅基板上的錫基塗層內的機制之示意圖。

第 7a 與 7b 圖分別為根據實施例 2 測試後，10 微米錫基塗層表面的 1000 倍與 500 倍顯微照片。

第 8a 與 8b 圖分別為根據實施例 2 測試後，3 微米錫基塗層表面的 1000 倍與 500 倍顯微照片。

第 9a 與 9b 圖分別為根據實施例 2 測試後，2 微米錫基塗層表面的 1000 倍與 500 倍顯微照片。

第 10a 與 10b 圖分別為根據實施例 2 測試後，1 微米錫基塗層表面的 1000 倍與 500 倍顯微照片。

第 11a 與 11b 圖分別為根據實施例 2 測試後，0.5 微米錫基塗層表面的 1000 倍與 500 倍顯微照片。

第 12 圖為根據實施例 2 製備的 5 個樣品之鬚指數圖。

【主要元件符號說明】

10：導電基材金屬

11，53：第一金屬層

12：錫或錫合金塗層

13：引線

14：封裝

30：導線架

31：墊

32：接線

33：電子裝置

51，61：氧化錫層

52：錫基塗層

54，64：介金屬層

62：錫基層

63：基材

62：錫鬚

五、中文發明摘要

發明之名稱：在電子組件的錫表面保存釐焊性並抑制鬚生成的方法

一種在電子組件的錫特件之錫塗層中減低鬚生成並保存可焊性的方法。該錫塗層具有內部張應力且厚度在約 0.5 微米與約 4.0 微米之間。該錫塗層下有一鎳-磷層。

六、英文發明摘要

發明之名稱： Preserving solderability and inhibiting whisker growth in tin surfaces of electronic components

A method for reducing whisker formation and preserving solderability in tin coatings over metal features of electronic components. The tin coating has internal tensile stress and is between about 0.5 μm and about 4.0 μm in thickness. There is a nickel-phosphorus layer under the tin coating.

(1)

十、申請專利範圍

1. 一種於電子組件的金屬表面上施加對錫鬚生成具抗性的可焊、防蝕之錫基底塗層的方法，該方法包括：

沈積一第一金屬層於該金屬表面上，其中該第一金屬層包括一金屬或合金，其係與該錫基底塗層建立一擴散耦合，其可增加該錫基底塗層內之塊體材料缺陷，且從而增加該錫基底塗層內之內部張應力；與

在該第一金屬層上沈積該錫基底塗層達介於約 0.5 微米與 2.5 微米之間的厚度。

2. 如申請專利範圍第 1 項之方法，其中該第一金屬層係一鎳基底材料。

3. 如申請專利範圍第 1 項之方法，其中該電子組件之金屬表面係一選自銅、銅合金、鐵、和鐵合金所構成的群組中之金屬。

4. 如申請專利範圍第 1 項之方法，其中該第一金屬層係一鎳基底材料且具有介於約 0.1 微米與約 20 微米之間的厚度。

5. 如申請專利範圍第 1 項之方法，其中該第一金屬層係一鎳基底材料且具有介於約 0.1 微米與約 3 微米之間的厚度。

6. 如申請專利範圍第 1 項之方法，其中該電子組件係一電子封裝之引線用以併入到一電子裝置內者。

7. 如申請專利範圍第 1 項之方法，其中該電子組件係一電子封裝之引線用以併入到一電子裝置內，且該方法

(2)

包括：

沈積該第一金屬層至該引線的金屬表面上，其中該第一金屬層具有介於約 0.1 與約 20 微米之間的厚度且是一鎳基底材料，其係與該錫基底塗層建立該擴散耦合，其可促進該錫基底塗層內之塊體材料缺陷，且從而增加該錫基底塗層內之內部張應力；與

在該第一金屬層上沈積該錫基底塗層達到介於約 0.5 微米至約 2.5 微米之間的厚度。

8. 如申請專利範圍第 1 項之方法，其中該電子組件係一電子封裝之引線用以併入到一電子裝置內者，且該方法包括：

沈積該第一金屬層至該引線的金屬表面上，其中該第一金屬層具有介於約 0.1 與約 20 微米之間的厚度且是一鎳基底材料，其係與該錫基底塗層建立該擴散耦合，其可增加該錫基底塗層內之塊體材料缺陷，且從而增加該錫基底塗層內之內部張應力；與

在該第一金屬層上沈積該錫基底塗層至介於在約 0.5 微米與約 2.0 微米之間的厚度。

9. 如申請專利範圍第 1 項之方法，其中該電子組件係一電連接器且該方法包括：

沈積該第一金屬層至該電連接器的金屬表面上，其中該第一金屬層係一鎳基底材料，其係與該錫基底塗層建立該擴散耦合，其可增加該錫基底塗層內之塊體材料缺陷，且從而增加該錫基底塗層內之內部張應力；與

(3)

在該第一金屬層上沈積該錫基底塗層至介於約 0.5 微米與約 2.5 微米之間的厚度。

10. 如申請專利範圍第 1 項之方法，其中該電子組件係一電連接器，且該方法包括：

沈積該第一金屬層至該電連接器的金屬表面上，其中該第一金屬層係一鎳基底材料，其係與該錫基底塗層建立該擴散耦合，其可增加該錫基底塗層內之塊體材料缺陷，且從而增加該錫基底塗層內之內部張應力；與

在該第一金屬層上沈積該錫基底塗層至介於約 0.5 微米至約 2.0 微米之間的厚度。

11. 如申請專利範圍第 1 項之方法，其中該電子組件係一被動電子裝置。

12. 如申請專利範圍第 1 項之方法，其中該電子組件係一晶片電容器或一晶片電阻器。

13. 如申請專利範圍第 2、3、4、7、8、9、或 10 項之方法，其中該第一金屬層鎳基底材料更包括含量低於約 0.5 重量 % 的 P。

14. 如申請專利範圍第 2、3、4、7、8、9、或 10 項之方法，其中該第一金屬層鎳基底材料更包括含量介於約 0.1 重量 % 與約 0.4 重量 % 之間的 P。

15. 如申請專利範圍第 2、3、4、7、8、9、或 10 項之方法，其中係由一包括鎳離子與介於約 5 與約 12 毫升 / 升之間的 P-基底添加劑之浴液 (bath)，藉著電沈積法形成該第一金屬層鎳基底材料。

(4)

16. 一種於金屬引線上施加對錫鬚生成具抗性的可焊、防蝕性錫基底塗層以供用於電子裝置的組裝體內焊接附著之方法，該方法包括：

沈積一第一金屬層至該金屬引線上，其中該第一金屬層包含一金屬或合金，其係與該錫基底塗層建立一擴散耦合，其可增加該錫基底塗層內之塊體材料缺陷，且從而增加該錫基底塗層內之內部張應力；與

在該第一金屬層上沈積該錫基底塗層至介於約 0.5 微米與約 4.0 微米之間的厚度。

17. 如申請專利範圍第 16 項之方法，其中沈積該錫基底塗層的厚度為介於約 0.5 微米至約 3.0 微米之間，且其中該第一金屬層係一鎳基底材料。

18. 如申請專利範圍第 17 項之方法，其中於其上沈積有該第一金屬層與錫基底塗層的金屬引線係構成一段待併用到電子封裝內的導線架。

19. 如申請專利範圍第 18 項之方法，其中該沈積該第一金屬層包含沈積該鎳基底材料至介於約 0.1 和約 20 微米之間的厚度。

20. 如申請專利範圍第 18 項之方法，其中該沈積該第一金屬層包括沈積該鎳基底材料至介於約 0.1 和約 3 微米之間的厚度。

21. 如申請專利範圍第 19 或 20 項之方法，其中該第一金屬層鎳基底材料更包括含量小於約 0.5 重量 % 的 P。

22. 如申請專利範圍第 19 或 20 項之方法，其中該第

(5)

一金屬層鎳基材料更包括含量約 0.1 與 0.4 重量 % 之間的 P。

23. 如申請專利範圍第 19 或 20 項之方法，其中係由一包括 Ni 離子和介於約 5 與約 12 毫升/升之間的 P-基底添加劑之浴液 (bath)，藉著電沈積而形成該第一金屬層鎳基底材料。

24. 一種於導線架之金屬引線上施加對錫鬚生成具抗性的可焊、防蝕性錫基底塗層以供於電子裝置的組裝體內焊接附著之方法，該方法包括：

沈積一第一金屬層鎳基底材料至該金屬引線上，其中該第一金屬層鎳基底材料具有介於約 0.1 至約 3 微米之間的厚度，包含 Ni 與含量介於約 0.1 重量 % 與 0.4 重量 % 之間的 P，且與該錫基底塗層建立一擴散耦合，其可增加該錫基底塗層內之塊體材料缺陷，且從而增加該錫基底塗層內之內部張應力；與

在該第一金屬層上沈積該錫基底塗層至介於約 0.5 微米與約 3.0 微米之間的厚度。

25. 一種金屬引線，其係供於一電子封裝的組裝體內藉由焊接而結合電子裝置，其中該引線包含一金屬線，其上具有一鎳基底金屬層與在該鎳基底金屬層上的錫基底塗層，其中該鎳基底金屬層具有介於約 0.1 微米與約 20 微米之間的厚度，且該錫基底塗層具有介於約 0.5 微米與約 3.0 微米之間的厚度，其中該鎳基底金屬層與該錫基底塗層建立一擴散耦合，其可增加該錫基底塗層內之塊體材料

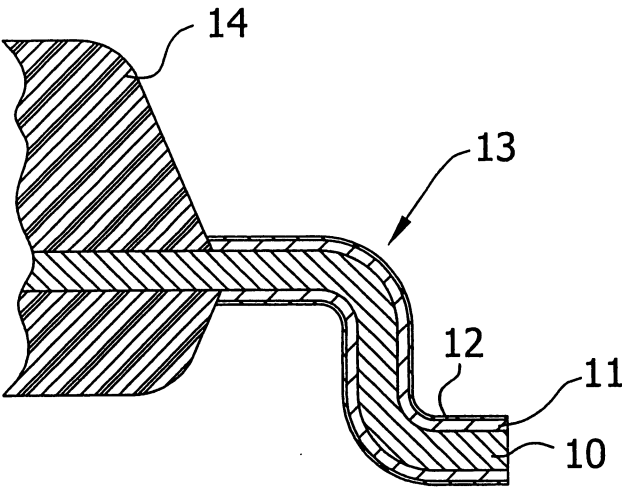
(6)

缺陷，且從而增加該錫基底塗層內之內部張應力，以抑制該錫基底塗層內的翹生成。

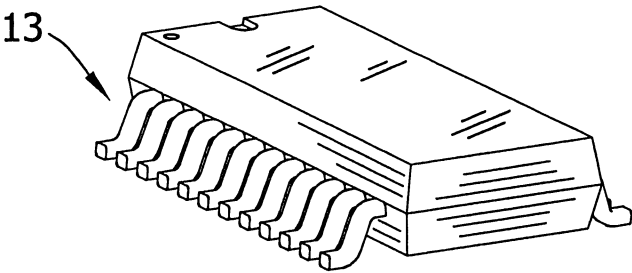
26. 如申請專利範圍第 25 項的金屬引線，其中該鍍基底金屬層包含 Ni 以及進一步包含含量小於約 0.5 重量 % 的 P。

27. 如申請專利範圍第 25 項的金屬引線，其中該鍍基底金屬層包含 Ni 以及進一步包含含量介於約 0.1 重量 % 至 0.4 重量 % 之間的 P。

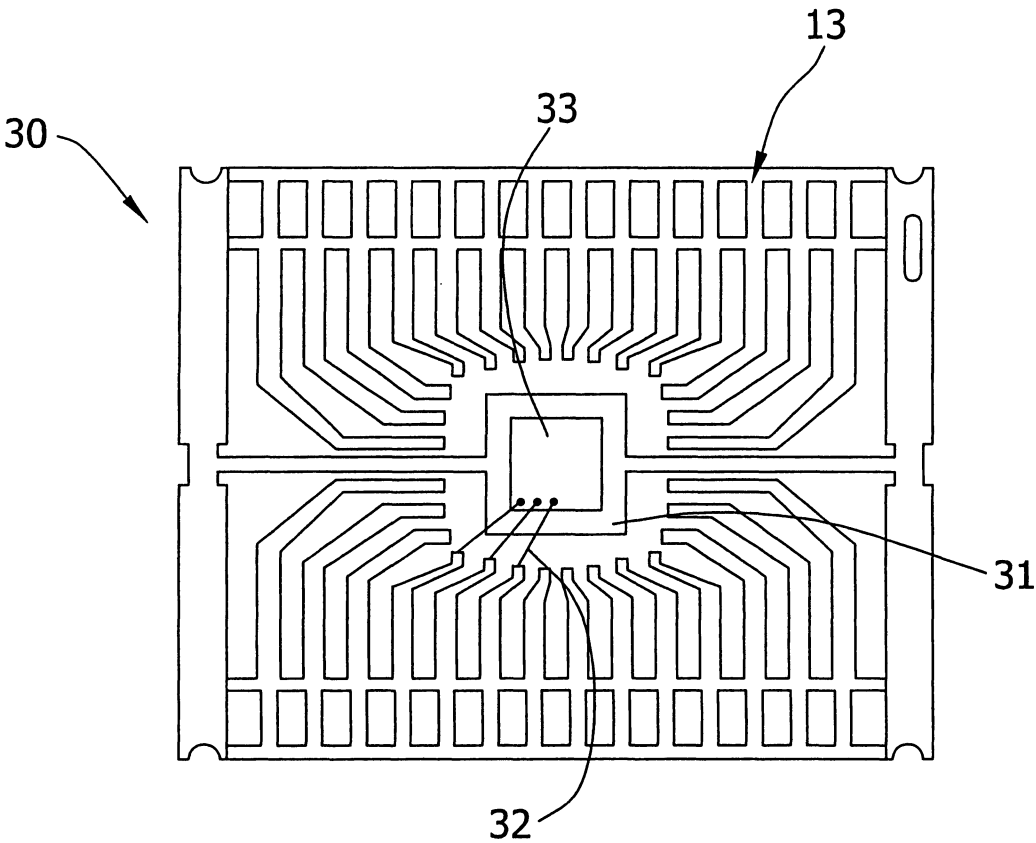
第1圖



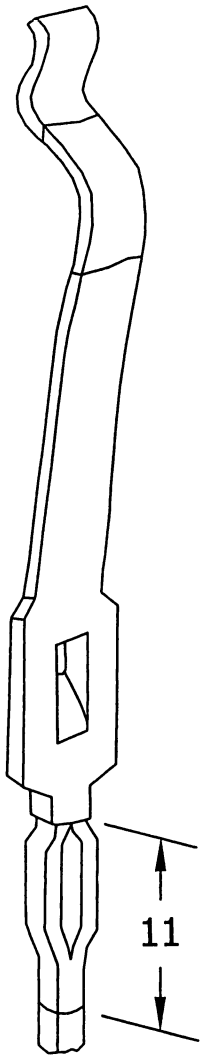
第2圖



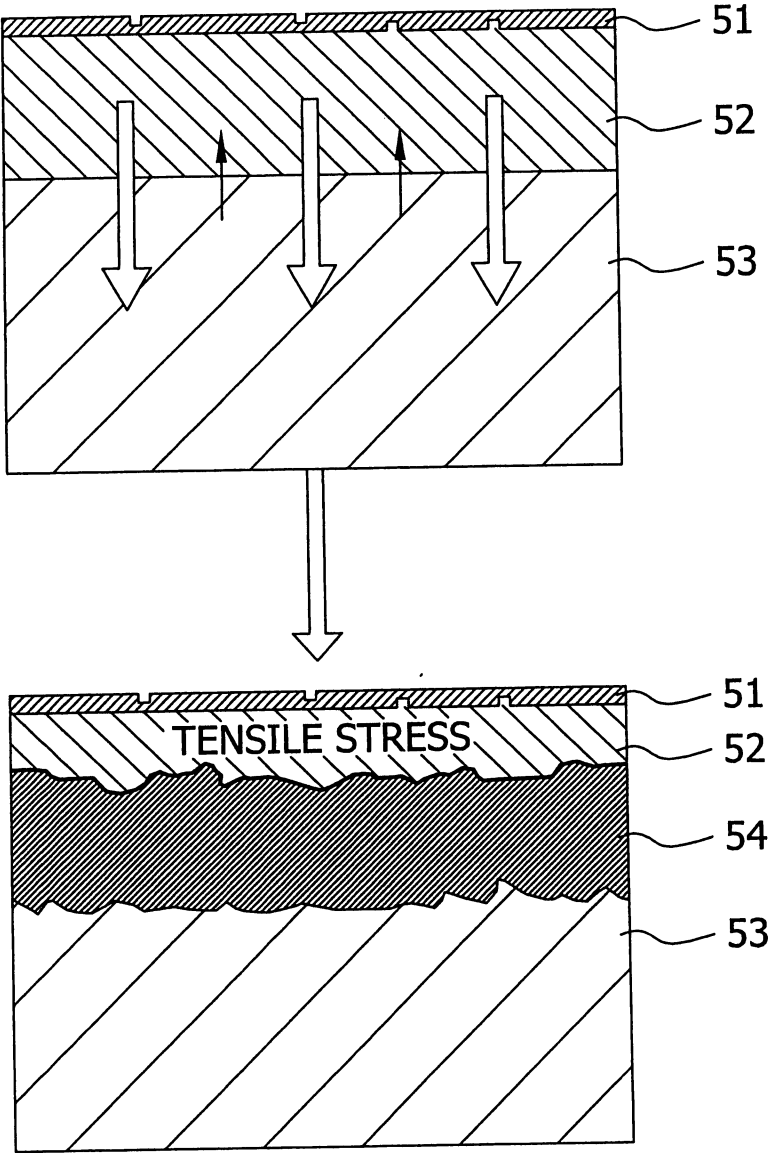
第3圖



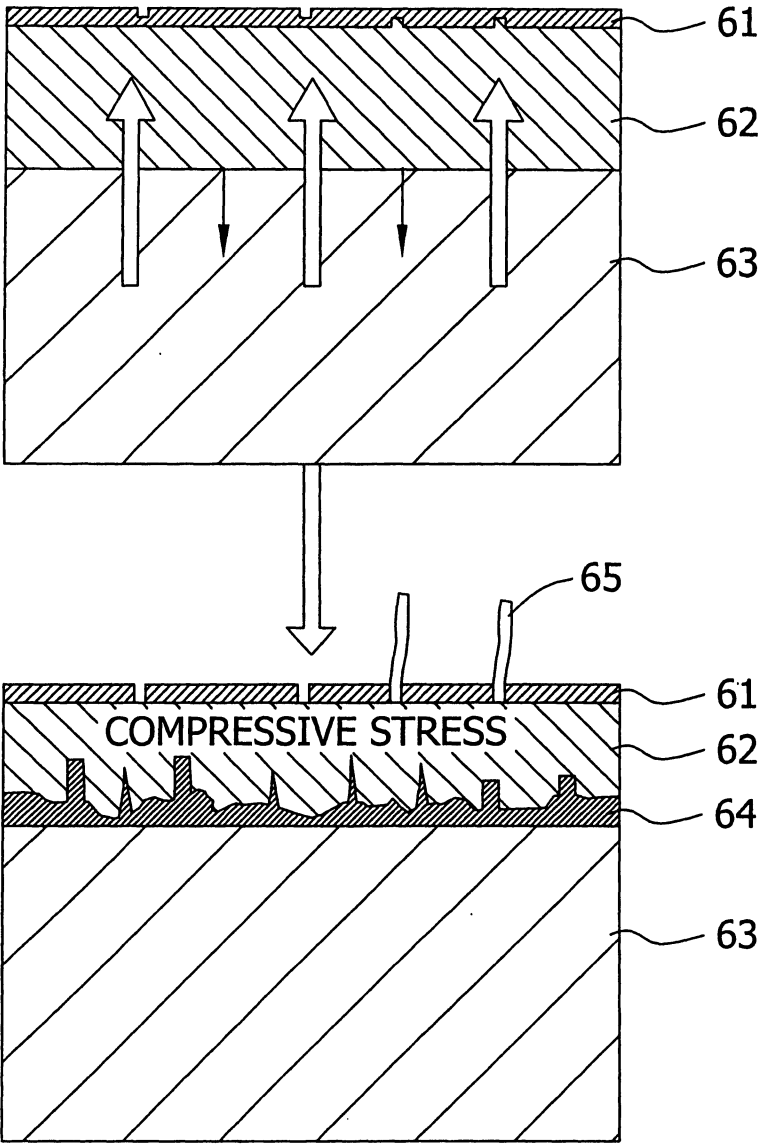
第4圖



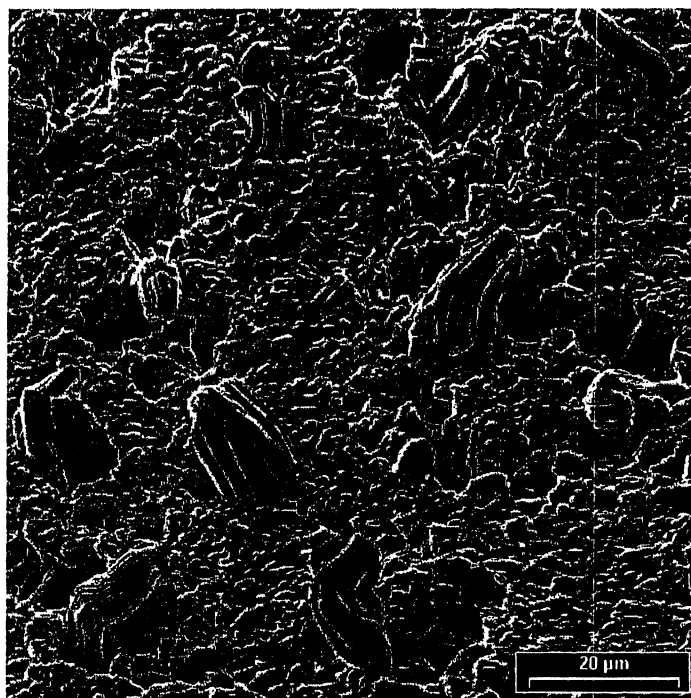
第5圖



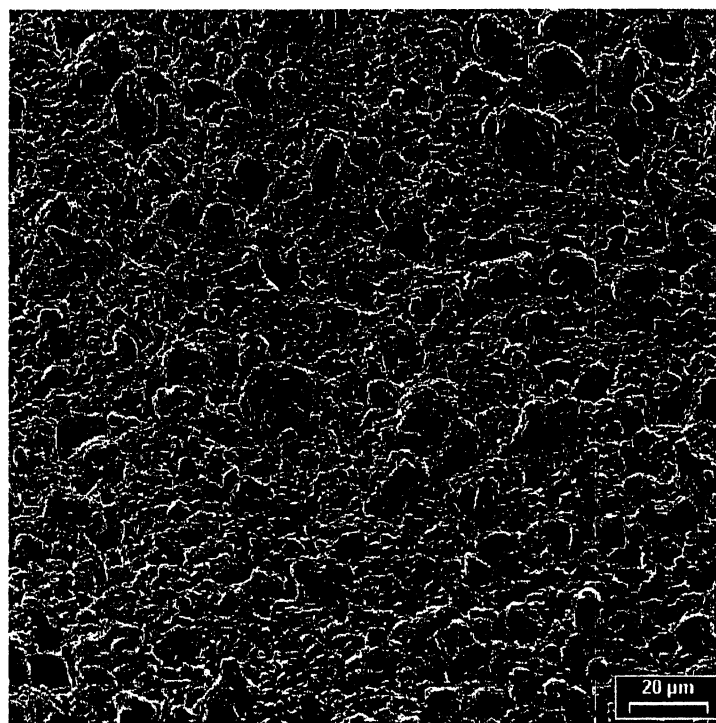
第6圖



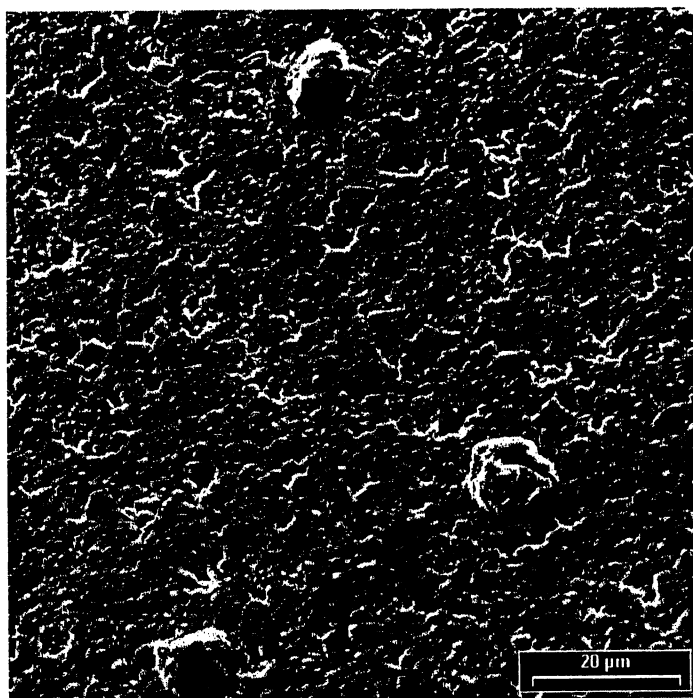
第7A圖



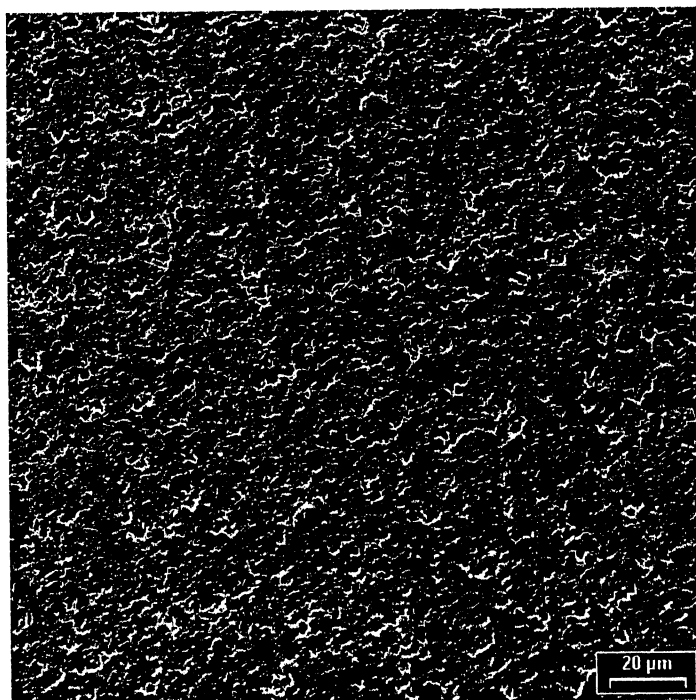
第7B圖



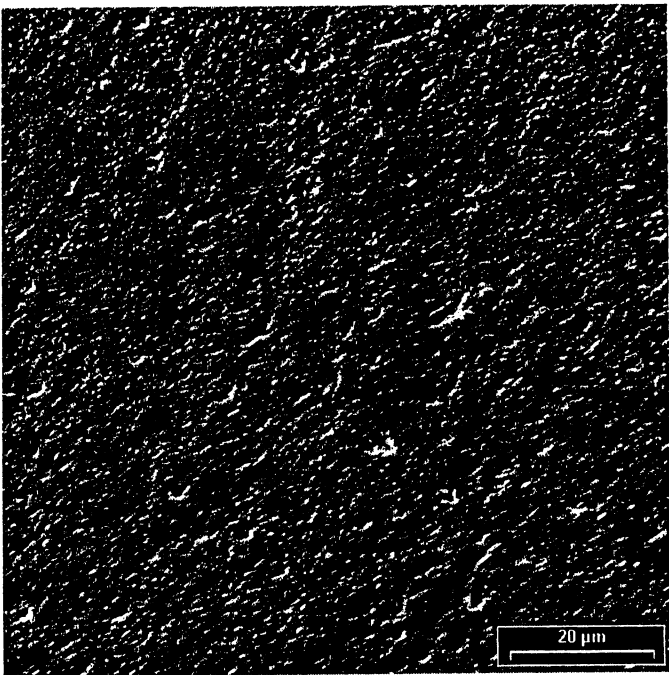
第8A圖



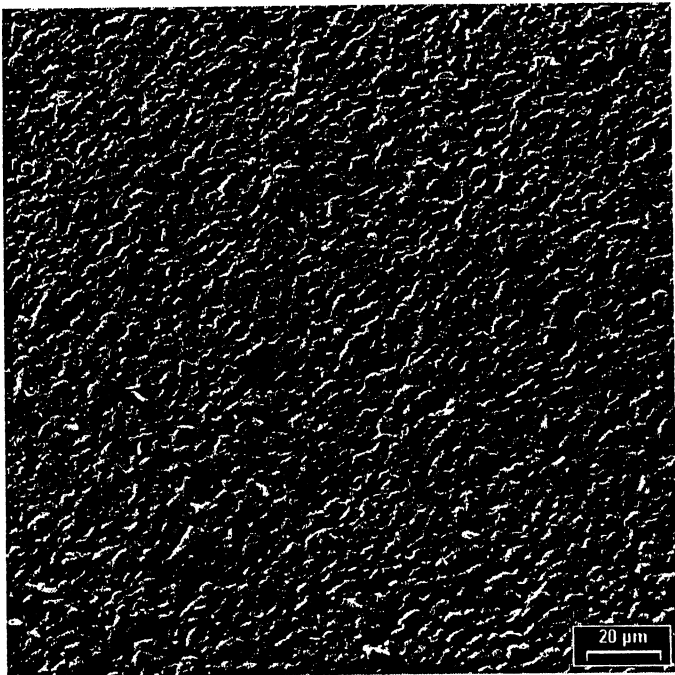
第8B圖



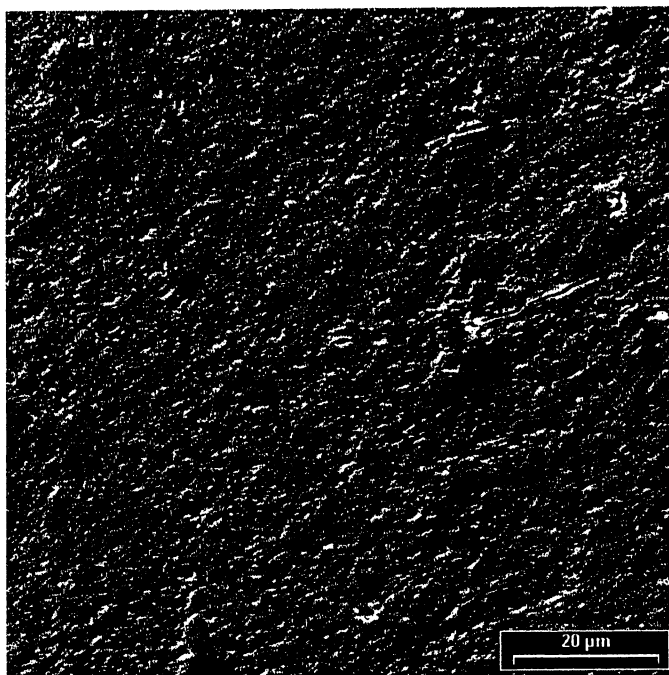
第9A圖



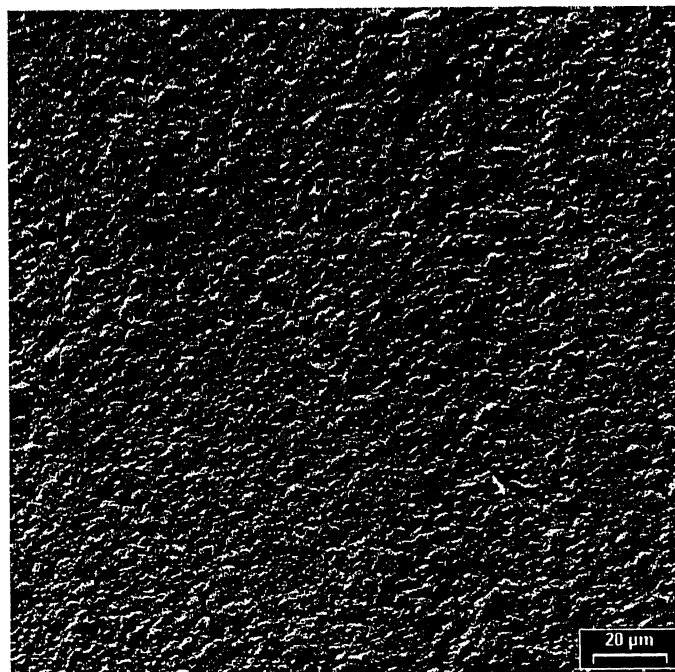
第9B圖



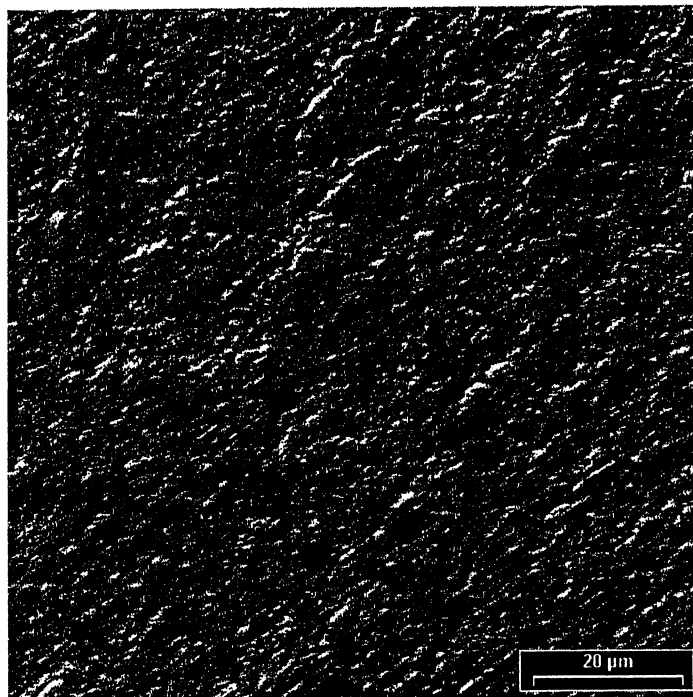
第10A圖



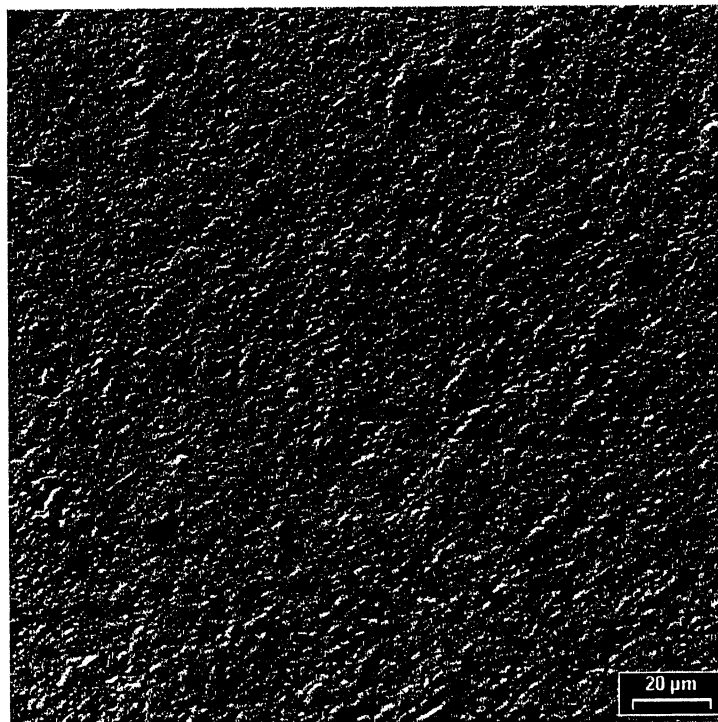
第10B圖



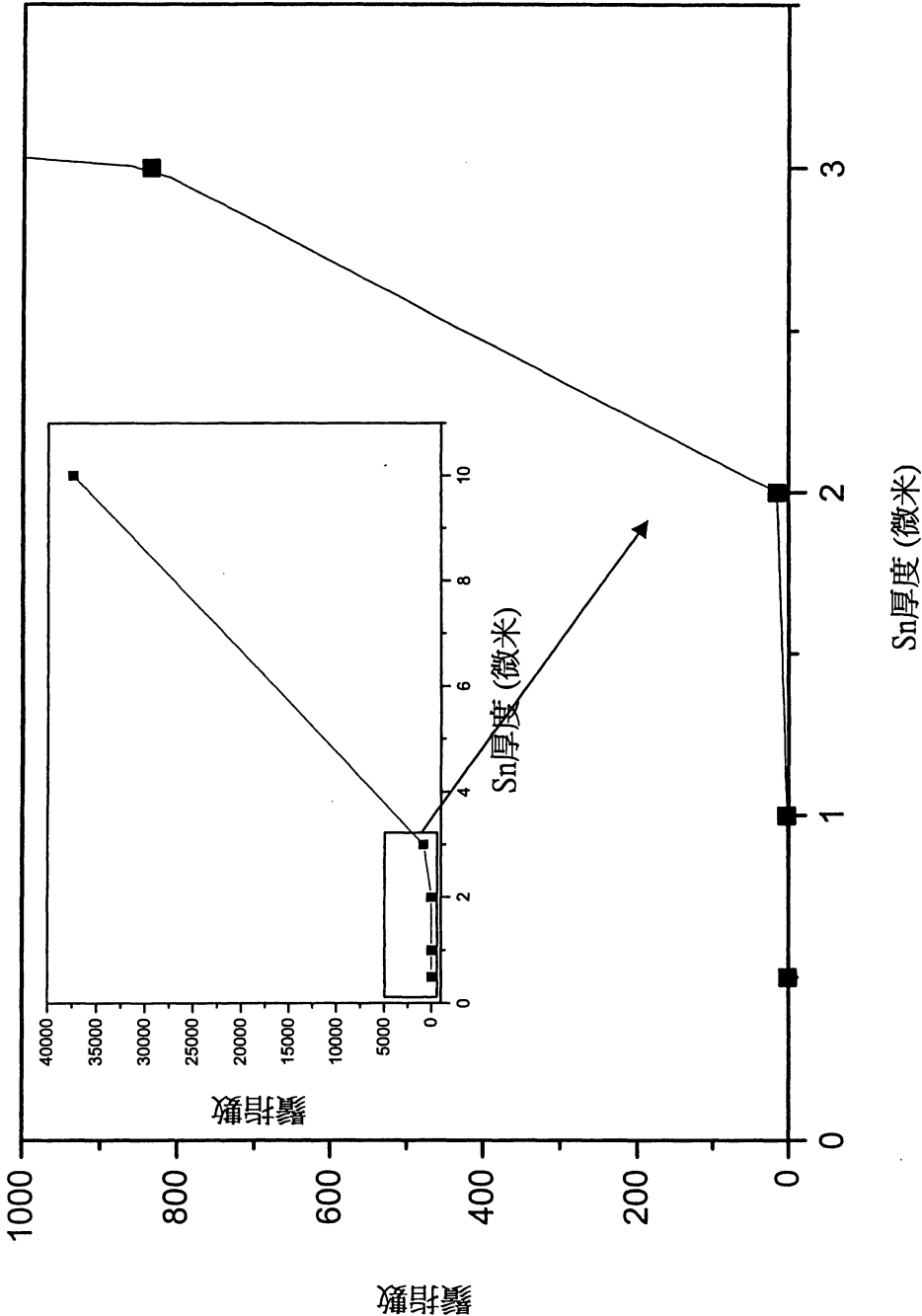
第11A圖



第11B圖



第12圖



柒、(一)、本案指定代表圖為：第 1 圖

(二)、本代表圖之元件代表符號簡單說明：

- 10 導電基材金屬
- 11 第一金屬層
- 12 錫或錫合金塗層
- 13 引線
- 14 封裝

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

本案指定代表化學式為：第 化學式