[19] 中华人民共和国国家知识产权局

[51] Int. Cl.
G11B 20/12 (2006.01)
G11B 7/24 (2006.01)

[12] 发明专利说明书

专利号 ZL 200310124798.2

[45] 授权公告日 2007 年 10 月 10 日

[11] 授权公告号 CN 100342446C

[22] 申请日 2003.12.15
[21] 申请号 200310124798.2
[30] 优先权
[32] 2002.12.13 [33] JP [31] 361647/02
[73] 专利权人 索尼公司
地址 日本东京都
[72] 发明人 小林昭荣
[56] 参考文献
CN 1300068 A 2001.6.20
JP 2002-260339 A 2002.9.13
US 6289102 B1 2001.9.11
CN 1342972 A 2002.4.3
审查员 田 宁

[74] 专利代理机构 北京市柳沈律师事务所
代理人 黄小临 王志森

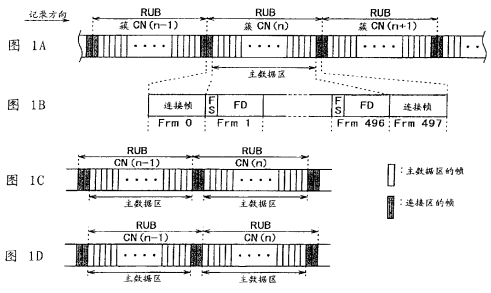
权利要求书 1 页 说明书 27 页 附图 13 页

[54] 发明名称

再生装置、再生方法和盘制造方法

[57] 摘要

本发明提供一种具有块数据格式的 ROM 盘，该格式提供由与可重写盘相同的连接区。 每个块中记录在主数据区的主数据和记录在连接区的连接数据由相同的加扰数据加扰。 该加扰数据由使用所述块的地址信息作为初始值的随机序列产生。



1. 一种至少对只再生记录介质执行数据再生的再生装置，在该记录介质中，具有主数据区和连接区的介质块彼此相连，从而以压纹凹坑来形成数据轨迹，每个所述块中，所述主数据区中记录有主数据，以及所述连接区中记录有连接数据，其中所述主数据和所述连接数据被由同一系统产生的加扰数据加扰，并且该加扰数据由使用所述块的地址信息作为初始值的随机序列产生，所述再生装置包括:

读取装置，用于从载入到再生装置中的记录介质中读取信息；和

解码装置，用于对所述读取装置读取的信息执行数据解码处理和针对所述加扰的解扰处理，并再生所述主数据和所述连接数据，

其中所述解码装置使用加扰数据对由所述读取装置读取的信息执行所述解扰处理，该加扰数据由使用所述块的地址信息作为初始值的随机序列产生。

2. 一种对只再生记录介质执行数据再生的再生方法，在该记录介质中，具有主数据区和连接区的介质块彼此相连，从而以压纹凹坑来形成数据轨迹，每个所述块中，在所述主数据区中记录主数据，以及在所述连接区中记录连接数据，其中，由加扰数据加扰所述主数据和所述连接数据，该加扰数据由使用所述块的地址信息作为初始值的随机序列产生，所述再生方法包括下述步骤:

从所载入的记录介质中读取信息；和

对所读取的信息执行数据解码处理和针对所述加扰的解扰处理，并再生所述主数据和所述连接数据，

其中，所述解扰处理通过使用所述加扰数据而进行，该加扰数据由使用所述块的地址信息作为初始值的随机序列产生。

3. 一种制造只再生盘记录介质的盘制造方法，在该记录介质中，具有主数据区和连接区的介质块彼此相连，从而以压纹凹坑来形成数据轨迹，所述盘制造方法包括步骤:

通过使用加扰数据来加扰记录在所述主数据区内的主数据和记录在所述连接区内的连接数据，所述加扰数据由使用所述块的地址信息作为初始值的随机序列产生；和

使用被加扰的数据来执行盘的原版盘制作。

再生装置、再生方法和盘制造方法

技术领域

本发明涉及一种诸如光盘等的记录介质，尤其涉及一种只再生记录介质的数据格式，还涉及用于只再生记录介质的再生装置和再生方法，以及盘制造方法。

背景技术

作为一种用于记录和再生数字数据的技术，数据记录技术使用光盘(包括磁光盘)如 CD(光盘)、MD(小型盘)和 DVD(数字通用盘)作为记录介质。光盘是允许通过以激光照射盘并检测反射光的变化来读取信号的记录介质的总称，其中，该盘由塑料保护的金属薄板形成。

光盘包括已知的 CD、CD-ROM、DVD-ROM 等的只再生型盘以及已知的 MD、CD-R、CD-RW、DVD-R、DVD-RW、DVD+RW、DVD-RAM 等的用户数据可记录型盘。可记录型盘允许使用磁光记录方法、相变记录方法、染色薄膜改变记录方法等方法将数据记录在盘上。染色薄膜改变记录方法还被称为一次写入记录方法，该方法只允许一次记录，不允许重写。因此，染色薄膜记录方法适用于数据存储等用途。另一方面，磁光记录方法和相变记录方法允许数据重写，并且可以用于包括音乐、视频、游戏、应用程序等多种内容数据的记录在内的多种用途。

另外，现已开发了被称为 DVR(数据和视频记录)或蓝光盘的高密光盘，以便显著增加存储容量。

在这种诸如在盘厚度方向上具有 0.1mm 厚的保护层的 DVR 之类的高密盘的盘结构中，在使用 405nm 波长的激光(所谓的蓝光(blu-ray))和 0.85NA 的物镜的组合条件下记录和再生相变标记。假设以 64KB(千字节)数据块作为一个记录和再生单元，其轨道间距为 0.32μm 并且线密度为 0.12μm/bit，并且假设格式效率约为 82％，则在一张直径为 12cm 的盘上可以记录和再生约 23.3GB(吉字节)容量。

假设在相同格式下线密度为 0.112μm/bit，则可以记录和再生约 25GB 的

容量。

此外，记录介质的多层结构能够显著增加存储容量。例如，通过制造两层的记录层，存储容量可以两倍于上述容量，即，46.6GB 或 50GB。

在只再生盘上，如上述多种光盘中的 DVD-ROM 上，数据基本上以纠错块为单元记录为提前形成的凹坑(压纹凹坑(embossed pit)等)。

在只再生盘的传统已知数据格式中，纠错块单元被连续无中断地记录。这意味着纠错块是一个一次记录和再生单元的块，块之间没有形成连接区域(缓冲区)。

与只再生盘相同，数据基本上以纠错块为单位记录在可记录盘(记录和再生盘)上和从盘中再生。

然而，考虑到随机存取记录特性，在块之间有可能形成连接区域。

使用连接具有这样一个优点：即，当记录和再生装置进行块随机存取时，可以使用比没有连接区的数据格式的情况下所采用的硬件更为简单和廉价的硬件来实现块随机存取。

有连接区的盘格式技术已经被如下文献所披露，例如：

[第一专利文献]

美国专利 NO.5,528,569

[第二专利文献]

美国专利 NO.5,552,896

现在基本上将只再生盘以及记录和再生盘视为同一种盘。例如，只再生盘为 DVD-ROM，记录和再生盘为 DVD-RAM 等。换句话说，只再生盘和记录和再生盘是上述的高密盘(DVR)。

同种盘之间需要再生兼容。例如，当没有连接区的只再生盘与有连接区的记录和再生盘之间数据排布系统(数据格式)不同时，兼容性降低。

特别地，在这种情况下，支持两种盘的再生装置尤其需要具有用于只再生盘及记录和再生盘的两个相同的硬件或软件部分，如再生定时发生电路、同步电路、固件等，以及根据要被再生的盘而在两个相同的硬件或软件部分之间进行切换的转换器。即，为了保持兼容性增加了装置结构上的负担。

因此，提出上述高密盘的格式也需要具有在只再生盘上的连接区。

然而，当在通过压纹凹坑进行记录的只再生盘上提供连接区时，产生了如下问题。

作为高密盘的可重写盘在其上形成螺旋形的纹槽(groove)，并具有可以沿纹槽记录和再生的相变标记。

为了沿纹槽应用激光实现跟踪伺服，使用推挽信号形成跟踪误差信号。

现在考虑具有以与可重写盘相同的密度和相同的数据格式形成压纹凹坑的只再生盘(下文称为 ROM 盘)的情况。

可重写盘具有在其上形成的约 λ/10(λ = 激光波长)的浅纹槽，以降低介质噪声。

另一方面，为了获得高质量的再生 RF 信号，最好在 ROM 盘上形成约 λ/4 深度的凹坑。

然而，从跟踪伺服的角度来看，获得高质量的推挽信号需要形成约 λ/8 深度的凹坑。

因此，在使用推挽信号实现跟踪伺服的前提条件下，难于确定形成 ROM 盘的条件。

除了使用推挽信号的方法之外，DPD(差分相位检测)方法也是一种已知的跟踪误差信号检测方法。DPD 信号在凹坑深度为 λ/4 的条件下信号质量高，这与再生 RF 信号的条件相同。因此在 ROM 盘的情况下使用 DPD 信号是理想的。由此，考虑在 ROM 盘的情况下使用 DPD 信号作为跟踪误差信号。

然而，当相邻轨道的凹坑图案相同时，DPD 信号不具有足够的信号电平。

在这种情况下，ROM 盘上的考虑到与可重写盘的兼容性而设置的上述连接区成为了一个问题。

以块单元执行记录和再生的可重写盘上的块的前端和后端的连接区用于 PLL 同步和记录数据的保护。连接区使用如固定前同步图案实现 PLL 处理等功能。

在ROM盘提供有考虑到与可重写盘的兼容性而设置的连接区的情况下，当相邻轨道的连接区彼此对齐时，该部分上的相邻轨道的凹坑图案相同。因此，在该部分中不能获得足够电平的 DPD 信号，这有可能影响跟踪伺服。

发明内容

为了解决上述问题，本发明的一个目的在于实现一种只再生记录介质，该介质具有与可重写盘良好兼容的数据格式，并且在跟踪伺服方面也具有优势。

为了实现上述目的，本发明提供了一种只再生记录介质，其中，具有主数据区和连接区的块彼此相连，以形成具有压纹凹坑的数据轨迹；在所述块的每个中，所述主数据区中记录有主数据，以及所述连接区中记录有连接数据，其中所述主数据和所述连接数据被由同一系统产生的加扰数据加扰。。

在这种情况下，加扰数据由使用块的地址信息作为初始值的随机序列产生。

在每个块中，连接区形成在主数据区的前侧和后侧。

或者，在每个块中，连接区仅形成在主数据区的前侧。

或者，在每个块中，连接区仅形成在主数据区的后侧。

根据本发明，提供了一种至少对只再生记录介质执行数据再生的再生装置，在该记录介质中，具有主数据区和连接区的介质块彼此相连，以形成具有压纹凹坑的数据轨迹，所述主数据区中记录有主数据，以及所述连接区中记录有连接数据，其中所述主数据和所述连接数据被由同一系统产生的加扰数据加扰。该再生装置包括：读取装置，用于从载入到再生装置的记录介质中读取信息；和解码装置，用于对读取装置读取的信息执行数据解码处理和解扰处理，并再生主数据和连接数据，其中，解码装置使用加扰数据对读取装置读取的信息执行解扰处理，该加扰数据由使用块的地址信息作为初始值的随机序列产生。

根据本发明，提供了一种对只再生记录介质执行数据再生的再生方法，在该记录介质中，具有主数据区和连接区的介质块彼此相连，从而以压纹凹坑来形成数据轨迹，所述主数据区中记录有主数据，以及所述连接区中记录有连接数据，其中所述主数据和所述连接数据由加扰数据加扰，该加扰数据由使用块的地址信息作为初始值的随机序列产生，该再生方法包括下述步骤：从所载入的记录介质中读取信息；和对读取信息执行数据解码处理和针对所述加扰的解扰处理，并再生主数据和连接数据，其中所述解扰处理通过使用所述加扰数据而进行，所述加扰数据由使用块的地址信息作为初始值的随机序列产生。

根据本发明，提供了一种制造只再生盘记录介质的盘制造方法，在该记录介质中，具有主数据区和连接区的介质块彼此相连，形成具有压纹凹坑的数据轨迹，所述盘制造方法包括下述步骤：使用加扰数据加扰记录在主数据区内的主数据和记录在连接区内的连接数据，其中，该加扰数据由使用所述

块的地址信息作为初始值的随机序列产生；和使用加扰数据执行盘的原版盘

制作。

如上所述的根据本发明的只再生记录介质具有这样的数据格式：其中具有主数据区和连接区的块彼此相连。因此，只再生记录介质适于与可重写盘兼容。此外，由于在连接区中也执行加扰处理，因此即使在相邻轨道的连接区彼此对齐的情况下，也不会发生相同凹坑图案对齐的情况。

附图说明

图 1A、1B、1C 和 1D 是根据本发明一个实施例的 ROM 盘和可重写盘的 RUB 结构的辅助说明图；

图 2 是根据本发明的加扰系统的辅助说明图；

图 3A 和 3B 是可重写盘的数据格式的辅助说明图；

图 4A 和 4B 是根据实施例的 ROM 盘的第一数据格式示例的辅助说明图；

图 5A 和 5B 是根据实施例 ROM 盘的第二数据格式示例的辅助说明图；

图 6A 和 6B 是根据实施例的 ROM 盘的第三数据格式示例的辅助说明图；

图 7A、7B、7C 和 7D 是根据实施例的 ROM 盘的 ECC 块的辅助说明图；

图 8 是根据实施例的 ROM 盘的帧结构的辅助说明图；

图 9 是根据实施例的 ROM 盘的地址单元的辅助说明图；

图 10 是根据实施例的 ROM 盘的地址单元的结构的辅助说明图；

图 11A 和 11B 是根据实施例的 ROM 盘的帧同步图案和帧同步顺序的辅助说明图；

图 12 是根据实施例的盘驱动装置的方框图；和

图 13 是根据实施例的原版盘制造装置的方框图。

具体实施方式

下文将详细描述根据本发明的作为只再生记录介质的一个实施例的只再生光盘。下文也将详细描述可以再生可记录数据的只再生光盘及记录和再生光盘的再生装置，和用于制造只再生光盘的原版盘制造装置。

另外，根据本发明的只再生光盘将被称为“ROM 盘”，记录和再生光盘被称为“可重写盘”。下面将以下述顺序展开说明。

1、RUB 结构，2、加扰系统，3、可重写盘的数据格式，4、ROM 盘的数据格式的第一实施例，5、ROM 盘的数据格式的第二实施例，6、ROM 盘

的数据格式的第三实施例，7、ECC 块和地址、8、同步图案和顺序，9、盘驱动装置，和 10、盘制造方法。

1、RUB 结构

根据本发明的 ROM 盘具有适合于与相同类型中的可重写盘兼容的数据格式，这与目的一致。

首先描述 RUB(记录单元块)的结构，其是 ROM 盘以及可重写盘中的记录和再生块。

假设根据本发明的 ROM 盘和可重写盘属于上述称为 DVR(蓝光盘)的高密盘的类别。

可重写盘是直径为 12cm 的光盘，在盘的厚度方向上具有 0.1mm 的保护层。在激光(所谓蓝光)波长为 405nm 以及物镜 NA 为 0.85 的组合的条件下，可以对相变标记进行记录和再生。将 64KB(千字节)的数据块作为一个记录和再生单元(RUB)，以轨道间距为 0.32μm，线密度为 0.12μm/bit 执行记录和再生。

ROM 盘是直径为 12cm 的类似盘，并具有通过形成约 λ/4 深度的压纹凹坑记录其上的只再生数据。ROM 盘的记录和再生同样是对作为一个记录和再生单元(RUB)的 64KB(千字节)的数据块执行操作而实现的，该数据块轨道间距为 0.32μm，线密度为 0.12μm/bit。

在 ROM 盘的再生过程中，DPD 信号用作跟踪伺服中的跟踪伺服信号。

作为高密盘的 ROM 盘和可重写盘的记录和再生单元的 RUB 具有总共 498 个帧，它们是通过在 ECC 块的前端和后端将用于 PLL 同步等功能的一帧的连接区添加到 156 个符号 × 496 帧的 ECC 块(簇)中而形成的。

可重写盘具有形成其上的摆动纹槽，摆动纹槽是记录和再生轨道。纹槽的摆动包括所谓 ADIP 数据。即，盘上的地址可以通过检测纹槽的摆动信息而获得。

可重写盘具有通过在摆动纹槽形成的轨道上所记录的相变标记形成的记录标记。相变标记通过 RLL(1，7)PP 调制方法(RLL：游程长度受限，PP：奇偶保存/禁止 rmtr(重复最小过渡扫描宽度))等方法以 0.12μm/bit 的线密度或 0.08μm/bit 的线密度被记录下来。

将 1T 设为 1ch bit，标记的长度为 2T 到 8T，最短的标记长度为 2T。

ROM 盘在其上没有形成纹槽，但是具有以 RLL(1，7)PP 调制方法同样

调制的作为压纹凹坑串记录其上的数据。

图 1A、1B、1C 和 1D 示出了作为再生通道数据的单元(记录和再生单元)的 RUB 的结构。

如图 1A 所示，RUB 自盘上预定位置处的数据记录开始位置开始顺序记录为连续序列，该预定位置由盘上的地址指定。

在这种情况下，簇地址为 CN(n-1)、CN(n)和 CN(n+1)的 RUB 如图所示。

一簇是一个 64KB 的单元，相应于 RUB 的主数据区。通过将连接区添加到 64KB 的簇中获得的单元被称为 RUB。

因此，簇地址也可被称为 RUB 单元的地址。

如图 1B 所示，RUB 包括从 Frm0 到 Frm497 共 498 个帧。

在图 1A 中，每个 RUB 都被分为帧单元。阴影区的帧形成连接区，而非阴影区的帧形成主数据区。

如图 1A 和 1B 所示，在可重写盘的情况下，每个 RUB 的开始帧 Frm0 和结束帧 Frm497 都是作为连接区的帧，帧 Frm1 到 Frm496 是作为主数据区的帧。

形成主数据区的 496 帧的每一帧(在图 1A 和 1B 所示的情况下为 Frm1 到 Frm496)都具有位于帧的开始位置处的帧同步 FS，以及位于帧同步 FS 之后的帧数据 FD。帧同步 FS 为 30 个信道信号位。主数据(用户数据)作为帧数据 FD 记录。

每一帧都是包括 30 个信道信号位的帧同步 FD 在内的 1932 个信道信号位。

另外，形成连接区的帧(图 1A 和 1B 所示的情况下为 Frm0 或 Frm497)也是 1932 个信道信号位。帧内的结构将在下文进行描述。

根据本发明的 ROM 盘的 RUB 结构的三个实施例，即，第一、第二和第三 ROM 格式实施例将在下文进行描述。第一 ROM 格式的实施例如图 1A 和 1B 所示。

特别指出，在实施例中，形成连接区的帧在主数据区的前部和后部添加有一帧。

如图 1C 所示，在第二 ROM 格式实施例中，RUB 的第一个两帧形成连接区。即，在这种情况下，帧 Frm0 和 Frm1 形成连接区，帧 Frm2 到 Frm497 形成主数据区。

如图 1D 所示，在第三 ROM 格式的实施例中，RUB 的一端的两帧形成连接区。即，在这种情况下，帧 Frm496 和 Frm497 形成连接帧，帧 Frm0 到 Frm495 形成主数据区。

另外，在下面的描述中，形成连接区的帧将被称为“连接帧”，形成主数据区的帧被称为“数据帧”。

2、加扰系统

下面将详细描述本发明中所采用的加扰系统。

下面将要描述的加扰过程不仅应用在上述作为主数据区的帧内记录的帧数据 FD(主数据：用户数据)上，而且还应用在根据本发明构成的 ROM 盘上的作为连接区的帧内的数据上。

图 2 示意性地示出了加扰电路。三十二个数据位 PS0 到 PS31 代表物理扇区数。

物理扇区数是 2KB 数据的扇区的物理地址，为 4 字节(32 位)。当对形成一个 RUB 的一簇 64KB 的单元进行记录和再生时，32 个物理扇区数被指定为一个簇。

32 位物理扇区数的十五个数据位 PS5 到 PS19 代表一个簇数(RUB 单元的簇地址 CN)。

加扰电路包括基于多项式Φ(x) = X16+X15+X13+X4+1 的 16 位移位寄存器 1，以及异或电路(EX-OR 电路)2、3 和 4。

S0 到 S15 代表移位寄存器 1 中的数据。

移位寄存器 1 对移位时钟 CK 的每个时钟的数据 Sn 到 S(n+1)的数值进行移位(n=0 到 14)。

然而，通过 EX-OR 电路 2、3 和 4 获得的数值作为数据 S0 输入。即，假设“$ ”代表异或逻辑，(S15)$ (S14)$ (S12)$ (3)作为数据 S0 输入。

在加扰方法中，在要被加扰的数据块(RUB)的开始位置处，数据 S0 到 S15 根据并行负载信号 PL 被载入到移位寄存器 1 中。

在这种情况下，物理扇区数的数值 PS5 到 PS19 被作为数据 S0 到 S14 载入。另外，如此预置的物理扇区数为簇中的第一物理扇区数。

固定数值“1” 被载入作为数据 S15。

从而在移位寄存器 1 中，物理扇区数中的簇数作为初始数值被预置为数据 S0 到 S15。这时第一数据 S0 到 S7 成为第一加扰字节 SCB。

之后，8 位移位之后的数据 S0 到 S7 成为下一个加扰字节 SCB。

如图 1A 到 1D 所示，一个 RUB 中，两帧形成一个连接区。

除帧同步之外的一帧中的数据为 155 个字节，两帧部分为 310 个字节。

假设记录在连接区中的 310 个字节的数据为数据 D0 到 D309。在这种情况下，加扰电路重复 8 位移位 309 次。即，载入时的数据 S0 到 S7 和载入后 309 次 8 位移位中的每次移位之后的数据 S0 到 S7 形成用于数据 D0 到 D309 的加扰字节(SCB0 到 SCB309)。

之后，连接区中的数据 D0 到 D309 被加扰字节加扰(SCB0 到 SCB309)。

特别指出，假设记录在连接区中的数据 D0 到 D309 的原始数据(加扰之前的数据)为 LD0 到 LD309，数据 D0 到 D309 按照下述方式加扰

D(k) = (LD(k)) $ (SCB(k))

其中，S 代表异或逻辑，“k” 是 0 到 309 的数值。

实际上，假设记录在连接区中的原始数据 LD0 到 LD309 都是零数据，上述方式获得的 310 个加扰字节(SCB0 到 SCB309)实际上被设为以上述加扰过程获得的连接区中的数据 D0 到 D309。

当要连接区中要被记录的原始数据 LD0 到 LD309 是有效数据时，例如是用于控制或排布的数据时，数据 LD0 到 LD309 被各加扰字节(SCB0 到 SCB309)加扰，以形成连接区的数据 D0 到 D309。

另外，这时，加扰字节 SCB0 到 SCB309 通过初始数值设定之后的 309 次 8 位移位而获得，并且可以对帧单元(155 字节的单元)(154 次 8 位移位)执行预置，以获得与两个连接帧的每一个数据相应的加扰字节(SCB0 到 SCB154)。

在这种情况下，上述表达式 D(k) = (LD(k)) $ (SCB(k))中的 “k” 为 0 到 154 中的数值。

假设要被记录在连接区中的原始数据 LD0 到 LD309 都是零数据，结果，数据 D0 到 D154 和数据 D155 到 D309 中的每一个都是加扰字节的数值(SCB0 到 SCB154)。

另一方面，加扰电路对 64KB 的簇中的主数据区内的 2KB 单元重复 8 位移位 2051 次。作为数据 S0 到 S7 的加扰字节(SCB0 到 SCB2051)作为每次 8 位移位的结果而获得。

另外，一簇中物理扇区数指定了 32 个 2KB 扇区。由于载入到移位寄存

器 1 的初始数值为同一簇数，因此加扰字节(SCB0 到 SCB2051)对 32 个 2KB 的扇区单元每一个都是相同的。

假设簇中的每个 2KB 扇区内记录的主数据，即加扰数据为 RD0 到 RD2051。

然后假设加扰之前原始数据为 UD0 到 UD2051，则数据按照下述方式加扰

RD(k) = (UD(k)) $ (SCB(k))

其中，$ 代表异或逻辑，“k” 是 0 到 2051 中的一个数值。

同步信号(帧同步 FS)添加到如此加扰的数据 RD0 到 RD2051 的帧单元中，此后，数据 RD0 到 RD2051 被记录在盘上。

3、可重写盘的数据格式

根据本发明的 ROM 盘具有如目的所指出的适于与可重写盘兼容的数据格式。因此，在描述根据本发明的 ROM 盘之前，将详细描述可重写盘的数据格式。

图 3A 和 3B 示出了 RUB 和下一个 RUB 之间的包括边界部分在内的部分即连接区的细节。

图中所示的部分包括簇数分别为 CN(n-1)、CN(n)和 CN(n+1)的 RUB，上述物理扇区数的 PS5 到 PS19。

如图 1A 所示，一个 RUB 具有作为连接区帧的开始帧 Frm0 和结束帧 Frm497。由此，两个帧的连接区形成在 RUB 的主数据区与下一个 RUB 的主数据区之间。

两帧的连接区可以具有作为 RUB 缓冲的多种功能。

例如，连接区用于数据记录和再生中的 PLL 时钟同步引入。并且，连接区可以用于数据记录过程中的激光能量自动调节(APC: 自动功率控制)。

连接区还可以作为缓冲区，以解决由于记录开始位置的精确度引起的记录位置变化的问题。

连接区还可以作为对被称为开始位置移位的过程使能的缓冲区。开始位置移位是一种当每个记录单元块的开始位置从特定开始位置移位随机信道信号位所指定的距离时的位置移位，用以避免盘的过度磨损。

此外，连接区可以用作需要计时的处理过程的暂时缓冲区，如再生过程中的波形均衡过程和维特比(Viterbi)解码过程。

另外，连接区可以用于结束块记录时的激光能量 APC。

如图 3B 所示，RUB 的开始位置处的作为连接帧的帧 Frm0 具有同步 S2，其记录在簇的开始位置处的数据帧 Frm1 的帧同步 FS0 之前的 20 个信道信号位处，该帧 Frm0 还具有记录在同步 S2 之前的 40 个信道信号位中的同步 S1。同步 S1 和同步 S2 是用于表示数据帧开始(= 帧 Frm1)的同步信号。

在连接帧 Frm0 内除同步 S1 和 S2 之外的部分中，重复记录有 3T、3T、2T、2T、5T 和 5T 的图案。

在 RUB 的末端处作为连接帧的帧 Frm497 具有记录在帧的开始位置处的帧同步 S3，其后具有作为表示数据帧结束的信息而 6 次记录的 9T 图案。在其他部分中，重复记录有 3T、3T、2T、2T、5T 和 5T 的图案。

形成主数据区的数据帧为帧 Frm1 到 Frm496。

帧同步 FS 记录在每个数据帧的头部。虽然后面将详细说明帧同步图案，但是，如图 3B 所示，同步图案 FS0 的帧同步记录在数据帧 Frm1，同步图案 FS2 的帧同步记录在数据帧 Frm496。

帧 Frm1 到 Frm496 的主数据区具有 32 个 2KB 扇区，上述加扰电路以簇数被设定为预定值(移位寄存器初始值)时获得的加扰字节 SCB0 到 SCB2051 加扰该 32 个 2KB 扇区。

形成 RUB 的帧 Frm0 到 Frm497 中的每帧都由包括调制之后的帧同步 FS 的 30 个信道信号位在内的 1932 个信道信号位形成。

执行上述加扰可以避免差图案难于从可重写盘上连续记录的调制图案中检测出来的问题发生。

4、ROM 盘的数据格式的第一实施例

图 4A 和 4B 示出了 ROM 格式的第一实施例。

与图 3A 和 3B 所示相同，图 4A 和 4B 中所示的部分包括簇数分别为 CN(n-1)、CN(n)和 CN(n+1)(物理扇区数的 PS5 到 PS19)的 RUB。

与图 1A 所示相同，在第一格式的实施例中，一个 RUB 具有作为连接帧的一个开始帧 Frm0 和一个结束帧 Frm497。帧 Frm1 到 Frm496 是形成主数据区数据帧。

因此，两个帧的连接区形成在 RUB 的主数据区和下一个 RUB 的主数据区之间。

如图 4B 所示，RUB 开始位置处的作为连接帧的帧 Frm0 具有记录在帧

的头部位置处的同步 S4。在 RUB 的末端处作为连接帧的帧 Frm497 具有记录在帧的头部位置处的同步 S3。

除了同步 S4 和同步 S3 之外，连接数据 D0 到 D309 记录在连接帧 Frm0 和 Frm497 中。

在这种情况下，连接数据 D0 到 D154 记录在连接帧 Frm0 中，连接数据 D155 到 D309 记录在连接帧 Frm497 中。如加扰系统中所述，图 2 中所示的加扰电路以簇数设定为预定值(移位寄存器初始值)时获得的加扰字节 SCB0 到 SCB309 加扰连接数据 D0 到 D309。

假设要被转换为连接数据的原始数据都是零数据，加扰字节 SCB0 到 SCB154 被记录作为连接帧 Frm0 中的数据 D0 到 D154，并且加扰字节 SCB155 到 SCB309 被记录作为在连接帧 Frm497 中的数据 D155 到 D309。

另外，当上述加扰过程中对帧单元更新预定值时，连接数据 D0 到 D154 以及连接数据 D155 到 D309 每个都被加扰字节 SCB0 到 SCB154 加扰。

形成主数据区的数据帧是帧 Frm1 到 Frm496。

帧同步 FS 记录在每个数据帧的头部。如图 4B 所示，同步图案 FS0 的帧同步记录在数据帧 Frm1，同步图案 FS2 的帧同步记录在数据帧 Frm496。

帧 Frm1 到帧 Frm496 的主数据区具有 32 个 2KB 扇区，图 2 所示的加扰电路以簇数设定为预定值(移位寄存器初始值)时获得的加扰字节 SCB0 到 SCB2051 加扰该 32 个 2KB 扇区。

形成 RUB 的帧 Frm0 到 Frm497 中的每一帧都由包括调制后的帧同步 FS 的 30 个信道信号位在内的 1932 个信道信号位形成。

这种具有连接区的 ROM 格式有利于与可重写盘的兼容。特别的，ROM 格式有利于制造支持可重写盘和 ROM 盘两种的再生装置，并适于简化装置，降低装置的成本。

另外，包括连接区的 RUB 中的帧由加扰字节加扰，该加扰字节由随机序列和作为初始值的每个物理扇区数(簇数)产生。因此，加扰帧在相邻轨道中不会形成相同的数据流，由此可以获得高精确度的 DPD 信号。由此，ROM 格式适于使用 DPD 信号进行跟踪伺服。

此外，RUB 内的连接帧和数据帧被同一系统产生的加扰数据加扰，即，使用簇数作为初始值产生的加扰字节 SCB 进行加扰，如参考图 2 所述。这就不需要提供用于连接区和主数据区的分开的加扰处理电路或分开的解扰处理

电路，从而使简化电路结构成为可能。

此外，由于同步 S3 和同步 S4 的原因，因此，不管帧部分是否包括连接区，同步图案都有规律的出现在每个帧部分中。因此，ROM 格式有利于帧同步保护和帧同步引入。

在 ROM 盘的情况下，特别的，由于 ROM 盘上没有摆动纹槽，因此可以根据同步检测获得轴旋转速度信息。这可以被适当的执行，因为同步图案有规律的出现在每个帧部分中。即，ROM 格式有利于使用同步图案产生轴 PLL 相位误差信号。特别的，即使在 PLL 非同步状态下，同步图案出现的间隔也可以用作旋转速度信息。

5、ROM 盘的数据格式的第二实施例

图 5A 和 5B 示出了 ROM 格式的第二实施例。

与图 4A 和 4B 所示相同，图 5A 和 5B 中所示的部分包括簇数分别为 CN(n-1)、CN(n)和 CN(n+1)(物理扇区数的 PS5 到 PS19)的 RUB。

与图 1C 所示相同，在第二格式的实施例中，一个 RUB 的第一个两帧 Frm0 和 Frm1 是连接帧。帧 Frm2 到 Frm497 是形成主数据区的数据帧。

因此，两个帧的连接区形成在 RUB 的主数据区和下一个 RUB 的主数据区之间。

如图 5B 所示，RUB 开始位置处的作为连接帧的帧 Frm0 具有记录在帧的头部位置处的同步 S3。下一连接帧 Frm1 具有记录在帧的头部位置处的同步 S4。

除了同步 S4 和同步 S3 之外，连接数据 D0 到 D309 记录在连接帧 Frm0 和 Frm1 中。

在这种情况下，连接数据 D0 到 D154 记录在连接帧 Frm0 中，连接数据 D155 到 D309 记录在连接帧 Frm1 中。

如加扰系统中所述，图 2 中所示的加扰电路以当簇数设定为预定值(移位寄存器初始值)时获得的加扰字节 SCB0 到 SCB309 来加扰连接数据 D0 到 D309。

假设要被转换为连接数据的原始数据都是零数据，加扰字节 SCB0 到 SCB154 作为连接帧 Frm0 中的数据 D0 到 D154 记录，加扰字节 SCB155 到 SCB309 作为数据 D155 到 D309 记录在连接帧 Frm1 中。

另外，当上述加扰过程中对帧单元更新预定值时，连接数据 D0 到 D154

以及连接数据 D155 到 D309 每个都被加扰字节 SCB0 到 SCB154 加扰。

形成主数据区的数据帧是帧 Frm2 到 Frm497。

帧同步 FS 记录在每个数据帧的头部。如图 5B 所示，同步图案 FS0 的帧同步记录在数据帧 Frm2，并且同步图案 FS2 的帧同步记录在数据帧 Frm497。

帧 Frm2 到帧 Frm497 的主数据区具有 32 个 2KB 扇区，图 2 所示的加扰电路以簇数设定为预定值(移位寄存器初始值)时获得的加扰字节 SCB0 到 SCB2051 来加扰该 32 个 2KB 扇区。

形成 RUB 的帧 Frm0 到 Frm497 中的每一帧都由包括调制后的帧同步 FS 的 30 个信道信号位在内的 1932 个信道信号位形成。

第二ROM格式的实施例可以实现与上述第一ROM格式实施例所实现的相同的效果。

6、ROM 盘的数据格式的第三实施例

图 6A 和 6B 示出了 ROM 格式的第三实施例。

与图 5A 和 5B 所示相同，图 6A 和 6B 中所示的部分包括簇数分别为 CN(n-1)、CN(n)和 CN(n+1)(物理扇区数的 PS5 到 PS19)的 RUB。

与图 1D 所示相同，在第三格式的实施例中，一个 RUB 的两个末帧 Frm496 和 Frm497 是连接帧。帧 Frm0 到 Frm495 是形成主数据区的数据帧。

因此，两个帧的连接区形成在 RUB 的主数据区和下一个 RUB 的主数据区之间。

如图 6B 所示，RUB 中作为连接帧的第二个末帧 Frm496 具有记录在帧的头部位置处的同步 S3。下一连接帧 Frm497 具有记录在帧的头部位置处的同步 S4。

除了同步 S4 和同步 S3 之外，连接数据 D0 到 D309 记录在连接帧 Frm496 和 Frm497 中。

在这种情况下，连接数据 D0 到 D154 记录在连接帧 Frm496 中，连接数据 D155 到 D309 记录在连接帧 Frm497 中。

如加扰系统中所述，图 2 中所示的加扰电路以簇数设定为预定值(移位寄存器初始值)时获得的加扰字节 SCB0 到 SCB309 加扰连接数据 D0 到 D309。

假设要被转换为连接数据的原始数据都是零数据，加扰字节 SCB0 到 SCB154 被记录作为连接帧 Frm496 中的数据 D0 到 D154，并且加扰字节 SCB155 到 SCB309 被记录作为在连接帧 Frm497 中的数据 D155 到 D309。

另外，当上述加扰过程中对帧单元更新预定值时，连接数据 D0 到 D154 以及连接数据 D155 到 D309 每个都被加扰字节 SCB0 到 SCB154 加扰。

形成主数据区的数据帧是帧 Frm0 到 Frm495。

帧同步 FS 记录在每个数据帧的头部。如图 6B 所示，同步图案 FS0 的帧同步记录在数据帧 Frm0，并且同步图案 FS2 的帧同步记录在数据帧 Frm495。

帧 Frm0 到帧 Frm495 的主数据区具有 32 个 2KB 扇区，图 2 所示的加扰电路以簇数设定为预定值(移位寄存器初始值)时获得的加扰字节 SCB0 到 SCB2051 加扰该 32 个 2KB 扇区。

形成 RUB 的帧 Frm0 到 Frm497 中的每一帧都由包括调制后的帧同步 FS 的 30 个信道信号位在内的 1932 个信道信号位形成。

第三ROM格式的实施例可以实现与上述第一ROM格式实施例所实现的相同的效果。

7、ECC 块和地址

如上所述，本实施例使用物理扇区数(簇数)的地址数值作为初始值，以获得加扰字节。因此，下面将详细描述 ECC 块和地址的结构。

图 7A、7B、7C 和 7D 示出了用于主数据(用户数据)的 ECC 格式。

对于 ECC(误差校正编码)，存在两种编码，即用于形成一个簇的 64KB 主数据(= 2048 字节每扇区 × 32 扇区)的 LDC(远程编码)和 BIS(突发指示子码)。

图 7A 所示的 64KB 的主数据被如图 7B 中所示 ECC 编码。换句话说，4B 的 EDC (检错码)添加到主数据的 2048B 的一个扇区中，LDC 对 32 个扇区编码。LDC 是具有 248 个字符的码长、216 个字符的数据以及 33 字符的距离的 RS(reed solomon)(248，216，33)编码。共 304 码字。

另一方面，BIS 对图 7C 中的 720B 的数据 ECC 编码，如图 7D 所示。特别的，BIS 是具有 62 个字符的码长、30 个字符的数据以及 33 字符的距离的 RS(reed solomon)(62，30，33)编码。共 24 码字。

图 8 示出了主数据的帧结构。

LDC 数据和 BIS 形成了图中所示的帧结构。特别指出，数据(38B)、BIS(1B)、数据(38B)、BIS(1B)、数据(38B)、BIS(1B)和数据(38B)每帧排布，以形成 155B 的结构。即，一帧由 38B × 4 或 152B 的数据以及插入在每 38B 之间的 1B 的 BIS 构成。

帧同步 FS(帧同步信号)位于 155B 的一帧的头部。一个块具有 496 个帧。

LDC 数据具有位于第 0、第 2、.....第偶数帧内的第 0、第 2、.....第偶数个码字，以及位于第 1、第 3、.....第奇数帧内的第 1、第 3、.....第奇数个码字。

BIS 使用校正能力上高于 LDC 编码的编码。几乎所有的误差都可以被校正。即，对 62 字符的码长使用距离为 33 字符的编码。

因此，当误差检测时 BIS 字符可以如下使用。

在 ECC 解码中，BIS 被首先解码。当图 8 中所示的帧结构中的 BIS 和帧同步 FS 两个彼此相邻的具有误差时，夹在二者之间的 38B 的数据被认为是一个突发错误。误差指针被添加到 38B 的数据中。在 LDC 中，该误差指针用于利用指针消除误差。

由此，相比于仅使用 LDC 的校正过程，该校正能力提高。

BIS 包括地址信息等内容。在摆动纹槽的形式中没有地址信息的情况下，使用地址，如同采用本实施例中的 ROM 盘的情况。

在图 8 的主数据块结构中，地址单元如图 9 所示形成。

特别指出，在主数据块中，形成有“0”到“15”16 个地址单元。一个地址单元包括 31 帧。

地址字段包括作为地址信息的物理扇区数和误差校正信息，该地址字段被记录在每个地址单元中的 BIS 内。

地址字段由 9 个字节形成。如图 9 所示，每帧在三个位置具有 1 字节的 BIS。三个连续帧内每个地址单元的头部的 BIS，即，9 字节的 BIS 为地址字段 0 到 8。在图 9 中，每个地址单元的地址字段以数字 0 到 8 简单指示。

64Kbde 主数据块中的第一物理扇区数即簇中的簇数用作图 2 的加扰电路的初始值。因此，在再生过程中，需要使用物理扇区数中的簇数执行解扰过程，以再生主数据。

图 10 示出了包括在上述 BIS 中的物理扇区数的地址单元和地址字段。

在 64KB 的主数据块中，16 个地址单元“0”到“15”设定 16 个物理扇区数。

每个地址单元包括地址字段的 9 个字节(AF0，S)到(AF8，S)(其中 S 为 0 到 15)。

地址字段的 4 个字节(AF0，S)到(AF3，S)代表上述 4 字节的物理扇区数。

(AF0，S)在 MSB 侧，(AF3，S)在 LSB 侧。

地址字段(AF4，S)为标志位。

地址字段(AF5，S)到(AF3，S)为 RS(9，5，5)奇偶校验位。地址字段(AF0，S)到(AF4，S)为 RS(9，5，5)数据。

8、同步图案和顺序

如每个 ROM 盘格式的实施例中所述，帧同步 FS 记录在 496 个数据帧的每一个头部。同步 S3 和同步 S4 记录在连接帧内。

为了主数据块内寻址，RUB 的 496 个帧被分成每 31 帧 16 个地址单元(物理扇区)，如上所述。

通过检测帧同步FS的图案，可以检测物理扇区内每31帧的帧数(0到30)。由此，可以检测到帧单元的地址。即，数据内帧单元的地址可以作为 RUB/扇区数和帧数获得。

如 11A 所示，七个同步图案 FS0 到 FS7 定义为用作帧同步 FS 以及同步 F3 和 F4 的同步图案。

同步图案 FS0 到 FS7 中的每一个都包括 RLL(1，7)PP 调制规则之外的 24 位图案的主体(同步体)，以及作为识别信息的 6 位同步 ID。

同步图案由调制位定义。图 11A 的位实施例中所示的“1”代表信号翻转。在记录到盘上之前，该帧同步编码转换为 NRZI 信道信号位流。即，同步体为“010100000000010000000010”，其中 9T 在“1”翻转的图案连续重复两次，如图 11A 所示。

零或一插入在同步体的头部#中，从而，#之前的图案满足 RLL(1，7)PP 调制的规则。

同步图案 FS0 到 FS7，具有相同的同步体，以同步 ID 彼此区分。

RUB 的主数据块中作为 31 帧的单元的物理扇区具有同步图案 FS0 到 FS6，映射如图 11B 所示，由此可以通过帧同步 FS 识别 31 帧。

由于七种同步图案不足以识别 31 帧，因此七种帧同步 FS(FS0 到 FS6)以预定顺序排布，以通过在前帧同步与后面的帧同步的组合识别帧。

如图 11B 所示，每个物理扇区的第一帧(帧数 0)具有同步图案 FS0。同步图案 FS0 在物理扇区内唯一，从而可以简单的检测物理扇区的头部，即，地址单元。换句话说，同步图案 FS0 用于检测物理扇区数的位置。

其他帧(帧数 1 到 30)由图 11B 所示的同步图案 FS1 到 FS6 指定。

在这种情况下，任意五个连续帧同步的同步图案的序列是唯一的。当检测五个连续帧同步中的两个时，有可能检测到地址单元内的帧的位置。

特别指出，帧数 n 可以从帧数 n 的同步图案与帧数 n-1、n-2、n-3 和 n-4 中的一个的同步图案的组合中识别出来。

例如，假设当前帧的帧数为 5(第五帧)，即使第五帧之前的第一、第二、和第三帧的帧同步 FS(FS1、FS2 和 FS3)丢失，也可以从第五帧之前的第四帧的帧同步 FS(FS3)和当前帧(第五帧)的同步图案 FS(FS1)中，识别出当前帧具有帧数 5。这是因为，在图 11B 中，同步图案 FS1 仅在特定位置下紧跟在同步图案 FS3 之后，即，帧数 4 和 5。

如图 4A 和 4B、图 5A 和 5B 以及图 6A 和 6B 中的第一、第二和第三 ROM 格式的实施例所示，同步 S3 和 S4 记录在连接帧。同步图案 FS7 用于同步 S3，同步图案 FS2 用于同步 S4。

另外，对于可重写盘情况下图 3A 和 3B 所示的同步 S、S2 和 S3，分别使用同步图案 FS4、FS6 和 FS0。

在图 4A 和 4B、图 5A 和 5B 以及图 6A 和 6B 中的第一、第二和第三 ROM 格式的实施例中，当包括连接区时，五个连续帧同步的所有序列不是唯一的。然而，通过使用同步图案 FS7 和 FS2 分别作为同步 S3 和 S4，任意四个连续帧同步的序列是唯一的。当检测四个连续帧同步中的两个时，有可能检测凹连接区和地址单元内帧的位置。

9、盘驱动装置

下面将详细描述盘驱动装置，该装置可以执行对盘 1 的记录/再生，盘 1 可以是 ROM 盘或可重写盘。

图 12 表示盘驱动装置的结构。

在进行记录/再生操作时，盘 1 被装入到图中未示出的转盘上，并由主轴电机 52 驱动，以恒定线速度(CLV)旋转。

之后光拾取器(光头)51 读取盘 1 上的数据，即，ROM 盘的情况下的压纹凹坑形式的数据或可重写盘的情况下的相变标记形式的数据。在可重写盘的情况下，光拾取器 51 读取作为纹槽轨道的摆动嵌入的 ADIP 信息和盘信息。

在可重写盘上执行记录时，光拾取器将数据作为相变标记记录在纹槽轨道上。

光拾取器 51 内形成的有：激光二极管，用作激光源；光电检测器，用于

检测反射光线；位于激光输出端的物镜；以及光学系统(未示出)，用于将激光通过物镜照射在盘的记录表面上，并引导反射光到光电检测器。

激光二极管输出波长 405nm 的所谓蓝光。光学系统的 NA 为 0.85。

拾取器 51 内的物镜由双轴机构保持，以在轨道方向和聚焦方向上移动。

作为一个整体的拾取器 51 在盘的径向上由滑动机构 53 移动。

拾取器 51 中的激光二极管由驱动信号(驱动电流)从激光驱动驱动，以发射激光。

光电检测器检测作为盘 1 的反射光的信息，将信息转换为与接收光的量相应的电信号，然后将电信号输出到矩阵电路 54。

矩阵电路 54 具有电流-电压转换电路、矩阵运算/放大电路等部件，用于从作为光电检测器的多个光接收元件输出电流。矩阵电路 54 通过矩阵运算过程产生必要信号。

例如，矩阵电路 54 产生相应于再生信号的高频信号(再生数据信号)、用于伺服控制的聚焦误差信号和跟踪误差信号等信号。

盘 1 为可重写盘的情况下，矩阵电路 54 产生例如推挽信号，作为的跟踪误差信号，而在盘 1 为 ROM 盘的情况下，矩阵电路 54 产生例如 DPD 信号，作为跟踪误差信号。

此外，矩阵电路 54 产生作为与纹槽摆动相关的信号的推挽信号，即，用于检测摆动的信号。

另外，矩阵电路 54 可以形成在拾取器 51 中。

由矩阵电路 54 输出的再生数据信号输出到读/写电路 55；聚焦误差信号和跟踪误差信号输出到伺服电路 61；作为摆动纹槽检测信息的推挽信号输出到摆动电路 58。

读/写电路 55 通过 PLL 等部件对再生信号执行二进制化处理、再生时钟产生处理，从而再生出由相变标记或压纹凹坑中读出的数据，之后将数据输出到调制与解调电路 56。

调制与解调电路 56 具有再生时用作解码器的功能部分和记录时用作编码器的功能部分。

再生时的解码过程中，调制与解调电路根据再生时钟解调游程长度受限码。

在记录时，ECC/加扰电路 57 执行添加误差校正编码的 ECC 编码过程及

图 2 中所述的加扰过程。

再生时，ECC/加扰电路 57 对上述图 2 所述的加扰过程的执行解扰过程，并执行对误差校正执行 ECC 解码过程。

再生时，ECC/加扰电路 57 将调制与解调电路 56 解调的数据捕捉到内部存储器，然后执行解扰过程和误差检测/校正过程，从而获得再生数据。

在解扰过程中，如参照图 2 所述，ECC/加扰电路 57 根据地址解码器 59 获得的物理扇区地址的簇数产生用于连接帧和每个 RUB 的数据帧的数据的字节。使用加扰字节，ECC/加扰电路 57 执行对上述加扰过程的解扰过程。

ECC/加扰电路 57 的 ECC 编码过程和 ECC 解码过程与 ECC 格式相应，该格式使用 RS(reed solomon)(248，216，33)码，该码具有 248 字符的码长、216 字符的数据以及 33 字符的距离。

根据系统控制器 60 的指令，由 ECC/加扰电路 57 解码以再生数据的数据被读取并传送到 AV(音频-视频)系统 120。

在盘 1 为可重写盘的情况下，由矩阵电路 54 输出的作为与纹槽摆动相关的信号的推挽信号在摆动电路 58 中被处理。作为 ADIP 信息的推挽信号在摆动电路 58 中被 MSK 解调和 HMW 解调，从而解调为由 ADIP 地址构成的数据流，之后输出到地址解码器 59。

地址解码器 59 解码输入的数据，从而获得地址数值，然后将地址数值输出到系统控制器 60。

同时，地址解码器 59 使用摆动电路 58 输入的摆动信号通过 PLL 过程产生时钟，并将时钟作为记录时的编码时钟输出到各部分。

在盘 1 是 ROM 盘的情况下，地址解码器 59 根据再生数据信号执行帧同步过程，并通过获得包括在上述 BIS 内的地址字段的信息读取地址信息，即，物理扇区数。获得的地址信息输出到系统控制器 60。在这种情况下，读/写电路 55 中通过 PLL 再生的时钟用作用于地址检测的时钟。

对可重写盘记录的过程中，记录数据从 AV 系统 120 被传送。数据输入到 ECC/加扰电路 57 中的存储器，以进行缓冲。

在此情况下，在编码缓冲记录数据的过程中，ECC/加扰电路 57 执行误差校正编码的添加过程、加扰过程以及子码添加过程等过程。

ECC 编码并加扰的数据在调制与解调电路 56 收到 RLL(1-7)PP 调制，之后被输入到读/写电路 55。

如上所述，由摆动信号产生的时钟用作编码时钟，作为记录时上述编码过程的参考时钟。

进行记录补偿过程之后，编码过程产生的记录数据被作为激光驱动脉冲输入到激光驱动器 63，读/写电路 55 调整激光驱动脉冲的波形，并根据记录层的特性、激光的光点形状、记录线速度等条件微调最佳记录能量。

激光驱动器 63 把激光驱动脉冲输入到拾取器 51 内的激光二极管，从而驱动激光二极管发射激光。由此，与记录数据相应的凹坑(相变标记)形成在盘 1 上。

激光驱动器 63 具有所谓 APC(自动功率控制)电路，控制激光以恒定能级输出，不管温度等条件如何，同时，激光驱动器通过拾取器 51 内的激光功率监控检测器的输出监控激光输出功率。记录时与再生时激光输出的目标值从系统控制器 60 输出，激光输出能级在记录和再生时分别被控制在目标值。

伺服电路 61 产生各种伺服驱动信号，用于聚焦、跟踪以及根据矩阵电路 54 提供的聚焦误差信号和跟踪误差信号进行滑动，从而进行伺服操作。

特别指出，伺服电路 61 根据聚焦误差信号和跟踪误差信号产生聚焦驱动信号和跟踪驱动信号，以驱动拾取器 51 中的双轴结构的聚焦线圈和跟踪线圈。由此，拾取器 51、矩阵电路 54、伺服电路 61 和双轴机构形成了跟踪伺服回路和聚焦伺服回路。

响应来自系统控制器 60 的轨道跳跃指令，伺服电路 61 关闭跟踪伺服回路，输出跳跃驱动信号，实现轨道跳跃操作。

伺服电路 61 还根据作为跟踪误差信号的低频分量获得的滑动误差信号产生滑动驱动信号，由系统控制器 60 等部件获取控制，以驱动滑动机构。虽然未示出，但是，滑动机构 53 具有由保持拾取器 51 的主轴、滑动电路、传动齿轮等部分组成的机构。通过根据滑动驱动信号驱动滑动电机，可以实现拾取器 51 的滑动。

主轴伺服电路 62 对主轴电机 52 的 CLV 旋转进行控制。

主轴伺服电路 62 获取通过对摆动信号进行 PLL 过程产生的时钟，该摆动信号作为与主轴电机 52 的当前旋转速度相关的信息，该主轴伺服电路 62 还将该信息与预定 CLV 参考速度信息相比较，以产生主轴误差信号。

数据再生时，由读/写电路 55 中的 PLL 产生的再生时钟(作为解码过程的基准的时钟)用作与主轴电机 52 的当前旋转速度相关的信息。由此，主轴伺

服电路 62 可以通过将该信息与预定 CLV 参考速度信息相比较产生主轴误差信号。

之后，主轴伺服电路 62 根据主轴误差信号输出主轴驱动信号，以执行主轴电机 52 的 CLV 旋转。

此外，主轴伺服电路 62 响应系统控制器 60 提供的主轴突跳/制动控制信号产生主轴驱动信号，以进行开始、停止、加速和减速主轴电机 52 的操作。

上述伺服系统以及记录和再生系统的各种操作由系统控制器 60 控制，该系统控制器由微型计算机构成。

系统控制器 60 响应 AV 系统 120 的命令执行各种处理过程。

例如，当从 AV 系统 120 中发出写命令时，系统控制器 60 首先将拾取器 50 移动到要被执行写入的地址位置处。然后，系统控制器 60 控制 ECC/加扰电路 57 和调制与解调电路 56 对从 AV 系统 120 传送的数据(如各种系统如 MPEG2 的音频数据和视频数据)进行上述编码处理。激光驱动脉冲由读/写电路 55 输入到如上所述的激光驱动器 63，从而执行记录。

例如，当请求传送一些记录在盘 1 上的数据(MPEG2 视频数据等)的读命令由 AV 系统 120 输入时，系统控制器 60 首先进行针对指定地址的寻道操作控制。特别的，系统控制器 60 向伺服电路 61 发出命令，以通过寻道命令控制拾取器 51 在指定地址处进行存取操作。

之后，系统控制器 10 进行必要的操作控制，以将指定数据部分的数据传送到 AV 系统 120。特别的，系统控制器 60 控制对盘 1 数据的读取，控制读/写电路 55、调制与解调电路 56 以及 ECC/加扰电路 57 中的解码/缓冲等操作，然后传送请求的数据。

在记录和再生数据的过程中，系统控制器 60 使用 ADIP 地址或包括在 BIS 中的地址控制存取以及记录和再生操作，上述地址由地址解码器 69 检测出来。

当图 12 的实施例中所示的盘驱动装置与 AV 系统 120 相连时，根据本发明的盘驱动装置可以与个人计算机等装置相连。

此外，盘驱动装置也可以不予其他装置相连。在这种情况下，可以设置操作单元和显示单元，数据输入和输出的接口部分的结构不同于图 12 中所示的结构。即，其足以响应用户的操作执行记录和再生并形成用于输入和输出各种数据的终端部分。

当然，各种其他结构的实施例也是容易想到的；例如，作为只再生装置的实施例也是容易想到的。

10、盘制造方法

下面将详细描述制造本发明的 ROM 盘的方法。

盘制造过程大体可以分为所谓原版盘制造过程和复制过程。原版盘制造过程包含了直到用于复制过程的金属母盘(模板)完成的所有过程。复制过程使用模板大批量复制光盘。

特别指出，原版盘制造过程执行所谓母盘制作法，该方法中，将光阻材料涂附在抛光的玻璃基底上，通过将光敏薄膜暴露于激光束的光线中形成凹坑和纹槽。

在本实施例的情况下，具有如上述第一、第二和第三 ROM 格式实施例所述的 RUB 结构的凹坑串形成在 ROM 盘上。因此，执行母盘制作过程，以在原版盘制造过程中形成凹坑串。

在母盘制作过程中，对主数据和连接数据执行必要编码处理(如 ECC 编码和 RLL(1，7)PP 编码)和加扰处理，如参考图 2 所述。根据由此形成的数据串，作为凹坑串的暴露于光线的部分形成在玻璃基底上。

另外，要被记录的主数据在被称为预母盘制造过程的准备过程中被准备好。

母盘制作完成之后，执行预定过程如显影等过程，之后通过电成型将信息转换到金属表面上，以制造复制盘时所需的模板。

然后，通过注塑方法使用模板在树脂基底上转移信息，在其上形成保护薄膜，此后执行将盘的形状机械加工为所需的盘形状等加工过程，从而完成最终产品。

母盘制造以这种制造过程实现。例如，如图 13 所示，母盘制造装置包括控制器 70、ECC/加扰处理单元 71、同步处理单元 72、开关单元 73、母盘制造单元 74、连接数据产生单元 75、地址产生单元 76 和加扰处理单元 77。

ECC/加扰处理单元 71 对在预母盘制造过程准备主数据执行 ECC 误差校正编码处理和加扰处理，如图 2 所述。

连接数据产生单元 75 要被记录在连接帧内的数据 D0 到 D309 的原始数据 LD0 到 LD309。加扰处理单元 77 对数据 LD0 到 LD309 执行图 2 所述的加扰处理，以产生数据 D0 到 D309。

地址产生单元产生作为物理扇区数的地址信息。该地址信息输入到 ECC/加扰处理单元 71 和加扰处理单元 77。

在编码过程中，ECC/加扰处理单元 71 将输入的物理扇区数设定为包括在 BIS 内的地址字段的信息。此外，在加扰过程中，ECC/加扰处理单元 71 使用物理扇区数的簇数作为加扰初始值。

加扰处理单元 77 还使用地址产生单元 76 输入的物理扇区数的簇数作为加扰初始值。

相应于主数据区的帧数据由 ECC/加扰处理单元 71 输出的过程中，开关单元 73 选择 ECC/加扰处理单元 71 的输出，并且，在相应于连接区的帧数据由加扰处理单元 77 输出的过程中，开关单元选择加扰处理单元 77 的输出。而后，上述 RUB 结构的数据流输入到同步处理单元 72。

同步处理单元 72 将上述预定同步图案的帧同步 FS 或同步 S3 或 S4 添加到每帧中。

ECC/加扰处理单元 71、连接数据产生单元 75 和地址产生单元 76 的数据输出定时以及开关单元 73 的切换定时由控制器 70 控制。

母盘制作单元 74 包括：光学单元(82、83 和 84)，用于以激光束照射光阻材料覆盖的玻璃基底 101，从而形成母盘；基底旋转/移位单元 85，用于对玻璃基底 101 旋转驱动和滑动移位；以及信号处理单元 81，用于将输入数据转换为记录数据并将记录数据输入到光学单元。

光学单元包括：激光源 82，由 He-Cd 激光形成；调制单元 83，用于根据记录数据调制由激光源 82 发射的光；以及母盘制造头单元 84，用于会聚由调制单元 83 调制的光束，并以调制光束照射玻璃基底 101 的光阻表面。

调制单元 83 包括：声光型光学调制器(AOM)，用于打开/关闭由激光源 82 发射的光；以及声光型光学偏转板(AOD)，用于根据摆动产生信号偏转由激光源 82 发射的光。

基底旋转/移位单元 85 包括：旋转电机，用于旋转驱动玻璃基底 101；检测单元(FG)，用于检测旋转电机的旋转速度；滑动电机，用于在玻璃基底 101 的径向上滑动玻璃基底 101；以及伺服控制器，用于控制滑动电机和旋转电机的旋转速度，跟踪母盘制造头单元 84 等部件。

信号处理单元 81 对同步处理单元 72 输入的数据执行 RLL(1，7)PP 调制过程以及调制过程，以获得要被输入到调制单元 83 的驱动信号，用以进行母

盘制作。

在母盘制作过程中，母盘制作单元 74 中的基底旋转/移位单元 85 以恒定线速度旋转驱动玻璃基底 101，并在旋转玻璃基底 101 的过程中滑动玻璃基底 101，以以预定轨道间距形成螺旋轨道。

同时，激光源 82 发射的光根据信号处理单元 81 输出的调制信号由调制单元 83 转换为调制光束，然后由母盘制作头单元 84 施加到玻璃基底 101 的光阻材料表面上。结果，光阻材料基于数据和纹槽暴露于光线中。

在母盘制作单元 74 进行母盘制作的过程中，控制器 70 还控制操作的执行。

这种操作的结果，相应于上述 ROM 格式实施例所述的 RUB 结构的凹坑串的曝光部分形成在玻璃基底 101 上。

此后，执行显影、电成形等过程，以制造模板，并使用模板制造 ROM 盘。

如上所述，制造的 ROM 盘具有连接区，连接区和主数据区内所有帧的数据由加扰字节 SCB 加扰，该加扰字节由作为初始值的簇数获得。

虽然已经详细描述了根据本实施例的盘、与盘兼容的盘驱动装置以及盘制造方法，但是，本发明并不局限于上述实施例；在不背离本发明的精神的条件下，本发明还可以具有多种改进。

从上述描述中可以理解，本发明具有下述效果。

根据本发明的只再生记录介质(ROM 盘)具有由主数据区和连接区形成的块，即，具有提供有连接区的数据格式，与可重写盘相似。因此，根据本发明的只再生记录介质适于与可重写盘兼容。

每个块中记录在主数据区的主数据与记录在连接区的连接数据由同一系统产生的加扰数据加扰。

加扰的连接数据表明即使连接区在彼此相邻的轨道上彼此对齐，凹坑图案也不会相同。这解决了在跟踪伺服系统中使用 DPD 信号作为误差信号所产生的问题，即，由于凹坑图案相同而不能获得理想的 DPD 信号的问题。换句话说，有可能跟踪伺服系统中使用 DPD 信号对具有压纹凹坑的只再生记录介质上进行稳定的控制，从而提高再生装置的再生性能。

另外，从检测的观点看，加扰过程避免了主数据区中连续出现坏图案，有利于数据检测。

此外，对主数据区和连接区来说，加扰过程和解扰过程可以由同一加扰系统实现。即，再生装置可以使用通用硬件结构，在主数据和连接数据上执行与加扰相关的处理过程。这简化了装置的电路结构。

对连接数据的解扰处理在再生时是必不可少的，特别是在一些数据作为连接数据而记录的情况下。在这种情况下，不必要使用多个解扰处理单元系统。

此外，加扰数据由使用块的地址信息作为初始值的随机序列产生。这意味着块不同初始值也不同。即，每个块中，凹坑图案以不同的状态加扰和形成。因此，不会出现包括连接数据都是零数据或相同图案数据在内的相邻连接区凹坑图案相同的情况。这是使用 DPD 信号实现伺服控制的理想状态。

另外，根据本发明的盘制造方法有可能制造出可以实现上述效果的只再生记录介质。

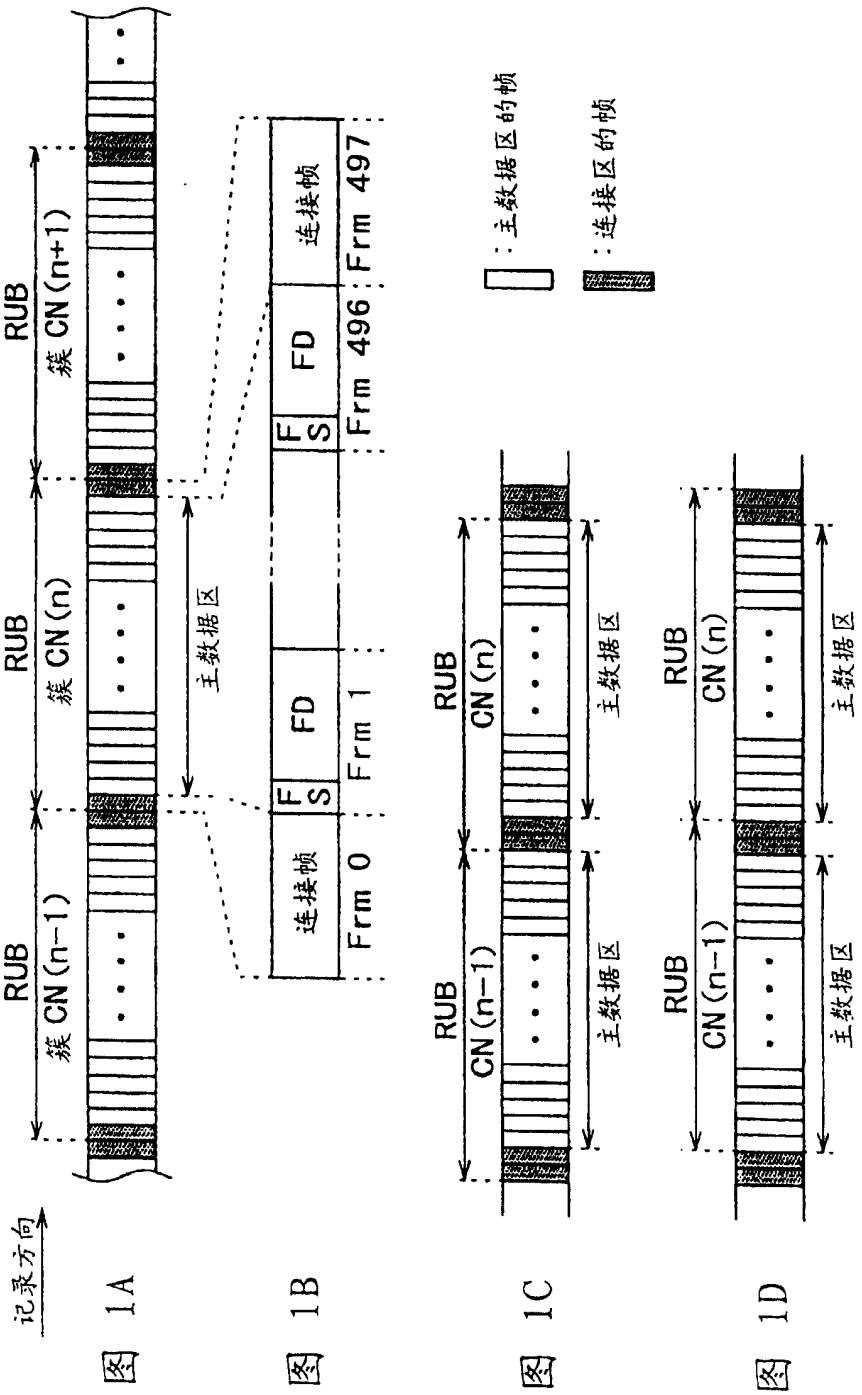


图 1A 图 1B 图 1C 图 1D

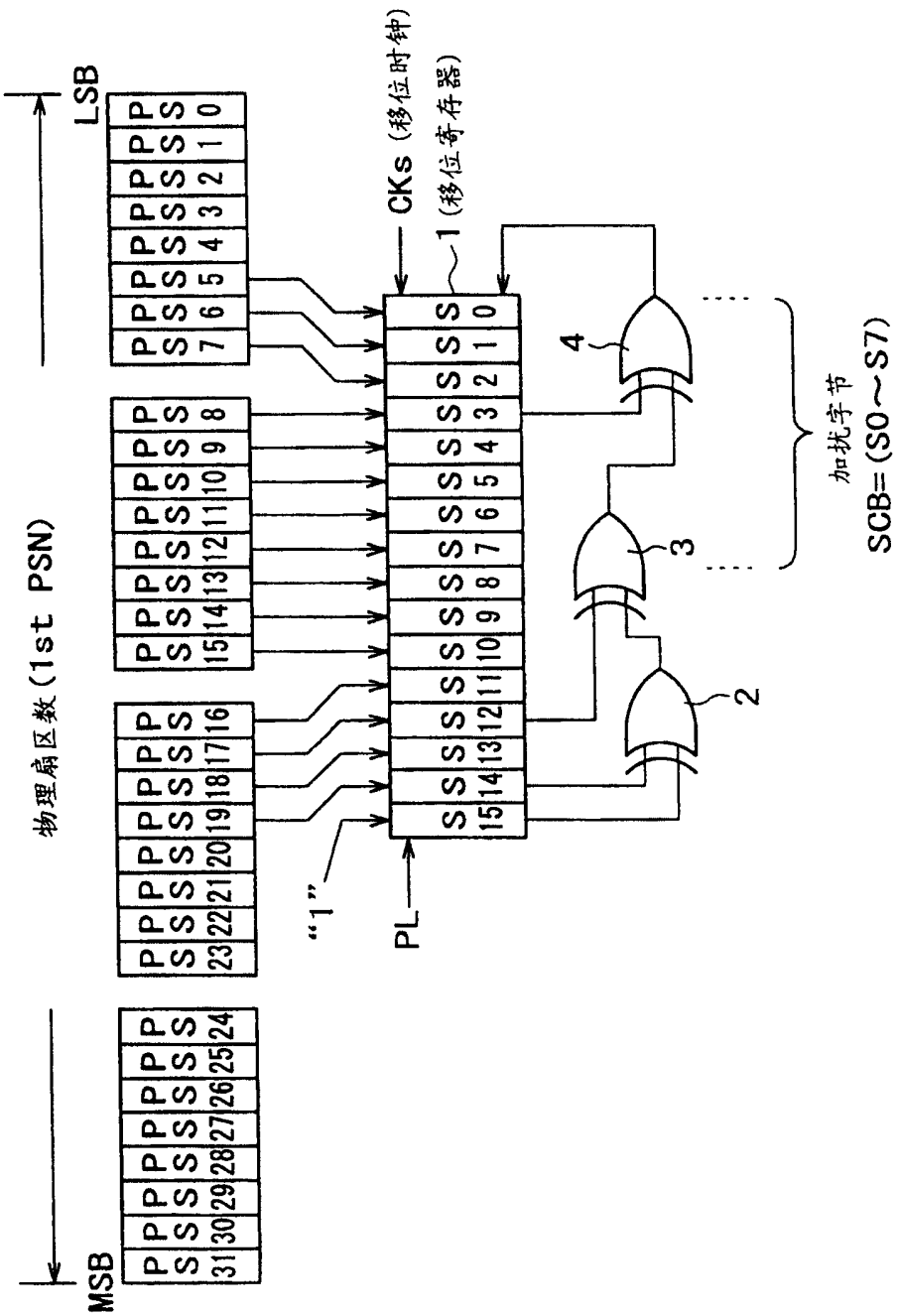


图 2

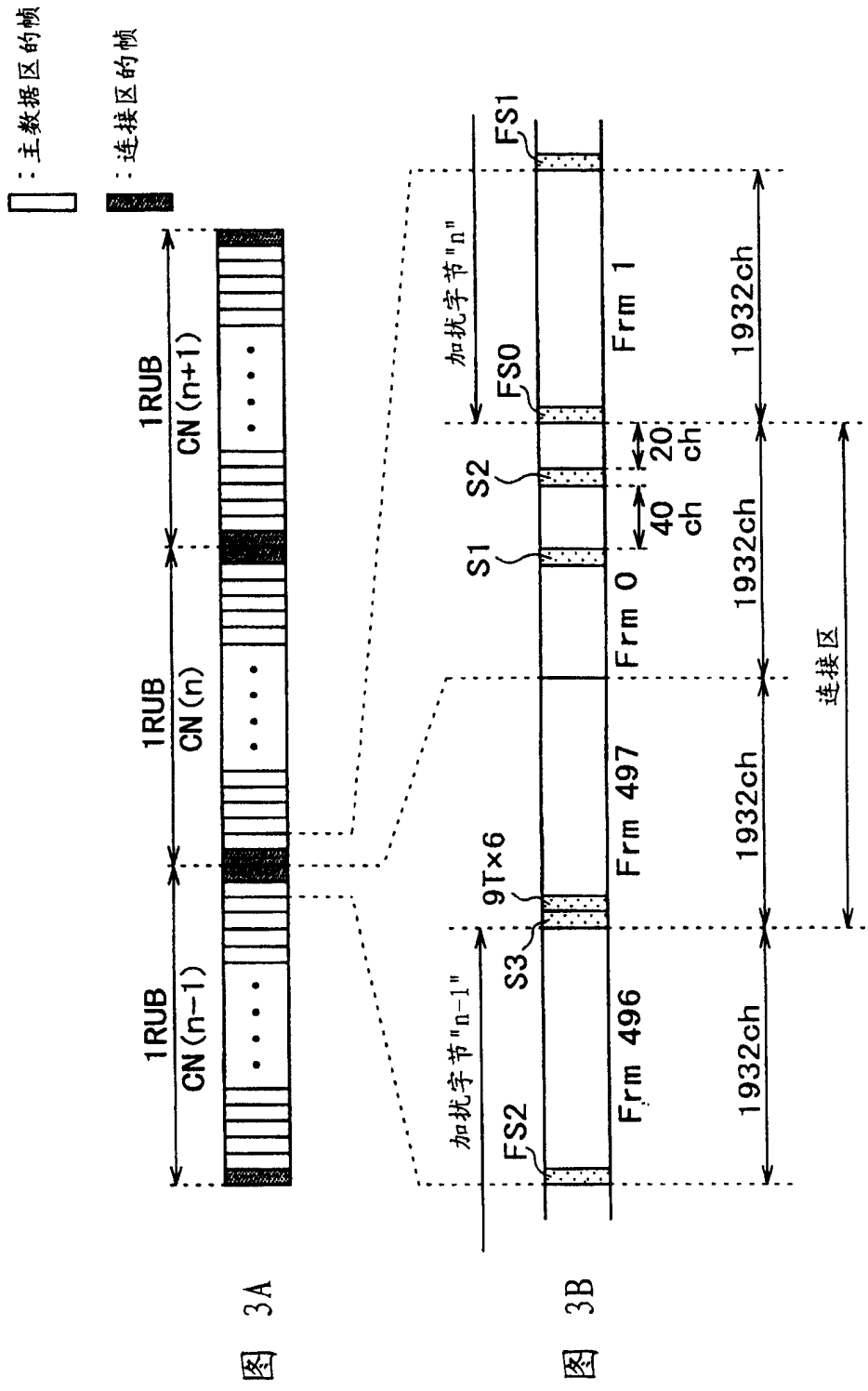

：主数据区的帧
：连接区的帧
1RUB
CN(n+1)
1RUB
CN(n)
1RUB
CN(n-1)
FS1
加扰字节"n"
FS0
Frm 1
1932ch
S2
20 ch
40 ch
S1
Frm 0
1932ch
连接区
9T×6
Frm 497
1932ch
S3
加扰字节"n-1"
Frm 496
FS2
1932ch

图 3A 图 3B

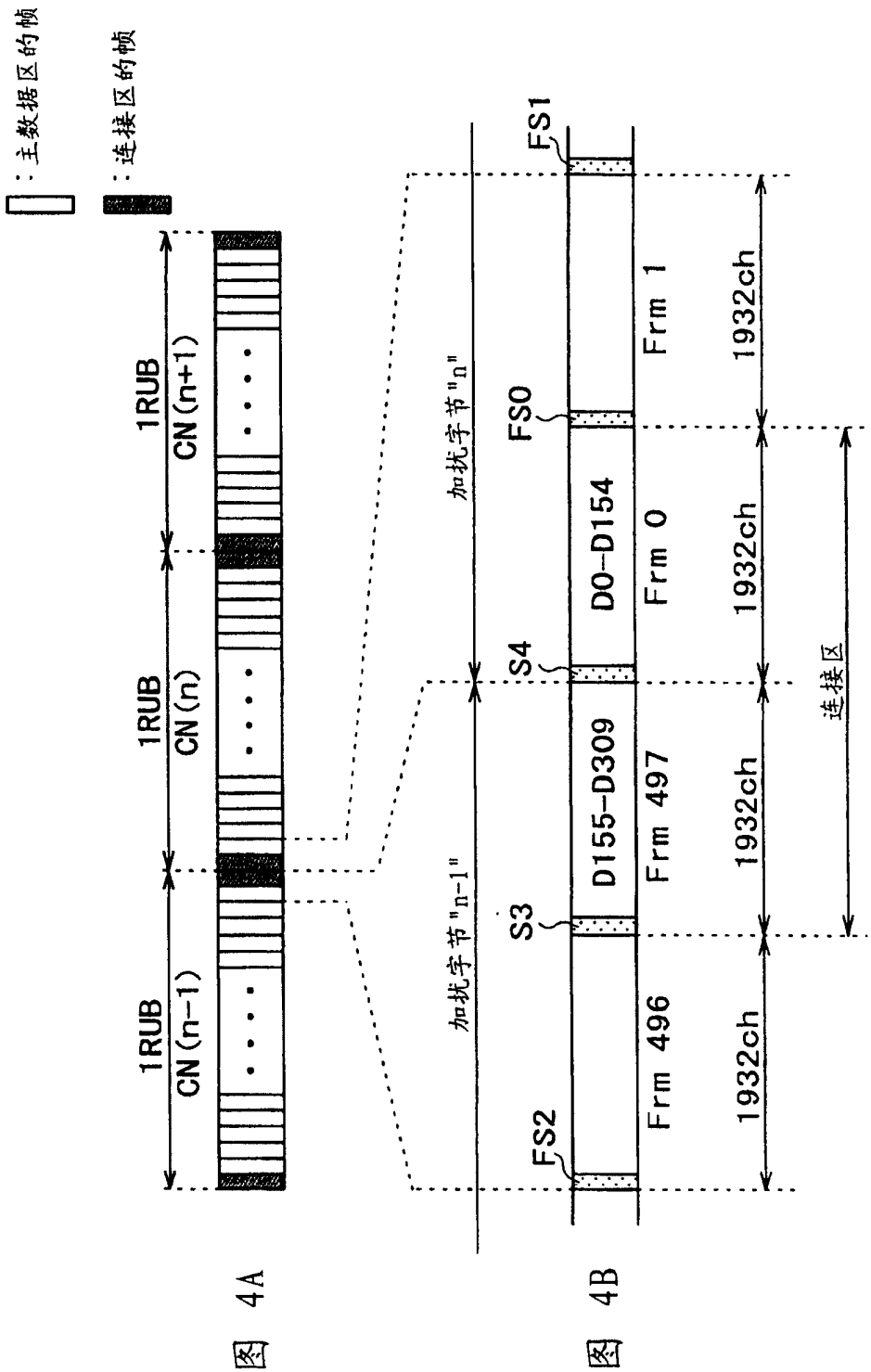

：主数据区的帧
：连接区的帧
1RUB
CN(n-1)
1RUB
CN(n)
1RUB
CN(n+1)
加扰字节"n-1"
加扰字节"n"
FS2
S3
S4
FS0
FS1
D155-D309
D0-D154
Frm 496
Frm 497
Frm 0
Frm 1
1932ch
1932ch
1932ch
1932ch
连接区

图 4A 图 4B

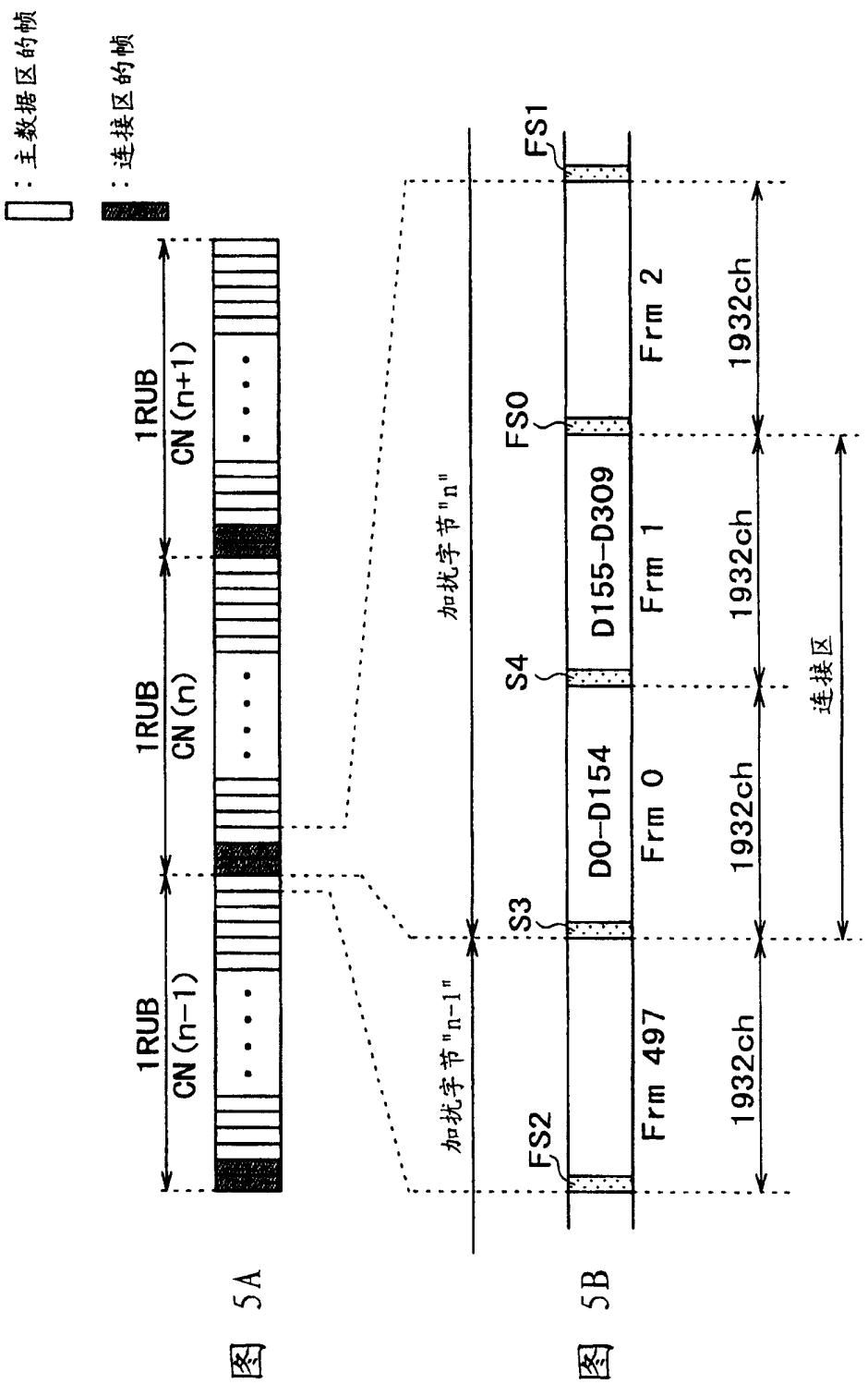

□：主数据区的帧
■：连接区的帧
1RUB
CN(n-1)
1RUB
CN(n)
1RUB
CN(n+1)
加扰字节"n-1"
加扰字节"n"
FS2
S3
S4
FS0
FS1
D0-D154
D155-D309
Frm 497
Frm 0
Frm 1
Frm 2
1932ch
1932ch
1932ch
1932ch
连接区

图 5A 图 5B

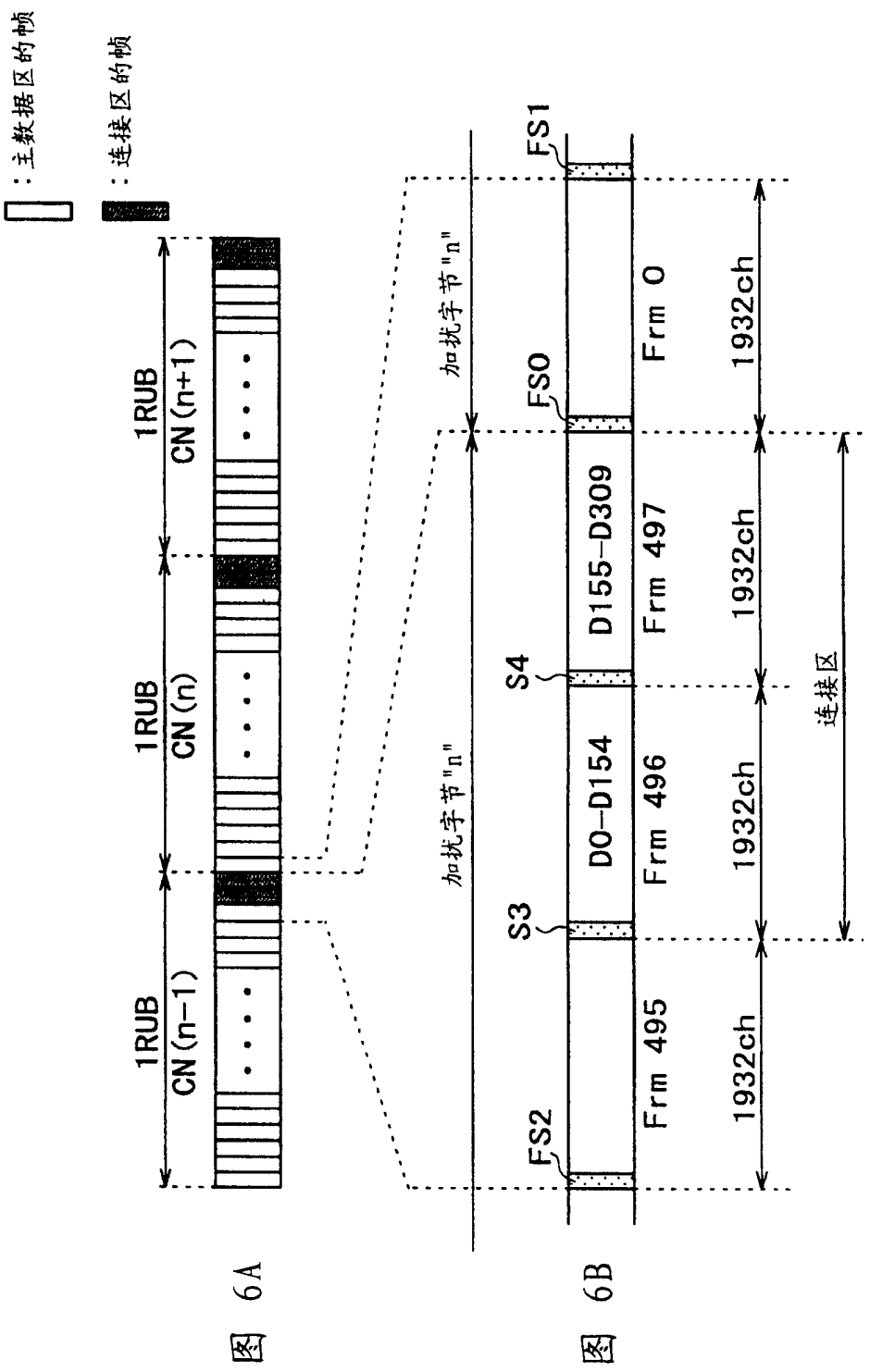

：主数据区的帧
：连接区的帧
1RUB
CN(n-1)
1RUB
CN(n)
1RUB
CN(n+1)
加扰字节"n"
加扰字节"n"
FS2
S3
S4
FS0
FS1
D0-D154
D155-D309
Frm 495
Frm 496
Frm 497
Frm 0
1932ch
1932ch
1932ch
1932ch
连接区

图 6A 图 6B

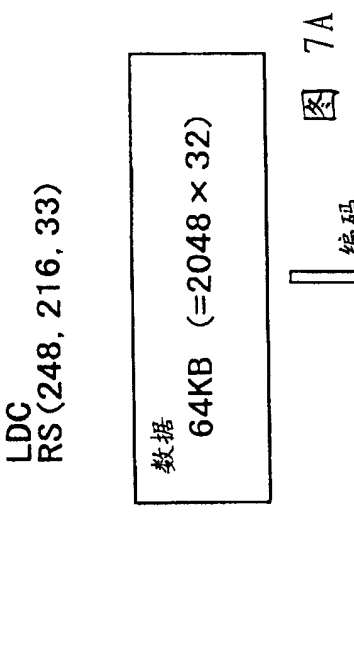


图 7A

图 7B

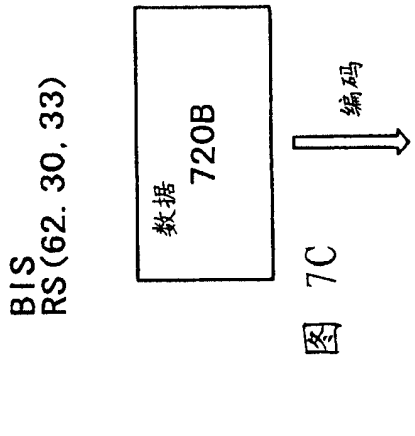


图 7C

图 7D

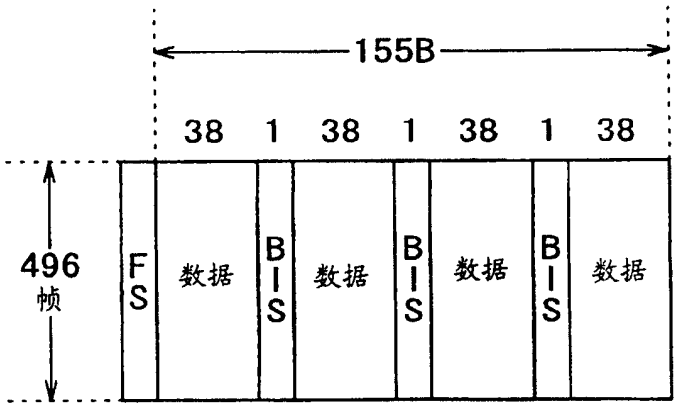


图 8

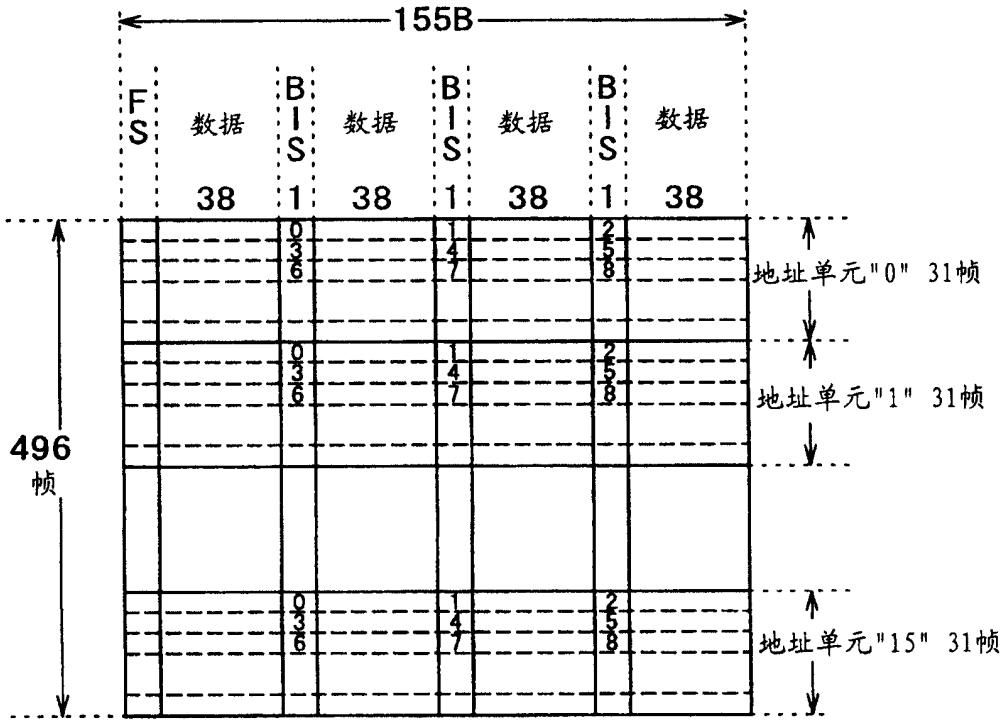

155B
FS
数据
BIS
数据
BIS
数据
BIS
数据
38
1
38
1
38
1
38
496
帧
0
3
6
1
4
7
2
5
8
地址单元"0" 31帧
地址单元"1" 31帧
地址单元"15" 31帧

图 9

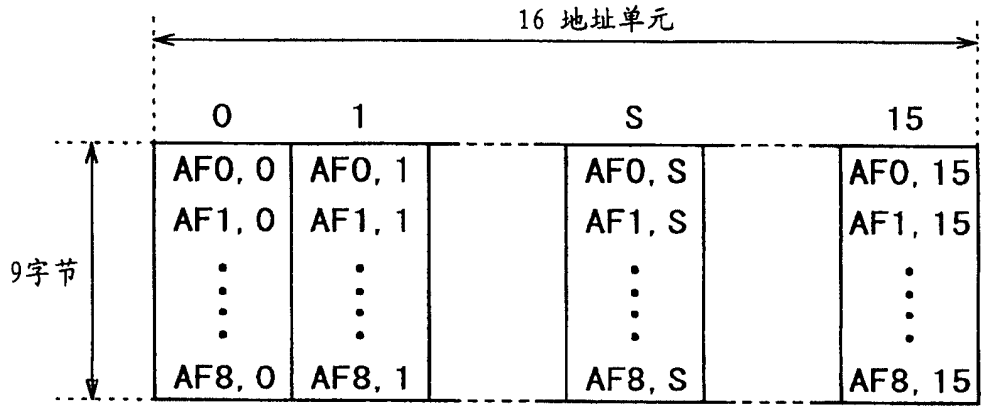

16 地址单元
0
1
S
15
9字节
AF0, 0
AF0, 1
AF0, S
AF0, 15
AF1, 0
AF1, 1
AF1, S
AF1, 15
AF8, 0
AF8, 1
AF8, S
AF8, 15

图 10

同步数	24位同步体 9T 9T	6位同步ID
FS0	#01 010 000 000 010 000 000 010	000 001
FS1	#01 010 000 000 010 000 000 010	010 010
FS2	#01 010 000 000 010 000 000 010	101 000
FS3	#01 010 000 000 010 000 000 010	100 001
FS4	#01 010 000 000 010 000 000 010	000 100
FS5	#01 010 000 000 010 000 000 010	001 001
FS6	#01 010 000 000 010 000 000 010	010 000
FS7	#01 010 000 000 010 000 000 010	100 101

图 11A

帧数	帧同步	帧数	帧同步
0	FS0		
1	FS1	16	FS5
2	FS2	17	FS3
3	FS3	18	FS2
4	FS3	19	FS2
5	FS1	20	FS5
6	FS4	21	FS6
7	FS1	22	FS5
8	FS5	23	FS1
9	FS5	24	FS1
10	FS4	25	FS6
11	FS3	26	FS2
12	FS4	27	FS6
13	FS6	28	FS4
14	FS6	29	FS4
15	FS3	30	FS2

连接 S3	FS7
连接 S4	FS2

图 11B

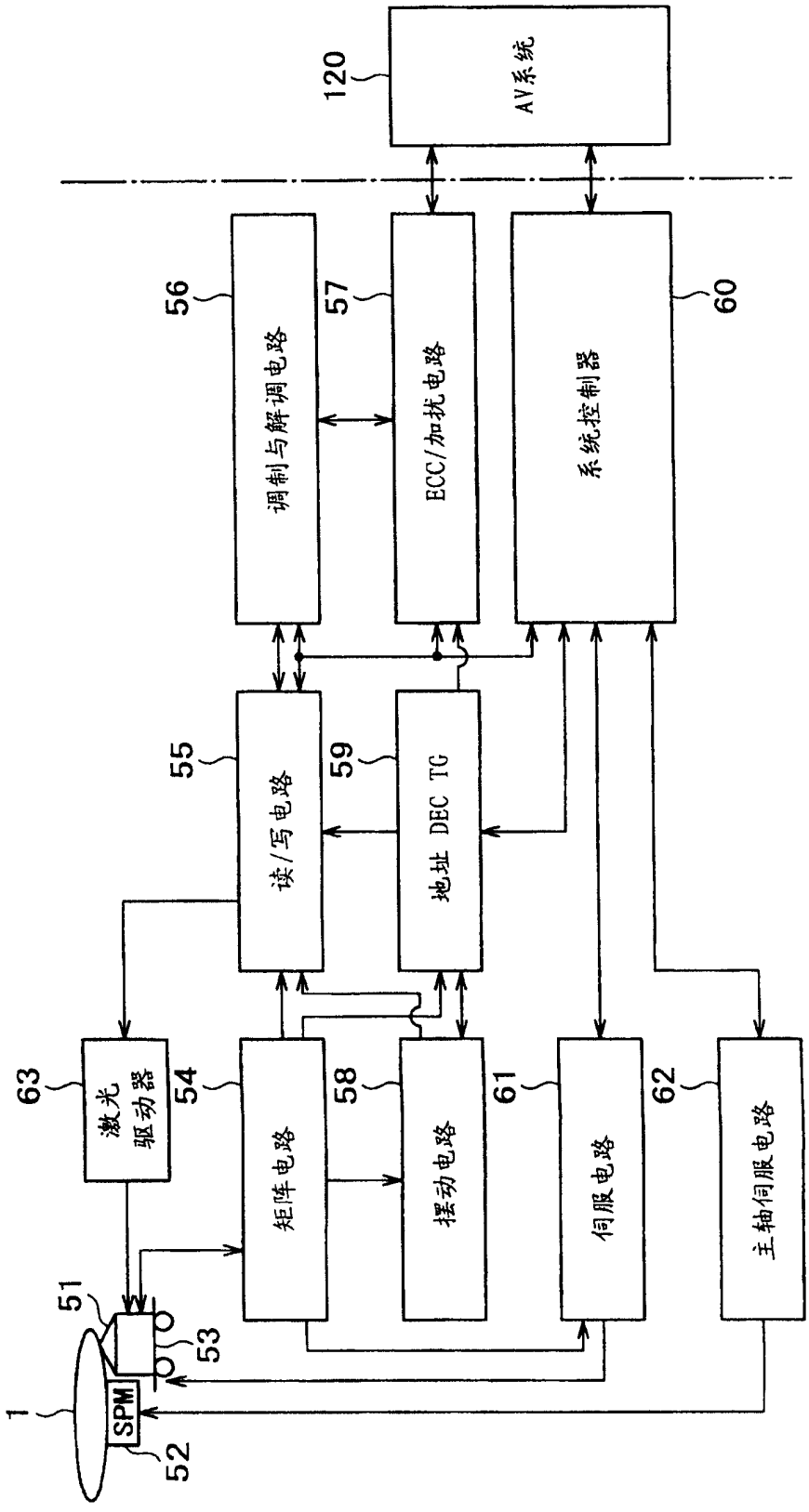

120
AV系统
56
调制与解调电路
57
ECC/加扰电路
60
系统控制器
55
读/写电路
59
地址 DEC TG
63
激光驱动器
54
矩阵电路
58
摆动电路
61
伺服电路
62
主轴伺服电路
51
53
1
SPM
52

图 12

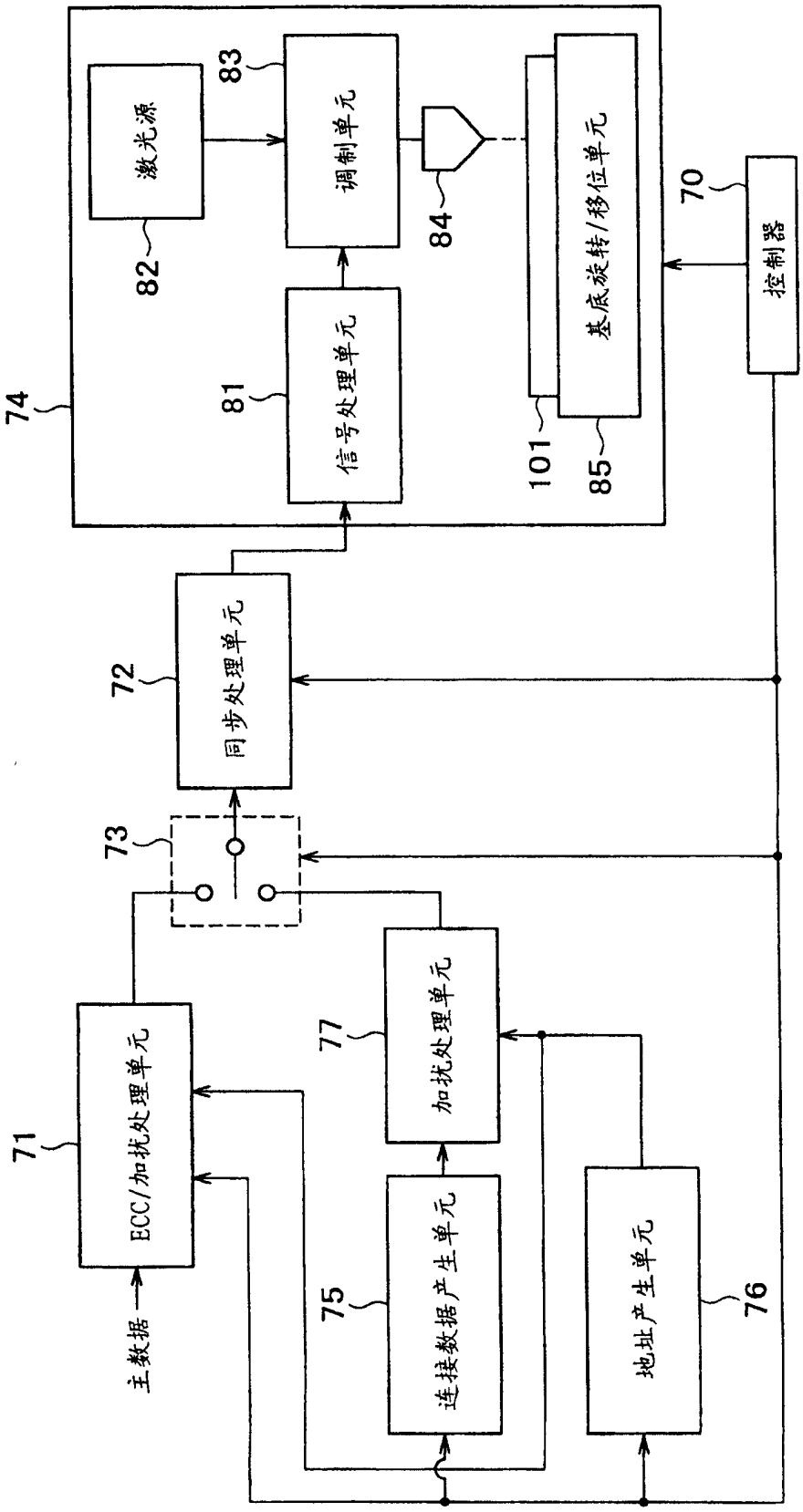

主数据
ECC/加扰处理单元
71
连接数据产生单元
75
加扰处理单元
77
地址产生单元
76
73
同步处理单元
72
74
激光源
82
调制单元
83
84
信号处理单元
81
基底旋转/移位单元
101
85
控制器
70

图 13