(19) **Bundesrepublik Deutschland**
Deutsches Patent- und Markenamt

(10) **DE 695 35 502 T2** 2008.01.24

(12) # Übersetzung der europäischen Patentschrift

(97) **EP 0 706 216 B1**
(21) Deutsches Aktenzeichen: **695 35 502.3**
(96) Europäisches Aktenzeichen: **95 402 206.7**
(96) Europäischer Anmeldetag: **03.10.1995**
(97) Erstveröffentlichung durch das EPA: **10.04.1996**
(97) Veröffentlichungstag
der Patenterteilung beim EPA: **30.05.2007**
(47) Veröffentlichungstag im Patentblatt: **24.01.2008**

(51) Int Cl.[8]: ***H01L 23/532*** (2006.01)
H01L 23/522 (2006.01)

(30) Unionspriorität:

23882194	**03.10.1994**	**JP**
372795	**13.01.1995**	**JP**

(73) Patentinhaber:
Sony Corp., Tokio/Tokyo, JP

(74) Vertreter:
Mitscherlich & Partner, Patent- und Rechtsanwälte, 80331 München

(84) Benannte Vertragsstaaten:
DE, FR, GB

(72) Erfinder:
Hasegawa, Toshiaki, Shinagawa-ku, Tokyo, JP

(54) Bezeichnung: **Dielektrische Zwischenschicht für eine Halbleitervorrichtung**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

HINTERGRUND DER ERFINDUNG

1. Gegenstand der Erfindung

[0001] Die vorliegende Erfindung betrifft eine Halbleitervorrichtung, die hochdichte leitende Zwischenverbinder aufweist, und insbesondere eine Halbleitervorrichtungs-Aufbauanordnung zum Realisieren eines niedrigen Energieverbrauchs und eines Hochgeschwindigkeitsbetriebes.

2. Stand der Technik

[0002] Als ein Mittel zum Erreichen von Größenreduzierungen einer Halbleitervorrichtung, der Energieverbrauchs-Reduzierungen und der Erhöhung der Betriebsgeschwindigkeit ist das Niedrigmachen der dielektrischen Konstanten der dielektrischen Zwischenschichten vorgeschlagen worden. Ein Beispiel davon ist in der japanischen Patentoffenlegungsschrift Nr. 7650/1988 (Veröffentlichungsdatum: 13. Januar 1988) offenbart. Insbesondere ist eine dielektrische Zwischenschicht zwischen leitenden Zwischenverbindern aus einem Material mit niedriger Dielektrizitätskonstante gemacht, das eine kleinere relative Dielektrizitätskonstante als die der gebildeten dielektrischen Schichten jeweils über und unter den leitenden Zwischenverbindern aufweist. Außerdem ist in dieser Aufbauanordnung die dielektrische Schicht, welche zwischen den leitenden Zwischenverbindern positioniert ist und eine niedrige relative Dielektrizitätskonstante aufweist, in direktem Kontakt mit den leitenden Zwischenverbindern.

[0003] Oft besteht das vorher erwähnte Material niedriger Dielektrizitätskonstante aus einer dielektrischen Schicht, in der Kohlenstoff hinzugefügt ist, um die Dielektrizitätskonstante zu ungefähr 1,5 bis 2,5 herabzureduzieren. Alternativ ist ein organisches Material wie Polymid, Polyparaxylylen oder Polysiloxan verwendet. Die Herstellung der Halbleitervorrichtungen von dielektrischer Zwischenschicht-Struktur, die diese Materialien verwendet, ist diskutiert worden.

[0004] Ein bekanntes Verfahren zum Herstellen einer Halbleitervorrichtung, die eine dielektrische Zwischenschicht in direktem Kontakt mit leitenden Zwischenverbindern aufweist ist durch Bezug auf schematische Querschnitte in **Fig.** 1(a)–1(c) beschrieben worden. Die dielektrische Zwischenschicht ist aus einem Kohlenstoff enthaltenden Material niedriger Dielektrizitätskonstante gemacht. In **Fig.** 1(a) ist die mit **13** bezeichnete dielektrische Schicht auf einem Halbleitersubstrat **12** gebildet. Die Metallbeschichtung **14** ist als eine Schicht auf der dielektrischen Schicht **13** angebracht. Die dielektrische Schicht **13** aus SiO_2 ist mit einer Dicke von etwa 0,5 μm durch CVD, Bedampfung oder andere Techniken gebildet. Die Metallbeschichtung ist aus Aluminium (Al), der einen kleinen spezifischen Widerstand aufweist und zu einer Dicke von etwa 0,5 μm aufgetragen ist.

[0005] Der in **Fig.** 1(b) gezeigte Zustand ist durch Bilden eines Fotolackmusters durch ein lithografisches Verfahren (nicht gezeigtes) und anschließendes Ätzen der dielektrischen Schicht **13** und der Metallbeschichtung **14** zur gleichen Zeit durch ein trockenes Ätzverfahren erhalten. Bei dem trockenen Ätzverfahren ist normalerweise CCl_4 verwendet, um das Al.-Gemisch von CF_4 und H_2 zu ätzen, oder ein anderes Material ist zum Ätzen der dielektrischen SiO_2-Schicht eingesetzt.

[0006] In dem in **Fig.** 1(c) dargestellten Zustand ist eine dielektrische Schicht **16**, die eine kleinere relative Dielektrizitätskonstante als die der dielektrischen Schicht **13** hat, verdeckt. Diese dielektrische Schicht **16** besteht aus Polytetrafluoroethylen, Polyethylen oder dergleichen.

[0007] Jedoch zeigt die dielektrische Schicht, die nach dem Stand der Verfahrenstechnik benutzt und aus einem Material niedriger Dielektrizitätskonstante, das Kohlenstoff enthält, gemacht ist, eine Neigung zur Wasseraufnahme (Hygroskopizität), und dadurch ist der Feuchtigkeitswiderstand mangelhaft. Deswegen findet speziell in Aluminiumverbindungen die Korrosion statt, wodurch die Zuverlässigkeit fertiger Halbleitervorrichtungen verschlechtert ist. Außerdem ist der Plasmawiderstand nicht ausreichend. Speziell die dielektrische Schicht ist anfällig für Sauerstoffplasma. Daher ist es schwierig, diese dielektrische Schicht als eine dielektrische Zwischenschicht in einer Halbleitervorrichtung zu verwenden.

[0008] Die GB-A-2266181 offenbart eine integrierte Halbleiterschaltung, die eine Dielektrik-Schichtstruktur mit einem Substrat aufweist. Ein Hauptkörper weist leitende Zwischenverbinder, die auf ihm gebildet sind, und eine erste dielektrische Schicht ebenso wie eine zweite dielektrische Schicht auf. Die erste dielektrische Schicht deckt die leitenden Zwischenverbinder ab, und die zweite dielektrische Schicht ist zwischen den leitenden Zwischenverbindern vorhanden, aber durch die erste dielektrische Schicht davon getrennt. Der gesamten isolierenden Schicht ist eine effektive Konstante verliehen. Die effektive Dielektrizitätskonstante der gesamten isolierenden Schicht ist kleiner als die einer konventionellen isolierenden Schicht. Das Material der zweiten dielektrischen Schicht kann Polymid-Kunststoff sein.

[0009] In der EP-A-0599730 ist eine Feinstruktur gezeigt, wobei auf einem Substrat Verdrahtungen gebildet sind. Darauf ist eine erste dielektrische Schicht (Si-Oxid-Schicht) gebildet, und eine zweite Oxidschicht ist zumindest zwischen den Verdrahtungen

vorhanden, aber durch die erste dielektrische Schicht davon getrennt. Die zweite dielektrische Schicht ist unter Verwendung von SiF_4 hergestellt und enthält Fluor. Die Dielektrizitätskonstante der zweiten Si-Oxidschicht, die das Fluor enthält, ist kleiner als die der ersten Si-Oxidschicht, die gar kein Fluor enthält.

AUFGABEN UND KURZBESCHREIBUNG DER ERFINDUNG

[0010] Es ist die erste Aufgabe der vorliegenden Erfindung eine Aufbauanordnung einer dielektrischen Zwischenschicht bereitzustellen, die in einer Halbleitervorrichtung zu verwenden ist und welche eine dielektrische Schicht von niedriger Dielektrizitätskonstante ermöglicht, die weder eine ausgezeichnete Hygroskopizität noch einen ausgezeichneten Plasmawiderstand aufweist, um als eine dielektrische Zwischenschicht verwendet zu sein, und welche die Zuverlässigkeit der leitenden Zwischenverbinder verbessert. Es ist eine zusätzliche Aufgabe der Erfindung eine Aufbauanordnung einer dielektrischen Zwischenschicht bereitzustellen, die in einer Halbleitervorrichtung zu verwenden ist und welche einen niedrigen Energieverbrauch und Hochgeschwindigkeitsbetrieb mit hochdichten leitenden Zwischenverbindern zustande bringt.

[0011] Die vorliegende Erfindung liefert eine Aufbauanordnung einer dielektrischen Zwischenschicht, die in einer Halbleitervorrichtung zu verwenden ist, und welche einen Hauptkörper, eine erste dielektrische Schicht und eine zweite dielektrische Schicht, die zumindest zwischen den leitenden Zwischenverbindern gebildet ist, aufweist. Der Hauptkörper ist zum Herstellen einer Halbleitervorrichtung verwendet. Zumindest die Oberfläche des Hauptkörpers ist isolierend. Die erste dielektrische Schicht auf dem Hauptkörper ist derart ausgebildet, um die leitenden Zwischenverbinder abzudecken, die über dem Hauptkörper gebildet sind, und trennt die Zwischenverbinder von der zweiten dielektrischen Schicht. Die zweite dielektrische Schicht hat eine kleinere relative Dielektrizitätskonstante als die der ersten dielektrischen Schicht.

[0012] Die vorliegende Erfindung liefert eine Aufbauanordnung einer dielektrischen Zwischenschicht, die ähnlich der Aufbauanordnung ist, die in dem unmittelbar vorangehenden Absatz beschrieben worden ist, aber die ferner dadurch gekennzeichnet ist, dass eine dritte dielektrische Schicht, die im Wesentlichen die gleiche relative Dielektrizitätskonstante wie die erste dielektrische Schicht hat, unter den leitenden Zwischenverbindern gebildet ist, und dass eine vierte dielektrische Schicht, die eine Dicke von 10–30% der Höhe der leitenden Zwischenverbinder hat und im Wesentlichen die gleiche relative Dielektrizitätskonstante wie die zweite dielektrische Schicht hat, unter der dritten dielektrischen Schicht gebildet ist.

[0013] Bestimmte Ausführungen der Erfindung liefern eine Aufbauanordnung einer dielektrischen Zwischenschicht, die ähnlich der Aufbauanordnung ist, die in dem unmittelbar vorangehenden Absatz beschrieben ist, aber die ferner dadurch gekennzeichnet ist, dass die Dicke der zweiten dielektrischen Schicht um 10–100% größer als die Höhe der leitenden Zwischenverbinder in den Richtungen der Höhe und der Dicke ist.

[0014] Noch weitere Ausführungen der Erfindung liefern eine Aufbauanordnung einer dielektrischen Zwischenschicht, die dadurch gekennzeichnet ist, dass die oben beschriebene dritte dielektrische Schicht aus zumindest einem vom den Siliziumoxid, Siliziumoxinitrid und Siliziumnitrid besteht, und dass die vierte dielektrische Schicht (**22**) aus zumindest einem von den Siliziumoxid, fluorhaltigem Siliziumoxid, Polysiloxan-Materialien, Parylen [Paraxylylen ?], Fluorkohlenstoff-Materialien und Polymid-Materialien besteht.

[0015] Noch weitere Ausführungen der Erfindung liefern eine Aufbauanordnung einer dielektrischen Zwischenschicht, die dadurch gekennzeichnet ist, dass eine fünfte dielektrische Schicht über den oben beschriebenen leitenden Zwischenverbindern mittels der ersten dielektrischen Schicht gebildet ist, und dass die fünfte dielektrische Schicht aus zumindest einem von den Siliziumoxid, fluorhaltigem Siliziumoxid, Polysiloxan-Materialien, Polyparaxylylen, Fluorkohlenstoff-Materialien und Polymid-Materialien besteht. Diese Aufbauanordnung ist ferner dadurch gekennzeichnet, dass die Dicke der fünften dielektrischen Schicht mehr als 10% und weniger als 30% von der Höhe der leitenden Zwischenverbinder ausmacht und im Wesentlichen die gleiche relative Dielektrizitätskonstante wie die zweite dielektrische Schicht (**16**) aufweist.

[0016] Verschiedene Ausführungen der Erfindung liefern eine Aufbauanordnung einer dielektrischen Zwischenschicht, die in einer Halbleitervorrichtung zu verwenden ist, und welche dadurch gekennzeichnet ist, dass eine Vielzahl erster dielektrischer Schichten von der oben beschriebenen Aufbauanordnung gebildet ist, und dass jede der ersten dielektrischen Schichten aus zumindest einem von Siliziumoxid, Siliziumoxinitrid und Siliziumnitrid besteht.

[0017] Noch weitere Ausführungen der Erfindung liefern eine Aufbauanordnung einer dielektrischen Zwischenschicht, die in einer Halbleitervorrichtung zu verwenden ist, und welche dadurch gekennzeichnet ist, dass eine Vielzahl zweiter dielektrischer Schichten von der oben beschriebenen Aufbauanordnung gebildet ist, und dass jede der zweiten dielektrischen

Schichten aus zumindest einem von den Siliziumoxid, fluorhaltigem Siliziumoxid, Polysiloxan-Materialien, Polyparaxylylen, Fluorkohlenstoff-Materialien und Polymid-Materialien besteht.

[0018] In dieser Aufbauanordnung einer dielektrischen Zwischenschicht, die in einer Halbleitervorrichtung zu verwenden ist, ist die erste dielektrische Schicht so ausgebildet, um die leitenden Zwischenverbinder abzudecken. Deswegen sind die leitenden Zwischenverbinder gegen Korrosion und Verunreinigungsdotierung durch die zweite dielektrische Schicht niedriger Dielektrizitätskonstante geschützt. Außerdem ist die zweite dielektrische Schicht, die eine kleinere relative Dielektrizitätskonstante als die der ersten dielektrischen Schicht aufweist, zumindest zwischen den leitenden Zwischenverbindern gebildet und somit ist die Kapazität zwischen den leitenden Zwischenverbindern verringert. Auf diese Weise sind eine Halbleitervorrichtungsstruktur und ein Herstellverfahren, welche einen niedrigen elektrischen Energieverbrauch und einen Hochgeschwindigkeitsbetrieb mit hochdichten leitenden Zwischenverbindern vollbringen, offenbart.

[0019] Andere Aufgaben und Merkmale der Erfindung werden im Laufe der nachfolgenden Beschreibung hiervon sichtbar werden.

KURZBESCHREIBUNG DER ZEICHNUNGEN

[0020] **Fig.** 1(a) ist eine Querschnittsansicht der Aufbauanordnung nach dem Stand der Technik, die erhalten ist, wenn eine dielektrische Schicht **13** und eine Metallbeschichtung **14** über ein Halbleitersubstrat aufgetragen sind;

[0021] **Fig.** 1(b) ist eine der **Fig.** 1(a) ähnliche Querschnittsansicht, aber in welcher ein Trockenätzverfahren ausgeführt worden ist, nachdem die dielektrische Schicht **13** und die Metallbeschichtung **14** mit einem Abdecklack (Resist) bemustert worden sind;

[0022] **Fig.** 1(c) ist eine der **Fig.** 1(b) ähnliche Querschnittsansicht, aber in welcher eine dielektrische Schicht **16**, die eine kleinere relative Dielektrizitätskonstante als die der dielektrischen Schicht **13** aufweist, verdeckt worden ist;

[0023] Fig. 2 ist eine schematische Querschnittsansicht der Aufbauanordnung eines ersten Beispiels der vorliegenden Erfindung;

[0024] Fig. 3 ist eine schematische Querschnittsansicht der Aufbauanordnung eines zweiten Beispiels der vorliegenden Erfindung;

[0025] Fig. 4 ist eine schematische Querschnittsansicht der Aufbauanordnung eines dritten Beispiels der vorliegenden Erfindung;

[0026] **Fig.** 5(a) ist eine Querschnittsansicht, die ein Herstellverfahren des dritten Beispiels der Erfindung veranschaulicht und in welcher die dielektrischen Schichten und Metallbeschichtung aufgetragen sind;

[0027] **Fig.** 5(b) ist eine der **Fig.** 5(a) ähnliche Querschnittsansicht, aber in welcher die Seitenwände der leitenden Zwischenverbinder mit einer dielektrischen Schicht **15** überzogen worden sind, nachdem die dielektrischen Schichten und die Metallbeschichtung bemustert worden sind;

[0028] **Fig.** 5(c) ist eine der **Fig.** 5(b) ähnliche Querschnittsansicht, aber in welcher eine obere dielektrische Schicht **17** aufgetragen worden ist, nachdem die Räume zwischen den leitenden Zwischenverbindern mit einem Material niedriger Dielektrizitätskonstante versehen worden sind;

[0029] Fig. 6 ist eine schematische Querschnittsansicht der Aufbauanordnung eines vierten Beispiels der vorliegenden Erfindung;

[0030] Fig. 7 ist eine schematische Querschnittsansicht der Aufbauanordnung eines fünften Beispiels der vorliegenden Erfindung;

[0031] **Fig.** 8(a) ist eine Querschnittsansicht der Aufbauanordnung nach dem Stand der Technik, die den Effekt der Kapazitätsreduzierung zwischen den leitenden Zwischenverbindern veranschaulicht;

[0032] **Fig.** 8(b) ist eine der **Fig.** 8(a) ähnliche Querschnittsansicht, aber eine die die Art und Weise veranschaulicht, auf welche eine Vorstreckrate des Materials mit der niedrigen Dielektrizitätskonstante in einer erfindungsgemäßen Aufbauanordnung einer dielektrischen Zwischenschicht gefunden ist;

[0033] **Fig.** 8(c) ist eine Kurvendarstellung, die den durch vorliegende Erfindung zwischen den leitenden Zwischenverbindern erhaltenen Kapazitäts-Reduzierungseffekt mit dem durch eine Aufbauanordnung einer dielektrischen Zwischenschicht nach dem Stand der Technik zwischen den leitenden Zwischenverbindern erhaltenen Kapazitäts-Reduzierungseffekt vergleicht; und

[0034] Fig. 9 ist eine schematische Querschnittsansicht der Aufbauanordnung einer Halbleitervorrichtung, auf welche das fünfte Beispiel der Erfindung angewandt ist.

DETAILBESCHREIBUNG BEVORZUGTER AUSFÜHRUNGEN

[0035] Ein erstes Beispiel der vorliegenden Erfindung wird nun mit Bezug auf den schematischen Querschnitt der Fig. 2 beschrieben.

[0036] Wie in Fig. 2 gezeigt, weist eine Basis oder ein Hauptkörper **11** ein Halbleitersubstrat **12** auf, zum Beispiel, auf dem eine untere dielektrische Schicht **13** gebildet ist, die aus Siliziumoxid (z. B. mit einer Dielektrizitätskonstante von 4,0) besteht. Beispielsweise ist eine Vielzahl leitender Zwischenverbinder **14** über der dielektrischen Schicht **13** der Basis **11** gebildet.

[0037] Eine erste dielektrische Schicht **15** ist derart gebildet, um die leitenden Zwischenverbinder abzudecken. Diese erste dielektrische Schicht **15** ist aus Siliziumoxid (z. B. mit einer Dielektrizitätskonstante von 4,0) mit einer Schichtdicke von 2 nm gemacht. Alternativ ist die Schicht aus Siliziumoxinitrid (z. B., mit einer Dielektrizitätskonstante von 4,0–6,0) oder Siliziumnitrid (z. B. mit einer Dielektrizitätskonstante von 6,0) gemacht.

[0038] Eine zweite dielektrische Schicht **16**, die eine kleinere relative Dielektrizitätskonstante als die der ersten dielektrischen Schicht **15** aufweist, ist zwischen den leitenden Zwischenverbindern **14** via der ersten dielektrischen Schicht **15** gebildet. Ebenso ist die zweite dielektrische Schicht **16** über der unteren dielektrischen Schicht **13** ausgebildet, welche auf einer Seite der leitenden Zwischenverbinder ist. In der vorliegenden Figur ist die zweite dielektrische Schicht **16** über der unteren dielektrischen Schicht **13** via der ersten dielektrischen Schicht **15** gebildet, aber die zweite dielektrische Schicht **16** kann auf der unteren dielektrischen Schicht **13** direkt gebildet werden. Das heißt, es ist nur erforderlich, dass die erste dielektrische Schicht **15** zumindest zwischen jedem leitenden Zwischenverbinder **14** und der zweiten dielektrischen Schicht **16** vorhanden ist.

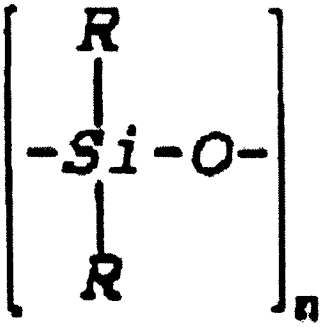
[0039] Die vorhergehend erwähnte zweite dielektrische Schicht **16** kann aus einem auf Polysiloxan basierenden Polymer (z. B. mit einer Dielektrizitätskonstante von 2,8) gemacht sein. Alternativ kann die Schicht aus einem Fluoratome enthaltenden Siliziumoxid (z. B. mit einer Dielektrizitätskonstante von 3,0) oder einem Polymid, das aus Polymid-Material besteht (z. B. mit einer Dielektrizitätskonstante von 3,0), oder anderen geeigneten Materialien von niedriger relativer Dielektrizitätskonstante gemacht sein.

[0040] Eine obere dielektrische Schicht **17**, bestehend beispielsweise aus Siliziumoxid (z. B. mit einer Dielektrizitätskonstante von 4,0), ist jeweils über der ersten und zweiten dielektrischen Schicht **15** und **16** gebildet.

[0041] Wie vorher erwähnt, ist die dielektrische Zwischenschicht **1** jeweils durch die erste und zweite dielektrische Schicht **15** und **16** und durch die obere dielektrische Schicht **17** gebildet, um so die leitenden Zwischenverbinder abzudecken.

[0042] Ein Verfahren zum Herstellen der oben beschriebenen Aufbauanordnung einer dielektrischen Zwischenschicht wird kurz beschrieben. Die leitenden Zwischenverbinder **14** sind über dem Halbleitersubstrat **12** durch gewöhnliche Techniken zum Bilden leitender Zwischenverbinder gebildet. Die untere dielektrische Schicht **13** ist an der vorderen Fläche des Substrats **12** gebildet. Außerdem ist die erste dielektrische Schicht **13** so ausgebildet, um die Oberflächen der leitenden Zwischenverbinder **14** zum Beispiel mittels ECR-(Elektronenzyklotronresonanz)-CVD zu beschichten. Als ein Beispiel der Schichtbildungsbedingungen sind das Silan (SiH_4) und Stickoxid (N_2O) als die gasförmigen Reaktionspartner verwendet. Der Stickstoff (N2) ist als das Trägergas verwendet. Die RF-Leistung ist zu 500 W gewählt. Die Substrattemperatur ist zu 400°C gesetzt.

[0043] Nachdem Bilden der ersten dielektrischen Schicht **15** unter diesen Bedingungen, ist ein auf Polysiloxan basierendes Polymer zum Bilden der zweiten dielektrischen Schicht **16** angewendet. Das durch die Gleichung (1) angegebene Polymer ist als dieses auf dem Polysiloxan basierendes Polymer verwendet.



(1)

(R = CH_3, CH = CH_2, C_6H_5, usw.)

[0044] Dann wird die zweite dielektrische Schicht **16** zurückgeätzt, zum Beispiel durch ECR-Ätzen, bis die erste dielektrische Schicht **15** über den leitenden Zwischenverbindern **14** freigelegt ist. Im Ergebnis ist die zweite dielektrische Schicht **16** zumindest zwischen den leitenden Zwischenverbindern **14** vorhanden. Hiernach ist die obere dielektrische Schicht **17** aus einem Siliziumoxid über der ersten und zweiten dielektrischen Schicht **15** und **16** jeweils durch CVD gebildet.

[0045] In der oben beschriebenen Aufbauanordnung einer dielektrischen Zwischenschicht für eine Halbleitervorrichtung ist die erste dielektrische Schicht **15** so gebildet, um die leitenden Zwischenverbinder **14** abzudecken, und somit sind die leitenden Zwischenverbinder **14** gegen Korrosion und Verunreinigungsdotierung infolge der zweiten dielektrischen Schicht niedriger Dielektrizitätskonstante geschützt. Außerdem, da die zweite dielektrische Schicht **16** von kleinerer relativer Dielektrizitätskonstante als die der ersten dielektrischen Schicht **15** zumindest zwischen den leitenden Zwischenverbindern

14 gebildet ist, passiert das von den leitenden Zwischenverbindern erzeugte elektrische Feld die zweite dielektrische Schicht **16** von niedriger Dielektrizitätskonstante durch. Deswegen ist die Kapazität zwischen den leitenden Zwischenverbindern **14** reduziert.

[0046] Ein zweites Beispiel ist als Nächstes unter Bezug auf den schematischen Querschnitt in Fig. 3 beschrieben. In dieser Figur sind jene Bestandteile, welche die gleichen, wie deren Entsprechungen in Fig. 2 sind, durch gleiche Bezugskennzeichen angezeigt.

[0047] Wie in Fig. 3 gezeigt, ist diese Aufbauanordnung einer dielektrischen Zwischenschicht ähnlich der in Fig. 2 gezeigten Aufbauanordnung, mit der Ausnahme, dass die Dicke der zweiten dielektrischen Schicht **16** um 10–100% größer als die Höhe der leitenden Zwischenverbinder **14** in den Richtungen der Höhe und Tiefe ist. Das heißt, die Dicke di der zweiten dielektrischen Schicht **16**, die Dicke dh des Abschnitts, der höher als die leitenden Zwischenverbinder **14** ist, und die Dicke d1 des Abschnitts, der niedriger als die leitenden Zwischenverbinder **14** ist, sind zu 10–100% der Höhe D der leitenden Zwischenverbinder **14** konfiguriert.

[0048] Auf die gleiche Weise wie bereits im ersten Beispiel beschrieben, besteht die Basis oder der Hauptkörper **11** aus dem Halbleitersubstrat **12**, das die untere, auf seiner Fläche gebildete dielektrische Schicht **13** aufweist. Die erste dielektrische Schicht **15** ist so gebildet, um die leitenden Zwischenverbinder **14** abzudecken. Die obere dielektrische Schicht **17** ist jeweils über der ersten und zweiten dielektrischen Schicht **15** und **16** gebildet.

[0049] Das Verfahren zum Herstellen der Aufbauanordnung einer dielektrischen Zwischenschicht des oben beschriebenen zweiten Beispiels ist durch das gleiche Verfahren wie im ersten Beispiel beschrieben, ausgeführt. Jedoch ist der Unterschied zum Verfahren des ersten Beispiels so, dass wenn die leitenden Zwischenverbinder **14** durch das Ätzen bemustert sind, die untere dielektrische Schicht **13** auch geätzt ist. Die Ätztiefe der unteren dielektrischen Schicht **13** ist auf die unten beschriebene Art bestimmt. Man lasse de die Ätztiefe der unteren dielektrischen Schicht **13** sein. Man lasse d1 die Dicke der ersten dielektrischen Schicht **15** sein, die über den in der unteren dielektrischen Schicht **13** geätzten Abschnitten aufgelagert ist. Man lasse D die Höhe der leitenden Zwischenverbinder **14** sein. Die untere dielektrische Schicht **13** ist so geätzt, dass die Beziehung de – d1 = 0,1D bis 1,0D stimmt.

[0050] Das ECR-(Elektronenzyklotronresonanz)-CVD ist verwendet, um die erste dielektrische Schicht **15** zu bilden. Die erste dielektrische Schicht **15** ist über den in der unteren dielektrischen Schicht **13** geätzten Abschnitten und über den leitenden Zwischenverbindern **14** zu einer Dicke aufgelagert, die größer als die Seitenwände der leitenden Zwischenverbinder **14** ist.

[0051] Im zweiten Beispiel ist die Dicke der zweiten dielektrischen Schicht **16** zwischen den leitenden Zwischenverbindern **14** in Richtung der Höhe und Dicke um 10–100% größer als die Höhe D der leitenden Zwischenverbinder. Deswegen ist die Kapazität zwischen den leitenden Zwischenverbindern **14** niedriger als im ersten Beispiel gemacht, weil das durch die leitenden Zwischenverbinder **14** erzeugte elektrische Feld einfacher durchpassieren kann.

[0052] Wenn der übermäßig dicke Abschnitt weniger als 10% ist, ist der Ausbreitungsweg des durch die leitenden Zwischenverbinder **14** erzeugten elektrischen Feldes nicht auf die zweite dielektrische Schicht **16** beschränkt. Daher ist zwischen den leitenden Zwischenverbindern **14** eine Kapazität kreiert. Das macht es unmöglich, die Kapazität ausreichend zu verkleinern. Andererseits, wenn der übermäßige Abschnitt größer als 100% ist, wird der Schritt aufwendig. Folgerichtig sind die Abdeckcharakteristiken der zweiten dielektrischen Schicht **16** in den letzteren Situationen verschlechtert. Dementsprechend ist das Dickenmaß zu dem oben beschriebenen Bereich konfiguriert.

[0053] Ein drittes Beispiel wird als Nächstes mit Bezug auf den schematischen Querschnitt in Fig. 4 beschrieben. In dieser Figur sind jene Bestandteile, welche die gleichen, wie deren Entsprechungen in Fig. 2 sind, durch gleiche Bezugskennzeichen angezeigt.

[0054] Wie in Fig. 4 gezeigt, ist diese Aufbauanordnung einer dielektrischen Zwischenschicht ähnlich der in Fig. 2 gezeigten Aufbauanordnung, mit der Ausnahme, dass eine dritte dielektrische Schicht **21** und eine vierte dielektrische Schicht **22** unter den leitenden Zwischenverbindern **14** gebildet sind. Diese dritte dielektrische Schicht **21** hat eine im Wesentlichen gleiche Dielektrizitätskonstante wie die erste dielektrische Schicht. Beispiele des Materials schließen Siliziumoxid, Siliziumoxinitrid und Siliziumnitrid ein. Andererseits ist die Dicke der vierten dielektrischen Schicht **22** mehr als 10% und weniger als 30% der Höhe der leitenden Zwischenverbinder **14**. Die vierte dielektrische Schicht **22** hat im Wesentlichen gleiche relative Dielektrizitätskonstante wie die zweite dielektrische Schicht **16**, wie vorher im ersten Beispiel beschrieben worden ist. Diese vierte dielektrische Schicht **22** besteht aus zumindest einem von fluorhaltigem Siliziumoxid, Polysiloxan-Materialien, Polyparaxylylen, Fluorkohlenstoff-Materialien und Polymid-Materialien.

[0055] Diese Aufbauanordnung ist ähnlich der be-

reits in Verbindung mit Fig. 2 unter anderen Gesichtspunkten beschriebenen Aufbauanordnung. Das heißt, die Basis oder der Hauptkörper **11** besteht aus dem Halbleitersubstrat **12**, das die auf seiner Oberfläche gebildete untere dielektrische Schicht **13** aufweist. Die leitenden Zwischenverbinder **14** sind jeweils über der unteren dielektrischen Schicht **13** via der vierten und dritten dielektrischen Schicht **22**, **21** gebildet. Die erste dielektrische Schicht **15** ist so gebildet, um die leitenden Zwischenverbinder **14** abzudecken. Die obere dielektrische Schicht **17** ist über der ersten und zweiten dielektrischen Schicht **15** und **16** gebildet. Die dielektrische Zwischenschicht **1** ist auf diese Weise aufgebaut.

[0056] In der oben beschriebenen Aufbauanordnung sind von der ersten dielektrischen Schicht **15** und der dritten dielektrischen Schicht **21** zwischen den leitenden Zwischenverbindern **14** jene Abschnitte, welche nicht in direktem Kontakt mit den leitenden Zwischenverbindern **14** sind, nicht erforderlich ausgebildet zu sein. Daher können die erste dielektrische Schicht **15** und die dritte dielektrische Schicht **21** so gebildet werden, um die leitenden Zwischenverbinder **14** zu umschließen.

[0057] Das Herstellverfahren der Aufbauanordnung einer dielektrischen Zwischenschicht nach dem oben beschriebenen dritten Beispiel ist durch das gleiche Verfahren wie im ersten Beispiel beschrieben ausgeführt. Jedoch ist der Unterschied zum Verfahren des ersten Beispiels so, dass die vierte dielektrische Schicht **22** und die dritte dielektrische Schicht **21** nacheinander über die untere dielektrische Schicht **13** geschichtet sind, bevor die leitenden Zwischenverbinder **14** gebildet sind. Erstens ist die vierte dielektrische Schicht **22** über der unteren dielektrischen Schicht **13** durch die Rotationsbeschichtung zu einer Schichtdicke von 100 nm angelegt. Nachfolgend ist die dritte dielektrische Schicht **21** durch ECR-CVD zu einer Schichtdicke von beispielsweise 10 nm gebildet. Dann werden die leitenden Zwischenverbinder **14** durch die Metallschicht bildende Techniken gebildet, gefolgt von der Ausführung des Verfahrens, das bereits im ersten Beispiel beschrieben worden ist.

[0058] Es ist auch möglich, die Aufbauanordnung einer dielektrischen Zwischenschicht des dritten Beispiels durch ein anderes Verfahren herzustellen. Dieses Verfahren ist dadurch gekennzeichnet, dass die erste und zweite dielektrische Schicht auf dem Abschnitt der vierten dielektrischen Schicht, welcher zwischen den leitenden Zwischenverbindern liegt, entfernt ist.

[0059] Insbesondere ist, wie in **Fig.** 5(a) gezeigt, bevor die leitenden Zwischenverbinder **14** gebildet sind, eine vierte dielektrische Schicht **22** über der unteren dielektrischen Schicht **13** der Basis **11** zu einer Schichtdicke von 100 nm durch ein Anwendungsverfahren gebildet, beispielsweise. Danach ist eine dritte dielektrische Schicht **21** zu einer Schichtdicke von 10 nm mittels ECR-CVD gebildet, beispielsweise. Nachfolgend ist eine Metallschicht **31** zum Bilden der leitenden Zwischenverbinder **14** durch Bedampfung gebildet. Danach ist eine dielektrische Schicht **32** (die im fertigen Produkt die erste dielektrische Schicht **15** ist) auf der Metallschicht **31** mittels CVD gebildet.

[0060] Danach ist ein Bemusterungsschritt, der die gewöhnliche Lithografie und Ätztechniken verwendet, ausgeführt, um die leitenden Zwischenverbinder **14** aus der Metallschicht **31** wie in **Fig.** 5(b) gezeigt zu bilden. Zu diesem Zeitpunkt ist die dielektrische Schicht **32** (letztere wird die erste dielektrische Schicht **15**) über den leitenden Zwischenverbindern **14** gelassen. Die dritte dielektrische Schicht **21** an Positionen zwischen den leitenden Zwischenverbindern **14** ist weggeätzt.

[0061] Hiernach sind Seitenwände **33** (werden zur ersten dielektrischen Schicht **15**) an den Seitenwänden der leitenden Zwischenverbinder **14** durch gewöhnliche Seitenwandbildungstechniken gebildet, die den Gebrauch von der Bildung einer weiteren dielektrischen Schicht (nicht gezeigten) für die Seitenwände und die Rückätzung macht. Selbstverständlich ist die weitere dielektrische Schicht, die zwischen den leitenden Zwischenverbindern **14** liegt, während der Rückätzung zum Bilden der Seitenwände entfernt. Die weitere dielektrische Schicht, die die leitenden Zwischenverbinder **14** überlagert und für die Seitenwände verwendet, ist auch entfernt. Jedoch zumindest der Bodenabschnitt der dielektrischen Schicht **32** verbleibt. Daher sind die leitenden Zwischenverbinder **14** mit der ersten dielektrischen Schicht **15** überdeckt, die aus der auf den leitenden Zwischenverbindern **14** und den Seitenwänden **33** belassenen dielektrischen Schicht **32** besteht.

[0062] Hiernach ist das im ersten Beispiel beschriebene Verfahren ausgeführt, um die zweite dielektrische Schicht **16** und die obere dielektrische Schicht **17** wie in **Fig.** 5(c) gezeigt auszubilden.

[0063] Wenn die Aufbauanordnung einer dielektrischen Zwischenschicht durch das oben beschriebene Verfahren gebildet ist, ist die zweite dielektrische Schicht **16** direkt mit der vierten dielektrischen Schicht **22** verbunden.

[0064] In dem oben beschriebenen dritten Beispiel sind die dritte dielektrische Schicht **21** und die vierte dielektrische Schicht **22** unter den leitenden Zwischenverbindern **14** gebildet, und somit schützt die dritte dielektrische Schicht **21**, die im Wesentlichen die gleiche relative Dielektrizitätskonstante wie die erste dielektrische Schicht **15** hat, die leitenden Zwischenverbinder **14** gegen Korrosion und Verunreinigungsdotierung durch die vierte dielektrische Schicht

22 von niedriger Dielektrizitätskonstante. Weil die Dicke der vierten dielektrischen Schicht **22** mehr als 10% und weniger als 30% der Höhe der leitenden Zwischenverbinder **14** ausmacht, und weil die vierte dielektrische Schicht **22** im Wesentlichen die gleiche relative Dielektrizitätskonstante wie die zweite dielektrische Schicht **16** hat, passiert das von den leitenden Zwischenverbindern erzeugte elektrische Feld die vierte dielektrische Schicht **22** von niedriger Dielektrizitätskonstante durch. Demzufolge ist die Kapazität zwischen den leitenden Zwischenverbindern **14** reduziert.

[0065] Wenn die Dicke der vierten dielektrischen Schicht **22** weniger als 10% der Höhe der leitenden Zwischenverbinder **14** ist, passiert das von den leitenden Zwischenverbindern **14** entwickelte elektrische Feld schwerlich durch die vierte dielektrische Schicht **22**, aber passiert durch die untere dielektrische Schicht **13** durch. Folglich ist die Kapazität weniger effektiv reduziert. Andererseits, wenn die Dicke 30% überschreitet, ist der Feuchtigkeitswiderstand nachteilig betroffen, weil die Schichtqualität der vierten dielektrischen Schicht mangelhaft ist. Wenn ein thermaler Schritt betroffen ist, werden, wenn die vierte dielektrische Schicht **22** Kohlenstoff enthält, Kohlenwasserstoffgase produziert. Das macht die Schicht porös. Aus diesem Grund ist der Feuchtigkeitswiderstand weiter verschlechtert. Dementsprechend ist die Schichtdicke der vierten dielektrischen Schicht **22** in dem oben beschriebenen Bereich konfiguriert.

[0066] Ein viertes Beispiel ist als Nächstes durch Bezug auf den schematischen Querschnitt in Fig. 6 beschrieben. In dieser Figur sind jene Bestandteile, welche die gleichen, wie deren Entsprechungen in Fig. 2 sind, durch gleiche Bezugskennzeichen angezeigt.

[0067] Wie in Fig. 6 gezeigt, ist diese Aufbauanordnung einer dielektrischen Zwischenschicht ähnlich der in Fig. 2 gezeigten Aufbauanordnung, mit der Ausnahme, dass eine fünfte dielektrische Schicht **23** über den leitenden Zwischenverbindern **14** via der ersten dielektrischen Schicht **15** gebildet ist. In diesem Beispiel ist die fünfte dielektrische Schicht **23** auch über der zweiten dielektrischen Schicht **16** gebildet. Die Dicke der fünften dielektrischen Schicht **23** ist mehr als 10% und weniger als 30% der Höhe der leitenden Zwischenverbinder **14**. Die fünfte dielektrische Schicht **23** hat im Wesentlichen die gleiche relative Dielektrizitätskonstante wie die zweite dielektrische Schicht **16**, die im ersten Beispiel beschrieben worden ist. Die fünfte dielektrische Schicht **23** besteht beispielsweise aus zumindest einem von fluorhaltigem Siliziumoxid, Polysiloxan-Materialien, Polyparaxylylen, Fluorkohlenstoff-Materialien und Polymid-Materialien.

[0068] Zum Beispiel ist die fünfte dielektrische Schicht **23**, wenn die Höhe der leitenden Zwischenverbinder **14** 600 nm ist, zu einer Schichtdicke von 100 nm gebildet, beispielsweise. In diesem Fall entfallen dafür etwa 17% der Schichtdicke der leitenden Zwischenverbinder **14**. Die Aufbauanordnung ist ähnlich der bereits in Verbindung mit Fig. 2 unter anderen Gesichtspunkten beschriebenen Aufbauanordnung.

[0069] Das heißt, die Basis oder der Hauptkörper **11** besteht aus dem Halbleitersubstrat **12**, das die auf seiner Oberfläche gebildete untere dielektrische Schicht **13** aufweist. Die leitenden Zwischenverbinder **14** sind über der unteren dielektrischen Schicht **13** gebildet. Die erste dielektrische Schicht **15** ist so gebildet, um die leitenden Zwischenverbinder **14** abzudecken. Die obere dielektrische Schicht **17** ist jeweils über der ersten und zweiten dielektrischen Schicht **15**, **16** via der fünften dielektrischen Schicht **23** gebildet. Die dielektrische Zwischenschicht **1** ist auf diese Weise aufgebaut.

[0070] Das Herstellverfahren der Aufbauanordnung einer dielektrischen Zwischenschicht nach dem oben beschriebenen vierten Beispiel ist durch das gleiche Verfahren wie im ersten Beispiel beschrieben ausgeführt. Jedoch ist der Unterschied zum Verfahren des ersten Beispiels so, dass die zweite dielektrische Schicht **16** über den leitenden Zwischenverbindern **14** via der ersten dielektrischen Schicht **15**, wenn die zweite dielektrische Schicht **16** zurückgeätzt wird, belassen ist. Das heißt, die zweite dielektrische Schicht **16** ist bis zu einer Dicke belassen, welche mehr als 10% und weniger als 30% der Höhe der leitenden Zwischenverbinder **14** ausmacht. Die belassene zweite dielektrische Schicht **16** wird die fünfte dielektrische Schicht **23**. Deswegen besteht die fünfte dielektrische Schicht **23** aus einem auf Polysiloxan basierenden Polymer, auf die gleiche Weise wie die zweite dielektrische Schicht **16**. Alternativ ist die fünfte Schicht aus fluorkohlenstoffhaltigem Siliziumoxid, Polyparaxylylen, einem Fluorkohlenstoff-Material oder einem Polymid-Material wie Polymid gemacht.

[0071] In dem oben beschriebenen vierten Beispiel ist die fünfte dielektrische Schicht **23** über den leitenden Zwischenverbindern **14** via der ersten dielektrischen Schicht **15** gebildet, und somit sind die leitenden Zwischenverbinder **14** gegen Korrosion und Verunreinigungsdotierung durch die fünfte dielektrische Schicht **23** von niedriger Dielektrizitätskonstante geschützt. Weil die Dicke der Höhe der leitenden Zwischenverbinder mehr als 10% und weniger als 30% der Höhe der leitenden Zwischenverbinder ist, und weil die fünfte dielektrische Schicht **23**, die im Wesentlichen die gleiche relative Dielektrizitätskonstante wie die zweite dielektrische Schicht **16** aufweist, gebildet ist, passiert das von den leitenden Zwischenverbindern **14** erzeugte elektrische Feld durch die

fünfte dielektrische Schicht **23** von niedriger Dielektrizitätskonstante durch. Demzufolge ist die Kapazität zwischen den leitenden Zwischenverbindern **14** reduziert.

[0072] Wenn die Dicke der fünften dielektrischen Schicht **23** weniger als 10% der Höhe der leitenden Zwischenverbinder **14** ist, passiert das von den leitenden Zwischenverbindern **14** entwickelte elektrische Feld schwerlich durch die fünfte dielektrische Schicht **23**, aber passiert durch die obere dielektrische Schicht **17** durch. Folglich ist die Kapazität weniger effektiv reduziert. Andererseits, wenn die Dicke 30% überschreitet, ist der Feuchtigkeitswiderstand nachteilig betroffen, weil die Schichtqualität der fünften dielektrischen Schicht **23** mangelhaft ist. Wenn ein thermaler Schritt betroffen ist, werden, wenn die fünfte dielektrische Schicht **23** Kohlenstoff enthält, Kohlenwasserstoffgase produziert. Das macht die Schicht porös. Aus diesem Grund ist der Feuchtigkeitswiderstand weiter verschlechtert. Dementsprechend ist die Schichtdicke in dem oben beschriebenen Bereich konfiguriert.

[0073] Als Nächstes ist ein fünftes Beispiel, das eine Zusammensetzung des oben beschriebenen dritten Beispiels und des vierten Beispiels ist, durch Bezug auf den schematischen Querschnitt in Fig. 7 beschrieben. In dieser Figur sind jene Bestandteile, welche die gleichen, wie deren Entsprechungen in Fig. 4 und Fig. 6 sind, durch gleiche Bezugskennzeichen angezeigt.

[0074] Wie in Fig. 7 gezeigt, setzt diese Aufbauanordnung einer dielektrischen Zwischenschicht die in Fig. 4 gezeigte Aufbauanordnung mit der in Fig. 6 gezeigten Aufbauanordnung zusammen. Das heißt, eine vierte dielektrische Schicht **22** und eine dritte dielektrische Schicht **21** sind über der unteren dielektrischen Schicht **13** der Basis **11** gebildet. Die leitenden Zwischenverbinder **14** sind über der dritten dielektrischen Schicht **21** gebildet. Daher sind die dritte dielektrische Schicht **21** und die vierte dielektrische Schicht **22** unter den leitenden Zwischenverbindern **14** gebildet.

[0075] Die dritte dielektrische Schicht **21** ist aus einem Material gemacht, das im Wesentlichen die gleiche relative Dielektrizitätskonstante wie die erste dielektrische Schicht **15** aufweist, z. B. aus Siliziumoxid, Siliziumoxinitrid oder Siliziumnitrid. Die Dicke der vierten dielektrischen Schicht **22** ist mehr als 10% und weniger als 30% von der Höhe der leitenden Zwischenverbinder **14**. Die vierte dielektrische Schicht **22** hat im Wesentlichen die gleiche relative Dielektrizitätskonstante wie die zweite dielektrische Schicht **16**, die im ersten Beispiel beschrieben worden ist. Diese vierte dielektrische Schicht **22** besteht beispielsweise aus zumindest einem von fluorhaltigen Siliziumoxid, Polysiloxan-Materialien, Polyparaxylylen, Fluorkohlenstoff-Materialien und Polymid-Materialien.

[0076] Die leitenden Zwischenverbinder **14** sind mit der ersten dielektrischen Schicht **15** beschichtet. Die zweite dielektrische Schicht **16**, ähnlich der im ersten Beispiel beschriebenen, ist zwischen den leitenden Zwischenverbindern **14** via der ersten dielektrischen Schicht **15**, die der im ersten Beispiel beschriebenen ähnlich ist, gebildet. Eine fünfte dielektrische Schicht **23** ist über den leitenden Zwischenverbindern **14** via der ersten dielektrischen Schicht **15** gebildet. Diese fünfte dielektrische Schicht **23** ist auch über der zweiten dielektrischen Schicht **16** gebildet.

[0077] Die Dicke der fünften dielektrischen Schicht **23** ist mehr als 10% und weniger als 30% von der Höhe der leitenden Zwischenverbinder **14**. Die fünfte dielektrische Schicht **23** hat im Wesentlichen die gleiche relative Dielektrizitätskonstante wie die zweite dielektrische Schicht **16**. Diese fünfte dielektrische Schicht **22** besteht beispielsweise aus zumindest einem von den fluorhaltigen Siliziumoxid, Polysiloxan-Materialien, Polyparaxylylen, Fluorkohlenstoff-Materialien und Polymid-Materialien.

[0078] Die obere dielektrische Schicht **17**, die beispielsweise aus Siliziumoxid besteht, ist über der fünften dielektrischen Schicht **23** gebildet. Die dielektrische Zwischenschicht **1** ist auf diese Weise aufgebaut.

[0079] Zum Beispiel ist die dritte dielektrische Schicht **21**, wenn die Höhe der leitenden Zwischenverbinder **14** 600 nm ist, zu einer Schichtdicke von 10 nm gebildet, beispielsweise. Die vierte dielektrische Schicht **22** ist zu einer Schichtdicke von 100 nm gebildet. Die fünfte dielektrische Schicht **23** ist zu einer Schichtdicke von 100 nm gebildet. In diesem Fall entfallen auf die Schichtdicke der vierten und fünften dielektrischen Schicht **22** und **23** etwa 17% der Schichtdicke der leitenden Zwischenverbinder **14**.

[0080] In dem Herstellverfahren der Aufbauanordnung einer dielektrischen Zwischenschicht des fünften Beispiels sind die vierte dielektrische Schicht **22**, die dritte dielektrische Schicht **21** und die leitenden Zwischenverbinder **14** durch ein Verfahren gebildet, das dem im dritten Beispiel beschriebenen Verfahren ähnlich ist. Dann ist die erste dielektrische Schicht **15** gebildet. Hiernach werden die zweite dielektrische Schicht **16** und die fünfte dielektrische Schicht **23** durch ein ähnliches Verfahren integriert gebildet, das im vierten Beispiel beschrieben worden ist. Anschließend ist die obere dielektrische Schicht **17** gebildet.

[0081] In dem oben beschriebenen fünften Beispiel ist die vierte dielektrische Schicht **22** via der dritten dielektrischen Schicht **21** unter den leitenden Zwischenverbindern **14** gebildet. Die zweite dielektrische

Schicht **16** ist via der ersten dielektrischen Schicht **15** über den leitenden Zwischenverbindern **14** gebildet. Demzufolge ist die Kapazität zwischen den leitenden Zwischenverbindern **14** niedriger gemacht als in dem dritten und vierten Beispiel.

[0082] Der Kapazitäts-Reduzierungseffekt zwischen den leitenden Zwischenverbindern ist als Nächstes durch die Bezugnahme auf die **Fig.** 8(a)–8(c) beschrieben. **Fig.** 8(a) veranschaulicht eine Aufbauanordnung einer dielektrischen Zwischenschicht nach dem Stand der Technik. In dieser Figur sind jene Bestandteile, welche die gleichen, wie deren Entsprechungen in den obigen Beispielen sind, durch gleiche Bezugskennzeichen angezeigt. **Fig.** 8(b) veranschaulicht die Art und Weise, auf welche eine Vorstreckrate des Körpers mit der niedrigen Dielektrizitätskonstante in einer erfindungsgemäßen Aufbauanordnung einer dielektrischen Zwischenschicht gefunden ist. In dieser Figur sind jene Bestandteile, welche die gleichen, wie deren Entsprechungen in den obigen Beispielen sind, durch gleiche Bezugskennzeichen angezeigt. Auf der vertikalen Achse der **Fig.** 8(c) ist die umgekehrte Kapazität aufgetragen, wobei die leitenden Zwischenverbinder (Aluminium-Zwischenverbinder) mit einer dielektrischen Schicht beschichtet sind, die eine relative Dielektrizitätskonstante von 2,5 hat, und wobei die Kapazität zwischen den leitenden Zwischenverbindern als 100% angenommen ist. Auf der horizontalen Achse ist die Vorstreckrate des Körpers mit der niedrigen Dielektrizitätskonstante aufgetragen.

[0083] Zunächst ist die Aufbauanordnung einer dielektrischen Zwischenschicht nach dem Stand der Technik beschrieben. Wie in **Fig.** 8(a) gezeigt, sind eine Vielzahl von leitenden Zwischenverbindern **14** zu einer Schichtdicke von 600 nm über der unteren dielektrischen Schicht **13**, die aus Siliziumoxid gemacht ist und eine relative Dielektrizitätskonstante von 4,0 aufweist, gebildet. Eine Siliziumoxidschicht **31**, die eine Dicke von 200 nm und eine relative Dielektrizitätskonstante von 4,0 aufweist, ist über den leitenden Zwischenverbindern **14** gebildet.

[0084] Die unteren dielektrischen Schichten **13**, welche an beiden Seiten positioniert sind und über welchen die leitenden Zwischenverbinder **14** gebildet sind, sind um 200 nm niedriger als jene Abschnitte, in welchen die leitenden Zwischenverbinder **14** gebildet sind. Die zweite dielektrische Schicht **16**, bestehend aus Polymid-Substanz niedriger Dielektrizitätskonstante (die relative Dielektrizitätskonstante ist ungefähr gleich 3,0), ist an beiden Seiten der leitenden Zwischenverbinder **14** und der Siliziumoxidschicht **31** gebildet. Die obere dielektrische Schicht **17**, die eine relative Dielektrizitätskonstante von 4,0 aufweist, ist über der Siliziumoxidschicht **31** und über der zweiten dielektrischen Schicht **16** gebildet. Die obere dielektrische Schicht **17** ist mittels Plasma-CVD gebildet, das Tetraethoxysilan als Rohstoff verwendet. Auf diese Weise ist eine dielektrische Zwischenschicht durch die zweite dielektrische Schicht **16**, die Siliziumoxidschicht **31** und die obere dielektrische Schicht **17** gebildet.

[0085] Die Art und Weise, auf welche eine Vorstreckrate des Körpers mit der niedrigen Dielektrizitätskonstante in einer erfindungsgemäßen Aufbauanordnung einer dielektrischen Zwischenschicht gefunden ist, wird als Nächstes beschrieben. Wie in **Fig.** 8(b) gezeigt, sind die leitenden Zwischenverbinder **14** mit der Höhe b über der unteren dielektrischen Schicht **13** gebildet, die eine relative Dielektrizitätskonstante von 4,0 aufweist. Die zweite dielektrische Schicht **16**, die aus einer Substanz niedriger Dielektrizitätskonstante besteht und eine Höhe a aufweist, ist zwischen den leitenden Zwischenverbindern **14** ausgebildet. Die obere dielektrische Schicht **17** mit einer relativen Dielektrizitätskonstante von 4,0 ist über den leitenden Zwischenverbindern **14** und über der zweiten dielektrischen Schicht **16** gebildet. Die in obigen Beispielen beschriebene erste dielektrische Schicht ist in dieser Figur nicht gezeigt.

[0086] Die Vorstreckrate R der zweiten dielektrischen Schicht **16** relativ zu den leitenden Zwischenverbindern **14** ist berechnet $R = (a - b)/2b$ zu sein.

[0087] Wo die vierte und fünfte dielektrische Schichten, die zu einem Körper niedriger Dielektrizitätskonstante werden, der in dem dritten, vierten und fünften Beispielen beschrieben worden ist, über oder unter den leitenden Zwischenverbindern **14** gebildet sind, beinhaltet die berechnete Schichtdicke der zweiten dielektrischen Schicht die Schichtdicken der vierten und fünften dielektrischen Schichten.

[0088] Die Ergebnisse der berechneten Kapazität zwischen den leitenden Zwischenverbindern sind mit Bezug auf **Fig.** 8(c) beschrieben, wobei die umgekehrte Kapazität der in **Fig.** 8(a) gezeigten Aufbauanordnung einer dielektrischen Zwischenschicht nach dem Stand der Technik durch eine gestrichelte Linie dargestellt, während die umgekehrte Kapazität der Aufbauanordnung des fünften Beispiels durch eine durchgezogene Linie dargestellt ist.

[0089] Wie in der Aufbauanordnung des fünften Beispiels zu sehen ist, wo die vierte und fünfte dielektrische Schichten aus einer Substanz niedriger Dielektrizitätskonstante unter oder über den leitenden Zwischenverbindern gebildet sind, liegt die Vorstreckrate R im Bereich von 0,1 bis 0,3. Das zeigt, dass die Kapazität zwischen den leitenden Zwischenverbindern zumindest verglichen mit der Aufbauanordnung nach dem Stand der Technik um 4–7% reduziert ist.

[0090] Obgleich nicht dargestellt, ist die Reduktionsrate der umgekehrten Kapazität zwischen den lei-

tenden Zwischenverbindern der oben beschriebenen dritten und vierten Beispiele ungefähr die Hälfte der Reduktionsrate der umgekehrten Kapazität des fünften Beispiels.

[0091] Ein Beispiel, in welchem das fünfte Beispiel der Erfindung auf einen gewöhnlichen Polycid-Gate-MOS-Transistor angewendet ist, ist mit Bezug auf Fig. 9 beschrieben. Der Einfachheit halber ist die Aufbauanordnung der Fig. 9 mit der Aufbauanordnung der Fig. 7 verglichen, die ein schematischer Querschnitt des fünften Beispiels der Erfindung ist.

[0092] In Fig. 9 entspricht der Polycid-Gate-MOS-Transistor dem in Fig. 7 gezeigten Halbleitersubstrat **12**. Das Herstellverfahren des Polycid-Gate-MOS-Transistors ist hierin nicht beschrieben. Die auf der Oberfläche des Polycid-Gate-MOS-Transistors gebildete Siliziumoxidschicht **13** entspricht der in Fig. 7 gezeigten unteren Oxidschicht **13**. Die vierte dielektrische Schicht **22** von niedriger Dielektrizitätskonstante ist auf der Siliziumoxidschicht **13** gebildet. Hiernach ist die dritte dielektrische Schicht **21** auf der vierten dielektrischen Schicht **22** gebildet. Anschließend wird, um die Vielzahl von Al-Zwischenverbindern **14** zu bilden, das Aluminium aufgetragen. Diese Aluminiumschicht ist durch den Gebrauch eines fotolithografischen Schrittes und eines Ätzschrittes bemustert. Somit sind die leitenden Zwischenverbinder **14** ausgebildet.

[0093] Dann wird die erste dielektrische Schicht **15** gebildet und die zweite dielektrische Schicht **16** nach dem Prinzip des fünften Beispiels der Erfindung verdeckt. Das wird von der Bildung der fünften dielektrischen Schicht **23** und der oberen dielektrischen Schicht **17** gefolgt. Die Art und Weise wie diese Schichten geformt werden ist bereits im fünften Beispiel beschrieben.

Patentansprüche

1. Aufbauanordnung einer dielektrischen Zwischenschicht für eine Halbleitervorrichtung, aufweisend:
ein Substrat (**11**), hergestellt aus einem Halbleitermaterial;
wobei die Halbleitervorrichtung aus dem Substrat mittels Halbleiterherstellverfahren hergestellt ist;
einen Hauptkörper, der durch die Halbleitervorrichtung gebildet ist und eine erste dielektrische Schicht (**15**) und eine zweite dielektrische Schicht (**16**) aufweist, wobei zumindest eine Oberfläche des Hauptkörpers isolierend ist;
leitende Zwischenverbinder (**14**), die in dem Hauptkörper gebildet sind;
wobei die erste dielektrische Schicht (**15**) derart gebildet ist, dass die leitenden Zwischenverbinder überdeckt sind;
wobei die zweite dielektrische Schicht (**16**) eine kleinere relative Dielektrizitätskonstante als die der ersten dielektrischen Schicht hat, wobei die zweite dielektrische Schicht zumindest zwischen den leitenden Zwischenverbindern (**14**) vorhanden ist, aber von ihnen durch die erste dielektrische Schicht (**15**) getrennt ist;
eine dritte dielektrische Schicht (**21**), die im Wesentlichen die gleiche relative Dielektrizitätskonstante wie die erste dielektrische Schicht (**15**) hat und unter den leitenden Zwischenverbindern (**14**) gebildet ist; und
eine vierte dielektrische Schicht (**22**), die im Wesentlichen die gleiche relative Dielektrizitätskonstante wie die zweite dielektrische Schicht (**16**) hat, wobei die vierte dielektrische Schicht (**22**) unter der dritten dielektrischen Schicht (**21**) gebildet ist;
dadurch gekennzeichnet, dass die vierte dielektrische Schicht (**22**) eine Dicke hat, die mehr als 10% und weniger als 30% der Höhe der leitenden Zwischenverbinder (**14**) ausmacht.

2. Aufbauanordnung einer dielektrischen Zwischenschicht nach Anspruch 1, wobei die zweite dielektrische Schicht (**16**) zwischen den leitenden Zwischenverbindern (**14**) eine 10 bis 100% größere Dicke, als die Höhe (D) der leitenden Zwischenverbinder in den Richtungen der Höhe und der Tiefe aufweist.

3. Aufbauanordnung einer dielektrischen Zwischenschicht nach Anspruch 1 oder 2, wobei die dritte dielektrische Schicht (**21**) aus zumindest einem vom den Siliziumoxid, Siliziumoxinitrid und Siliziumnitrid besteht, und wobei die vierte dielektrische Schicht (**22**) aus zumindest einem von fluorhaltigen Siliziumoxid, Polysiloxan-Materialien, Polyparaxylylen, Fluorkohlenstoff-Materialien und Polymid-Materialien besteht.

4. Aufbauanordnung einer dielektrischen Zwischenschicht nach einem der vorhergehenden Ansprüche, ferner aufweisend eine fünfte dielektrische Schicht (**23**), die eine Dicke hat, welche mehr als 10% und weniger als 30% der Höhe (D) der leitenden Zwischenverbinder (**14**) ausmacht, wobei die fünfte dielektrische Schicht (**23**) im Wesentlichen die gleiche relative Dielektrizitätskonstante wie die zweite dielektrische Schicht (**16**) hat, wobei die fünfte dielektrische Schicht (**23**) über den leitenden Zwischenverbindern (**14**) mittels der ersten dielektrischen Schicht (**15**) gebildet ist.

5. Aufbauanordnung einer dielektrischen Zwischenschicht nach Anspruch 4, wobei die fünfte dielektrische Schicht (**15**) aus zumindest einem von fluorhaltigen Siliziumoxid, Polysiloxan-Materialien, Polyparaxylylen, Fluorkohlenstoff-Materialien und Polymid-Materialien besteht.

6. Aufbauanordnung einer dielektrischen Zwischenschicht nach einem der vorhergehenden An-

sprüche, wobei die erste dielektrische Schicht (**15**) aus zumindest einem vom den Siliziumoxid, Siliziumoxinitrid und Siliziumnitrid besteht.

7. Aufbauanordnung einer dielektrischen Zwischenschicht nach einem der vorhergehenden Ansprüche, wobei die zweite dielektrische Schicht (**16**) aus zumindest einem von fluorhaltigen Siliziumoxid, Polysiloxan-Materialien, Polyparaxylylen, Fluorkohlenstoff-Materialien und Polymid-Materialien besteht.

Es folgen 9 Blatt Zeichnungen

Anhängende Zeichnungen

FIG. 1A STAND DER TECHNIK

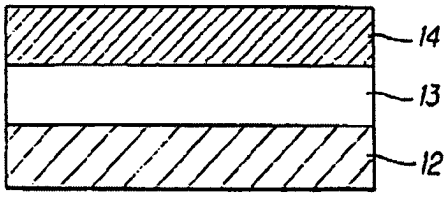


FIG. 1B STAND DER TECHNIK

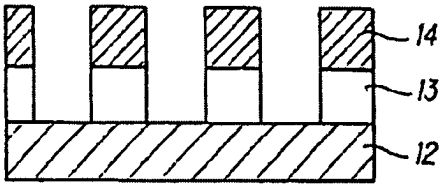


FIG. 1C STAND DER TECHNIK

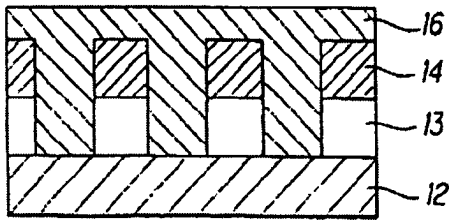


FIG. 2

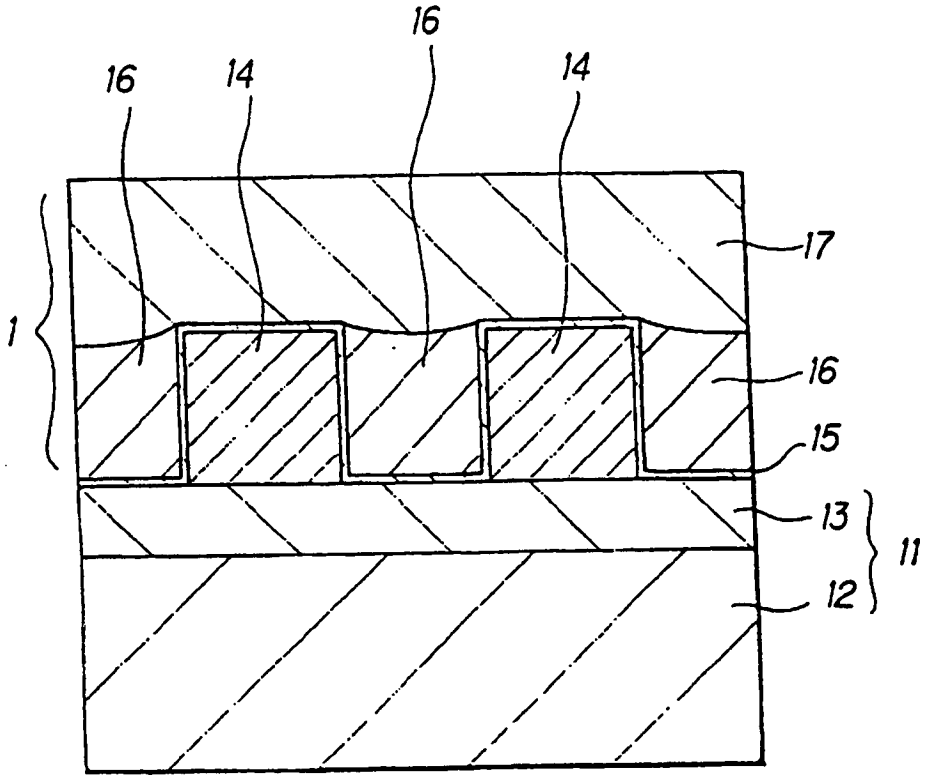


FIG. 3

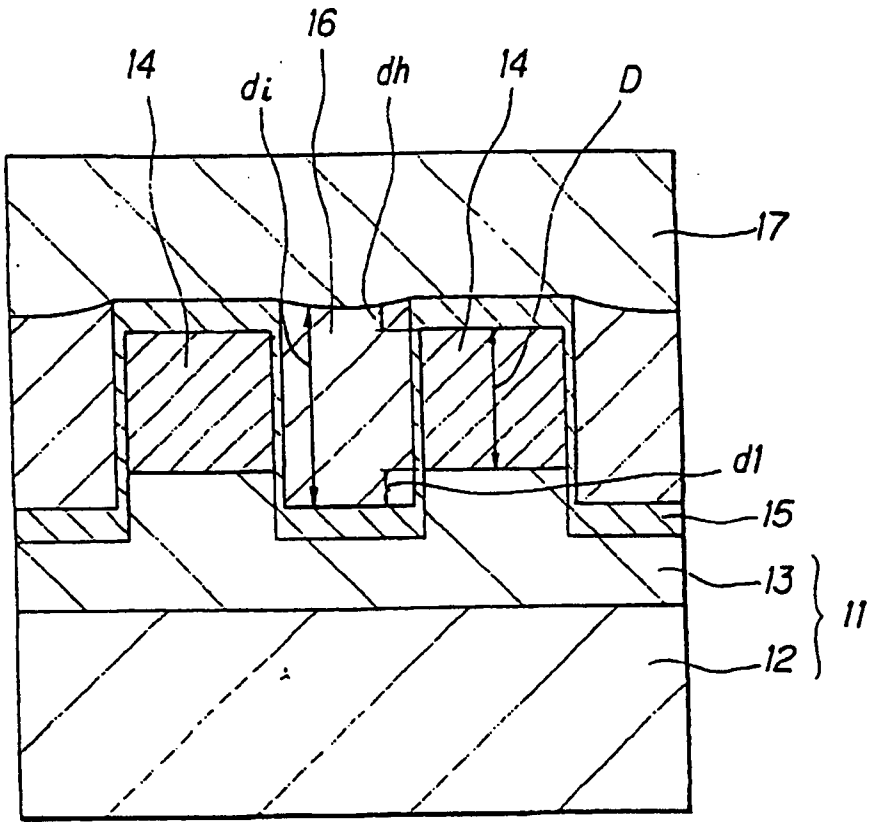


FIG. 4

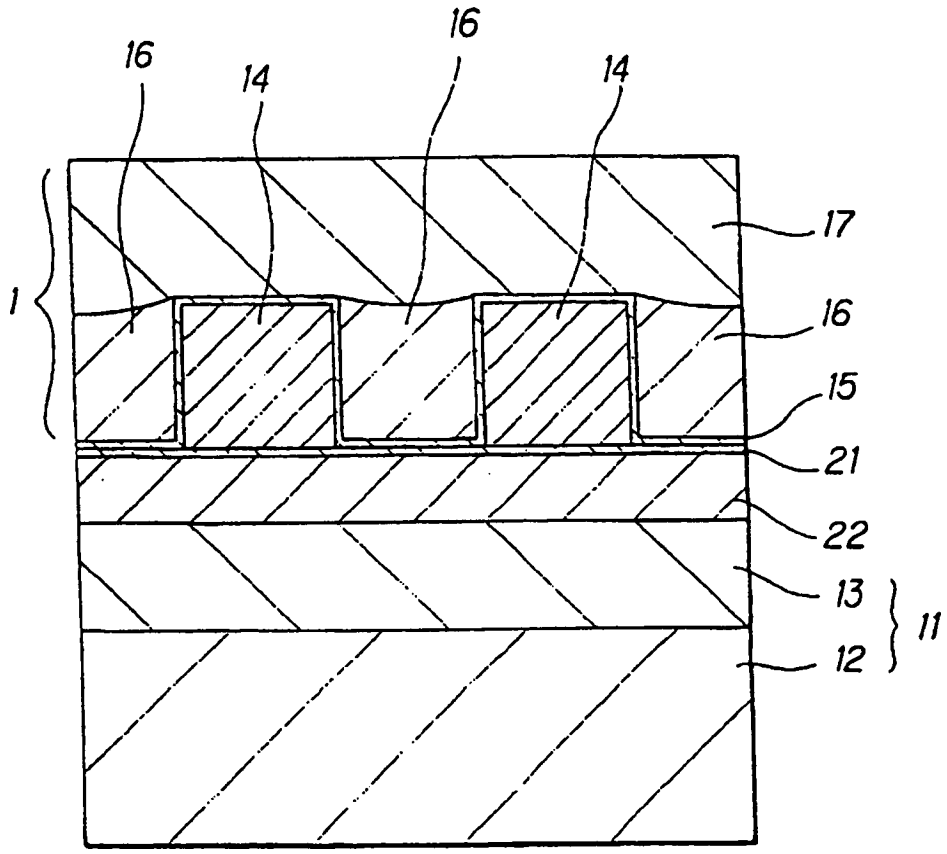


FIG. 5A

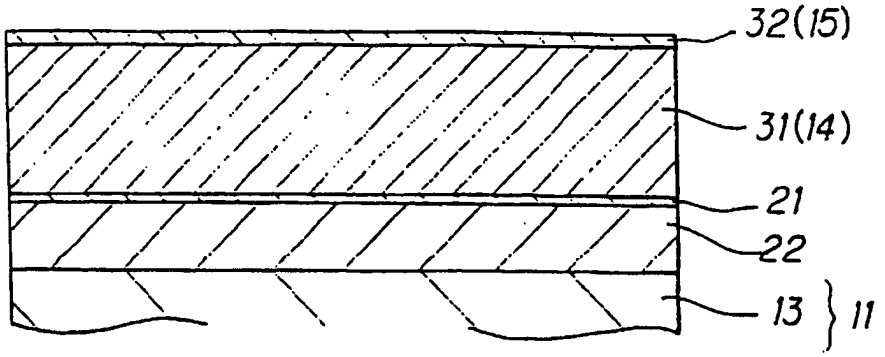


FIG. 5B

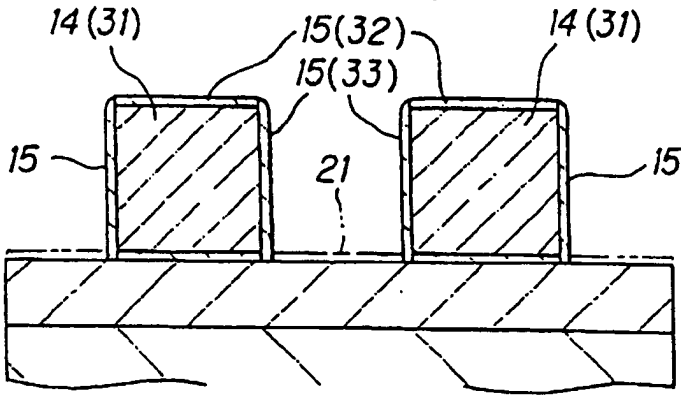


FIG. 5C

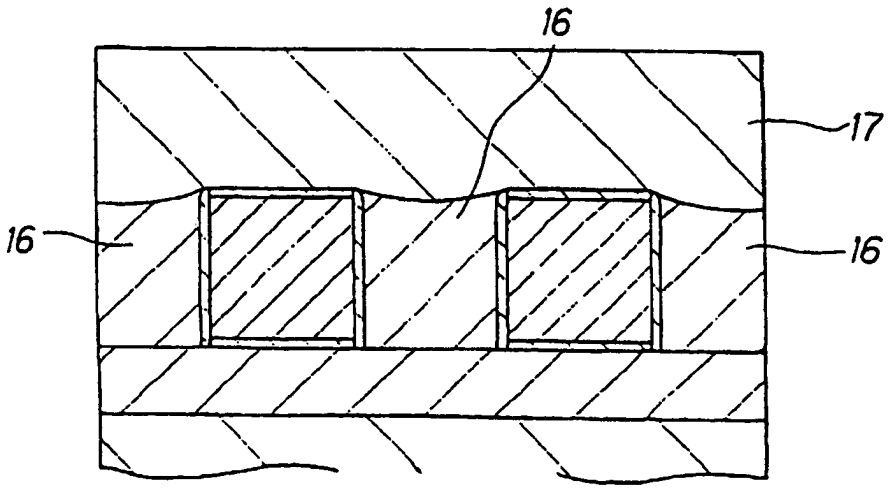


FIG. 6

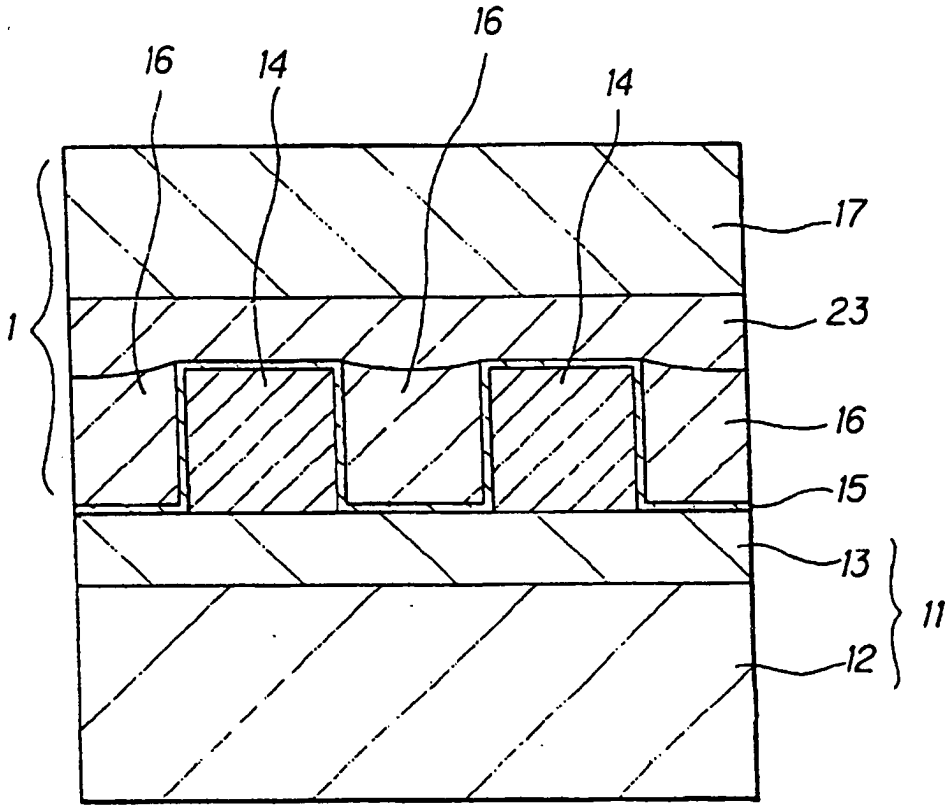


FIG. 7

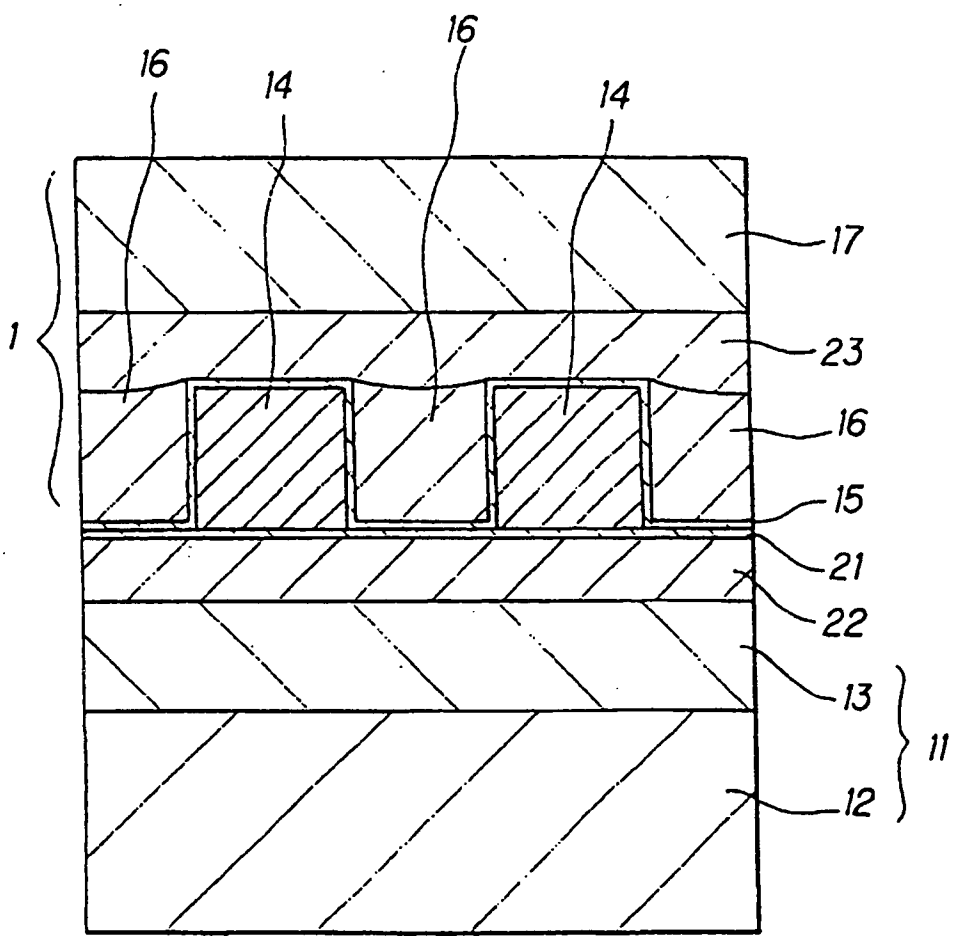


FIG. 8A

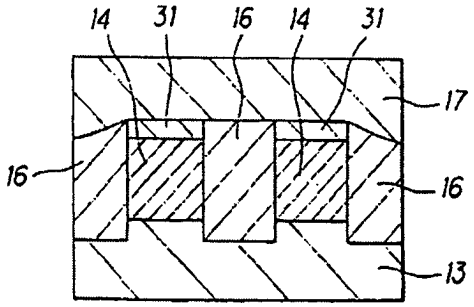


FIG. 8B

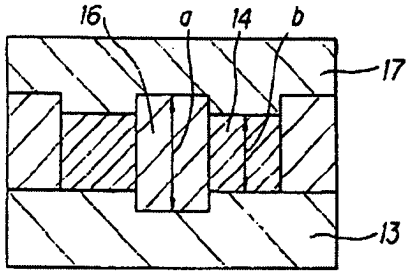


FIG. 8C

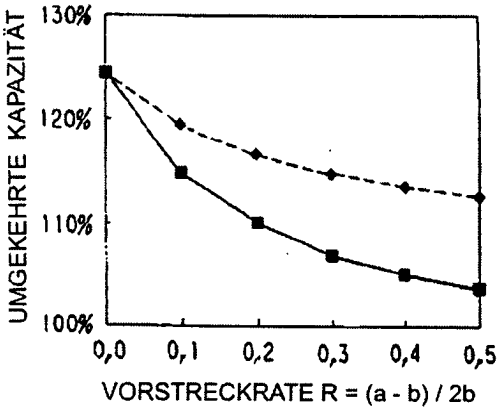
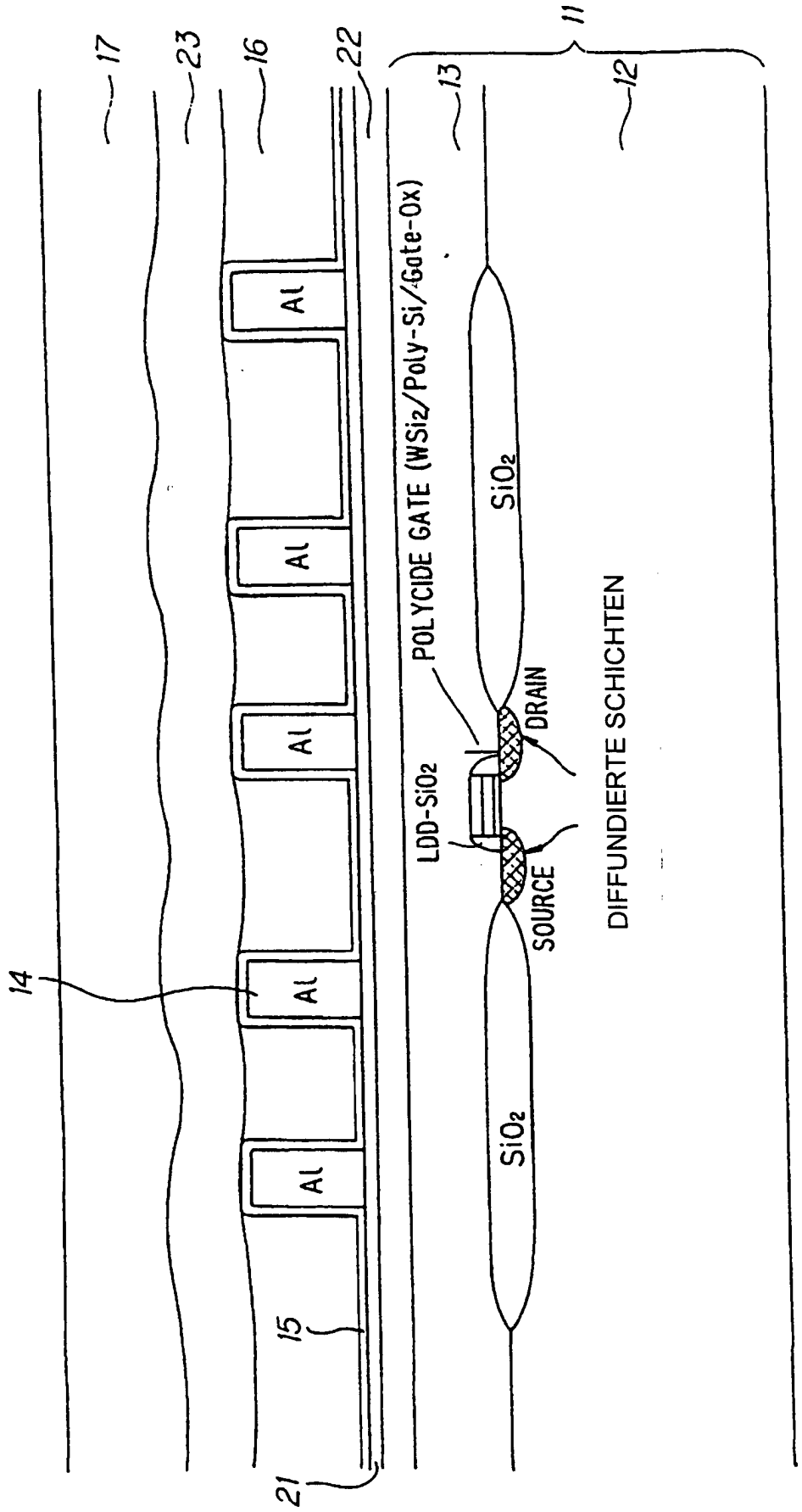


FIG. 9


17
23
16
22
11
13
12
Al
Al
Al
Al
Al
14
15
21
POLYCIDE GATE (WSi2/Poly-Si/Gate-Ox)
SiO2
SiO2
DRAIN
LDD-SiO2
SOURCE
DIFFUNDIERTE SCHICHTEN