

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成17年3月3日(2005.3.3)

【公開番号】特開2004-158663(P2004-158663A)

【公開日】平成16年6月3日(2004.6.3)

【年通号数】公開・登録公報2004-021

【出願番号】特願2002-323493(P2002-323493)

【国際特許分類第7版】

H 01 L 21/8238

H 01 L 21/28

H 01 L 27/092

【F I】

H 01 L 27/08 321 F

H 01 L 21/28 301 S

【手続補正書】

【提出日】平成16年3月26日(2004.3.26)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

シリコン半導体基板と、

前記シリコン半導体基板の表面領域に形成されたnMISFETとpMISFETとから構成された相補型MISFET回路と、

前記相補型MISFET回路が形成されたシリコン半導体基板上に形成された絶縁膜と、前記絶縁膜に形成され、前記nMISFETを構成するn型不純物拡散領域を底面に露出させた第1のコンタクト孔と、

前記第1のコンタクト孔の底部に前記n型不純物拡散領域との反応により形成された第1の金属シリサイド層と、

前記絶縁膜に形成され、前記pMISFETを構成するp型不純物拡散領域を底面に露出させた第2のコンタクト孔と、

前記第2のコンタクト孔の底部に前記p型不純物拡散領域との反応により形成された第2の金属シリサイド層とを備え、

前記第2の金属シリサイド層の仕事関数は、前記第1の金属シリサイド層の仕事関数よりも高いことを特徴とする半導体装置。

【請求項2】

前記第1のコンタクト孔に埋め込まれる第1のコンタクトは、前記第1のコンタクト孔底面の第1の金属シリサイド層、前記第1のコンタクト孔側面に形成されたバリア層及び前記バリア層と前記第1の金属シリサイド層とに囲まれた金属膜から構成されていることを特徴とする請求項1に記載の半導体装置。

【請求項3】

シリコン半導体基板の表面領域にnMISFETとpMISFETとから構成された相補型MISFET回路を形成する工程と、

前記相補型MISFET回路が形成されたシリコン半導体基板上に絶縁膜を形成する工程と、

前記絶縁膜に前記nMISFETを構成するn型不純物拡散領域を底面に露出させた第1

のコンタクト孔及び前記 p M I S F E T を構成する p 型不純物拡散領域を底面に露出させた第 2 のコンタクト孔を形成する工程と、

前記第 1 のコンタクト孔及び第 2 のコンタクト孔に第 1 の導電膜を形成し、その後第 2 の導電膜を前記第 1 の導電膜上に形成する工程と、

前記シリコン半導体基板を熱処理して前記第 1 のコンタクト孔の底部に前記 n 型不純物拡散領域との反応により形成された第 1 の金属シリサイド層及び前記第 2 のコンタクト孔の底部に前記 p 型不純物拡散領域との反応により形成された第 1 の金属シリサイド層とを形成する工程と、

前記第 2 のコンタクト孔内に形成された前記第 1 の導電膜、前記第 2 の導電膜及び前記第 1 の金属シリサイド層を除去する工程と、

前記第 2 のコンタクト孔内の底面に第 3 の導電膜を形成し、これを熱処理して前記 p 型不純物拡散領域との反応により形成された第 2 の金属シリサイド層を形成する工程と、

前記第 2 のコンタクト孔内において、前記第 2 の金属シリサイド層上に前記前記第 1 の導電膜及び前記第 2 の導電膜を順次形成する工程とを備え、

前記第 2 の金属シリサイド層の仕事関数は、前記第 1 の金属シリサイド層の仕事関数よりも高いことを特徴とする半導体装置の製造方法。

【請求項 4】

シリコン半導体基板の表面領域に n M I S F E T と p M I S F E T とから構成された相補型 M I S F E T 回路を形成する工程と、

前記相補型 M I S F E T 回路が形成されたシリコン半導体基板上に絶縁膜を形成する工程と、

前記絶縁膜に前記 n M I S F E T を構成する n 型不純物拡散領域を底面に露出させた第 1 のコンタクト孔及び前記 p M I S F E T を構成する p 型不純物拡散領域を底面に露出させた第 2 のコンタクト孔を形成する工程と、

前記第 1 のコンタクト孔及び第 2 のコンタクト孔に第 1 の導電膜を形成し、その後前記第 2 のコンタクト孔に第 2 の導電膜を前記第 1 の導電膜上に形成する工程と、

前記シリコン半導体基板を熱処理して前記第 1 のコンタクト孔の底部に前記第 1 の導電膜と前記 n 型不純物拡散領域との反応により形成された第 1 の金属シリサイド層及び前記第 2 のコンタクト孔の底部に前記第 1 及び第 2 の導電膜と前記 p 型不純物拡散領域との反応により形成された第 2 の金属シリサイド層とを形成する工程と、

前記第 1 のコンタクト孔内の前記第 1 の導電膜上に第 3 の導電膜を形成する工程とを備え、

前記第 2 の金属シリサイド層の仕事関数は、前記第 1 の金属シリサイド層の仕事関数よりも高いことを特徴とする半導体装置の製造方法。

【請求項 5】

シリコン半導体基板の表面領域に n M I S F E T と p M I S F E T とから構成された相補型 M I S F E T 回路を形成する工程と、

前記相補型 M I S F E T 回路が形成されたシリコン半導体基板上に絶縁膜を形成する工程と、

前記絶縁膜に前記 n M I S F E T を構成する n 型不純物拡散領域を底面に露出させた第 1 のコンタクト孔及び前記 p M I S F E T を構成する p 型不純物拡散領域を底面に露出させた第 2 のコンタクト孔を形成する工程と、

前記第 1 のコンタクト孔底面に第 1 の導電膜を形成する工程と、

前記底面に第 1 の導電膜が形成された前記第 1 のコンタクト孔内及び前記第 2 のコンタクト孔内に第 2 の導電膜を形成する工程と、

前記シリコン半導体基板を熱処理して前記第 1 のコンタクト孔の底部に前記第 1 及び第 2 の導電膜と前記 n 型不純物拡散領域との反応により形成された第 1 の金属シリサイド層及び前記第 2 のコンタクト孔の底部に前記第 2 の導電膜と前記 p 型不純物拡散領域との反応により形成された第 2 の金属シリサイド層とを形成する工程と、

前記第 1 及び第 2 のコンタクト孔内の第 2 の導電膜上に第 3 の導電膜を形成する工程とを

備え、

前記第2の金属シリサイド層の仕事関数は、前記第1の金属シリサイド層の仕事関数よりも高いことを特徴とする半導体装置の製造方法。