

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7125648号
(P7125648)

(45)発行日 令和4年8月25日(2022.8.25)

(24)登録日 令和4年8月17日(2022.8.17)

(51)国際特許分類 F I
G 0 1 R 31/28 (2006.01) G 0 1 R 31/28 Q

請求項の数 6 (全22頁)

(21)出願番号	特願2021-521620(P2021-521620)	(73)特許権者	000004226 日本電信電話株式会社 東京都千代田区大手町一丁目5番1号
(86)(22)出願日	令和1年5月28日(2019.5.28)	(74)代理人	100083806 弁理士 三好 秀和
(86)国際出願番号	PCT/JP2019/021082	(74)代理人	100129230 弁理士 工藤 理恵
(87)国際公開番号	WO2020/240693	(72)発明者	美濃谷 直志 東京都千代田区大手町一丁目5番1号 日本電信電話株式会社内
(87)国際公開日	令和2年12月3日(2020.12.3)	(72)発明者	松永 賢一 東京都千代田区大手町一丁目5番1号 日本電信電話株式会社内
審査請求日	令和3年11月24日(2021.11.24)	審査官	永井 皓喜

最終頁に続く

(54)【発明の名称】 可変基準電圧源

(57)【特許請求の範囲】

【請求項1】

外部から設定される設定データに対応した可変基準電圧を生成する可変基準電圧源であって、

2つの電圧の大小を判定する判定器のオフセット電圧と所定の単位電圧の校正値を含む校正データを取得する動作を制御する校正制御部と前記校正データに基づいて外部から設定される設定データに対応する可変基準電圧を生成する動作を制御する出力制御部を含む制御部と、

基準電圧を出力する基準電圧部と、

前記校正制御部が制御する場合に少なくとも2種以上の単位電圧を積算した積算電圧が前記基準電圧と等しくなるまで積算動作を繰り返し、前記出力制御部が制御する場合に前記設定データに対応する可変基準電圧を出力する積算電圧生成部と

を備えることを特徴とする可変基準電圧源。

【請求項2】

前記積算電圧生成部は、

前記少なくとも2種以上の大きさと極性の異なる単位電圧を設定でき、当該単位電圧を積算した積算電圧を生成する積算部と、

正と負の入力を有し前記校正制御部が制御する場合に正の入力で夏が負の入力電圧を越えたことを判定する前記判定器と、

前記判定器のオフセット電圧の測定に使用するクロス・パースイッチと、

10

20

前記積算部のバイアス電圧と中間電位を生成するしきい値生成部と、
 前記校正制御部が制御する場合に前記クロス・バースイッチを介して前記判定器に与える基準となる電圧を切替える判定電圧切替部と、
 前記単位電圧の極性を切替える極性切替部と
 を備えることを特徴とする請求項 1 に記載の可変基準電圧源。

【請求項 3】

前記積算部は、
 正と負の入力を有する演算増幅器と、
 前記単位電圧で充電される第 1 コンデンサと、
 前記単位電圧を積算した積算電圧を保持する第 2 コンデンサと、
 前記第 1 コンデンサの一方の端子を前記演算増幅器の負の入力に接続する場合に、前記演算増幅器をユニティゲインバッファとして動作させる第 4 スイッチと、
 前記第 2 コンデンサの両端を短絡させる第 3 スイッチと、
 前記第 1 コンデンサの他方の端子を前記中間電位又は前記基準電圧に接続する第 1 スイッチと、
 前記第 1 コンデンサの一方の端子を前記基準電圧又は前記演算増幅器の負の入力に接続する第 2 スイッチと
 を備えることを特徴とする請求項 2 に記載の可変基準電圧源。

【請求項 4】

前記積算部の前記第 1 スイッチの接続状態において、
 前記単位電圧の絶対値が大きい場合では、前記第 1 コンデンサへの電荷の蓄積時と前記第 2 コンデンサへの当該蓄積した電荷の転送時に、ともに前記第 1 コンデンサの他方の端子と前記基準電圧に接続する状態とし、
 前記単位電圧の絶対値が小さく極性が正の場合では、前記第 1 コンデンサへの電荷の蓄積時に前記第 1 コンデンサの他方の端子と前記基準電圧を接続し、前記第 2 コンデンサへの当該蓄積した電荷の転送時に前記第 1 コンデンサの他方の端子と前記中間電位を接続し、
 前記単位電圧の絶対値が小さく極性が負の場合では、前記第 1 コンデンサへの電荷の蓄積時に前記第 1 コンデンサの他方の端子と前記中間電位を接続し、前記第 2 コンデンサへの当該蓄積した電荷の転送時に前記第 1 コンデンサの他方の端子と前記基準電圧を接続することを特徴とする請求項 3 に記載の可変基準電圧源。

【請求項 5】

前記校正制御部は、
 極性が正で絶対値の小さい第 1 単位電圧を積算した積算電圧が前記中間電位よりも大きくなるまで前記第 2 コンデンサが前記第 1 単位電圧を積算する動作を繰り返し、その後、前記積算電圧を極性が負で絶対値の小さい第 2 単位電圧で放電させ、前記積算電圧が前記中間電位よりも小さくなるまで前記第 2 単位電圧で放電する動作を繰り返すように前記積算電圧生成部を動作させる中間電圧積算部を含むことを特徴とする請求項 4 に記載の可変基準電圧源。

【請求項 6】

前記校正制御部は、
 極性が正で絶対値の大きい第 3 単位電圧を積算した積算電圧が前記中間電位よりも大きくなるまで前記第 2 コンデンサが前記第 3 単位電圧を積算する動作を繰り返し、その後、前記積算電圧を極性が負で絶対値の小さい第 2 単位電圧で放電させ、前記積算電圧が前記中間電位よりも小さくなるまで前記第 2 単位電圧で放電する動作を繰り返すように前記積算電圧生成部を動作させる中間電圧過剰積算部を含むことを特徴とする請求項 4 に記載の可変基準電圧源。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、校正のための測定器を必要としない可変基準電圧源に関する。

【背景技術】

【0002】

既知の電圧を出力する校正用電圧源は、例えば何かを検出するセンサ回路の校正に用いられる。センサ回路の増幅器のオフセットや利得、A/Dコンバータのオフセットや線形性等の経時変化のため、デジタル値とセンシング対象の信号の対応関係が変化する。メンテナンス稼働を増やさずに、この変化を抑制するためには、増幅器とA/Dコンバータの校正が必要である。増幅器のオフセットや利得、A/Dコンバータのオフセットの校正では、既知の電圧を増幅器に入力し増幅器やA/Dコンバータの出力との相関関係から校正を行う。

【0003】

既知の電圧を出力する可変信号源には、例えば、R-2Rラダー回路、抵抗ストリング回路（非特許文献1）、PWM回路（非特許文献2）等がある。R-2Rラダー回路は、比較的少ない抵抗素子数で高分解能且つ高精度な可変信号源を構成することができる。抵抗ストリング回路は、低消費電力で単調増加性が高い。PWM回路は、デジタル回路のみで構成されるので性能が安定しているという利点がある。

10

【先行技術文献】

【非特許文献】

【0004】

【文献】DACの精度を改善するためのトリミング (1/3) EDN Japan [令和1年5月16日検索]、インターネット (URL: <http://ednjapn.com/edn/articles/1611/08/news012.html>)

20

裏ワザ！PWMを使って疑似D/Aコンバータを実現 [令和1年5月16日検索]、インターネット (URL: <https://service.macnica.co.jp/library/107577>)

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、これらの信号源の精度を高めるためには、信号源の外部に基準となる測定器を用意して調整する必要がある。R-2R回路及び抵抗ストリング回路は、外部の測定器を用いて抵抗素子の値を微調整する必要がある。また、PWM回路では、出力に表れるリップルノイズを除去するための高次の低域通過フィルタの周波数精度に高い精度が要求されるので、外部の測定器を用いた調整が必要である。

30

【0006】

このように従来信号源を基準として用いるためには、基準信号源の外部に測定器を用意して調整する作業が必須であるという課題がある。

【0007】

本発明は、この課題に鑑みてなされたものであり、校正のための測定器が不要な可変基準電圧源を提供することを目的とする。

【課題を解決するための手段】

【0008】

本発明の一態様に係る可変基準電圧源は、外部から設定される設定データに対応した可変基準電圧を生成する可変基準電圧源であって、2つの電圧の大小を判定する判定器のオフセット電圧と所定の単位電圧の校正值を含む校正データを取得する動作を制御する校正制御部と前記校正データに基づいて外部から設定される設定データに対応する可変基準電圧を生成する動作を制御する出力制御部を含む制御部と、基準電圧を出力する基準電圧部と、前記校正制御部が制御する場合に少なくとも2種以上の単位電圧を積算した積算電圧が前記基準電圧と等しくなるまで積算動作を繰り返し、前記出力制御部が制御する場合に前記設定データに対応する可変基準電圧を出力する積算電圧生成部とを備えることを要旨とする。

40

【発明の効果】

【0009】

本発明によれば、外部に校正のための測定器が不要な可変基準電圧源を提供することが

50

できる。

【図面の簡単な説明】

【0010】

【図1】本発明の実施形態に係る可変基準電圧源の構成例を示す機能ブロック図である。

【図2】図1に示す中間電圧積算部の処理手順を示すフローチャートである。

【図3】積算回数と積算電圧の関係を模式的に示す図である。

【図4】図1に示す中間電圧過剰積算部の処理手順を示すフローチャートである。

【図5】図1に示す基準電圧積算部の処理手順を示すフローチャートである。

【図6】図1に示す正電圧積算処理部の処理手順を示すフローチャートである。

【図7】図1に示す負電圧積算処理部の処理手順を示すフローチャートである。

10

【発明を実施するための形態】

【0011】

以下、本発明の実施形態について図面を用いて説明する。複数の図面中同一のものには同じ参照符号を付し、説明は繰り返さない。

【0012】

図1は、本発明の実施形態に係る可変基準電圧源の機能構成例を示す機能ブロック図である。図1に示す可変基準電圧源100は、外部から設定される設定データに対応した可変基準電圧を生成し出力1に出力する。可変基準電圧源100は、基準電圧部10、制御部20、及び複数の単位電圧を有する積算電圧生成部30を備える。基準電圧部10は、基準電圧 V_{ref} を出力する。

20

【0013】

可変基準電圧源100の内部の積算電圧生成部30にはオフセットと所定の単位電圧が含まれドリフトにより経時変化するため、精度を保つには後述するようにオフセットと単位電圧を校正する必要がある。制御部20は、積算電圧生成部30のオフセットと所定の単位電圧の校正値を含む校正データを取得する動作を制御する校正制御部21と、校正データに基づいて外部から設定される設定データに対応する可変基準電圧を生成する動作を制御する出力制御部22を備える。

【0014】

積算電圧生成部30は、校正制御部21が制御する場合に所定の単位電圧を積算した積算電圧が基準電圧 V_{ref} と等しくなるまで積算動作を繰り返し、出力制御部22が制御する場合に設定データに対応する可変基準電圧を出力する。

30

【0015】

積算電圧生成部30は、単位電圧を積算した積算電圧を生成する積算部35と、正と負の入力を有し校正状態時に正の入力電圧が負の入力電圧を越えたことを判定して判定信号を出力する判定器33と、判定器33のオフセット電圧の測定に使用するクロス・バースイッチ32と、積算部35のバイアス電圧 V_b および中間電位 V_1 を生成するしきい値生成部34と、校正状態時にクロス・バースイッチ33を経由して判定器33に与える基準となる電圧を切替える判定電圧切替部31と、単位電圧の極性を切替える極性切替部36で構成される。

【0016】

積算部35は、正と負の入力を有する演算増幅器350と、演算増幅器350の積算動作とユニティゲインバッファとしての動作を切替えるSW4と、単位電圧の大きさと小さな単位電圧の時の極性を切替えるSW1、SW2と、1単位電圧に相当する電荷を蓄積するコンデンサC1と、積算した電圧に相当する電荷を蓄積するコンデンサC2と、コンデンサC2に蓄積された電荷をリセットする際に使用するSW3とで構成される。

40

【0017】

SW1、SW2、SW3、SW4、極性切替部36、判定電圧切替部31、クロス・バースイッチ32の接続は、制御部20からの動作制御信号であるCHG1、CHG2、RST、PRE、VGP、THR、POLで制御される。

【0018】

50

積分部 35 においては、2 種の大きさで且つ極性の異なる単位電圧での積算処理が可能である。以下で各単位電圧での動作、積算回数と演算増幅器 350 の出力の関係を説明した後、校正処理の動作を説明する。極性が正で小さい単位電圧での積算処理を第 1 正積算処理、極性が負で小さい単位電圧での積算処理を第 1 負積算処理、極性が正で大きい単位電圧での積算処理を第 2 正積算処理、極性が負で大きい単位電圧での積算処理を第 2 負積算処理と以下で記述する。

【0019】

第 1 正積算処理の動作を説明する。本処理は、第 1 正比較ステップ、第 1 正電荷蓄積ステップ、第 1 正電荷転送ステップで構成される。また、本処理では極性切替部 36 の sp1 と sp2 を接続する。第 1 正比較ステップでは、SW1 の a1 と b1 の接続、SW2 の a2 と b2 の接続、SW4 の a4 と b4 の接続を実施する。演算増幅器 350 の出力を $V_{sp,0}$ とするとコンデンサ C1 およびコンデンサ C2 に蓄積されている電荷 $Q_{1,0}$ および $Q_{2,0}$ はそれぞれ以下の式で表される。

【0020】

【数 1】

$$Q_{1,0} = C1 \cdot V_{ref} \quad (1)$$

$$Q_{2,0} = C2 \cdot \left\{ \frac{A+1}{A} V_{sp,0} - (V_{ofop} + V_b) \right\} \quad (2)$$

【0021】

式(2)で A は演算増幅器 350 の利得、 V_{ofop} は演算増幅器 350 のオフセット電圧を表す。積算処理の動作に影響する、演算増幅器 350 の負の入力に接続された寄生容量 C_p を考慮すると、 C_p に蓄積される電荷 $Q_{p,0}$ は以下の式で表される。

【0022】

【数 2】

$$Q_{p,0} = C_p \cdot \left(-\frac{V_{sp,0}}{A} + V_{ofop} + V_b \right) \quad (3)$$

【0023】

第 1 正電荷蓄積ステップでは、SW4 の a4 と c4 を接続した後、SW2 の a2 と c2 を接続する。SW4 の a4 と c4 を接続することにより C2 に蓄積された電荷は保存され、演算増幅器 350 はユニティゲインバッファとして動作する。この時の演算増幅器 350 の出力 $V_{spa,1}$ は以下の式で表される。

【0024】

【数 3】

$$V_{spa,1} = \frac{A}{A+1} (V_{ofop} + V_b) \quad (4)$$

【0025】

コンデンサ C1 には基準電圧 V_{ref} と $V_{spa,1}$ の差の電圧が印加される。このステップでのコンデンサ C1、コンデンサ C2、 C_p に蓄積されている電荷 $Q_{1a,1}$ 、 $Q_{2a,1}$ 、 $Q_{pa,1}$ は以下の式で表される。

【0026】

【数 4】

10

20

30

40

50

$$Q1a, 1 = C1 \left\{ V_{ref} - \frac{A}{A+1} (V_{ofop} + V_b) \right\} \quad (5)$$

$$Q2a, 1 = Q2,0 = C2 \left(\frac{A+1}{A} V_{sp,0} - V_{ofop} - V_b \right) \quad (6)$$

$$Qpa, 1 = C_p \frac{A}{A+1} (V_{ofop} + V_b) \quad (7)$$

【 0 0 2 7 】

10

第 1 正電荷転送ステップでは、SW4のa4とb4を接続した後、SW1のa1とc1を接続する。SW1のc1がV1に接続されているため、このステップでのコンデンサC1、コンデンサC2、Cpに蓄積されている電荷Q1b,1、Q2b,1、Qpb,1は演算増幅器350の出力をVspb,1とすると以下の式で表される。

【 0 0 2 8 】

【数5】

$$Q1b, 1 = C1 \left\{ V1 + \frac{1}{A} V_{spb,1} - (V_{ofop} + V_b) \right\} \quad (8)$$

$$Q2b, 1 = C2 \left\{ \frac{A+1}{A} V_{spb,1} - (V_{ofop} + V_b) \right\} \quad (9)$$

20

$$Qpb, 1 = C_p \left\{ -\frac{1}{A} V_{spb,1} + (V_{ofop} + V_b) \right\} \quad (10)$$

【 0 0 2 9 】

第 1 正電荷転送ステップの前後で演算増幅器350の負の入力に接続された容量に蓄積された電荷は保存される。このため、Vspb,1とVsp,0の関係式は以下のようになる。

【 0 0 3 0 】

【数6】

30

$$-Q1a, 1 + Qpa, 1 - Q2a, 1 = -Q1b, 1 + Qpb, 1 - Q2b, 1$$

$$-C1 \left\{ V_{ref} - \frac{A}{A+1} (V_{ofop} + V_b) \right\} + C_p \frac{A}{A+1} (V_{ofop} + V_b) - C2 \left(\frac{A+1}{A} V_{sp,0} - V_{ofop} - V_b \right) =$$

$$-C1 \left(V1 + \frac{1}{A} V_{spb,1} - V_{ofop} - V_b \right) + C_p \left(-\frac{1}{A} V_{spb,1} + V_{ofop} + V_b \right) -$$

$$C2 \left(\frac{A+1}{A} V_{spb,1} - V_{ofop} - V_b \right)$$

$$\left(\frac{C1}{A} + \frac{Cp}{A} + \frac{A+1}{A} C2 \right) V_{spb,1} = C1 \left\{ V_{ref} - V1 + \frac{1}{A+1} (V_{ofop} + V_b) \right\} + C2 \frac{A+1}{A} V_{sp,0} +$$

40

$$C_p \frac{1}{A+1} (V_{ofop} + V_b)$$

$$V_{spb,1} = \frac{AC1}{C1+Cp+(A+1)C2} \left\{ V_{ref} - V1 + \frac{1}{A+1} (V_{ofop} + V_b) \right\} + \frac{(A+1)C2}{C1+Cp+(A+1)C2} V_{sp,0} +$$

$$\frac{Cp}{C1+Cp+(A+1)C2} \frac{A}{A+1} (V_{ofop} + V_b) \quad (11)$$

50

【 0 0 3 1 】

再度、第 1 正比較ステップに遷移した時の演算増幅器 3 5 0 の出力 $V_{sp,1}$ とコンデンサ C_2 および C_p に蓄積される電荷 $Q_{2,1}$ および $Q_{p,1}$ の関係は、式 (2) および式 (3) の $V_{sp,0}$ を $V_{sp,1}$ に、 $Q_{2,0}$ および $Q_{p,0}$ を $Q_{2,1}$ および $Q_{p,1}$ に置換えた式になる。この関係式により $V_{sp,1}$ と $V_{spb,1}$ は以下のように等しくなる。

【 0 0 3 2 】

【数 7】

$$Q_{pb,1} - Q_{2b,1} = Q_{p,1} - Q_{2,1}$$

$$C_p \left\{ -\frac{1}{A} V_{spb,1} + (V_{ofop} + V_b) \right\} - C_2 \left\{ \frac{A+1}{A} V_{spb,1} - (V_{ofop} + V_b) \right\} = \quad 10$$

$$C_p \left(-\frac{V_{sp,1}}{A} + V_{ofop} + V_b \right) - C_2 \left\{ \frac{A+1}{A} V_{sp,1} - (V_{ofop} + V_b) \right\}$$

$$V_{spb,1} = V_{sp,1}$$

【 0 0 3 3 】

このため、 $V_{sp,1}$ と $V_{sp,0}$ の関係は以下の式で表される。

【 0 0 3 4 】

【数 8】

$$V_{sp,1} = \frac{AC_1}{C_1 + C_p + (A+1)C_2} \left\{ V_{ref} - V_1 + \frac{1}{A+1} (V_{ofop} + V_b) \right\} + \frac{(A+1)C_2}{C_1 + C_p + (A+1)C_2} V_{sp,0} + \frac{C_p}{C_1 + C_p + (A+1)C_2} \frac{A}{A+1} (V_{ofop} + V_b) \quad (12)$$

【 0 0 3 5 】

式 (1 2) は以下の等比級数の形式で表すことができる。

【 0 0 3 6 】

【数 9】

$$V_{sp,1} + B_{sp0} = B_{sp1}(V_{sp,0} + B_{sp0})$$

$$V_{sp,1} = B_{sp1}V_{sp,0} + (B_{sp1} - 1)B_{sp0} \quad (13)$$

【 0 0 3 7 】

式 (1 2) と式 (1 3) の対比により、 B_{sp1} は以下の式で表される。

【 0 0 3 8 】

【数 10】

$$B_{sp1} = \frac{(A+1)C_2}{C_1 + C_p + (A+1)C_2} = 1 - \frac{C_1 + C_p}{C_1 + C_p + (A+1)C_2} = 1 - \eta_{sp} \quad (14) \quad 40$$

$$\eta_{sp} = \frac{C_1 + C_p}{C_1 + C_p + (A+1)C_2} \quad (15)$$

【 0 0 3 9 】

また、 $(B_{sp1} - 1)B_{sp0} = -\eta_{sp} B_{sp0}$ は以下の式で表される。

【 0 0 4 0 】

【数 11】

$$-\eta_{sp}B_{sp0} = \frac{AC_1}{C_1+C_p+(A+1)C_2} \left\{ V_{ref} - V_1 + \frac{1}{A+1} (V_{ofop} + V_b) \right\} + \frac{C_p}{C_1+C_p+(A+1)C_2} \frac{A}{A+1} (V_{ofop} + V_b) \quad (16)$$

【0041】

第1正積算処理をk回繰返した時の演算増幅器350の電圧 $V_{sp,k}$ は以下の式で表される。

【0042】

【数12】

$$\begin{aligned} V_{sp,k} + B_{sp0} &= B_{sp1}^k (V_{sp,0} + B_{sp0}) = (1 - \eta_{sp})^k (V_{sp,0} + B_{sp0}) \\ V_{sp,k} &= (1 - \eta_{sp})^k (V_{sp,0} + B_{sp0}) - B_{sp0} \end{aligned} \quad (17)$$

【0043】

第1負積算処理の動作を説明する。本処理は、第1負比較ステップ、第1負電荷蓄積ステップ、第1負電荷転送ステップで構成される。また、本処理では極性切替部36のsp1とsp2を接続する。第1負比較ステップではSW1のa1とc1の接続、SW2のa2とb2の接続、SW4のa4とb4の接続を実施する。このときの演算増幅器350の電圧を $V_{sn,0}$ とすると、コンデンサC2および C_p に蓄積されている電荷は式(2)および式(3)の右辺の $V_{sp,0}$ を $V_{sn,0}$ に置換えた式で表される。

【0044】

第1負電荷蓄積ステップでは、SW4のa4とc4を接続した後、SW2のa2とc2を接続する。演算増幅器350の出力を $V_{sna,1}$ とすると、コンデンサC1には基準電圧 V_1 と $V_{sna,1}$ の差の電圧が印加される。このステップでのコンデンサC1に蓄積されている電荷 $Q_{1a,1}$ は以下の式で表される。

【0045】

【数13】

$$Q_{1a,1} = C_1 \left\{ V_1 - \frac{A}{A+1} (V_{ofop} + V_b) \right\} \quad (18)$$

【0046】

コンデンサC2に蓄積されている電荷は式(6)の右辺の $V_{sp,0}$ を $V_{sn,0}$ に置換えた式で表され、 C_p に蓄積されている電荷は式(7)で表される。

【0047】

第1負電荷転送ステップでは、SW4のa4とb4を接続した後、SW1のa1とb1を接続する。このときの演算増幅器350の出力を $V_{snb,1}$ とするとコンデンサC1に蓄積されている電荷は以下の式で表される。

【0048】

【数14】

$$Q_{1b,1} = C_1 \left\{ V_{ref} + \frac{1}{A} V_{snb,1} - (V_{ofop} + V_b) \right\} \quad (19)$$

【0049】

コンデンサC2および C_p に蓄積されている電荷は式(9)および式(10)の右辺の $V_{sp,b,1}$ を $V_{snb,1}$ に置換えた式で表される。第1負電荷転送ステップの前後で演算増幅器350の負の入力に接続された容量に蓄積された電荷は保存される。このため、 $V_{snb,1}$ と $V_{sn,0}$ の関係式は以下のようになる。

10

20

30

40

50

【 0 0 5 0 】

【数 1 5】

$$\begin{aligned}
 & -Q1a,1 + Qpa,1 - Q2a,1 = -Q1b,1 + Qpb,1 - Q2b,1 \\
 & -C1 \left\{ V1 - \frac{A}{A+1} (Vofop + Vb) \right\} + Cp \frac{A}{A+1} (Vofop + Vb) - C2 \left(\frac{A+1}{A} Vsn,0 - Vofop - \right. \\
 & \left. Vb \right) = -C1 \left(Vref + \frac{1}{A} Vsnb,1 - Vofop - Vb \right) + Cp \left(-\frac{1}{A} Vsnb,1 + Vofop + Vb \right) - \\
 & C2 \left(\frac{A+1}{A} Vsnb,1 - Vofop - Vb \right)
 \end{aligned} \tag{10}$$

$$\begin{aligned}
 \left(\frac{C1}{A} + \frac{Cp2}{A} + \frac{A+1}{A} C2 \right) Vsnb,1 = C1 \left\{ V1 - Vref + \frac{1}{A+1} (Vofop + Vb) \right\} + C2 \frac{A+1}{A} Vsn,0 + \\
 Cp \frac{1}{A+1} (Vofop + Vb)
 \end{aligned}$$

$$\begin{aligned}
 Vsnb,1 = \frac{AC1}{C1+Cp+(A+1)C2} \left\{ -Vref + V1 + \frac{1}{A+1} (Vofop + Vb) \right\} + \frac{(A+1)C2}{C1+Cp+(A+1)C2} Vsp,0 + \\
 \frac{Cp}{C1+Cp+(A+1)C2} \frac{A}{A+1} (Vofop + Vb)
 \end{aligned} \tag{20}$$

【 0 0 5 1 】

再度、第 1 正比較ステップに遷移した時の演算増幅器 3 5 0 の出力 $Vsn,1$ と $Vsnb,1$ は等しいため、 $Vsn,1$ と $Vsn,0$ の関係式は以下の式となる。

【 0 0 5 2 】

【数 1 6】

$$\begin{aligned}
 Vsn,1 = \frac{AC1}{C1+Cp+(A+1)C2} \left\{ -Vref + V1 + \frac{1}{A+1} (Vofop + Vb) \right\} + \frac{(A+1)C2}{C1+Cp+(A+1)C2} Vsp,0 + \\
 \frac{Cp}{C1+Cp+(A+1)C2} \frac{A}{A+1} (Vofop + Vb)
 \end{aligned} \tag{20} \tag{30}$$

【 0 0 5 3 】

第 1 正積算処理と同様の式展開により、第 1 負積算処理を k 回繰返した時の演算増幅器 3 5 0 の電圧 Vsn,k は以下の式で表される。

【 0 0 5 4 】

【数 1 7】

$$Vsn,k = (1 - \eta_{sn})^k (Vsn,0 + Bsn0) - Bsn0 \tag{21} \tag{40}$$

$$\eta_{sn} = \frac{C1+Cp}{C1+Cp+(A+1)C2} = \eta_{sp} \tag{22}$$

$$-\eta_{sn} Bsn0 = \frac{AC1}{C1+Cp+(A+1)C2} \left\{ -Vref + V1 + \frac{1}{A+1} (Vofop + Vb) \right\} +$$

$$\frac{Cp}{C1+Cp+(A+1)C2} \frac{A}{A+1} (Vofop + Vb) \tag{23}$$

【 0 0 5 5 】

50

第2正積算処理の動作を説明する。本処理は、第2正電荷蓄積・比較ステップと第2正電荷転送ステップで構成される。また、本処理では極性切替部のsp1とsp2を接続し、SW4のa4とb4を接続する。第2正電荷蓄積・比較ステップでは、SW1のa1とb1、SW2のa2とb2を接続する。演算増幅器350の出力をVlp,0とすると、コンデンサC2およびCpに蓄積される電荷Q2,0およびQp,0は式(2)および式(3)の右辺のVsp,0をVlp,0に置換えた式で表される。コンデンサC1に蓄積される電荷は式(1)で表される。

【0056】

第2正電荷転送ステップでは、SW2のa2とc2を接続する。このときの演算増幅器350の出力をVlpa,1とすると、コンデンサC2およびCpに蓄積される電荷Q2a,1およびQpa,1は式(9)および式(10)の右辺のVspb,1をVlpa,1に置換えた式で表される。コンデンサC1に蓄積される電荷Q1a,1においては、SW1、SW2、SW4の接続が第1負積算処理の第1負積算処理と同じであるため式(19)の右辺のVsnb,1をVlpa,1に置換えた式でQ1a,1が表される。Vlp,0とVlpa,1の関係式は以下の式で表される。

【0057】

【数18】

$$\begin{aligned}
 & -Q1a,1 + Qpa,1 - Q2a,1 = -Q1,1 + Qp,1 - Q2,1 \\
 & -C1 \left\{ Vref + \frac{1}{A} Vlpa,1 - (Vofop + Vb) \right\} + Cp \left\{ -\frac{1}{A} Vlpa,1 + (Vofop + Vb) \right\} - \\
 & C2 \left\{ \frac{A+1}{A} Vlpa,1 - (Vofop + Vb) \right\} = -C1Vref + Cp \left(-\frac{Vlp,0}{A} + Vofop + Vb \right) - \\
 & C2 \left\{ \frac{A+1}{A} Vlp,0 - (Vofop + Vb) \right\} \\
 & \left(\frac{C1}{A} + \frac{Cp2}{A} + \frac{A+1}{A} C2 \right) Vlpa,1 = C1(Vofop + Vb) + \left(\frac{Cp2}{A} + C2 \frac{A+1}{A} \right) Vlp,0 \\
 & Vlpa,1 = \frac{AC1}{C1+Cp+(A+1)C2} (Vofop + Vb) + \frac{Cp+(A+1)C2}{C1+Cp+(A+1)C2} Vlp,0
 \end{aligned}$$

【0058】

再度、第2正電荷蓄積・比較ステップに遷移した時の演算増幅器350の電圧Vlp,1とVlpa1は等しいため、Vlp,1とVlp,0の関係式は以下の式で表される。

【0059】

【数19】

$$Vlpa,1 = \frac{AC1}{C1+Cp+(A+1)C2} (Vofop + Vb) + \frac{Cp+(A+1)C2}{C1+Cp+(A+1)C2} Vlp,0 \quad (24)$$

【0060】

第1正積算処理と同様の式展開により、第2正積算処理をk回繰返した時の演算増幅器350の電圧Vlp,kは以下の式で表される。

【0061】

【数20】

10

20

30

40

50

$$V_{lp,k} = (1 - \eta_{lp})^k (V_{lp,0} + B_{lp0}) - B_{lp0} \quad (25)$$

$$\eta_{lp} = \frac{C_1}{C_1 + C_p + (A+1)C_2} \quad (26)$$

$$-\eta_{lp} B_{lp0} = \frac{AC_1}{C_1 + C_p + (A+1)C_2} (V_{ofop} + V_b) \quad (27)$$

【 0 0 6 2 】

第2負積算処理の動作を説明する。本処理は、第2負電荷蓄積・比較ステップと第2負電荷転送ステップで構成される。また、本処理では極性切替部36のsp1とsp3を接続し、SW4のa4とb4を接続する。第2負電荷蓄積・比較ステップではSW1のa1とb1、SW2のa2とb2を接続する。演算増幅器350の出力を $V_{ln,0}$ とすると、コンデンサ C_2 および C_p に蓄積される電荷 $Q_{2,0}$ および $Q_{p,0}$ は式(2)および式(3)の右辺の $V_{sp,0}$ を $V_{ln,0}$ に置換えた式で表される。コンデンサ C_1 に蓄積される電荷 $Q_{1,0}$ は以下の式(28)で表される。

【 0 0 6 3 】

【 数 2 1 】

$$Q_{1,0} = C_1 (V_{ref} - V_{ref}) = 0 \quad (28)$$

【 0 0 6 4 】

第2負電荷転送ステップでは、SW2のa2とc2を接続する。このときの演算増幅器350の出力を $V_{lna,1}$ とするとコンデンサ C_2 および C_p に蓄積される電荷 $Q_{2a,1}$ および $Q_{pa,1}$ は式(9)および式(10)の右辺の $V_{spb,1}$ を $V_{lna,1}$ に置換えた式で表される。コンデンサ C_1 に蓄積される電荷 $Q_{1a,1}$ においては、SW1、SW2、SW4の接続が第1負積算処理の第1負積算処理と同じであるため式(19)の右辺の $V_{snb,1}$ を $V_{lna,1}$ に置換えた式で $Q_{1a,1}$ が表される。 $V_{lp,0}$ と $V_{lpa,1}$ の関係式は以下の式で表される。

【 0 0 6 5 】

【 数 2 2 】

$$-Q_{1a,1} + Q_{pa,1} - Q_{2a,1} = -Q_{1,1} + Q_{p,1} - Q_{2,1}$$

$$-C_1 \left\{ V_{ref} + \frac{1}{A} V_{lna,1} - (V_{ofop} + V_b) \right\} + C_p \left\{ -\frac{1}{A} V_{lna,1} + (V_{ofop} + V_b) \right\} -$$

$$C_2 \left\{ \frac{A+1}{A} V_{lna,1} - (V_{ofop} + V_b) \right\} = C_p \left(-\frac{V_{ln,0}}{A} + V_{ofop} + V_b \right) - C_2 \left\{ \frac{A+1}{A} V_{ln,0} - (V_{ofop} + V_b) \right\}$$

$$\left(\frac{C_1}{A} + \frac{C_p}{A} + \frac{A+1}{A} C_2 \right) V_{lna,1}$$

$$= C_1 (-V_{ref} + V_{ofop} + V_b) + \left(\frac{C_p}{A} + C_2 \frac{A+1}{A} \right) V_{ln,0}$$

$$V_{lna,1} = \frac{AC_1}{C_1 + C_p + (A+1)C_2} (-V_{ref} + V_{ofop} + V_b) + \frac{C_p + (A+1)C_2}{C_1 + C_p + (A+1)C_2} V_{ln,0}$$

【 0 0 6 6 】

再度、第2負電荷蓄積・比較ステップに遷移した時の演算増幅器350の電圧 $V_{ln,1}$ と V

10

20

30

40

50

I_{na1} は等しいため、 $V_{ln,1}$ と $V_{ln,0}$ の関係式は以下の式で表される。

【 0 0 6 7 】

【数 2 3 】

$$V_{ln,1} = \frac{AC_1}{C_1+C_p+(A+1)C_2}(-V_{ref} + V_{ofop} + V_b) + \frac{C_p+(A+1)C_2}{C_1+C_p+(A+1)C_2}V_{ln,0} \quad (29)$$

【 0 0 6 8 】

第 1 正積算処理と同様の式展開により、第 2 負積算処理を k 回繰返した時の演算増幅器 350 の電圧 $V_{ln,k}$ は以下の式で表される。

【 0 0 6 9 】

【数 2 4 】

$$V_{ln,k} = (1 - \eta_{ln})^k(V_{ln,0} + B_{ln0}) - B_{ln0} \quad (30)$$

$$\eta_{ln} = \frac{C_1}{C_1+C_p+(A+1)C_2} \quad (31)$$

$$-\eta_{ln} B_{ln0} = \frac{AC_1}{C_1+C_p+(A+1)C_2}(-V_{ref} + V_{ofop} + V_b) \quad (32)$$

【 0 0 7 0 】

校正制御部 21 での処理を以下で説明する。校正制御部 21 は中間電圧積算部 210、中間電圧過剰積算部 211、基準電圧積算部 212 で構成される。

【 0 0 7 1 】

図 2 に中間電圧積算部 210 の処理フローを示す。処理が開始されると、初期化処理において、判定電圧切替部 31 の $st1$ と $st3$ を接続するとともに、 $SW3$ の接続と切断を行いコンデンサ $C2$ に蓄積された電荷をリセットする (ステップ $S1$)。この後、積算部 35 の出力電圧である積算電圧 V_o が $V1$ より大きくなるまで第 2 正積算処理 (ステップ $S2$) と第 2 正積算比較処理 (ステップ $S3$) を実行する。第 2 正積算比較処理では、クロス・バー・スイッチ 32 の $s11$ と $s13$ および $s12$ と $s14$ を接続した場合と、 $s11$ と $s14$ および $s12$ と $s13$ を接続した場合で、判定器 33 の出力をモニタする。両方の場合で積算電圧が $V1$ より大きくなった場合に次の第 1 負積算処理 (ステップ $S4$) に遷移する。

【 0 0 7 2 】

判定器 33 の正の入力側にオフセット電圧 V_{ofc} が存在する。 $s11$ と $s13$ および $s12$ と $s14$ を接続した場合は、判定器 33 の正の入力は等価的に $V_o + V_{ofc}$ 、負の入力は $V1$ となり、判定器 33 の出力の判定信号は V_o が小さい場合では低電圧信号、 V_o が大きい場合では高電圧信号となる。 $s11$ と $s14$ および $s12$ と $s13$ を接続した場合は、判定器 33 の正の入力は等価的に $V1 + V_{ofc}$ 、負の入力は V_o となり、判定信号は V_o が小さい場合では高電圧信号、 V_o が大きい場合では低電圧信号となる。このため、 $s11$ と $s13$ および $s12$ と $s14$ を接続した場合で判定信号が高電圧信号となり、 $s11$ と $s14$ および $s12$ と $s13$ を接続した場合で判定信号が低電圧信号となるまで、第 2 正積算処理と第 2 正積算比較処理を実行する。はじめて、 $s11$ と $s13$ および $s12$ と $s14$ を接続した場合と $s11$ と $s14$ および $s12$ と $s13$ を接続した場合の両方で $V_o > V1$ となった時の第 2 正積算処理の回数を km_{21+1} とすると、 km_{21} を中間電位第 2 正積算処理回数と定義する。

【 0 0 7 3 】

第 1 負積算処理に遷移した後では、 $s11$ と $s13$ および $s12$ と $s14$ を接続した場合と $s11$ と $s14$ および $s12$ と $s13$ を接続した場合の両方で $V_o < V1$ となるまで、第 1 負積算処理 (ステップ $S4$) と第 1 負積算比較処理 (ステップ $S5$) を繰返す。

【 0 0 7 4 】

図 3 に積算電圧と積算回数の関係の例を示す。第 2 正積算処理での単位電圧を V_{G2} 、第

10

20

30

40

50

1 負積算処理での単位電圧をVG1とする。また、図 2 ではVofc 0としている。第 2 正積算処理で一旦Vo V1+Vofcとなった後、第 1 負積算処理によりV1+Vofc Voとなり、さらに第 1 負積算処理を継続するとV1-Vofc Voとなる。積算回数がkm21+1となった後に、第 1 負積算処理によりはじめてV1+Vofc Voとなった時の積算回数をkm11p+1 (km21+1から起算する) とすると、km11pを中間電位第 1 負積算処理回数1と定義する。

【 0 0 7 5 】

コンデンサC2をリセットした後、第 2 正積算処理をkm21+1回繰返し、第 1 負積算処理をkm11p回繰返した時の積算電圧Voを求める。コンデンサC2をリセットした時でのユニティゲインバッファと同じ動作となるため、演算増幅器の出力をVlp,0とすると以下の式で表される。

【 0 0 7 6 】

【数 2 5 】

$$Vlp,0 = \frac{A}{A+1} (Vofop + Vb) \quad (33)$$

【 0 0 7 7 】

式(21)のVsn,0をVlp, km21+1として式展開することでVoが求められる。k1= km11p、k2= km21+1とし、lp 1、sn 1としてマクローリン展開を用いて式展開するとVoは以下の式となる。

【 0 0 7 8 】

【数 2 6 】

$$\begin{aligned} Vo &= (1 - \eta sn)^{k1} \{ (1 - \eta lp)^{k2} (Vlp,0 + Blp0) - Blp0 + Bsn0 \} - Bsn0 \\ &= (1 - \eta sn)^{k1} (1 - \eta lp)^{k2} (Vlp,0 + Blp0) + (1 - \eta sn)^{k1} (-Blp0 + Bsn0) - Bsn0 \\ &= (1 - \eta sn)^{k1} (1 - \eta lp)^{k2} (Vlp,0 + Blp0) + (1 - \eta sn)^{k1} (-Blp0 + Bsn0) - Bsn0 \\ &= Vlp,0 + (-\eta lp)^{k2} (Vlp,0 + Blp0) + (-\eta sn)^{k1} (Vlp,0 + Bsn0) \end{aligned}$$

$$= \frac{A}{A+1} (Vofop + Vb) + k2 \left\{ -\frac{C1}{C1+Cp+(A+1)C2} \frac{A}{A+1} (Vofop + Vb) + \right.$$

$$\left. \frac{AC1}{C1+Cp+(A+1)C2} (Vofop + Vb) \right\} + k1 \left\{ -\frac{C1+Cp}{C1+Cp+(A+1)C2} \frac{A}{A+1} (Vofop + Vb) + \right.$$

$$\left. \frac{AC1}{C1+Cp+(A+1)C2} \left\{ -Vref + V1 + \frac{1}{A+1} (Vofop + Vb) \right\} + \frac{Cp}{C1+Cp+(A+1)C2} \frac{A}{A+1} (Vofop + Vb) \right\}$$

$$= k2 \frac{AC1}{C1+Cp+(A+1)C2} \frac{A}{A+1} (Vofop + Vb) + k1 \frac{AC1}{C1+Cp+(A+1)C2} (-Vref + V1) +$$

$$\frac{A}{A+1} (Vofop + Vb)$$

$$Vo = k2 VG2 - k1 VG1 + Vofb \quad (34)$$

$$VG2 = \frac{AC1}{C1+Cp+(A+1)C2} \frac{A}{A+1} (Vofop + Vb) \quad (35)$$

$$VG1 = \frac{AC1}{C1+Cp+(A+1)C2} (Vref - V1) \quad (36)$$

$$Vofb = \frac{A}{A+1} (Vofop + Vb) \quad (37)$$

【 0 0 7 9 】

10

20

30

40

50

$V1+Vofc=Vo$ となる時では以下の式が成立する。

【 0 0 8 0 】

【数 2 7】

$$V1 + Vofc = (km21 + 1) VG2 - (km11p + \delta km11p) VG1 + Vofb \quad (38)$$

【 0 0 8 1 】

式(38)において $km11p$ は0以上1未満の実数であり、 $VG1 - km11p$ が積算回数 $km11p$ のときの積算電圧と $Vref+Vofc$ との差を表す。

【 0 0 8 2 】

積算回数が $km21+1$ となった後に、第1負積算処理によりはじめて $V1-Vofc = Vo$ となった時の積算回数を $km11n+1$ とすると、 $km11n$ を中間電位第1負積算処理回数2と定義する。 $V1-Vofc=Vo$ となる時では以下の式が成立する。

【 0 0 8 3 】

【数 2 8】

$$V1 - Vofc = (km21 + 1) VG2 - (km11n + \delta km11n) VG1 + Vofb \quad (39)$$

【 0 0 8 4 】

図4に中間電圧過剰積算部211の処理フローを示す。本処理は、中間電圧積算部211の処理とは、第1負積算比較処理(ステップS15)の前に過剰第2正積算処理(ステップS13)を実施することが異なる。過剰第2正積算処理(ステップS13)では第2正積算処理を実施する。従って、 $V1+Vofc=Vo$ となる時と $V1-Vofc=Vo$ となる時に成立する式は以下の式となる。

【 0 0 8 5 】

【数 2 9】

$$V1 + Vofc = (km21 + 2) VG2 - (km12p + \delta km12p) VG1 + Vofb \quad (40)$$

$$V1 - Vofc = (km21 + 2) VG2 - (km12n + \delta km12n) VG1 + Vofb \quad (41)$$

【 0 0 8 6 】

図5に基準電圧積算部212の処理フローを示す。本処理は、中間電圧積算部212の処理とは、判定器33に基準電圧を入力し積算電圧と基準電圧を比較する処理が異なる。このため初期化処理において判定電圧切替部31の $st1$ と $st2$ を接続する。 $Vref+Vofc=Vo$ となる時と $Vref-Vofc=Vo$ となる時に成立する式は以下の式となる。

【 0 0 8 7 】

【数 3 0】

$$Vref + Vofc = (kr2 + 1) VG2 - (kr1p + \delta kr1p) VG1 + Vofb \quad (42)$$

$$Vref - Vofc = (kr2 + 2) VG2 - (kr1n + \delta kr1n) VG1 + Vofb \quad (43)$$

【 0 0 8 8 】

中間電圧積算部210、中間電圧過剰積算部211、基準電圧積算部212の動作が完了すると $VG2$ 、 $VG1$ 、の校正値を導出する。式(38)から式(43)により $Vofc$ をキャンセルして以下の式を得る。

【 0 0 8 9 】

【数 3 1】

10

20

30

40

50

$$V1 = (km21 + 1) VG2 - Km11 VG1 + Vofb \quad (44)$$

$$V1 = (km21 + 2) VG2 - Km12 VG1 + Vofb \quad (45)$$

$$Vref = (kr2 + 1) VG2 - Kr1VG1 + Vofb \quad (46)$$

【0090】

式(44)において $Km11 = (km11p + km11p + km11n + km11n) / 2$ となる。式(45)において $Km12 = (km12p + km12p + km12n + km12n) / 2$ となる。式(46)において $Kr1 = (kr1p + kr1p + kr1n + kr1n) / 2$ となる。式(35)と式(36)より以下の式が成立する。

10

【0091】

【数32】

$$\frac{VG2}{VG1} = \frac{Vofb}{Vref - V1} \quad (47)$$

【0092】

式(44)と式(45)より $VG1$ と $VG2$ には以下の関係式が成立する。

【0093】

20

【数33】

$$0 = VG2 - (Km12 - Km11) VG1$$

$$VG2 = (Km12 - Km11) VG1 \quad (48)$$

【0094】

式(48)を式(47)に代入すると式(49)を得る。

【0095】

【数34】

$$Vofb = (Km12 - Km11)(Vref - V1) \quad (49)$$

30

【0096】

式(46)と式(44)の差をとると以下の式(50)を得る。

【0097】

【数35】

$$\begin{aligned} Vref - V1 &= (kr2 - km21) VG2 - (Kr1 - Km11)VG1 \\ &= (kr2 - km21) (Km12 - Km11) VG1 - (Kr1 - Km11)VG1 \end{aligned} \quad (50)$$

40

【0098】

式(50)と式(49)と式(48)を式(46)に代入することにより $VG1$ の式を得る。

【0099】

【数36】

50

$$V_{ref} = (kr_2 + 1)(K_{m12} - K_{m11}) V_{G1} - Kr_1 V_{G1} \\ + (K_{m12} - K_{m11})\{(kr_2 - km_{21}) (K_{m12} - K_{m11}) V_{G1} \\ - (Kr_1 - K_{m11})V_{G1}\}$$

$$V_{G1} = \frac{V_{ref}}{(kr_2+1)(K_{m12}-K_{m11})-Kr_1+(K_{m12}-K_{m11})\{(kr_2-km_{21}) (K_{m12}-K_{m11}) -(Kr_1-K_{m11})\}} \\ = \frac{V_{ref}}{(kr_2-km_{21}) (K_{m12}-K_{m11})^2+(kr_2+1-Kr_1+K_{m11})(K_{m12}-K_{m11})-Kr_1} \quad (51)$$

10

【 0 1 0 0 】

また、VofbとVG2の式を下記のように得る。

【 0 1 0 1 】

【数 3 7】

$$V_{G2} = \frac{(K_{m12}-K_{m11})V_{ref}}{(kr_2-km_{21}) (K_{m12}-K_{m11})^2+(kr_2+1-Kr_1+K_{m11})(K_{m12}-K_{m11})-Kr_1} \quad (52)$$

$$V_{ofb} = \frac{(kr_2-km_{21}) (K_{m12}-K_{m11})^2 -(Kr_1-K_{m11})(K_{m12}-K_{m11})}{(kr_2-km_{21}) (K_{m12}-K_{m11})^2+(kr_2+1-Kr_1+K_{m11})(K_{m12}-K_{m11})-Kr_1} V_{ref} \quad (53)$$

20

【 0 1 0 2 】

以上の処理により得られるkm₂₁、km₁₁、km₁₂、kr₂、kr₁によりVG₁、VG₂、Vofbの校正值を得ることができる。

【 0 1 0 3 】

可変基準電圧を出力する場合は、前述の校正処理により得られた校正值を用いて設定データにより要求された値に最も近い電圧を出力できる積算回数を算出し積算処理を実行する。設定データにより要求された値がVofbより大きい値である場合は出力制御部22の正電圧積算処理部221での処理を実行し、Vofbより小さい値である場合は負電圧積算処理部222での処理を実行する。

30

【 0 1 0 4 】

図6に正電圧積算処理部221の処理フローを示す。初期化処理において、SW3の接続と切断を行いコンデンサC2に蓄積された電荷をリセットする(ステップS20)。この後、出力制御部22で算出した設定データにより要求された値に最も近い電圧を出力できる積算回数k₂とk₁で第2正積算処理(ステップS21)と第1正積算処理(ステップS22)を実行する。これらの処理の実行後の積算電圧Voを以下で導出する。第2正積算処理(ステップS21)の初期値は式(33)と同じである。第2正積算処理をk₂回実行後に第1正積算処理をk₁回実行するため、式(25)と式(17)からVoは以下の式となる。

【 0 1 0 5 】

【数 3 8】

40

$$\begin{aligned}
V_o &= (1 - \eta_{sp})^{k_1} \{ (1 - \eta_{lp})^{k_2} (V_{lp,0} + B_{lp0}) - B_{lp0} + B_{sp0} \} - B_{sp0} \\
&= (1 - \eta_{sp})^{k_1} (1 - \eta_{lp})^{k_2} (V_{lp,0} + B_{lp0}) + (1 - \eta_{sp})^{k_1} \{ -B_{lp0} + B_{sp0} \} - B_{sp0} \\
&= (1 - k_1 \eta_{sp} - k_2 \eta_{lp}) (V_{lp,0} + B_{lp0}) + (1 - k_1 \eta_{sp}) \{ -B_{lp0} + B_{sp0} \} - B_{sp0} \\
&= V_{lp,0} - k_1 \eta_{sp} (V_{lp,0} + B_{sp0}) - k_2 \eta_{lp} (V_{lp,0} + B_{lp0})
\end{aligned}$$

$$= \frac{A}{A+1} (V_{ofop} + V_b) + k_1 \left\{ -\frac{A}{A+1} (V_{ofop} + V_b) \frac{C_1 + C_p}{C_1 + C_p + (A+1)C_2} + \right.$$

$$\left. \frac{AC_1}{C_1 + C_p + (A+1)C_2} \left\{ V_{ref} - V_1 + \frac{1}{A+1} (V_{ofop} + V_b) \right\} + \frac{C_1}{C_1 + C_p + (A+1)C_2} \frac{A}{A+1} (V_{ofop} + V_b) \right\} +$$

$$k_2 \left\{ -\frac{A}{A+1} (V_{ofop} + V_b) \frac{C_1}{C_1 + C_p + (A+1)C_2} + \frac{AC_1}{C_1 + C_p + (A+1)C_2} (V_{ofop} + V_b) \right\}$$

$$= \frac{A}{A+1} (V_{ofop} + V_b) + k_1 \frac{AC_1}{C_1 + C_p + (A+1)C_2} (V_{ref} - V_1) +$$

$$k_2 \frac{AC_1}{C_1 + C_p + (A+1)C_2} \frac{A}{A+1} (V_{ofop} + V_b)$$

$$= k_2 VG_2 + k_1 VG_1 + V_{ofb}$$

(54)

10

20

【0106】

校正処理で第1正積算処理は実行していないがVG2、VG1、Vofbは校正処理で校正値が得られているため、正電圧積算処理部221の処理を実行すれば既知の電圧を出力することは可能である。

【0107】

図7に負電圧積算処理部222の処理フローを示す。初期化処理において、SW3の接続と切断を行いC2に蓄積された電荷をリセットする(ステップS30)。この後、出力制御部22で算出した設定データにより要求された値に最も近い電圧を出力できる積算回数k2とk1で第2負積算処理(ステップS31)と第1負積算処理(ステップS32)を実行する。この場合の積算電圧Voを以下で導出する。第2負積算処理の初期値Vln,0は式(33)の右辺と同じである。第2負積算処理をk2回実行後に第1負積算処理をk1回実行するため、式(30)と式(21)からVoは以下の式となる。

【0108】

【数39】

30

40

50

$$\begin{aligned}
 V_o &= (1 - \eta_{sn})^{k_1} \{ (1 - \eta_{ln})^{k_2} (V_{ln,0} + B_{ln0}) - B_{ln0} + B_{sn0} \} - B_{sn0} \\
 &= (1 - \eta_{sn})^{k_1} (1 - \eta_{ln})^{k_2} (V_{ln,0} + B_{ln0}) + (1 - \eta_{sn})^{k_1} \{ -B_{ln0} + B_{sn0} \} - B_{sn0} \\
 &= (1 - k_1 \eta_{sn} - k_2 \eta_{ln}) (V_{ln,0} + B_{ln0}) + (1 - k_1 \eta_{sn}) \{ -B_{ln0} + B_{sn0} \} - B_{sn0} \\
 &= V_{ln,0} - k_1 \eta_{sn} (V_{ln,0} + B_{sn0}) - k_2 \eta_{ln} (V_{ln,0} + B_{ln0}) \\
 &= \frac{A}{A+1} (V_{ofop} + V_b) + k_1 \left\{ \frac{A}{A+1} (V_{ofop} + V_b) \frac{C_1 + C_p}{C_1 + C_p + (A+1)C_2} + \right. \\
 &\quad \frac{AC_1}{C_1 + C_p + (A+1)C_2} \left\{ -V_{ref} + V_1 + \frac{1}{A+1} (V_{ofop} + V_b) \right\} + \frac{C_p}{C_1 + C_p + (A+1)C_2} \frac{A}{A+1} (V_{ofop} + \\
 &\quad V_b) \left. \right\} + k_2 \left\{ -\frac{A}{A+1} (V_{ofop} + V_b) \frac{C_1}{C_1 + C_p + (A+1)C_2} + \frac{AC_1}{C_1 + C_p + (A+1)C_2} (-V_{ref} + V_{ofop} + \right. \\
 &\quad \left. V_b) \right\} \\
 &= \frac{A}{A+1} (V_{ofop} + V_b) + k_1 \frac{AC_1}{C_1 + C_p + (A+1)C_2} (-V_{ref} + V_1) + \\
 &\quad k_2 \frac{AC_1}{C_1 + C_p + (A+1)C_2} \left\{ -V_{ref} + \frac{A}{A+1} (V_{ofop} + V_b) \right\} \\
 &= k_2 VG_{2m} - k_1 VG_1 + V_{ofb} \tag{55}
 \end{aligned}$$

$$VG_{2m} = \frac{AC_1}{C_1 + C_p + (A+1)C_2} \left\{ -V_{ref} + \frac{A}{A+1} (V_{ofop} + V_b) \right\} \tag{56}$$

【0109】

第2負積算処理の積算単位VG2mは以下の式でVG2と関係づけられ、既に得られているVG2とVofbの校正値により校正可能である。

【0110】

【数40】

$$VG_{2m} = \frac{-V_{ref} + V_{ofb}}{V_{ofb}} VG_2 \tag{57}$$

【0111】

したがって、この場合でも既知の電圧を出力することは可能である。

【0112】

以上説明した可変基準電圧源100は、外部から設定される設定データに対応した可変基準電圧を生成する可変基準電圧源であって、2つの電圧の大小を判定する判定器33のオフセット電圧と所定の単位電圧の校正値を含む校正データを取得する動作を制御する校正制御部21と校正データに基づいて外部から設定される設定データに対応する可変基準電圧を生成する動作を制御する出力制御部22を含む制御部20と、基準電圧を出力する基準電圧部10と、校正制御部21が制御する場合に少なくとも2種以上の単位電圧を積算した積算電圧が基準電圧と等しくなるまで積算動作を繰り返し、出力制御部22が制御する場合に設定データに対応する可変基準電圧を出力する積算電圧生成部30とを備える。これにより、外部に校正のための測定器が不要な可変基準電圧源を提供することができる。

【0113】

本実施形態に係る可変基準電圧源100は、校正のための測定器を必要とせず、遠隔操

10

20

30

40

50

作で自らを校正することができる。したがって、本発明の可変基準電圧源 100 は、遠隔地にある多数のセンサ回路と組み合わせて用いるのに好適である。

【0114】

つまり、多数のセンサ回路が配置された現場に作業者が出掛けなくても、遠隔操作で各々のセンサ回路が用いる可変の基準電圧を校正することが可能になる。

【0115】

なお、本発明は、上記の実施形態に限定されるものではなく、特許請求の範囲に記載された要旨の範囲内で変形が可能である。

【符号の説明】

【0116】

10：基準電圧部

20：制御部

21：校正制御部

22：出力制御部

30：積算電圧生成部

31：判定電圧切替部

32：クロス・バースイッチ

33：判定器

34：しきい値生成部

35：積算部

36：極性切替部

210：中間電圧積算部

211：中間電圧過剰積算部

212：基準電圧積算部

221：正電圧積算処理部

222：負電圧積算処理部

10

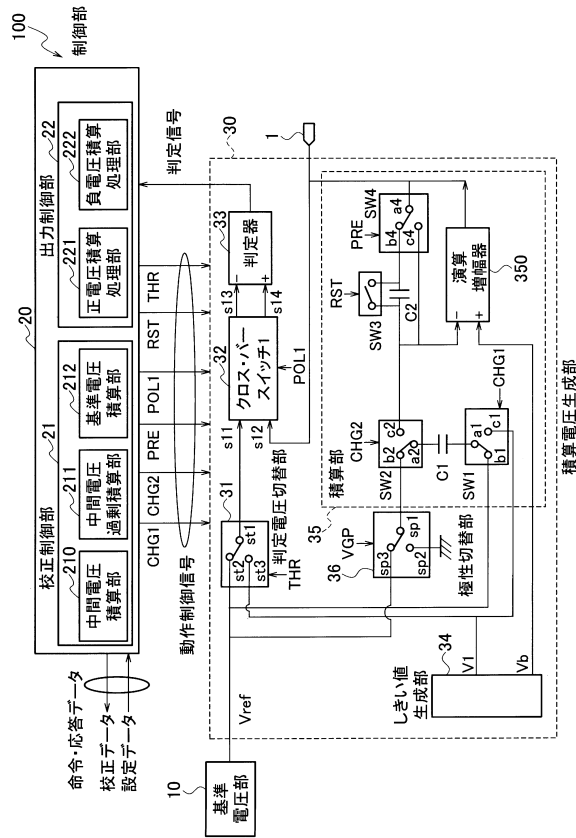
20

30

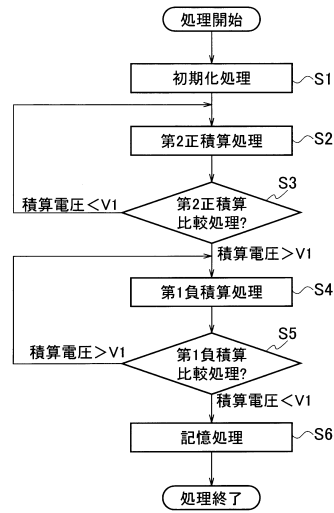
40

50

【図面】
【図 1】



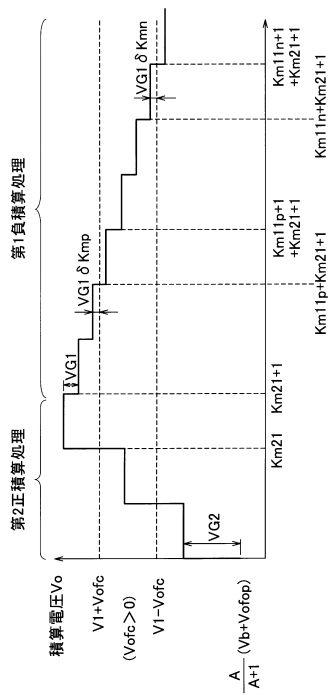
【図 2】



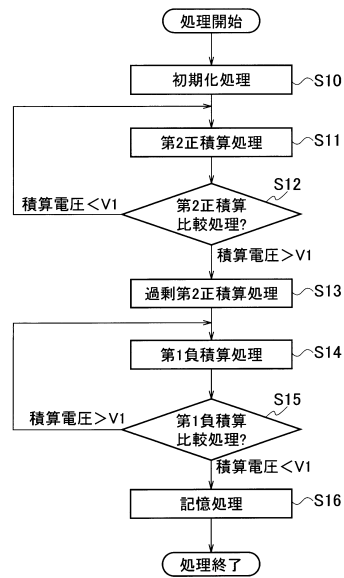
10

20

【図 3】



【図 4】

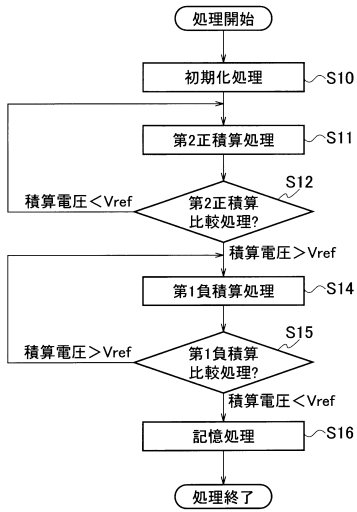


30

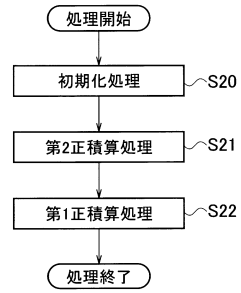
40

50

【 図 5 】



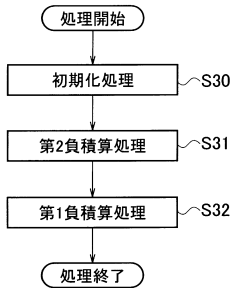
【 図 6 】



10

20

【 図 7 】



30

40

50

フロントページの続き

- (56)参考文献 特開昭64-10708(JP,A)
特開平9-18290(JP,A)
特開平6-301800(JP,A)
特開2012-55129(JP,A)
国際公開第2008/001603(WO,A1)
- (58)調査した分野 (Int.Cl., DB名)
- | | |
|------|-------|
| G01R | 31/28 |
| G01R | 29/24 |
| H03F | 3/34 |
| H03F | 3/45 |
| H02M | 3/155 |
| H02M | 3/135 |
| H02M | 3/137 |
| G06G | 7/186 |