(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2021 年 6 月 3 日 (03.06.2021)

WIPO | PCT

(10) 国际公布号
WO 2021/104311 A1

(51) 国际专利分类号:
H03F 1/07 (2006.01)

(21) 国际申请号: PCT/CN2020/131513

(22) 国际申请日: 2020 年 11 月 25 日 (25.11.2020)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201911195514.6 2019年11月28日 (28.11.2019) CN

(71) 申请人: 华 为 技 术 有 限 公 司 (**HUAWEI TECHNOLOGIES CO., LTD.**) [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(72) 发明人: 曾 志 雄 (**ZENG, Zhixiong**); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 孙捷(**SUN, Jie**); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。

(74) 代理人: 广州三环专利商标代理有限公司 (**SCIHEAD IP LAW FIRM**); 中国广东省广州市越秀区先烈中路80号汇华商贸大厦1508室, Guangdong 510070 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,

(54) **Title:** POWER AMPLIFIER COMBINING DEVICE AND POWER AMPLIFIER CIRCUIT

(54) 发明名称: 一种功放合路装置及功放电路

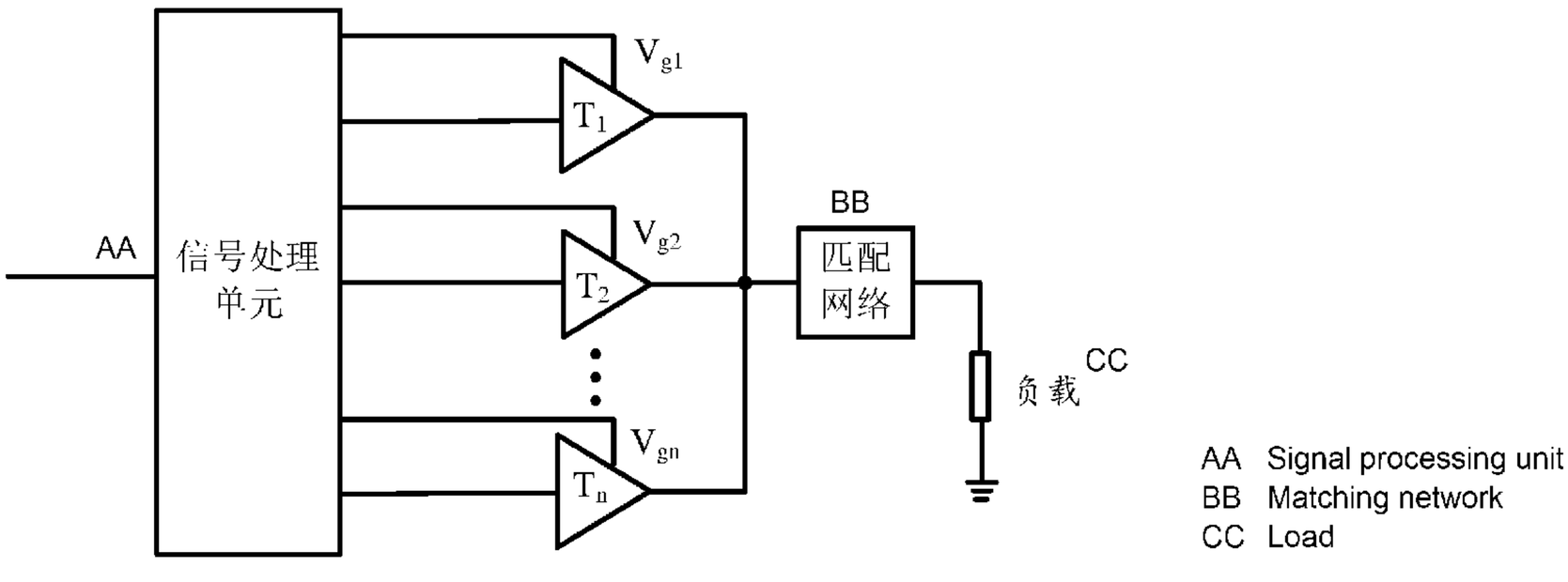


图 3

(57) **Abstract:** The embodiment of the present invention discloses a power amplifier combining device and a power amplifier circuit, the power amplifier combining device includes a signal processing unit and n power amplifier units, n is an integer greater than 1, wherein: the signal processing unit is respectively coupled to the input ends of n power amplifier units, the output ends of the n power amplifier units are respectively coupled to the load; the signal processing unit is used to control a first power amplifier unit to work when the output power of the power amplifier combining device is less than a first threshold, to control the first power amplifier unit to the (i+1)th power amplifier unit to work when the output power is greater than or equal to the i th threshold and less than the (i+1)th threshold, and to control n power amplifier units to work when the output power is greater than or equal to the (n-1)th threshold, i=1,...,n-2, the first threshold,..., the (n-1)th threshold increase sequentially. The embodiment of the present invention can reduce the power consumption of the power amplifier unit.

[见续页]

WO 2021/104311 A1

CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

根据细则4.17的声明:

— 关于申请人有权要求在先申请的优先权(细则4.17(iii))

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要：本发明实施例公开一种功放合路装置及功放电路，该功放合路装置包括信号处理单元和n个功放单元，n为大于1的整数，其中：信号处理单元分别耦合n个功放单元的输入端，n个功放单元的输出端分别耦合负载；信号处理单元，用于在功放合路装置的输出功率小于第一阈值的情况下，控制第一功放单元工作，在输出功率大于或等于第i阈值且小于第i+1阈值的情况下，控制第一功放单元至第i+1功放单元工作，在输出功率大于或等于第n-1阈值的情况下，控制n个功放单元工作，i＝1,…,n-2，第一阈值、…、第n-1阈值依次增加。本发明实施例，可以降低功放单元的功耗。

一种功放合路装置及功放电路

本申请要求于2019年11月28日提交中国专利局、申请号为201911195514.6、申请名称为“一种功放合路装置及功放电路”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

本发明实施例涉及电子电路技术领域，尤其涉及一种功放合路装置及功放电路。

背景技术

为了提高输出功率，可以将多个功放单元并联连接，即将多个功放单元的输入连接在一起、将多个功放单元的输出连接在一起以及将多个功放单元的偏置电压设置为同一值。多个功放单元并联后的输出功率为多个功放单元中每个功放单元的输出功率之和，从而可以提高输出功率。然而，在所需输出功率较小的情况下，每个功放单元的输出功率小于单个功放单元的最大输出功率，降低了功放单元的转换效率，以致功放单元的功耗较大。

发明内容

本发明实施例公开了一种功放合路装置及功放电路，用于降低功放单元的功耗。

第一方面公开一种功放合路装置，包括信号处理单元和n个功放单元，信号处理单元分别耦合n个功放单元的输入端，n个功放单元的输出端分别耦合负载，信号处理单元，用于在功放合路装置的输出功率小于第一阈值的情况下，控制第一功放单元工作，在输出功率大于或等于第i阈值且小于第i+1阈值的情况下，控制第一功放单元至第i+1功放单元工作，在输出功率大于或等于第n-1阈值的情况下，控制n个功放单元工作。n为大于1的整数。i=1,…，n-2，第一阈值、…、第n-1阈值依次增加。由于在所需输出功率较小时，较少数量的功放单元就可以提供所需输出功率，在所需输出功率较大时，增加工作的功放单元的数量，以便可以提供多出来的所需输出功率。因此，随着所需输出功率的增大，增加功放单元工作的数量，可以提高功放单元的转换效率，从而可以降低功放单元的功耗。

作为一种可能的实施方式，n个功放单元的输出端分别通过匹配网络耦合负载，以便可以保证阻抗匹配。

作为一种可能的实施方式，信号处理单元还用于为n个功放单元提供射频激励信号。可以在很小的功率等级内控制射频激励信号的幅度和相位，因此，信号处理单元的带宽较宽，且功耗较低。

作为一种可能的实施方式，信号处理单元还用于为n个功放单元提供偏置电压，可以提高信号处理单元的控制力。

作为一种可能的实施方式，第一功放单元、…、第n功放单元的偏置电压依次降低。这种偏置电压的配置，配合信号处理单元输出相应的射频激励信号，可以实现随着功放合路装置的输出功率的增加n个功放单元逐渐工作，从而可以降低功放单元的功耗。

作为一种可能的实施方式，第一功放单元、…、第n功放单元的偏置电压保持不变。由

于不需要根据功放合路装置的输入信号的包络变化而调整功放单元的偏置状态，因此，即使功放单元中的功率管的尺寸较大以及寄生参数较大也不会导致信号处理单元增加额外的功耗，从而对功率管的尺寸和类型无严格要求。

作为一种可能的实施方式，第一阈值为第一功放单元的最大输出功率，第j阈值为第j-1阈值与第j功放单元的最大输出功率的和，j=2,…,n-1。

第二方面公开一种功放电路，该功放电路可以包括两个功放支路，这两个功放支路中的至少一个功放支路为第一方面或第一方面任一实施方式公开的功放合路装置。

作为一种可能的实施方式，该功放电路可以为多尔蒂（Doherty）功放，也可以为希雷（Chireix）功放，还可以为异相（Outphasing）功放，还可以为其它具有同等功能的功放电路。

附图说明

图1是本发明实施例公开的一种功放合路装置的结构示意图；

图2是本发明实施例公开的一种不同数量功放单元工作对应的功放合路装置的输出功率的示意图；

图3是本发明实施例公开的另一种功放合路装置的结构示意图；

图4是本发明实施例公开的一种信号处理单元为n个功放单元提供的射频激励信号与偏置电压的示意图；

图5是本发明实施例公开的又一种功放合路装置的结构示意图；

图6是本发明实施例公开的另一种不同数量功放单元工作对应的功放合路装置的输出功率的示意图；

图7是本发明实施例公开的一种功放合路装置的输出功率与功放单元的阻抗的示意图；

图8是本发明实施例公开的一种功放合路装置的输出功率与功放单元的输出功率和漏极效率的示意图；

图9是本发明实施例公开的一种功放合路装置的输出功率与功放单元的射频激励信号的幅度差和相位差的示意图；

图10是本发明实施例公开的一种功放合路装置的输出功率与阻抗的示意图；

图11是本发明实施例公开的一种史密斯圆图中功放单元的负载牵引路径的示意图；

图12是本发明实施例公开的一种功放电路的结构示意图；

图13是本发明实施例公开的一种传统的Doherty功放的结构示意图；

图14是本发明实施例公开的一种新型的Doherty功放的结构示意图；

图15是本发明实施例公开的一种新型的Doherty功放和传统的Doherty功放的输出功率与增益和漏极效率的示意图；

图16是本发明实施例公开的一种新型的Doherty功放和传统的Doherty功放的输出功率与增益和PAE的示意图；

图17是本发明实施例公开的一种新型的Doherty功放和传统的Doherty功放的输出功率与功放单元的输出功率和漏极效率的示意图；

图18是本发明实施例公开的一种新型的Doherty功放和传统的Doherty功放的输出功率

与合路点和功放单元的阻抗的示意图；

图19是本发明实施例公开的一种史密斯圆图中新型的Doherty功放和传统的Doherty功放的功放单元的负载牵引路径的示意图；

图20是本发明实施例公开的一种新型的Doherty功放和传统的Doherty功放的功放单元的射频激励信号的幅度差和相位差的示意图。

具体实施方式

本发明实施例公开了一种功放合路装置及功放电路，用于降低功放单元的功耗。以下分别进行详细说明。

为了更好地理解本发明实施例公开的一种功放合路装置及功放电路，下面先对本发明实施例的应用场景进行描述。请参阅图1，图1是本发明实施例公开的一种功放合路装置的结构示意图。如图1所示，为了实现输出功率更大的功放，可以将n个功放单元，即功放单元T_1、功放单元T_2、…、功放单元T_n，的输入连接在一起，可以将这n个功放单元的输出连接在一起，以及将这n个功放单元的偏置电压设置为同一值，即偏置电压$V_{g1}=V_{g2}=\cdots=V_{gn}$，即将n个功放单元并联连接。假设负载的阻抗为$R_{opt}$，功放合路装置的最大输出功率为$P_{opt}$。n为大于1的整数。功放单元$T_1$、功放单元$T_2$、…、功放单元$T_n$中每个功放单元在它们的输出端连接处，即合路点，的阻抗为nR_{opt}。在所需输出功率为$P_{opt}/2$的情况下，可以是n个功放单元工作，每个功放单元的输出功率为$P_{opt}/2n$；也可以是n/2个功放单元工作，每个功放单元的输出功率为P_{opt}/n。请参阅图2，图2是本发明实施例公开的一种不同数量功放单元工作对应的功放合路装置的输出功率的示意图。如图2所示，在功放合路装置中不同数量的功放单元工作虽然均可以达到相同的输出功率，但是工作的功放单元越少，每个功放单元的输出功率越大，峰值效率越高，即转换效率越高，功耗越低。因此，在功放合路装置包括的功放单元数量一定的情况下，如何提高功放单元的转换效率，以便降低功放单元的功耗已成为一个亟待解决的技术问题。

请参阅图3，图3是本发明实施例公开的另一种功放合路装置的结构示意图。如图3所示，该功放合路装置可以包括信号处理单元和n个功放单元，n为大于1的整数，其中：

信号处理单元分别耦合n个功放单元的输入端，n个功放单元的输出端分别耦合负载；

信号处理单元，用于在功放合路装置的输出功率小于第一阈值的情况下，控制第一功放单元T_1工作，在功放合路装置的输出功率大于或等于第i阈值且小于第i+1阈值的情况下，控制第一功放单元T_1至第i+1功放单元T_{i+1}工作，在功放合路装置的输出功率大于或等于第n-1阈值的情况下，控制n个功放单元T_1、T_2、…、T_n工作，i=1,…,n-2，第一阈值、…、第n-1阈值依次增加。

如图3所示，n个功放单元T_1、T_2、…、T_n并没有并联连接，信号处理单元可以控制n个功放单元的工作或不工作。在该功放合路装置的输出功率小于第一阈值的情况下，第一功放单元T_1工作就能够提供该功放合路装置所需输出功率，因此，可以控制第一功放单元T_1工作，以及控制其余功放单元不工作。在该功放合路装置的输出功率大于或等于第i阈值且

小于第i+1阈值的情况下，第一功放单元T_1至第i+1功放单元T_{i+1}工作能够提供该功放合路装置所需输出功率，因此，可以控制第一功放单元T_1至第i+1功放单元T_{i+1}工作，以及控制其余功放单元不工作。在该功放合路装置的输出功率大于或等于第n-1阈值的情况下，需要n个功放单元全部工作才能提供该功放合路装置所需输出功率，因此，可以控制n个功放单元工作。例如，n=4时，在该功放合路装置的输出功率小于第一阈值的情况下，可以控制第一功放单元T_1工作，以及控制第二功放单元T_2、第三功放单元T_3和第四功放单元T_4不工作。在该功放合路装置的输出功率大于或等于第一阈值且小于第二阈值的情况下，可以控制第一功放单元T_1和第二功放单元T_2工作，以及控制第三功放单元T_3和第四功放单元T_4不工作。在该功放合路装置的输出功率大于或等于第二阈值且小于第三阈值的情况下，可以控制第一功放单元T_1、第二功放单元T_2和第三功放单元T_3工作，以及控制第四功放单元T_4不工作。在该功放合路装置的输出功率大于或等于第三阈值的情况下，可以控制第一功放单元T_1、第二功放单元T_2、第三功放单元T_3和第四功放单元T_4工作。功放单元可以是一个功率放大器件，如金属氧化物半导体（metal oxide semiconductor，MOS）管，也可以是由多个器件组成的具有功率放大功能的单元。功放合路装置的输出功率即功放合路装置的射频输出功率。

在一个实施例中，n个功放单元的输出端分别通过匹配网络耦合负载，即匹配网络分别耦合n个功放单元的输出端和负载。n个功放单元的输出端是先连接在一起之后再与匹配网络进行连接的，即n个功放单元的输出端是连接在一起的，以便该功放合路装置的输出功率等于这n个功放单元的输出功率之和。匹配网络可以保证阻抗匹配。

在一个实施例中，信号处理单元还用于为n个功放单元提供射频激励信号。

信号处理单元可以为n个功放单元提供射频激励信号，这n个功放单元的射频激励信号可以均相同，也可以均不同，还可以部分相同部分不同，在此不加限定。在n个功放单元的射频激励信号包括m个不同的射频激励信号的情况下，信号处理单元可以包括m个控制通路，这m个控制通路可以是相互独立的，即这m个控制通路相互之间无连接，每个控制通路分别生成一个射频激励信号，一个射频激励信号可以作为一个功放单元的射频激励信号，也可以作为多个功放单元的射频激励信号，在此不加限定。信号处理单元也可以包括一路控制通路，但这路控制通路可以包括m个支路，每个支路生成一个射频激励信号。m为大于1且小于或等于n的整数。

在一个实施例中，信号处理单元，还用于为n个功放单元提供偏置电压。

信号处理单元还可以为n个功放单元提供偏置电压，这n个功放单元的偏置电压可以均相同，也可以均不同，还可以部分相同部分不同，在此不加限定。在n个功放单元的偏置电压包括m个不同的偏置电压的情况下，信号处理单元可以包括m个控制通路，这m个控制通路可以是相互独立的，即这m个控制通路相互之间无连接，每个控制通路分别生成一个偏置电压，一个偏置电压可以作为一个功放单元的偏置电压，也可以作为多个功放单元的偏置电压，在此不加限定。信号处理单元也可以包括一路控制通路，但这路控制通路可以包括m个支路，每个支路生成一个偏置电压。

在一个实施例中，第一功放单元、…、第n功放单元的偏置电压依次降低。

在一个实施例中，第一功放单元、…、第n功放单元的偏置电压保持不变。

在n个功放单元的射频激励信号均相同的情况下，为了保证n个功放单元分别在不同的阈值范围内工作，n个功放单元的偏置电压均不同。请参阅图4，图4是本发明实施例公开的一种信号处理单元为n个功放单元提供的射频激励信号与偏置电压的示意图。如图4所示，第一功放单元T_1的偏置电压V_{g1}、第二功放单元T_2的偏置电压V_{g2}、…、第n功放单元T_n的偏置电压V_{gn}依次降低，n个功放单元的射频激励信号相同，射频激励信号的幅度处于不同阈值范围内时，工作的功放单元的数量不同。此外，功放单元的偏置电压可以不随射频激励信号的变化而变化。

在一个实施例中，第一阈值为第一功放单元的最大输出功率，第j阈值为第j-1阈值与第j功放单元的最大输出功率的和，j=2,…,n-1。

每个功放单元的最大输出功率，即最大射频输出功率，是固定不变的，不会随着使用场景的不同发生变化。n个功放单元的最大输出功率可以均相同，也可以均不同，还可以部分相同部分不同，在此不加限定。第一阈值可以为第一功放单元的最大输出功率，第二阈值可以为第一阈值与第二功放单元的最大输出功率的和，…，第n-1阈值为第n-2阈值与第n-1功放单元的最大输出功率的和。n个功放单元的最大输出功率包括m个不同的最大输出功率的情况下，第一功放单元可以是n个功放单元的最大输出功率中最大输出功率最大的功放单元，也可以是n个功放单元的最大输出功率中最大输出功率最小的功放单元，还可以是其它功放单元，在此不加限定。

由于功放合路装置的输出功率与功放合路装置的输入功率的比值为功放合路装置的增益。因此，信号处理单元在功放合路装置的输出功率小于第一阈值的情况下，控制第一功放单元工作，在输出功率大于或等于第i阈值且小于第i+1阈值的情况下，控制第一功放单元至第i+1功放单元工作，在输出功率大于或等于第n-1阈值的情况下，控制n个功放单元工作，即在功放合路装置的输入功率小于第一阈值与A的比值的情况下，控制第一功放单元工作，在功放合路装置的输入功率大于或等于第i阈值与A的比值且小于第i+1阈值与A的比值的情况下，控制第一功放单元至第i+1功放单元工作，在功放合路装置的输入功率大于或等于第n-1阈值与A的比值的情况下，控制n个功放单元工作。A为功放合路装置的增益。

请参阅图5，图5是本发明实施例公开的又一种功放合路装置的结构示意图。如图5所示，该功放合路装置可以包括两个功放单元，这两个功放单元的偏置电压不同。请参阅图6，图6是本发明实施例公开的另一种不同数量功放单元工作对应的功放合路装置的输出功率的示意图。如图6所示，当功放合路装置的输入信号的幅度较小时，功放单元T_1处于工作状态，功放单元T_2的射频激励信号较小，功放单元T_2处于非工作状态，即关闭状态，或处于输出功率很小的状态。随着功放合路装置的输入信号的幅度增大，功放单元T_2的射频激励信号逐渐增大，直至功放单元T_2的输出功率不再增加，在功放单元T_1与功放单元T_2完全相同的情况下，即直至功放单元T_2的输出功率与功放单元T_1的输出功率相同。可见，图5对应的功放合路装置，即本发明，与AB类功放相比，在保持最大输出功率的同时，回退效率可以平均提升5%以上。请参阅图7，图7是本发明实施例公开的一种功放合路装置的输出功率与功放单元的阻抗的示意图。如图7所示，当功放合路装置的输入信号的幅度较小时，功放单元T_1工作，功放单元T_2不工作，功放单元T_1的阻抗较小，功放单元T_2的阻抗很大，随着功放

合路装置的输入信号的幅度增大，功放单元T_1和功放单元T_2均工作，功放单元T_1的阻抗变大，功放单元T_2的阻抗变小。请参阅图8，图8是本发明实施例公开的一种功放合路装置的输出功率与功放单元的输出功率和漏极效率的示意图。如图8所示，在功放合路装置的输出功率小于33dBm时，本发明只有功放单元T_1有输出功率，此时本发明对应的功放合路装置的负载牵引比相对于AB类功放的负载牵引比小3dB，本发明对应的功放合路装置中功放单元的漏极效率比AB类功放的漏极效率高。请参阅图9，图9是本发明实施例公开的一种功放合路装置的输出功率与功放单元的射频激励信号的幅度差和相位差的示意图。如图9所示，本发明对应的功放合路装置中的两个功放单元的相位差是固定不变的，即不随功放合路装置的输出功率的变化而变化，本发明对应的功放合路装置中的两个功放单元的射频激励信号的幅度差随着功放合路装置的输出功率的增大而增大。AB类功放中，两个功放单元的幅度差和相位差是固定不变的，即不随功放合路装置的输出功率的变化而变化。请参阅图10，图10是本发明实施例公开的一种功放合路装置的输出功率与阻抗的示意图。如图10所示，本发明对应的功放合路装置中两个功放单元的合路点与AB类功放的合路点的阻抗均不随功放合路装置的输出功率的变化而变化。本发明中对应的功放合路装置的输出功率小于33dBm时，只有功放单元T_1工作，负载牵引比相比AB类功放的两个功放单元小3dB，直到大于33dBm后功放单元T_2开始工作时负载牵引比才开始变高，接近于AB类功放的负载牵引，而AB类功放的两个功放单元的负载牵引比则一直恒定，且相对较大。请参阅图11，图11是本发明实施例公开的一种史密斯圆图中功放单元的负载牵引路径的示意图。如图11所示，本发明中功放合路装置包括的功放单元T_1与功放单元T_1的负载牵引路径不同，且是变化的，而AB类功放中两个功放单元的负载牵引路径相同且不会变化。

请参阅图12，图12是本发明实施例公开的一种功放电路的结构示意图。如图12所示，该功放电路可以包括两个功放支路，即第一功放支路和第二功放支路，这两个功放支路的输出端连接之后耦合负载，即这两个功放支路分别耦合负载。这两个功放支路中的至少一个功放支路为图3所示的功放合路装置。该功放电路可以为Doherty功放，也可以为Chireix功放，还可以为Outphasing功放，还可以为其它具有同等功能的功放。

请参阅图13，图13是本发明实施例公开的一种传统的Doherty功放的结构示意图。如图13所示，传统的Doherty功放包括主（main）路和辅（peak）路两个功放支路。主路包括两个功放单元，即功放单元m_1和功放单元m_2，这两个功放单元的偏置电压相同，这两个功放单元的射频激励信号也相同。辅路包括两个功放单元，即功放单元p_1和功放单元p_2，这两个功放单元的射频激励信号相同，这两个功放单元的偏置电压也相同。主路通过λ/4连接线分别与辅路和负载耦合。请参阅图14，图14是本发明实施例公开的一种新型的Doherty功放的结构示意图。如图14所示，该Doherty功放的主路由图4所示的功放合路装置替换得到，替换后的主路的两个功放单元的射频激励信号不同，替换后的主路的两个功放单元的偏置电压也不同。请参阅图15，图15是本发明实施例公开的一种新型的Doherty功放和传统的Doherty功放的输出功率与增益和漏极效率的示意图。请参阅图16，图16是本发明实施例公开的一种新型的Doherty功放和传统的Doherty功放的输出功率与增益和功率附加效率（power added efficiency，PAE）的示意图。如图15和图16所示，新型的Doherty功放与传统

的Doherty功放相比可以获得更高的回退效率，归一化之前其在回退8dB时效率可以提升10%，PAE也有7%的提升，按照回退率归一化后可以获得更高的漏极效率和PAE。请参阅图17，图17是本发明实施例公开的一种新型的Doherty功放和传统的Doherty功放的输出功率与功放单元的输出功率和漏极效率的示意图。如图17所示，在Doherty功放的输出功率小于33dBm时，新型的Doherty功放的主路只有一个功放单元m_1工作，此时新型的Doherty功放中功放单元的负载牵引比传统的Doherty功放中AB类功放单元的负载牵引比小3dB，新型的Doherty功放中功放单元的漏极效率比传统的Doherty功放中漏极效率约高10~15%，但是由于主路的功放单元m_2的接入造成的损耗，新型的Doherty功放的合路效率只比传统的Doherty功放的合路效率约高7~10%。新型的Doherty功放的主路的功放单元m_1的输出功率为传统的Doherty功放的主路两个功放单元的输出功率之和。新型的Doherty功放的主路的功放单元m_1的负载牵引比相比传统的Doherty功放的主路的两个功放单元更小，因此，漏极效率更高。请参阅图18，图18是本发明实施例公开的一种新型的Doherty功放和传统的Doherty功放的输出功率与合路点和功放单元的阻抗的示意图。如图18所示，新型的Doherty功放和传统的Doherty功放的合路点的负载相同，新型的Doherty功放的主路的功放单元m_1在小于33dBm时负载牵引比相比传统的Doherty功放的主路的两个功放单元小3dB，直到大于33dBm，新型的Doherty功放的主路的功放单元m_2开始工作时负载牵引比才开始变高，在输出功率为34dBm时接近于传统的Doherty功放，而传统的Doherty功放的主路的两个功放单元的负载牵引比在小于34dBm时一直恒定不变。请参阅图19，图19是本发明实施例公开的一种史密斯圆图中新型的Doherty功放和传统的Doherty功放的功放单元的负载牵引路径的示意图。如图19所示，传统的Doherty功放的主路的两个功放单元的负载牵引路径相同，传统的Doherty功放的辅路的两个功放单元的负载牵引路径相同。新型的Doherty功放的主路的功放单元m_1和功放单元m_2的负载牵引路径不同，新型的Doherty功放的辅路的两个功放单元的负载牵引路径相同。请参阅图20，图20是本发明实施例公开的一种新型的Doherty功放和传统的Doherty功放的功放单元的射频激励信号的幅度差和相位差的示意图。如图20所示，新型的Doherty功放的功放单元的射频激励信号的相位差不随输出功率的变化而变化，新型的Doherty功放的功放单元的信号幅度差类似于B类或者C类的增益，传统的Doherty功放的功放单元的射频激励信号的幅度差和相位差均不随输出功率的变化而变化。

以上所述的具体实施方式，对本申请的目的、技术方案和有益效果进行了进一步详细说明，所应理解的是，以上所述仅为本申请的具体实施方式而已，并不用于限定本申请的保护范围，凡在本申请的技术方案的基础之上，所做的任何修改、等同替换、改进等，均应包括在本申请的保护范围之内。

权利要求

1、一种功放合路装置，其特征在于，包括信号处理单元和n个功放单元，所述n为大于1的整数，其中：

所述信号处理单元分别耦合所述n个功放单元的输入端，所述n个功放单元的输出端分别耦合负载；

所述信号处理单元，用于在所述功放合路装置的输出功率小于第一阈值的情况下，控制第一功放单元工作，在所述输出功率大于或等于第i阈值且小于第i+1阈值的情况下，控制所述第一功放单元至第i+1功放单元工作，在所述输出功率大于或等于第n-1阈值的情况下，控制所述n个功放单元工作，所述i=1,…,n-2，所述第一阈值、…、所述第n-1阈值依次增加。

2、根据权利要求1所述的装置，其特征在于，所述n个功放单元的输出端分别耦合负载包括：

所述n个功放单元的输出端分别通过匹配网络耦合负载。

3、根据权利要求1或2所述的装置，其特征在于，所述信号处理单元，还用于为所述n个功放单元提供射频激励信号。

4、根据权利要求1-3任一项所述的装置，其特征在于，所述信号处理单元，还用于为所述n个功放单元提供偏置电压。

5、根据权利要求4所述的装置，其特征在于，所述第一功放单元、…、第n功放单元的偏置电压依次降低。

6、根据权利要求5所述的装置，其特征在于，所述第一功放单元、…、所述第n功放单元的偏置电压保持不变。

7、根据权利要求1-6任一项所述的装置，其特征在于，所述第一阈值为所述第一功放单元的最大输出功率，所述第j阈值为第j-1阈值与第j功放单元的最大输出功率的和，所述j=2,…,n-1。

8、一种功放电路，其特征在于，所述功放电路包括两个功放支路，所述两个功放支路中的至少一个功放支路为如权利要求 1-7 任一项所述的功放合路装置。

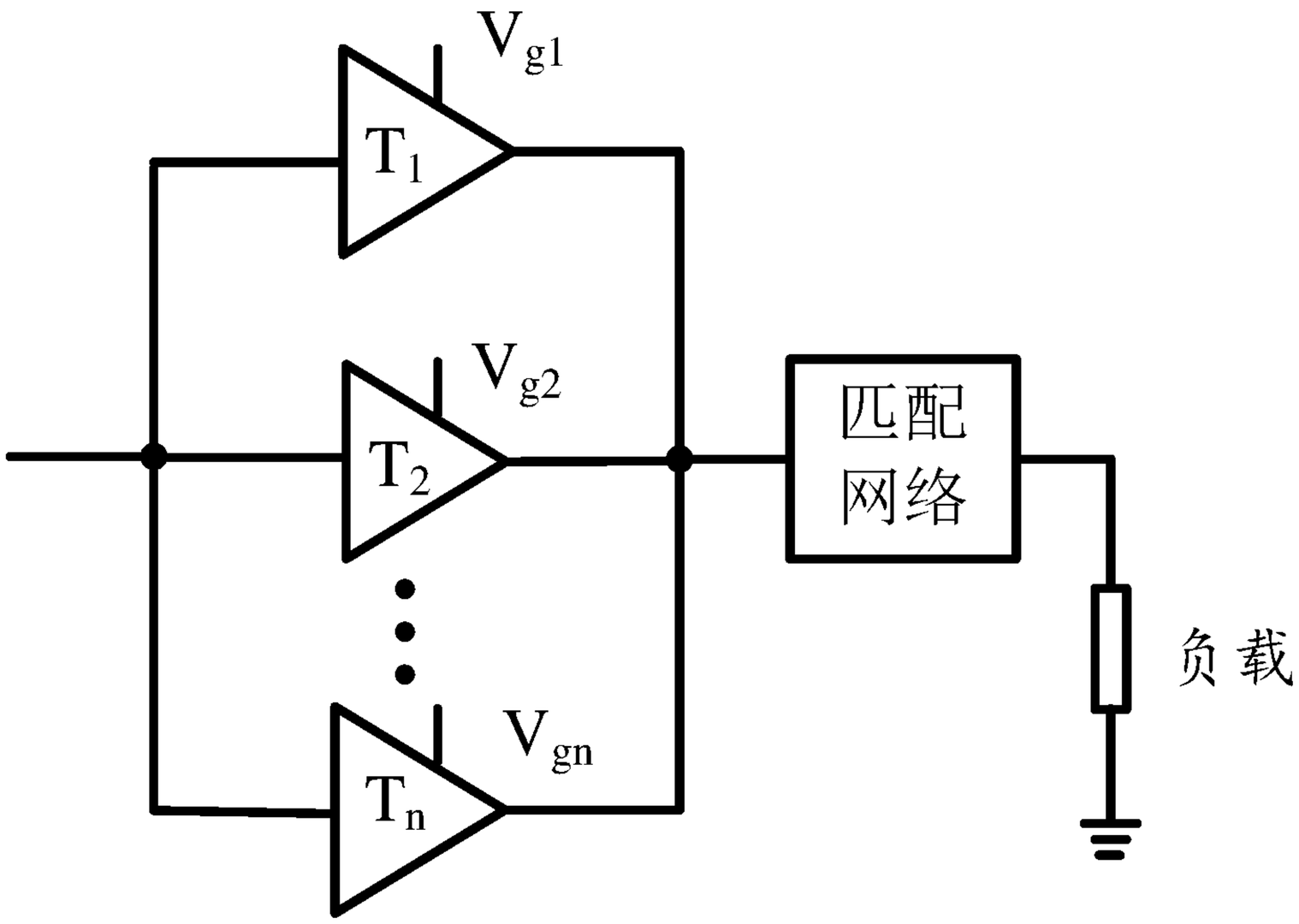


图 1

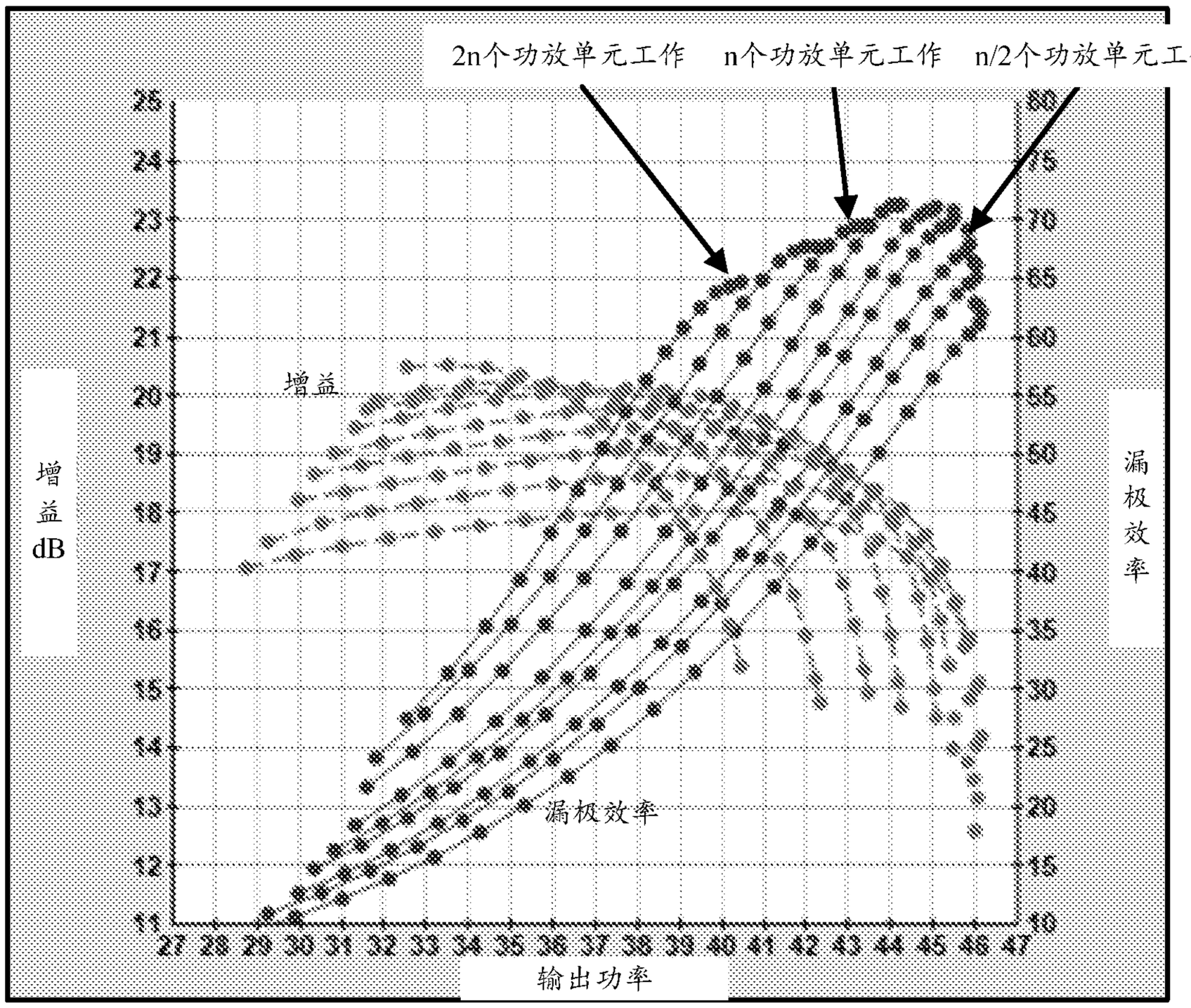

2n个功放单元工作
n个功放单元工作
n/2个功放单元工作
增益
增益dB
漏极效率
输出功率
25
24
23
22
21
20
19
18
17
16
15
14
13
12
11
80
75
70
65
60
55
50
45
40
35
30
25
20
15
10
27 28 29 30 31 32 33 34 35 36 37 38 39 40 41 42 43 44 45 46 47

图 2

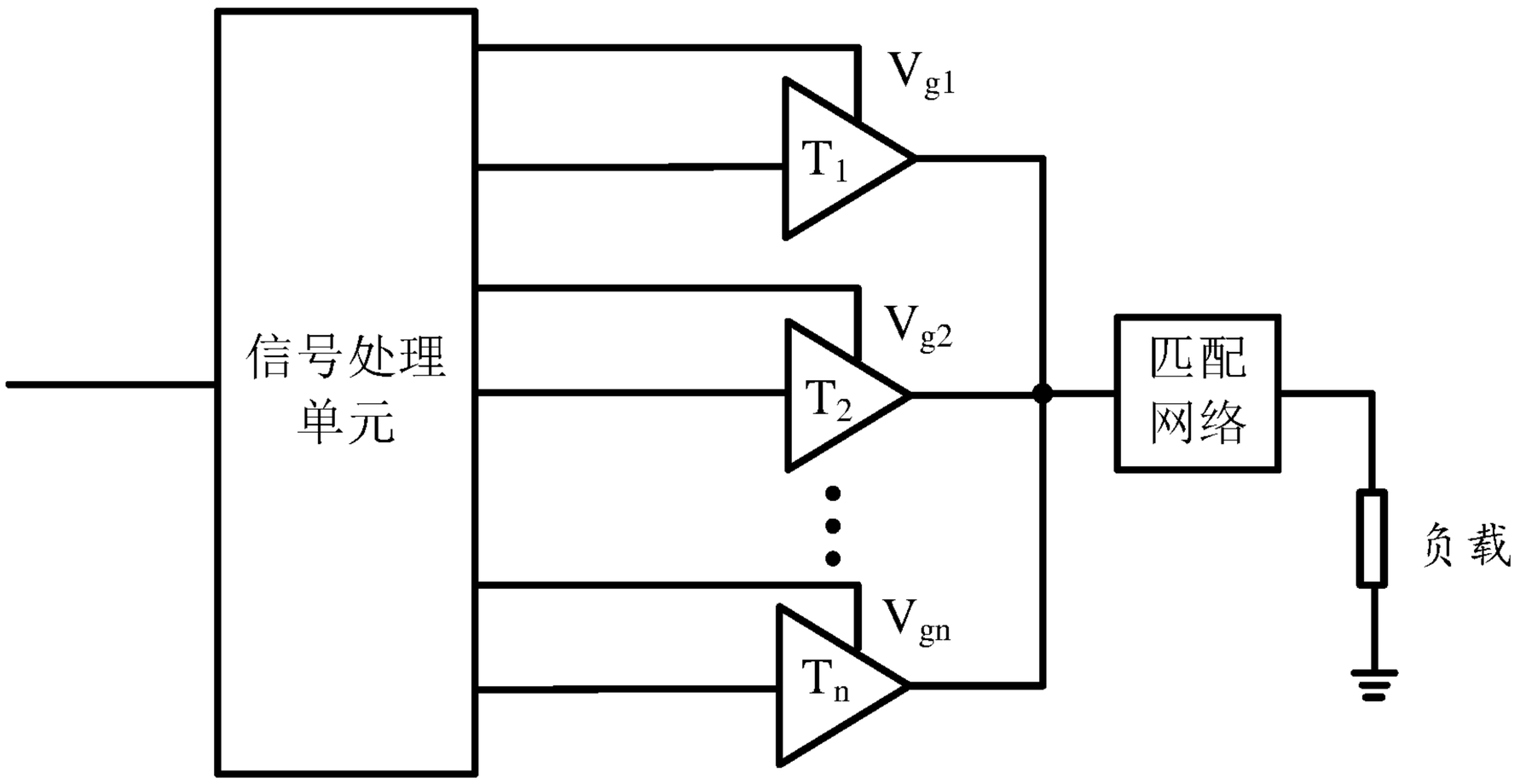


图 3

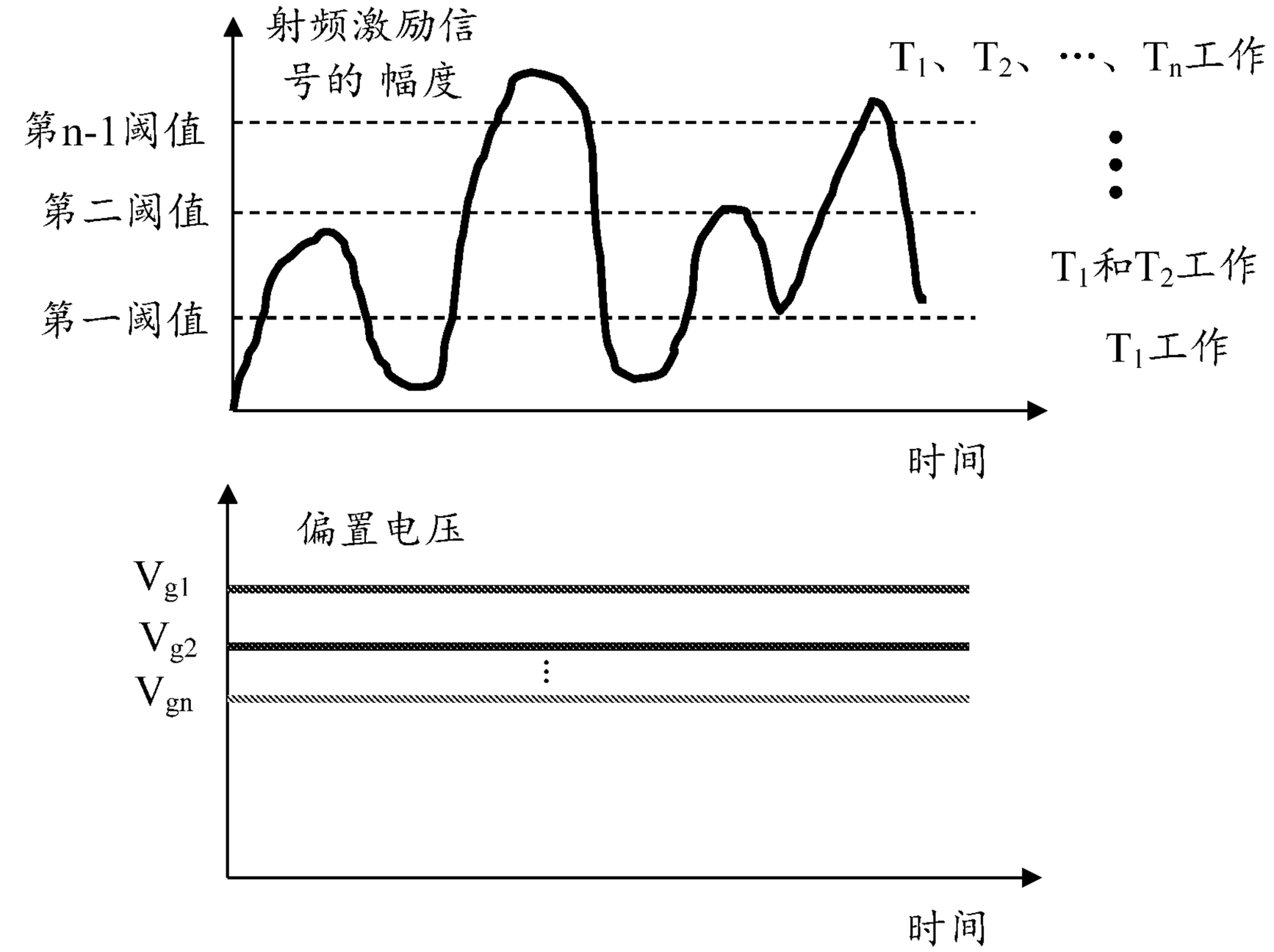

射频激励信号的幅度
第n-1阈值
第二阈值
第一阈值
T1、T2、…、Tn工作
T1和T2工作
T1工作
时间
偏置电压
Vg1
Vg2
Vgn
时间

图 4

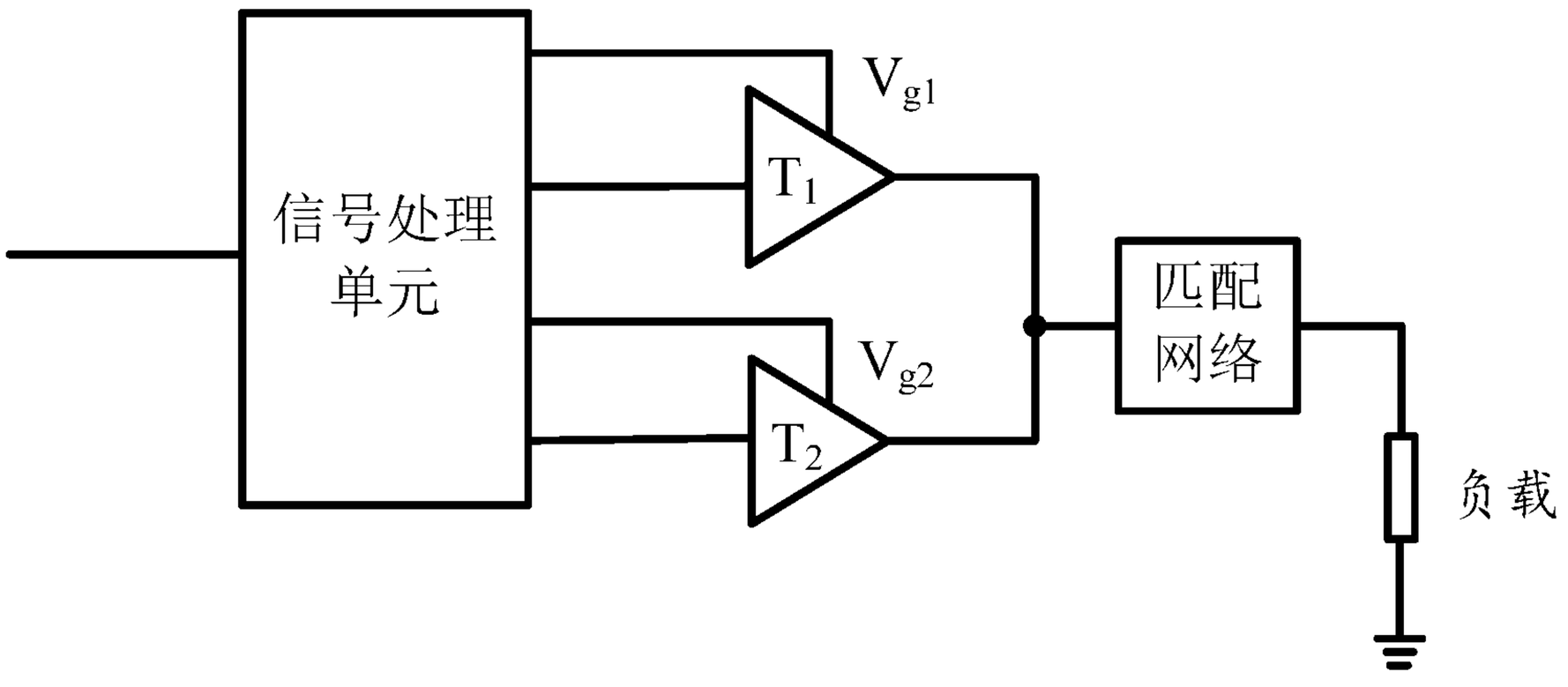

信号处理单元
Vg1
T1
Vg2
T2
匹配网络
负载

图 5

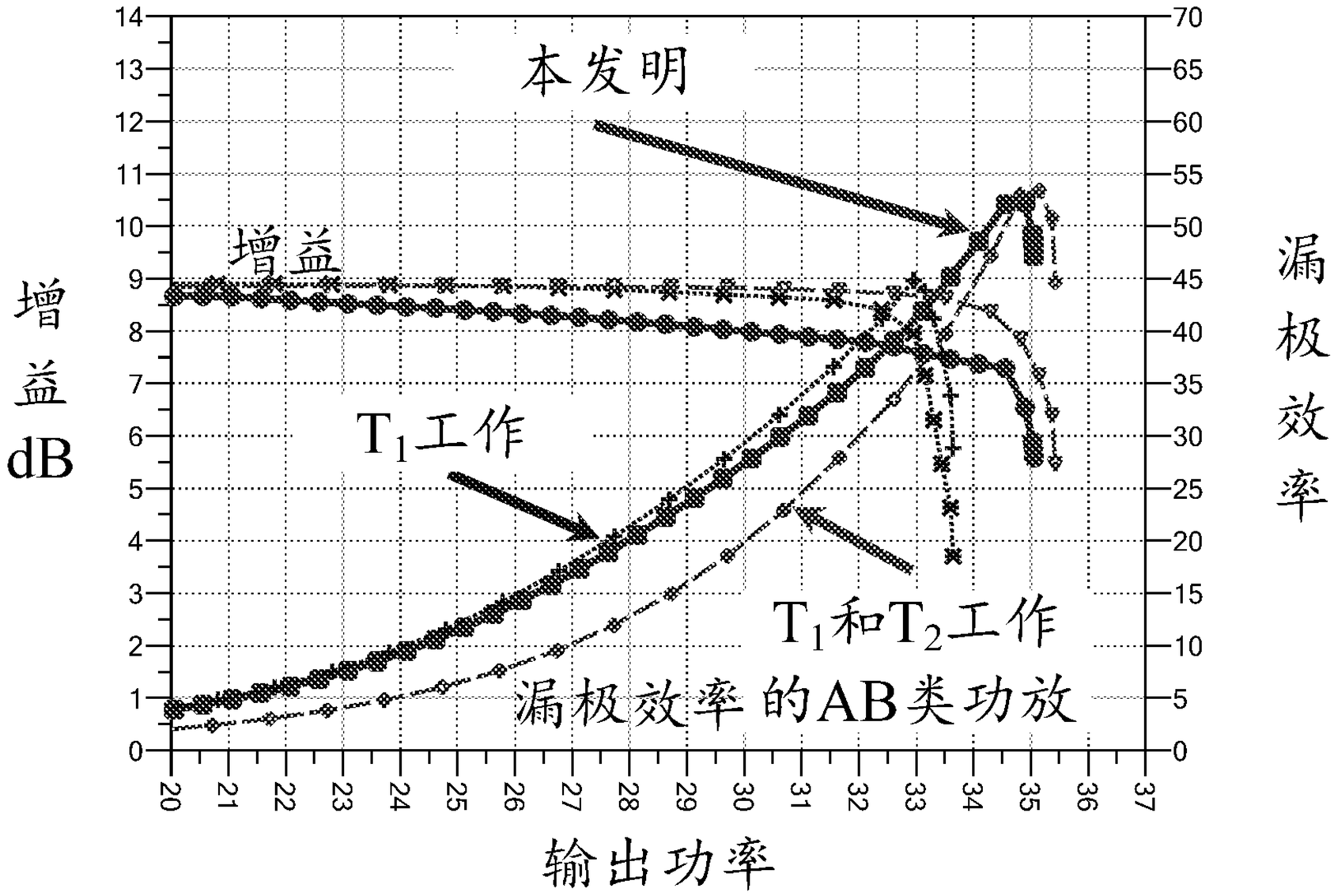


图 6

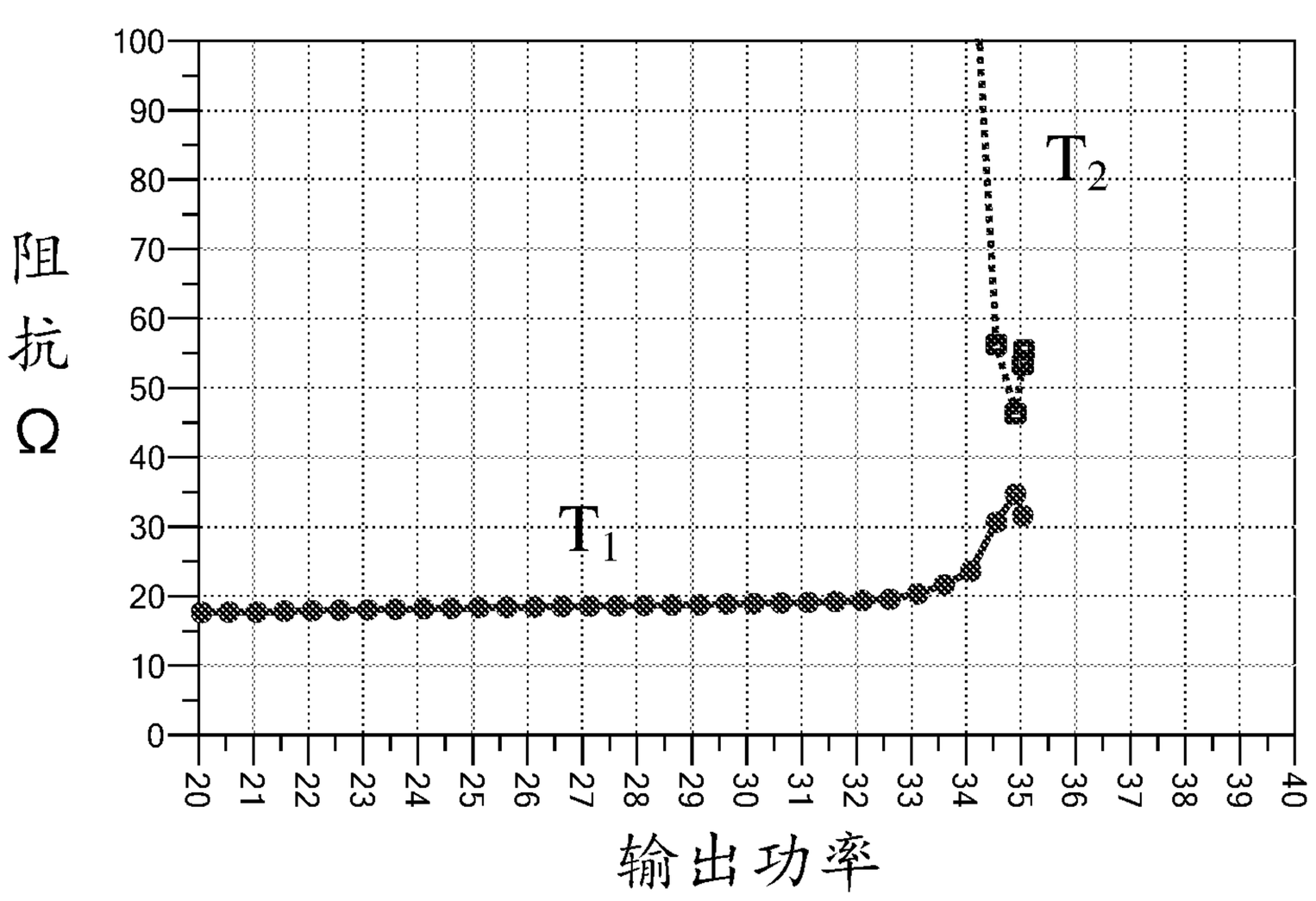


图 7

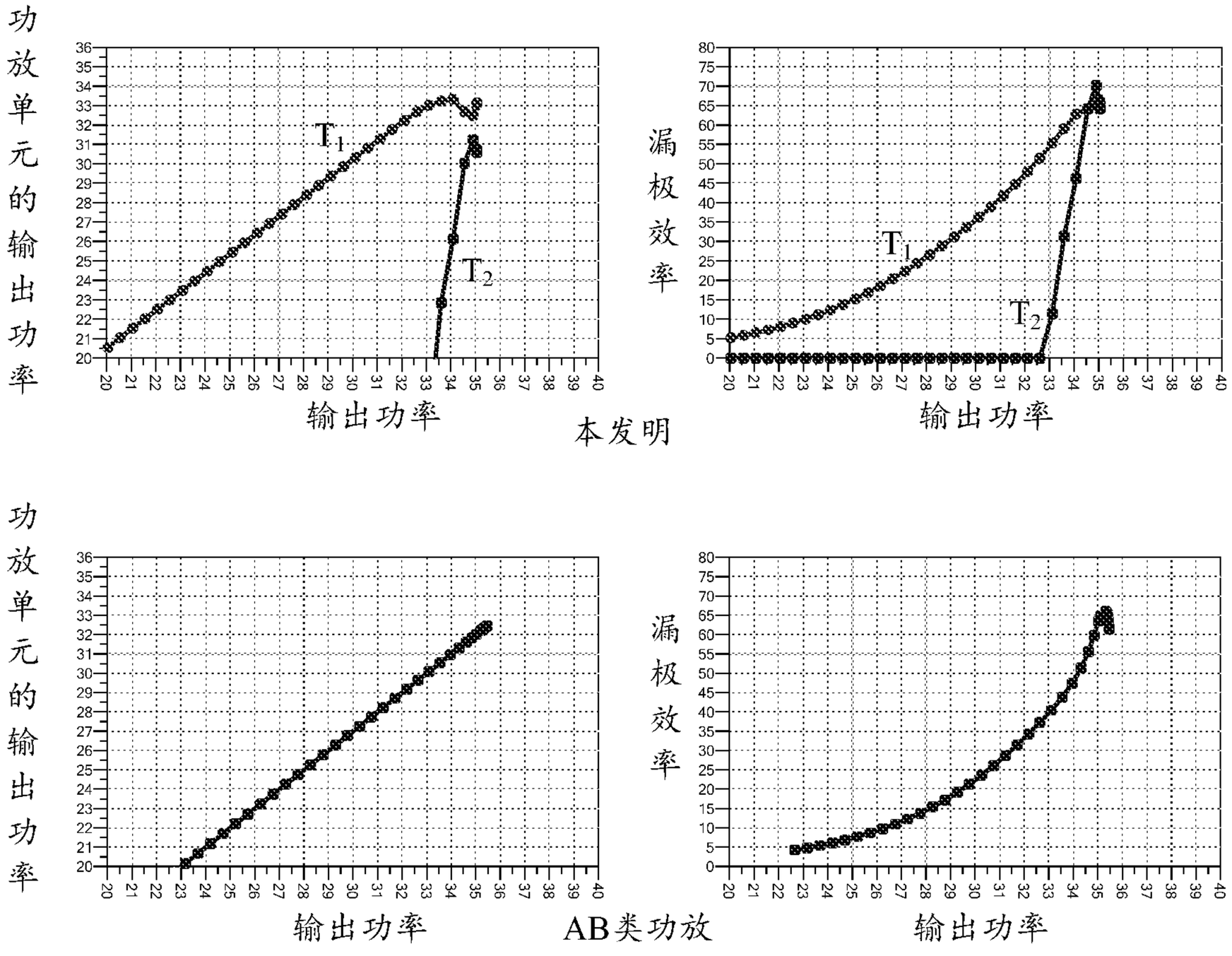

功放单元的输出功率
输出功率
T_1
T_2
本发明
漏极效率
输出功率
功放单元的输出功率
输出功率
AB类功放
漏极效率
输出功率

图 8

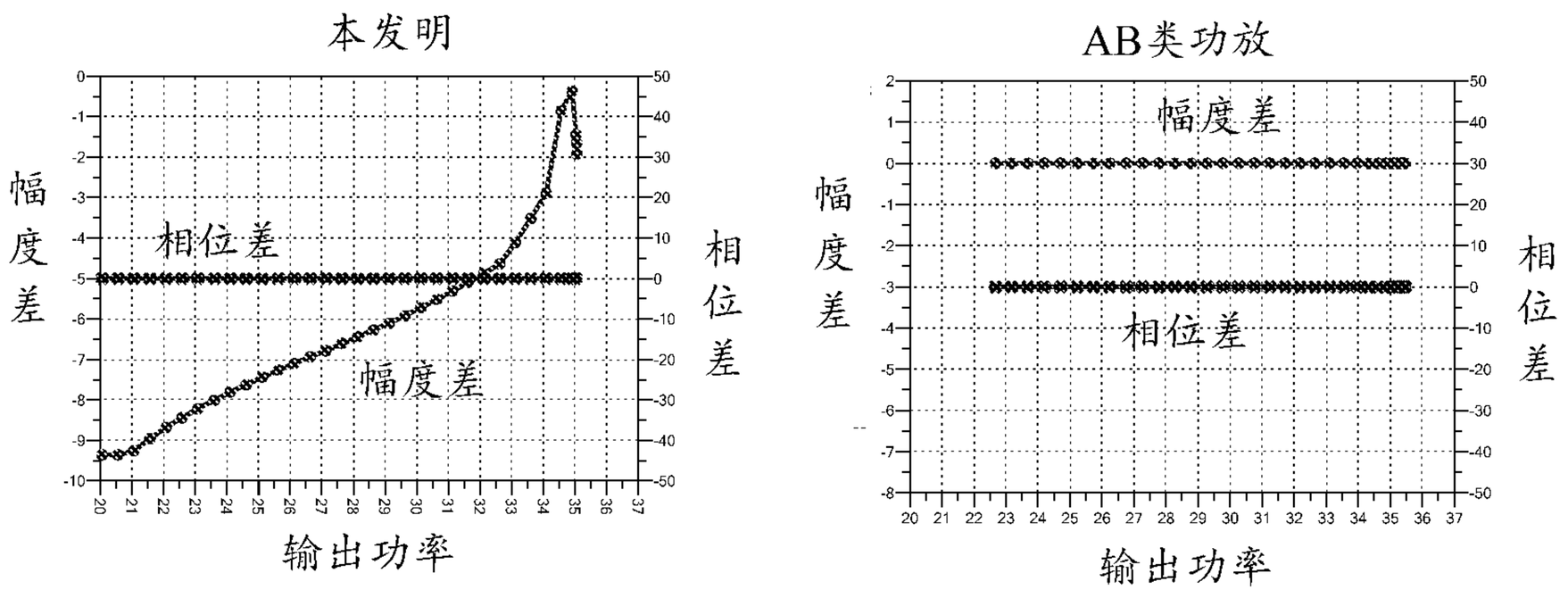

本发明
幅度差
相位差
幅度差
相位差
输出功率
AB类功放
幅度差
相位差
幅度差
相位差
输出功率

图 9

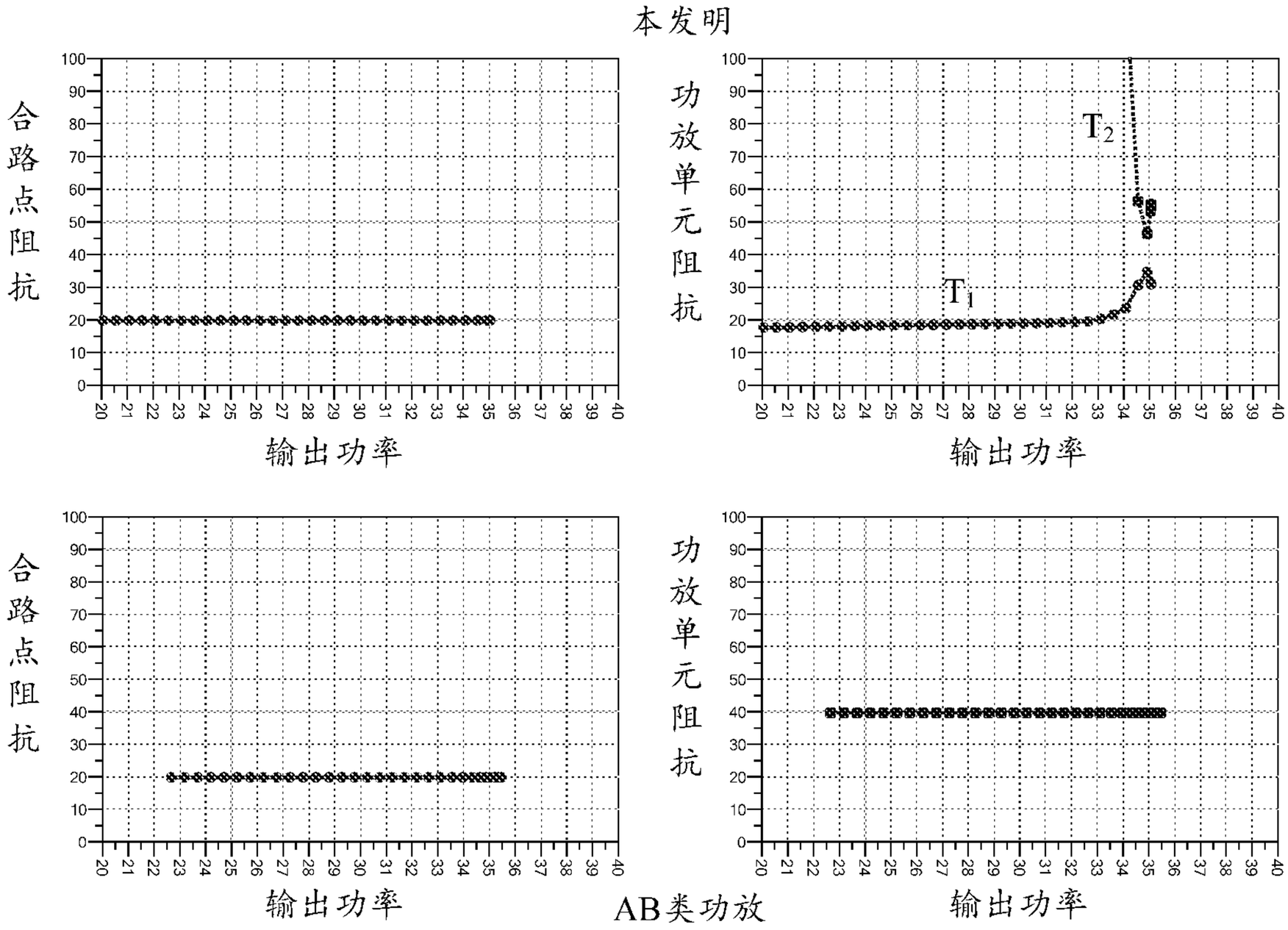
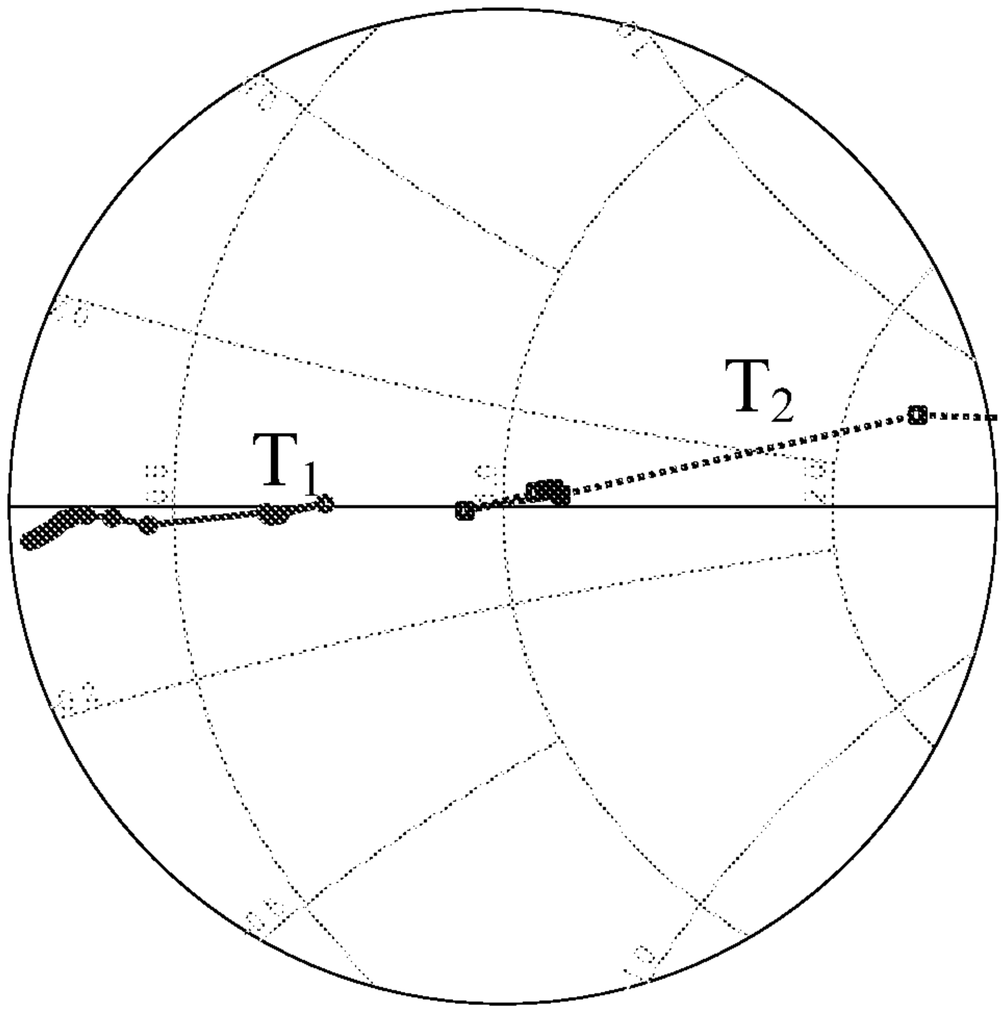
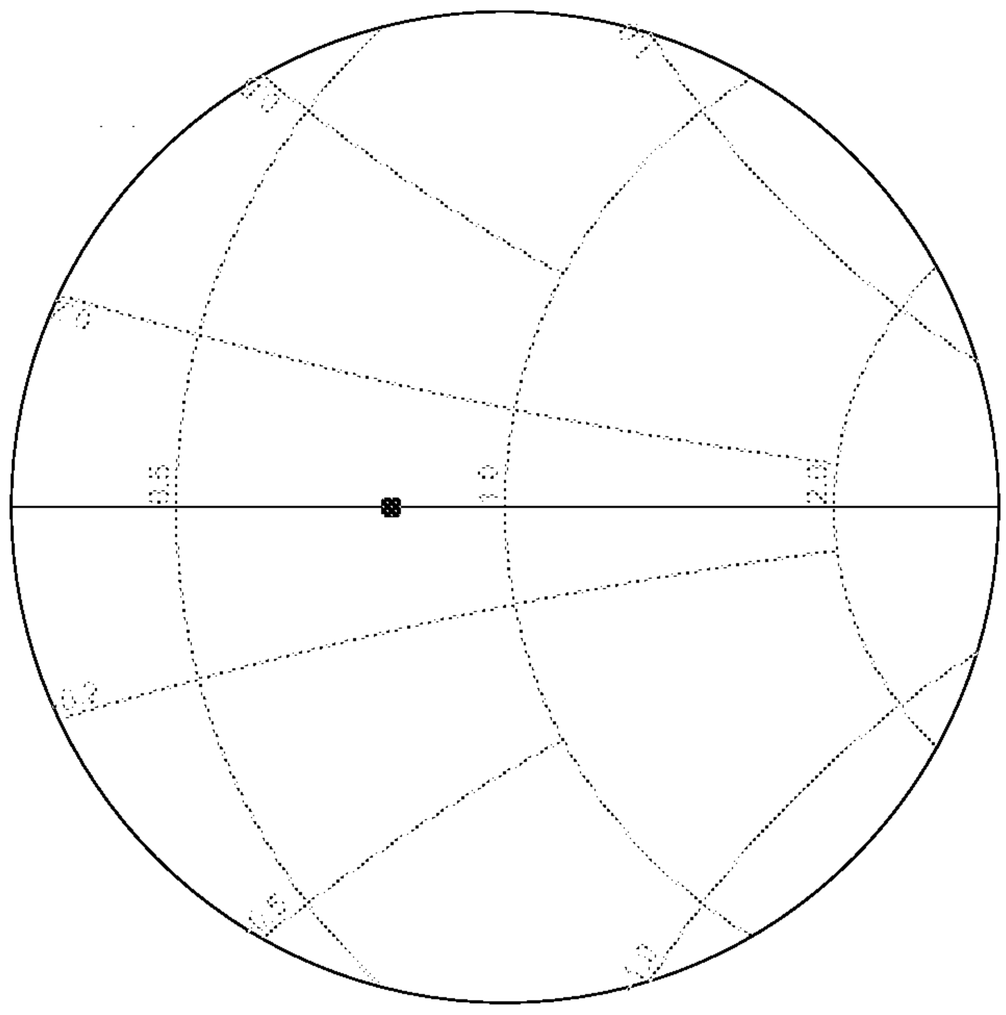

本发明
合路点阻抗
功放单元阻抗
T_1
T_2
输出功率
输出功率
合路点阻抗
功放单元阻抗
输出功率
AB类功放
输出功率

图 10



本发明



AB类功放

图 11

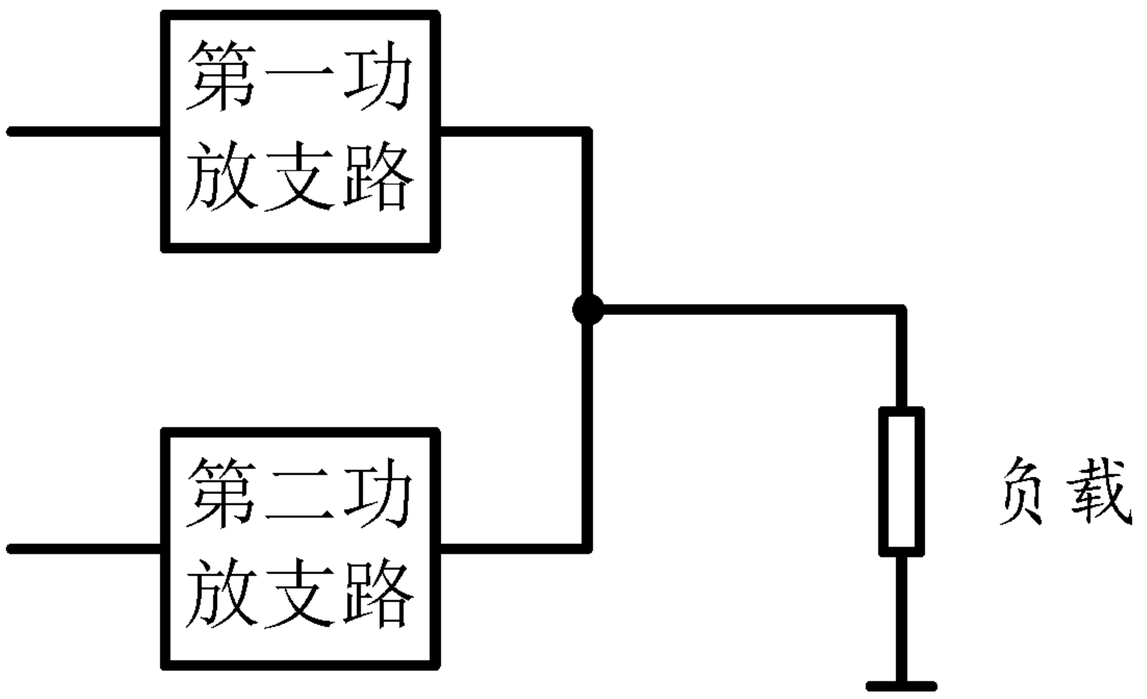

第一功放支路
第二功放支路
负载

图 12

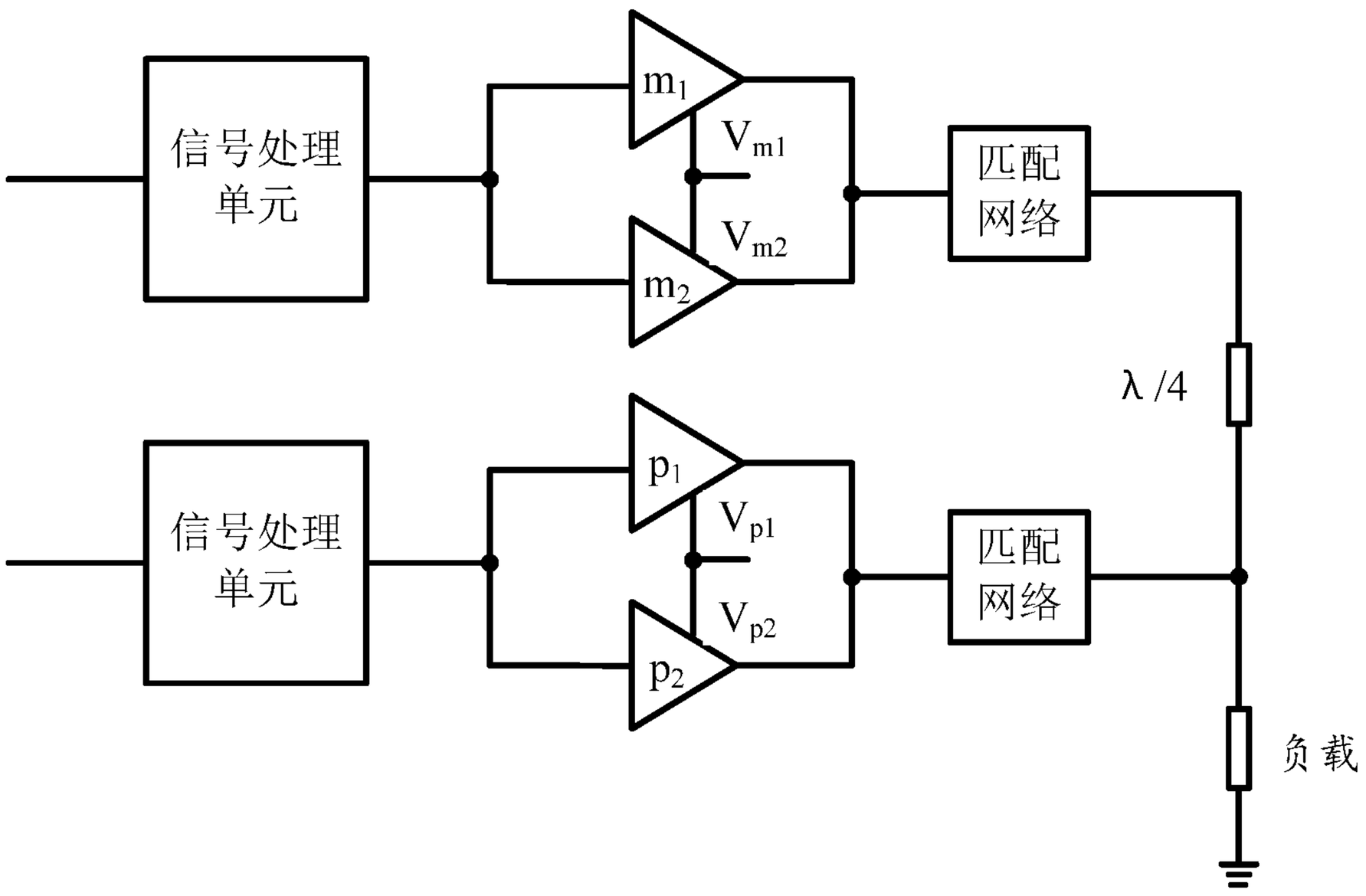

信号处理单元
m1
m2
Vm1
Vm2
匹配网络
λ/4
信号处理单元
p1
p2
Vp1
Vp2
匹配网络
负载

图 13

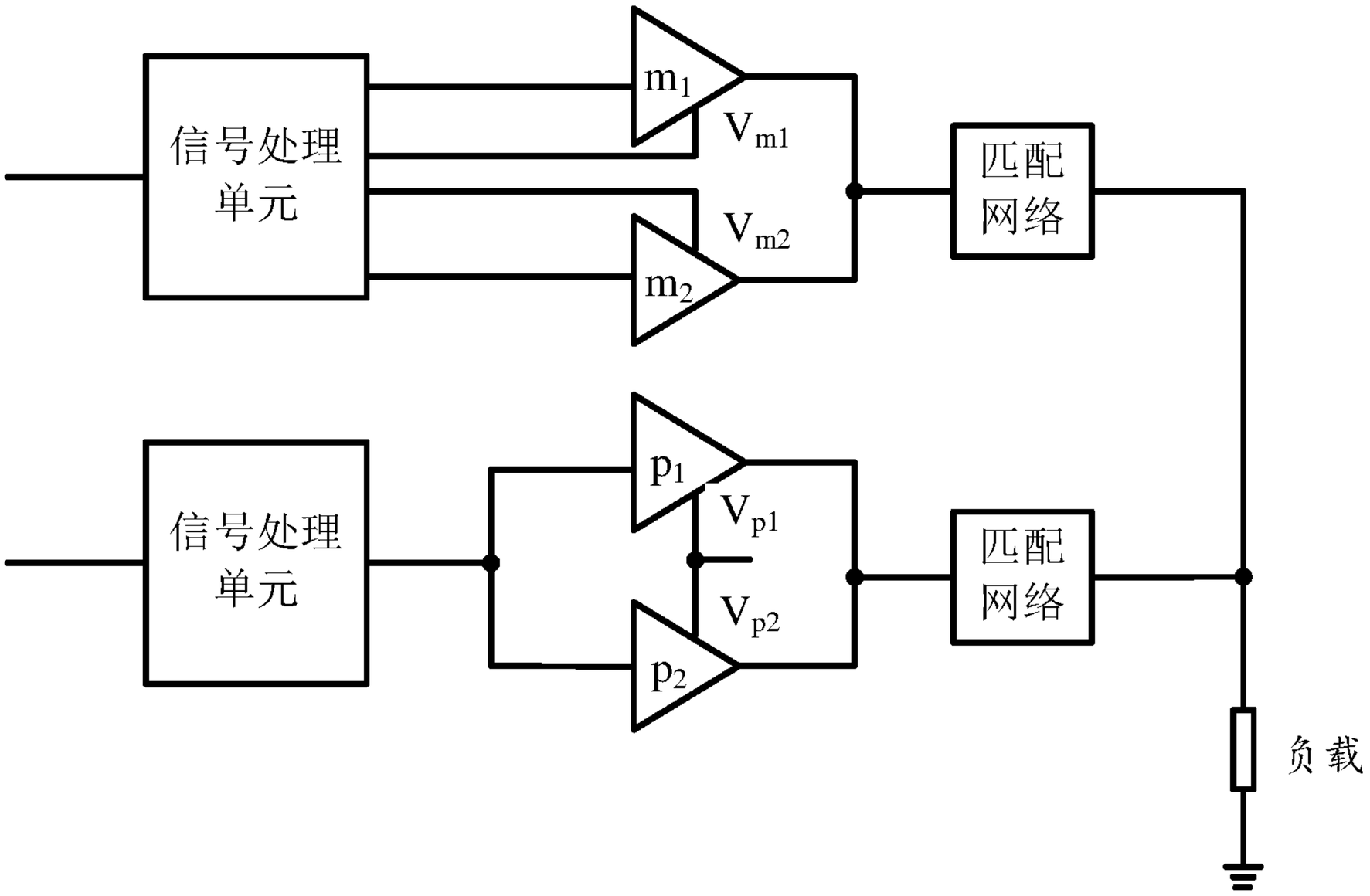


图 14

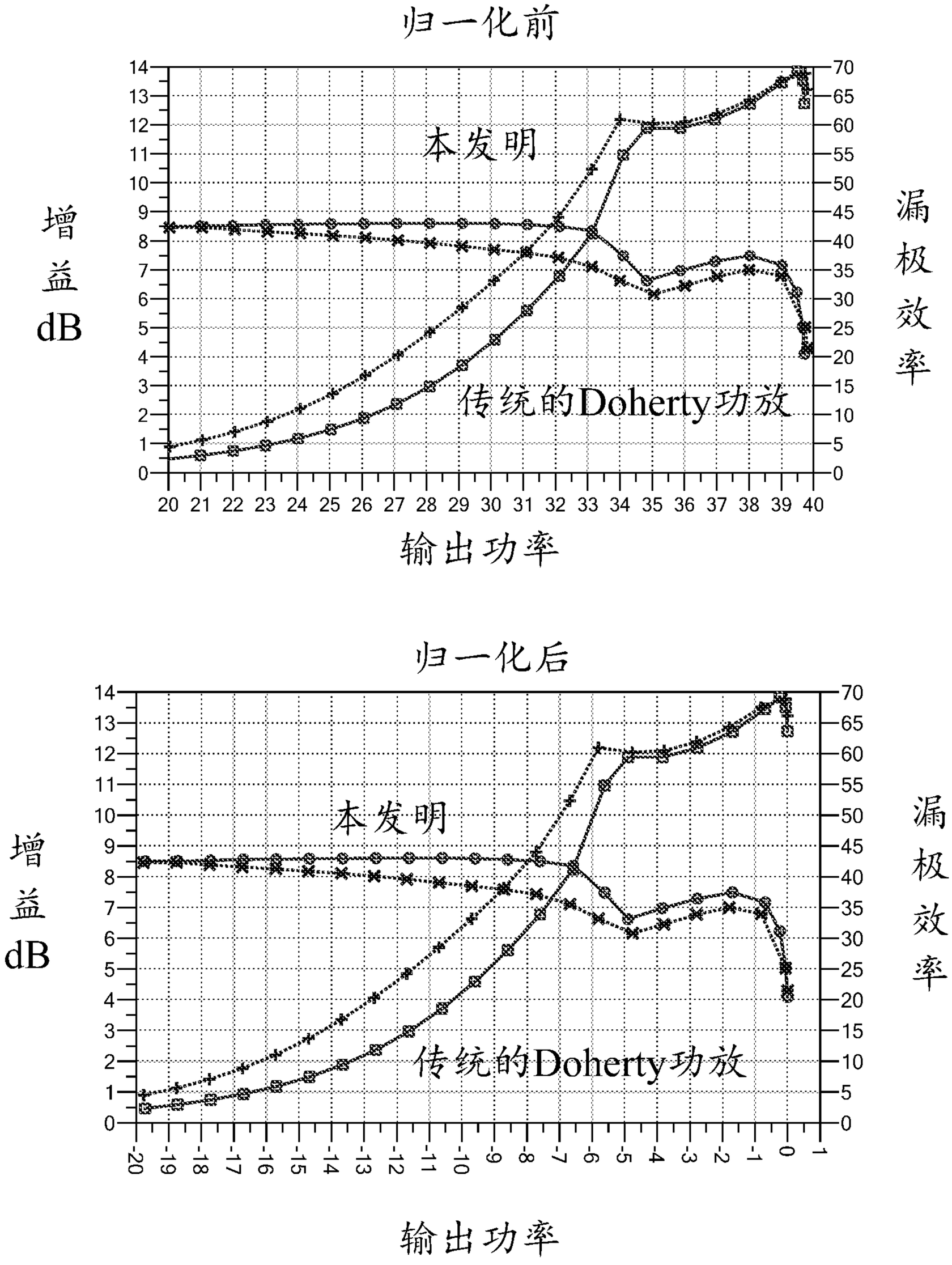

归一化前
增益dB
漏极效率
本发明
传统的Doherty功放
输出功率
归一化后
增益dB
漏极效率
本发明
传统的Doherty功放
输出功率

图 15

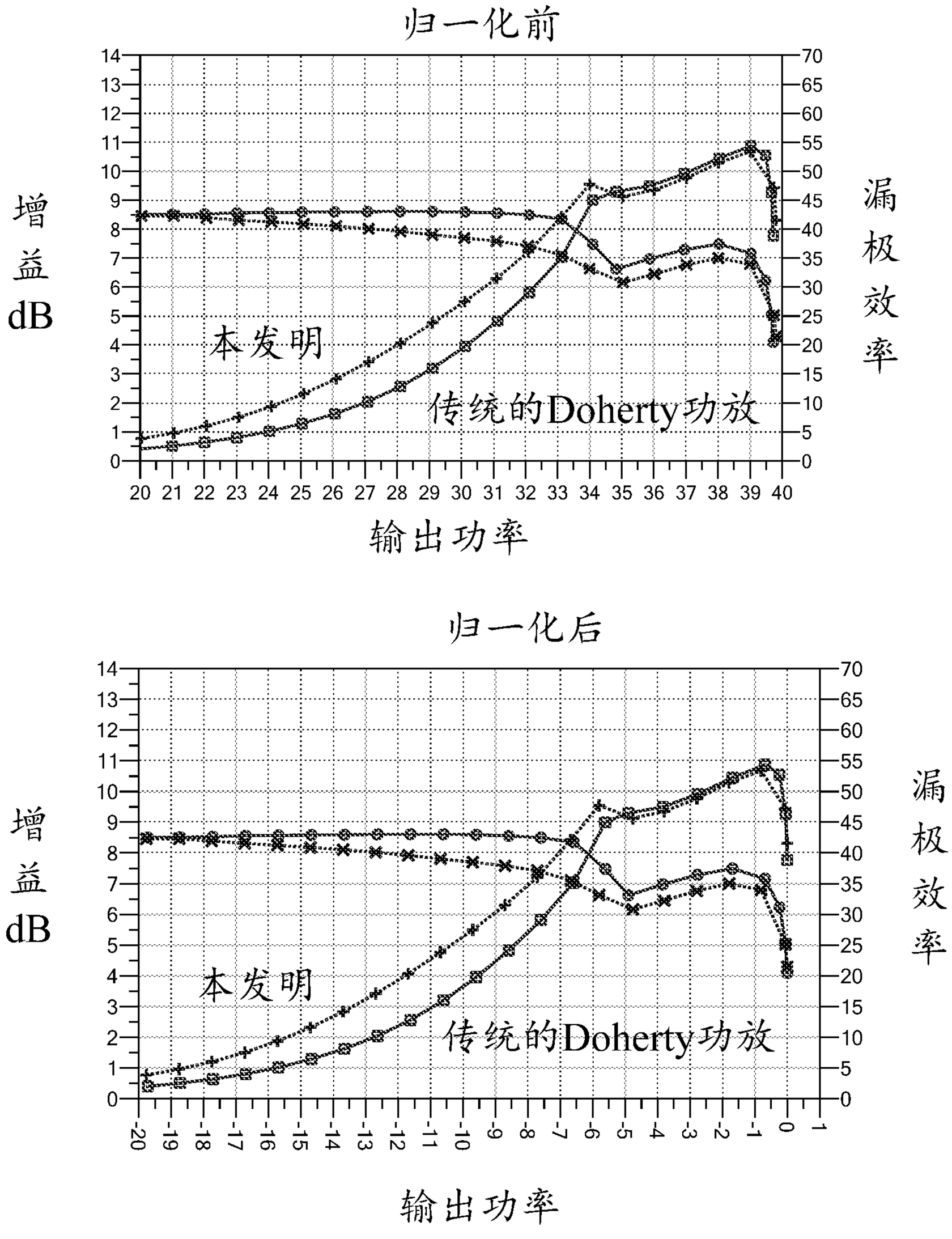
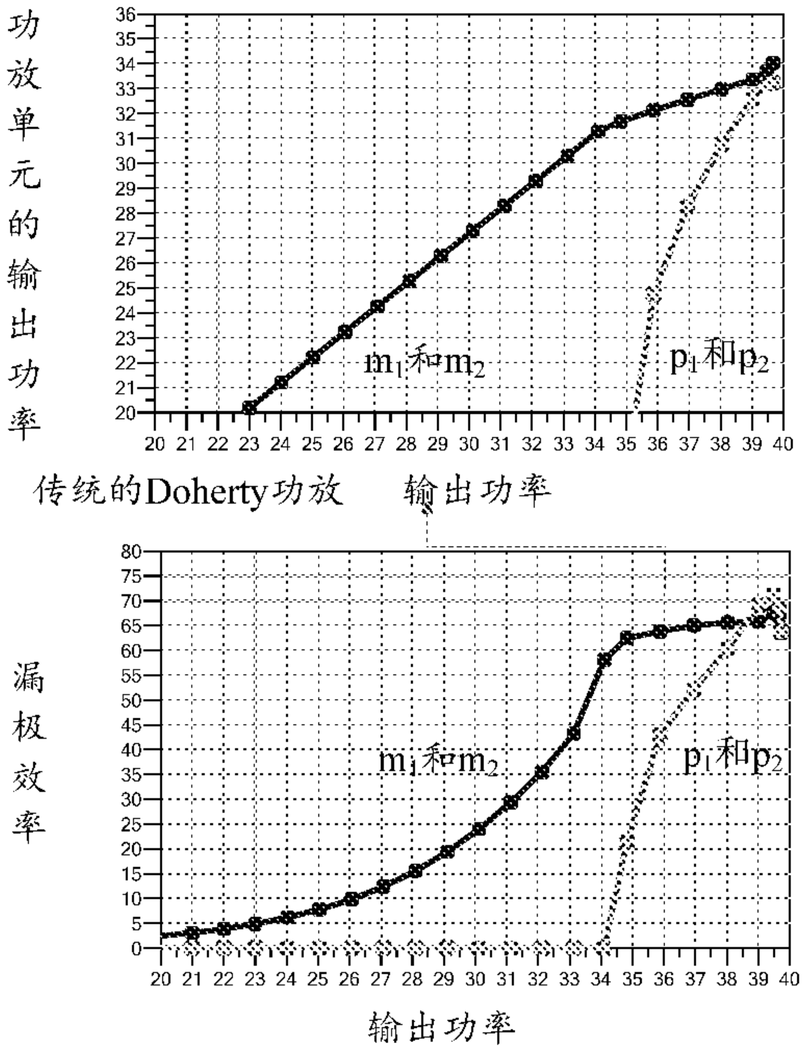

归一化前
增益 dB
漏极效率
本发明
传统的Doherty功放
输出功率
归一化后
增益 dB
漏极效率
本发明
传统的Doherty功放
输出功率

图 16


功放单元的输出功率
m1和m2
p1和p2
传统的Doherty功放 输出功率
漏极效率
m1和m2
p1和p2
输出功率

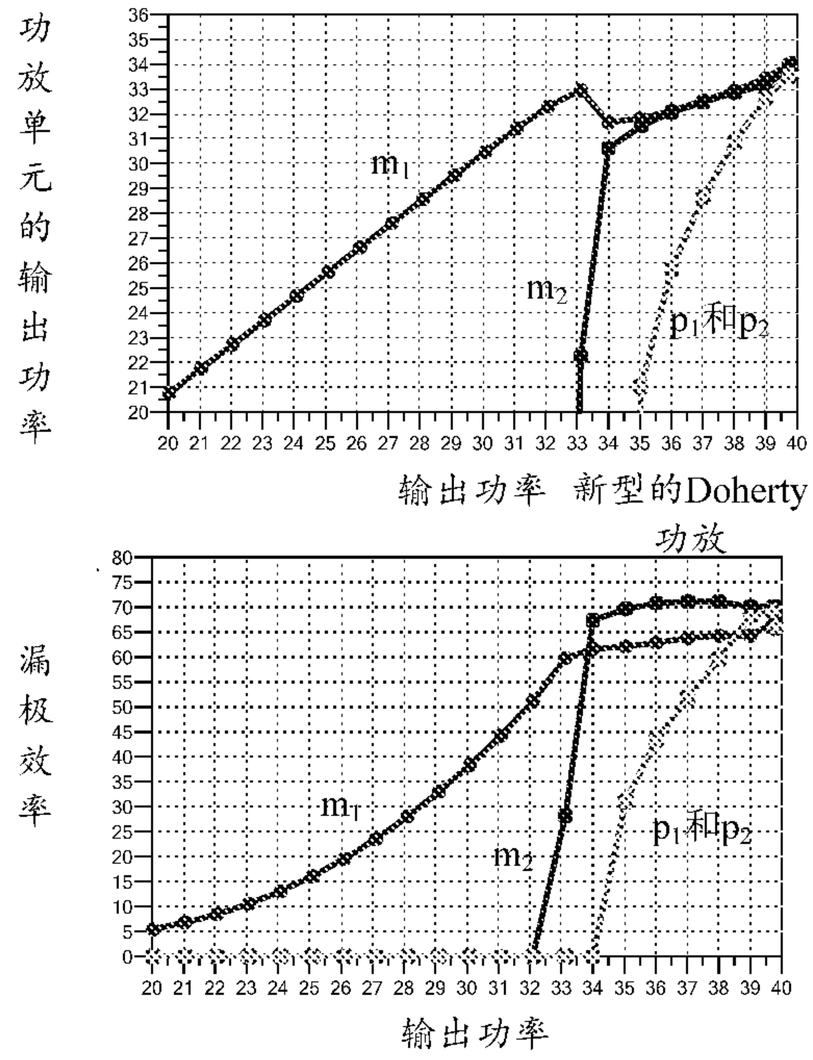

功放单元的输出功率
m1
m2
p1和p2
输出功率 新型的Doherty功放
漏极效率
m1
m2
p1和p2
输出功率

图 17

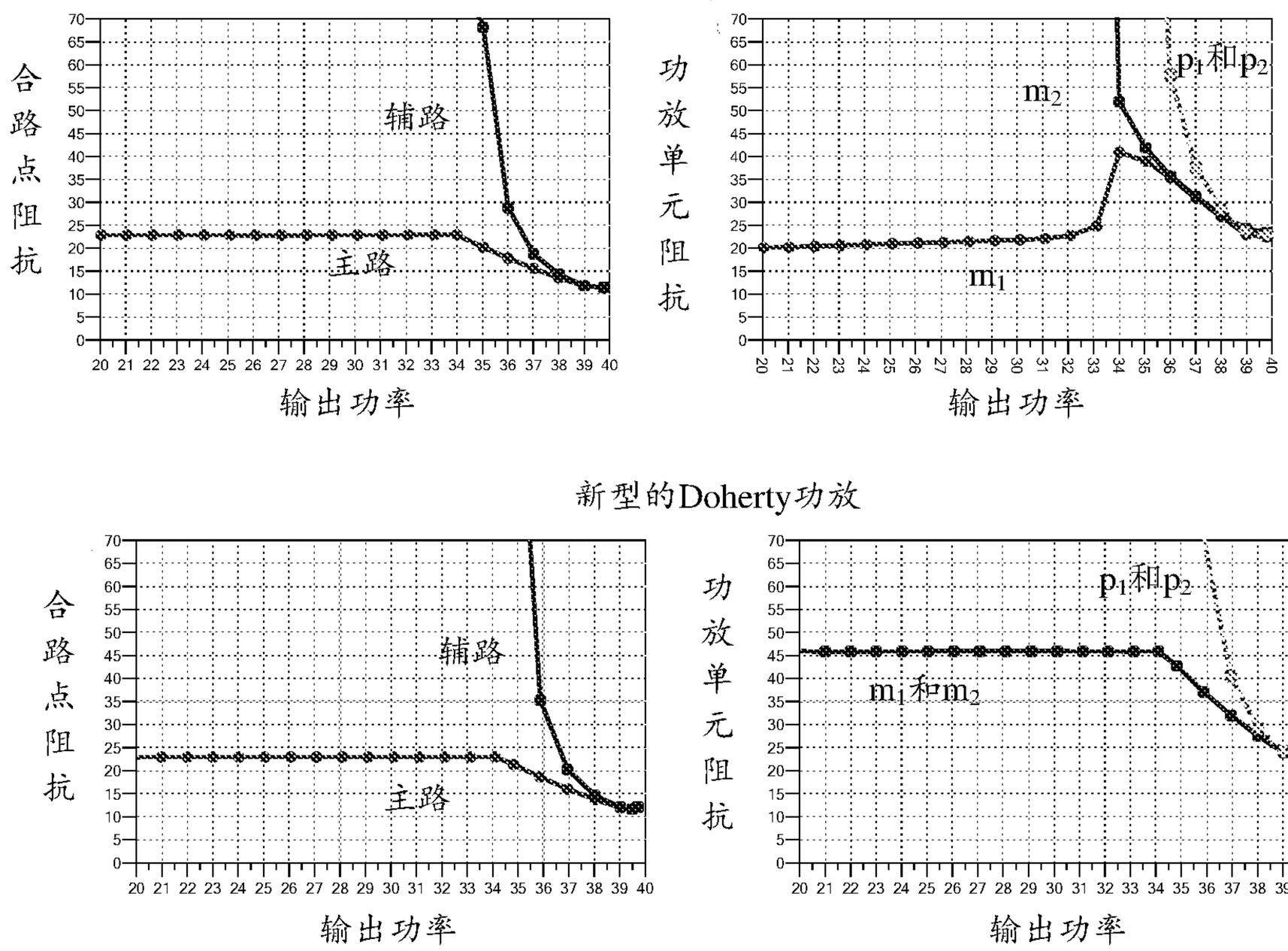

传统的Doherty功放
合路点阻抗
辅路
主路
输出功率
功放单元阻抗
m_2
p_1和p_2
m_1
输出功率
新型的Doherty功放
合路点阻抗
辅路
主路
输出功率
功放单元阻抗
p_1和p_2
m_1和m_2
输出功率

图 18

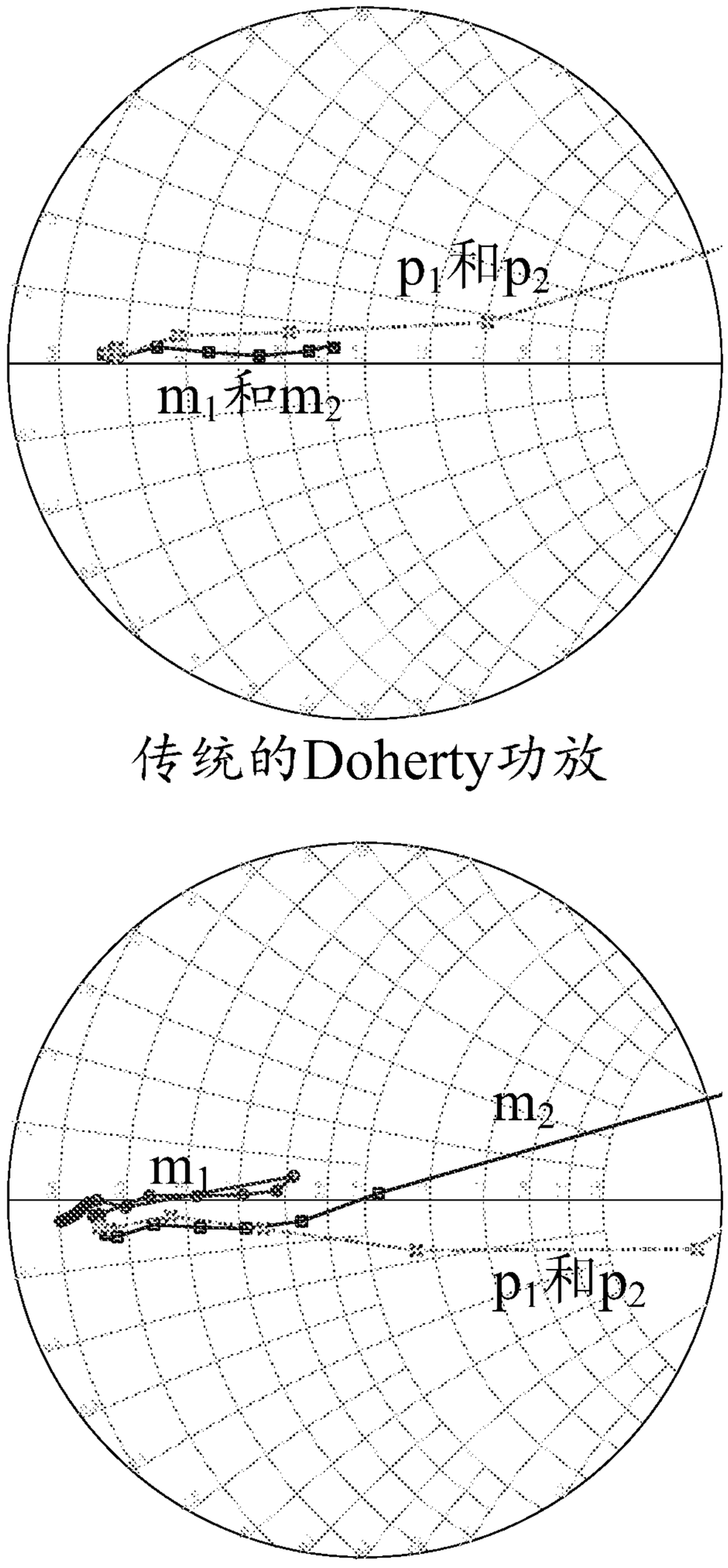


图 19

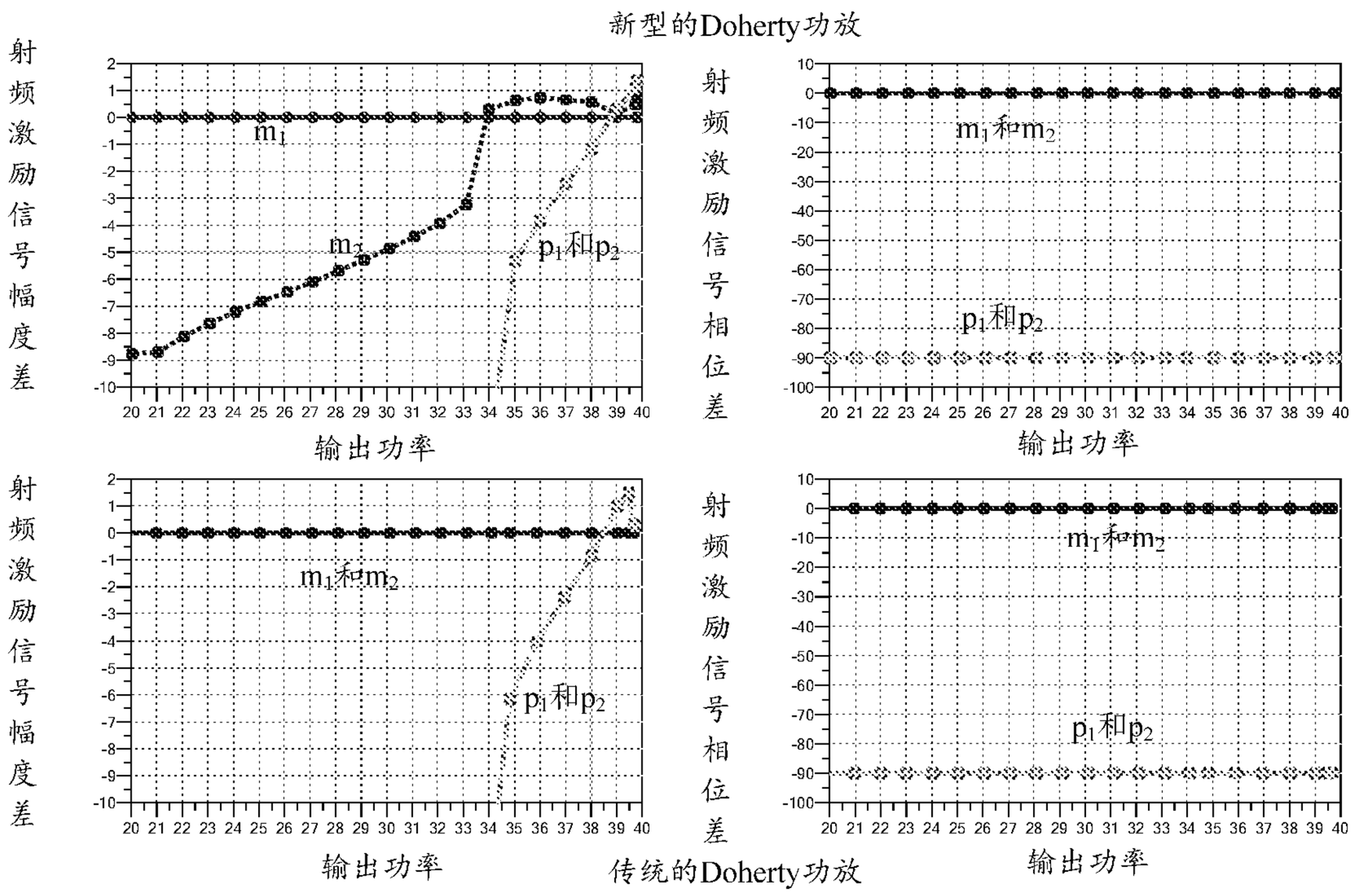

新型的Doherty功放
射频激励信号幅度差
输出功率
m_1
m_2
p_1和p_2
射频激励信号相位差
输出功率
m_1和m_2
p_1和p_2
射频激励信号幅度差
输出功率
m_1和m_2
p_1和p_2
传统的Doherty功放
射频激励信号相位差
输出功率
m_1和m_2
p_1和p_2

图 20

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2020/131513

A. CLASSIFICATION OF SUBJECT MATTER

H03F 1/07(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNKI, DWPI, SIPOABS: 功率, 功放, 合路, 控制, 开关, 选择, 部分, power amplifier, select, switch, choose, combiner

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 109432603 A (COMBA COMMUNICATIONAL SYSTEM (CHINA) CO., LTD. et al.) 08 March 2019 (2019-03-08) description, paragraphs 28-34 and figure 1	1-8
X	CN 209302034 U (COMBA COMMUNICATIONAL SYSTEM (CHINA) CO., LTD. et al.) 27 August 2019 (2019-08-27) description, paragraphs 28-34 and figure 1	1-8
X	JP 2017005618 A (JEPICO CORP) 05 January 2017 (2017-01-05) abstract and figures	1-8
A	CN 101320980 A (HUAWEI TECHNOLOGIES CO., LTD.) 10 December 2008 (2008-12-10)	1-8
A	US 2017294951 A1 (QUALCOMM INCORPORATED) 12 October 2017 (2017-10-12)	1-8

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
18 February 2021	**25 February 2021**
Name and mailing address of the ISA/CN **China National Intellectual Property Administration (ISA/CN)** **No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing 100088** **China** Facsimile No. **(86-10)62019451**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2020/131513

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	109432603	A	08 March 2019	None			
CN	209302034	U	27 August 2019	None			
JP	2017005618	A	05 January 2017	None			
CN	101320980	A	10 December 2008	CN	101320980	B	24 April 2013
US	2017294951	A1	12 October 2017	US	10187137	B2	22 January 2019
				WO	2017176369	A1	12 October 2017

国际检索报告

国际申请号
PCT/CN2020/131513

A. 主题的分类

H03F 1/07(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H03F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用）)

CNABS,CNKI,DWPI,SIPOABS:功率，功放，合路，控制，开关，选择，部分，power amplifier，select，switch，choose，combiner

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
X	CN 109432603 A (京信通信系统中国有限公司 等) 2019年 3月 8日 (2019-03-08) 说明书第28-34段及图1	1-8
X	CN 209302034 U (京信通信系统中国有限公司 等) 2019年 8月 27日 (2019-08-27) 说明书第28-34段及图1	1-8
X	JP 2017005618 A (JEPICO CORP) 2017年 1月 5日 (2017-01-05) 摘要及摘要附图	1-8
A	CN 101320980 A (华为技术有限公司) 2008年 12月 10日 (2008-12-10)	1-8
A	US 2017294951 A1 (QUALCOMM INC) 2017年 10月 12日 (2017-10-12)	1-8

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2021年 2月 18日	2021年 2月 25日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 李云杰 电话号码 86-010-62411032

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2020/131513

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	109432603	A	2019年 3月 8日	无			
CN	209302034	U	2019年 8月 27日	无			
JP	2017005618	A	2017年 1月 5日	无			
CN	101320980	A	2008年 12月 10日	CN	101320980	B	2013年 4月 24日
US	2017294951	A1	2017年 10月 12日	US	10187137	B2	2019年 1月 22日
				WO	2017176369	A1	2017年 10月 12日