



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2011년01월04일
(11) 등록번호 10-1004792
(24) 등록일자 2010년12월22일

(51) Int. Cl.
G01R 23/00 (2006.01) G01R 23/16 (2006.01)
(21) 출원번호 10-2008-0133587
(22) 출원일자 2008년12월24일
심사청구일자 2008년12월24일
(65) 공개번호 10-2010-0075004
(43) 공개일자 2010년07월02일
(56) 선행기술조사문헌
KR100845883 B1
KR1020050060463 A
JP2006105974 A
JP10170570 A

(73) 특허권자
엘아이지넥스원 주식회사
서울 강남구 역삼동 838번지 푸르덴셜빌딩
(72) 발명자
유우성
부산 영도구 동삼1동 331-23번지
(74) 대리인
특허법인우인

전체 청구항 수 : 총 6 항

심사관 : 김주식

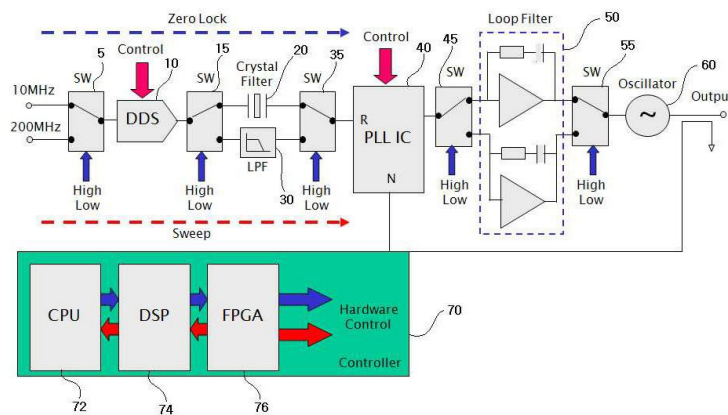
(54) 스펙트럼분석기의 인밴드 스프리어스 회피장치

(57) 요약

본 발명은 스펙트럼분석기의 인밴드 스프리어스 회피장치에 관한 것이다. 보다 상세하게는 직접디지털합성기와 위상고정루프 소자 사이에 크리스탈 필터를 구비하여 직접디지털합성기의 스프리어스를 제거하는 하드웨어적 구성과, 스프리어스를 회피하는 알고리즘을 통하여 제로 락 및 스위프 기능이 가능하도록 하되, 구체적으로 직접디지털합성기에 크리스탈 필터를 위치시키고 위상고정루프 회로의 최종 출력주파수를 입력시 R/N 비의 계산, 직접디지털합성기 내부의 멀티플라이어 계수 계산, 직접디지털합성기의 출력주파수 계산을 이용하여 제로 락을 형성시키고, 위상고정루프 소자 내부의 R/N 비를 고정된 상태에서 스위퍼 기능이 가능하도록 직접디지털합성기의 출력주파수를 변동하여 광대역의 스위프가 가능하도록 한 스펙트럼분석기의 인밴드 스프리어스 회피장치에 관한 것이다.

이를 위해 본 발명은 락을 잡고자 하는 기준주파수를 발생하는 직접디지털합성기; 상기 직접디지털합성기의 비교 스프리어스(reference)를 제거하는 크리스탈 필터; 상기 크리스탈 필터와 전기적으로 연결되는 위상고정루프 소자; 상기 위상고정루프 소자와 전기적으로 연결되는 루프필터; 상기 직접디지털합성기와 상기 위상고정루프 소자에 제어명령을 출력하는 컨트롤러; 및 상기 컨트롤러에 기설정된 스프리어스 발생회피 알고리즘으로 스프리어스의 위치를 연산하여 상기 기준주파수를 변경하여 스프리어스를 회피하는 중앙처리장치를 포함하는 것을 특징으로 하는 스펙트럼분석기의 인밴드 스프리어스 회피장치를 제공한다.

대표도



특허청구의 범위

청구항 1

락을 잡고자 하는 기준주파수를 발생하는 직접디지털합성기;
 상기 직접디지털합성기의 비교 스프리어스(reference)를 제거하는 크리스탈 필터;
 상기 크리스탈 필터와 전기적으로 연결되는 위상고정루프 소자;
 상기 위상고정루프 소자와 전기적으로 연결되는 루프필터;
 상기 직접디지털합성기와 상기 위상고정루프 소자에 제어명령을 출력하는 컨트롤러; 및
 상기 컨트롤러에 기설정된 스프리어스 발생회피 알고리즘으로 스프리어스의 위치를 연산하여 상기 기준주파수를 변경하여 스프리어스를 회피하는 중앙처리장치
 를 포함하는 것을 특징으로 하는 스펙트럼분석기의 인밴드 스프리어스 회피장치.

청구항 2

제1항에 있어서,
 상기 직접디지털합성기의 입력단에는 두 입력 주파수 신호 중 어느 하나를 선택하도록 하는 제1 스위치가 구비되는 것을 특징으로 하는 스펙트럼분석기의 인밴드 스프리어스 회피장치.

청구항 3

제1항에 있어서,
 상기 직접디지털합성기의 출력단에는 저역통과필터가 더 구비되며, 상기 상기 직접디지털합성기가 상기 크리스탈 필터와 상기 저역통과필터 중 어느 하나와 전기적으로 연결되도록 하는 제2 스위치가 구비되는 것을 특징으로 하는 스펙트럼분석기의 인밴드 스프리어스 회피장치.

청구항 4

제3항에 있어서,
 상기 위상고정루프소자가 상기 크리스탈 필터와 상기 저역통과필터 중 어느 하나와 전기적으로 연결되도록 하는 제3 스위치를 구비하는 것을 특징으로 하는 스펙트럼분석기의 인밴드 스프리어스 회피장치.

청구항 5

제1항에 있어서,
 상기 루프필터와 전기적으로 연결되어 스위프(sweep)을 수행하는 오실레이터(oscillator)를 더 구비하는 것을 특징으로 하는 스펙트럼분석기의 인밴드 스프리어스 회피장치.

청구항 6

제1항에 있어서,
 상기 직접디지털합성기에서 출력된 스프리어스가 상기 크리스탈 필터의 대역폭(band width) 내에 존재하면 상기 직접디지털합성기 내부의 멀티플라이어(multiplier)를 변경하여 상기 스프리어스가 상기 크리스탈 필터의 대역폭 밖으로 나가도록 하는 것을 특징으로 하는 스펙트럼분석기의 인밴드 스프리어스 회피장치.

명세서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 스펙트럼분석기의 인밴드 스프리어스 회피장치에 관한 것이다. 보다 상세하게는 직접디지털합성기와 위상고정루프 소자 사이에 크리스탈 필터를 구비하여 직접디지털합성기의 스프리어스를 제거하는 하드웨어적 구성과, 스프리어스를 회피하는 알고리즘을 통하여 제로 락 및 스위프 기능이 가능하도록 하되, 구체적으로 직접디지털합성기에 크리스탈 필터를 위치시키고 위상고정루프 회로의 최종 출력주파수를 입력시 R/N 비의 계산, 직접디지털합성기 내부의 멀티플라이어 계수 계산, 직접디지털합성기의 출력주파수 계산을 이용하여 제로 락을 형성시키고, 위상고정루프 소자 내부의 R/N 비를 고정된 상태에서 스위프 기능이 가능하도록 직접디지털합성기의 출력주파수를 변동하여 광대역의 스위프가 가능하도록 한 스펙트럼분석기의 인밴드 스프리어스 회피장치에 관한 것이다.

배경 기술

[0002] 인밴드(in-band)는 사용자가 보고자 하는 주파수 영역(SPAN)을 말하며, 스프리어스(spurious)는 불요파를 의미한다.

[0003] 사용자가 보고자 하는 주파수 영역이 넓거나, 분해능대역폭(Resolution Band Width, RBW)이 클 경우에는 스프리어스가 노이즈 레벨에 겹쳐져 보이지 않는다. 그러나, 우수한 위상 노이즈 구간, 즉 사용하는 주파수 영역이 좁거나, 분해능대역폭이 작은 경우에는 반송주파수에 일정한 값을 두고 스프리어스가 이동하게 된다.

[0004] 인밴드 스프리어스란 사용자가 사용하는 주파수 영역 내에 입력주파수 외에 나타나는 불요파 성분으로, 스펙트럼 분석기와 같은 계측 장비에는 치명적인 결함으로 작용한다.

[0005] 모든 위상고정루프에는 비교 스프리어스가 존재하며, 특히 다중 위상고정루프에서는 분주 및 체배에 따른 고조파(harmonic) 성분이 생기게 된다. 또한, 집적화된 위상고정루프의 경우 외부에서 정현파를 입력하더라도 내부에서 구형파를 생성하여 비교하기 때문에 고조파 성분의 발생을 피할 수 없게 된다.

[0006] 주파수 합성기는 주파수 분해능(Frequency Resolution)과 위상 노이즈(Phase Noise), 락 타임(Lock Time) 및 스위프 속도(Sweep Speed)에 의해 성능이 평가된다. 특히, 스프리어스와 같은 불요파를 효과적으로 제거할 수 있는지의 여부가 문제된다.

[0007] 주파수 분해능은 고성능의 직접디지털합성기(DDS)를 이용하여 미세 튜닝이 가능하지만, 직접디지털합성기를 위상고정루프에 사용할 경우 직접디지털합성기 자체에서 발생하는 비교 스프리어스가 발생하게 된다. 비교 스프리어스(Reference Spurious)는 직접디지털합성기의 기준주파수 성분의 1/2, 1/3 체배 성분으로, 위상고정루프의 최종 출력에 직접디지털합성기의 비교 스프리어스가 실려나오게 되어 불요파로 작용하게 된다.

[0008] 이를 제거하기 위해 직접디지털합성기의 출력 측에 루프 필터를 이용하게 되는데, 스프리어스가 발생하는 알고리즘을 이용하여 직접디지털합성기 내부의 기준주파수를 변경함으로써 스프리어스를 회피시킨다. 그러나, 이 경우 위상고정루프 소자와 직접디지털합성기 소자의 데이터 변경, 루프 필터의 컷오프(cutoff) 주파수 등에 의해 락 타임이 길어져 스위퍼(sweeper) 장치로 사용하기에는 부적합하다는 문제점이 있다. 또한, 직접디지털합성기 소자의 내부 기준주파수를 바꾸는 순간 스위프가 빠지게 되는 문제점이 있다.

발명의 내용

해결 하고자하는 과제

[0009] 본 발명은 상기와 같은 문제점을 해결하기 위해 안출된 것으로, 특히 직접디지털합성기에 크리스탈 필터를 위치시키고 위상고정루프 회로의 최종 출력주파수를 입력시 R/N 비의 계산, 직접디지털합성기 내부의 멀티플라이어 계수 계산, 직접디지털합성기의 출력주파수 계산을 이용하여 제로 락을 형성시키고, 위상고정루프 소자 내부의 R/N 비를 고정된 상태에서 스위프 기능이 가능하도록 직접디지털합성기의 출력주파수를 변동하여 광대역의 스위프가 가능하도록 한 스펙트럼분석기의 인밴드 스프리어스 회피장치를 제공하는 데 그 목적이 있다.

과제 해결수단

[0010] 상기 목적을 달성하기 위해 안출된 본 발명에 따른 스펙트럼분석기의 인밴드 스프리어스 회피장치는 락을 잡고자 하는 기준주파수를 발생하는 직접디지털합성기; 상기 직접디지털합성기의 비교 스프리어스(reference)를 제

거하는 크리스탈 필터; 상기 크리스탈 필터와 전기적으로 연결되는 위상고정루프 소자; 상기 위상고정루프 소자와 전기적으로 연결되는 루프필터; 상기 직접디지털합성기와 상기 위상고정루프 소자에 제어명령을 출력하는 컨트롤러; 및 상기 컨트롤러에 기설정된 스프리어스 발생회피 알고리즘으로 스프리어스의 위치를 연산하여 상기 기준주파수를 변경하여 스프리어스를 회피하는 중앙처리장치를 포함하는 것을 특징으로 한다.

- [0011] 또한, 상기 직접디지털합성기의 입력단에는 두 입력 주파수 신호 중 어느 하나를 선택하도록 하는 제1 스위치가 구비될 수 있다.
- [0012] 또한, 상기 직접디지털합성기의 출력단에는 저역통과필터가 더 구비되며, 상기 상기 직접디지털합성기가 상기 크리스탈 필터와 상기 저역통과필터 중 어느 하나와 전기적으로 연결되도록 하는 제2 스위치가 구비될 수 있다.
- [0013] 또한, 상기 장치는 상기 위상고정루프소자가 상기 크리스탈 필터와 상기 저역통과필터 중 어느 하나와 전기적으로 연결되도록 하는 제3 스위치를 구비할 수 있다.
- [0014] 또한, 상기 장치는 상기 루프필터와 전기적으로 연결되어 스위프(sweep)을 수행하는 오실레이터(oscillator)를 더 구비할 수 있다.
- [0015] 또한, 상기 장치는 상기 직접디지털합성기에서 출력된 스프리어스가 상기 크리스탈 필터의 대역폭(band width) 내에 존재하면 상기 직접디지털합성기 내부의 멀티플라이어(multiplier)를 변경하여 상기 스프리어스가 상기 크리스탈 필터의 대역폭 밖으로 나가도록 할 수 있다.

효 과

- [0016] 본 발명에 의하면 직접디지털합성기와 위상고정루프 소자 사이에 크리스탈 필터를 구비하여 직접디지털합성기의 스프리어스를 제거하는 하드웨어적 구성과, 스프리어스를 회피하는 알고리즘을 통하여 제로 락 및 스위프 기능이 가능하도록 한 효과가 있다.
- [0017] 또한, 본 발명에 의하면 직접디지털합성기에 크리스탈 필터를 위치시키고 위상고정루프 회로의 최종 출력주파수를 입력시 R/N 비의 계산, 직접디지털합성기 내부의 멀티플라이어 계수 계산, 직접디지털합성기의 출력주파수 계산을 이용하여 제로 락을 형성시키고, 위상고정루프 소자 내부의 R/N 비를 고정된 상태에서 스위프 기능이 가능하도록 직접디지털합성기의 출력주파수를 변동하여 광대역의 스위프가 가능하도록 한 효과가 있다.

발명의 실시를 위한 구체적인 내용

- [0018] 이하, 본 발명의 바람직한 실시예를 첨부된 도면들을 참조하여 상세히 설명한다. 우선 각 도면의 구성 요소들에 참조 부호를 부가함에 있어서, 동일한 구성 요소들에 대해서는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 부호를 가지도록 하고 있음에 유의해야 한다. 또한, 본 발명을 설명함에 있어, 관련된 공지 구성 또는 기능에 대한 구체적인 설명이 본 발명의 요지를 흐릴 수 있다고 판단되는 경우에는 그 상세한 설명은 생략한다. 또한, 이하에서 본 발명의 바람직한 실시예를 설명할 것이나, 본 발명의 기술적 사상은 이에 한정하거나 제한되지 않고 당업자에 의해 변형되어 다양하게 실시될 수 있음은 물론이다.
- [0019] 도 1은 본 발명의 바람직한 실시예에 따른 스펙트럼분석기의 인밴드 스프리어스 회피장치의 블록도이다.
- [0020] 본 발명의 바람직한 실시예에 따른 스펙트럼분석기의 인밴드 스프리어스 회피장치(이하, "인밴드 스프리어스 회피장치")는, 도 1을 참조하면, 제1 스위치(5), 직접디지털합성기(10), 제2 스위치(15), 크리스탈 필터(20), 저역통과필터(30), 제3 스위치(35), 위상고정루프 소자(40), 제4 스위치(45), 루프필터(50), 제5 스위치(55), 오실레이터(60), 및 컨트롤러(70)를 포함하여 이루어진다. 상기 제1 스위치(5) 내지 제5 스위치(55)는 각각 인밴드 스프리어스 회피장치가 제로 락(zero lock) 또는 스위퍼(sweeper)의 기능 중 어느 하나를 수행하도록 조절한다.
- [0021] 제1 스위치(5)는 직접디지털합성기(10)의 입력단에 구비되어 두 입력 주파수 신호 중 어느 하나를 선택하도록 한다. 예컨대, 스위치 하이(High)를 선택하는 경우 10 MHz 가 직접디지털합성기(10)에 입력되도록 한다. 반면, 스위치 로우(Low)를 선택하는 경우 200 MHz가 직접디지털합성기(10)에 입력되도록 한다.
- [0022] 직접디지털합성기(10)는 락을 잡고자 하는 기준주파수를 발생시킨다. 직접디지털합성기(10)는 내부에 멀티플라이어(multiplier)가 구비되어, 제로 락의 경우 주파수를 생성한다. 반면, 스위퍼의 경우 직접디지털합성기(10)는 기준주파수를 입력받고 내부의 멀티플라이어를 사용하지 않는다. 스프리어스가 발생하는 조건에서는 직접디지털합성기(10) 내부의 멀티플라이어를 변경시킨다.

- [0023] 제2 스위치(15)는 직접디지털합성기(10)와, 크리스탈 필터(20) 및 저역통과필터(30) 사이에 위치하여, 직접디지털합성기(10)의 출력신호가 크리스탈 필터(20) 또는 저역통과필터(30)에 선택적으로 입력될 수 있도록 한다. 예컨대, 스위치 하이의 경우 직접디지털합성기(10)와 크리스탈 필터(20)가 전기적으로 연결되어, 직접디지털합성기(10)의 출력신호는 크리스탈 필터(20)에 입력된다. 반면, 스위치 로우의 경우 직접디지털합성기(10)와 저역통과필터(30)가 전기적으로 연결되어, 직접디지털합성기(10)의 출력신호는 저역통과필터(30)에 입력된다.
- [0024] 크리스탈 필터(20)는 직접디지털합성기(10)의 출력단에 전기적으로 연결되어 직접디지털합성기의 비교 스프리어스(reference)를 제거한다. 크리스탈 필터(20)는 수정 필터라고도 하며, 수정 진동자를 사용한다. 수정 진동자는 양호도가 매우 높은 직렬 공진 회로와 유사한 특성을 가지므로, 보통의 회로 소자에서는 실현할 수 없는 좁은 통과 대역을 갖게 한다. 또한, 크리스탈 필터(20)는 주파수 특성 및 온도 특성이 뛰어난 특성을 가지고 있다. 크리스탈 필터(20)의 중심주파수(center frequency) 및 대역폭(band width)에 따라 직접디지털합성기(10)의 주파수와 위상고정루프 소자(40)의 R/N 비(ratio)가 달라지게 된다.
- [0025] 구체적으로, 직접디지털합성기(10)에서 출력된 스프리어스가 크리스탈 필터(20)의 대역폭 내에 존재하면 직접디지털합성기(10) 내부의 멀티플라이어를 변경하여 스프리어스가 크리스탈 필터(20)의 대역폭 밖으로 나가도록 한다. 이는 후술할 스프리어스 발생 회피 알고리즘에 의해 수행될 수 있다.
- [0026] 저역통과필터(30)는 직접디지털합성기(10)의 출력단에 전기적으로 연결되어 로우패스(low pass) 기능을 수행한다. 저역통과필터(30)는 제로 락에서는 사용하지 않으며, 스위퍼에 사용된다.
- [0027] 제3 스위치(35)는 크리스탈 필터(20) 및 저역통과필터(30)와, 위상고정루프 소자(40) 사이에 위치하여 크리스탈 필터(20)와 위상고정루프 소자(40)를 전기적으로 연결(스위치 하이)하거나, 저역통과필터(30)와 위상고정루프 소자(40)를 전기적으로 연결(스위치 로우)한다.
- [0028] 위상고정루프 소자(40)는 기준주파수를 입력받아 중간주파수로 변환하고, 변환된 중간주파수를 비교주파수와 비교하여 중간주파수로 가변하여 분주한다. 제로 락의 경우 위상고정루프 소자(40)의 R/N 비는 매 주파수마다 바뀌게 되나, 스위퍼의 경우 R/N 비가 하나의 값으로 고정된다.
- [0029] 제4 스위치(45)는 위상고정루프 소자(40)와 루프필터(50) 사이에 위치한다.
- [0030] 루프필터(50)는 위상고정루프 소자(40)와 전기적으로 연결되어 전하를 축적/방출함으로써 전압을 가변하고, 고조파를 비롯한 잡음을 걸러내는 역할을 수행한다. 루프필터(50)는 2차 혹은 3차 필터로 구성될 수 있다. 루프필터(50) 역시 제로 락 용과 스위핑용으로 별도로 구비될 수 있으며, 각 루프필터는 제4 스위치(40) 및 제5 스위치(55)의 High/Low 단자와 전기적으로 연결된다.
- [0031] 오실레이터(oscillator)(60)는 루프필터(50)와 전기적으로 연결되어 스위핑을 수행한다. 오실레이터(60)의 스위핑은 직접디지털합성기(10)의 램프(ramp) 기능을 이용하여 수행될 수 있다.
- [0032] 컨트롤러(70)는 하드웨어, 즉 직접디지털합성기(10)와 위상고정루프 소자(40)에 제어명령을 출력하며, 중앙처리장치(CPU)(72), 디지털신호처리(DSP)(74) 및 FPGA(Field Programmable Gate Array)(76)를 포함할 수 있다. 도시되지 않았으나, 여기서 중앙처리장치(72)는 컨트롤러(70)와 독립적으로 구비될 수도 있음은 물론이다. 중앙처리장치(70)는 컨트롤러(70)에 기설정된 스프리어스 발생회피 알고리즘으로 스프리어스의 위치를 연산하여 기준주파수를 변경하여 스프리어스를 회피하는 역할을 수행하게 된다.
- [0033] 도 1의 블록도를 요약하면, 제로 락의 경우 직접디지털합성기(10)는 10 MHz를 입력받아 내부의 멀티플라이어를 이용하여 주파수를 생성하며, 위상고정루프 소자(40)의 R/N 비와 직접디지털합성기(10)의 출력주파수는 매 주파수마다 바뀌게 된다. 만약, 스프리어스가 발생하는 조건에서는 직접디지털합성기(10) 내부의 멀티플라이어를 변경시킨다.
- [0034] 스위퍼의 경우 직접디지털합성기(10)는 200 MHz의 고정된 기준주파수를 입력받고 내부의 멀티플라이어는 사용하지 않는다. 또한, 위상고정루프 소자(40)의 R/N 비는 하나의 값으로 고정시키고 직접디지털합성기(10) 내부의 램프(Ramp) 기능을 이용하여 오실레이터(60)를 스위핑시키게 된다.
- [0035] 도 2는 본 발명의 바람직한 실시예에 따른 스프리어스 회피 알고리즘의 순서도이다.
- [0036] 중앙처리장치(72)는 일례로 도 2의 알고리즘을 이용하여 인밴드 스프리어스를 이용시킴으로써 스프리어스를 회피할 수 있도록 한다.

- [0037] 단계 S10은 측정하고자 하는 범위에 기준이 되는 중심주파수를 임의로 설정하여 입력하는 단계이다.
- [0038] 단계 20은 단계 S10을 통해 임의로 설정된 중심주파수를 기준으로 하여, 사용자가 보고자 하는 주파수범위 (SPAN)를 입력하는 단계이다.
- [0039] 단계 S30은 단계 S20을 통해 입력된 주파수 범위 내에 스프리어스가 존재하는지 여부를 판단하는 단계이다. 만일, 주파수 범위 내에 스프리어스가 존재하는 것으로 판단되면, 단계 S40으로 가서 중앙처리장치(72)가 알고리즘을 계산하여 직접디지털합성기(10)의 멀티플라이어 값 등을 계산한다.
- [0040] 먼저, 하기 수학적 식 1을 통하여 직접디지털합성기의 대역폭 DDS BW를 계산한다.

수학적 식 1

$$\text{DDS BW} = \frac{\text{DDS_center_frequency}^2}{\text{Min_output_frequency} * R}$$

- [0041]
- [0042] 여기서, DDS center frequency는 직접디지털합성기의 중심주파수, Min output frequency는 직접디지털합성기의 최소 출력주파수, R은 비교기의 R Counter의 값을 나타낸다.
- [0043] 수학적 식 1을 통해 DDS BW를 계산한 후, 수학적 식 2를 통하여 위상고정루프 소자의 비교주파수를 계산한다.

수학적 식 2

$$\text{Fcomp_max} = \frac{\text{DDS_center_frequency} + (\text{DDS BW} / 2)}{R}$$

- [0044]
- [0045] 여기서, Fcomp max는 위상고정루프 소자의 최대 비교주파수를 나타낸다.

수학적 식 3

$$\text{Fcomp_min} = \frac{\text{DDS_center_frequency} - (\text{DDS BW} / 2)}{R}$$

- [0046]
- [0047] 여기서, Fcomp min은 위상고정루프 소자의 최소 비교주파수를 나타낸다.
- [0048] 수학적 식 2를 통해 계산된 Fcomp max를 이용하여 하기 수학적 식 4에 의해 위상고정루프 소자의 N Divider 를 계산한다.

수학적 식 4

$$\text{N_min} = \frac{\text{Min_output_frequency}}{\text{max_Comparison_frequency}}$$

- [0049]
- [0050] 여기서, N min은 N Divider의 최소값이며, 분모의 max Comparison frequency는 수학적 식 2의 Fcomp max와 동일한 의미이다.
- [0051] 하기 수학적 식 5를 통해 위상고정루프 소자의 N Divider 내부의 A와 B값을 계산한다.

수학적 식 5

- [0052] $D = F_{out} \times R / N$
- [0053] $N = P \times B + A$
- [0054] $B = N / P$
- [0055] $A = N - (B \times P)$

[0056] 여기서, D는 직접디지털합성기의 주파수, Fout은 위상고정루프 소자의 출력주파수, N은 비교기 내부의 N Counter이며, A와 B는 N Counter내부의 분주기를 나타내며, P는 N Counter내부의 Prescaler를 나타낸다.

[0057] 하기 수학적 식 6을 통해 직접디지털합성기의 튜닝워드(tuning word)를 계산한다.

수학적 식 6

$$F_{dds} = \frac{\text{Delta phase} * \text{CLK in}}{2^n}$$

[0058]

[0059] 여기서, Fdds는 직접디지털합성기의 주파수, Delta phase는 직접디지털합성기의 튜닝워드 값, CLK in은 직접디지털합성기의 기준주파수를 나타낸다.

[0060] 하기 수학적 식 7을 통해 직접디지털합성기의 기준 스프리어스 주파수(Reference spurious frequency)를 계산한다.

수학적 식 7

$$F_{dds_frac} = F_{CLK} / d$$

[0061]

[0062] 여기서, FCLK는 직접디지털합성기의 출력주파수이며, d는 2 또는 3의 값을 갖는다.

[0063] 하기 수학적 식 8을 통해 고조파의 주파수를 계산한다.

수학적 식 8

$$\text{Harmonic} = F_{dds_frac} * (F_{out} + (F_{CLK_frac})) / F_{dds_frac}$$

[0064]

[0065] 여기서, Fout은 직접디지털합성기의 출력주파수, FCLK_frac는 직접디지털합성기의 출력주파수를 d(2 또는 3)로 나눈 값을 나타낸다.

[0066] 계산 결과, Harmonic과 DDS의 출력주파수가 크리스탈 필터의 대역 내에 존재하면, DDS 내부의 멀티플라이어 변경하여 Harmonic 주파수가 크리스탈 필터의 대역 밖으로 나가도록 한다.

[0067] 상기 수학적 식을 토대로 중앙처리장치(72)에 스프리어스 발생 회피 알고리즘을 구현한다. 중앙처리장치(72)의 스프리어스 발생 회피 알고리즘에 의하여 입력된 주파수범위 내에 인밴드 스프리어스가 중심주파수를 기준하여 주파수범위 내에 존재하지 않으면 단계 S50을 수행한다. 반면, 중앙처리장치(72)에서 중심주파수를 기준하여 주파수범위 내에 인밴드 스프리어스가 존재한다고 판단하게 되면, 중앙처리장치(72)에서는 설정된 스프리어스 발생 회피 알고리즘으로 계산하고(S40), 계산된 값을 컨트롤러(70)를 통해서 위상고정루프 소자(40)의 기준주파수를 변경하는 제어명령을 내리게 된다(S50).

[0068] 컨트롤러(70)에서는 중앙처리장치(72)의 스프리어스 발생 회피 알고리즘에 변경된 기준주파수로 시작주파수를 이동하여, 직접디지털합성기(10)의 시작점을 인밴드 스프리어스가 존재하지 않는 구간으로 이동하여 인밴드 스프리어스를 회피할 수 있게 된다(S60).

[0069] 이상의 설명은 본 발명의 기술 사상을 예시적으로 설명한 것에 불과한 것으로서, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자라면 본 발명의 본질적인 특성에서 벗어나지 않는 범위 내에서 다양한 수정, 변경 및 치환이 가능할 것이다. 따라서, 본 발명에 개시된 실시예 및 첨부된 도면들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예 및 첨부된 도면에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 본 발명의 보호 범위는 아래의 청구범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리범위에 포함되는 것으로 해석되어야 할 것이다.

산업이용 가능성

[0070] 본 발명은 인밴드 스프리어스 회피 장치에 관한 것으로, 특히 스펙트럼 분석기 분야에 광범위하게 적용될 수 있다.

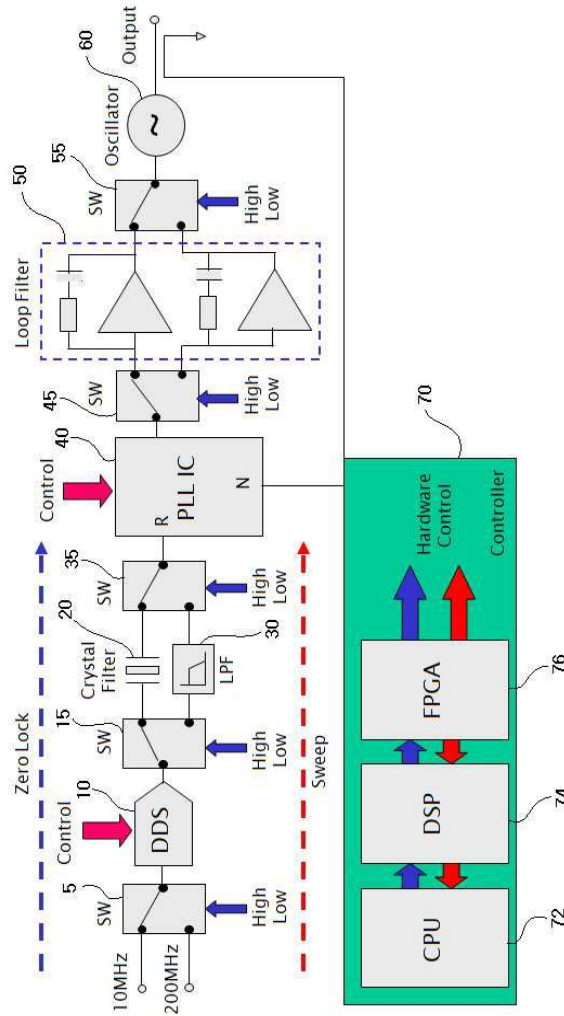
도면의 간단한 설명

[0071] 도 1은 본 발명의 바람직한 실시예에 따른 스펙트럼분석기의 인밴드 스프리어스 회피장치의 블록도,

[0072] 도 2는 본 발명의 바람직한 실시예에 따른 스프리어스 회피 알고리즘의 순서도이다.

도면

도면1



도면2

