

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第6291413号  
(P6291413)

(45) 発行日 平成30年3月14日(2018.3.14)

(24) 登録日 平成30年2月16日(2018.2.16)

(51) Int.Cl.

F I

C O 1 B 32/05 (2017.01)

C O 1 B 32/05

C O 1 B 32/15 (2017.01)

C O 1 B 32/15

H O 1 L 21/314 (2006.01)

H O 1 L 21/314

A

請求項の数 52 (全 22 頁)

(21) 出願番号 特願2014-537240 (P2014-537240)  
 (86) (22) 出願日 平成24年10月18日(2012.10.18)  
 (65) 公表番号 特表2015-501277 (P2015-501277A)  
 (43) 公表日 平成27年1月15日(2015.1.15)  
 (86) 国際出願番号 PCT/US2012/060810  
 (87) 国際公開番号 W02013/059457  
 (87) 国際公開日 平成25年4月25日(2013.4.25)  
 審査請求日 平成27年10月9日(2015.10.9)  
 (31) 優先権主張番号 61/548,899  
 (32) 優先日 平成23年10月19日(2011.10.19)  
 (33) 優先権主張国 米国 (US)

(73) 特許権者 392026316  
 エムイーエムシー・エレクトロニック・マ  
 テリアルズ・インコーポレイテッド  
 MEMC ELECTRONIC MAT  
 ERIALS, INCORPORATED  
 アメリカ合衆国63376ミズーリ州 セ  
 ント・ピーターズ、パール・ドライブ50  
 1番  
 (73) 特許権者 508374807  
 カンザス ステイト ユニバーシティ リ  
 サーチ ファウンデーション  
 アメリカ合衆国 66502-5020  
 カンザス州 マンハッタン スイート 1  
 05 リサーチ パーク ドライブ 20  
 05

最終頁に続く

(54) 【発明の名称】 半導体基板上におけるグラフェンの直接形成方法

(57) 【特許請求の範囲】

【請求項 1】

半導体基板を作製するための方法であって、

前記半導体基板は、一方が前記半導体基板のフロント表面であり、他方が前記半導体基板のバック表面である実質的に平行な2つの主面と、前記半導体基板のフロント表面と前記半導体基板のバック表面とを繋ぎ合わせる周縁端と、を含み、

当該方法は、

フロント金属フィルム表面と、バック金属フィルム表面と、前記フロント金属フィルム表面と前記バック金属フィルム表面との間のバルク金属領域と、を含み、前記バック金属フィルム表面が、前記半導体基板のフロント表面と接触する金属フィルムを、前記半導体

10

基板のフロント表面上に形成することと、  
 還元雰囲気中、前記金属フィルムのバルク金属領域に炭素原子を内部拡散させるのに十分な温度で、前記フロント金属フィルム表面に炭素含有ガスを接触させることと、

前記半導体基板のフロント表面と前記バック金属フィルム表面との間に炭素原子を析出させグラフェンの単一原子層を形成する場合に、半導体基板の上に金属フィルムを有する半導体基板を冷却速度5 / 秒 ~ 50 / 秒で冷却することにより、前記炭素原子を析出させ、それにより、前記半導体基板のフロント表面と前記バック金属フィルム表面との間にグラフェンの単一原子層を形成することと、を含む方法。

【請求項 2】

前記半導体基板には、半導体ウェハが含まれる請求項1記載の方法。

20

**【請求項 3】**

前記半導体ウェハには、シリコン、ガリウムヒ素、シリコンカーバイド、シリコンゲルマニウム、及び、ゲルマニウム、並びに、それらの組み合わせからなる群から選択された材料が含まれる請求項 2 記載の方法。

**【請求項 4】**

前記半導体ウェハには、チョクラルスキー法により成長させた単結晶シリコンインゴットからスライスして得られたシリコンウェハが含まれる請求項 2 記載の方法。

**【請求項 5】**

前記半導体基板のフロント表面は、そのフロント表面上に誘電体層を含む請求項 1 記載の方法。

10

**【請求項 6】**

前記半導体基板のフロント表面は、そのフロント表面上にシリコン酸化物層を含む請求項 1 記載の方法。

**【請求項 7】**

前記シリコン酸化物層は、30 ナノメートル～1000 ナノメートルの厚さを有する請求項 6 記載の方法。

**【請求項 8】**

前記シリコン酸化物層は、90 ナノメートル～300 ナノメートルの厚さを有する請求項 6 記載の方法。

**【請求項 9】**

20

金属フィルムを形成する前に、前記シリコン酸化物層上に、炭化水素含有シラン、炭化水素含有シリケート、若しくは、それら両方を含む自己組織化モノレイヤーを析出させることをさらに含む請求項 6 記載の方法。

**【請求項 10】**

前記金属フィルムが、1000 において、少なくとも 0.05 原子%の炭素溶解度を有する金属を含む請求項 1 記載の方法。

**【請求項 11】**

前記金属フィルムが、ニッケル、銅、鉄、プラチナ、パラジウム、ルテニウム、コバルト、及び、これらの合金を含む請求項 1 記載の方法。

**【請求項 12】**

30

前記金属フィルムが、スパッタリング、蒸着、電解めっき、及び、金属箔ボンディングからなる群から選択された技術により形成される請求項 1 記載の方法。

**【請求項 13】**

前記金属フィルムが、50 ナノメートル～20 マイクロメートルの厚さを有する請求項 1 記載の方法。

**【請求項 14】**

前記金属フィルムが、50 ナノメートル～10 マイクロメートルの厚さを有する請求項 1 記載の方法。

**【請求項 15】**

前記炭素含有ガスが、メタン、エタン、エチレン、アセチレン、プロパン、プロピレン、プロピン、ブタン、ブチレン、ブチン、及び、これらの組み合わせからなる群から選択される請求項 1 記載の方法。

40

**【請求項 16】**

前記還元雰囲気、水素ガスを含む請求項 15 記載の方法。

**【請求項 17】**

半導体基板の上に金属フィルムを有する半導体基板において温度勾配プロファイルを形成することを含み、

前記温度勾配プロファイルは、前記フロント金属フィルム表面及び前記バック金属フィルム表面における温度が前記バルク金属領域内の中央平面近くの温度未満となるようなプロファイルである請求項 1 記載の方法。

50

## 【請求項 18】

前記温度勾配により、前記フロント金属フィルム表面上にグラフェンが析出される請求項 17 記載の方法。

## 【請求項 19】

前記フロント金属フィルム表面上のグラフェン層を除去することをさらに備える請求項 18 記載の方法。

## 【請求項 20】

前記フロント金属フィルム表面上のグラフェン層が、酸素プラズマエッチングにより除去される請求項 19 記載の方法。

## 【請求項 21】

前記金属フィルムを除去して、それにより、前記半導体基板のフロント表面と接触するグラフェン層を露出させることをさらに備える請求項 1 記載の方法。

## 【請求項 22】

前記金属フィルムが、水溶性の金属エッチャントに金属フィルムを接触させることにより除去される請求項 21 記載の方法。

## 【請求項 23】

半導体基板の上に金属フィルムを有する半導体基板を冷却速度 10 / 秒 ~ 30 / 秒で冷却することにより、前記炭素原子を析出させ、それにより、前記半導体基板のフロント表面と前記バック金属フィルム表面との間にグラフェン層を形成する請求項 1 記載の方法。

## 【請求項 24】

半導体基板を作製するための方法であって、

前記半導体基板は、一方が前記半導体基板のフロント表面であり、他方が前記半導体基板のバック表面である実質的に平行な 2 つの主面と、前記半導体基板のフロント表面と前記半導体基板のバック表面とを繋ぎ合わせる周縁端と、を含み、

当該方法は、

前記半導体基板のフロント表面層上に、炭素リッチポリマーを含む層を析出させることと、

フロント金属フィルム表面と、バック金属フィルム表面と、前記フロント金属フィルム表面と前記バック金属フィルム表面との間のバルク金属領域と、を含み、前記バック金属フィルム表面が、前記炭素リッチポリマーを含む層と接触する金属フィルムを、前記炭素リッチポリマーを含む層上に形成することと、

水素の存在下、前記半導体基板の上に前記炭素リッチポリマーを含む層及び前記金属フィルムを備える半導体基板を、前記炭素リッチポリマーを含む層を分解させるに十分な温度まで加熱することと、

前記半導体基板のフロント表面と前記バック金属フィルム表面との間に炭素原子を析出させグラフェンの単一原子層を形成する場合に、半導体基板の上に金属フィルムを有する半導体基板を冷却速度 5 / 秒 ~ 50 / 秒で冷却することにより、前記炭素原子を析出させ、それにより、前記半導体基板のフロント表面と前記バック金属フィルム表面との間にグラフェンの単一原子層を形成することと、を備える方法。

## 【請求項 25】

前記半導体基板には、半導体ウェハが含まれる請求項 24 記載の方法。

## 【請求項 26】

前記半導体ウェハには、シリコン、ガリウムヒ素、シリコンカーバイド、シリコンゲルマニウム、及び、ゲルマニウム、並びに、それらの組み合わせからなる群から選択された材料が含まれる請求項 25 記載の方法。

## 【請求項 27】

前記半導体ウェハには、チョクラルスキー法により成長させた単結晶シリコンインゴットをスライスして得られたシリコンウェハが含まれる請求項 25 記載の方法。

## 【請求項 28】

10

20

30

40

50

前記半導体基板のフロント表面は、そのフロント表面上に誘電体層を含む請求項 2 4 記載の方法。

【請求項 2 9】

前記半導体基板のフロント表面は、そのフロント表面上にシリコン酸化物層を含む請求項 2 4 記載の方法。

【請求項 3 0】

前記シリコン酸化物層は、30 ナノメートル～1000 ナノメートルの厚さを有する請求項 2 9 記載の方法。

【請求項 3 1】

前記シリコン酸化物層は、90 ナノメートル～300 ナノメートルの厚さを有する請求項 3 0 記載の方法。

10

【請求項 3 2】

前記炭素リッチポリマーが、ポリメチルメタクリレート (PMMA)、ポリブタジエン、ポリスチレン、ポリ(アクリロニトリル-コ-ブタジエン-コ-スチレン)(ABS)、ポリエチレン、ポリプロピレン、ポリ(4'-ビニルヘキサフェニルベンゼン)、及び、これらの組み合わせからなる群から選択される請求項 2 4 記載の方法。

【請求項 3 3】

前記炭素リッチポリマーを含む層は、1 ナノメートル～100 ナノメートルの厚さを有する請求項 2 4 記載の方法。

【請求項 3 4】

20

前記炭素リッチポリマーを含む層は、5 ナノメートル～100 ナノメートルの厚さを有する請求項 2 4 記載の方法。

【請求項 3 5】

前記炭素リッチポリマーを含む層は、10 ナノメートル～50 ナノメートルの厚さを有する請求項 2 4 記載の方法。

【請求項 3 6】

前記金属フィルムには、1000 において、少なくとも 0.05 原子%の炭素溶解度を有する金属が含まれる請求項 2 4 記載の方法。

【請求項 3 7】

半導体基板を作製するための方法であって、

30

前記半導体基板は、一方が前記半導体基板のフロント表面であり、他方が前記半導体基板のバック表面である実質的に平行な2つの主面と、前記半導体基板のフロント表面と前記半導体基板のバック表面とを繋ぎ合わせる周縁端と、を含み、前記半導体基板のフロント表面は、そのフロント表面上にシリコン酸化物層を含み

当該方法は、

前記半導体基板のフロント表面層上のシリコン酸化物層上に、ポリメチルメタクリレート (PMMA) を含有する炭素リッチポリマーを含む層を析出させることと、

フロント金属フィルム表面と、バック金属フィルム表面と、前記フロント金属フィルム表面と前記バック金属フィルム表面との間のバルク金属領域と、を含み、前記バック金属フィルム表面が、前記炭素リッチポリマーを含む層と接触する金属フィルムを、前記炭素リッチポリマーを含む層上に形成し、前記金属フィルムには1000 において、3 原子%未満の炭素溶解度を有する金属が含まれることと、

40

水素の存在下、前記半導体基板の上に前記炭素リッチポリマーを含む層及び前記金属フィルムを備える半導体基板を、前記炭素リッチポリマーを含む層を分解させるに十分な温度まで加熱することと、

前記半導体基板のフロント表面と前記バック金属フィルム表面との間に炭素原子を析出させグラフェンの単一原子層を形成することと、を備える方法。

【請求項 3 8】

前記金属フィルムには、ニッケル、銅、鉄、プラチナ、パラジウム、ルテニウム、コバルト、及び、これらの合金が含まれる請求項 2 4 記載の方法。

50

## 【請求項 39】

前記金属フィルムは、スパッタリング、蒸着、電解めっき、及び、金属箔ボンディングからなる群から選択された技術により析出される請求項 24 記載の方法。

## 【請求項 40】

前記金属フィルムは、50 ナノメートル～20 マイクロメートルの厚さを有する請求項 24 記載の方法。

## 【請求項 41】

前記金属フィルムは、50 ナノメートル～10 マイクロメートルの厚さを有する請求項 24 記載の方法。

## 【請求項 42】

半導体基板の上に金属フィルムを有する半導体基板を冷却速度 10 / 秒～30 / 秒で冷却することにより、前記炭素原子を析出させ、それにより、前記半導体基板のフロント表面と前記バック金属フィルム表面との間にグラフェンの単一原子層を形成する請求項 24 記載の方法。

## 【請求項 43】

一方が半導体基板のフロント表面であり、他方が半導体基板のバック表面である実質的に平行な 2 つの主面と、前記フロント表面と前記バック表面とを繋ぎ合わせる周縁端と、前記フロント表面と前記バック表面との間の中央平面と、を含む半導体基板と、

前記半導体基板のフロント表面に接触するグラフェン層であって、前記半導体基板のフロント表面に接触するグラフェン層が単一の単原子グラフェン層を含むことと、

前記グラフェン層に接触する金属フィルムであって、フロント金属フィルム表面と、バック金属フィルム表面と、前記フロント金属フィルム表面と前記バック金属フィルム表面との間のバルク金属領域と、を含む金属フィルムと、を備えるマルチレイヤー製品。

## 【請求項 44】

前記半導体基板には、半導体ウェハが含まれる請求項 43 記載のマルチレイヤー製品。

## 【請求項 45】

前記半導体ウェハには、シリコン、ガリウムヒ素、シリコンカーバイド、シリコンゲルマニウム、及び、ゲルマニウム、並びに、それらの組み合わせからなる群から選択された材料が含まれる請求項 44 記載のマルチレイヤー製品。

## 【請求項 46】

前記半導体基板のフロント表面は、そのフロント表面上に誘電体層を含む請求項 43 記載のマルチレイヤー製品。

## 【請求項 47】

前記半導体基板のフロント表面は、シリコン酸化物層を含む請求項 43 記載のマルチレイヤー製品。

## 【請求項 48】

前記シリコン酸化物層は、50 ナノメートル～1000 ナノメートルの厚さを有する請求項 47 記載のマルチレイヤー製品。

## 【請求項 49】

前記シリコン酸化物層は、90 ナノメートル～300 ナノメートルの厚さを有する請求項 48 記載のマルチレイヤー製品。

## 【請求項 50】

前記金属フィルムが、50 ナノメートル～20 マイクロメートルの厚さを有する請求項 43 記載のマルチレイヤー製品。

## 【請求項 51】

前記金属フィルムが、50 ナノメートル～10 マイクロメートルの厚さを有する請求項 43 記載のマルチレイヤー製品。

## 【請求項 52】

前記フロント金属フィルム表面に接触するグラフェン層をさらに備える請求項 43 記載のマルチレイヤー製品。

10

20

30

40

50

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

## 関連出願の相互参照

本発明は、2011年10月19日に出願された米国仮出願第61/548,899号の利益を主張する。これは、全体として、本明細書に引用して援用する。

## 【0002】

## 発明の技術分野

本発明の技術分野は、概して、半導体基板上にグラフェン及び他の一原子厚さのシートを形成するための方法に関する。

10

## 【背景技術】

## 【0003】

グラフェンは、カーボン原子が六角配置されたものであり、これは一原子厚さの平面シートを形成する。グラフェンは、前途有望な電子材料である。これは、その優れた電気特性、熱特性、機械特性、光学特性のため、半導体産業に大きな影響を与えるポテンシャルを有すると同時に、現存する半導体プロセス技術との互換性を提供するからである。大量生産において、これらの利益を得るためには、大直径のシリコン基板上にグラフェンを積層することが必要とされている。現在のプロセスにおいて、グラフェンを金属製のベースから所望の基板へ移すことが必要とされるが、一原子厚さのシートの移送プロセスは困難であり、生産量が低くなり、しわ(folds)及び裂け目(tears)の密度が大きくなる。

20

## 【0004】

2004年のA.ゲイム及びK.ノボセロフによる、“グラファイトの単離、同定、特性評価の成功”以来、グラフェンのフレークを作製する最も一般的な方法は、グラファイトからテープを用いて剥離し、酸化シリコンウェハに移すことである。この方法は、グラフェンからなる不規則形状の小さいフレークを作製するものであり、シリコンとの大直径融合体まで拡張するのには適していない。A.ゲイム及びK.S.ノボセロフ，“グラフェンの台頭(Rise)”ネイチャーマテリアルズ6(2007)183-191参照。

## 【0005】

ウェハレベルのグラフェン及び大面積シートのグラフェンの製造についての研究により、2つの主要なオプションが進展しつつある。

30

## 【0006】

ジョージア技術学会における、ファースト、W.ディーヒアーのグループは、非常に高温において、シリコン昇華及び外部拡散によってSiCウェハ上にグラフェンを形成することができることを示した。この技術の欠点は、SiCウェハのコストが高いこと、SiCウェハの直径がより小さいこと、シリコンウェハ上におけるスケール(scale)析出の可能性がないことである。いくつかのグループは、シリコン上にSiCを析出させ、析出させたSiC上にグラフェンを形成することを研究している。P.ファースト、W.ディーヒアーら，“シリコンカーバイド上のエピタキシャルグラフェン”MRS報告書35, 296-305(2010)参照。

## 【発明の概要】

40

## 【発明が解決しようとする課題】

## 【0007】

韓国及びテキサス大学集合体の複数のグループが、Cu及びNi等の金属薄膜上においてグラフェンを形成できることを立証した。S.ペイら，“透明電極のための30インチグラフェンフィルムのロール-トゥ-ロール製造法”ネイチャーナノテクノロジー5, 574-578(2010)、及び、X.リーら，ECSTransアクション，“大面積グラフェンフィルムの合成、同定、及び、特性”19(5), 41-52(2005)参照。700~1000の範囲の温度において、CVDチャンバー中、100ミリートル等の圧力で水素と混合されるメタン等の炭素源を用いることにより、炭素は金属フィルムに吸収され、冷却時、炭素が分離され、金属薄膜の表面に炭素が析出されることにより、

50

プロセスコンディション及び金属薄膜に依存して単一の層の若しくは複数の層のグラフェンが形成される。概して、移送プロセスは、P M M A - オン - グラフェン等の材料を用い、その後、金属薄膜を溶解させ、さらにその後、グラフェンを二酸化珪素層に付着させ、最後に、P M M A を除去することにより、シリコン上の  $\text{SiO}_2$  の上にグラフェンが残される。金属薄膜上でのグラフェンの形成により、大きなシートのグラフェンを作製することができるが、より大きなグラフェンシートを、電子デバイス製造のための大直径シリコン基板へ移すプロセスが困難である。グラフェンフィルムにおけるフィルム応力、化学残留物、結合欠陥、しわ等の問題は、製造プロセスにとって重大な課題となる可能性がある。

【課題を解決するための手段】

10

【0008】

端的に言えば、本発明は、半導体基板を調製するための方法を対象としている。当該半導体基板は、一方が半導体基板のフロント表面であり、他方が半導体基板のバック表面である略平行な2つの主面と、前記半導体基板のフロント表面と前記半導体基板のバック表面とを繋ぎ合わせる周縁端と、を含む。当該方法は、半導体基板のフロント表面上に金属フィルムを形成する工程を含む。当該金属フィルムは、フロント金属フィルム表面、バック金属フィルム表面、前記フロント金属フィルム表面と前記バック金属フィルム表面との間に形成されたバルク金属領域を有し、前記バック金属フィルム表面は、前記半導体基板のフロント表面と接触している。当該方法は、さらに、還元雰囲気下、炭素原子を金属フィルムのバルク金属領域へ内部拡散させるに十分な温度で、前記フロント金属フィルム表面に炭素含有ガスを接触させることを含む。当該方法は、さらに、半導体基板のフロント表面とバック金属フィルム表面との間において炭素原子を析出させてグラフェン層を形成することを開示する。

20

【0009】

いくつかの実施の形態において、半導体基板の上に金属フィルムを有する半導体基板において、以下の温度勾配のプロファイルを形成することにより、炭素原子を析出させる一の層のグラフェン若しくは複数の層のグラフェンを形成する。当該温度勾配のプロファイルは、フロント金属フィルム表面及びバック金属フィルム表面における温度が、バルク金属領域内の中央平面付近の温度未満であるようなプロファイルである。

【0010】

30

いくつかの実施の形態において、半導体基板の上に金属フィルムを有する半導体基板を急速に冷却することにより、炭素原子が析出され、一の層の若しくは複数の層のグラフェンが形成される。

【0011】

本発明は、さらに、半導体基板を調製する方法を対象としている。半導体基板は、一方が半導体基板のフロント表面であり、他方が半導体基板のバック表面である実質的に平行な2つの主面と、前記半導体基板のフロント表面と前記半導体基板のバック表面とを繋ぎ合わせる周縁端と、前記半導体基板のフロント表面と前記半導体基板のバック表面との間の中央平面と、を有する。当該方法は、半導体基板のフロント表面層の上に、炭素リッチポリマーを含む層を析出させることを含む。当該方法は、さらに、炭素リッチポリマー上に金属フィルムを形成することを含み、当該金属フィルムは、フロント金属フィルム表面と、バック金属フィルム表面と、前記フロント金属フィルム表面と前記バック金属フィルム表面との間に形成されたバルク金属領域と、を含み、前記バック金属フィルム表面は、前記炭素リッチポリマーを含む層と接触している。当該方法は、水素の存在下、半導体基板の上に炭素リッチポリマーを含む層及び金属フィルムを有する半導体基板を、当該炭素リッチポリマーを含む層を分解させるに十分な温度まで加熱することをさらに含む。当該方法は、半導体基板のフロント表面とバック金属フィルム表面との間において、炭素原子を析出させ、それにより、グラフェン層を形成することをさらに含む。

40

【0012】

いくつかの実施の形態において、半導体基板の上に炭素リッチポリマーを含む層及び金

50

属フィルムを有する半導体基板において温度勾配のプロファイルを形成することにより、前記半導体基板のフロント表面とバック金属フィルム表面との間において炭素原子を析出させ、一の層の若しくは複数の層のグラフェンを形成する。当該温度勾配のプロファイルは、フロント金属フィルム表面及びバック金属フィルム表面における温度が、バルク金属領域内の中央平面付近の温度未満であるようなプロファイルである。

【0013】

いくつかの実施の形態において、半導体基板の上に炭素リッチポリマーを含む層及び金属フィルムを有する半導体基板を急速に冷却することにより、前記半導体基板のフロント表面と前記バック金属フィルム表面との間において炭素原子を析出させ、一の層の若しくは複数の層のグラフェンを形成する。

10

【0014】

本発明は、さらにまた、一方がドナー基板のフロント表面であり、他方がドナー基板のバック表面である実質的に平行な2つの主面と、前記フロント表面と前記バック表面とを繋ぎ合わせる周縁端と、前記フロント表面と前記バック表面との間の中央平面と、を有する半導体基板を含むマルチレイヤー製品を対象とし；グラフェンの層が半導体基板のフロント表面と接触し；フロント金属フィルム表面、バック金属フィルム表面、前記フロント金属フィルム表面と前記バック金属フィルム表面との間に形成されたバルク金属領域を含む金属フィルムが前記グラフェンの層に接触している。

【発明を実施するための形態】

【0015】

20

本発明は、半導体基板、例えば、半導体ウェハの上に直接グラフェンを形成するための方法を対象としている。好適には、本発明の方法により、二酸化ケイ素により被覆された大直径半導体ウェハ、例えば、シリコンウェハの少なくとも一部を、少なくとも一のグラフェン層により被覆することができる。いくつかの実施の形態において、本発明の方法により、二酸化ケイ素により被覆された大直径半導体ウェハ、例えば、シリコンウェハの少なくとも一部を、少なくとも一のグラフェン層により被覆することができる。換言すれば、ウェハの主面の少なくとも一部を、一原子厚さを有する一のグラフェン層により被覆する。いくつかの実施の形態において、本発明の方法により、二酸化ケイ素により被覆された大直径半導体ウェハ、例えば、シリコンウェハの少なくとも一部を、バイレイヤーのグラフェンにより被覆してもよい。そのバイレイヤーの各層は、一原子厚さの一のグラフェン層を含む。いくつかの実施の形態において、本発明の方法により、二酸化ケイ素により被覆された大直径半導体ウェハ、例えば、シリコンウェハの少なくとも一部を、3層以上の層を有するマルチレイヤーグラフェンにより被覆してもよい。当該マルチレイヤーの各層は一原子厚さを有する。いくつかの実施の形態において、ウェハの全主面を、一の層の若しくは複数の層のグラフェンにより被覆してもよい。いくつかの実施の形態において、ウェハの主面の一部を、一の層の若しくは複数の層のグラフェンにより被覆してもよい。

30

【0016】

概して、本発明の方法は、半導体基板の主面に金属フィルムを析出させ、マルチレイヤー構造を炭素源に供し、それにより、炭素を金属フィルムに吸収させることに基づいている。いくつかの実施の形態において、炭素源は、金属フィルムの析出前に半導体基板の表面に析出される、炭化水素含有自己組織化モノレイヤー若しくは炭素リッチポリマーであってもよい。いくつかの実施の形態において、炭素源は、炭化水素含有自己組織化モノレイヤー及び炭素リッチポリマーの組み合わせであってもよく、それらの両方が、金属フィルムの析出前に半導体基板の表面上に析出される。いくつかの実施の形態において、炭素源は、炭素リッチガス、例えば、メタンであってもよい。気相成長プロセスの間炭素が金属フィルム中に吸収される。いくつかの実施の形態において、固体の炭素源、例えば、自己組織化モノレイヤー及び/又はポリマーが、半導体基板及び金属フィルムの間に配置されてもよく、当該方法は、炭素含有ガスから炭素を吸収することをさらに含んでもよい。

40

【0017】

50



いくつかの実施の形態において、半導体基板の主面に析出された金属（例えば、ニッケル）は、炭素析出温度において高い炭素溶解度を有する。これらの実施の形態において、炭素は、固体の若しくは気体の炭素源から金属フィルムへ吸収されてもよい。マルチレイヤー構造体が冷却されるとき、炭素が分離され金属フィルムから炭素が析出され、それにより、半導体基板及び金属フィルムとの間において少なくとも一のグラフェン層が形成される。

#### 【0018】

本発明のいくつかの実施の形態において、半導体基板の主面上に形成された金属は、炭素析出温度において低い若しくは実質的にゼロの炭素溶解度を有する。そのような金属には、例えば、銅が含まれる。ここでは、昇温により、炭素源、例えば、気体の炭素若しくは炭素含有ポリマーが分解され、金属表面は、半導体基板と金属フィルムとの間における少なくとも一のグラフェン層の成長について触媒作用を及ぼす。

#### 【0019】

いくつかの実施の形態において、金属層は、半導体基板の主面全体にわたって析出させてもよい。いくつかの実施の形態において、金属層を、基板の一部、例えば、主面の全表面積の少なくとも約10%、全表面積の少なくとも約25%、全表面積の少なくとも約50%、全表面積の少なくとも約75%に亘って析出させてもよい。いくつかの実施の形態において、金属層は、半導体基板の主面の全体に亘って析出させ、従来のリソグラフィ技術を用いることにより金属を除去し、それにより、基板の主面に金属析出物の所望のパターンを形成してもよい。

#### 【0020】

金属フィルムを、例えば、エッチングすることにより除去し、それにより、半導体基板及び一原子厚さのグラフェンを備えるマルチレイヤー半導体構造物を作製してもよい。当該グラフェン層は、半導体基板の主面上に析出された金属層と同じ寸法を有する。このことに鑑みると、当該方法により、例えば、半導体基板の主面上において金属層をリソグラフィすることにより所望のパターンを有する複数のグラフェン層を作製することができる。好適には、如何なる層移送工程を用いることなくグラフェンを形成する。

#### 【0021】

本発明の方法によれば、一のグラフェン層若しくは複数のグラフェン層が半導体基板上に析出される。半導体基板は、実質的に平行な2つの主面を有していてもよく、それらの主面の一方は、基板のフロント表面であり、それらの主面の他方は、基板のバック表面である。周縁端は、フロント表面とバック表面とを繋ぎ合わせ、フロント表面とバック表面との間に中央平面が存在する。本明細書において記載された任意のオペレーションの前において、基板のフロント表面とバック表面とは実質的に同じであってもよい。本発明の方法に係るオペレーションが実行される表面を区別するため、又は、単に便宜のため、表面を“フロント表面”若しくは“バック表面”と称している。本発明のいくつかの実施の形態において、本発明のオペレーションは、半導体基板のフロント表面上において実行される。本発明のいくつかの実施の形態において、本発明のオペレーションは、半導体基板のフロント表面とバック表面の両方において実行される。

#### 【0022】

いくつかの実施の形態において、半導体基板には、半導体ウェハが含まれる。好ましい実施の形態において、半導体ウェハには、シリコン、シリコンカーバイド、シリコンゲルマニウム、窒化ケイ素、二酸化ケイ素、砒化ガリウム、窒化ガリウム、リン化インジウム、砒化インジウムガリウム、及びゲルマニウムから選択された材料が含まれる。半導体ウェハは、例えば、一のマルチレイヤー構造体において、そのような材料の組み合わせを含んでいてもよい。概して、半導体ウェハは、少なくとも約20mm、より典型的には、約20mm～約500mmの直径を有する。いくつかの実施の形態において、直径は、約20mm、約45mm、約90mm、約100mm、約150mm、約200mm、約300mm若しくは約450mmである。半導体ウェハは、約100マイクロメートル～約5000マイクロメートル、例えば、約100マイクロメートル～約1500マイクロメー

トルの厚さを有していてもよい。

#### 【 0 0 2 3 】

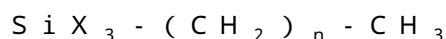
特に好ましい実施の形態において、半導体ウェハには、単結晶シリコンウェハが、従来のチョクラスキー結晶成長法にしたがって成長させた単結晶インゴットからスライスされ、当該単結晶シリコンウェハからスライスされたウェハが含まれる。そのような方法、並びに、標準的なシリコンスライス技術、ラッピング技術、エッチング技術、及び研磨技術は、例えば、F. シムラ、半導体シリコン結晶、アカデミックプレス、1989、及び、シリコンケミカルエッチング (J. グラブメイヤー ed.) スプリングー - バーラッグ、スプリングー - ベルラッグ、N. Y., 1982 (これらの文献は引用することにより本明細書において援用される) に開示されている。いくつかの実施の形態において、半導体シリコン基板は、CZ法により成長させた研磨シリコンウェハである。シリコン基板は、任意の結晶配向、例えば、(100)、(110) 及び (111) を有する。

#### 【 0 0 2 4 】

本発明に係る方法のいくつかの実施の形態において、半導体基板の1以上の主面を誘電体層により修正(modified with)してもよい。いくつかの好ましい実施の形態において、半導体基板には、シリコンウェハが含まれ、シリコンウェハのフロント表面はイオンインプラントレーションの前において酸化される。好ましい実施の形態において、フロント表面層、すなわち、金属フィルムが析出された層が酸化される。半導体基板がシリコンウェハを含む好ましい実施の形態において、シリコンウェハのフロント表面は、好ましくは、シリコンウェハのフロント表面層が、約30nm~約1000nm、約50nm~約500nm、好ましくは、約50nm~約300nmの厚さ、例えば、約90nm~約300ナノメートルの厚さ、若しくは、約90nm~約200ナノメートルの厚さを有する二酸化ケイ素(SiO<sub>2</sub>)の層を含むように酸化されていることが好ましい。当該技術分野において知られているように、シリコンウェハのフロント表面を、ウェット酸化若しくはドライ酸化により、熱的に酸化させてもよい。概して、酸化は、水蒸気及び/又は酸素を用いて約800~約1200の温度で行われる。

#### 【 0 0 2 5 】

本発明に係る方法のいくつかの実施の形態において、炭化水素含有シラン及び炭化水素含有シリケート(すなわち、有機シラン、有機シリケート)を含む自己組織化モノレイヤーを、金属フィルムを形成する前に酸化ケイ素層の上に析出させてもよい。本明細書において、炭化水素含有の部位は、炭素源として機能する。炭素源は、加熱サイクルの間に、その後塗布される金属フィルムへ内部拡散し、若しくは、分解されグラフェンが形成される。ここで、金属フィルムには、低い若しくは実質的にゼロの炭素溶解度を有する金属が含まれる。炭化水素含有シラン及び/又は炭化水素含有シリケートは、半導体基板のフロント表面層上にグラフェンを形成するための炭素源を提供する。概して、自己組織化モノレイヤーを形成するためのシラン若しくはシリケートは、構造式：



ここで、

それぞれのXは、ハライド原子、アルキル基、若しくは、アルコキシ基；

nは、1~25、好ましくは、約3~約15の間の整数である。

#### 【 0 0 2 6 】

当該アルキル基は、1~4の炭素原子、すなわち、メチル、エチル、n-プロピル、イソプロピル、n-ブチル、イソブチル、若しくは、tert-ブチルを含んでいてもよい。Xがアルキルである実施の形態において、好ましくは、それぞれのXはメチルである。

#### 【 0 0 2 7 】

アルコキシ基は、1~4の炭素原子、すなわち、メトキシ、エトキシ、n-プロポキシ、イソプロポキシ、n-ブトキシ、イソブトキシ、若しくは、tert-ブトキシを含んでいてもよい。Xがアルコキシである実施の形態において、好ましくは、それぞれのXは

、エトキシである。

【 0 0 2 8 】

ハライド原子は、例えば、塩化物若しくは臭化物等であってもよい。

【 0 0 2 9 】

シラン若しくはシリケートを半導体基板表面上に析出させ自己組織化されたモノレイヤーを形成するため、半導体、例えば、シリカの表面は、最初、酸素プラズマ中で洗浄される（適切な条件としては、100W、600ミリトル、2分間が含まれる）。また、酸素プラズマにより、シリカ表面に水酸基を導入してもよい。その後、当該基板を、概して、シラン若しくはシリケートを含有する溶液に浸漬することにより、シラン若しくはシリケートにより処理する。適切な組成は、エタノール中において1質量%であってもよい。当該基板を10分間この溶液に浸漬してもよい。析出後、当該基板を例えば3回99%のエタノールで洗浄し、その後、焼成してもよい。適切な焼成条件は、4分間120である。

10

【 0 0 3 0 】

自己組織化されたモノレイヤーを形成するために使用されうる他の適切な炭化水素含有材料には、ヘキサメチルジシラザン及びアルキルアルミニウムが含まれる。アルミニウムがグラフェン製品にドーブされうるため、アルキルアルミニウムはあまり好ましくない。

【 0 0 3 1 】

本発明の方法に係るいくつかの実施の形態において、金属フィルムを形成する前に、半導体基板の上に誘電体層を有する半導体基板（例えば、半導体ウェハ）の上に炭素リッチポリマーを析出させる。いくつかの実施の形態において、半導体ウェハの主面上において成長させた金属層上に炭素リッチポリマーを析出させる。本発明の方法に係るいくつかの実施の形態において、金属フィルムを形成する前に、半導体基板の上に誘電体層を有する半導体基板（例えば、半導体ウェハ）の上に炭素リッチポリマーを析出させ、金属フィルムの表面上に第2の炭素リッチポリマー層を析出させる。本明細書において、当該炭素リッチポリマーは、炭素源として機能し、これは、加熱サイクルの間、その後形成される金属フィルムに内部拡散されるか、もしくは、分解されてグラフェンとなる。ここで、当該金属フィルムは、低い若しくは実質的にゼロの炭素溶解度を有する金属を含む。概して、多種多様な炭素含有ポリマーが適している。いくつかの実施の形態において、炭素リッチポリマーは、ポリメチルメタクリレート（PMMA）、ポリブタジエン、ポリスチレン、ポリ（アクリロニトリル - コ - ブタジエン - コ - スチレン）（ABS）、ポリエチレン、ポリプロピレン、ポリ（4'-ビニルヘキサフェニルベンゼン）、及び、これらの組み合わせからなる群から選択されてもよい。

20

30

【 0 0 3 2 】

いくつかの実施の形態において、ポリマー若しくは炭素含有フィルムは、窒素ドーブ若しくはホウ素ドーブのグラフェンシートを作製するため、窒素若しくはホウ素を含有していてもよい。本発明に適する窒素含有ポリマーは、ホルムアルデヒド、ポリアクリロニトリル、ポリ（2,5ピリジン）、ポリピロール、ポリカルバゾール、ポリアニリン、及び、それらの組み合わせを含む。ホウ素ドーピングは、ホウ化アルコールを含む炭素含有層を調製すること、若しくは、ボラマー（登録商標）を析出させることにより達成してもよい。

40

【 0 0 3 3 】

炭素リッチポリマーは、ポリマー含有溶液から基板をポリマーフィルムでスピンコーティングすることにより析出させてもよい。他の適切な析出方法には、スプレーコーティング及び電気化学析出(electrochemical deposition)が含まれる。スピンコーティング溶液のための適切な溶媒には、トルエン、ヘキサン、キシレン、ペンタン、シクロヘキサン、ベンゼン、クロロフォルムが含まれる。当該ポリマーの濃度は、概して、約0.01質量%～約1質量%、約0.05質量%～約0.5質量%、例えば約0.1質量%である。

【 0 0 3 4 】

炭素リッチポリマー層は、約1ナノメートル～約100ナノメートル、約5ナノメート

50

ル～約１００ナノメートル、好ましくは、約１０ナノメートル～約５０ナノメートルの厚さまで析出させてもよい。いくつかの実施の形態において、炭素リッチポリマー層を、約１ナノメートル～約１０ナノメートルの厚さまで析出させてもよい。

#### 【００３５】

本発明の方法によれば、半導体基板の主面は、金属フィルムにより被覆される。いくつかの実施の形態において、金属層を、半導体基板の主面全体に析出させてもよい。いくつかの実施の形態において、金属層は、基板の一部、例えば、主面の全表面の少なくとも約１０％、全表面の少なくとも約２５％、全表面の少なくとも約５０％、若しくは、全表面の少なくとも約７５％を被覆してもよい。いくつかの実施の形態において、金属層は、半導体基板の主面全体に析出させ、その後、従来のリソグラフィー技術を用いて選択的に金属を除去して、基板の主面に所望のパターンの金属析出物を残留させてもよい。いくつかの実施の形態において、半導体基板のフロント表面層は、金属フィルムにより被覆される。当該フロント表面層は、金属により完全に被覆されていてもよく、部分的に金属により被覆されていてもよく、若しくは、リソグラフィーにより金属パターンで被覆されていてもよい。いくつかの実施の形態において、半導体基板は、半導体ウェハの上に誘電体層を有する半導体ウェハを含む。いくつかの好ましい実施の形態において、半導体基板は、二酸化ケイ素フロント表面層を有する基板を備え、金属フィルムが当該二酸化ケイ素フロント表面層上に析出される。二酸化ケイ素層は、完全に金属により被覆されていてもよく、部分的に金属により被覆されていてもよく、リソグラフィーにより金属パターンで被覆されていてもよい。いくつかの好ましい実施の形態において、半導体基板には、二酸化ケイ素フロント表面層を有するシリコンウェハが含まれ、当該層は、炭化水素含有自己組織化モノレイヤー、例えば、炭化水素含有シラン自己組織化モノレイヤー、若しくは、炭素リッチポリマーによりさらに修飾され、そして、金属フィルムは、自己組織化モノレイヤー若しくは炭素リッチポリマー上に析出される。本明細書において、半導体基板、誘電体層、炭化水素含有シラン自己組織化モノレイヤー若しくは炭素リッチポリマーを含有する炭素含有層、及び、金属フィルムを含むマルチレイヤー構造が作製される。簡便のため、金属フィルムの表面は、"フロント金属フィルム表面"及び"バック金属フィルム表面"と称されうる。本明細書において、当該バック金属フィルム表面は、半導体基板のフロント表面層と接触する。当該半導体基板のフロント表面層は、誘電体層と、任意ではあるが、炭化水素含有シラン自己組織化モノレイヤー若しくは炭素リッチポリマーと、を含んでもよい。バルク金属領域は、フロント金属フィルム表面と、バック金属フィルム表面との間にある。

#### 【００３６】

本発明に適した金属には、ニッケル、銅、鉄、プラチナ、パラジウム、ルテニウム、コバルト、及び、それらの合金が含まれる。好ましい実施の形態において、金属フィルムにはニッケルが含まれている。金属フィルムは、スパッタリング、蒸発、電解めっき、金属箔ボンディングを含む、当該技術分野において知られた技術により作製してもよい。いくつかの実施の形態において、金属フィルムを、例えば、スパッタリング及び金属蒸着装置を用いてスパッタリング若しくは蒸着により析出させる。電解金属めっきは、スプリヤ，Ｌ．；クラウド，Ｒ．Ｏ．フレキシブルポリマー基板上の導電性金フィルムの溶液ベースのアセンブリー：ラングミュアー２００４，２０，８８７０－８８７６に記載された方法により行ってもよい。好ましくは、金属フィルムは、約５０ナノメートル～約２０マイクロメートルの厚さ、例えば、約５０ナノメートル～約１０マイクロメートルの厚さ、約５０ナノメートル～約１０００ナノメートル、例えば、約３００ナノメートルの厚さを有している。

#### 【００３７】

いくつかの実施の形態において、金属フィルムは、高温（すなわち、概して、５００より大きい温度、８００より大きい温度、例えば、約１０００）において、炭素について比較的高い溶解度を有する金属を含んでもよい。これにより、炭素の内部拡散が可能となる。好ましくは、当該金属は、より低い温度において、低い若しくは実質的にゼ

10

20

30

40

50

口の炭素溶解度を有する。そのため、後続の冷却工程において、炭素を分離し及び炭素を析出させグラフェンを形成することが可能となる。炭素の内部拡散温度において高い炭素溶解度を有する金属フィルムには、ニッケル、鉄、パラジウム、及び、コバルトが含まれる。いくつかの実施の形態において、当該金属フィルムには、1000 において少なくとも約0.05原子%、好ましくは1000 において少なくとも約0.10原子%、さらに好ましくは、1000 において少なくとも約0.15原子%の炭素溶解度を有する金属が含まれる。いくつかの実施の形態において、当該金属フィルムには、1000 において約3原子%未満、好ましくは1000 において約2原子%未満の炭素溶解度を有する金属が含まれる。例えば、いくつかの実施の形態において、当該金属フィルムにはニッケルが含まれる。当該ニッケルは、当該金属フィルムがニッケルである場合に、炭素内部拡散のためのチャンパー温度である1000 において、約0.2原子%の炭素溶解度を有する。いくつかの実施の形態において、金属フィルムには鉄が含まれる。当該鉄は、当該金属フィルムが鉄である場合に、炭素内部拡散のためのチャンパー温度である800 において、約0.02原子%の炭素溶解度を有する。

#### 【0038】

いくつかの実施の形態において、金属フィルムは、高温（すなわち、概して、500 より大きい温度、若しくは、800 より大きい温度、例えば、約1000 ）において、低い若しくは実質的にゼロの炭素溶解度を有する金属を含有していてもよい。低い炭素溶解度金属フィルムには、銅、プラチナ、ルテニウム、及び、コバルトが含まれる。例えば、炭素溶解度は、500 より大きい温度、800 より大きい温度、例えば約1000 において、銅中において実質的にゼロである。金属フィルムのための金属として銅が選択されるとき、炭素含有ガス若しくは炭素含有ポリマーは銅上の水素により分解させる。炭素-炭素結合の形成によりグラフェンを生成することは、銅表面上において当該銅表面により触媒作用が与えられる。

#### 【0039】

金属フィルムの析出後、マルチレイヤー構造を洗浄してもよい。当該マルチレイヤー構造は、半導体基板と、任意の表面誘電体層と、（金属フィルムの析出前ポリマーフィルムが析出される実施の形態においては）ポリマーフィルムと、金属フィルムと、を備える。いくつかの好ましい実施の形態において、マルチレイヤー構造は、還元雰囲気下、真空炉において当該構造を加熱することにより洗浄してもよい。高真空下の焼成のみが行われる化学気相成長システムを使用してもよい。好ましい実施の形態において、還元雰囲気には、水素ガス若しくは他の還元ガスが含まれる。例えば、アルゴン若しくはヘリウム等の不活性キャリアーガスを使用してもよい。好ましい実施の形態において、還元雰囲気に供する間の温度は、好ましくは、約800 ~ 約1200 、例えば、約1000 である。圧力は、好ましくは、大気圧、例えば、約100 Pa 未満（1トール未満）、好ましくは、約1 Pa 未満（0.01トール未満）、さらに好ましくは、約0.1 Pa 未満（0.001トール未満）、さらに好ましくは、約0.01 Pa 未満（0.0001トール未満）である。洗浄アニールは、金属フィルムの粒子サイズを調整、例えば、上昇した温度において粒子サイズを増加させてもよい。

#### 【0040】

マルチレイヤー構造が半導体基板、任意の表面誘電体層、ポリマーフィルム、及び高い炭素溶解度を有する金属を含有する金属フィルムと、を備える実施の形態において、マルチレイヤー構造は、加熱及び冷却サイクルに供され、加熱の間、金属フィルムへの内部拡散を介して炭素吸収が起こり、その後、冷却の間、炭素が分離され、グラフェンとして炭素析出が起こる。いくつかの実施の形態において、十分な炭素が、本発明の方法に従って、炭素含有自己組織化モノレイヤー、炭素リッチポリマー、炭素含有ガス、若しくは、それらの任意のコンビネーションから金属フィルムへ内部拡散した後、一の層若しくは複数の層のグラフェンが、半導体基板のフロント表面とバック金属フィルム表面との間に形成される。いくつかの実施の形態において、炭素原子は、任意ではあるが、半導体基板の上に金属フィルムを有する半導体基板において温度勾配プロファイルを形成することにより

、析出され、一の層若しくは複数の層のグラフェンが形成される。温度勾配プロファイルは、複数の層の基板のフロント表面とバック表面とを冷却することにより達成される。そのような冷却により、フロント金属フィルム表面とバック金属フィルム表面とが、バルク金属領域内の中央平面近くの温度未満である温度勾配が形成される。いくつかの実施の形態において、炭素原子は、当該マルチレイヤー構造を急速に冷却することにより析出され一の層の若しくは複数の層のグラフェンが形成される。

#### 【0041】

マルチレイヤー構造を冷却することにより、金属フィルムのバルク領域において炭素の溶解度を低下させる。これにより、炭素は、半導体基板のフロント表面と金属フィルムのバック表面との間において金属フィルムから分離され、グラフェンが析出される。これにより、本発明の方法は、半導体基板（任意ではあるが、そのフロント表面上において誘電体層により修飾されている）と、半導体基板のフロント表面に接触するグラフェン層と、当該グラフェン層に接触する金属フィルムと、を含むマルチレイヤー製品を作製するのに有益である。

#### 【0042】

炭素内部拡散の間の温度は、約500 ～ 約1000 、例えば、約700 ～ 約1000 、例えば、鉄については、約800 であり、または、ニッケルについては、1000 である。当該金属が十分な濃度の炭素を吸収した後、マルチレイヤー構造を冷却し、それにより、冷却の間、分離及び凝集してグラフェンが形成される。冷却速度は、約5 / 秒～約50 / 秒、例えば、約10 / 秒～約30 / 秒、例えば、約10 / 秒若しくは約30 / 秒まで制御されることが好ましい。チャンバーの圧力は、約0.1パスカル（約1ミリトール）～約70パスカル（約500ミリトール）の範囲で変動してもよい。当該大気は、好ましくは、約70%～約99%の水素、好ましくは、約95%の水素、残余不活性ガスを含んでいてもよい還元性雰囲気である。

#### 【0043】

マルチレイヤー構造が半導体基板、任意の表面誘電体層、炭素リッチポリマーフィルム、及び低炭素溶解度を有する金属を含む金属フィルム、を備える実施の形態において、マルチレイヤー構造は、加熱冷却サイクルに供され、高温において炭素含有ポリマーの分解が引き起こされ、分解された炭素は、金属フィルムの表面により触媒作用が付与され、グラフェンが形成される。炭素含有ポリマーの分解を引き起こす温度は、約500 ～ 約1000 、例えば、700 ～ 約1000 の範囲で変動してもよい。マルチレイヤー構造は、約5 / 秒～約50 / 秒、例えば、約10 / 秒～約30 / 秒、例えば、約10 / 秒若しくは約30 / 秒の冷却速度で冷却される。チャンバーの圧力は、約0.1パスカル（約1ミリトール）～約70パスカル（約500ミリトール）の範囲で変動してもよい。大気は、好ましくは、還元性雰囲気であり、約70%～約99%の水素、好ましくは、約95%の水素、残余不活性ガスを含んでいてもよい。

#### 【0044】

本発明の方法に係るいくつかの実施の形態によれば、半導体基板、任意ではあるが誘電体層及び金属フィルムを含むマルチレイヤー構造は、炭素含有ガスに供され、それにより、金属フィルムのバルク領域に原子の炭素が内部拡散する。いくつかの実施の形態において、炭素含有ガスフローを還元性ガスフローに加えてもよい。炭素含有ガスは、揮発性の炭化水素、例えば、メタン、エタン、エチレン、アセチレン、プロパン、プロピレン、プロピン、ブタン、ブチレン、ブチン等の中から選択してもよい。炭素含有ガス、例えば、メタンは、本発明のプロセスに係る、析出させてグラフェンを形成するための炭素源である。炭素内部拡散及び炭素吸収の間の最小温度は、概して、少なくとも約500 である。炭素内部拡散及び炭素吸収の間の最大温度は、概して、約1100 以下である。概して、当該温度は、好ましくは、約700 ～ 約1000 である。概して、水素ガス/メタンフロー中における反応チャンバー内の圧力は、約600 Pa（約5トール）～約8000 Pa（約60トール）、好ましくは、約1300 Pa（約10トール）～約7000 Pa（約50トール）である。マルチレイヤー構造は、約5 / 秒～約50 / 秒、例え

10

20

30

40

50

ば、約 10 / 秒 ~ 約 30 / 秒、例えば、約 10 / 秒若しくは約 30 / 秒の冷却速度で冷却される。

【0045】

任意ではあるが、好適には、十分な炭素が金属フィルムのバルク領域に内部拡散した後、これらのガスのフローを停止させ、炭素が金属フィルムのバルク領域に分配されるに十分な期間、マルチレイヤーを内部拡散温度に保持する。所望の数のグラフェン層を有する製品を生産するための炭素内部拡散の適切な時間は、較正曲線を描くことにより決定してもよい。最終製品における分離された複数の層のグラフェンは、炭素内部拡散の時間についての関数である。この較正曲線を用いて、一のグラフェン層若しくは複数のグラフェン層を形成するに十分な理想炭素内部拡散時間を決定してもよい。炭素含有ガスのフローが停止した後の平衡期間(duration of equilibration)は、約 5 秒 ~ 約 3600 秒、例えば、約 600 秒 ~ 約 1800 秒の範囲に亘っていてもよい。いくつかの実施の形態において、炭素内部拡散の期間は非常に短く、例えば、約 10 秒である。その後、上述のように、マルチレイヤー構造を急速に冷却する。

【0046】

金属への炭素溶解度が低い又はゼロである実施の形態(例えば銅)において、本発明の方法により、好適には、一のモノレイヤーのグラフェンが形成される。グラフェンの形成が、金属フィルムへの炭素の溶解、その後のグラフェンの分離及び析出に依存する実施の形態(例えばニッケル)において、本発明の方法は、吸収され及び析出される炭素の量を制御し、形成されるグラフェン層の数を制御する必要がある。それぞれの実施の形態において、半導体基板のフロント表面と金属フィルムのバック表面との間において少なくとも一の層のグラフェンが析出されるように条件を制御してもよい。いくつかの実施の形態において、本発明の方法により、半導体基板のフロント表面と金属フィルムのバック表面との間において、一原子厚さのグラフェン層を析出させることができる。いくつかの実施の形態において、本発明の方法により、半導体基板のフロント表面と、金属フィルムのバック表面との間において、バイレイヤーのグラフェンを析出させてもよい。当該バイレイヤーのグラフェンの各層は、一原子厚さのグラフェン層を有する。いくつかの実施の形態において、本発明の方法によれば、半導体基板のフロント表面と金属フィルムのバック表面との間において 3 以上の層を有するマルチレイヤーのグラフェンを析出させてもよい。当該マルチレイヤーの各層は、一原子厚さのグラフェン層を有する。第 2 層、バイレイヤー若しくはマルチレイヤーのグラフェンは、フロント金属フィルム表面において析出しうる。今日までに得られた結果により、特定のニッケル層がマルチレイヤーグラフェンフィルムの作製に適していることが示された。

【0047】

グラフェン層がフロント金属フィルム表面上に析出される実施の形態によれば、この一若しくは複数の外部グラフェン層を除去してもよい。いくつかの実施の形態において、一若しくは複数の外部グラフェン層を、例えば、ウェットエッチング、プラズマエッチング、オゾン/UV 光下での酸化等のエッチングにより除去してもよい。好ましい実施の形態において、一若しくは複数の外部グラフェン層を酸素プラズマエッチングにより除去してもよい。

【0048】

本発明の次のステップによれば、金属フィルムを除去して、それにより、半導体基板のフロント表面に接触したグラフェン層を露出させる。金属フィルムの金属を溶解させるのに十分な、当該技術分野において知られた技術、例えば、ニッケル、銅、鉄、若しくはそれらの合金を溶解させるために十分な技術により除去してもよい。好ましい実施の形態において、金属フィルムを水溶性の金属エッチャントに接触させる。金属フィルムの除去に適した金属エッチャントには、塩化第二鉄、鉄(III)窒化物、王水、硝酸が含まれる。好適には、これらの金属エッチャントは、グラフェンを除去しない。

【0049】

いくつかの実施の形態において、金属フィルムの除去時、半導体基板及び一原子厚さの

10

20

30

40

50

一のグラフェン層を含むマルチレイヤー基板が製造される。当該グラフェン層は、当該技術分野において知られた技術、例えば、ラマン分光法により、層の数を確認することを特徴としてもよい。

#### 【0050】

いくつかの実施の形態において、金属フィルムの除去時、半導体基板と、バイレイヤーのグラフェンと、を含むマルチレイヤー基板が製造され、当該バイレイヤーのそれぞれの層が一原子厚さを有する。

#### 【0051】

酸化されたシリコンウェハ上においてグラフェンを形成することにより、可能性として考えられる多くのアプリケーション（単一分子検出、超高速FET、TEMについての水素可視化テンプレート、及び、調整可能なスピントロニクスデバイスが含まれる）が開発される。さらに、グラフェンは、高い熱伝導性（シリコンの25倍）、高い機械的強度（最も強いナノ材料）、高い光学的透過性（97%）、キャリアー制御された中間帯/光学遷移及び柔軟構造を示す。グラフェンの $sp^2$ 炭素原子からの高い密度の電子、及び、オープン結晶構造におけるキャリアー閉じ込めにより、今日において測定された中で最も高い移動度が与えられる。さらに、その結晶構造及び電子構造の特有の組み合わせであるグラフェンが、いくつかの優れた且つ特殊な特性（室温におけるその電荷キャリアーの弾道輸送（弱く散乱（ $\lambda_{\text{散乱}} > 300 \text{ nm}$ ））；バイレイヤーにおけるゲート調整可能なバンドギャップ；室温における量子ホール効果；量子干渉；マグネット感知性輸送；調整可能な光送信；メガヘルツ特性周波数；及び化学的及び幾何学的制御可能なバンドギャップを含む）を示す。グラフェンを酸化シリコン上へ直接形成することにより、多種多様な電子アプリケーション及びセンシングアプリケーションについて、シリコンベースプラットフォーム上に特殊なグラフェン構造が提供されると予期される。

#### 【0052】

次に記載の非限定的な実施例は、本発明をさらに例示するために与えられている。

#### 【実施例】

#### 【0053】

##### 実施例1

90ナノメートルの厚さを有するおよそ5センチメートル（2インチ）直径の二酸化ケイ素層をn型シリコン基板上に形成した。酸素プラズマを用いることにより基板を洗浄した（100W、600ミリトール、2分）。シリカ基板上にPMMAの層をスピコートした（アセトンにおいて1%、4000rpm（一例として））。その後、500nm厚の金属層を、金属蒸着システム中において、PMMA層の上に析出させた。ある実施の形態において、金属層はニッケルを含んでいた。別の態様では、金属層は銅を含んでいた。金属-オン-PMMA-オン-シリカ-オン-シリコン基板を、CVDチャンバー内に載置した。サンプルを30分間1000（一例として）で焼成し、当該フィルムをアニールした。最後に、CVDの温度が1000まで達し、水素ガスを、100ミリトールの圧力で、30分間、流入させた。最後に、サンプルを10 / 秒で室温まで急速に冷却した。これにより、金属とシリカとの間の界面においてグラフェンが形成された。最後に、金属フィルムを鉄（III）窒化物でエッチングし、シリカ-オン-シリコン基板上においてグラフェンを設けた。

#### 【0054】

本明細書は、本発明を開示するため（ベストモードを含む）、また、当該技術分野における当業者が、本発明を実施することができるようになるため（任意のデバイス若しくはシステムを作製し使用し、任意の組み合わせられた方法を実行することを含む）、実施例を用いる。本発明の特許可能な範囲は、クレームにより規定され、当該技術分野における当業者にとってなしえる他の実施例を含んでいてもよい。そのような他の実施例は、それらがクレームの文字通りの文言から異なる構造的構成要素を有する場合、又は、それらがクレームの文字通りの文言と実質的に差異のない同等の構造的構成要素を含む場合、クレームの範囲に含まれることが意図されている。



本明細書の開示内容は、以下の態様を含み得る。

(態様 1)

半導体基板を作製するための方法であって、

前記半導体基板は、一方が前記半導体基板のフロント表面であり、他方が前記半導体基板のバック表面である実質的に平行な 2 つの主面と、前記半導体基板のフロント表面と前記半導体基板のバック表面とを繋ぎ合わせる周縁端と、を含み、

当該方法は、

フロント金属フィルム表面と、バック金属フィルム表面と、前記フロント金属フィルム表面と前記バック金属フィルム表面との間のバルク金属領域と、を含み、前記バック金属フィルム表面が、前記半導体基板のフロント表面と接触する金属フィルムを、前記半導体基板のフロント表面上に形成することと、

還元雰囲気中、前記金属フィルムのバルク金属領域に炭素原子を内部拡散させるのに十分な温度で、前記フロント金属フィルム表面に炭素含有ガスを接触させることと、

前記半導体基板のフロント表面と前記バック金属フィルム表面との間に炭素原子を析出させグラフェンの層を形成することと、を含む方法。

(態様 2)

前記半導体基板には、半導体ウェハが含まれる態様 1 記載の方法。

(態様 3)

前記半導体ウェハには、シリコン、ガリウムヒ素、シリコンカーバイド、シリコンゲルマニウム、窒化ケイ素、二酸化ケイ素、及び、ゲルマニウム、並びに、それらの組み合わせからなる群から選択された材料が含まれる態様 2 記載の方法。

(態様 4)

前記半導体ウェハには、チョクラルスキー法により成長させた単結晶シリコンインゴットからスライスして得られたシリコンウェハが含まれる態様 2 記載の方法。

(態様 5)

前記半導体基板のフロント表面は、そのフロント表面上に誘電体層を含む態様 1 記載の方法。

(態様 6)

前記半導体基板のフロント表面は、そのフロント表面上にシリコン酸化物層を含む態様 1 記載の方法。

(態様 7)

前記シリコン酸化物層は、約 30 ナノメートル～約 1000 ナノメートルの厚さを有する態様 6 記載の方法。

(態様 8)

前記シリコン酸化物層は、約 90 ナノメートル～約 300 ナノメートルの厚さを有する態様 6 記載の方法。

(態様 9)

金属フィルムを形成する前に、前記シリコン酸化物層上に、炭化水素含有シラン、炭化水素含有シリケート、若しくは、それら両方を含む自己組織化モノレイヤーを析出（または堆積）させることをさらに含む態様 6 記載の方法。

(態様 10)

一般式  $\text{SiX}_3 - (\text{CH}_2)_n - \text{CH}_3$ （ここで、それぞれの X は独立にハロゲン原子、アルキル基、若しくは、アルコキシ基であり、n は 1～25 の間の整数である）を有する化合物を含む自己組織化モノレイヤーを析出（または堆積）させることをさらに含む態様 6 記載の方法。

(態様 11)

それぞれの X が 1～4 の炭素原子を含むアルキル基である態様 10 記載の方法。

(態様 12)

それぞれの X が 1～4 の炭素原子を含むアルコキシ基である態様 10 記載の方法。

(態様 13)

10

20

30

40

50

それぞれのXがハロゲン原子である態様10記載の方法。

(態様14)

前記金属フィルムが、1000において、少なくとも約0.05原子%の炭素溶解度を有する金属を含む態様1記載の方法。

(態様15)

前記金属フィルムが、1000において、約3原子%未満の炭素溶解度を有する金属を含む態様1記載の方法。

(態様16)

前記金属フィルムが、ニッケル、銅、鉄、プラチナ、パラジウム、ルテニウム、コバルト、及び、これらの合金を含む態様1記載の方法。

(態様17)

前記金属フィルムが、スパッタリング、蒸着、電解めっき、及び、金属箔ボンディングからなる群から選択された技術により形成(または堆積)される態様1記載の方法。

(態様18)

前記金属フィルムが、約50ナノメートル~約20マイクロメートルの厚さを有する態様1記載の方法。

(態様19)

前記金属フィルムが、約50ナノメートル~約10マイクロメートルの厚さを有する態様1記載の方法。

(態様20)

前記炭素含有ガスが、メタン、エタン、エチレン、アセチレン、プロパン、プロピレン、プロピン、ブタン、ブチレン、ブチン、及び、これらの組み合わせからなる群から選択される態様1記載の方法。

(態様21)

前記還元雰囲気、水素ガスを含む態様20記載の方法。

(態様22)

半導体基板の上に金属フィルムを有する半導体基板において温度勾配プロファイルを形成することを含み、

前記温度勾配プロファイルは、前記フロント金属フィルム表面及び前記バック金属フィルム表面における温度が前記バルク金属領域内の中央平面近くの温度未満となるようなプロファイルである態様1記載の方法。

(態様23)

前記温度勾配により、前記フロント金属フィルム表面上にグラフェンが析出される態様22記載の方法。

(態様24)

前記フロント金属フィルム表面上のグラフェン層を除去することをさらに備える態様23記載の方法。

(態様25)

前記フロント金属フィルム表面上のグラフェン層が、酸素プラズマエッチングにより除去される態様24記載の方法。

(態様26)

前記金属フィルムを除去して、それにより、前記半導体基板のフロント表面と接触するグラフェン層を露出させることをさらに備える態様1記載の方法。

(態様27)

前記金属フィルムが、水溶性の金属エッチャントに金属フィルムを接触させることにより除去される態様26記載の方法。

(態様28)

半導体基板の上に金属フィルムを有する半導体基板を急速に冷却することにより、前記炭素原子を析出させ、それにより、前記半導体基板のフロント表面と前記バック金属フィルム表面との間にグラフェン層を形成する態様1記載の方法。

10

20

30

40

50

( 態 様 2 9 )

半導体基板を作製するための方法であって、

前記半導体基板は、一方が前記半導体基板のフロント表面であり、他方が前記半導体基板のバック表面である実質的に平行な2つの主面と、前記半導体基板のフロント表面と前記半導体基板のバック表面とを繋ぎ合わせる周縁端と、を含み、

当該方法は、

前記半導体基板のフロント表面層上に、炭素リッチポリマーを含む層を析出させることと、

フロント金属フィルム表面と、バック金属フィルム表面と、前記フロント金属フィルム表面と前記バック金属フィルム表面との間のバルク金属領域と、を含み、前記バック金属フィルム表面が、前記炭素リッチポリマーを含む層と接触する金属フィルムを、前記炭素リッチポリマーを含む層上に形成することと、

水素の存在下、前記半導体基板の上に前記炭素リッチポリマーを含む層及び前記金属フィルムを備える半導体基板を、前記炭素リッチポリマーを含む層を分解させるに十分な温度まで加熱することと、

前記半導体基板のフロント表面と前記バック金属フィルム表面との間に炭素原子を析出させグラフェンの層を形成することと、を備える方法。

( 態 様 3 0 )

前記半導体基板には、半導体ウェハが含まれる態様29記載の方法。

( 態 様 3 1 )

前記半導体ウェハには、シリコン、ガリウムヒ素、シリコンカーバイド、シリコンゲルマニウム、窒化ケイ素、二酸化ケイ素、及び、ゲルマニウム、並びに、それらの組み合わせからなる群から選択された材料が含まれる態様30記載の方法。

( 態 様 3 2 )

前記半導体ウェハには、チョクラルスキー法により成長させた単結晶シリコンインゴットをスライスして得られたシリコンウェハが含まれる態様30記載の方法。

( 態 様 3 3 )

前記半導体基板のフロント表面は、そのフロント表面上に誘電体層を含む態様29記載の方法。

( 態 様 3 4 )

前記半導体基板のフロント表面は、そのフロント表面上にシリコン酸化物層を含む態様29記載の方法。

( 態 様 3 5 )

前記シリコン酸化物層は、約30ナノメートル～約1000ナノメートルの厚さを有する態様34記載の方法。

( 態 様 3 6 )

前記シリコン酸化物層は、約90ナノメートル～約300ナノメートルの厚さを有する態様35記載の方法。

( 態 様 3 7 )

前記炭素リッチポリマーが、ポリメチルメタクリレート(PMMA)、ポリブタジエン、ポリスチレン、ポリ(アクリロニトリル-コ-ブタジエン-コ-スチレン)(ABS)、ポリエチレン、ポリプロピレン、ポリ(4'-ビニルヘキサフェニルベンゼン)、及び、これらの組み合わせからなる群から選択される態様29記載の方法。

( 態 様 3 8 )

前記炭素リッチポリマーを含む層は、約1ナノメートル～約100ナノメートルの厚さを有する態様29記載の方法。

( 態 様 3 9 )

前記炭素リッチポリマーを含む層は、約5ナノメートル～約100ナノメートルの厚さを有する態様29記載の方法。

( 態 様 4 0 )

10

20

30

40

50

前記炭素リッチポリマーを含む層は、約 10 ナノメートル～約 50 ナノメートルの厚さを有する態様 29 記載の方法。

(態様 41)

前記金属フィルムには、1000 において、少なくとも約 0.05 原子%の炭素溶解度を有する金属が含まれる態様 29 記載の方法。

(態様 42)

前記金属フィルムには、1000 において、約 3 原子%未満の炭素溶解度を有する金属が含まれる態様 29 記載の方法。

(態様 43)

前記金属フィルムには、ニッケル、銅、鉄、プラチナ、パラジウム、ルテニウム、コバルト、及び、これらの合金が含まれる態様 29 記載の方法。

10

(態様 44)

前記金属フィルムは、スパッタリング、蒸着、電解めっき、及び、金属箔ボンディングからなる群から選択された技術により析出（または堆積）される態様 29 記載の方法。

(態様 45)

前記金属フィルムは、約 50 ナノメートル～約 20 マイクロメートルの厚さを有する態様 29 記載の方法。

(態様 46)

前記金属フィルムは、約 50 ナノメートル～約 10 マイクロメートルの厚さを有する態様 29 記載の方法。

20

(態様 47)

半導体基板の上に金属フィルムを有する半導体基板において温度勾配プロファイルを形成することをさらに含み、

前記温度勾配プロファイルは、前記フロント金属フィルム表面及び前記バック金属フィルム表面における温度が前記バルク金属領域内の中央平面近くの温度未満となるようなプロファイルである態様 29 記載の方法。

(態様 48)

半導体基板の上に金属フィルムを有する半導体基板を急速に冷却することにより、前記炭素原子を析出させ、それにより、前記半導体基板のフロント表面と前記バック金属フィルム表面との間にグラフェン層を形成する態様 29 記載の方法。

30

(態様 49)

一方がドナー基板のフロント表面であり、他方がドナー基板のバック表面である実質的に平行な 2 つの主面と、前記フロント表面と前記バック表面とを繋ぎ合わせる周縁端と、前記フロント表面と前記バック表面との間の中央平面と、を含む半導体基板と、

前記半導体基板のフロント表面に接触するグラフェン層と、

前記グラフェン層に接触する金属フィルムであって、フロント金属フィルム表面と、バック金属フィルム表面と、前記フロント金属フィルム表面と前記バック金属フィルム表面との間のバルク金属領域と、を含む金属フィルムと、を備えるマルチレイヤー製品。

(態様 50)

前記半導体基板には、半導体ウェハが含まれる態様 49 記載のマルチレイヤー製品。

40

(態様 51)

前記半導体ウェハには、シリコン、ガリウムヒ素、シリコンカーバイド、シリコンゲルマニウム、窒化ケイ素、二酸化ケイ素、及び、ゲルマニウム、並びに、それらの組み合わせからなる群から選択された材料が含まれる態様 50 記載のマルチレイヤー製品。

(態様 52)

前記半導体ウェハには、チョクラルスキー法により成長させた単結晶シリコンインゴットをスライスして得られたシリコンウェハが含まれる態様 51 記載のマルチレイヤー製品。

(態様 53)

前記半導体基板のフロント表面は、そのフロント表面上に誘電体層を含む態様 52 記載

50

のマルチレイヤー製品。

( 態 様 5 4 )

前記半導体基板のフロント表面は、シリコン酸化物層を含む態様 5 2 記載のマルチレイヤー製品。

( 態 様 5 5 )

前記シリコン酸化物層は、約 5 0 ナノメートル～約 1 0 0 0 ナノメートルの厚さを有する態様 5 4 記載のマルチレイヤー製品。

( 態 様 5 6 )

前記シリコン酸化物層は、約 9 0 ナノメートル～約 3 0 0 ナノメートルの厚さを有する態様 5 5 記載のマルチレイヤー製品。

10

( 態 様 5 7 )

前記半導体基板のフロント表面に接触するグラフェン層が、単一の単原子グラフェン層 (または一原子厚さのグラフェン層) を含む態様 4 9 記載のマルチレイヤー製品。

( 態 様 5 8 )

前記半導体基板のフロント表面に接触するグラフェン層が、グラフェンバイレイヤーを含む態様 4 9 記載のマルチレイヤー製品。

( 態 様 5 9 )

前記金属フィルムが、約 5 0 ナノメートル～約 2 0 マイクロメートルの厚さを有する態様 4 9 記載のマルチレイヤー製品。

( 態 様 6 0 )

20

前記金属フィルムが、約 5 0 ナノメートル～約 1 0 マイクロメートルの厚さを有する態様 4 9 記載のマルチレイヤー製品。

( 態 様 6 1 )

前記フロント金属フィルム表面に接触するグラフェン層をさらに備える態様 4 9 記載のマルチレイヤー製品。

## フロントページの続き

(74)代理人 100100158

弁理士 鮫島 睦

(74)代理人 100138863

弁理士 言上 恵一

(74)代理人 100145403

弁理士 山尾 憲人

(72)発明者 マイケル・アール・シークリスト

アメリカ合衆国 6 3 3 7 6 ミズーリ州セント・ピーターズ、パール・ドライブ 5 0 1 番、エムイー  
エムシー・エレクトロニック・マテリアルズ・インコーポレイテッド内

(72)発明者 ピーカス・ベリー

アメリカ合衆国 6 3 3 7 6 ミズーリ州セント・ピーターズ、パール・ドライブ 5 0 1 番、エムイー  
エムシー・エレクトロニック・マテリアルズ・インコーポレイテッド内

審査官 正山 旭

(56)参考文献 米国特許出願公開第 2 0 1 1 / 0 0 3 3 6 7 7 ( U S , A 1 )

国際公開第 2 0 1 1 / 0 7 5 1 5 8 ( W O , A 1 )

国際公開第 2 0 1 2 / 1 4 8 4 3 9 ( W O , A 1 )

特表 2 0 1 3 - 5 1 3 5 4 4 ( J P , A )

特開 2 0 1 1 - 0 6 3 5 0 6 ( J P , A )

特開 2 0 0 9 - 1 4 3 7 9 9 ( J P , A )

特開 2 0 0 9 - 1 0 7 9 2 1 ( J P , A )

韓国公開特許第 1 0 - 2 0 1 1 - 0 0 1 4 4 4 6 ( K R , A )

CHING-YUAN SU et al. , Direct Formation of Wafer Scale Graphene Thin Layers on Insulating Substrates by Chemical Vapor Deposition , NANO LETTERS , 米国 , American Chemical Society , 2 0 1 1 年 8 月 1 1 日 , vol.11, no.9, p.3612-3616 , &lt;URL:http://pubs.acs.org/doi/abs/10.1021/nl201362n&gt;

ZHIWEI PENG et al. , Direct Growth of Bilayer Graphene on SiO<sub>2</sub> Substrates by Carbon Diffusion through Nickel , ACS NANO , 米国 , American Chemical Society , 2 0 1 1 年 9 月 3 日 , vol.5, no.10, p.8241-8246 , <URL:http://pubs.acs.org/doi/abs/10.1021/nn202923y>

(58)調査した分野(Int.Cl. , D B 名)

C 0 1 B 3 2 / 0 5

C 0 1 B 3 2 / 1 5

H 0 1 L 2 1 / 3 1

H 0 1 L 2 1 / 3 1 4