



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201225190 A1

(43)公開日：中華民國 101 (2012) 年 06 月 16 日

(21)申請案號：100140779

(22)申請日：中華民國 100 (2011) 年 11 月 08 日

(51)Int. Cl. : **H01L21/50 (2006.01)**

(30)優先權：2010/11/22 美國 61/415,862

2011/08/03 美國 13/197,163

(71)申請人：鈺橋半導體股份有限公司 (中華民國) BRIDGE SEMICONDUCTOR CORPORATION
(TW)

臺北市北投區立德路 157 號 3 樓

(72)發明人：林文強 LIN, CHARLES W. C. (US) ; 王家忠 WANG, CHIA CHUNG (TW)

(74)代理人：蘇建太；陳聰浩；蘇清澤

申請實體審查：有 申請專利範圍項數：28 項 圖式數：12 共 62 頁

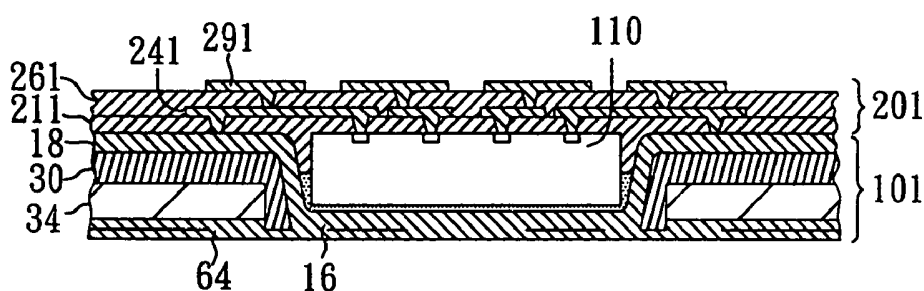
(54)名稱

具有凸塊 / 基座 / 凸緣層散熱座及增層電路之散熱增益型半導體組體

THERMALLY ENHANCED SEMICONDUCTOR ASSEMBLY WITH BUMP/BASE/FLANGE HEAT SPREADER AND BUILD-UP CIRCUITRY

(57)摘要

一種半導體組體，其包括半導體元件、散熱座、黏著層及增層電路。該散熱座包括一凸塊、一基座及一凸緣層。該凸塊定義出一凹穴。該半導體元件設置於凸塊上且位於凹穴處，並電性連接至該增層電路，並與凸塊熱連結。該凸塊自基座延伸進入黏著層之開口，且該基座自凸塊朝相反於凹穴之方向垂直延伸，同時該凸緣層於凹穴入口處自凸塊側向延伸。該增層電路包括一介電層及導線，其係位於半導體元件及凸緣層上。該導線可提供半導體元件之訊號路由。



16：凸塊

18：凸緣層

30：黏著層

34：基板

64：基座

101：導熱板

110：半導體晶片

201：增層電路

211：第一介電層

241：第一導線

261：第二介電層

291：第二導線



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201225190 A1

(43)公開日：中華民國 101 (2012) 年 06 月 16 日

(21)申請案號：100140779

(22)申請日：中華民國 100 (2011) 年 11 月 08 日

(51)Int. Cl. : **H01L21/50 (2006.01)**

(30)優先權：2010/11/22 美國 61/415,862

2011/08/03 美國 13/197,163

(71)申請人：鈺橋半導體股份有限公司 (中華民國) BRIDGE SEMICONDUCTOR CORPORATION
(TW)

臺北市北投區立德路 157 號 3 樓

(72)發明人：林文強 LIN, CHARLES W. C. (US) ; 王家忠 WANG, CHIA CHUNG (TW)

(74)代理人：蘇建太；陳聰浩；蘇清澤

申請實體審查：有 申請專利範圍項數：28 項 圖式數：12 共 62 頁

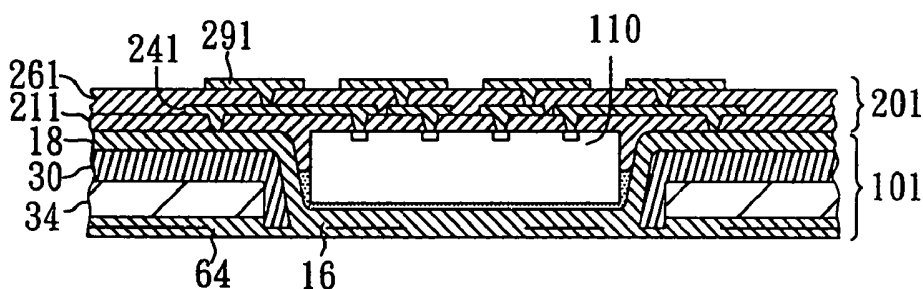
(54)名稱

具有凸塊 / 基座 / 凸緣層散熱座及增層電路之散熱增益型半導體組體

THERMALLY ENHANCED SEMICONDUCTOR ASSEMBLY WITH BUMP/BASE/FLANGE HEAT SPREADER AND BUILD-UP CIRCUITRY

(57)摘要

一種半導體組體，其包括半導體元件、散熱座、黏著層及增層電路。該散熱座包括一凸塊、一基座及一凸緣層。該凸塊定義出一凹穴。該半導體元件設置於凸塊上且位於凹穴處，並電性連接至該增層電路，並與凸塊熱連結。該凸塊自基座延伸進入黏著層之開口，且該基座自凸塊朝相反於凹穴之方向垂直延伸，同時該凸緣層於凹穴入口處自凸塊側向延伸。該增層電路包括一介電層及導線，其係位於半導體元件及凸緣層上。該導線可提供半導體元件之訊號路由。



16：凸塊

18：凸緣層

30：黏著層

34：基板

64：基座

101：導熱板

110：半導體晶片

201：增層電路

211：第一介電層

241：第一導線

261：第二介電層

291：第二導線

六、發明說明：

【發明所屬之技術領域】

本發明係關於一種半導體組體，尤指一種適用於散熱增益型半導體組體，其包括半導體元件、散熱座、黏著層及增層電路。

【先前技術】

為了整合行動、通訊及計算功能，半導體封裝產業面臨極大的熱、電及成本方面之挑戰。例如，半導體元件於高溫操作下易產生效能衰退及使用壽命縮短之問題，甚至可能立即故障。雖然晶片級設計可持續降低操作偏壓，有利於降低功率，但若於有限空間中整合更多功能時，此潛在解決方案往往無法符合需求。此外，當將半導體元件密集地封裝在一起時，通常會衍生電磁干擾(EMI)或元件間干擾等不理想問題。據此，當元件進行高頻率傳輸或接收時，上述問題會對元件訊號完整性造成不佳的影響。因此，目前亟需發展一種可提供足夠散熱效果、提高訊號完整性、確保高可靠度並維持低製作成本之半導體組體。

為因應各種需求，目前已廣泛發展出多種封裝技術，例如，塑封球柵陣列電子封裝(Plastic Ball Grid Array, PBGA)、方形扁平無引腳封裝(Quad-Flat No-lead, QFN)、晶圓級封裝(Wafer Level Package, WLP)及擴散型晶圓級封裝(Fan-out Wafer Level Package, FOWLP)等。塑封球柵陣列電子封裝(PBGA)係將一晶片及一多層連線基板包裹於塑

膠外殼中，並藉由錫球接置於印刷電路板(PCB)上。此層壓基板包括一通常含有玻璃纖維之介電層。晶片所釋出之熱需經由塑膠外殼及介電層傳至焊料球，進而再傳至印刷電路板。然而，塑膠外殼及介電層一般具有低導熱性，故PBGA之散熱效果不佳。

方形扁平無引腳封裝(QFN)係將晶片設置在一焊接於印刷電路板之銅質晶粒座上。晶片釋出的熱可經過銅質晶粒座而傳至PCB。然而，打線I/O焊墊及導線架中介層之佈線能力有限，故QFN封裝不適於高效能、高輸入/輸出(I/O)元件。

晶圓級封裝(WLP)或晶圓級晶片尺寸封裝(Wafer-Level Chip-Scale Packaging, WL-CSP)係指半導體晶片仍為晶圓型態之封裝技術。由於晶圓級封裝之尺寸與晶片本身相同，故此封裝型態非常適於可攜式方面之應用。晶圓級封裝之典型特徵在於晶片表面上之增層電路，以將周邊的接觸墊轉化成更寬更大面積陣列之組體用端子。增層電路是直接形成於晶片表面上，且細微連接線有利於更大的佈線密度，故可提高訊號完整度。然而，半導體晶片之矽區域會嚴重侷限晶圓級封裝之連接電路，故晶圓級封裝不適於高引腳數元件。

Yokogawa之美國專利案號3,903,590揭露一種組體，其係將半導體元件穩固地嵌埋於金屬基板中，以提供一支撐平台。於此方法中，介電層及導線係覆蓋於嵌埋晶片及金屬基板上，以電性連接半導體晶片之接觸電極。熱會由晶

片傳經該金屬基板，而該金屬基板亦可對擴散型連線電路提供機械支撐力。雖然此法可提供支撐平台並解決熱問題，但於100 °C至200 °C下施加約370 kg/cm²壓力以將晶片壓入金屬塊中之作業非常費工，且容易導致晶片受損。此外，由於晶片容易側向位移，難以精準對位於金屬基板中，且此法未使用固定嵌埋晶片用之接合材料，故晶片與散熱塊間容易產生空隙及打線不均的問題。據此，該組體會有良率損失(yield loss)偏高、可靠度低及成本過高之問題。

Eichelberger等人之美國專利案號5,111,278揭露一種半導體晶片設置於基板平坦表面上之組體。於製作穿透封裝材至接觸墊以連接該等晶片之盲孔及內連線前，其會先於晶片正面及側邊覆蓋上一層以上之封裝/介電層。該基板可包括玻璃、陶瓷、塑膠、矽及複合基板，而封裝材可包括熱塑及熱固性材料。晶片釋出的熱需經過封裝外殼及基板方能散至外界或PCB。由於塑膠外殼及塑膠材料之導熱性一般偏低，故此組體散熱效果差。此外，於進行層壓前，半導體晶片係放置於平坦表面上，因此黏晶粒時發生的錯位及增層製程中層壓導致晶片破裂之問題皆會提高良率損失度。

Fillion等人之美國專利案號5,353,498、Ma等人之美國專利案號6,154,366及Ding等人之美國專利案號6,701,614皆揭露一種使用封裝材以提供額外區域之組體，其係以該封裝材來包裹用於製作積體電路模組之待設置半導體晶片。其中，此方法係以接觸墊面向支撐膜之方式將晶片放置於

支撐膜上。據此，將成形材料加至晶片周圍後，該些接觸墊會與封裝材形成共平面。具有盲孔之介電層可對準接觸墊，而延伸穿過盲孔之導電體則位於基板上。由於成形材料一般為低導熱體，故封埋晶片所產生的熱將會累積於成形化合物中。即使可使用機械研磨裝置磨去封裝材之背側，以顯露晶片進而降低熱阻，但移除硬化成形化合物之研磨製程非常耗時，可能於量產時造成高額成本。此外，由於磨除封裝材背側後會使晶片與封裝材間之界面顯露，因此界面處之水氣滲入、空隙及裂痕產生問題皆可能對可靠度造成嚴重影響。

Cole等人之美國專利案號5,073,814、Gorczyca等人之美國專利案號5,161,093、Mowatt等人之美國專利案號5,432,677及Cole等人之美國專利案號5,745,984揭露一種組體，其係於形成連接晶片接觸墊之電路前，先將半導體晶片容置於基板表面上之凹陷區域。由於晶片頂面與基板表面為共平面，故可避免層壓導致的錯位或晶片破裂現象。然而，塑膠基板(如環氧或聚醯亞胺)之導熱性低，散熱效果有限，而介電層(如填充有陶瓷或碳化矽之環氧材料)雖具有高導熱性，但卻有黏著力低及量產時成本過高之缺點。

Ito等人之美國專利案號7,929,313揭露一種製備方法，其係於開口內表面形成金屬層，俾可保護嵌埋之半導體晶片免於電磁干擾。與其他形成開口之方法一樣，樹脂開孔形成不一致之現象將導致此方法面臨製備產量差之問題。此外，由於金屬係藉由電鍍製程沉積於開口中，故其

厚度有限，對封裝之熱效能沒什麼改善效果。

Towel等人之美國專利案號6,555,906及Ou等人之美國專利案號6,750,397揭露一種將半導體晶片容置於散熱座(如金屬塊)開口中之組體。由於金屬塊中之開口係經由蝕刻、微加工或磨除部分材料而形成，故其主要缺點包括良率偏低及成本偏高。此外，金屬塊下凹深度控制不一致之現象亦造成量產時產量及良率偏低之問題。

有鑑於現有高功率及高效能半導體元件封裝種種發展情形及限制，目前仍需發展一種符合成本效益、產品可靠、適於生產、多功能、提供良好訊號完整性、具有優異散熱性之半導體組體。

【發明內容】

本發明提供一種半導體組體，其包括一半導體元件、一散熱座、一黏著層及一增層電路。

該散熱座包括一凸塊、一基座及一凸緣層，其中(i)該凸塊鄰接基座及凸緣層，且與凸緣層一體成形，該凸塊自基座朝第一垂直方向延伸，並自凸緣層朝與該第一垂直方向相反之第二垂直方向延伸；(ii)該基座自凸塊朝第二垂直方向延伸，並自凸塊朝垂直於該等垂直方向之側面方向側伸而出；(iii)該凸緣層自凸塊側向延伸，且與基座保持距離；且(iv)該凸塊具有面朝第一垂直方向之凹穴，而該凹穴於第二垂直方向上係由該凸塊覆蓋，該凸塊分隔該凹穴與該基座，且該凹穴於凸緣層處設有一入口。

該散熱座可由任何導熱性材料製成。較佳為，該散熱座可由金屬製成。舉例說明，該散熱座基本上可由銅、鋁或銅/鎳/鋁合金組成。該散熱座亦可由一內部銅、鋁或銅/鎳/鋁合金核心及被覆接點組成，其中該等被覆接點可由金、銀及/或鎳組成。無論採用任一組成方式，該散熱座皆可提供散熱作用，將該半導體元件之熱能擴散至下一層組體。

該黏著層包括一開口，且凸塊延伸進入該開口。該黏著層接觸凸塊、基座及凸緣層，且位於基座與凸緣層之間，該黏著層亦自凸塊側向延伸至組體之外圍邊緣。該黏著層可側向覆蓋、環繞且同形被覆凸塊側壁。據此，該黏著層於鄰接凸緣層處可具有第一厚度(朝垂直方向)，而鄰接凸塊處則具有第二厚度(朝側面方向)，且第二厚度不同於第一厚度。

具有接觸墊之半導體元件可設置於凸塊上，並延伸進入凸塊之該凹穴。

該增層電路可包括第一介電層及第一導線。具有第一盲孔之第一介電層係設置於半導體元件及凸緣層上(亦即，自半導體元件及凸緣層朝第一垂直方向延伸)，且可延伸至組體之外圍邊緣。據此，凸塊及凸緣層係位於黏著層及第一介電層間，並分隔黏著層及第一介電層。第一盲孔係設置鄰接並對準半導體元件之接觸墊，且可選擇性鄰接並對準凸緣層。第一導線係設置於第一介電層上(亦即，自第一介電層朝第一垂直方向延伸，並於第一介電層上側向

延伸)，並朝第二垂直方向進入第一盲孔而延伸至接觸墊，以提供接觸墊之電性連接及訊號路由，並選擇性延伸至凸緣層，以電性連接凸緣層。

若需其他訊號路由，增層電路亦可包括額外的介電層、盲孔及導線層。例如，該增層電路可更包括一第二介電層、第二盲孔及第二導線。具有第二盲孔之第二介電層係設置於第一介電層及第一導線上(亦即，自第一介電層及第一導線朝第一垂直方向延伸)，且可延伸至組體之外圍邊緣。第二盲孔係設置鄰接且對準第一導線。第二導線係設置於第二介電層上(亦即，自第二介電層朝第一垂直方向延伸，並於第二介電層上側向延伸)，並朝第二垂直方向進入第二盲孔而延伸至第一導線，以電性連接第一導線。

根據本發明另一態樣，該半導體組體可更包括一具有一通孔之基板。該凸塊延伸進入黏著層之開口及基板之通孔，並與基板保持距離。該黏著層接觸凸塊、基座、凸緣層及基板，並位於凸塊與基板之間、凸緣層與基板之間以及基座與凸緣層之間，該黏著層亦自凸塊側向延伸至組體之外圍邊緣。該基板可延伸至組體之外圍邊緣，且可由有機材料(如環氧、玻璃-環氧及聚亞醯胺)製成。該基板亦可由導熱性材料(如氧化鋁(Al_2O_3)、氮化鋁(AlN)、氮化矽(SiN)、矽(Si)等)製成。或者，該基板可為單層結構或多層結構，如層壓電路板或多層陶瓷板。此外，該基板可與一導電層壓合，且該通孔可延伸穿過該基板及導電層。

半導體元件可設置於凸塊上，並與凸塊重疊但不與基

板重疊，且透過位於該凹穴內之固晶材料熱連結至凸塊。例如，該半導體元件可位於該凹穴內，而該增層電路則可延伸於該凹穴之內外。此外，第一介電層可延伸進入半導體元件與凸塊間之間隙。或者，該固晶材料可填滿半導體元件與凸塊間之間隙，而第一介電層不延伸進入該間隙。半導體元件可為封裝或未封裝之半導體晶片。舉例說明，半導體元件可為包含半導體晶片之柵格陣列(land grid array, LGA)封裝或晶圓級封裝(WLP)。或者，半導體元件可為半導體晶片。

該凸塊可與凸緣層一體成形。例如，凸塊與凸緣層可為單一金屬體，或於界面處包含單一金屬體，其中該單一金屬體可為銅。此外，該凸塊與該黏著層可於基座處呈共平面。該凸塊可包含一鄰接基座之第一彎折角與一鄰接凸緣層之第二彎折角。該凸塊亦可具有沖壓而成之特有不規則厚度。此外，該凸塊於凸緣層處之直徑或尺寸可大於該凸塊於基座處之直徑或尺寸。例如，該凸塊可呈平頂錐柱形或金字塔形，其直徑或尺寸自基座沿著第一垂直方向朝凸緣層處遞增。據此，由於黏著層朝第二垂直方向延伸進入凸塊與基板間或凸塊與基座間之缺口，故鄰接凸塊處之黏著層厚度呈遞增趨勢。該凸塊亦可為直徑固定之圓柱形。據此，黏著層於凸塊與基板間或凸塊與基座間之缺口處具有固定厚度。該凸塊亦可為該半導體元件提供一凹形晶粒座。

凸塊凹穴入口處之直徑或尺寸可大於該凹穴底板處之

直徑或尺寸。例如，該凹穴可呈平頂錐柱形或金字塔形，其直徑或尺寸自其底板沿著第一垂直方向朝其入口處遞增。或者，該凹穴亦可為一直徑固定之圓柱形。該凹穴之入口及底板亦可具有圓形、正方形或矩形之周緣。該凹穴亦可具有與凸塊相符之形狀，並延伸進入該開口及該通孔，同時沿該等垂直及側面方向延伸跨越該凸塊之大部分。

該基座可具有均勻之厚度，並與基板保持距離。例如，該基座可自凸塊側向延伸自黏著層，但未延伸至基板。該基座可於鄰接凸塊處具有第一厚度，並於鄰接基板處具有第二厚度。此外，該基座亦可具有面向第二垂直方向之平坦表面。該基座鄰接黏著層且與基板保持距離之部分可具有該第一厚度，而於鄰接黏著層與基板間角形界面處則可具有該第二厚度。該基座亦可接觸黏著層與基板，於第二垂直方向覆蓋凸緣層，並側向延伸超過凸緣層，且支撐黏著層並延伸至組體之外圍邊緣。該基座在側向平面上之表面積可大於凸塊與凸緣層在側向平面上之結合表面積。

該凸緣層位於增層電路與黏著層間，並分隔增層電路與黏著層。該凸緣層亦可具有圓形、正方形或矩形之周緣。此外，該凸緣層可與組體之外圍邊緣保持距離或延伸至組體之外圍邊緣。

該組體可為第一級或第二級單晶或多晶裝置。例如，該組體可為包含單一晶片或多枚晶片之第一級封裝體。或者，該組體可為包含單一封裝體或多個封裝體之第二級模組，其中每一封裝體可包含單一晶片或多枚晶片。

本發明具有多項優點。該散熱座可提供優異之散熱效果，並使熱能不流經該黏著層。因此，該黏著層及基板可為低成本介電材且不易脫層。凸塊與凸緣層可一體成形，以對半導體元件提供優異的電磁屏蔽作用並阻隔水氣，進而提高電性效能及環境可靠度。機械形成之凸塊凹穴可提供定義明確之空間，以放置半導體元件。因此，可避免層壓過程中之半導體元件偏移及破裂問題，進而提高製備良率並降低成本。該基座可包含連結於基板之該金屬層之一選定部分，以提高熱效能。該基座可為該基板提供機械性支撐，防止其彎曲變形。該黏著層可位於凸塊與基板之間、基座與基板之間以及凸緣層與基板之間，俾於散熱座與基板之間提供堅固之機械性連結。該增層電路可藉由被覆金屬，以電性連接半導體元件，其無需使用打線或焊接，故可提高可靠度。該增層電路可提供具有簡單電路圖案之訊號路由或具有複雜電路圖案之靈活多層訊號路由。

本發明之上述及其他特徵與優點將於下文中藉由各種較佳實施例進一步加以說明。

【實施方式】

參考隨附圖式，本發明可藉由下述較佳實施例之詳細敘述更加清楚明瞭。

《實施例1》

圖1A及1B為本發明一實施例之凸塊與凸緣層製作方法剖視圖，而圖1C及1D分別為圖1B之俯視圖及仰視圖。

圖1A為金屬板10之剖視圖，金屬板10包含相對之主要表面12及14。圖示之金屬板10係一厚度為100微米之銅板。銅具有導熱性高、可撓性佳及低成本等優點。金屬板10可由多種金屬製成，如銅、鋁、鐵鎳合金42、鐵、鎳、銀、金、其混合物及其合金。

圖1B、1C及1D分別為金屬板10形成凸塊16、凸緣層18及凹穴20後之剖視圖、俯視圖及仰視圖。凸塊16及凹穴20係由金屬板10以機械方式沖壓而成。因此，凸塊16為金屬板10受沖壓之部分，而凸緣層18則為金屬板10未受沖壓之部分。

凸塊16鄰接凸緣層18，並與凸緣層18一體成形，且自凸緣層18朝向下方向延伸。凸塊16包含彎折角22及24、漸縮側壁26與底板28。彎折角22及24係因沖壓作業而彎折。彎折角22鄰接凸緣層18與漸縮側壁26，而彎折角24則鄰接漸縮側壁26與底板28。漸縮側壁26係朝向上方向往外延伸，而底板28則沿著垂直於向上及向下方向之側面方向(如左、右)延伸。因此，凸塊16呈平頂金字塔形(類似一平截頭體)，其直徑自凸緣層18處朝底板28向下遞減，亦即自底板28處朝凸緣層18向上遞增。凸塊16之高度(相對於凸緣層18)為300微米，於凸緣層18處之尺寸為10.5毫米×8.5毫米，於底板28處之尺寸則為10.25毫米×8.25毫米。此外，凸塊16因沖壓作業而具有不規則之厚度。例如，因沖壓而拉長之漸縮側壁26較底板28為薄。為便於圖示，凸塊16在圖中具有均一厚度。

呈平坦狀之凸緣層18係沿側面方向自凸塊16側伸而出，其厚度為100微米。

凹穴20係面朝向上方向，且延伸進入凸塊16，並由凸塊16從下方覆蓋。凹穴20於凸緣層18處設有一入口。此外，凹穴20之形狀與凸塊16相符。因此，凹穴20亦呈平頂金字塔形(類似一平截頭體)，其直徑自其位於凸緣層18之入口處朝底板28向下遞減，亦即自底板28處朝其位於凸緣層18之入口向上遞增。再者，凹穴20沿垂直及側面方向延伸跨越凸塊16之大部分，且凹穴20之深度為300微米。

圖2A及2B圖為本發明一實施例之黏著層製作方法剖視圖，而圖2C及2D分別為圖2B之俯視圖及仰視圖。

圖2A為黏著層30之剖視圖，其中黏著層30為乙階(B-stage)未固化環氧樹脂之膠片，其為未經固化及圖案化之片體，厚150微米。

黏著層30可為多種有機或無機電性絕緣體製成之各種介電膜或膠片。例如，黏著層30起初可為一膠片，其中樹脂型態之熱固性環氧樹脂摻入一加強材料後部分固化至中期。所述環氧樹脂可為FR-4，但其他環氧樹脂(如多官能與雙馬來醯亞胺-三氮雜苯(BT)樹脂等)亦適用。在特定應用中，亦適用氰酸酯、聚醯亞胺及聚四氟乙烯(PTFE)。該加強材料可為電子級玻璃(E-glass)，亦可為其他加強材料，如高強度玻璃(S-glass)、低誘電率玻璃(D-glass)、石英、克維拉纖維(kevlar aramid)及紙等。該加強材料也可為織物、不織布或無方向性微纖維。可將諸如矽(研粉熔融石英)等填充

物加入膠片中，以提升導熱性、熱衝擊抵抗力與熱膨脹匹配性。可利用市售預浸材，如美國威斯康辛州奧克萊 W.L. Gore & Associates 之 SPEEDBOARD C 膠片即為一例。

圖 2B、2C 及 2D 分別為具有開口 32 之黏著層 30 剖視圖、俯視圖及仰視圖。開口 32 為貫穿黏著層 30 且尺寸為 10.55 毫米×8.55 毫米之窗口。開口 32 係以機械方式擊穿該膠片而形成，但亦可以其他技術製作，如雷射切割等。

圖 3A 及 3B 為本發明一實施例之基板製作方法剖視圖，而圖 3C 及 3D 則分別為圖 3B 之俯視圖及仰視圖。

圖 3A 係一層壓結構之剖視圖，其包含基板 34 及導電層 36。舉例說明，基板 34 可為厚度 150 微米之玻璃-環氧材料，而與基板 34 接觸、壓合且延伸於基板 34 上方之導電層 36 可為未經圖案化且厚度 30 微米之銅板。

圖 3B、3C 及 3D 分別為具有通孔 40 之層壓結構(包括基板 34 及導電層 36)剖視圖、俯視圖及仰視圖。通孔 40 為一窗口，其貫穿基板 34 及導電層 36 且尺寸為 10.55 毫米×8.55 毫米。通孔 40 係以機械方式擊穿基板 34 與導電層 36 而形成，但亦可以其他技術製作，如雷射切割等。開口 32 與通孔 40 具有相同尺寸。此外，開口 32 與通孔 40 可以相同之衝頭在同一衝床上透過相同方式形成。

基板 34 在此繪示為一單層介電結構，但基板 34 亦可為一電性互連體，如多層印刷電路板或多層陶瓷板。同樣地，基板 34 可另包含額外的內嵌電路層。

圖 4A 至 4E 為本發明一實施例之導熱板製作方法剖視

圖，如圖4E所示，該導熱板包含凸塊16、凸緣層18、黏著層30、基板34及導電層36。

圖4A及4B中之結構係呈凹穴向下之倒置狀態，以便利利用重力將黏著層30、基板34及導電層36設置於凸緣層18上，而圖4C至4E中之結構依舊維持凹穴向下。之後，圖5A至5J中之結構則再次翻轉至如圖1A至1D所示之凹穴向上狀態。簡言之，凹穴20在圖4A至4E中朝下，而在圖5A至5J中則朝上。儘管如此，該結構體之相對方位並未改變。無論該結構體是否倒置、旋轉或傾斜，凹穴20始終面朝第一垂直方向，並在第二垂直方向上由凸塊16覆蓋。同樣地，無論該結構體是否倒置、旋轉或傾斜，凸塊16皆是朝第一垂直方向延伸至基板34外，並自凸緣層18朝第二垂直方向延伸。因此，第一與第二垂直方向係相對於該結構體而定向，彼此始終相反，且恆垂直於前述之側面方向。

圖4A為黏著層30設置於凸緣層18上之結構剖視圖。黏著層30係下降至凸緣層18上，使凸塊16向上插入並貫穿開口32，最終則使黏著層30接觸並定位於凸緣層18。較佳為，凸塊16插入且貫穿開口32後係對準開口32且位於開口32內之中央位置而不接觸黏著層30。

圖4B為基板34及導電層36設置於黏著層上之結構剖視圖。將壓合有導電層36之基板34下降至黏著層30上，使凸塊16向上插入通孔40，最終則使基板34接觸並定位於黏著層30。

凸塊16在插入(但並未貫穿)通孔40後係對準通孔40且

位於通孔40內之中央位置而不接觸基板34。因此，凸塊16與基板34之間具有一位於通孔40內之缺口42。缺口42側向環繞凸塊16，同時被基板34側向包圍。此外，開口32與通孔40係相互對齊且具有相同尺寸。

此時，壓合有導電層36之基板34係安置於黏著層30上並與之接觸，且延伸於黏著層30上方。凸塊16延伸通過開口32後進入通孔40。凸塊16較導電層36之頂面低30微米，且透過通孔40朝向上方向外露。黏著層30接觸凸緣層18與基板34且介於該兩者之間。黏著層30接觸基板34但與導電層36保持距離。在此階段，黏著層30仍為乙階(B-stage)未固化環氧樹脂之膠片，而缺口42中則為空氣。

圖4C為黏著層30流入缺口42中之結構剖視圖。黏著層30經由施加熱及壓力而流入缺口42中。在此圖中，迫使黏著層30流入缺口42之方法係對導電層36施以向下壓力及/或對凸緣層18施以向上壓力，亦即將凸緣層18與基板34相對壓合，藉以對黏著層30施壓；在此同時亦對黏著層30加熱。受熱之黏著層30可在壓力下任意成形。因此，位於凸緣層18與基板34間之黏著層30受到擠壓後，改變其原始形狀並向上流入缺口42。凸緣層18與基板34持續朝彼此壓合，直到黏著層30填滿缺口42為止。此外，黏著層30仍位於凸緣層18與基板34之間，且持續填滿凸緣層18與基板34間縮小之間隙。

舉例說明，可將凸緣層18及導電層36設置於一壓合機之上、下壓台(圖未示)之間。此外，可將一上擋板及上緩衝

紙(圖未示)夾置於導電層36與上壓台之間，並將一下擋板及下緩衝紙(圖未示)夾置於凸緣層18與下壓台之間。以此構成之疊合體由上到下依次為上壓台、上擋板、上緩衝紙、基板34、導電層36、黏著層30、凸緣層18、下緩衝紙、下擋板及下壓台。此外，可利用從下壓台向上延伸並穿過凸緣層18對位孔(圖未示)之工具接腳(圖未示)，將此疊合體定位於下壓台上。

而後，將上、下壓台加熱並相向推進，藉此對黏著層30加熱並施壓。擋板可將壓台之熱分散，使熱均勻施加於凸緣層18與基板34乃至於黏著層30。緩衝紙則將壓台之壓力分散，使壓力均勻施加於凸緣層18與基板34乃至於黏著層30。起初，基板34接觸並向下壓合至黏著層30上。隨著壓台持續動作與持續加熱，凸緣層18與基板34間之黏著層30受到擠壓並開始熔化，因而向上流入缺口42，並於通過基板34後抵達導電層36。例如，未固化環氧樹脂遇熱熔化後，被壓力擠入缺口42中，但加強材料及填充物仍留在凸緣層18與基板34之間。黏著層30在通孔40內上升之速度大於凸塊16，終至填滿缺口42。黏著層30亦上升至稍高於通孔40之位置，並在壓台停止動作前，溢流至凸塊16頂面及導電層36頂面。若膠片厚度略大於實際所需厚度便可能發生上述狀況。如此一來，黏著層30便在凸塊16頂面及導電層36頂面形成一覆蓋薄層。壓台在觸及凸塊16後停止動作，但仍持續對黏著層30加熱。

黏著層30於缺口42內向上流動之方向如圖中向上粗箭

號所示，凸塊16與凸緣層18相對於基板34之向上移動如向上細箭號所示，而基板34相對於凸塊16與凸緣層18之向下移動則如向下細箭號所示。

圖4D為黏著層30已固化之結構剖視圖。

舉例說明，壓台停止移動後仍持續夾合凸塊16與凸緣層18並供熱，藉此將已熔化而未固化之乙階(B-stage)環氧樹脂轉換為丙階(C-stage)固化或硬化之環氧樹脂。因此，環氧樹脂係以類似習知多層壓合之方式固化。環氧樹脂固化後，壓台分離，以便將結構體從壓合機中取出。

固化之黏著層30可在凸塊16與基板34之間以及凸緣層18與基板34之間提供牢固之機械性連結。黏著層30可承受一般操作壓力而不致變形損毀，遇過大壓力時則僅暫時扭曲。再者，黏著層30可吸收凸塊16與基板34之間以及凸緣層18與基板34之間的熱膨脹不匹配。

在此階段，凸塊16與導電層36大致共平面，而黏著層30與導電層36則延伸至面朝向上方向之頂面。例如，凸緣層18與基板34間之黏著層30厚120微米，較其初始厚度150微米減少30微米；亦即凸塊16在通孔40中升高30微米，而基板34則相對於凸塊16下降30微米。凸塊16之高度300微米基本上等同於導電層36(30微米)、基板34(150微米)與下方黏著層30(120微米)之結合高度。此外，凸塊16仍位於開口32與通孔40內之中央位置並與基板34保持距離，而黏著層30則填滿凸緣層18與基板34間之空間並填滿缺口42。黏著層30在缺口42內延伸跨越基板34。換言之，缺口42中之黏

著層30係朝向上方向及向下方向延伸並跨越缺口42外側壁之基板34厚度。黏著層30亦包含缺口42上方之薄頂部分，其接觸凸塊16之頂面與導電層36之頂面，並在凸塊16上方延伸10微米。

圖4E為研磨移除凸塊16、黏著層30及導電層36頂部後之結構剖視圖。例如，利用旋轉鑽石砂輪及蒸餾水處理結構體之頂部。起初，鑽石砂輪僅對黏著層30進行研磨。持續研磨時，黏著層30則因受磨表面下移而變薄。最後，鑽石砂輪將接觸凸塊16與導電層36(不一定同時接觸)，因而開始研磨凸塊16與導電層36。持續研磨後，凸塊16、黏著層30及導電層36均因受磨表面下移而變薄。研磨持續至去除所需厚度為止。之後，以蒸餾水沖洗結構體去除污物。

上述研磨步驟將黏著層30之頂部磨去20微米，將凸塊16之頂部磨去10微米，並將導電層36之頂部磨去10微米。厚度減少對凸塊16或黏著層30均無明顯影響，但導電層36之厚度卻從30微米大幅縮減至20微米。於研磨後，凸塊16、黏著層30及導電層36會於基板34上方面朝向上方向之平滑拼接側頂面上呈共平面。

於此階段中，如圖4E所示，導熱板101包括黏著層30、基板34、導電層36及散熱座50。此時該散熱座50包括凸塊16及凸緣層18。凸塊16於彎折角22處與凸緣層18鄰接，並自凸緣層18朝向上方向延伸，且與凸緣層18一體成形。凸塊16進入開口32及通孔40，並位於開口32與通孔40內之中央位置。此外，凸塊16之頂部與黏著層30之鄰接部分呈共

平面。凸塊16與基板34保持距離，並呈尺寸沿向下延伸方向遞增之平頂金字塔形。

凹穴20面朝向上方向，並延伸進入凸塊16、開口32及通孔40，且始終位於凸塊16、開口32及通孔40內之中央位置。此外，凸塊16於向上方向覆蓋凹穴20。凹穴20具有與凸塊16相符之形狀，且沿垂直及側面方向延伸跨越凸塊16之大部分，並維持平頂金字塔形，其尺寸自位於凸緣層18處之入口向上遞減。

凸緣層18自凸塊16側向延伸，同時延伸於黏著層30、基板34、開口32與通孔40下方，並與黏著層30接觸，但與基板34保持距離。

黏著層30在缺口42內與凸塊16及基板34接觸，並位於凸塊16與基板34之間，同時填滿凸塊16與基板34間之空間。此外，黏著層30在缺口42外則與基板34及凸緣層18接觸。黏著層30沿側面方向覆蓋且包圍凸塊16之漸縮側壁26，並自凸塊16側向延伸至組體外圍邊緣並固化。據此，黏著層30於鄰接凸緣層18處具有第一厚度 $T1$ ，而於鄰接凸塊16處具有第二厚度 $T2$ ，其中第一厚度 $T1$ 與第二厚度 $T2$ 不同。亦即，凸緣層18與基板34間垂直方向上之距離 $D1$ ，不同於凸塊16與基板34間側面方向上之距離 $D2$ 。此外，當黏著層30延伸離開凸緣層18而進入凸塊16與基板34間之缺口42時，由於凸塊16朝凸緣層18延伸時之尺寸呈遞增狀態，故黏著層30於鄰接凸塊16處之厚度亦呈現遞增趨勢。導熱板101可藉由單一凸塊或多個凸塊來容納多個半導體元

件，而非僅可容納單一半導體元件。因此，可將多個半導體元件設置於單一凸塊上，或將半導體元件分別設置於不同凸塊上。

若欲在導熱板101上形成複數個凸塊以容納複數個半導體元件，則可在金屬板10上沖壓出額外之凸塊16，並調整黏著層30以包含更多開口32，同時調整基板34及導電層36以包含更多通孔40。

圖5A至5J為本發明一實施例之半導體組體製作方法剖視圖，其中該半導體組體包括導熱板、半導體元件及增層電路。

如圖5J所示，半導體組體100包括導熱板101、半導體晶片110、固晶材料113、增層電路201、防焊層301及錫球401。導熱板101包括黏著層30、基板34及散熱座50。散熱座50包括凸塊16、凸緣層18及基座64。半導體晶片110包括頂面111、底面112及接觸墊114。頂面111為包含接觸墊114之作用表面，而底面112為熱接觸表面。增層電路201包括第一介電層211、第一導線241、第二介電層261及第二導線291。

圖5A為圖4E反轉後之導熱板101剖視圖。

圖5B為導熱板101藉由固晶材料113將半導體晶片110設置於凸塊16上之剖視圖。將頂面111(即作用表面)含有接觸墊114之半導體晶片110下降至凹穴20中，並留置於固晶材料113上與之接觸。尤其，凸塊16會從下方覆蓋半導體晶片110，並提供用於容置半導體晶片110之凹形晶粒座。固

晶材料113會與凸塊16及半導體晶片110接觸，並夾置於凸塊16與半導體晶片110之間。

固晶材料113原為具有高導熱性之含銀環氧樹脂膏，並以網版印刷之方式選擇性印刷於凸塊16之凹穴20內，然後利用一抓取頭及一自動化圖案辨識系統，以步進重複之方式將半導體晶片110放置於該環氧樹脂銀膏上。隨後，加熱該環氧樹脂銀膏，使其於相對低溫(如190℃)下硬化形成固化之固晶材料113。半導體晶片110之厚度為275微米，固晶材料113之厚度為20微米，因此，半導體晶片110與下方固晶材料113之結合高度為295微米，此高度較凹穴20之深度(300微米)少5微米。半導體晶片110之長度為10毫米、寬度為8毫米。

接著，於半導體晶片110及導熱板101上形成增層電路，其步驟如下所述。

圖5C為具有第一介電層211之結構剖視圖。第一介電層211(如環氧樹脂、玻璃-環氧、聚醯亞胺及其類似材料)係設置於半導體晶片頂面111(即作用表面)、接觸墊114、固晶材料113、凸塊16及凸緣層18上。第一介電層211延伸進入凹穴20並填滿凹穴20中之剩餘空間，俾於凹穴20內與凸塊16、半導體晶片110及固晶材料113接觸，並於凹穴20內夾置於凸塊16與半導體晶片110之間。第一介電層211亦於凹穴20外與凸緣層18接觸，並與黏著層30保持距離。可藉由各種技術來製作第一介電層211，其包括壓合、輥輪塗佈、旋轉塗佈及噴塗沉積法。於沉積前，可對第一介電層211進

行電漿蝕刻，或使用附著力促進劑(圖未示)塗佈第一介電層211，以提高黏著力。在此，第一介電層211可具有約50微米之厚度。

圖5D為第一介電層211形成有第一盲孔221之結構剖視圖。第一盲孔221係穿過第一介電層211，且對準並顯露接觸墊114及凸緣層18之選定部位。該些第一盲孔221可藉由各種技術形成，其包括雷射鑽孔、電漿蝕刻及微影製程。可使用脈衝雷射，以提高雷射鑽孔效能。或者，亦可使用雷射掃描光束搭配金屬遮罩。在此，第一盲孔221具有約50微米之直徑。

參見圖5E，將第一導線241形成於第一介電層211上，其中第一導線241自第一介電層211向上延伸，並於第一介電層211上側向延伸，同時向下延伸進入第一盲孔221，以與半導體晶片110之接觸墊114及凸緣層18形成電性接觸。可藉由各種技術沉積第一導線240，其包括電解電鍍、無電電鍍、濺鍍及其組合。

舉例說明，可先將結構體浸入一活化劑溶液中，因而使黏著層30及第一介電層211可與無電鍍銅產生觸媒反應，接著以無電電鍍方式形成薄銅層，以作為晶種層，然後再以電鍍方式將具有預定厚度之第二銅層鍍於晶種層上，以沉積形成第一導線241(為第一導電層)。或者，於沉積電鍍銅層於晶種層上前，可利用濺鍍方式，於第一介電層211上及第一盲孔221上內成作為晶種層之薄膜(如鈦/銅)。一旦達到預定厚度，再對第一導電層(電鍍銅層與晶種

層之結合體)進行圖案化，以形成第一導線241。

又如圖5E所示，凸塊16、黏著層30及導電層36上更形成有被覆層60。該被覆層60係沉積於凸塊16、黏著層30及導電層36之側向底面上並與之接觸，且從下方覆蓋此三者。為便於圖示，凸塊16、導電層36及被覆層60均以單層顯示。由於銅為同質被覆，凸塊16與被覆層60間之界線及導電層36與被覆層60間之界線(均以虛線繪示)可能不易察覺甚至無法察覺。然而，黏著層30與被覆層60間之界線則清楚可見。

為便於圖示，第一導線241於剖視圖中係繪示為一連續電路跡線。第一導線241可提供X與Y方向之水平訊號路由，並可透過第一盲孔221以提供垂直訊號路由(由上至下)。此外，第一導線241可電性連接半導體晶片110及凸緣層18。

被覆層60係未經圖案化之銅層，並視為基座64的一部分。基座64鄰接凸塊16，並自凸塊16下方及側向延伸，同時熱連結至凸塊16。此外，基座64從下方覆蓋凸塊16及凸緣層18。再者，基座64鄰接凸塊16處具有被覆層60厚度，而鄰接基板34處則具有被覆層60與導電層36之結合厚度。

於此階段中，如圖5E所示，導熱板101包括黏著層30、基板34及散熱座50。其中，散熱座50包括凸塊16、凸緣層18及基座64。導熱板101及半導體晶片110上之增層電路包括第一介電層211及第一導線241。

凸塊16於彎折角22處鄰接凸緣層18，並於彎折角24及

底板28處鄰接基座64。凸塊16自基座64朝向上方向延伸，自凸緣層18朝向下方向延伸，並與凸緣層18一體成形。凸塊16延伸進入開口32及通孔40後，仍位於開口32及通孔40內之中央位置。凸塊16之底部與黏著層30其接觸基座64之相鄰部分共平面。凸塊16亦接觸黏著層30，並與基板34保持距離，同時維持平頂金字塔形，其尺寸自基座64處朝凸緣層18向上遞增。

基座64自凸塊16側向延伸，並側向延伸超過開口32與通孔40，且從下方覆蓋凸塊16、開口32及通孔40。基座64接觸黏著層30與基板34，並向下延伸超過黏著層30及基板34。基座64支撐黏著層30及基板34，並延伸至導熱板101之外圍邊緣。基座64鄰接凸塊16處具有第一厚度，鄰接基板34處則具有大於第一厚度之第二厚度，基座64尚具有面朝向下方向之平坦表面。

黏著層30在缺口42內接觸且介於凸塊16與基板34之間，並填滿凸塊16與基板34間之空間。黏著層30在缺口42外則接觸基板34與凸緣層18，同時亦接觸基座64。黏著層30延伸於凸塊16與凸緣層18之間以及凸塊16與基座64之間，同時位於凸緣層18與基座64之間以及凸緣層18與基板34之間。黏著層30亦從凸塊16側向延伸至組體之外圍邊緣。此時黏著層30已固化。黏著層30沿側面方向覆蓋且包圍凸塊16之漸縮側壁26，且於向上方向覆蓋基座64位於凸塊16周緣外之部分，同時亦於向上方向覆蓋基板34且於向下方向覆蓋凸緣層18。黏著層30鄰接凸緣層18處具有第一

厚度，而鄰接凸塊16處則具有第二厚度，其中第一厚度與第二厚度不同。

若需要的話，可再新增額外的連線層。

散熱座50可將設置於凸塊16上之半導體元件110所產生之熱能散出。該半導體元件110所產生之熱能流入凸塊16，並經由凸塊16進入基座64。熱能再由基座64沿向下散出，例如擴散至下方的散熱裝置。

圖5F為形成第二介電層261之結構剖視圖，其中第二介電層261係設置於第一導線241及第一介電層211上。第二介電層261與第一介電層211一樣，可藉由各種技術沉積，其包括膜壓合、旋轉塗佈、輥輪塗佈及噴塗沉積法。

圖5G為第二介電層261形成有第二盲孔281之結構剖視圖。第二盲孔281係穿透第二介電層261，並對準且顯露第一導線241。第二盲孔281可藉由各種技術形成，其包括雷射鑽孔、電漿蝕刻及微影製程。

圖5H為形成第二導線291於第二介電層261上之結構剖視圖，其中第二導線291自第二介電層261向上延伸，並於第二介電層261上側向延伸，且向下延伸進入第二盲孔281，以與第一導線241電性接觸，進而電性連接半導體晶片110與凸緣層18。據此，已完成包含第一介電層211、第一導線241、第二介電層261及第二導線291之增層電路201。

圖5I為防焊層301設置於第二介電層261及第二導線291上之結構剖視圖。防焊層301包括顯露第二導線291選定部位之防焊層開孔311，以定義出端子焊墊341。防焊層開

孔311可藉由各種技術形成，其包括微影製程、雷射鑽孔及電漿蝕刻。端子焊墊341可用於形成導電連接件(如焊料凸塊、錫球、接腳及其類似物)，以與外部元件或印刷電路板導通。

圖5J為形成有複數錫球401之結構剖視圖，其中錫球401係設置於端子焊墊341上。可藉由各種技術形成錫球401，其包括：藉由網印法塗上錫膏後再進行回火製程或藉由習知電鍍技術。

可再增加額外的連線層，直到端子焊墊341位於適當位置。形成介電層211,261、盲孔221,281及導線241,291之各種方法皆可從文獻中找到。

《實施例2》

圖6為本發明另一實施例之半導體組體剖視圖，其導熱板同樣具有基板，但第一介電層211與凹穴20保持距離。

本實施例之半導體組體製作方法與實施例1所述大致相同，惟不同處在於，本實施例之固晶材料113已填滿凹穴20剩餘空間。因此，固晶材料113已填滿凸塊16與半導體晶片110間之間隙，而第一介電層211係設置於半導體晶片頂面111(即作用表面)上，並與接觸墊114、固晶材料113及凸緣層18接觸，但不接觸凸塊16且未延伸進入凹穴20。為求簡明，凡導熱板101及增層電路201之相關說明適用於此實施例者均併入此處，相同之說明不予重覆。同樣地，本實施例導熱板及增層電路之元件與導熱板101及增層電路201之元件相仿者，均採對應之元件符號。

《實施例3》

圖7為本發明再一實施例之半導體組體剖視圖，其導熱板同樣具有基板，但第一導線241與凸緣層18保持距離。

本實施例之半導體組體製作方法與實施例1所述大致相同，惟不同處在於，本實施例之第一盲孔221未顯露凸緣層18，而第一導線241未延伸至凸緣層18，故未於凸緣層18上形成電性連接。為求簡明，凡導熱板101及增層電路201之相關說明適用於此實施例者均併入此處，相同之說明不予重覆。同樣地，本實施例導熱板及增層電路之元件與導熱板101及增層電路201之元件相仿者，均採對應之元件符號。

《實施例4》

圖8為本發明又一實施例之半導體組體剖視圖，其導熱板102同樣具有基板，但凸緣層18與組體外圍邊緣保持距離。

於本實施例中，部分凸緣層18已被移除，而凸緣層18自凸塊16側向延伸但未延伸至組體外圍邊緣。此外，第一盲孔221未顯露凸緣層18，故未於凸緣層18上形成電性連接。為求簡明，凡導熱板101及增層電路201之相關說明適用於此實施例者均併入此處，相同之說明不予重覆。同樣地，本實施例導熱板及增層電路之元件與導熱板101及增層電路201之元件相仿者，均採對應之元件符號。

導熱板102之製作方法與實施例1中之導熱板101製法

大致相同，惟不同處在於，本實施例於形成第一介電層211前先移除部份凸緣層18，而所形成之第一盲孔221僅顯露接觸墊114但未顯露凸緣層18。據此，本實施例之第一介電層211係設置於半導體頂面111(即作用表面)、接觸墊114、固晶材料113、凸塊16、凸緣層18及黏著層30上，並與黏著層30接觸。

《實施例5》

圖9為本發明一實施例之半導體組體剖視圖，其導熱板103中不包含基板。

本實施例係使用厚導電層36，且未使用基板。為求簡明，凡導熱板101及增層電路201之相關說明適用於此實施例者均併入此處，相同之說明不予重覆。同樣地，本實施例導熱板及增層電路之元件與導熱板101及增層電路201之元件相仿者，均採對應之元件符號。

本實施例之導電層36較實施例1中之導電層36為厚。例如，導電層36之厚度為130微米(而非30微米)，如此一來便可防止導電層36彎曲或晃動，而基座64也因此增厚。導熱板103則未使用基板。據此，基座64於鄰接凸塊16處具有第一厚度，而鄰接黏著層30處則具有大於第一厚度之第二厚度。此外，如實施例1所述，黏著層30於鄰接凸緣層18處可具有第一厚度，而鄰接凸塊16處則可具有不同於第一厚度之第二厚度。亦即，凸緣層18與導電層36間垂直方向上之距離，可不同於凸塊16與導電層36(視為基座64之一部分)間側面方向上之距離。另外，如實施例1所述，當黏著層30

向下延伸進入凸塊16與導電層36間之缺口時，由於凸塊16向上延伸時之尺寸呈遞增狀態，故黏著層30於鄰接凸塊16處之厚度亦呈現遞增趨勢。

導熱板103之製作方式與導熱板101類似，但必須對導電層36進行適當調整。例如，先將黏著層30設置於凸緣層18上，再將導電層36單獨設置於黏著層30上，接著對黏著層30加熱及加壓，使黏著層30流動並固化，最後再以研磨方式使凸塊16、黏著層30及導電層36之側向表面成為平面。據此，本實施例之黏著層30接觸凸塊16、基座64及凸緣層18，並側向覆蓋、包圍且同形被覆凸塊16之漸縮側壁26。

〈實施例6〉

圖10為本發明另一實施例之半導體組體剖視圖，其導熱板不含基板，且第一介電層211未延伸進入凹穴20。

本實施例之半導體組體製作方法與實施例5所述大致相同，惟不同處在於，本實施例之固晶材料113已填滿凸塊16與半導體晶片110間之間隙，故第一介電層211係設置於半導體晶片頂面111(即作用表面)上，並與接觸墊114、固晶材料113及凸緣層18接觸，但不接觸凸塊16且未延伸進入凹穴20。為求簡明，凡導熱板101及增層電路201之相關說明適用於此實施例者均併入此處，相同之說明不予重覆。同樣地，本實施例導熱板及增層電路之元件與導熱板101及增層電路201之元件相仿者，均採對應之元件符號。

《實施例7》

圖11為本發明再一實施例之半導體組體剖視圖，其導熱板不含基板，且第一導線241與凸緣層18保持距離。

本實施例之半導體組體製作方法與實施例5所述大致相同，惟不同處在於，本實施例之第一盲孔221未顯露凸緣層18，而第一導線241未延伸至凸緣層18，故未於凸緣層18上形成電性連接。為求簡明，凡導熱板101及增層電路201之相關說明適用於此實施例者均併入此處，相同之說明不予重覆。同樣地，本實施例導熱板及增層電路之元件與導熱板101及增層電路201之元件相仿者，均採對應之元件符號。

《實施例8》

圖12為本發明又一實施例之半導體組體剖視圖，其導熱板104不含基板，且凸緣層18與組體外圍邊緣保持距離。

於本實施例中，部分凸緣層18已被移除，故凸緣層18自凸塊16側向延伸但未延伸至組體外圍邊緣。此外，第一盲孔221未顯露凸緣層18，故未於凸緣層18上形成電性連接。為求簡明，凡導熱板101及增層電路201之相關說明適用於此實施例者均併入此處，相同之說明不予重覆。同樣地，本實施例導熱板及增層電路之元件與導熱板101及增層電路201之元件相仿者，均採對應之元件符號。

導熱板104之製作方法與實施例5中之導熱板103製法大致相同，惟不同處在於，本實施例於形成第一介電層211前先移除部份凸緣層18，而所形成之第一盲孔221僅顯露接

觸墊114但未顯露凸緣層18。據此，本實施例之第一介電層211係設置於半導體頂面111(即作用表面)、接觸墊114、固晶材料113、凸塊16、凸緣層18及黏著層30上，且與凸緣層18及黏著層30接觸。

上述之半導體組體與導熱板僅為說明範例，本發明尚可透過其他多種實施例實現。此外，上述實施例可基於設計及可靠度之考量，彼此混合搭配使用或與其他實施例混合搭配使用。例如，基板可包括陶瓷材料或環氧類層壓體，且可嵌埋有單層導線或多層導線。導熱板可包含多個凸塊，且該些凸塊係排成一陣列以供多個半導體元件使用。此外，增層電路為配合額外之半導體元件，可包含更多導線。

本案之半導體元件可獨自使用一散熱座，或與其他半導體元件共用一散熱座。例如，可將單一半導體元件設置於一散熱座上，或將多個半導體元件設置於一散熱座上。舉例而言，可將四枚排列成2x2陣列之小型晶片黏附於凸塊，而增層電路可包括額外之導線以連接更多的接觸墊。相較每一晶片設置一微小凸塊，此作法更具經濟效益。

本案之半導體元件可為已封裝或未封裝晶片。此外，該半導體元件可為裸晶片、柵格陣列封裝(LGA)或方形扁平無引腳封裝(QFN)等。可利用多種連結媒介將半導體元件機械性連結、電性連結及熱連結至導熱板，包括利用焊接及使用導電及/或導熱黏著劑等方式達成。

本案之散熱座可將半導體元件所產生之熱能迅速、有

效且均勻散發至下一層組體而不需使熱流通過黏著層、基板或導熱板之他處。如此一來便可使用導熱性較低之黏著層，進而大幅降低成本。散熱座可包含一體成形之凸塊與凸緣層，以及與該凸塊為冶金連結及熱連結之基座，藉此提高可靠度並降低成本。此外，凸塊可依半導體元件量身訂做，而基座則可依下一層組體量身訂做，藉此加強自半導體元件至下一層組體之熱連結。例如，凸塊之底板可為正方形或矩形，俾與半導體元件熱接點之形狀相同或相似。在上述任一設計中，散熱座均可採用多種不同之導熱金屬結構。

散熱座可與半導體元件電性連結或電性隔離。例如，第一導線延伸進入接觸墊及凸緣層上方之第一盲孔，俾可將半導體元件電性連接至凸緣層及凸塊。爾後，散熱座可進一步電性接地，藉以將半導體元件電性接地並提供電磁屏蔽作用。

基座可為該組體提供重要的散熱溝槽。基座之背部可包含向下突伸之鰭片。舉例說明，可利用鑽板機切削基座之外露側向表面以形成側向溝槽，而此等側向溝槽即形成鰭片。在此例中，基座之厚度可為500微米，前述溝槽之深度可為300微米，亦即鰭片之高度可為300微米。該等鰭片可增加基座之表面積，若該等鰭片係曝露於空氣中而非設置於一散熱裝置上，則可提升基座經由熱對流之導熱性。

基座可於黏著層固化後，以多種沉積技術製成，包括以電鍍、無電電鍍、蒸鍍及濺鍍等技術形成單層或多層結

構。基座可採用與凸塊相同或不同之金屬材質。此外，基座可跨越通孔並延伸至基板，或坐落於通孔之周緣內。因此，基座可接觸基板或與基板保持距離。在上述任一情況下，基座均鄰接凸塊，並自凸塊朝背向凹穴之方向垂直延伸。

本案之黏著層可在散熱座與基板之間提供堅固之機械性連結。例如，黏著層可自凸塊側向延伸並越過導線，最後到達組體之外圍邊緣。黏著層可填滿散熱座與基板間之空間，且為一具有結合線均勻分佈之無孔洞結構。黏著層亦可吸收散熱座與基板之間因熱膨脹所產生之不匹配現象。黏著層之材料可與介電層相同或不同。此外，黏著層可為低成本之介電材，其無需具備高導熱性。再者，本案之黏著層不易脫層。

另外，可調整黏著層之厚度，使黏著層實質填滿所述缺口，並使幾乎所有黏著劑在固化及/或研磨後均位於結構體內。例如，可藉由試誤法來決定理想之膠片厚度。

基板可為導熱板提供機械性支撐。例如，基板可防止導熱板於金屬研磨、晶片設置及增層電路製作之過程中彎曲變形。基板可選用低成本材料，其無需具備高導熱性。據此，基板可由習知有機材料(如環氧、玻璃-環氧、聚醯亞胺等)製成。此外，亦可使用導熱材料(如氧化鋁(Al_2O_3)、氮化鋁(AlN)、氮化矽(SiN)、矽(Si)等)做為基板材料。在此，基板可為單層結構或多層結構，如層壓電路板或多層陶瓷板。據此，基板可包括額外的嵌埋式電路層。

可先將導電層設置於基板上，再於導電層及基板中形成通孔，接著將導電層及基板設置於黏著層上，俾使導電層於向上方向顯露，而基板則與導電層及黏著層接觸，並介於兩者之間，以分隔導電層及黏著層。此外，凸塊延伸進入通孔，並藉由通孔而朝向上方向顯露。在此例中，該導電層之厚度可為10至50微米，例如30微米，此厚度一方面夠厚，足以提供可靠之訊號傳導，一方面則夠薄，有利於降低重量及成本。此外，該基板恆為導熱板之一部分。

導電層可單獨設置於黏著層上。例如，可先在導電層上形成通孔，然後將該導電層設置於黏著層上，使該導電層接觸該黏著層並朝向上方向外露，在此同時，凸塊則延伸進入該通孔，並透過該通孔朝向上方向外露。在此例中，該導電層之厚度可為100至200微米，例如125微米，此厚度一方面夠厚，故搬運時不致彎曲晃動，一方面則夠薄，故不需過度蝕刻即可形成圖案。

亦可將導電層與一載體同時設置於黏著層上。例如，可先利用一薄膜將導電層黏附於一諸如雙定向聚對苯二甲酸乙二酯膠膜(Mylar)之載體，然後僅在導電層上形成通孔(即，不在載體上形成通孔)，接著將導電層及載體設置於黏著層上，使載體覆蓋導電層且朝向上方向外露，並使薄膜接觸且介於載體與導電層之間，至於導電層則接觸且介於薄膜與黏著層之間，在此同時，凸塊則對準該通孔，並由載體從上方覆蓋。待黏著層固化後，可利用紫外光分解該薄膜，以便將載體從導電層上剝除，從而使導電層朝向上

方向外露，之後便可對導電層進行研磨及圖案化，以形成基座。在此例中，導電層之厚度可為10至50微米，例如30微米，此厚度一方面夠厚，足以提供可靠之訊號傳導，一方面則夠薄，可降低重量及成本；至於載體之厚度可為300至500微米，此厚度一方面夠厚，故搬運時不致彎曲晃動，一方面又夠薄，有助於減少重量及成本。該載體僅為一暫時固定物，並非永久屬於導熱板之一部分。

增層電路可作為訊號層、功率層或接地層，其端視其相應半導體元件焊墊之目的而定。導線亦可包含各種導電金屬，例如銅、金、鎳、銀、鈮、錫、其混合物及其合金。理想之組成既取決於外部連結媒介之性質，亦取決於設計及可靠度方面之考量。此外，精於此技藝之人士應可瞭解，在本案半導體組體中所用之銅可為純銅，但通常係以銅為主之合金，如銅-鋁(99.9%銅)、銅-銀-磷-鎂(99.7%銅)及銅-錫-鐵-磷(99.7%銅)，藉以提高如抗張強度與延展性等機械性能。

在一般情況下，最好設有所述之基板、被覆層及防焊層，但於某些實施例中則可省略之。例如，若需使用厚導電層，則可省去基板，以降低成本。

本案導熱板之作業格式可為單一或多個導熱板，端視製造設計而定。例如，可個別製作單一導熱板。或者，可利用單一金屬板、單一黏著層、單一基板及單一被覆層同時批次製造多個導熱板，而後再行分離。同樣地，針對同一批次中之各導熱板，亦可利用單一金屬板、單一黏著層、

單一基板及單一被覆層同時批次製造多組分別供單一半導體元件使用之散熱座與導線。

例如，可在一金屬板上沖壓出多個凸塊；而後將具有對應該等凸塊之開口的未固化黏著層設置於凸緣層上，使每一凸塊均延伸貫穿其對應開口；然後將一基板(其具有對應該等凸塊之通孔)設置於黏著層上，使每一凸塊均延伸貫穿其對應開口並進入對應通孔；而後利用壓台將凸緣層與該基板彼此靠合，迫使黏著層進入該等通孔內介於該等凸塊與基板間之缺口；然後固化黏著層，繼而研磨該等凸塊、黏著層及導電層以形成一側向表面。

本案半導體組體之作業格式可為單一組體或多個組體，其取決於製造設計。例如，可單獨製造單一組體，或者，可同時批次製造多個組體，之後再將各導熱板一一分離。同樣地，亦可將多個半導體元件電性連結、熱連結及機械性連結至批次量產中之每一導熱板。

可透過單一步驟或多道步驟使各導熱板彼此分離。例如，可將多個導熱板批次製成一平板，接著將多個半導體元件設置於該平板上，然後再將該平板所構成之多個半導體組體一一分離。或者，可將多個導熱板批次製成一平板，而後將該平板所構成之多個導熱板分切為多個導熱板條，接著將多個半導體元件分別設置於該等導熱板條上，最後再將各導熱板條所構成之多個半導體組體分離為個體。此外，在分割導熱板時可利用機械切割、雷射切割、分劈或其他適用技術。

在本文中，「鄰接」一詞意指元件係一體成形(形成單一個體)或相互接觸(彼此無間隔或未隔開)。例如，凸塊鄰接基座與凸緣層，但並未鄰接基板。

「重疊」一詞意指位於上方並延伸於一下方元件之周緣內。「重疊」包含延伸於該周緣之內、外或坐落於該周緣內。例如，在凹穴朝上之狀態下，本案之半導體元件係重疊於凸塊，此乃因一假想垂直線可同時貫穿該半導體元件與該凸塊，不論半導體元件與凸塊之間是否存有另一同樣被該假想垂直線貫穿之元件(如固晶材料)，且亦不論是否有另一假想垂直線僅貫穿凸塊而未貫穿半導體元件(亦即位於半導體元件之周緣外)。同樣地，凸塊係重疊於基座，凸緣層係重疊於黏著層，且基座被凸塊重疊。此外，「重疊」與「位於上方」同義，「被重疊」則與「位於下方」同義。

「接觸」一詞意指直接接觸。例如，基板接觸基座但並未接觸凸塊。

「覆蓋」一詞意指於垂直及/或側面方向上完全覆蓋。例如，在凹穴朝上之狀態下，若基座側向延伸超出通孔外且接觸基板，則該基座係從下方覆蓋凸塊，但該凸塊並未從上方覆蓋該基座。

「層」字包含圖案化及未圖案化之層體。例如，當層壓結構體包括導電層且基板設置於黏著層上時，導電層可為基板上一空白未圖案化之平板；而當半導體元件設置於散熱座上之後，第一導電層可為第一介電層上具有間隔導

線之電路圖案。此外，「層」可包含複數疊合層。

「開口」、「通孔」與「穿孔」等詞同指貫穿孔洞。例如，凹穴朝下之狀態下，凸塊插入黏著層之開口後，其係朝向上方向從黏著層中露出。同樣地，凸塊插入基板之通孔後，其係朝向上方向從基板中露出。

「插入」一詞意指元件間之相對移動。例如，「將凸塊插入通孔中」包含：凸緣層固定不動而由基板朝凸緣層移動；基板固定不動而由凸緣層朝基板移動；以及凸緣層與基板兩者彼此靠合。又例如，「將凸塊插入(或延伸至)通孔內」包含：凸塊貫穿(穿入並穿出)通孔；以及凸塊插入但未貫穿(穿入但未穿出)通孔。

「彼此靠合」一語意指元件間之相對移動。例如，「凸緣層與基板彼此靠合」包含：凸緣層固定不動而由基板朝凸緣層移動；基板固定不動而由凸緣層朝基板移動；以及凸緣層與基板相互靠近。

「對準」一詞意指元件間之相對位置。例如，當黏著層已設置於凸緣層上、基板已設置於黏著層上、凸塊已插入並對準開口且通孔已對準開口時，無論凸塊係插入通孔或位於通孔下方且與其保持距離，凸塊均已對準通孔。

「設置於」一語包含與單一或多個支撐元件間之接觸與非接觸。例如，一半導體元件係設置於凸塊上，不論此半導體元件係實際接觸該凸塊或與該凸塊以一固晶材料相隔。

「黏著層於缺口內…」一語意指位於缺口中之黏著

層。例如，「黏著層於缺口內延伸跨越基板」意指缺口內之黏著層延伸跨越基板。同樣地，「黏著層於缺口內接觸且介於凸塊與基板之間」意指缺口中之黏著層接觸且介於缺口內側壁之凸塊與缺口外側壁之基板之間。

「基座自凸塊側向延伸」一語意指基座於鄰接凸塊處側向延伸而出。例如，在凹穴朝上之狀態下，基座自凸塊側向延伸並因而接觸黏著層，此與基座是否側向延伸至凸塊外、側向延伸至凸緣層或從下方覆蓋凸塊無關。同樣地，若基座與凸塊於凸塊底板處佔據相同之空間範圍，則基座並未側向延伸超過凸塊。

「上方」一詞意指向上延伸，且包含鄰接與非鄰接元件以及重疊與非重疊元件。例如，在凹穴朝上之狀態下，凸塊係延伸於基座上方，同時鄰接、重疊於基座並自基座突伸而出。

「下方」一詞意指向下延伸，且包含鄰接與非鄰接元件以及重疊與非重疊元件。例如，在凹穴朝上之狀態下，基座係延伸於凸塊下方，鄰接凸塊，被凸塊重疊，並自凸塊向下突伸而出。同樣地，凸塊即使並未鄰接基板或被基板重疊，其仍可延伸於基板下方。

「第一垂直方向」及「第二垂直方向」並非取決於半導體組體（或導熱板）之定向，凡熟悉此項技藝之人士即可輕易瞭解其實際所指之方向。例如，凸塊係朝第一垂直方向垂直延伸至基座外，並朝第二垂直方向垂直延伸至凸緣層外，此與組體是否倒置及/或組體是否係設置於一散熱裝

置上無關。同樣地，凸緣層係沿一側向平面自凸塊「側向」伸出，此與組體是否倒置、旋轉或傾斜無關。因此，該第一及第二垂直方向係彼此相對且垂直於側面方向，此外，側向對齊之元件係在垂直於第一與第二垂直方向之側向平面上彼此共平面。再者，當凹穴向上時，第一垂直方向為向上方向，第二垂直方向為向下方向；當凹穴向下時，第一垂直方向為向下方向，第二垂直方向為向上方向。

本發明之半導體組體具有多項優點。該組體之可靠度高、價格平實且極適合量產。該組體尤其適用於易產生高熱且需優異散熱效果方可有效及可靠運作之高功率半導體元件、大型半導體晶片以及多個半導體元件(例如以陣列方式排列之多枚小型半導體晶片)。

本案之製作方法具有高度適用性，且係以獨特、進步之方式結合運用各種成熟之電性連結、熱連結及機械性連結技術。此外，本案之製作方法不需昂貴工具即可實施。因此，相較於傳統封裝技術，此製作方法可大幅提升產量、良率、效能與成本效益。再者，本案之組體極適合於銅晶片及無鉛之環保要求。

在此所述之實施例係為例示之用，其中該些實施例可能會簡化或省略本技術領域已熟知之元件或步驟，以免模糊本發明之特點。同樣地，為使圖式清晰，圖式亦可能省略重覆或非必要之元件及元件符號。

精於此項技藝之人士針對本文所述之實施例當可輕易思及各種變化及修改之方式。例如，前述之材料、尺寸、

形狀、大小、步驟之內容與步驟之順序皆僅為範例。本領域人士可於不悖離如隨附申請專利範圍所定義之本發明精神與範疇之條件下，進行變化、調整與均等技藝。

【圖式簡單說明】

圖1A及1B為本發明一實施例之凸塊與凸緣層剖視圖。

圖1C及1D分別為圖1B之俯視圖及仰視圖。

圖2A及2B為本發明一實施例之黏著層剖視圖。

圖2C及2D分別為圖2B之俯視圖及仰視圖。

圖3A及3B為本發明一實施例之基板與導電層壓合結構剖視圖。

圖3C及3D分別為圖3B之俯視圖及仰視圖。

圖4A至4E為本發明一實施例之導熱板製作方法剖視圖。

圖5A至5J為本發明一實施例之半導體組體製作方法剖視圖，其中該組體包括導熱板、半導體晶片及增層電路。

圖6為本發明另一實施例之半導體組體剖視圖，其中該組體包括一導熱板，而第一介電層與凹穴保持距離。

圖7為本發明再一實施例之半導體組體剖視圖，其中該組體包括一導熱板，而第一導線與凸緣層保持距離。

圖8為本發明又一實施例之半導體組體剖視圖，其中該組體包括一導熱板，而凸緣層與組體外圍邊緣保持距離。

圖9為本發明一實施例之半導體組體剖視圖，其導熱板中不包含基板。

圖10為本發明另一實施例之半導體組體剖視圖，其導熱板不含基板，且第一介電層與凹穴保持距離。

圖11為本發明再一實施例之半導體組體剖視圖，其導熱板不含基板，且第一導線與凸緣層保持距離。

圖12為本發明又一實施例之半導體組體剖視圖，其導熱板不含基板，且凸緣層與組體外圍邊緣保持距離。

【主要元件符號說明】

10	金屬板	12,14	表面
16	凸塊	18	凸緣層
20	凹穴	22,24	彎折角
26	漸縮側壁	28	底板
30	黏著層	32	開口
34	基板	36	導電層
40	通孔	42	缺口
50	散熱座	60	被覆層
64	基座	100	半導體組體
101,102,103,104	導熱板	110	半導體晶片
111	頂面	112	底面
113	固晶材料	114	接觸墊
201	增層電路	211	第一介電層
221	第一盲孔	241	第一導線
261	第二介電層	281	第二盲孔

291	第二導線	301	防焊層
311	開孔	341	端子焊墊
401	錫球	D1,D2	距離
T1	第一厚度	T2	第二厚度

發明專利說明書

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100140778

※申請日：100.11.08

※IPC 分類：H01L 21/50 (2006.01)

一、發明名稱：(中文/英文)

具有凸塊/基座/凸緣層散熱座及增層電路之散熱增益型
半導體組體

THERMALLY ENHANCED SEMICONDUCTOR
ASSEMBLY WITH BUMP/BASE/FLANGE HEAT
SPREADER AND BUILD-UP CIRCUITRY

二、中文發明摘要：

一種半導體組體，其包括半導體元件、散熱座、黏著層及增層電路。該散熱座包括一凸塊、一基座及一凸緣層。該凸塊定義出一凹穴。該半導體元件設置於凸塊上且位於凹穴處，並電性連接至該增層電路，並與凸塊熱連結。該凸塊自基座延伸進入黏著層之開口，且該基座自凸塊朝相反於凹穴之方向垂直延伸，同時該凸緣層於凹穴入口處自凸塊側向延伸。該增層電路包括一介電層及導線，其係位於半導體元件及凸緣層上。該導線可提供半導體元件之訊號路由。

三、英文發明摘要：

A semiconductor assembly includes a semiconductor device, a heat spreader, an adhesive and a build-up circuitry. The heat spreader includes a bump, a base and a flange. The bump defines a cavity. The semiconductor device is mounted on the bump at the cavity, electrically connected to the build-up circuitry and thermally connected to the bump. The bump extends from the base into an opening in the adhesive, the base extends vertically from the bump opposite the cavity and the flange extends laterally from the bump at the cavity entrance. The build-up circuitry includes a dielectric layer and conductive traces on the semiconductor device and the flange. The conductive traces provide signal routing for the semiconductor device.

七、申請專利範圍：

1. 一種散熱增益型半導體組體，包括：

一散熱座，其包括一凸塊、一基座及一凸緣層，其中 (i) 該凸塊鄰接該基座與該凸緣層，且與該凸緣層一體成形，該凸塊自該基座朝第一垂直方向延伸，並自該凸緣層朝與該第一垂直方向相反之第二垂直方向延伸，(ii) 該基座自該凸塊朝該第二垂直方向延伸，並於該第二垂直方向上覆蓋該凸塊，且自該凸塊朝垂直於該第一及第二垂直方向之側面方向側向延伸，(iii) 該凸緣層自該凸塊側向延伸，且與該基座保持距離，且 (iv) 該凸塊具有一面向該第一垂直方向之凹穴，該凹穴於該第二垂直方向上係由該凸塊覆蓋，該凸塊亦分隔該凹穴與該基座，且該凹穴於該凸緣層處設有一入口；

一基板，其包括一通孔；

一黏著層，其包括一開口，其中該凸塊延伸進入該開口及該通孔，且該黏著層接觸該凸塊、該基座、該凸緣層及該基板，同時該黏著層位於該凸塊與該基板之間、該凸緣層與該基板之間以及該基座與該凸緣層之間，並自該凸塊側向延伸至該組體之外圍邊緣；

一半導體元件，其包括接觸墊且設置於該凸塊上，並延伸進入該凹穴；

一第一介電層，其自該半導體元件及該凸緣層朝該第一垂直方向延伸，並包括對準該些接觸墊之第一盲孔；以及

第一導線，其自該第一介電層朝該第一垂直方向延伸，並於該第一介電層上側向延伸，同時朝該第二垂直方向穿過該些第一盲孔而延伸至該些接觸墊，以電性連接該半導體元件。

2. 如申請專利範圍第1項所述之該散熱增益型半導體組體，其中，該凹穴朝該等垂直方向及該等側面方向延伸跨越該凸塊之大部分。

3. 如申請專利範圍第1項所述之該散熱增益型半導體組體，其中，該半導體元件藉由設置於該凹穴內之一固晶材料連結至該凸塊。

4. 如申請專利範圍第1項所述之該散熱增益型半導體組體，其中，該凸塊具有一沖壓而成之特有不規則厚度。

5. 如申請專利範圍第1項所述之該散熱增益型半導體組體，其中，該凸塊包含一鄰接該基座之第一彎折角與一鄰接該凸緣層之第二彎折角。

6. 如申請專利範圍第1項所述之該散熱增益型半導體組體，其中，該凸塊與該黏著層於該基座處共平面。

7. 如申請專利範圍第1項所述之該散熱增益型半導體組體，其中，該凸塊與該凸緣層接觸該黏著層及該第一介電層，並介於該黏著層與該第一介電層之間，以分隔該黏著層與該第一介電層。

8. 如申請專利範圍第1項所述之該散熱增益型半導體組體，其中，該基座於鄰接該凸塊處具有第一厚度，而於鄰接該基板處則具有大於該第一厚度之第二厚度，且具有

面向該第二垂直方向之平坦表面。

9. 如申請專利範圍第1項所述之該散熱增益型半導體組體，其中，該黏著層於鄰接該凸緣層處具有第一厚度，而於鄰接該凸塊處具有不同於該第一厚度之第二厚度。

10. 如申請專利範圍第1項所述之該散熱增益型半導體組體，其中，該第一介電層更延伸進入該凹穴。

11. 如申請專利範圍第1項所述之該散熱增益型半導體組體，其中，該些第一盲孔係對準該凸緣層及該些接觸墊，且該些第一導線朝該第二垂直方向穿過該些第一盲孔而延伸至該凸緣層及該些接觸墊，以電性連接該凸緣層及該些接觸墊。

12. 如申請專利範圍第1項所述之該散熱增益型半導體組體，其中，該基座、該基板及該第一介電層延伸至該組體之外圍邊緣。

13. 如申請專利範圍第12項所述之該散熱增益型半導體組體，其中，該凸緣層延伸至該組體之外圍邊緣。

14. 如申請專利範圍第1項所述之該散熱增益型半導體組體，更包括：

一第二介電層，其自該第一介電層及該些第一導線朝該第一垂直方向延伸，且包括對準該些第一導線之第二盲孔；以及

第二導線，其自該第二介電層朝該第一垂直方向延伸，並於該第二介電層上側向延伸，同時朝該第二垂直方向延伸穿過該些第二盲孔，以電性連接該些第一導線。

15. 一種散熱增益型半導體組體，包括：

一散熱座，其包括一凸塊、一基座及一凸緣層，其中
(i)該凸塊鄰接該基座與該凸緣層，且與該凸緣層一體成形，該凸塊自該基座朝第一垂直方向延伸，並自該凸緣層朝與該第一垂直方向相反之第二垂直方向延伸，(ii)該基座自該凸塊朝該第二垂直方向延伸，並於該第二垂直方向上覆蓋該凸塊，且自該凸塊朝垂直於該第一及第二垂直方向之側面方向側向延伸，(iii)該凸緣層自該凸塊側向延伸，且與該基座保持距離，且(iv)該凸塊具有一面向該第一垂直方向之凹穴，該凹穴於該第二垂直方向上係由該凸塊覆蓋，該凸塊亦分隔該凹穴與該基座，且該凹穴於該凸緣層處設有一入口；

一黏著層，其包括一開口，其中該凸塊延伸進入該開口，且該黏著層接觸該凸塊、該基座及該凸緣層，並側向覆蓋、包圍且同形被覆該凸塊之一側壁，同時該黏著層自該凸塊側向延伸至該組體之外圍邊緣；

一半導體元件，其包括接觸墊且設置於該凸塊上，並延伸進入該凹穴；

一第一介電層，其自該半導體元件及該凸緣層朝該第一垂直方向延伸，並包括對準該些接觸墊之第一盲孔；以及

第一導線，其自該第一介電層朝該第一垂直方向延伸，並於該第一介電層上側向延伸，同時朝該第二垂直方向穿過該些第一盲孔而延伸至該些接觸墊，以電性連接該

半導體元件。

16. 如申請專利範圍第15項所述之該散熱增益型半導體組體，其中，該凹穴朝該等垂直方向及該等側面方向延伸跨越該凸塊之大部分。

17. 如申請專利範圍第15項所述之該散熱增益型半導體組體，其中，該半導體元件藉由設置於該凹穴內之一固晶材料連結至該凸塊。

18. 如申請專利範圍第15項所述之該散熱增益型半導體組體，其中，該凸塊具有一沖壓而成之特有不規則厚度。

19. 如申請專利範圍第15項所述之該散熱增益型半導體組體，其中，該凸塊包含一鄰接該基座之第一彎折角與一鄰接該凸緣層之第二彎折角。

20. 如申請專利範圍第15項所述之該散熱增益型半導體組體，其中，該凸塊與該黏著層於該基座處共平面。

21. 如申請專利範圍第15項所述之該散熱增益型半導體組體，其中，該凸塊與該凸緣層接觸該黏著層及該第一介電層，並介於該黏著層與該第一介電層之間，以分隔該黏著層與該第一介電層。

22. 如申請專利範圍第15項所述之該散熱增益型半導體組體，其中，該基座於鄰接該凸塊處具有第一厚度，而於鄰接該基板處則具有大於該第一厚度之第二厚度，且具有面向該第二垂直方向之平坦表面。

23. 如申請專利範圍第15項所述之該散熱增益型半導體組體，其中，該黏著層於鄰接該凸緣層處具有第一厚度，

而於鄰接該凸塊處具有不同於該第一厚度之第二厚度。

24. 如申請專利範圍第15項所述之該散熱增益型半導體組體，其中，該第一介電層更延伸進入該凹穴。

25. 如申請專利範圍第15項所述之該散熱增益型半導體組體，其中，該些第一盲孔係對準該凸緣層及該些接觸墊，且該些第一導線朝該第二垂直方向穿過該些第一盲孔而延伸至該凸緣層及該些接觸墊，以電性連接該凸緣層及該些接觸墊。

26. 如申請專利範圍第15項所述之該散熱增益型半導體組體，其中，該基座及該第一介電層延伸至該組體之外圍邊緣。

27. 如申請專利範圍第26項所述之該組體，其中，該凸緣層延伸至該組體之外圍邊緣。

28. 如申請專利範圍第15項所述之該散熱增益型半導體組體，更包括：

一 第二介電層，其自該第一介電層及該些第一導線朝該第一垂直方向延伸，且包括對準該些第一導線之第二盲孔；以及

第二導線，其自該第二介電層朝該第一垂直方向延伸，並於該第二介電層上側向延伸，同時朝該第二垂直方向延伸穿過該些第二盲孔，以電性連接該些第一導線。

八、圖式 (請見下頁)：

而於鄰接該凸塊處具有不同於該第一厚度之第二厚度。

24. 如申請專利範圍第15項所述之該散熱增益型半導體組體，其中，該第一介電層更延伸進入該凹穴。

25. 如申請專利範圍第15項所述之該散熱增益型半導體組體，其中，該些第一盲孔係對準該凸緣層及該些接觸墊，且該些第一導線朝該第二垂直方向穿過該些第一盲孔而延伸至該凸緣層及該些接觸墊，以電性連接該凸緣層及該些接觸墊。

26. 如申請專利範圍第15項所述之該散熱增益型半導體組體，其中，該基座及該第一介電層延伸至該組體之外圍邊緣。

27. 如申請專利範圍第26項所述之該組體，其中，該凸緣層延伸至該組體之外圍邊緣。

28. 如申請專利範圍第15項所述之該散熱增益型半導體組體，更包括：

一第二介電層，其自該第一介電層及該些第一導線朝該第一垂直方向延伸，且包括對準該些第一導線之第二盲孔；以及

第二導線，其自該第二介電層朝該第一垂直方向延伸，並於該第二介電層上側向延伸，同時朝該第二垂直方向延伸穿過該些第二盲孔，以電性連接該些第一導線。

八、圖式 (請見下頁)：

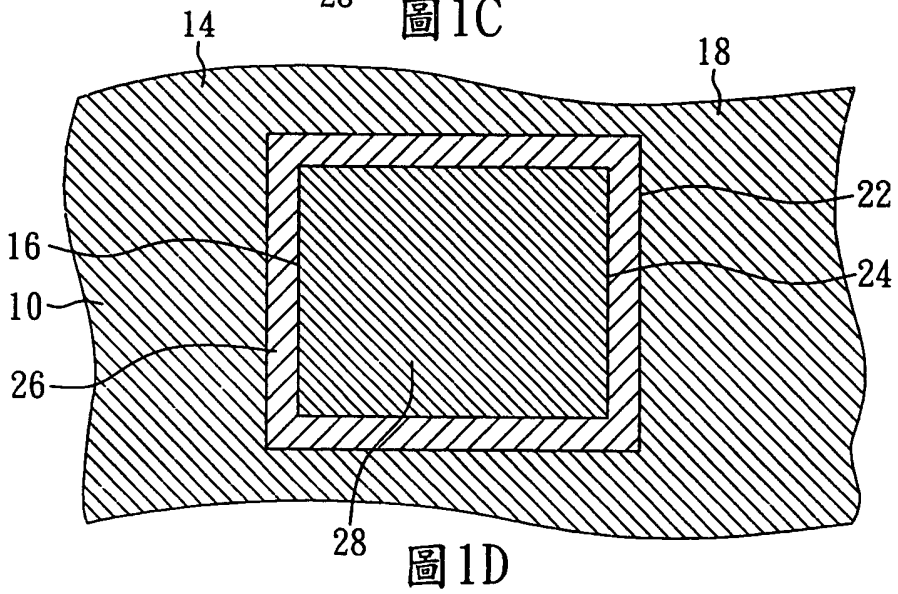
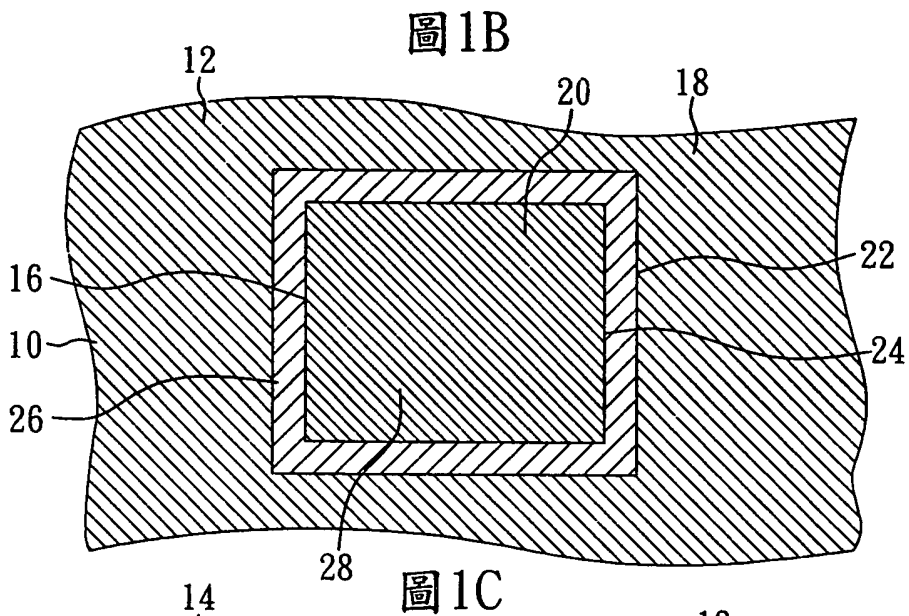
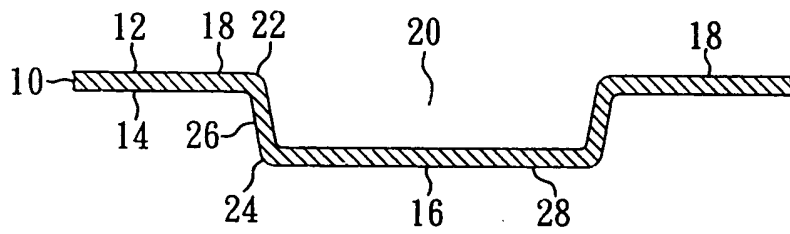
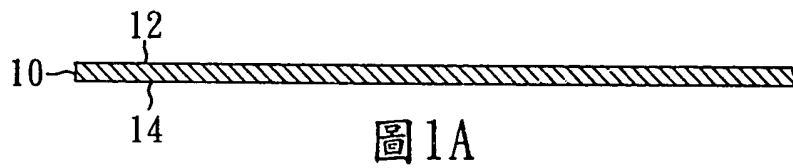




圖 2A

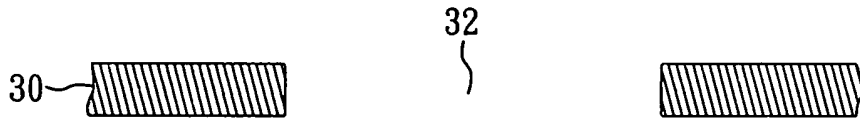


圖 2B

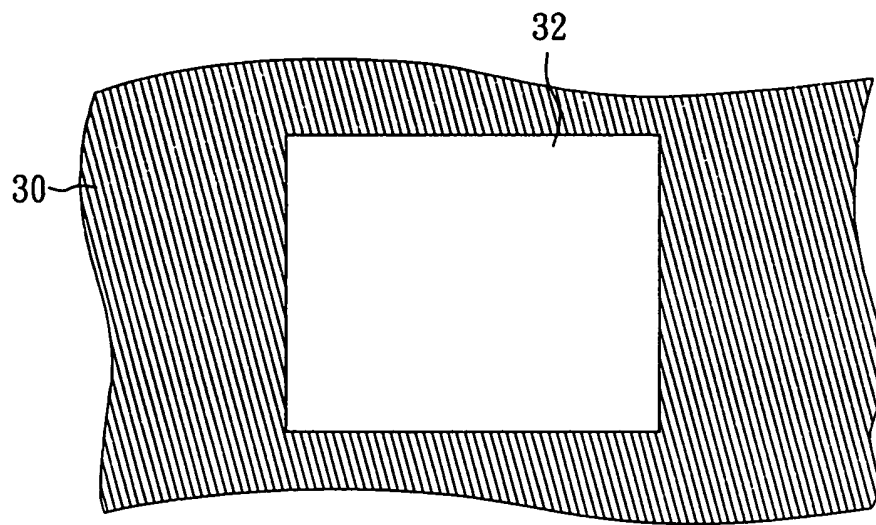


圖 2C

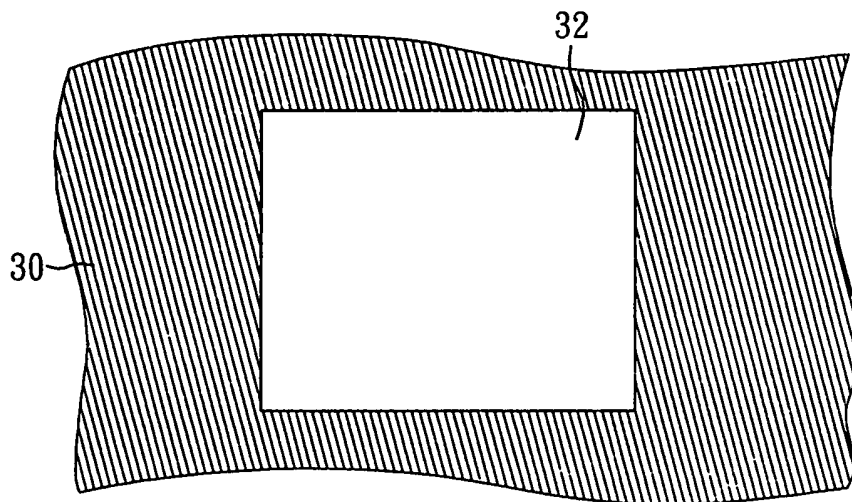


圖 2D

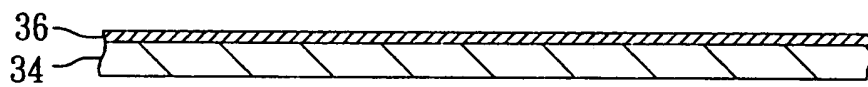


圖 3A

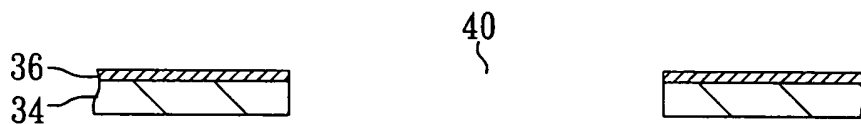


圖 3B

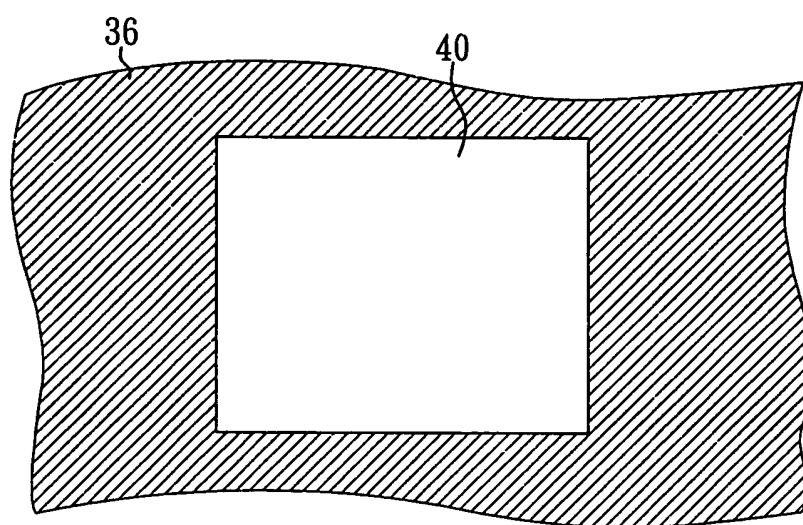


圖 3C

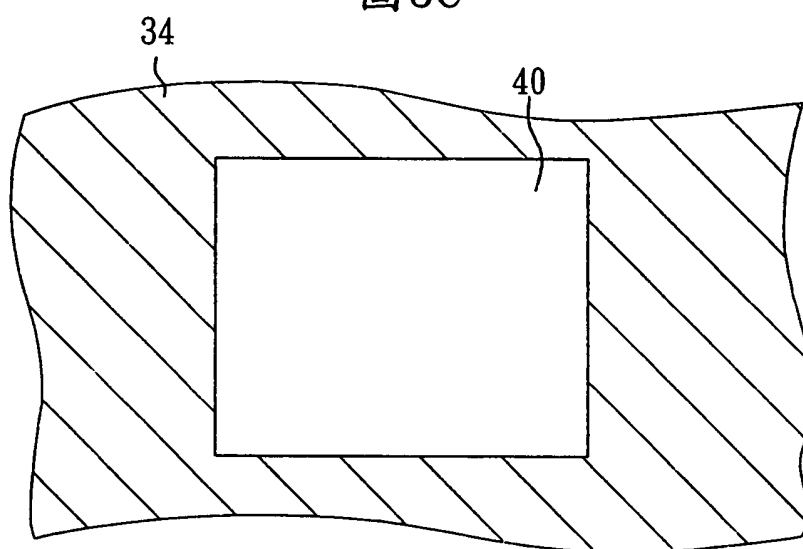


圖 3D

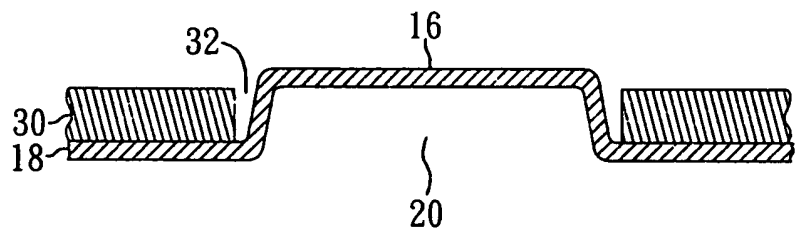


圖 4A

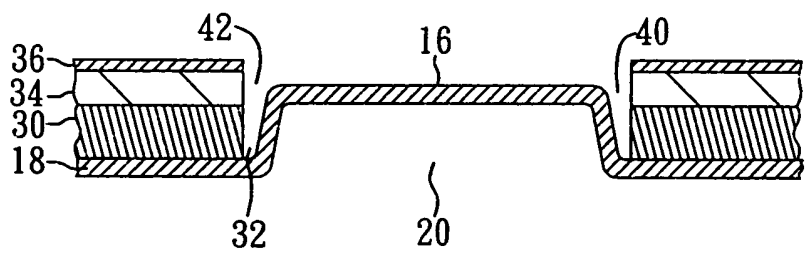


圖 4B

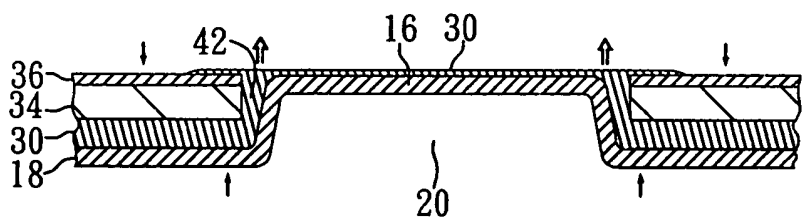


圖 4C

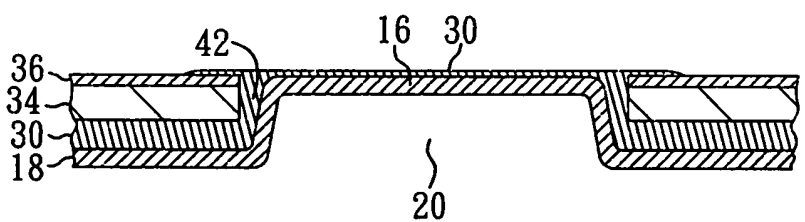


圖 4D

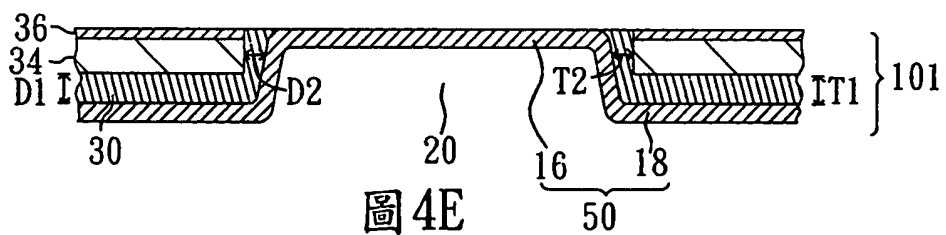


圖 4E

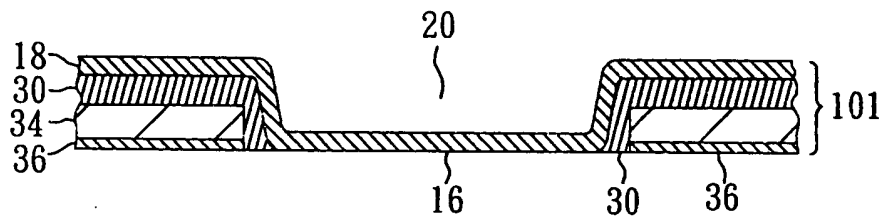


圖 5A

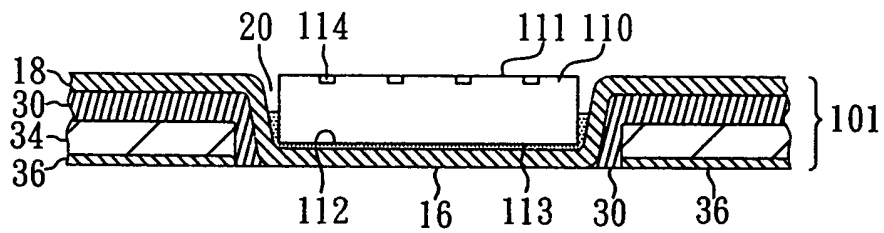


圖 5B

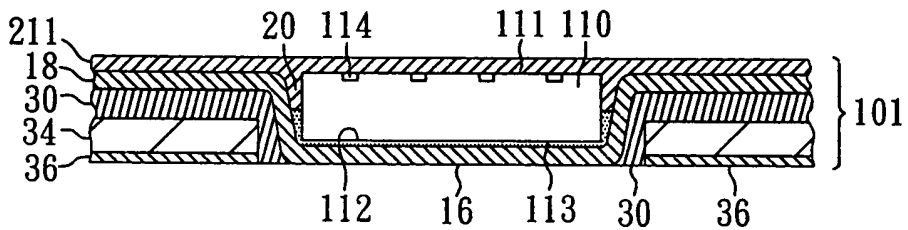


圖 5C

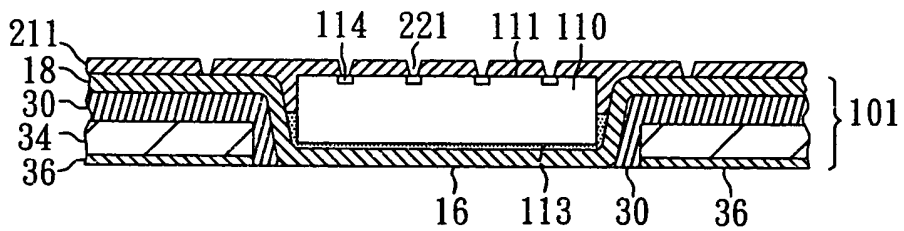


圖 5D

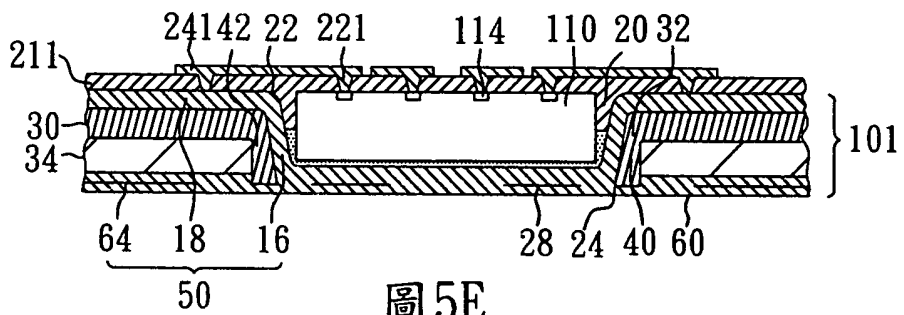


圖 5E

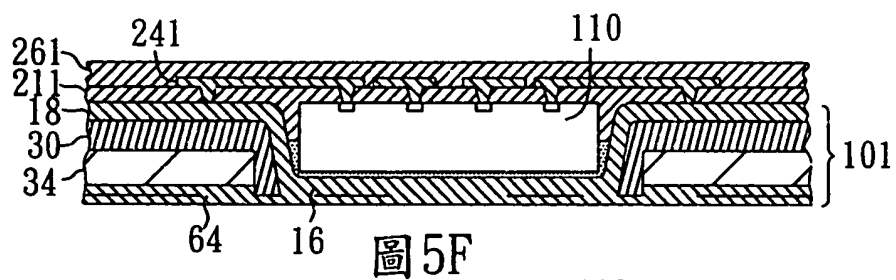


圖 5F

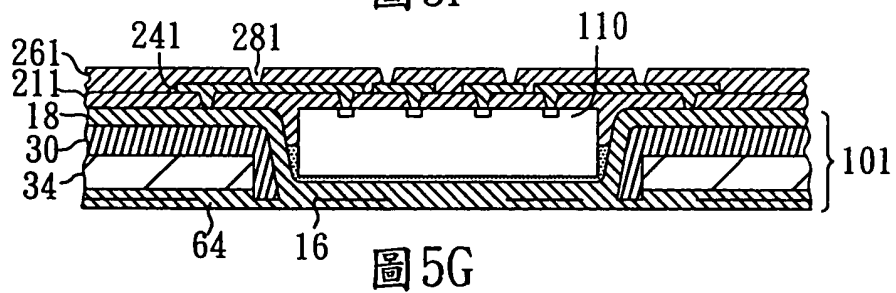


圖 5G

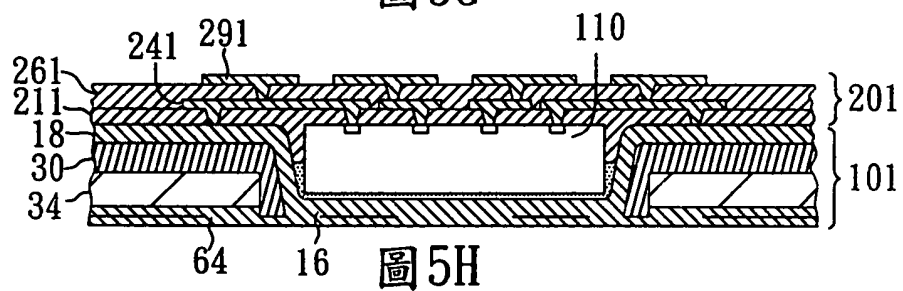


圖 5H

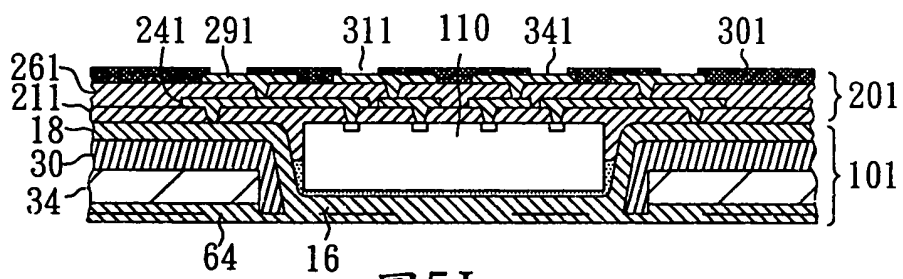


圖 51

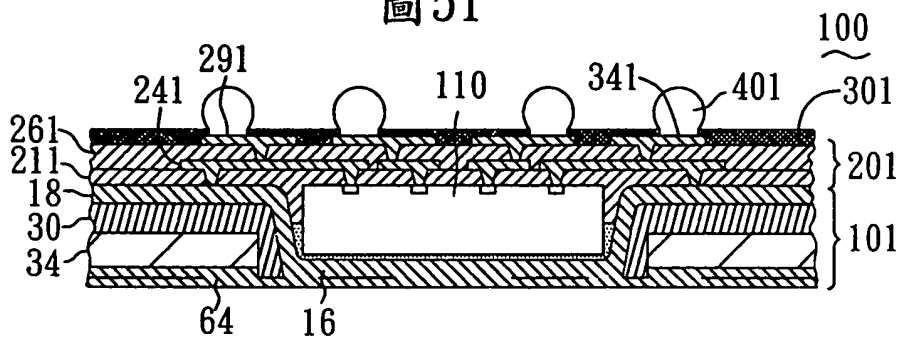


圖 5J

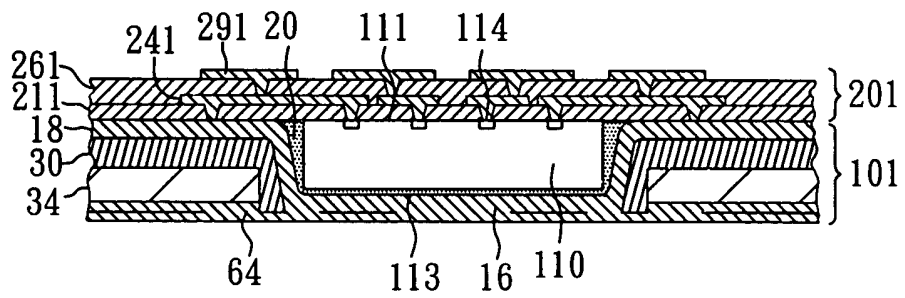


圖6

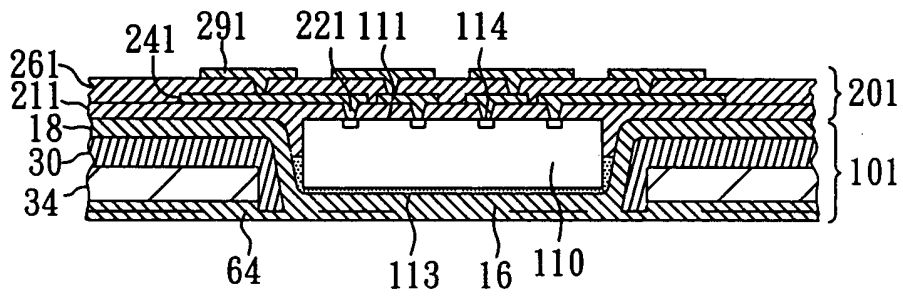


圖7

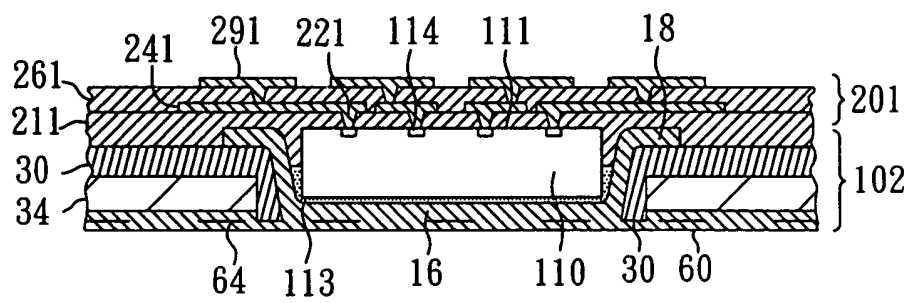


圖8

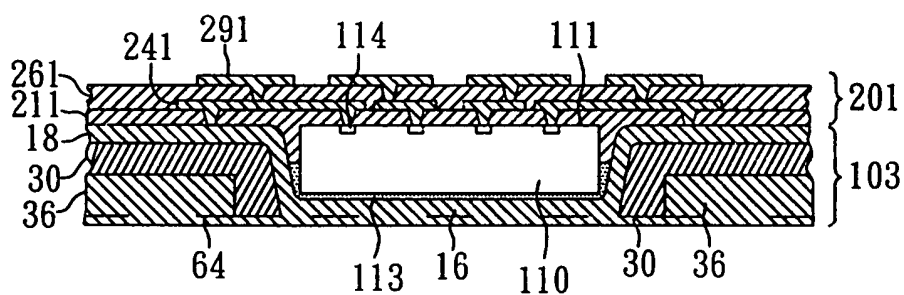


圖 9

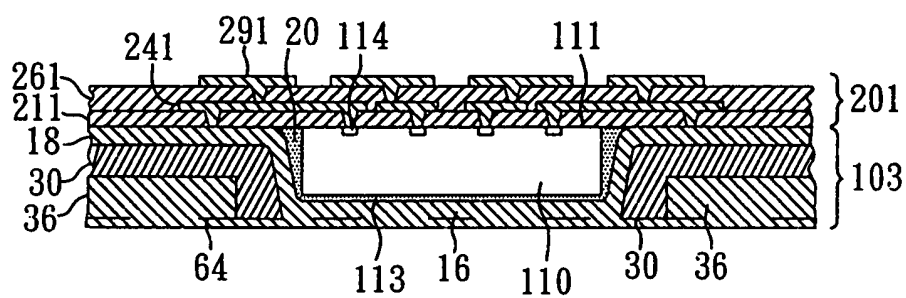


圖 10

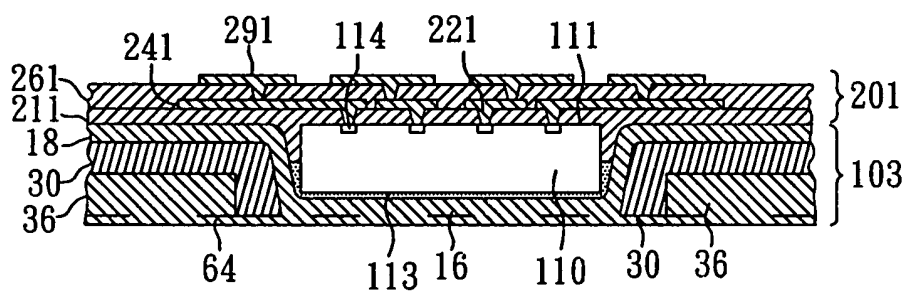


圖 11

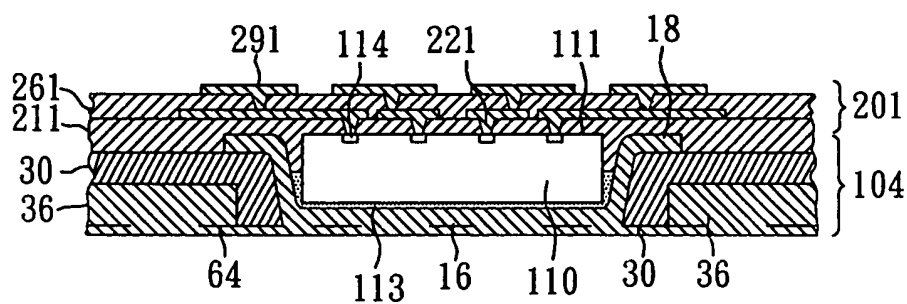


圖 12

四、指定代表圖：

(一)本案指定代表圖為：圖 (5H) 。

(二)本代表圖之元件符號簡單說明：

16	凸塊	18	凸緣層
30	黏著層	34	基板
64	基座	101	導熱板
110	半導體晶片	201	增層電路
211	第一介電層	241	第一導線
261	第二介電層	291	第二導線

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。