(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2023-0152747
(43) 공개일자 2023년11월03일

(51) 국제특허분류(Int. Cl.)
H04N 19/593 (2014.01) *H04N 19/105* (2014.01)
H04N 19/11 (2014.01) *H04N 19/119* (2014.01)
H04N 19/157 (2014.01) *H04N 19/176* (2014.01)
H04N 19/46 (2014.01) *H04N 19/70* (2014.01)
H04N 19/82 (2014.01)
(52) CPC특허분류
H04N 19/593 (2015.01)
H04N 19/105 (2015.01)
(21) 출원번호 10-2023-7034005
(22) 출원일자(국제) 2022년01월28일
심사청구일자 2023년10월05일
(85) 번역문제출일자 2023년10월05일
(86) 국제출원번호 PCT/US2022/014284
(87) 국제공개번호 WO 2022/260722
국제공개일자 2022년12월15일
(30) 우선권주장
63/209,806 2021년06월11일 미국(US)
17/573,306 2022년01월11일 미국(US)

(71) 출원인
텐센트 아메리카 엘엘씨
미국 94306 캘리포니아주 팔로 알토 파크 블러바드 2747
(72) 발명자
자오 량
미국 94306 캘리포니아주 팔로 알토 파크 블러바드 2747 텐센트 아메리카 엘엘씨 내
리우 샨
미국 94306 캘리포니아주 팔로 알토 파크 블러바드 2747 텐센트 아메리카 엘엘씨 내
(74) 대리인
유미특허법인

전체 청구항 수 : 총 26 항

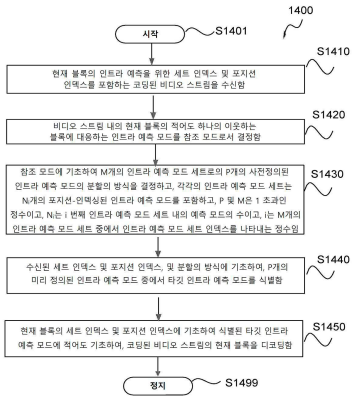
(54) 발명의 명칭 **인트라 예측을 수행하기 위한 방법 및 디바이스, 그리고 컴퓨터 판독가능 매체**

(57) 요 약

이 개시내용은 비디오의 인트라 모드 코딩 및 디코딩을 위한 다양한 방식이다. 예를 들어, 코딩된 비디오 스트림의 현재 블록에 대한 인트라 예측을 수행하기 위한 방법이 개시된다. 방법은 현재 블록의 인트라 예측을 위한 세트 인덱스 및 포지션 인덱스를 포함하는 코딩된 비디오 스트림을 수신하는 단계; 비디오 스트림 내의 현재 블록

(뒷면에 계속)

대 표 도 - 도14



의 적어도 하나의 이웃하는 블록에 대응하는 인트라 예측 모드를 참조 모드로서 결정하는 단계; 참조 모드에 기초하여 M개의 인트라 예측 모드 세트로의 P개의 미리 정의된 인트라 예측 모드의 분할의 방식을 결정하는 단계 - 각각의 인트라 예측 모드 세트는 N_i개의 포지션-인덱싱된 인트라 예측 모드를 포함하고, P 및 M은 1 초과인 정수이고, N_i는 i 번째 인트라 예측 모드 세트에서의 예측 모드의 수이고, i는 M개의 인트라 예측 모드 세트 중에서 인트라 예측 모드 세트 인덱스를 나타내는 정수임 -; 수신된 세트 인덱스 및 포지션 인덱스, 및 분할의 방식에 기초하여, P개의 미리 정의된 인트라 예측 모드 중에서 타깃 인트라 예측 모드를 식별하는 단계; 및 현재 블록의 세트 인덱스 및 포지션 인덱스에 기초하여 식별된 타깃 인트라 예측 모드에 적어도 기초하여, 코딩된 비디오 스트림의 현재 블록을 디코딩하는 단계를 포함할 수 있다.

(52) CPC특허분류
H04N 19/11 (2015.01)
H04N 19/119 (2015.01)
H04N 19/157 (2015.01)
H04N 19/176 (2015.01)
H04N 19/46 (2015.01)
H04N 19/70 (2015.01)
H04N 19/82 (2015.01)

명 세 서

청구범위

청구항 1

코딩된 비디오 스트림의 현재 블록에 대한 인트라 예측을 수행하기 위한 방법으로서,

상기 현재 블록의 인트라 예측을 위한 세트 인덱스(set index) 및 포지션 인덱스(position index)를 포함하는 상기 코딩된 비디오 스트림을 수신하는 단계;

상기 비디오 스트림 내의 상기 현재 블록의 적어도 하나의 이웃하는 블록에 대응하는 인트라 예측 모드를 참조 모드로서 결정하는 단계;

상기 참조 모드에 기초하여 M개의 인트라 예측 모드 세트로의 P개의 미리 정의된 인트라 예측 모드의 분할의 방식을 결정하는 단계 - 각각의 인트라 예측 모드 세트는 N_i개의 포지션-인덱싱된 인트라 예측 모드를 포함하고, P 및 M은 1 초과인 정수이고, N_i는 i 번째 인트라 예측 모드 세트에서의 예측 모드의 수이고, i는 상기 M개의 인트라 예측 모드 세트 중에서 인트라 예측 모드 세트 인덱스를 나타내는 정수임 -;

상기 수신된 세트 인덱스 및 포지션 인덱스, 및 상기 분할의 방식에 기초하여, 상기 P개의 미리 정의된 인트라 예측 모드 중에서 타깃 인트라 예측 모드를 식별하는 단계; 및

상기 현재 블록의 상기 세트 인덱스 및 상기 포지션 인덱스에 기초하여 식별된 상기 타깃 인트라 예측 모드에 적어도 기초하여, 상기 코딩된 비디오 스트림의 상기 현재 블록을 디코딩하는 단계

를 포함하는 방법.

청구항 2

제1항에 있어서,

N_{max}는 2의 거듭제곱이고, N_{max}는 N_i 중에서 최대치인, 방법.

청구항 3

제2항에 있어서,

M이 2 초과일 때, N_i는 제1 수 및 제2 수로부터 선택되는, 방법.

청구항 4

제3항에 있어서,

N_i는 모든 M개의 인트라 예측 모드 세트에 대하여 동일한 값인, 방법.

청구항 5

제3항에 있어서,

상기 M개의 인트라 예측 모드 세트 중의 하나의 세트는 상기 제2 수의 인트라 예측 모드를 포함하고, 상기 M개의 인트라 예측 모드 세트의 다른 세트 모두는 상기 제1 수의 인트라 예측 모드를 포함하는, 방법.

청구항 6

제3항에 있어서,

$M = 4$이고, $N_{max} = 16$인, 방법.

청구항 7

제6항에 있어서,

P = 61, 상기 제1 수는 16, 상기 제2 수는 13인, 방법.

청구항 8

제7항에 있어서,

상기 P개의 미리 정의된 인트라 예측 모드는 비-방향성 인트라 예측 모드들의 서브세트(subset)를 포함하고,

상기 M개의 인트라 예측 모드 세트 내의 상기 비-방향성 인트라 예측 모드들의 서브세트의 상대적인 순서는 상기 참조 모드에 관계없이 고정되는, 방법.

청구항 9

제1항 내지 제8항 중 어느 한 항에 있어서,

상기 참조 모드에 관계없이, 비-방향성 인트라 예측 모드들의 서브세트는 상기 M개의 인트라 예측 모드 세트 내의 제1 위치결정된 인트라 예측 모드 세트 내에 있는, 방법.

청구항 10

제9항에 있어서,

상기 참조 모드에 관계없이, 비-방향성 인트라 예측 모드들의 서브세트는 상기 제1 위치결정된 인트라 예측 모드 세트 내의 순서에 있어서 첫 번째로서 항상 배치된 DC 예측 모드를 포함하는, 방법.

청구항 11

제10항에 있어서,

상기 DC 예측 모드의 서브-모드로서, 재귀적-필터링-기반(recursive-filtering-based) 인트라 예측 모드가 시그널링되는, 방법.

청구항 12

제9항에 있어서,

상기 참조 모드에 관계없이, 비-방향성 인트라 예측 모드들의 서브세트는 상기 제1 위치결정된 인트라 예측 모드 세트 내의 순서에 있어서 두 번째로서 항상 위치결정된 SMOOTH 예측 모드를 포함하는, 방법.

청구항 13

제9항에 있어서,

상기 참조 모드에 관계없이, 비-방향성 인트라 예측 모드들의 서브세트는 상기 제1 위치결정된 인트라 예측 모드 세트 내의 순서에 있어서 세 번째로서 항상 위치결정된 SMOOTH_V 예측 모드를 포함하는, 방법.

청구항 14

제9항에 있어서,

상기 참조 모드에 관계없이, 비-방향성 인트라 예측 모드들의 서브세트는 상기 제1 위치결정된 인트라 예측 모드 세트 내의 순서에 있어서 네 번째로서 항상 위치결정된 SMOOTH_H 예측 모드를 포함하는, 방법.

청구항 15

제9항에 있어서,

상기 참조 모드에 관계없이, 비-방향성 인트라 예측 모드들의 서브세트는 상기 제1 위치결정된 인트라 예측 모드 세트 내의 순서에 있어서 다섯 번째로서 항상 위치결정된 PAETH 예측 모드를 포함하는, 방법.

청구항 16

제1항 내지 제8항 중 어느 한 항에 있어서,

상기 P개의 미리 정의된 인트라 예측 모드는 재귀적-필터링-기반 인트라 예측 모드를 포함하고,

상기 참조 모드에 관계없이, 상기 재귀적-필터링-기반 인트라 예측 모드는 순서에 있어서 상기 M개의 인트라 예측 모드 세트 중에서 상기 제1 위치결정된 인트라 예측 모드 세트로서 배치되고,

상기 재귀적-필터링-기반 인트라 예측 모드는 임의의 DC 인트라 예측 모드와는 독립적으로 시그널링되는, 방법.

청구항 17

제16항에 있어서,

상기 현재 블록에 대한 상기 식별된 타깃 인트라 예측 모드가 상기 재귀적-필터링-기반 인트라 예측 모드일 때, 상기 방법은 재귀적-필터링-기반 인트라 예측 모드들의 세트 중의 어느 것이 상기 세트 인덱스 및 상기 포지션 인덱스와는 별도로 선택되는지를 결정하는 단계를 더 포함하는, 방법.

청구항 18

제16항에 있어서,

상기 참조 모드에 관계없이, 상기 재귀적-필터링-기반 인트라 예측 모드는 상기 제1 위치결정된 인트라 예측 모드 세트 내의 여섯 번째 포지션에서 항상 배치되는, 방법.

청구항 19

제16항에 있어서,

상기 P개의 미리 정의된 인트라 예측 모드는 적어도 하나의 방향 인트라 예측 모드, 적어도 하나의 비-방향성 인트라 예측 모드, 및 적어도 하나의 크로마에 대한 루마(luma-for-chroma) 인트라 예측 모드를 포함하는, 방법.

청구항 20

코딩된 비디오 스트림의 현재 블록에 대한 인트라 예측을 수행하기 위한 디바이스로서,

프로세싱 회로부

를 포함하고, 상기 프로세싱 회로부는,

상기 현재 블록의 인트라 예측을 위한 세트 인덱스 및 포지션 인덱스를 포함하는 상기 코딩된 비디오 스트림을 수신하고,

상기 비디오 스트림 내의 상기 현재 블록의 적어도 하나의 이웃하는 블록에 대응하는 인트라 예측 모드를 참조 모드로서 결정하고,

상기 참조 모드에 기초하여 M개의 인트라 예측 모드 세트로의 P개의 미리 정의된 인트라 예측 모드의 분할의 방식을 결정하고 - 각각의 인트라 예측 모드 세트는 N_i개의 포지션-인덱싱된 인트라 예측 모드를 포함하고, P 및 M은 1 초과인 정수이고, N_i는 i 번째 인트라 예측 모드 세트에서의 예측 모드의 수이고, i는 상기 M개의 인트라 예측 모드 세트 중에서 인트라 예측 모드 세트 인덱스를 나타내는 정수임 -,

상기 수신된 세트 인덱스 및 포지션 인덱스, 및 상기 분할의 방식에 기초하여, 상기 P개의 미리 정의된 인트라 예측 모드 중에서 타깃 인트라 예측 모드를 식별하고,

상기 현재 블록의 상기 세트 인덱스 및 상기 포지션 인덱스에 기초하여 식별된 상기 타깃 인트라 예측 모드에 적어도 기초하여, 상기 코딩된 비디오 스트림의 상기 현재 블록을 디코딩하도록

구성되는, 디바이스.

청구항 21

코딩된 비디오 스트림의 현재 블록에 대한 인트라 예측을 수행하기 위한 디바이스로서, 제2항 내지 제8항에서의

방법 중 어느 하나를 수행하도록 구성된 프로세싱 회로부를 포함하는 디바이스.

청구항 22

코딩된 비디오 스트림의 현재 블록에 대한 인트라 예측을 수행하기 위한 디바이스로서, 제9항을 수행하도록 구성된 프로세싱 회로부를 포함하는 디바이스.

청구항 23

코딩된 비디오 스트림의 현재 블록에 대한 인트라 예측을 수행하기 위한 디바이스로서, 제16항을 수행하도록 구성된 프로세싱 회로부를 포함하는 디바이스.

청구항 24

컴퓨터 명령을 저장하기 위한 비-일시적 컴퓨터 판독가능 매체로서, 상기 컴퓨터 명령은, 프로세서에 의해 실행될 때, 상기 프로세서로 하여금 제1항 내지 제8항 중 어느 한 항을 수행하게 하는, 비-일시적 컴퓨터 판독가능 매체.

청구항 25

컴퓨터 명령을 저장하기 위한 비-일시적 컴퓨터 판독가능 매체로서, 상기 컴퓨터 명령은, 프로세서에 의해 실행될 때, 상기 프로세서로 하여금 제9항을 수행하게 하는, 비-일시적 컴퓨터 판독가능 매체.

청구항 26

컴퓨터 명령을 저장하기 위한 비-일시적 컴퓨터 판독가능 매체로서, 상기 컴퓨터 명령은, 프로세서에 의해 실행될 때, 상기 프로세서로 하여금 제16항을 수행하게 하는, 비-일시적 컴퓨터 판독가능 매체.

발명의 설명

기 술 분 야

[0001] 이 출원은 2021년 6월 11일자로 출원된 "개선된 인트라 모드 코딩(IMPROVED INTRA MODE CODING)"이라는 명칭의 미국 가출원 제63/209,806호를 우선권 주장하는, 2022년 1월 11일자로 출원된 미국 정규 특허 출원 제17/573,306호에 기초하고 그 우선권의 이익을 주장한다. 두 출원은 그 전체적으로 참조로 본 명세서에 통합된다.

[0002] 이 개시내용은 진보된 비디오 코딩 기술들의 세트를 설명한다. 더 구체적으로, 개시된 기술은 인트라 모드 코딩을 위한 다양한 방식을 수반한다.

배 경 기 술

[0003] 본 명세서에서 제공된 배경 설명은 개시내용의 맥락을 일반적으로 제시하는 목적을 위한 것이다. 이 배경 섹션에서 설명되는 한도까지의, 현재 거명된 발명자의 작업뿐만 아니라, 이 출원의 출원 시에 종래 기술로서 이와 다르게 자격부여하지 않을 수 있는 설명의 양태는 본 개시내용에 대하여 종래 기술로서 명백히 또는 묵시적으로 인정되지 않는다.

[0004] 비디오 코딩 및 디코딩은 모션 보상(motion compensation)을 갖는 인터-픽처 예측(inter-picture prediction)을 이용하여 수행될 수 있다. 비압축된 디지털 비디오는 일련의 픽처(picture)를 포함할 수 있고, 각각의 픽처는 예를 들어, 1920 x 1080 루미넌스(luminance) 샘플 및 연관된 전체 또는 서브샘플링된 크로미넌스(chrominance) 샘플의 공간적 차원(spatial dimension)을 가질 수 있다. 일련의 픽처는 예를 들어, 초(second) 당 60 픽처 또는 초 당 60 프레임의 고정된 또는 가변적인 픽처 레이트(대안적으로, 프레임 레이트로 칭해짐)를 가질 수 있다. 비압축된 비디오는 스트리밍 또는 데이터 프로세싱을 위한 구체적인 비트레이트 요건을 가진다. 예를 들어, 1920 x 1080의 픽셀 해상도, 60 프레임/초의 프레임 레이트, 및 컬러 채널마다 8 픽셀 당 비트(bit per pixel)에서의 4:2:0의 크로마 서브샘플링을 갖는 비디오는 1.5 Gbit/s 대역폭에 근접하도록 요구한다. 이러한 비디오의 1 시간은 600 GByte 초과의 저장 공간을 요구한다.

[0005] 비디오 코딩 및 디코딩의 하나의 목적은 압축을 통한, 비압축된 입력 비디오 신호에서의 중복성(redundancy)의 감소일 수 있다. 압축은 일부 경우에는 2 자릿수 이상만큼 전술한 대역폭 및/또는 저장 공간 요건을 감소시키는

것을 도울 수 있다. 무손실 압축(lossless compression) 및 손실 압축(lossy compression)의 둘 모두 뿐만 아니라 그 조합이 채용될 수 있다. 무손실 압축은 원래의 신호의 정확한 복사본이 디코딩 프로세스를 통해 압축된 원래의 신호로부터 재구성될 수 있는 기법을 지칭한다. 손실 압축은 원래의 비디오 정보가 코딩 동안에 완전히 유지되지 않고 디코딩 동안에는 완전히 복원가능하지 않은 코딩/디코딩 프로세스를 지칭한다. 손실 압축을 이용할 때, 재구성된 신호는 원래의 신호와 동일하지 않을 수 있지만, 원래 및 재구성된 신호 사이의 왜곡은 재구성된 신호가 일부 정보 손실에도 불구하고 의도된 애플리케이션을 위하여 유용하게 하기에 충분히 작아지게 된다. 비디오의 경우에, 손실 압축은 많은 애플리케이션에서 폭넓게 채용된다. 용인가능한 왜곡의 양은 애플리케이션에 종속된다. 예를 들어, 어떤 소비자 비디오 스트리밍 애플리케이션의 이용자는 영화 또는 텔레비전 방송 애플리케이션의 이용자보다 높은 왜곡을 용인할 수 있다. 특정한 코딩 알고리즘에 의해 달성가능한 압축 비율은 다양한 왜곡 공차(distortion tolerance)를 반영하기 위하여 선택되거나 조절될 수 있다: 더 높은 용인가능한 왜곡은 일반적으로, 더 높은 손실 및 더 높은 압축 비율을 산출하는 코딩 알고리즘을 허용한다.

[0006] 비디오 인코더 및 디코더는 예를 들어, 모션 보상(motion compensation), 푸리에 변환(Fourier transform), 양자화(quantization), 및 엔트로피 코딩(entropy coding)을 포함하는, 몇몇 넓은 카테고리 및 단계로부터의 기법을 사용할 수 있다.

[0007] 비디오 코덱 기술은 인트라 코딩(intra coding)으로서 공지된 기법을 포함할 수 있다. 인트라 코딩에서, 샘플 값은 이전에 재구성된 참조 픽처로부터의 샘플 또는 다른 데이터를 참조하지 않으면서 표현된다. 일부 비디오 코덱에서, 픽처는 샘플의 블록으로 공간적으로 하위분할된다. 샘플의 모든 블록이 인트라 모드에서 코딩될 때, 그 픽처는 인트라 픽처(intra picture)로 지칭될 수 있다. 인트라 픽처, 및 독립적 디코더 리프레시 픽처(independent decoder refresh picture)와 같은 그 파생물은 디코더 상태를 재설정하기 위하여 이용될 수 있고, 그러므로, 코딩된 비디오 비트스트림 및 비디오 세션 내의 첫 번째 픽처로서, 또는 스틸 이미지(still image)로서 이용될 수 있다. 인트라 예측 후의 블록의 샘플은 그 다음으로, 주파수 도메인으로의 변환의 대상이 될 수 있고, 그렇게 생성된 변환 계수는 엔트로피 코딩 전에 양자화될 수 있다. 인트라 예측은 사전-변환 도메인에서 샘플 값을 최소화하는 기법을 나타낸다. 일부 경우에는, 변환 후의 DC 값이 더 작고, AC 계수가 더 작을수록, 엔트로피 코딩 후의 블록을 나타내기 위하여 주어진 양자화 스텝 크기(step size)에서 요구되는 비트가 더 적다.

[0008] 예를 들어, MPEG-2 세대 코딩 기술로부터 공지된 것과 같은 전통적인 인트라 코딩은 인트라 예측을 이용하지 않는다. 그러나, 일부 더 새로운 비디오 압축 기술은, 공간적으로 이웃하는 것의 인코딩 및/또는 디코딩 동안에 획득되고, 인트라 코딩되거나 디코딩되고 있는 데이터의 블록을 디코딩 순서에서 선행하는, 예를 들어, 포위하는 샘플 데이터 및/또는 메타데이터에 기초하여 블록의 코딩/디코딩을 시도하는 기법을 포함한다. 이러한 기법은 "인트라 예측(intra prediction)" 기법으로 이하 칭해진다. 적어도 일부 경우에는, 인트라 예측이 다른 참조 픽처로부터가 아니라, 재구성 중인 오직 현재 픽처로부터의 참조 데이터를 이용한다는 것에 주목한다.

[0009] 많은 상이한 형태의 인트라 예측이 있을 수 있다. 하나 초과의 이러한 기법이 주어진 비디오 코딩 기술에서 이용가능할 때, 이용 중인 기법은 인트라 예측 모드로 지칭될 수 있다. 하나 이상의 인트라 예측 모드는 특정한 코덱에서 제공될 수 있다. 어떤 경우에는, 모드가 서브모드를 가질 수 있고 및/또는 다양한 파라미터와 연관될 수 있고, 비디오의 블록에 대한 모드/서브모드 정보 및 인트라 코딩 파라미터는 개별적으로 코딩될 수 있거나 모드 코드워드(mode codeword) 내에 집합적으로 포함될 수 있다. 주어진 모드, 서브모드, 및/또는 파라미터 조합에 대하여 어느 코드워드를 이용할 것인지는 인트라 예측을 통한 코딩 효율 이득에 있어서 영향을 가질 수 있고, 코드워드를 비트스트림으로 변환하기 위하여 이용된 엔트로피 코딩 기술도 그러할 수 있다.

[0010] 어떤 인트라 예측의 모드는 H.264로 도입되었고, H.265에서 정제되었고, 공동 탐구 모델(JEM : joint exploration model), 다용도 비디오 코딩(VVC : versatile video coding), 및 벤치마크 세트(BMS : benchmark set)와 같은 더 새로운 코딩 기술에서 추가로 정제되었다. 일반적으로, 인트라 예측을 위하여, 예측자 블록은 이용가능하게 된 이웃하는 샘플 값을 이용하여 형성될 수 있다. 예를 들어, 어떤 방향 및/또는 라인을 따르는 이웃하는 샘플들의 특정한 세트의 이용가능한 값은 예측자 블록으로 복사될 수 있다. 이용 중인 방향에 대한 참조는 비트스트림에서 코딩될 수 있거나, 스스로 예측될 수 있다.

[0011] 도 1a를 참조하면, 하부 우측에서 도시된 것은 (H.265에서 특정된 35개의 인트라 모드의 33개의 각도 모드에 대응하는) H.265의 33개의 가능한 인트라 예측자 방향에서 특정된 9개의 예측자 방향들의 서브세트이다. 화살표가 수렴하는 포인트(101)는 예측되고 있는 샘플을 나타낸다. 화살표는 이웃하는 샘플이 101에서 그 방향으로부터 샘플을 예측하기 위하여 이용되는 방향을 나타낸다. 예를 들어, 화살표(102)는 샘플(101)이 수평 방향으로부터

45도 각도에서, 이웃하는 샘플 또는 상부 우측의 샘플로부터 예측된다는 것을 지시한다. 유사하게, 화살표(103)는 샘플(101)이 수평 방향으로부터 22.5도 각도에서, 샘플(101)의 이웃하는 샘플 또는 하부 좌측의 샘플로부터 예측된다는 것을 지시한다.

[0012] 도 1a를 여전히 참조하면, 상부 좌측 상에는, (파선된 굵은 글씨 라인에 의해 지시된) 4 x 4 샘플의 정사각형 블록(104)이 도시되어 있다. 정사각형 블록(104)은 16개의 샘플을 포함하고, 샘플의 각각에는 "S", Y 차원에서의 그 포지션(예컨대, 행 인덱스(row index)), 및 X 차원에서의 그 포지션(예컨대, 열 인덱스(column index))으로 라벨이 붙여진다. 예를 들어, 샘플 S21은 (상부로부터) Y 차원에서의 제2 샘플 및 X 차원에서의 (좌측으로부터) 제1 샘플이다. 유사하게, 샘플 S44는 Y 및 X 차원의 둘 모두에서의 블록(104) 내의 제4 샘플이다. 블록은 크기에 있어서 4 x 4 샘플이므로, S44는 하부 우측에 있다. 추가로 도시된 것은 유사한 번호부여 방식을 따르는 예시적인 참조 샘플이다. 참조 샘플에는 R, 블록(104)에 대한 그 Y 포지션(예컨대, 행 인덱스) 및 X 포지션(열 인덱스)으로 라벨이 붙여진다. H.264 및 H.265의 둘 모두에서, 재구성 중인 블록에 인접하게 이웃하는 예측 샘플이 이용된다.

[0013] 블록(104)의 인트라 픽처 예측은 시그널링된 예측 방향에 따라 이웃하는 샘플로부터 참조 샘플 값을 복사함으로써 시작될 수 있다. 예를 들어, 코딩된 비디오 비트스트림은, 이 블록(104)에 대하여, 화살표(102)의 예측 방향, 즉, 샘플이 수평 방향으로부터 45-도 각도에서, 예측 샘플 또는 상부 우측의 샘플로부터 예측된다는 것을 지시하는 시그널링(signaling)을 포함하는 것으로 가정한다. 이러한 경우에는, 샘플 S41, S32, S23, 및 S14가 동일한 참조 샘플 R05로부터 예측된다. 샘플 S44는 그 다음으로, 참조 샘플 R08로부터 예측된다.

[0014] 어떤 경우에는, 참조 샘플을 계산하기 위하여; 특히, 방향이 45도에 의해 균등하게 분할가능하지 않을 때, 다수의 참조 샘플의 값이 예를 들어, 보간(interpolation)을 통해 조합될 수 있다.

[0015] 비디오 코딩 기술이 발전하는 것을 계속함에 따라, 가능한 방향의 수는 증가하였다. H.264(2003년)에서는, 예를 들어, 9개의 상이한 방향이 인트라 예측을 위하여 이용가능하다. 그것은 H.265(2013년)에서 33으로 증가하였고, JEM/VVC/BMS는 이 개시내용의 시점에 최대 65개의 방향을 지원할 수 있다. 실험적 연구는 가장 적당한 인트라 예측 방향을 식별하는 것을 돕도록 행해졌고, 엔트로피 코딩에서의 어떤 기법은 작은 수의 비트로 그 가장 적당한 방향을 인코딩하기 위하여 이용될 수 있어서, 방향에 대한 어떤 비트 벌칙을 수락할 수 있다. 또한, 방향 자체는 때때로, 디코딩되었던 이웃하는 블록의 인트라 예측에서 이용된 이웃하는 방향으로부터 예측될 수 있다.

[0016] 도 1b는 시간이 지남에 따라 개발된 다양한 인코딩 기술에서의 증가하는 수의 예측 방향을 예시하기 위하여 JEM에 따른 65개의 인트라 예측 방향을 도시하는 개략도(180)를 도시한다.

[0017] 인트라 예측 방향을 나타내는 비트를 코딩된 비디오 비트스트림에서의 예측 방향으로 맵핑하기 위한 방식은 비디오 코딩 기술마다 변동될 수 있고; 예를 들어, 인트라 예측 모드로의 예측 방향의 단순한 직접적인 맵핑으로부터, 코드워드(codeword), 가장 고확률 모드를 수반하는 복잡한 적응적 방식, 및 유사한 기법까지의 범위일 수 있다. 그러나, 모든 경우에는, 어떤 다른 방향보다 비디오 컨텐츠에서 발생할 가능성이 통계적으로 더 적을 가능성이 있는 인트라 예측을 위한 어떤 방향이 있을 수 있다. 비디오 압축의 목표는 중복성의 감소이므로, 그 가능성이 적은 방향은 양호하게-설계된 비디오 코딩 기술에서, 더 가능성이 많은 방향보다 더 큰 수의 비트에 의해 표현될 수 있다.

[0018] 인터 픽처 예측 또는 인터 예측은 모션 보상에 기초할 수 있다. 모션 보상에서, 이전에 재구성된 픽처 또는 그 일부(참조 픽처)로부터의 샘플 데이터는 모션 벡터(motion vector)(이하 MV)에 의해 지시된 방향으로 공간적으로 시프팅된 후에, 새롭게 재구성된 픽처 또는 픽처 부분(예컨대, 블록)의 예측을 위하여 이용될 수 있다. 일부 경우에는, 참조 픽처가 현재 재구성 중인 픽처와 동일할 수 있다. MV는 2개의 X 및 Y, 또는 3개의 차원을 가질 수 있고, 제3 차원은 (시간 차원과 유사한) 이용 중인 참조 픽처의 지시일 수 있다.

[0019] 일부 비디오 압축 기법에서, 샘플 데이터의 어떤 영역에 적용가능한 현재 MV는 다른 MV로부터, 예를 들어, 재구성 중인 영역에 공간적으로 인접하고 디코딩 순서에서 현재 MV를 선행하는 샘플 데이터의 다른 영역에 관련되는 그 다른 MV로부터 예측될 수 있다. 그렇게 행하는 것은 상관된 MV에서의 중복성을 제거하는 것에 의존함으로써 MV를 코딩하기 위하여 요구된 전체적인 데이터량을 실질적으로 감소시킬 수 있고, 이에 의해, 압축 효율을 증가시킬 수 있다. MV 예측은 효과적으로 작동할 수 있는데, 예를 들어, 그 이유는 (내추럴 비디오(natural video)로서 공지된) 카메라로부터 도출된 입력된 비디오 신호를 코딩할 때, 단일 MV가 적용가능한 영역보다 더 큰 영역이 비디오 시퀀스에서 유사한 방향으로 이동하고, 일부 경우에는, 이웃하는 영역의 MV로부터 도출된 유사한 모션 벡터를 이용하여 예측될 수 있을 통계적 가능성이 있기 때문이다. 그것은 주어진 영역에 대한 실제적인 MV

가 포위하는 MV로부터 예측된 MV와 유사하거나 동일한 것으로 귀착된다. 이러한 MV는 궁극적으로, 엔트로피 코딩 후에, MV가 이웃하는 MV(들)로부터 예측되는 것이 아니라 직접적으로 코딩될 경우에 이용될 것보다 더 작은 비트의 수로 표현될 수 있다. 일부 경우에는, MV 예측이 원래의 신호(즉: 샘플 스트림)로부터 도출된 신호(즉: MV)의 무손실 압축의 예일 수 있다. 다른 경우에는, MV 예측 자체는 예를 들어, 몇몇 포위하는 MV로부터 예측자(predictor)를 계산할 때에 라운딩 에러(rounding error) 때문에 손실성일 수 있다.

[0020] 다양한 MV 예측 메커니즘은 H.265/HEVC(ITU-T Rec. H.265, "High Efficiency Video Coding(고효율 비디오 코딩)", 2016년 12월)에서 설명되어 있다. H.265가 특정하는 많은 MV 예측 메커니즘 중에서, 이하에서 설명된 것은 "공간적 병합(spatial merge)"으로서 이하에서 지칭된 기법이다.

[0021] 구체적으로, 도 2를 참조하면, 현재 블록(201)은 모션 검색 프로세스 동안에 인코더에 의해 공간적으로 시프팅되었던 동일 크기의 이전 블록으로부터 예측가능한 것으로 밝혀진 샘플을 포함한다. 그 MV를 직접적으로 코딩하는 대신에, MV는 A0, A1, 및 B0, B1, B2(각각 202 내지 206)로 나타낸 5개의 포위하는 샘플 중의 어느 하나와 연관된 MV를 이용하여, 하나 이상의 참조 픽처와 연관된 메타데이터로부터, 예를 들어, (디코딩 순서에서) 가장 최근 참조 픽처로부터 도출될 수 있다. H.265에서, MV 예측은 이웃하는 블록이 이용하는 것과 동일한 참조 픽처로부터의 예측자를 이용할 수 있다.

발명의 내용

[0022] 개시내용의 측면은 인트라 모드 코딩을 위한 다양한 방식을 수반하는, 비디오 인코딩 및 디코딩을 위한 방법 및 장치를 제공한다.

[0023] 일부 예시적인 구현예에서는, 코딩된 비디오 스트림의 현재 블록에 대한 인트라 예측을 수행하기 위한 방법이 개시된다. 방법은 현재 블록의 인트라 예측을 위한 세트 인덱스 및 포지션 인덱스를 포함하는 코딩된 비디오 스트림을 수신하는 단계; 비디오 스트림 내의 현재 블록의 적어도 하나의 이웃하는 블록에 대응하는 인트라 예측 모드를 참조 모드로서 결정하는 단계; 참조 모드에 기초하여 M개의 인트라 예측 모드 세트로의 P개의 미리 정의된 인트라 예측 모드의 분할의 방식을 결정하는 단계 - 각각의 인트라 예측 모드 세트는 N_i개의 포지션-인덱싱된 인트라 예측 모드를 포함하고, P 및 M은 1 초과인 정수이고, N_i는 i 번째 인트라 예측 모드 세트에서의 예측 모드의 수이고, i는 M개의 인트라 예측 모드 세트 중에서 인트라 예측 모드 세트 인덱스를 나타내는 정수임 -;

[0024] 수신된 세트 인덱스 및 포지션 인덱스, 및 분할의 방식에 기초하여, P개의 미리 정의된 인트라 예측 모드 중에서 타깃 인트라 예측 모드를 식별하는 단계; 및 현재 블록의 세트 인덱스 및 포지션 인덱스에 기초하여 식별된 타깃 인트라 예측 모드에 적어도 기초하여, 코딩된 비디오 스트림의 현재 블록을 디코딩하는 단계를 포함할 수 있다.

[0025] 위의 구현예에서, N_{max}는 2의 거듭제곱(power)이고, N_{max}는 N_i 중에서 최대치이다. 일부 구현예에서, M이 2 초과일 때, N_i는 제1 수 및 제2 수로부터 선택된다. 일부 구현예에서, N_i는 모든 M개의 인트라 예측 모드 세트에 대하여 동일한 값이다. 일부 구현예에서, M개의 인트라 예측 모드 세트 중의 하나의 세트는 제2 수의 인트라 예측 모드를 포함하고, M개의 인트라 예측 모드 세트의 다른 세트 모두는 제1 수의 인트라 예측 모드를 포함한다. 일부 구현예에서, M = 4이고, N_{max} = 16이다. 일부 구현예에서, P = 61, 제1 수는 16, 제2 수는 13이다.

[0026] 위의 일부 예시적인 구현예에서, P개의 미리 정의된 인트라 예측 모드는 비-방향성(non-directional) 인트라 예측 모드들의 서브세트(subset)를 포함할 수 있고; M개의 인트라 예측 모드 세트 내의 비-방향성 인트라 예측 모드들의 서브세트의 상대적인 순서는 참조 모드에 관계없이 고정된다.

[0027] 위의 일부 예시적인 구현예에서는, 참조 모드에 관계없이, 비-방향성 인트라 예측 모드들의 서브세트가 M개의 인트라 예측 모드 세트 내의 제1 위치결정된 인트라 예측 모드 세트 내에 있다.

[0028] 위의 일부 예시적인 구현예에서는, 참조 모드에 관계없이, 비-방향성 인트라 예측 모드들의 서브세트가 제1 위치결정된 인트라 예측 모드 세트 내의 순서에 있어서 첫 번째로서 항상 배치된 DC 예측 모드를 포함한다.

[0029] 위의 일부 예시적인 구현예에서는, DC 예측 모드의 서브-모드로서, 재귀적-필터링-기반(recursive-filtering-based) 인트라 예측 모드가 시그널링된다. 또한, 참조 모드에 관계없이, 비-방향성 인트라 예측 모드들의 서브세트는 제1 위치결정된 인트라 예측 모드 세트 내의 순서에 있어서 두 번째로서 항상 위치결정된 SMOOTH 예측 모드를 포함할 수 있다. 일부 구현예에서는, 참조 모드에 관계없이, 비-방향성 인트라 예측 모드들의 서브세트

가 제1 위치결정된 인트라 예측 모드 세트 내의 순서에 있어서 세 번째로서 항상 위치결정된 SMOOTH_V 예측 모드를 포함한다.

[0030] 위의 일부 예시적인 구현예에서는, 참조 모드에 관계없이, 비-방향성 인트라 예측 모드들의 서브세트가 제1 위치결정된 인트라 예측 모드 세트 내의 순서에 있어서 네 번째로서 항상 위치결정된 SMOOTH_H 예측 모드를 포함할 수 있다.

[0031] 위의 일부 예시적인 구현예에서는, 참조 모드에 관계없이, 비-방향성 인트라 예측 모드들의 서브세트가 제1 위치결정된 인트라 예측 모드 세트 내의 순서에 있어서 다섯 번째로서 항상 위치결정된 PAETH 예측 모드를 포함할 수 있다.

[0032] 위의 일부 예시적인 구현예에서, P개의 미리 정의된 인트라 예측 모드는 재귀적-필터링-기반 인트라 예측 모드를 포함할 수 있고; 참조 모드에 관계없이, 재귀적-필터링-기반 인트라 예측 모드는 순서에 있어서 M개의 인트라 예측 모드 세트 중에서 제1 위치결정된 인트라 예측 모드 세트로서 배치되고; 재귀적-필터링-기반 인트라 예측 모드는 임의의 DC 인트라 예측 모드와는 독립적으로 시그널링된다.

[0033] 위의 일부 예시적인 구현예에서, 현재 블록에 대한 식별된 타깃 인트라 예측 모드가 재귀적-필터링-기반 인트라 예측 모드일 때, 방법은 재귀적-필터링-기반 인트라 예측 모드들의 세트 중의 어느 것이 세트 인덱스 및 포지션 인덱스와는 별도로 선택되는지를 결정하는 단계를 더 포함할 수 있다.

[0034] 위의 일부 예시적인 구현예에서, 참조 모드에 관계없이, 재귀적-필터링-기반 인트라 예측 모드는 제1 위치결정된 인트라 예측 모드 세트 내의 여섯 번째 포지션에서 항상 배치된다. 위의 일부 예시적인 구현예에서, P개의 미리 정의된 인트라 예측 모드는 적어도 하나의 방향 인트라 예측 모드, 적어도 하나의 비-방향성 인트라 예측 모드, 및 적어도 하나의 크로마에 대한 루마(luma-for-chroma) 인트라 예측 모드를 포함한다.

[0035] 개시내용의 측면은 또한, 비디오 디코딩 및/또는 인코딩을 위한 위의 방법 구현예 중의 임의의 하나의 방법 구현예를 수행하도록 구성된 프로세싱 회로부를 포함하는 디바이스를 제공한다. 개시내용의 측면은 또한, 명령을 저장하는 비-일시적 컴퓨터-판독가능 매체를 제공하고, 명령은, 비디오 디코딩 및/또는 인코딩을 위하여 컴퓨터에 의해 실행될 때, 컴퓨터로 하여금, 비디오 디코딩 및/또는 인코딩을 위한 위의 방법 구현예 중의 임의의 하나의 방법 구현예를 수행하게 한다.

도면의 간단한 설명

[0036] 개시된 발명 요지의 추가의 특징, 본질, 및 다양한 장점은 다음의 상세한 설명 및 첨부 도면으로부터 더 분명할 것이다.

도 1a는 인트라 예측 방향성 모드들의 예시적인 서브세트의 개략적인 예시도를 도시한다.

도 1b는 예시적인 인트라 예측 방향의 예시도를 도시한다.

도 2는 하나의 예에서 현재 블록 및 모션 벡터 예측을 위한 그 포위하는 공간적 병합 후보의 개략적인 예시도를 도시한다.

도 3은 예시적인 실시예에 따라, 통신 시스템(300)의 단순화된 블록도의 개략적인 예시도를 도시한다.

도 4는 예시적인 실시예에 따라, 통신 시스템(400)의 단순화된 블록도의 개략적인 예시도를 도시한다.

도 5는 예시적인 실시예에 따라, 비디오 디코더의 단순화된 블록도의 개략적인 예시도를 도시한다.

도 6은 예시적인 실시예에 따라, 비디오 인코더의 단순화된 블록도의 개략적인 예시도를 도시한다.

도 7은 또 다른 예시적인 실시예에 따라, 비디오 인코더의 블록도를 도시한다.

도 8은 또 다른 예시적인 실시예에 따라, 비디오 디코더의 블록도를 도시한다.

도 9는 개시내용의 예시적인 실시예에 따른 방향성 인트라 예측 모드를 도시한다.

도 10은 개시내용의 예시적인 실시예에 따른 비-방향성 인트라 예측 모드를 도시한다.

도 11은 개시내용의 예시적인 실시예에 따른 재귀적 인트라 예측 모드를 도시한다.

도 12는 개시내용의 예시적인 실시예에 따른 인트라 예측 블록의 변환 블록 파티셔닝(partitioning) 및 스캔

(scan)을 도시한다.

도 13은 개시내용의 예시적인 실시예에 따른 인터 예측 블록의 변환 블록 파티셔닝 및 스캔을 도시한다.

도 14는 개시내용의 예시적인 실시예에 따른 흐름도를 도시한다.

도 15는 개시내용의 예시적인 실시예에 따라, 컴퓨터 시스템의 개략적인 예시도를 도시한다.

발명을 실시하기 위한 구체적인 내용

[0037] 도 3은 본 개시내용의 실시예에 따른 통신 시스템(300)의 단순화된 블록도를 예시한다. 통신 시스템(300)은 예를 들어, 네트워크(350)를 통해 서로 통신할 수 있는 복수의 단말 디바이스를 포함한다. 예를 들어, 통신 시스템(300)은 네트워크(350)를 통해 상호접속된 제1 쌍의 단말 디바이스(310 및 320)를 포함한다. 도 3의 예에서, 제1 쌍의 단말 디바이스(310 및 320)는 데이터의 단방향성 송신을 수행할 수 있다. 예를 들어, 단말 디바이스(310)는 네트워크(350)를 통한 다른 단말 디바이스(320)로의 송신을 위하여 (예컨대, 단말 디바이스(310)에 의해 캡처되는 비디오 픽처의 스트림의) 비디오 데이터를 코딩할 수 있다. 인코딩된 비디오 데이터는 하나 이상의 코딩된 비디오 비트스트림의 형태로 송신될 수 있다. 단말 디바이스(320)는 네트워크(350)로부터 코딩된 비디오 데이터를 수신할 수 있고, 비디오 픽처를 복원하기 위하여 코딩된 비디오 데이터를 디코딩할 수 있고, 복원된 비디오 데이터에 따라 비디오 픽처를 디스플레이할 수 있다. 단방향성 데이터 송신은 미디어 서빙 애플리케이션 등에서 구현될 수 있다.

[0038] 또 다른 예에서, 통신 시스템(300)은 예를 들어, 비디오회의 애플리케이션(videoconferencing application) 동안에 구현될 수 있는 코딩된 비디오 데이터의 양방향성 송신을 수행하는 제2 쌍의 단말 디바이스(330 및 340)를 포함한다. 데이터의 양방향성 송신을 위하여, 예에서, 단말 디바이스(330 및 340)의 각각의 단말 디바이스는 네트워크(350)를 통한 단말 디바이스(330 및 340)의 다른 단말 디바이스로의 송신을 위하여 (예컨대, 단말 디바이스에 의해 캡처되는 비디오 픽처의 스트림의) 비디오 데이터를 코딩할 수 있다. 단말 디바이스(330 및 340)의 각각의 단말 디바이스는 또한, 단말 디바이스(330 및 340)의 다른 단말 디바이스에 의해 송신된 코딩된 비디오 데이터를 수신할 수 있고, 비디오 픽처를 복원하기 위하여 코딩된 비디오 데이터를 디코딩할 수 있고, 복원된 비디오 데이터에 따라 액세스가능한 디스플레이 디바이스에서 비디오 픽처를 디스플레이할 수 있다.

[0039] 도 3의 예에서, 단말 디바이스(310, 320, 330, 및 340)는 서버, 개인용 컴퓨터, 및 스마트 폰으로서 구현될 수 있지만, 그렇게 제한되지 않을 수 있다. 본 개시내용의 실시예는 데스크톱 컴퓨터, 랩톱 컴퓨터, 태블릿 컴퓨터, 미디어 플레이어(media player), 웨어러블 컴퓨터, 전용 비디오 회의 장비, 및/또는 등에서 구현될 수 있다. 네트워크(350)는 예를 들어, 유선(wired) 및/또는 무선 통신 네트워크를 포함하는, 단말 디바이스(310, 320, 330, 및 340) 사이에서 코딩된 비디오 데이터를 운반하는 임의의 수 또는 유형의 네트워크를 나타낸다. 통신 네트워크(350)는 회선-교환, 패킷-교환, 및/또는 다른 유형의 채널에서 데이터를 교환할 수 있다. 대표적인 네트워크는 전기통신 네트워크, 로컬 영역 네트워크, 광역 네트워크, 및/또는 인터넷을 포함한다. 본 논의의 목적을 위하여, 네트워크(350)의 아키텍처(architecture) 및 토폴로지(topology)는 본 명세서에서 명시적으로 설명되지 않으면, 본 개시내용의 동작에 중요하지 않을 수 있다.

[0040] 도 4는 개시된 발명 요지를 위한 애플리케이션에 대한 예로서, 비디오 스트리밍 환경에서 비디오 인코더 및 비디오 디코더의 배치를 예시한다. 개시된 발명 요지는 예를 들어, 비디오 회의, 디지털 TV 방송, 게이밍, 가상 현실(virtual reality), CD, DVD, 메모리 스틱 등을 포함하는 디지털 매체 상에서의 압축된 비디오의 저장 등을 포함하는 다른 비디오 애플리케이션에 동일하게 적용가능할 수 있다.

[0041] 비디오 스트리밍 시스템은 비압축되는 비디오 픽처 또는 이미지의 스트림(402)을 생성하기 위한 비디오 소스(401), 예컨대, 디지털 카메라를 포함할 수 있는 비디오 캡처 서브시스템(413)을 포함할 수 있다. 예에서, 비디오 픽처의 스트림(402)은 비디오 소스(401)의 디지털 카메라에 의해 레코딩되는 샘플을 포함한다. 인코딩된 비디오 데이터(404)(또는 코딩된 비디오 비트스트림)와 비교할 때에 높은 데이터 용량(data volume)을 강조하기 위하여 굵은 라인으로서 도시된 비디오 픽처의 스트림(402)은 비디오 소스(401)에 결합된 비디오 인코더(403)를 포함하는 전자 디바이스(420)에 의해 프로세싱될 수 있다. 비디오 인코더(403)는 이하에서 더 상세하게 설명된 바와 같은 개시된 발명 요지의 양태를 가능하게 하거나 구현하기 위한 하드웨어, 소프트웨어, 또는 그 조합을 포함할 수 있다. 비압축된 비디오 픽처의 스트림(402)과 비교할 때에 더 낮은 데이터 용량을 강조하기 위하여 얇은 라인으로서 도시된 인코딩된 비디오 데이터(404)(또는 인코딩된 비디오 비트스트림(404))는 미래의 이용을 위하여 스트리밍 서버(405) 상에서 또는 직접적으로 다운스트림 비디오 디바이스(도시되지 않음)로 저장될 수 있다. 도 4에서의 클라이언트 서브시스템(406 및 408)과 같은 하나 이상의 스트리밍 클라이언트 서브시스템은

인코딩된 비디오 데이터(404)의 복사본(407 및 409)을 인출(retrieve)하기 위하여 스트리밍 서버(405)를 액세스할 수 있다. 클라이언트 서브시스템(406)은 예를 들어, 전자 디바이스(430) 내의 비디오 디코더(410)를 포함할 수 있다. 비디오 디코더(410)는 인코딩된 비디오 데이터의 유입하는(incoming) 복사본(407)을 디코딩하고, 비압축되고 디스플레이(412)(예컨대, 디스플레이 스크린) 또는 다른 렌더링 디바이스(도시되지 않음) 상에서 렌더링(render)될 수 있는 비디오 픽처의 유출하는(outgoing) 스트림(411)을 생성한다. 비디오 디코더(410)는 이 개시 내용에서 설명된 다양한 기능의 일부 또는 전부를 수행하도록 구성될 수 있다. 일부 스트리밍 시스템에서, 인코딩된 비디오 데이터(404, 407, 및 409)(예컨대, 비디오 비트스트림)는 어떤 비디오 코딩/압축 표준에 따라 인코딩될 수 있다. 그 표준의 예는 ITU-T 추천안 H.265를 포함한다. 예에서, 개발 중인 비디오 코딩 표준은 다용도 비디오 코딩(VVC : Versatile Video Coding)으로서 비공식적으로 공지된다. 개시된 발명 요지는 VVC 및 다른 비디오 코딩 표준의 맥락에서 이용될 수 있다.

[0042] 전자 디바이스(420 및 430)는 다른 컴포넌트(도시되지 않음)를 포함할 수 있다는 것이 주목된다. 예를 들어, 전자 디바이스(420)는 비디오 디코더(도시되지 않음)를 포함할 수 있고, 전자 디바이스(430)는 비디오 인코더(도시되지 않음)를 마찬가지로 포함할 수 있다.

[0043] 도 5는 이하의 본 개시내용의 임의의 실시예에 따른 비디오 디코더(510)의 블록도를 도시한다. 비디오 디코더(510)는 전자 디바이스(530) 내에 포함될 수 있다. 전자 디바이스(530)는 수신기(531)(예컨대, 수신 회로부)를 포함할 수 있다. 비디오 디코더(510)는 도 4의 예에서 비디오 디코더(410) 대신에 이용될 수 있다.

[0044] 수신기(531)는 비디오 디코더(510)에 의해 디코딩되어야 할 하나 이상의 코딩된 비디오 시퀀스를 수신할 수 있다. 동일한 또는 또 다른 실시예에서, 하나의 코딩된 비디오 시퀀스는 한 번에 디코딩될 수 있고, 여기서, 각각의 코딩된 비디오 시퀀스의 디코딩은 다른 코딩된 비디오 시퀀스로부터 독립적이다. 각각의 비디오 시퀀스는 다수의 비디오 프레임 또는 이미지와 연관될 수 있다. 코딩된 비디오 시퀀스는, 인코딩된 비디오 데이터를 저장하는 저장 디바이스 또는 인코딩된 비디오 데이터를 송신하는 스트리밍 소스에 대한 하드웨어/소프트웨어 링크일 수 있는 채널(501)로부터 수신될 수 있다. 수신기(531)는 그 개개의 프로세싱 회로부(도시되지 않음)로 포워딩될 수 있는, 코딩된 오디오 데이터 및/또는 부수적인 데이터 스트림과 같은 다른 데이터와 함께, 인코딩된 비디오 데이터를 수신할 수 있다. 수신기(531)는 다른 데이터로부터 코딩된 비디오 시퀀스를 분리시킬 수 있다. 네트워크 지터(network jitter)를 방지하기 위하여, 버퍼 메모리(515)는 수신기(531)와 엔트로피 디코더/파서(parser)(520)(이하 "파서(520)") 사이에서 배치될 수 있다. 어떤 애플리케이션에서, 버퍼 메모리(515)는 비디오 디코더(510)의 일부로서 구현될 수 있다. 다른 애플리케이션에서, 그것은 비디오 디코더(510)(도시되지 않음)의 외부에 있고 그로부터 별도일 수 있다. 여전히 다른 애플리케이션에서는, 예를 들어, 네트워크 지터를 방지하는 목적을 위하여 비디오 디코더(510)의 외부에 버퍼 메모리(도시되지 않음)가 있을 수 있고, 예를 들어, 재생 타이밍을 처리하기 위하여 비디오 디코더(510)의 내부에 또 다른 추가적인 버퍼 메모리(515)가 있을 수 있다. 수신기(531)가 충분한 대역폭 및 제어가능성의 저장/포워딩 디바이스로부터, 또는 비동기식 네트워크로부터 데이터를 수신하고 있을 때, 버퍼 메모리(515)는 필요하지 않을 수 있거나 작을 수 있다. 인터넷과 같은 최선-노력(best-effort) 패킷 네트워크 상에서의 이용을 위하여, 충분한 크기의 버퍼 메모리(515)가 요구될 수 있고, 그 크기는 비교적 클 수 있다. 이러한 버퍼 메모리는 적응적 크기로 구현될 수 있고, 비디오 디코더(510) 외부의 오퍼레이팅 시스템 또는 유사한 엘리먼트(도시되지 않음)에서 적어도 부분적으로 구현될 수 있다.

[0045] 비디오 디코더(510)는 코딩된 비디오 시퀀스로부터 심볼(symbol)(521)을 재구성하기 위한 파서(520)를 포함할 수 있다. 이러한 심볼의 카테고리는 비디오 디코더(510)의 동작을 관리하기 위하여 이용된 정보, 및 잠재적으로, 전자 디바이스(530)의 일체부일 수 있거나 일체부가 아닐 수 있지만, 도 5에서 도시되어 있는 바와 같이, 전자 디바이스(530)에 결합될 수 있는 디스플레이(512)(예컨대, 디스플레이 스크린)과 같은 렌더링 디바이스를 제어하기 위한 정보를 포함한다. 렌더링 디바이스(들)를 위한 제어 정보는 보충적 강화 정보(Supplemental Enhancement Information)(SEI 메시지) 또는 비디오 이용가능성 정보(VUI : Video Usability Information) 파라미터 세트 프래그먼트(fragment)(도시되지 않음)의 형태일 수 있다. 파서(520)는 파서(520)에 의해 수신되는 코딩된 비디오 시퀀스를 파싱/엔트로피-디코딩할 수 있다. 코딩된 비디오 시퀀스의 엔트로피 코딩은 비디오 코딩 기술 또는 표준에 따른 것일 수 있고, 가변 길이 코딩(variable length coding), 허프만 코딩(Huffman coding), 컨텍스트 감도(context sensitivity)를 갖거나 갖지 않는 산술 코딩 등을 포함하는 다양한 원리들을 따를 수 있다. 파서(520)는 서브그룹(subgroup)에 대응하는 적어도 하나의 파라미터에 기초하여, 코딩된 비디오 시퀀스로부터, 비디오 디코더에서의 픽셀의 서브그룹 중의 적어도 하나에 대한 서브그룹 파라미터들의 세트를 추출할 수 있다. 서브그룹은 픽처의 그룹(Group of Pictures)(GOP), 픽처(picture), 타일(tile), 슬라이스(slice), 매크로블록(macroblock), 코딩 유닛(Coding unit)(CU), 블록(block), 변환 유닛(Transform

Unit)(TU), 예측 유닛(Prediction Unit)(PU) 등을 포함할 수 있다. 파서(520)는 또한, 코딩된 비디오 시퀀스로부터, 변환 계수(예컨대, 푸리에 변환 계수), 양자화기 파라미터 값, 모션 벡터 등과 같은 정보를 추출할 수 있다.

[0046] 파서(520)는 심볼(521)을 생성하기 위하여, 버퍼 메모리(515)로부터 수신된 비디오 시퀀스에 대해 엔트로피 디코딩/파싱 동작을 수행할 수 있다.

[0047] 심볼(521)의 재구성은 코딩된 비디오 픽처 또는 (인터 및 인트라 픽처, 인터 및 인트라 블록과 같은) 그 부분의 유형, 및 다른 인자에 따라 다수의 상이한 프로세싱 또는 기능적 유닛을 수반할 수 있다. 수반되는 유닛, 및 이들이 어떻게 수반되는지는 파서(520)에 의해 코딩된 비디오 시퀀스로부터 파싱되었던 서브그룹 제어 정보에 의해 제어될 수 있다. 파서(520)와 이하의 다수의 프로세싱 또는 기능적 유닛 사이의 이러한 서브그룹 제어 정보의 흐름은 단순함을 위하여 도시되지 않는다.

[0048] 이미 언급된 기능적 블록 이외에, 비디오 디코더(510)는 이하에서 설명된 바와 같은 다수의 기능적 유닛으로 개념적으로 하위분할될 수 있다. 상업적인 제약 하에서의 실제적인 구현 동작에서, 이 기능적 유닛의 많은 것은 서로 근접하게 상호작용하고, 서로 적어도 부분적으로 통합될 수 있다. 그러나, 명료하게 개시된 발명 요지의 다양한 기능을 설명하는 목적을 위하여, 기능적 유닛으로의 개념적인 하위분할은 이하의 개시내용에서 채택된다.

[0049] 제1 유닛은 스케일러(scaler)/역 변환 유닛(551)을 포함할 수 있다. 스케일러/역 변환 유닛(551)은 파서(520)로부터 심볼(들)(521)로서, 양자화된 변환 계수 뿐만 아니라, 어느 유형의 역 변환을 이용할 것인지, 블록 크기, 양자화 인자/파라미터, 양자화 스케일링 행렬 등을 지시하는 정보를 포함하는 제어 정보를 수신할 수 있다. 스케일러/역 변환 유닛(551)은 어그리게이터(aggregator)(555)로 입력될 수 있는 샘플 값을 포함하는 블록을 출력할 수 있다.

[0050] 일부 경우에는, 스케일러/역 변환(551)의 출력 샘플은 인트라 코딩된 블록, 즉, 이전에 재구성된 픽처로부터의 예측 정보를 이용하는 것이 아니라, 현재 픽처의 이전에 재구성된 부분으로부터의 예측 정보를 이용할 수 있는 블록에 속할 수 있다. 이러한 예측 정보는 인트라 픽처 예측 유닛(552)에 의해 제공될 수 있다. 일부 경우에는, 인트라 픽처 예측 유닛(552)은 현재 픽처 버퍼(558)에서 이미 재구성되고 저장되어 있는 포위하는 블록 정보를 이용하여 재구성 중인 블록의 동일한 크기 및 형상의 블록을 생성할 수 있다. 현재 픽처 버퍼(558)는 예를 들어, 부분적으로 재구성된 현재 픽처 및/또는 완전히 재구성된 현재 픽처를 버퍼링한다. 일부 구현예에서, 어그리게이터(555)는 샘플마다에 기초하여, 인트라 예측 유닛(552)이 생성하였던 예측 정보를, 스케일러/역 변환 유닛(551)에 의해 제공된 바와 같은 출력 샘플 정보에 추가할 수 있다.

[0051] 다른 경우에는, 스케일러/역 변환 유닛(551)의 출력 샘플은 인터 코딩된 그리고 잠재적으로 모션 보상된 블록에 속할 수 있다. 이러한 경우에, 모션 보상 예측 유닛(553)은 인터-픽처 예측을 위하여 이용된 샘플을 페치(fetch)하기 위하여 참조 픽처 메모리(557)를 액세스할 수 있다. 블록에 속하는 심볼(521)에 따라 페치된 샘플을 모션 보상한 후에, 이 샘플은 출력 샘플 정보를 생성하기 위하여, 어그리게이터(555)에 의해 스케일러/역 변환 유닛(551)의 출력(유닛(551)의 출력은 잔차 샘플(residual sample) 또는 잔차 신호로서 지칭될 수 있음)에 추가될 수 있다. 모션 보상 예측 유닛(553)이 예측 샘플을 페치하는 참조 픽처 메모리(557) 내의 어드레스는 예를 들어, X, Y 컴포넌트(시프트) 및 참조 픽처 컴포넌트(시간)를 가질 수 있는 심볼(521)의 형태로 모션 보상 예측 유닛(553)이 이용가능한 모션 벡터에 의해 제어될 수 있다. 모션 보상은 또한, 서브-샘플 정확한 모션 벡터가 이용 중일 때, 참조 픽처 메모리(557)로부터 페치된 바와 같은 샘플 값의 보간(interpolation)을 포함할 수 있고, 또한, 모션 벡터 예측 메커니즘 등과 연관될 수 있다.

[0052] 어그리게이터(555)의 출력 샘플은 루프 필터 유닛(556)에서의 다양한 루프 필터링 기법의 대상이 될 수 있다. 비디오 압축 기술은, 코딩된 비디오 시퀀스(또한, 코딩된 비디오 비트스트림으로서 지칭됨) 내에 포함되고 파서(520)로부터의 심볼(521)로서 루프 필터 유닛(556)에 의해 이용가능하게 된 파라미터에 의해 제어되지만, 또한, 코딩된 픽처 또는 코딩된 비디오 시퀀스의 (디코딩 순서에서의) 이전 부분의 디코딩 동안에 획득된 메타-정보에 응답할 수 있을 뿐만 아니라, 이전에 재구성되고 루프-필터링된 샘플 값에 응답할 수 있는 인-루프 필터(in-loop filter) 기술을 포함할 수 있다. 몇몇 유형의 루프 필터는 이하에서 더욱 상세하게 설명되는 바와 같이, 다양한 순서로 루프 필터 유닛(556)의 일부로서 포함될 수 있다.

[0053] 루프 필터 유닛(556)의 출력은, 렌더링 디바이스(512)로 출력될 수 있을 뿐만 아니라, 미래의 인터-픽처 예측에서의 이용을 위하여 참조 픽처 메모리(557) 내에 저장될 수 있는 샘플 스트림일 수 있다.

[0054] 어떤 코딩된 픽처는, 일단 완전히 재구성되면, 미래의 인터-픽처 예측을 위한 참조 픽처로서 이용될 수 있다. 예를 들어, 일단 현재 픽처에 대응하는 코딩된 픽처가 완전히 재구성되고 코딩된 픽처가 (예를 들어, 파서(520)에 의해) 참조 픽처로서 식별되었으면, 현재 픽처 버퍼(558)는 참조 픽처 메모리(557)의 일부가 될 수 있고, 신선한 현재 픽처 버퍼는 후행하는 코딩된 픽처의 재구성을 시작하기 전에 재할당될 수 있다.

[0055] 비디오 디코더(510)는 ITU-T Rec. H.265와 같은 표준에서 채택된 미리 결정된 비디오 압축 기술에 따라 디코딩 동작을 수행할 수 있다. 코딩된 비디오 시퀀스가 비디오 압축 기술 또는 표준의 신택스, 및 비디오 압축 기술 또는 표준에서 문서화된 바와 같은 프로파일의 둘 모두를 고수한다는 의미에서, 코딩된 비디오 시퀀스는 이용되고 있는 비디오 압축 기술 또는 표준에 의해 특정된 신택스를 준수할 수 있다. 구체적으로, 프로파일은 비디오 압축 기술 또는 표준에서 이용가능한 모든 툴(tool)로부터, 그 프로파일 하에서의 이용을 위해 이용가능한 유일한 툴로서 어떤 툴을 선택할 수 있다. 표준-준수적이 되도록 하기 위하여, 코딩된 비디오 시퀀스의 복잡성은 비디오 압축 기술 또는 표준의 레벨에 의해 정의된 바와 같은 경계 내에 있을 수 있다. 일부 경우에는, 레벨이 최대 픽처 크기, 최대 프레임 레이트, (예를 들어, 초 당 메가샘플(megasample)로 측정된) 최대 재구성 샘플 레이트, 최대 참조 픽처 크기 등을 한정한다. 레벨에 의해 설정된 제한은 일부 경우에는, 코딩된 비디오 시퀀스에서 시그널링된 가상적 참조 디코더(HRD : Hypothetical Reference Decoder) 버퍼 관리를 위한 가상적 참조 디코더(HRD) 사양 및 메타데이터를 통해 추가로 한정될 수 있다.

[0056] 일부 예시적인 실시예에서, 수신기(531)는 인코딩된 비디오와 함께 추가적인(중복적인) 데이터를 수신할 수 있다. 추가적인 데이터는 코딩된 비디오 시퀀스(들)의 일부로서 포함될 수 있다. 추가적인 데이터는 데이터를 적절하게 디코딩하고 및/또는 원래의 비디오 데이터를 더 정확하게 재구성하기 위하여 비디오 디코더(510)에 의해 이용될 수 있다. 추가적인 데이터는 예를 들어, 시간적, 공간적, 또는 신호 잡음 비율(SNR : signal noise ratio) 강화 계층, 중복적인 슬라이스, 중복적인 픽처, 순방향 에러 정정 코드(forward error correction code) 등의 형태일 수 있다.

[0057] 도 6은 본 개시내용의 예시적인 실시예에 따른 비디오 인코더(603)의 블록도를 도시한다. 비디오 인코더(603)는 전자 디바이스(620) 내에 포함될 수 있다. 전자 디바이스(620)는 송신기(640)(예컨대, 송신 회로부)를 더 포함할 수 있다. 비디오 인코더(603)는 도 4의 예에서의 비디오 인코더(403) 대신에 이용될 수 있다.

[0058] 비디오 인코더(603)는 비디오 인코더(603)에 의해 코딩되어야 할 비디오 이미지(들)를 캡처할 수 있는 (도 6의 예에서 전자 디바이스(620)의 일부가 아닌) 비디오 소스(601)로부터 비디오 샘플을 수신할 수 있다. 또 다른 예에서, 비디오 소스(601)는 전자 디바이스(620)의 부분으로서 구현될 수 있다.

[0059] 비디오 소스(601)는, 임의의 적당한 비트 깊이(예를 들어: 8 비트, 10 비트, 12 비트, ...), 임의의 컬러공간(예를 들어, BT.601 YCrCb, RGB, XYZ...), 및 임의의 적당한 샘플링 구조(예를 들어, YCrCb 4:2:0, YCrCb 4:4:4)일 수 있는 디지털 비디오 샘플 스트림의 형태로 비디오 인코더(603)에 의해 코딩되어야 할 소스 비디오 시퀀스를 제공할 수 있다. 미디어 서빙 시스템에서, 비디오 소스(601)는 이전에 준비된 비디오를 저장할 수 있는 저장 디바이스일 수 있다. 비디오회의 시스템에서, 비디오 소스(601)는 로컬 이미지 정보를 비디오 시퀀스로서 캡처하는 카메라일 수 있다. 비디오 데이터는 순서대로 관측될 때에 모션을 부여하는 복수의 개별적인 픽처 또는 이미지로서 제공될 수 있다. 픽처 자체는 픽셀의 공간적 어레이로서 편성될 수 있고, 여기서, 각각의 픽셀은 이용 중인 샘플링 구조, 컬러 공간 등에 따라 하나 이상의 샘플을 포함할 수 있다. 본 기술분야에서의 통상의 기술자는 픽셀과 샘플 사이의 관계를 용이하게 이해할 수 있다. 이하의 설명은 샘플에 초점을 맞춘다.

[0060] 일부 예시적인 실시예에 따르면, 비디오 인코더(603)는 실시간으로, 또는 애플리케이션에 의해 요구된 바와 같은 임의의 다른 시간 제약 하에서, 소스 비디오 시퀀스의 픽처를 코딩된 비디오 시퀀스(643)로 코딩할 수 있고 압축할 수 있다. 적절한 코딩 속력을 강제하는 것은 제어기(650)의 하나의 기능을 구성한다. 일부 실시예에서, 제어기(650)는 이하에서 설명된 바와 같은 다른 기능적 유닛에 기능적으로 결합될 수 있고 이러한 다른 기능적 유닛을 제어할 수 있다. 결합은 단순함을 위하여 도시되지 않는다. 제어기(650)에 의해 설정된 파라미터는 레이트 제어 관련된 파라미터(픽처 스킵(picture skip), 양자화기, 레이트-왜곡 최적화 기법의 람다 값(lambda value), ...), 픽처 크기, 픽처의 그룹(GOP) 레이아웃, 최대 모션 벡터 검색 범위 등을 포함할 수 있다. 제어기(650)는 어떤 시스템 설계를 위하여 최적화된 비디오 인코더(603)에 속하는 다른 적당한 기능을 가지도록 구성될 수 있다.

[0061] 일부 예시적인 실시예에서, 비디오 인코더(603)는 코딩 루프에서 동작하도록 구성될 수 있다. 과다단순화된 설명으로서, 예에서, 코딩 루프는 (예컨대, 코딩되어야 할 입력 픽처, 및 참조 픽처(들)에 기초하여 심볼 스트림과 같은 심볼을 생성하는 것을 담당하는) 소스 코더(630), 및 비디오 인코더(603) 내에 내장된 (로컬) 디코더

(633)를 포함할 수 있다. (엔트로피 코딩에서 심볼과 코딩된 비디오 비트스트림 사이의 임의의 압축은 개시된 발명 요지에서 고려된 비디오 압축 기술에서 무손실일 수 있으므로) 내장된 디코더(633)가 엔트로피 코딩 없이 소스 코더(630)에 의해 코딩된 비디오 스트림을 프로세싱하더라도, 디코더(633)는 (원격) 디코더가 생성하는 것과 유사한 방식으로 샘플 데이터를 생성하기 위하여 심볼을 재구성한다. 재구성된 샘플 스트림(샘플 데이터)은 참조 픽처 메모리(634)로 입력된다. 심볼 스트림의 디코딩은 디코더 위치(로컬 또는 원격)에 독립적인 비트-정확한 결과를 초래하므로, 참조 픽처 메모리(634) 내의 내용은 또한, 로컬 인코더와 원격 인코더 사이에서 비트가 정확하다. 다시 말해서, 인코더의 예측 부분은 디코딩 동안에 예측을 이용할 때에 디코더가 "간주하는(see)" 것과 정확하게 동일한 샘플 값을 참조 픽처 샘플로서 "간주한다". 참조 픽처 동기성(synchronicity)(및 예를 들어, 채널 에러들로 인해, 동기성이 유지될 수 없을 경우의 결과적인 드리프트(drift))의 이러한 기본적인 원리는 코딩 품질을 개선시키기 위하여 이용된다.

[0062] "로컬" 디코더(633)의 동작은 도 5와 함께 위에서 상세하게 이미 설명된 비디오 디코더(510)와 같은 "원격" 디코더의 것과 동일할 수 있다. 그러나, 도 5를 또한 간략하게 참조하면, 심볼이 이용가능하고, 엔트로피 코더(645) 및 파서(520)에 의한 코딩된 비디오 시퀀스로의 심볼의 인코딩/디코딩은 무손실일 수 있으므로, 버퍼 메모리(515) 및 파서(520)를 포함하는 비디오 디코더(510)의 엔트로피 디코딩 부분은 인코더 내의 로컬 디코더(633)에서 완전히 구현되지 않을 수 있다.

[0063] 이 시점에서 행해질 수 있는 관찰은, 디코더에서 오직 존재할 수 있는 파싱/엔트로피 디코딩을 제외한 임의의 디코더 기술이 대응하는 인코더에서 실질적으로 동일한 기능적 형태로 반드시 또한 존재할 필요가 있다는 것이다. 이러한 이유로, 개시된 발명 요지는 때때로, 인코더의 디코딩 부분에 제휴되는 디코더 동작에 초점을 맞출 수 있다. 인코더 기술의 설명은 이에 따라, 이들이 철저하게 설명된 디코더 기술의 역이므로 축약될 수 있다. 오직 어떤 영역 또는 양태에서, 인코더의 더 상세한 설명이 이하에서 제공된다.

[0064] 일부 예시적인 구현예에서의 동작 동안에, 소스 코더(630)는 "참조 픽처"로서 지정되었던 비디오 시퀀스로부터의 하나 이상의 이전에 코딩된 픽처를 참조하여 입력 픽처를 예측적으로 코딩하는 모션 보상된 예측 코딩을 수행할 수 있다. 이러한 방식으로, 코딩 엔진(632)은 입력 픽처의 픽셀 블록과, 입력 픽처에 대한 예측 참조(들)로서 선택될 수 있는 참조 픽처(들)의 픽셀 블록 사이의 컬러 채널에서의 차이(또는 잔차)를 코딩한다. 용어 "잔차(residue)" 및 그 형용사 형태 "잔차(residual)"는 상호 교환가능하게 이용될 수 있다.

[0065] 로컬 비디오 디코더(633)는 소스 코더(630)에 의해 생성된 심볼에 기초하여, 참조 픽처로서 지정될 수 있는 픽처의 코딩된 비디오 데이터를 디코딩할 수 있다. 코딩 엔진(632)의 동작은 유리하게도 손실 프로세스일 수 있다. 코딩된 비디오 데이터가 비디오 디코더(도 6에서 도시되지 않음)에서 디코딩될 수 있을 때, 재구성된 비디오 시퀀스는 전형적으로, 일부 에러를 갖는 소스 비디오 시퀀스의 복제본(replica)일 수 있다. 로컬 비디오 디코더(633)는 참조 픽처에 대해 비디오 디코더에 의해 수행될 수 있고 재구성된 참조 픽처가 참조 픽처 캐시(634) 내에 저장되게 할 수 있는 디코딩 프로세스를 복제한다. 이러한 방식으로, 비디오 인코더(603)는 원단(far-end)(원격) 비디오 디코더(송신 에러가 없음)에 의해 획득될 재구성된 참조 픽처로서 공통적인 내용을 가지는 재구성된 참조 픽처의 복사본을 로컬 방식으로 저장할 수 있다.

[0066] 예측기(635)는 코딩 엔진(632)에 대한 예측 검색을 수행할 수 있다. 즉, 코딩되어야 할 새로운 픽처에 대하여, 예측기(635)는 (후보 참조 픽셀 블록으로서) 샘플 데이터, 또는 새로운 픽처에 대한 적절한 예측 참조로서 역할을 할 수 있는 참조 픽처 모션 벡터, 블록 형상 등과 같은 어떤 메타데이터를 위하여 참조 픽처 메모리(634)를 검색할 수 있다. 예측기(635)는 적절한 예측 참조를 구하기 위하여 샘플 블록-대-픽셀 블록(sample block-by-pixel block)에 기초하여 동작할 수 있다. 일부 경우에는, 예측기(635)에 의해 획득된 검색 결과에 의해 결정된 바와 같이, 입력 픽처는 참조 픽처 메모리(634) 내에 저장된 다수의 참조 픽처로부터 유인된 예측 참조를 가질 수 있다.

[0067] 제어기(650)는 예를 들어, 비디오 데이터를 인코딩하기 위하여 이용된 파라미터 및 서브그룹 파라미터의 설정을 포함하는, 소스 코더(630)의 코딩 동작을 관리할 수 있다.

[0068] 모든 전술한 기능적 유닛의 출력은 엔트로피 코더(645)에서 엔트로피 코딩의 대상이 될 수 있다. 엔트로피 코더(645)는 허프만 코딩, 가변 길이 코딩, 산술 코딩 등과 같은 기술에 따른 심볼의 무손실 압축에 의해, 다양한 기능적 유닛에 의해 생성된 바와 같은 심볼을 코딩된 비디오 시퀀스로 변환한다.

[0069] 송신기(640)는 인코딩된 비디오 데이터를 저장할 저장 디바이스에 대한 하드웨어/소프트웨어 링크일 수 있는 통신 채널(660)을 통한 송신을 준비하기 위하여, 엔트로피 코더(645)에 의해 생성된 바와 같은 코딩된 비디오 시

퀀스(들)를 버퍼링할 수 있다. 송신기(640)는 비디오 코더(603)로부터의 코딩된 비디오 데이터를, 송신되어야 할 다른 데이터, 예를 들어, 코딩된 오디오 데이터 및/또는 부수적인 데이터 스트림(소스가 도시되지 않음)과 병합할 수 있다.

[0070] 제어기(650)는 비디오 인코더(603)의 동작을 관리할 수 있다. 코딩 동안에, 제어기(650)는 개개의 픽처에 적용될 수 있는 코딩 기법에 영향을 줄 수 있는 어떤 코딩된 픽처 유형을 각각의 코딩된 픽처에 배정할 수 있다. 예를 들어, 픽처는 종종 다음의 픽처 유형 중의 하나로서 배정될 수 있다.

[0071] 인트라 픽처(I 픽처)는 예측의 소스로서 시퀀스에서의 임의의 다른 픽처를 이용하지 않으면서 코딩될 수 있고 디코딩될 수 있는 것일 수 있다. 일부 비디오 코덱은 예를 들어, 독립적 디코더 리프레시(Independent Decoder Refresh)("IDR") 픽처를 포함하는 상이한 유형의 인트라 픽처를 허용한다. 본 기술분야에서의 통상의 기술자는 I 픽처의 변형 및 그 개개의 애플리케이션 및 특징을 인지한다.

[0072] 예측 픽처(P 픽처)는 각각의 블록의 샘플 값을 예측하기 위하여 최대한 하나의 모션 벡터 및 참조 인덱스를 이용하는 인트라 예측 또는 인터 예측을 이용하여 코딩될 수 있고 디코딩될 수 있는 것일 수 있다.

[0073] 양방향 예측 픽처(B 픽처)는 각각의 블록의 샘플 값을 예측하기 위하여 최대한 2개의 모션 벡터 및 참조 인덱스를 이용하는 인트라 예측 또는 인터 예측을 이용하여 코딩될 수 있고 디코딩될 수 있는 것일 수 있다. 유사하게, 다수-예측 픽처는 단일 블록의 재구성을 위하여 2개 초과의 참조 픽처 및 연관된 메타데이터를 이용할 수 있다.

[0074] 소스 픽처는 통상적으로, 복수의 샘플 블록(예를 들어, 각각 4 x 4, 8 x 8, 4 x 8, 또는 16 x 16 샘플의 블록)으로 공간적으로 하위분할될 수 있고, 블록-대-블록(block-by-block)에 기초하여 코딩될 수 있다. 블록은 블록의 개개의 픽처에 적용된 코딩 배정에 의해 결정된 바와 같은 다른(이미 코딩된) 블록을 참조하여 예측적으로 코딩될 수 있다. 예를 들어, I 픽처의 블록은 비-예측적으로 코딩될 수 있거나, 이들은 동일한 픽처의 이미 코딩된 블록을 참조하여 예측적으로 코딩될 수 있다(공간적 예측 또는 인트라 예측). P 픽처의 픽셀 블록은 하나의 이전에 코딩된 참조 픽처를 참조하여 공간적 예측을 통해 또는 시간적 예측을 통해 예측적으로 코딩될 수 있다. B 픽처의 블록은 1개 또는 2개의 이전에 코딩된 참조 픽처를 참조하여 공간적 예측을 통해 또는 시간적 예측을 통해 예측적으로 코딩될 수 있다. 소스 픽처 또는 중간 프로세싱된 픽처는 다른 목적을 위하여 다른 유형의 블록으로 하위분할될 수 있다. 코딩 블록 및 다른 유형의 블록의 분할은 이하에서 더욱 상세하게 설명된 바와 같이, 동일한 방식을 따를 수 있거나 동일한 방식을 따르지 않을 수 있다.

[0075] 비디오 인코더(603)는 ITU-T Rec. H.265와 같은 미리 결정된 비디오 코딩 기술 또는 표준에 따라 코딩 동작을 수행할 수 있다. 그 동작 시에, 비디오 인코더(603)는 입력 비디오 시퀀스에서의 시간적 및 공간적 중복성을 활용하는 예측 코딩 동작을 포함하는 다양한 압축 동작을 수행할 수 있다. 따라서, 코딩된 비디오 데이터는 이용되고 있는 비디오 코딩 기술 또는 표준에 의해 특정된 신택스를 준수할 수 있다.

[0076] 일부 예시적인 실시예에서, 송신기(640)는 인코딩된 비디오와 함께 추가적인 데이터를 송신할 수 있다. 소스 코더(630)는 이러한 데이터를 코딩된 비디오 시퀀스의 일부로서 포함할 수 있다. 추가적인 데이터는 시간적/공간적/SNR 강화 계층, 중복적인 픽처 및 슬라이스와 같은 다른 형태의 중복적인 데이터, SEI 메시지, VUI 파라미터 세트 프래그먼트 등을 포함할 수 있다.

[0077] 비디오는 시간적 시퀀스에서의 복수의 소스 픽처(비디오 픽처)로서 캡처될 수 있다. 인트라-픽처 예측(종종 인트라 예측으로 축약됨)은 주어진 픽처에서의 공간적 상관(correlation)을 사용하고, 인터-픽처 예측은 픽처 사이의 공간적 또는 다른 상관을 사용한다. 예를 들어, 현재 픽처로서 지칭되는, 인코딩/디코딩 중인 구체적인 픽처는 블록으로 파티셔닝될 수 있다. 현재 픽처 내의 블록은, 비디오에서의 이전에 코딩되고 여전히 버퍼링된 참조 픽처 내의 참조 블록과 유사할 때, 모션 벡터로서 지칭되는 벡터에 의해 코딩될 수 있다. 모션 벡터는 참조 픽처 내의 참조 블록을 가리키고, 다수의 참조 픽처가 이용 중일 경우에, 참조 픽처를 식별하는 제3 차원을 가질 수 있다.

[0078] 일부 예시적인 실시예에서, 양방향-예측 기법은 인터-픽처 예측을 위하여 이용될 수 있다. 이러한 양방향-예측 기법에 따르면, 디코딩 순서에서 비디오에서의 현재 픽처를 둘 모두 선행하는(그러나, 각각 디스플레이 순서에서 과거 또는 미래에 있을 수 있음) 제1 참조 픽처 및 제2 참조 픽처와 같은 2개의 참조 픽처가 이용된다. 현재 픽처 내의 블록은 제1 참조 픽처 내의 제1 참조 블록을 가리키는 제1 모션 벡터, 및 제2 참조 픽처 내의 제2 참조 블록을 가리키는 제2 모션 벡터에 의해 코딩될 수 있다. 블록은 제1 참조 블록 및 제2 참조 블록의 조합에 의해 공동으로 예측될 수 있다.

[0079] 또한, 병합 모드 기법은 코딩 효율을 개선시키기 위하여 인터-픽처 예측에서 이용될 수 있다.

[0080] 개시내용의 일부 예시적인 실시예에 따르면, 인터-픽처 예측 및 인트라-픽처 예측과 같은 예측은 블록의 단위로 수행된다. 예를 들어, 비디오 픽처의 시퀀스 내의 픽처는 압축을 위하여 코딩 트리 유닛(coding tree unit)(CTU)으로 파티셔닝되고, 픽처 내의 CTU는 64 x 64 픽셀, 32 x 32 픽셀, 또는 16 x 16 픽셀과 같은 동일한 크기를 가질 수 있다. 일반적으로, CTU는 3개의 병렬 코딩 트리 블록(CTB): 1개의 루마(luma) CTB 및 2개의 크로마(chroma) CTB를 포함할 수 있다. 각각의 CTU는 하나 또는 다수의 코딩 유닛(CU)으로 재귀적으로 쿼드트리 분할(recursively quadtree split)될 수 있다. 예를 들어, 64 x 64 픽셀의 CTU는 64 x 64 픽셀의 1개의 CU, 또는 32 x 32 픽셀의 4개의 CU로 분할될 수 있다. 32 x 32 블록 중의 하나 이상의 블록의 각각은 16 x 16 픽셀의 4개의 CU로 추가로 분할될 수 있다. 일부 예시적인 실시예에서, 각각의 CU는 인터 예측 유형 또는 인트라 예측 유형과 같은 다양한 예측 유형 중에서 CU에 대한 예측 유형을 결정하기 위하여 인코딩 동안에 분석될 수 있다. CU는 시간적 및/또는 공간적 예측가능성에 따라 하나 이상의 예측 유닛(prediction unit)(PU)으로 분할될 수 있다. 일반적으로, 각각의 PU는 루마(luma) 예측 블록(PB : prediction block) 및 2개의 크로마(chroma) PB를 포함한다. 실시예에서, 코딩(인코딩/디코딩)에서의 예측 동작은 예측 블록의 단위로 수행된다. PU(또는 상이한 컬러 채널의 PB)로의 CU의 분할은 다양한 공간적 패턴으로 수행될 수 있다. 예를 들어, 루마 또는 크로마 PB는 예를 들어, 8 x 8 픽셀, 16 x 16 픽셀, 8 x 16 픽셀, 16 x 8 샘플 등과 같은 샘플에 대한 값(예컨대, 루마 값)의 행렬을 포함할 수 있다.

[0081] 도 7은 본 개시내용의 또 다른 예시적인 실시예에 따른 비디오 인코더(703)의 도면을 도시한다. 비디오 인코더(703)는 비디오 픽처의 시퀀스 내의 현재 비디오 픽처 내에서의 샘플 값의 프로세싱 블록(예컨대, 예측 블록)을 수신하고, 프로세싱 블록을, 코딩된 비디오 시퀀스의 일부인 코딩된 픽처로 인코딩하도록 구성된다. 예시적인 비디오 인코더(703)는 도 4의 예에서의 비디오 인코더(403) 대신에 이용될 수 있다.

[0082] 예를 들어, 비디오 인코더(703)는 8 x 8 샘플의 예측 블록 등과 같은 프로세싱 블록에 대한 샘플 값의 행렬을 수신한다. 비디오 인코더(703)는 그 다음으로, 프로세싱 블록이 인트라 모드, 인터 모드, 또는 예를 들어, 레이트-왜곡 최적화(rate-distortion optimization)(RDO)를 이용하는 양방향-예측 모드를 이용하여 최상으로 코딩되는지 여부를 결정한다. 프로세싱 블록이 인트라 모드에서 코딩되는 것으로 결정될 때, 비디오 인코더(703)는 프로세싱 블록을 코딩된 픽처로 인코딩하기 위하여 인트라 예측 기법을 이용할 수 있고; 프로세싱 블록이 인터 모드 또는 양방향-예측 모드에서 코딩되는 것으로 결정될 때, 비디오 인코더(703)는 프로세싱 블록을 코딩된 픽처로 인코딩하기 위하여 인터 예측 또는 양방향-예측 기법을 각각 이용할 수 있다. 일부 예시적인 실시예에서, 병합 모드는 예측자 외부의 코딩된 모션 벡터 컴포넌트의 이익 없이, 모션 벡터가 하나 이상의 모션 벡터 예측자로부터 도출되는 인터 픽처 예측의 서브모드(submode)로서 이용될 수 있다. 일부 다른 예시적인 실시예에서, 대상 블록에 적용가능한 모션 벡터 컴포넌트가 존재할 수 있다. 따라서, 비디오 인코더(703)는 프로세싱 블록의 예측 모드를 결정하기 위하여, 모드 판정 모듈과 같은, 도 7에서 명시적으로 도시되지 않은 컴포넌트를 포함할 수 있다.

[0083] 도 7의 예에서, 비디오 인코더(703)는 도 7에서의 예시적인 배열에서 도시된 바와 같이 함께 결합된 인터 인코더(730), 인트라 인코더(722), 잔차 계산기(723), 스위치(726), 잔차 인코더(724), 일반 제어기(721), 및 엔트로피 인코더(725)를 포함한다.

[0084] 인터 인코더(730)는 현재 블록(예컨대, 프로세싱 블록)의 샘플을 수신하고, 블록을 참조 픽처 내의 하나 이상의 참조 블록(예컨대, 디스플레이 순서에서 이전 픽처 및 더 이후의 픽처 내의 블록)과 비교하고, 인터 예측 정보(예컨대, 인터 인코딩 기법, 모션 벡터, 병합 모드 정보에 따른 중복적인 정보의 설명)를 생성하고, 임의의 적당한 기법을 이용하여 인터 예측 정보에 기초하여 인터 예측 결과(예컨대, 예측된 블록)를 계산하도록 구성된다. 일부 예에서, 참조 픽처는 (이하에서 더욱 상세하게 설명된 바와 같이, 도 7의 잔차 디코더(728)로서 도시된) 도 6의 예시적인 인코더(620) 내에 내장된 디코딩 유닛(633)을 이용하여 인코딩된 비디오 정보에 기초하여 디코딩되는 디코딩된 참조 픽처이다.

[0085] 인트라 인코더(722)는 현재 블록(예컨대, 프로세싱 블록)의 샘플을 수신하고, 블록을 동일한 픽처에서 이미 코딩된 블록과 비교하고, 변환 후의 양자화된 계수를 생성하고, 일부 경우에는, 또한, 인트라 예측 정보(예컨대, 하나 이상의 인트라 인코딩 기법에 따른 인트라 예측 방향 정보)를 생성하도록 구성된다. 인트라 인코더(722)는 인트라 예측 정보 및 동일한 픽처 내의 참조 블록에 기초하여 인트라 예측 결과(예컨대, 예측된 블록)를 계산할 수 있다.

[0086] 일반 제어기(721)는 일반 제어 데이터를 결정하고 일반 제어 데이터에 기초하여 비디오 인코더(703)의 다른 컴

포넌트를 제어하도록 구성될 수 있다. 예에서, 일반 제어기(721)는 블록의 예측 모드를 결정하고, 예측 모드에 기초하여 제어 신호를 스위치(726)에 제공한다. 예를 들어, 예측 모드가 인트라 모드일 때, 일반 제어기(721)는 잔차 계산기(723)에 의한 이용을 위한 인트라 모드 결과를 선택하도록 스위치(726)를 제어하고, 인트라 예측 정보를 선택하고 인트라 예측 정보를 비트스트림 내에 포함하도록 엔트로피 인코더(725)를 제어하고; 블록에 대한 예측 모드가 인터 모드일 때, 일반 제어기(721)는 잔차 계산기(723)에 의한 이용을 위한 인터 예측 결과를 선택하도록 스위치(726)를 제어하고, 인터 예측 정보를 선택하고 인터 예측 정보를 비트스트림 내에 포함하도록 엔트로피 인코더(725)를 제어한다.

[0087] 잔차 계산기(723)는 수신된 블록과, 인트라 인코더(722) 또는 인터 인코더(730)로부터 선택된 블록에 대한 예측 결과 사이의 차이(잔차 데이터)를 계산하도록 구성될 수 있다. 잔차 인코더(724)는 변환 계수를 생성하기 위하여 잔차 데이터를 인코딩하도록 구성될 수 있다. 예를 들어, 잔차 인코더(724)는 변환 계수를 생성하기 위하여 잔차 데이터를 공간적 도메인으로부터 주파수 도메인으로 변환하도록 구성될 수 있다. 변환 계수는 그 다음으로, 양자화된 변환 계수를 획득하기 위하여 양자화 프로세싱의 대상이 된다. 다양한 예시적인 실시예에서, 비디오 인코더(703)는 또한, 잔차 디코더(728)를 포함한다. 잔차 디코더(728)는 역-변환을 수행하고, 디코딩된 잔차 데이터를 생성하도록 구성된다. 디코딩된 잔차 데이터는 인트라 인코더(722) 및 인터 인코더(730)에 의해 적당하게 이용될 수 있다. 예를 들어, 인터 인코더(730)는 디코딩된 잔차 데이터 및 인터 예측 정보에 기초하여 디코딩된 블록을 생성할 수 있고, 인트라 인코더(722)는 디코딩된 잔차 데이터 및 인트라 예측 정보에 기초하여 디코딩된 블록을 생성할 수 있다. 디코딩된 블록은 디코딩된 픽처를 생성하기 위하여 적당하게 프로세싱되고, 디코딩된 픽처는 메모리 회로(도시되지 않음) 내에 버퍼링될 수 있고 참조 픽처로서 이용될 수 있다.

[0088] 엔트로피 인코더(725)는 인코딩된 블록을 포함하고 엔트로피 코딩을 수행하기 위하여 비트스트림을 포맷(format)하도록 구성될 수 있다. 엔트로피 인코더(725)는 비트스트림 내에 다양한 정보를 포함하도록 구성된다. 예를 들어, 엔트로피 인코더(725)는 일반 제어 데이터, 선택된 예측 정보(예컨대, 인트라 예측 정보 또는 인터 예측 정보), 잔차 정보, 및 다른 적당한 정보를 비트스트림 내에 포함하도록 구성될 수 있다. 인터 모드 또는 양방향-예측 모드의 어느 하나의 병합 서브모드에서 블록을 코딩할 때, 잔차 정보가 없을 수 있다.

[0089] 도 8은 본 개시내용의 또 다른 실시예에 따른 예시적인 비디오 디코더(810)의 도면을 도시한다. 비디오 디코더(810)는 코딩된 비디오 시퀀스의 일부인 코딩된 픽처를 수신하고, 재구성된 픽처를 생성하기 위하여 코딩된 픽처를 디코딩하도록 구성된다. 예에서, 비디오 디코더(810)는 도 4의 예에서 비디오 디코더(410) 대신에 이용될 수 있다.

[0090] 도 8의 예에서, 비디오 디코더(810)는 도 8의 예시적인 배열에서 도시된 바와 같이 함께 결합된 엔트로피 디코더(871), 인터 디코더(880), 잔차 디코더(873), 재구성 모듈(874), 및 인트라 디코더(872)를 포함한다.

[0091] 엔트로피 디코더(871)는 코딩된 픽처로부터, 코딩된 픽처가 이루어지는 신택스 엘리먼트를 나타내는 어떤 심볼을 재구성하도록 구성될 수 있다. 이러한 심볼은 예를 들어, 블록이 코딩되는 모드(예컨대, 인트라 모드, 인터 모드, 양방향-예측된 모드, 병합 서브모드, 또는 또 다른 서브모드), 인트라 디코더(872) 또는 인터 디코더(880)에 의한 예측을 위하여 이용된 어떤 샘플 또는 메타데이터를 식별할 수 있는 예측 정보(예컨대, 인트라 예측 정보 또는 인터 예측 정보), 예를 들어, 양자화된 변환 계수의 형태인 잔차 정보 등을 포함할 수 있다. 예에서, 예측 보드가 인터 또는 양방향-예측된 모드일 때, 인터 예측 정보는 인터 디코더(880)에 제공되고; 예측 유형이 인트라 예측 유형일 때, 인트라 예측 정보는 인트라 디코더(872)에 제공된다. 잔차 정보는 역 양자화의 대상이 될 수 있고, 잔차 디코더(873)에 제공된다.

[0092] 인터 디코더(880)는 인터 예측 정보를 수신하고, 인터 예측 정보에 기초하여 인터 예측 결과를 생성하도록 구성될 수 있다.

[0093] 인트라 디코더(872)는 인트라 예측 정보를 수신하고 인트라 예측 정보에 기초하여 예측 결과를 생성하도록 구성될 수 있다.

[0094] 잔차 디코더(873)는 탈-양자화된(de-quantized) 변환 계수를 추출하기 위하여 역 양자화(inverse quantization)를 수행하고, 잔차를 주파수 도메인으로부터 공간적 도메인으로 변환하기 위하여 탈-양자화된 변환 계수를 프로세싱하도록 구성될 수 있다. 잔차 디코더(873)는 또한, 엔트로피 디코더(871)에 의해 제공될 수 있는 (양자화기 파라미터(Quantizer Parameter)(QP)를 포함하기 위한) 어떤 제어 정보를 사용할 수 있다(이것은 오직 낮은 데이터 용량 제어 정보일 수 있으므로, 데이터 경로가 도시되지 않음).

[0095] 재구성 모듈(874)은 재구성된 비디오의 일부로서 재구성된 픽처의 일부를 형성하는 재구성된 블록을 형성하기 위하여, 공간적 도메인에서, 잔차 디코더(873)에 의한 출력으로서의 잔차 및 (경우에 따라 인터 또는 인트라 예측 모듈에 의한 출력으로서의) 예측 결과를 조합하도록 구성될 수 있다. 디블록킹 동작 등과 같은 다른 적당한 동작은 또한, 시각적 품질을 개선시키기 위하여 수행될 수 있다는 것이 주목된다.

[0096] 비디오 인코더(403, 603, 및 703) 및 비디오 디코더(410, 510, 및 810)는 임의의 적당한 기법을 이용하여 구현될 수 있다는 것이 주목된다. 일부 예시적인 실시예에서, 비디오 인코더(403, 603, 및 703) 및 비디오 디코더(410, 510, 및 810)는 하나 이상의 집적 회로를 이용하여 구현될 수 있다. 또 다른 실시예에서, 비디오 인코더(403, 603, 및 603) 및 비디오 디코더(410, 510, 및 810)는 소프트웨어 명령을 실행하는 하나 이상의 프로세서를 이용하여 구현될 수 있다.

[0097] 인트라 예측 프로세스로 복귀하면, 이러한 예측 프로세스에서는, 예측 블록을 생성하기 위하여, 블록(예컨대, 루마 또는 크로마 예측 블록, 또는 예측 블록으로 추가로 분할되지 않을 경우에 코딩 블록) 내의 샘플은 이웃하는, 다음 이웃하는, 또는 다른 라인 또는 라인들, 또는 그 조합의 샘플에 의해 예측된다. 코딩되고 있는 실제적인 블록과 예측 블록 사이의 잔차는 그 다음으로, 변환 및 그 후의 양자화를 통해 프로세싱될 수 있다. 다양한 인트라 예측 모드가 이용가능하게 될 수 있고, 인트라 모드 선택에 관련된 파라미터 및 다른 파라미터는 비트스트림에서 시그널링될 수 있다. 다양한 인트라 예측 모드는 예를 들어, 샘플을 예측하기 위한 라인 포지션 또는 포지션들, 예측 샘플이 예측 라인 또는 라인들로부터 선택되는 방향, 및 다른 특수한 인트라 예측 모드에 속할 수 있다.

[0098] 예를 들어, ("인트라 모드"로서 상호 교환가능하게 지칭된) 인트라 예측 모드들의 세트는 미리 정의된 수의 방향성 인트라 예측 모드를 포함할 수 있다. 도 1의 예시적인 구현예와 관련하여 위에서 설명된 바와 같이, 이 인트라 예측 모드는 블록-외부(out-of-block) 샘플이 특정한 블록에서 예측되고 있는 샘플에 대한 예측으로서 선택되는 미리 정의된 수의 방향에 대응할 수 있다. 또 다른 특정한 예시적인 구현예에서는, 수평 축에 대한 45로부터 207도까지의 각도에 대응하는 8개(8)의 주요 방향성 모드가 지원될 수 있고 미리 정의될 수 있다.

[0099] 인트라 예측의 일부 다른 구현예에서, 방향성 텍스처(directional texture)에서의 공간적 중복성의 더 많은 다양성을 추가로 활용하기 위하여, 방향성 인트라 모드는 더 미세한 세분화도(granularity)를 갖는 각도 세트로 추가로 확장될 수 있다. 예를 들어, 위의 8-각도 구현예는 도 9에서 예시된 바와 같이, V_PRED, H_PRED, D45_PRED, D135_PRED, D113_PRED, D157_PRED, D203_PRED, 및 D67_PRED로서 지칭된 8개의 명목 각도를 제공하도록 구성될 수 있고, 각각의 명목 각도에 대하여, 미리 정의된 수(예컨대, 7)의 더 미세한 각도가 추가될 수 있다. 이러한 확장으로, 대응하는 더 큰 총수(예컨대 이 예에서 56)의 방향성 각도는 인트라 예측을 위하여 이용가능할 수 있어서, 동일한 수의 미리 정의된 방향성 인트라 모드에 대응할 수 있다. 예측 각도는 명목 인트라 각도 플러스(plus) 각도 델타(angle delta)에 의해 표현될 수 있다. 각각의 명목 각도에 대한 7개의 더 미세한 각도 방향을 갖는 위의 특정한 예에 대하여, 각도 델타는 -3 내지 3을 3도의 스텝 크기와 승산한 것일 수 있다.

[0100] 일부 구현예에서, 위의 방향 인트라 모드에 대한 대안으로서 또는 이에 추가적으로, 미리 정의된 수의 비-방향성 인트라 예측 모드가 또한 미리 정의될 수 있고 이용가능하게 될 수 있다. 예를 들어, 평활한 인트라 예측 모드로서 지칭된 5개의 비-방향 인트라 모드가 특정될 수 있다. 이러한 비-방향성 인트라 모드 예측 모드는 구체적으로, DC, PAETH, SMOOTH, SMOOTH_V, 및 SMOOTH_H 인트라 모드로서 지칭될 수 있다. 이 예시적인 비-방향성 모드 하에서의 특정한 블록의 샘플의 예측은 도 10에서 예시되어 있다. 예로서, 도 10은 상부 이웃하는 라인 및/또는 좌측 이웃하는 라인으로부터 샘플에 의해 예측되는 4 x 4 블록(1002)을 도시한다. 블록(1002) 내의 특정한 샘플(1010)은 블록(1002)의 상부 이웃하는 라인 내의 샘플(1010)의 바로 상부 샘플(1004), 상부 및 좌측 이웃하는 라인의 교차점으로서의 샘플(1010)의 상부-좌측 샘플(1006), 및 블록(1002)의 좌측 이웃하는 라인 내의 샘플(1010)의 바로 좌측 샘플(1008)에 대응할 수 있다. 예시적인 DC 인트라 예측 모드에 대하여, 좌측 및 상부 이웃하는 샘플(1008 및 1004)의 평균은 샘플(1010)의 예측자로서 이용될 수 있다. 예시적인 PAETH 인트라 예측 모드에 대하여, 상부, 좌측, 및 상부-좌측 참조 샘플(1004, 1008, 및 1006)이 페치될 수 있고, 그 다음으로, 이 3개의 참조 샘플 중에서, (상부 + 좌측 - 상부좌측)에 가장 근접한 어느 값이든지 샘플(1010)에 대한 예측자로서 설정될 수 있다. 예시적인 SMOOTH_V 인트라 예측 모드에 대하여, 샘플(1010)은 상부-좌측 이웃하는 샘플(1006) 및 좌측 이웃하는 샘플(1008)의 수직 방향에서의 2차 보간(quadratic interpolation)에 의해 예측될 수 있다. 예시적인 SMOOTH_H 인트라 예측 모드에 대하여, 샘플(1010)은 상부-좌측 이웃하는 샘플(1006) 및 상부 이웃하는 샘플(1004)의 수평 방향에서의 2차 보간에 의해 예측될 수 있다. 예시적인 SMOOTH 인트라 예측 모드에 대하여, 샘플(1010)은 수직 및 수평 방향에서의 2차 보간의 평균에 의해 예측될 수 있다. 위의 비-방향성 인트라 모드 구현예는 비-제한적인 예로서 단지 예시된다. 다른 이웃하는 라인, 샘플의 다른 비-방향성 선택, 및 예

측 블록 내의 특정한 샘플을 예측하기 위한 예측 샘플을 조합하는 방식이 또한 고려된다.

[0101] 다양한 코딩 레벨(픽처, 슬라이스, 블록, 유닛 등)에서의 위의 방향성 또는 비-방향성 모드로부터 인코더에 의한 특정한 인트라 예측 모드의 선택은 비트스트림에서 시그널링될 수 있다. 일부 예시적인 구현예에서, 예시적인 8개의 명목 방향성 모드는 5개의 비-각도 평활한 모드(총 13개의 옵션)와 함께 먼저 시그널링될 수 있다. 그 다음으로, 시그널링된 모드가 8개의 명목 각도 인트라 모드 중의 하나일 경우에, 인덱스는 대응하는 시그널링된 명목 각도에 대한 선택된 각도 델타(delta)를 지시하기 위하여 추가로 시그널링된다. 일부 다른 예시적인 구현예에서, 모든 인트라 예측 모드는 시그널링하기 위하여 모두 함께 인덱싱될 수 있다(예컨대, 61개의 인트라 예측 모드를 산출하기 위한 56개의 방향성 모드 플러스(plus) 5개의 비-방향성 모드).

[0102] 일부 예시적인 구현예에서, 예시적인 56개 또는 다른 수의 방향성 인트라 예측 모드는 블록의 각각의 샘플을 참조 서브-샘플 위치로 투영하고 2-탭 쌍선형 필터(bilinear filter)에 의해 참조 샘플을 보간하는 통합된 방향성 예측자로 구현될 수 있다.

[0103] 일부 구현예에서, 에지 상의 참조와의 감쇠하는 공간적 상관을 캡처하기 위하여, FILTER INTRA 모드로서 지칭된 추가적인 필터 모드가 설계될 수 있다. 이 모드에 대하여, 블록-외부 샘플에 추가적으로 블록 내의 예측된 샘플은 블록 내의 일부 패치에 대한 인트라 예측 참조 샘플로서 이용될 수 있다. 예를 들어, 이 모드는 미리 정의될 수 있고, 적어도 루마 블록(또는 오직 루마 블록)에 대한 인트라 예측에 대해 이용가능하게 될 수 있다. 미리 정의된 수(예컨대, 5개)의 필터 인트라 모드는 미리-설계될 수 있고, 각각은 예를 들어, 4 x 2 패치 내의 샘플과 이러한 패치에 인접한 n개의 이웃 사이의 상관을 반영하는 n-탭 필터들(예컨대, 7-탭 필터들)의 세트에 의해 표현될 수 있다. 다시 말해서, n-탭 필터에 대한 가중화 인자는 포지션 종속적일 수 있다. 8 x 8 블록, 4 x 2 패치(patch), 및 7-탭(tap) 필터링을 예로서 취하면, 도 11에서 도시된 바와 같이, 8 x 8 블록(1102)은 8개의 4 x 2 패치로 분할될 수 있다. 이 패치는 도 11에서 B0, B1, B1, B3, B4, B5, B6, 및 B7에 의해 지시된다. 각각의 패치에 대하여, 도 11에서 R0 내지 R7에 의해 지시된 그 7개의 이웃은 현재 패치 내의 샘플을 예측하기 위하여 이용될 수 있다. 패치 B0에 대하여, 모든 이웃은 이미 재구성되었을 수 있다. 그러나, 다른 패치에 대하여, 이웃의 일부는 현재 블록 내에 있고, 이에 따라, 재구성되지 않았을 수 있고, 그 다음으로, 바로 인근 이웃의 예측된 값은 참조로서 이용된다. 예를 들어, 도 11에서 지시된 바와 같은 패치 B7의 모든 이웃은 재구성되지 않고, 따라서, 이웃의 예측 샘플이 그 대신에 이용된다.

[0104] 인트라 예측의 일부 구현예에서, 하나의 컬러 컴포넌트는 하나 이상의 다른 컬러 컴포넌트를 이용하여 예측될 수 있다. 컬러 컴포넌트는 YCrCb, RGB, XYZ 컬러 공간 등에서의 컴포넌트 중의 임의의 하나일 수 있다. 예를 들어, 루마로부터의 크로마(Chroma from Luma)로서 지칭된, 루마 컴포넌트(예컨대, 루마 참조 샘플)로부터의 크로마 컴포넌트(예컨대, 크로마 블록)의 예측이 구현될 수 있다. 일부 예시적인 구현예에서, 교차-컬러 예측(cross-color prediction)은 루마로부터 크로마로 오직 허용될 수 있다. 예를 들어, 크로마 블록 내의 크로마 샘플은 일치하는 재구성된 루마 샘플의 선형 함수로서 모델링될 수 있다. CfL 예측은 다음과 같이 구현될 수 있고:

[0105] $$CfL(\alpha) = \alpha \times L^{AC} + DC \quad (1)$$

[0106] 여기서, L^{AC}는 루마 컴포넌트의 AC 기여분(contribution)을 나타내고, α는 선형 모델의 파라미터를 나타내고, DC는 크로마 컴포넌트의 DC 기여분을 나타낸다. AC 컴포넌트는 예를 들어, 블록의 각각의 샘플에 대하여 획득되는 반면, DC 컴포넌트는 전체 블록에 대하여 획득된다. 구체적으로, 재구성된 루마 샘플은 크로마 해상도로 서브샘플링될 수 있고, 그 다음으로, 루마에서의 AC 기여분을 형성하기 위하여, 평균 루마 값(루마의 DC)은 각각의 루마 값으로부터 감산될 수 있다. 루마의 AC 기여분은 그 다음으로, 크로마 컴포넌트의 AC 값을 예측하기 위하여 수학식 (1)의 선형 모드에서 이용된다. 루마 AC 기여분으로부터 크로마 AC 컴포넌트를 근사화하거나 예측하기 위하여, 디코더가 스케일링 파라미터를 계산하도록 요구하는 대신에, 예시적인 CfL 구현예는 원래의 크로마 샘플에 기초하여 파라미터 α를 결정할 수 있고, 이들을 비트스트림에서 시그널링할 수 있다. 이것은 디코더 복잡성을 감소시키고, 더 정밀한 예측을 산출한다. 크로마 컴포넌트의 DC 기여분에 대하여, 그것은 일부 예시적인 구현예에서 크로마 컴포넌트 내의 인트라 DC 모드를 이용하여 컴퓨팅될 수 있다.

[0107] 인트라 예측 블록 또는 인터 예측 블록의 어느 하나의 잔차의 변환은 그 다음으로, 변환 계수의 양자화에 선행하여 구현될 수 있다. 변환을 수행하는 목적을 위하여, 인트라 및 인터 코딩된 블록의 둘 모두는 변환 이전에 다수의 변환 블록(용어 "유닛(unit)"이 3-컬러 채널의 집합을 나타내기 위하여 정상적으로 이용되더라도, 예컨

대, "코딩 유닛"이 루마 코딩 블록 및 크로마 코딩 블록을 포함하더라도, 때때로, "변환 유닛"으로서 상호 교환가능하게 이용됨)으로 추가로 파티셔닝될 수 있다. 일부 구현예에서는, 코딩된 블록(또는 예측 블록)의 최대 파티셔닝 심도(partitioning depth)가 특정될 수 있다(용어 "코딩된 블록"은 "코딩 블록"과 상호 교환가능하게 이용될 수 있음). 예를 들어, 이러한 파티셔닝은 2개의 레벨을 초과하지 않을 수 있다. 변환 블록으로의 예측 블록의 분할은 인트라 예측 블록과 인터 예측 블록 사이에서 상이하게 처리될 수 있다. 그러나, 일부 구현예에서, 이러한 분할은 인트라 예측 블록과 인터 예측 블록 사이에서 유사할 수 있다.

[0108] 일부 예시적인 구현예에서, 그리고 인트라 코딩된 블록에 대하여, 변환 파티션은, 모든 변환 블록이 동일한 크기를 가지고 변환 블록이 래스터 스캔 순서(raster scan order)로 코딩되는 그러한 방식으로 행해질 수 있다. 인트라 코딩된 블록의 이러한 변환 블록 파티셔닝의 예는 도 12에서 도시되어 있다. 구체적으로, 도 12는 1206에 의해 도시된 바와 같이, 코딩된 블록(1202)이 중간 레벨 쿼드트리 분할(1204)을 통해 동일한 블록 크기의 16개의 변환 블록으로 파티셔닝되는 것을 예시한다. 코딩을 위한 예시적인 래스터 스캔 순서는 도 12에서의 순서화된 화살표에 의해 예시된다.

[0109] 일부 예시적인 구현예에서, 그리고 인터 코딩된 블록에 대하여, 변환 유닛 파티셔닝은 미리 정의된 수의 레벨(예컨대, 2개의 레벨)에 이르는 파티셔닝 심도로 재귀적 방식으로 행해질 수 있다. 분할은 도 13에서 도시된 바와 같이, 임의의 서브 파티션에 대하여 그리고 임의의 레벨에서 재귀적으로 정지될 수 있거나 계속될 수 있다. 특히, 도 13은 블록(1302)이 4개의 쿼드트리 서브 블록(1304)으로 분할되고 서브블록 중의 하나는 4개의 제2 레벨 변환 블록으로 추가로 분할되는 반면, 다른 서브블록의 분할은 제1 레벨 후에 정지되어, 2개의 상이한 크기의 총 7개의 변환 블록을 산출하는 예를 도시한다. 코딩을 위한 예시적인 래스터 스캔 순서는 도 13에서의 순서화된 화살표에 의해 추가로 예시된다. 도 13은 정사각형 변환 블록의 최대 2개의 레벨의 쿼드트리 분할의 예시적인 구현예를 도시하지만, 일부 생성 구현예에서, 변환 파티셔닝은 1:1(정사각형), 1:2/2:1, 및 1:4/4:1 변환 블록 형상, 및 4 x 4로부터 64 x 64까지의 범위인 크기를 지원할 수 있다. 일부 예시적인 구현예에서, 코딩 블록이 64 x 64 이하일 경우에, 변환 블록 파티셔닝은 루마 컴포넌트에 오직 적용될 수 있다(다시 말해서, 크로마 변환 블록은 그 조건 하에서 코딩 블록과 동일할 것임). 이와 다르게, 코딩 블록 폭 또는 높이가 64 초과일 경우에, 루마 및 크로마 코딩 블록의 둘 모두는 각각 min(W, 64) x min(H, 64) 및 min(W, 32) x min(H, 32) 변환 블록의 배수로 묵시적으로 분할될 수 있다.

[0110] 위의 변환 블록의 각각은 그 다음으로, 1차 변환(primary transform)의 대상이 될 수 있다. 1차 변환은 필수적으로, 변환 블록 내의 잔차를 공간적 도메인으로부터 주파수 도메인으로 이동시킨다. 실제적인 1차 변환의 일부 구현예에서는, 위의 예시적인 확장된 코딩 블록 파티션을 지원하기 위하여, 다수의 변환 크기(2개의 차원의 각각의 차원에 대하여 4-포인트로부터 64-포인트까지의 범위임) 및 변환 형상(정사각형; 폭/높이 비율 2:1/1:2 및 4:1/1:4인 직사각형)이 허용될 수 있다.

[0111] 특히, 인트라 모드 코딩으로 돌아가면, 그리고 인트라 코딩되는 구체적인 코딩 블록, 코딩 유닛, 예측 블록, 또는 예측 유닛에 대하여, 그 인트라 모드는 비트스트림 내의 하나 이상의 신택스 엘리먼트에 의해 시그널링될 필요가 있다. 위에서 설명된 바와 같이, 가능한 인트라 예측 모드의 수는 방대할 수 있다. 예를 들어, 위에서 설명된 구현예의 일부에서, 이용가능한 인트라 예측 모드의 수는 예를 들어, (오직 크로마 컴포넌트에 대하여) 56개의 방향성 인트라 예측 모드(예컨대, 각각의 명목 방향으로 7개의 미세한 각도를 갖는 8개의 명목 방향), 5개의 비-방향성 모드, 및 하나의 루마로부터 크로마(chroma-from-luma) 모드를 포함하는 62개의 상이한 모드를 포함할 수 있다. 일단 인트라 모드가 특정한 코딩 블록, 코딩 유닛, 예측 블록, 또는 예측에 대한 코딩 프로세스 동안에 선택되면, 선택된 인트라 모드에 대응하는 시그널링은 비트스트림 내에 포함될 필요가 있다. 시그널링 신택스(들)는 일부 방식으로 이러한 모든 62개의 모드를 구별할 수 있어야 한다. 예를 들어, 이 62개의 모드는 하나의 모드에 각각 대응하는 62개의 인덱스에 대한 단일 신택스를 이용하여 시그널링될 수 있다. 일부 다른 예시적인 구현예에서, 하나의 신택스는 어느 명목 각도 또는 비-방향성 모드가 현재 블록에서 명목 모드로서 이용되는지를 지시하기 위하여 시그널링될 수 있고, 그 다음으로, 현재 블록의 명목 모드가 방향성 모드일 경우에, 또 다른 신택스는 추가적으로, 어느 델타 각도가 현재 블록에 대하여 선택되는지를 지시하기 위하여 시그널링될 수 있다.

[0112] 인트라 코딩에 속하는 다양한 신택스는 전형적으로, 비트스트림의 큰 부분을 점유하고, 인트라 모드 선택이 예컨대, 다양한 코딩 레벨에서 빈번하게 시그널링되어야 하므로, 인트라 모드 시그널링을 위하여 이용된 비트의 수의 감소는 비디오 코딩 효율을 개선시킬 시에 중요해진다. 실제적으로, 다양한 인트라 예측 모드의 사용은 어떤 통계적 패턴을 따를 수 있고, 이러한 사용 패턴은 인트라 모드 및 시그널링 신택스의 인덱싱을 설계하기 위하여 사용될 수 있어서, 시그널링 효율이 증대될 수 있다. 또한, 일부 상관은 평균적으로, 블록마다 인트라 모

드 선택들 사이에 존재할 수 있다. 이러한 상관은 통계에 기초하여 오프라인에서 획득될 수 있고, 인트라 모드의 선택의 시그널링을 위한 신택스(들)의 설계에서 고려될 수 있다. 그 목표는 평균적으로, 코딩된 비트스트림 내의 시그널링 신택스 엘리먼트에 대한 비트의 수를 감소시키는 것이다. 예를 들어, 일부 일반적인 통계는 현재 블록의 최적의 인트라 예측 모드와 그 이웃하는 블록 사이에 강력한 상관이 있을 수 있다는 것을 지시할 수 있다. 이러한 상관은 인트라 모드 코딩을 위한 신택스(들)를 설계할 때에 활용될 수 있다.

[0113] 이하의 다양한 예시적인 구현예는 별도로 이용될 수 있거나, 임의의 순서로 조합될 수 있다. 또한, 이 구현예들 각각은 인코더 및/또는 디코더의 부분으로서 구체화될 수 있고, 하드웨어 또는 소프트웨어의 어느 하나로 구현될 수 있다. 예를 들어, 이들은 전용 프로세싱 회로부(예컨대, 하나 이상의 집적 회로)에서 하드 코딩될 수 있다. 하나의 다른 예에서, 이들은 비-일시적 컴퓨터-판독가능 매체 내에 저장되는 프로그램을 실행하는 하나 이상의 프로세서에 의해 구현될 수 있다.

[0114] 일부 예시적인 구현예에서, 코딩되고 있는 현재 블록에 대한 이용가능한 인트라 예측 모드 또는 모드 옵션은 복수의 인트라 예측 모드 세트로 분할될 수 있다. 각각의 세트에는 모드 세트 인덱스가 배정될 수 있다. 각각의 세트는 인트라 모드 예측 모드의 수를 포함할 수 있다. 이용가능한 인트라 예측 모드가 분할되고 순서화되고, 인트라 예측 모드가 모드 세트의 각각에서 순서화되는 방식은 블록 간의 인트라 예측 모드 사이의 상관에 기초하여, 그 이웃하는 블록에 의해 이용된 인트라 예측 모드에 따라 적어도 부분적으로 결정될 수 있다. 이웃하는 블록에 의해 이용된 인트라 예측 모드는 "참조 인트라 예측 모드" 또는 "참조 모드"로서 지칭될 수 있다. 특정한 유닛에 대한 인트라 예측 모드가 결정되고 선택될 수 있다. 인트라 예측 모드의 선택은 시그널링될 수 있다. 첫째, 모드 세트 인덱스는 선택된 인트라 예측 모드를 포함하는 인트라 예측 모드 세트의 모드 세트 인덱스를 지시하기 위하여 시그널링될 수 있다. 둘째, 모드 인덱스(대안적으로, 세트 내의 모드 포지션 인덱스로서 지칭됨)는 모드 세트 내의 선택된 인트라 예측 모드의 인덱스를 지시하기 위하여 시그널링될 수 있다.

[0115] 위의 인트라 예측 모드 분할 및 순서화의 일반적인 구현예 및 이하의 구체적인 예는 이 모드를 동적으로 인덱싱하기 위하여 통계적 효과 및 이웃 상관을 활용하여, 코딩된 비디오 비트스트림에서의 그 선택을 시그널링하기 위한 신택스의 설계는 코딩 효율을 개선시키기 위하여 최적화될 수 있다. 예를 들어, 이 구현예는 시그널링을 위한 신택스의 수를 감소시키는 것을 도울 수 있고, 엔트로피 코딩을 위한 더 효율적인 컨텍스트 생성을 도울 수 있다.

[0116] 일부 예시적인 실시예에서, 인코더에 의해 이용가능한 미리 정의된 인트라 예측 모드들의 세트는 P개의 모드를 포함할 수 있다. 예를 들어, P는 62(예컨대, 56개의 방향성 모드, 5개의 비-방향성 모드, 및 1개의 크로마에 대한 루마(luma-for-chroma) 모드), 또는 임의의 다른 미리 정의된 수일 수 있다. 인트라 예측 모드 세트의 수는 M에 의해 지시될 수 있고, 각각의 모드 세트에 대한 인트라 예측 모드의 수는 N_i에 의해 지시되고, 여기서, i는 예를 들어, 1로부터 M까지, 또는 0으로부터 M-1까지의 범위인 모드 세트 인덱스를 지시하기 위하여 이용된다. 상이한 N_i 중에서 가장 큰 값은 N_{max} 으로서 표기된다.

[0117] 일부 예시적인 구현예에서, N_{max} 은 2의 거듭제곱(power)인 수로 한정될 수 있다. 예를 들어, N_{max}은 8 또는 16 또는 32로 한정될 수 있다. 이러한 설계는 시그널링 신택스 내의 시그널링 비트를 효율적으로 이용하는 것을 도울 수 있다.

[0118] 일부 예시적인 구현예에서, 모드 M 모드 세트의 N_i 은 M이 2 초과일 때, 최대 2개의 상이한 값을 오직 가지도록 한정될 수 있다. 이러한 방식으로, 모드 세트의 각각 내의 모드 인덱스를 시그널링하기 위한 신택스는 단순화되고 간소화될 수 있다.

[0119] 일부 예시적인 구현예에서, 현재 블록에 대한 이용가능한 인트라 예측 모드의 수가 N_{max}의 배수일 경우에, 각각의 모드 세트에서의 모드의 수는 N_{max} 이고 이것으로서 설정된다. 다시 말해서, P가 N_{max}에 분할가능할 경우에, M개의 모드 세트의 각각은 인트라 예측 모드의 동일한 N_{max} 수를 포함할 것이다. 예를 들어, P=64이고, M=4일 경우에, 각각의 모드 세트는 16(N_{max} = 16, 또는 2의 4 거듭제곱)개의 인트라 예측 모드를 포함할 수 있다. 이러한 방식으로, N_i 은 모든 M개의 모드 세트 중의 동일한 수일 것이어서, 선택된 인트라 예측 모드에 대

한 M개의 모드 세트 내의 모드 인덱스를 시그널링하기 위한 신택스 설계를 추가로 최적화할 것이다.

[0120] 일부 예시적인 구현예에서, 현재 블록(P)에 대한 이용가능한 인트라 예측 모드의 수가 N_{max}의 배수가 아닐 경우에, 하나의 세트 내의 인트라 모드의 수는 N_{max} 보다 작을 수 있지만, 모든 다른 모드 세트 내의 인트라 모드의 수는 N_{max} 이다. 다시 말해서, N_i 은 모든 M개의 모드 세트 중에서 2개의 가능한 값을 가진다. 값들 중의 하나는 N_{max} 일 수 있다. 다른 값은 N_{max} 보다 작을 수 있다. 더 작은 수의 모드를 가지는 하나의 세트를 제외하고는, M개의 모드 세트의 전부는 N_{max} 개의 인트라 예측 모드를 가진다. 예를 들어, P는 62일 수 있고, M은 4일 수 있고, N_{max} 은 16일 수 있고, 4개의 모드 그룹 중의 3개의 모드 그룹은 각각 16개의 모드를 포함할 수 있고, 다른 하나의 모드 세트는 14개의 모드를 포함할 수 있다. 또 다른 예를 들어, 루마 컴포넌트에 대한 이용가능한 인트라 예측 모드의 총 수는 61일 수 있고, M은 4로 설정되고, N_0는 13이고, N_1, N_2, 및 N_3은 모두 16이다. 다시, 이러한 구현예는 선택된 인트라 예측 모드에 대한 M개의 모드 세트 내의 모드 인덱스를 시그널링하기 위한 신택스 설계를 단순화하는 것을 도울 수 있다.

[0121] 일부 예시적인 실시예에서, 모든 비-방향성 모드의 (상대적인) 포지션은 이웃하는 블록의 인트라 예측 모드에 관계없이 미리 결정되고 고정된다. 다시 말해서, 모드 세트 내로 그리고 이용가능한 모든 모드 중에서 모드 세트 내에서의 비-방향 모드의 배치 및 배열은 이웃하는 블록의 인트라 예측 모드(또는 참조 모드)와는 독립적일 수 있는 반면, 모드 세트 내로 또는 모드 세트 내에서의 다른 인트라 예측 모드의 배열은 참조 모드에 종속적일 수 있다. 이러한 방식으로, 모드 세트의 동적인 결정은 비-방향 모드가 이웃하는 블록 사이에서 그렇게 상관되지 않는다는 통계를 활용하여 단순화될 수 있다.

[0122] 일부 예시적인 구현예에서, P개의 이용가능한 모드의 모든 비-방향성 모드는 이웃하는 블록의 인트라 예측 모드에 관계없이 (가장 낮은 모드 세트 인덱스를 갖는) 제1 인트라 모드 세트에서 배치될 수 있다.

[0123] 일부 예시적인 구현예에서, DC 예측 모드(비-방향성 모드)는 이웃하는 블록의 인트라 예측 모드에 관계없이 제1 인트라 모드 세트(가장 낮은 인덱스를 갖는 모드 세트)의 제1 상대적 포지션(모드 세트 내의 가장 낮은 포지션 인덱스)에서 항상 배치될 수 있다.

[0124] 일부 예시적인 구현예에서, 하나 이상의 재귀적-필터링-기반 인트라 예측 모드는 DC 예측 모드의 서브-모드로서 시그널링될 수 있다. 그러므로, 재귀적-필터링-기반 인트라 예측 모드는 모드 세트 인덱스 및 포지션 인덱스가 DC 모드가 선택된다는 것을 지시할 때(예컨대, 모드 인덱스 및 포지션 인덱스의 둘 모두가 가장 낮고, 예컨대, 이전의 예시적인 구현예에서 둘 모두 0임), 오직 추가적으로 시그널링될 수 있다.

[0125] 일부 예시적인 구현예에서, 위에서 설명된 바와 같은 SMOOTH 예측 모드는 이웃하는 블록의 인트라 예측 모드에 관계없이 제1 인트라 모드 세트(가장 낮은 모드 세트 인덱스를 갖는 모드 세트)의 제2 포지션(두 번째 가장 낮은 포지션 인덱스)에서 항상 배치될 수 있다.

[0126] 일부 예시적인 구현예에서, 위에서 설명된 바와 같은 SMOOTH_V 예측 모드는 이웃하는 블록의 인트라 예측 모드에 관계없이 제1 인트라 모드 세트(가장 낮은 모드 세트 인덱스를 갖는 모드 세트)의 제3 포지션(세 번째 가장 낮은 포지션 인덱스)에서 항상 배치될 수 있다.

[0127] 일부 예시적인 구현예에서, 위에서 설명된 바와 같은 SMOOTH_H 예측 모드는 이웃하는 블록의 인트라 예측 모드에 관계없이 제1 인트라 모드 세트(가장 낮은 모드 세트 인덱스를 갖는 모드 세트)의 제4 포지션(네 번째 가장 낮은 포지션 인덱스)에서 항상 배치될 수 있다.

[0128] 일부 예시적인 구현예에서, 위에서 설명된 바와 같은 PAETH 예측 모드는 이웃하는 블록의 인트라 예측 모드에 관계없이 제1 인트라 모드 세트(가장 낮은 모드 세트 인덱스를 갖는 모드 세트)의 제5 포지션(다섯 번째 가장 낮은 포지션 인덱스)에서 항상 배치될 수 있다.

[0129] 일부 다른 또는 추가의 예시적인 구현예에서, 재귀적-필터링-기반 인트라 예측 모드는 DC 인트라 예측 모드와는 독립적으로 시그널링될 수 있고, 서브모드가 아니라 P 모드 중의 하나일 수 있고, 이웃하는 블록의 인트라 예측 모드에 관계없이 제1 인트라 모드 세트(가장 낮은 모드 세트 인덱스를 갖는 모드 세트)에서 배치될 수 있다.

[0130] 일부 추가의 예시적인 구현예에서, 재귀적-필터링-기반 인트라 예측 모드들의 세트가 있을 수 있고, 이들 중의

하나가 선택되고, 추가적인 시그널링은 현재 블록에 대한 재귀적-필터링-기반 인트라 예측 모드들의 세트 중에서 어느 재귀적-기반 인트라 예측 모드가 선택되는지를 지시하기 위하여 이용될 수 있다.

[0131] 일부 예시적인 실시예에서, DC 인트라 예측 모드와는 독립적으로 시그널링될 때, 재귀적-필터링-기반 인트라 예측 모드는 이웃하는 블록의 인트라 예측 모드에 관계없이 제1 인트라 모드 세트(가장 낮은 모드 세트 인덱스를 갖는 모드 세트)의 제6 포지션에서 항상 배치될 수 있다. 이 경우에, DC 인트라 예측 모드는 가장 낮은 인덱싱된 모드 세트 내의 가장 낮은 인덱싱된 포지션에서 배치될 수 있다.

[0132] 도 14는 인트라-모드 코딩을 위한 위의 구현예의 기초가 되는 원리를 따르는 예시적인 방법의 흐름도(1400)를 도시한다. 예시적인 방법 흐름은 1401에서 시작된다. S1410에서, 코딩된 비디오 스트림이 수신되고, 코딩된 비디오 스트림은 현재 블록의 인트라 예측을 위한 세트 인덱스 및 포지션 인덱스를 포함한다. S1420에서, 비디오 스트림 내의 현재 블록의 적어도 하나의 이웃하는 블록에 대응하는 인트라 예측 모드는 참조 모드로서 결정된다. S1430에서, M개의 인트라 예측 모드 세트로의 P개의 미리 정의된 인트라 예측 모드의 분할의 방식은 참조 모드에 기초하여 결정되고, 각각의 인트라 예측 모드 세트는 N_i개의 포지션-인덱싱된 인트라 예측 모드를 포함하고, P 및 M은 1 초과인 정수이고, N_i는 i 번째 인트라 예측 모드 세트에서의 예측 모드의 수이고, i는 M 개의 인트라 예측 모드 세트 중에서 인트라 예측 모드 세트 인덱스를 나타내는 정수이다. S1440에서, 타깃 인트라 예측 모드는 수신된 세트 인덱스 및 포지션 인덱스, 및 분할의 방식에 기초하여, P개의 미리 정의된 인트라 예측 모드 중에서 식별된다. S1450에서, 코딩된 비디오 스트림의 현재 블록은 현재 블록의 세트 인덱스 및 포지션 인덱스에 기초하여 식별된 타깃 인트라 예측 모드에 적어도 기초하여 디코딩된다. 예시적인 방법 흐름은 S1499에서 종료된다. 위의 방법 흐름은 인코딩에 마찬가지로 적용된다.

[0133] 개시내용에서의 실시예는 별도로 이용될 수 있거나 임의의 순서로 조합될 수 있다. 또한, 방법(또는 실시예)의 각각, 인코더, 및 디코더는 프로세싱 회로부(예컨대, 하나 이상의 프로세서 또는 하나 이상의 집적 회로)에 의해 구현될 수 있다. 하나의 예에서, 하나 이상의 프로세서는 비-일시적 컴퓨터-판독가능 매체 내에 저장되는 프로그램을 실행한다. 개시내용에서의 실시예는 루마 블록 또는 크로마 블록에 적용될 수 있다.

[0134] 위에서 설명된 기법은 컴퓨터-판독가능 명령을 이용하고 하나 이상의 컴퓨터-판독가능 매체 내에 물리적으로 저장된 컴퓨터 소프트웨어로서 구현될 수 있다. 예를 들어, 도 15는 개시된 발명 요지의 어떤 실시예를 구현하기 위하여 적당한 컴퓨터 시스템(1500)을 도시한다.

[0135] 컴퓨터 소프트웨어는, 하나 이상의 컴퓨터 중앙 프로세싱 유닛(CPU : central processing unit), 그래픽 프로세싱 유닛(GPU : Graphics Processing Unit) 등에 의해 직접적으로, 또는 해독, 마이크로-코드 실행 등을 통해 실행될 수 있는 명령을 포함하는 코드를 생성하기 위하여 어셈블리(assembly), 컴파일링(compilation), 링크(linking) 등의 대상이 될 수 있는 임의의 적당한 머신 코드 또는 컴퓨터 언어를 이용하여 코딩될 수 있다.

[0136] 명령은 예를 들어, 개인용 컴퓨터, 태블릿 컴퓨터, 서버, 스마트폰, 게이밍 디바이스, 사물 인터넷 디바이스 등을 포함하는 다양한 유형의 컴퓨터 또는 그 컴포넌트 상에서 실행될 수 있다.

[0137] 컴퓨터 시스템(1500)을 위한 도 15에서 도시된 컴포넌트는 본질적으로 예시적이고, 본 개시내용의 실시예를 구현하는 컴퓨터 소프트웨어의 이용 또는 기능성의 범위에 대한 임의의 제한을 제안하도록 의도되지는 않는다. 컴포넌트의 구성은 컴퓨터 시스템(1500)의 예시적인 실시예에서 예시된 컴포넌트의 임의의 하나 또는 그 조합에 관련되는 임의의 종속성 또는 요건을 가지는 것으로서 해독되지 않아야 한다.

[0138] 컴퓨터 시스템(1500)은 어떤 인간 인터페이스 입력 디바이스를 포함할 수 있다. 이러한 인간 인터페이스 입력 디바이스는 예를 들어, (키스트로크(keystroke), 스와이프(swipe), 데이터 글러브(data glove) 이동과 같은) 촉각적 입력, (보이스, 클랩핑(clapping)과 같은) 오디오 입력, (제스처(gesture)와 같은) 시각적 입력, 후각적 입력(도시되지 않음)을 통한 하나 이상의 인간 사용자에 의한 입력에 응답할 수 있다. 인간 인터페이스 디바이스는 또한, (음성, 음악, 주변 사운드와 같은) 오디오, (스캔된 이미지, 스틸 이미지 카메라로부터 획득된 사진 이미지와 같은) 이미지, (2 차원 비디오, 입체적 비디오를 포함하는 3 차원 비디오와 같은) 비디오와 같은, 인간에 의한 지각적 입력에 반드시 직접적으로 관련되지 않은 어떤 미디어를 캡처하기 위하여 이용될 수 있다.

[0139] 입력 인간 인터페이스 디바이스는 키보드(1501), 마우스(1502), 트랙패드(1503), 터치 스크린(1510), 데이터-글러브(도시되지 않음), 조이스틱(1505), 마이크로폰(1506), 스캐너(1507), 카메라(1508) 중의 하나 이상(각각의 도시된 것의 오직 하나)을 포함할 수 있다.

[0140] 컴퓨터 시스템(1500)은 또한, 어떤 인간 인터페이스 출력 디바이스를 포함할 수 있다. 이러한 인간 인터페이스

출력 디바이스는 예를 들어, 촉각적 출력, 음, 광, 및 냄새/맛을 통해 하나 이상의 인간 사용자의 감각을 자극하는 것일 수 있다. 이러한 인간 인터페이스 출력 디바이스는 촉각적 출력 디바이스(예를 들어, 터치-스크린(1510), 데이터-글로브(도시되지 않음), 또는 조이스틱(1505)에 의한 촉각적 피드백이지만, 입력 디바이스로서 역할을 하지 않는 촉각적 피드백 디바이스가 또한 있을 수 있음), (스피커(1509), 헤드폰(도시되지 않음)과 같은) 오디오 출력 디바이스, (각각이 터치-스크린 입력 능력을 갖거나 갖지 않고, 각각이 촉각적 피드백 능력을 갖거나 갖지 않고, 그 일부는 입체적 출력, 가상 현실 안경(도시되지 않음), 홀로그래픽 디스플레이, 및 연기 탱크(smoke tank)(도시되지 않음)와 같은 수단을 통해 2 차원 시각적 출력 또는 3 차원 초과 출력을 출력하는 것이 가능할 수 있는, CRT 스크린, LCD 스크린, 플라즈마 스크린, OLED 스크린을 포함하기 위한 스크린(1510)과 같은) 시각적 출력 디바이스, 및 프린터(도시되지 않음)를 포함할 수 있다.

[0141] 컴퓨터 시스템(1500)은 또한, CD/DVD 또는 유사한 매체(1521)를 갖는 CD/DVD ROM/RW(1520)를 포함하는 광학 매체, 썸-드라이브(thumb-drive)(1522), 분리가능 하드 드라이브 또는 솔리드 스테이트 드라이브(1523), 테이프 및 플로피 디스크(도시되지 않음)와 같은 레거시 자기 매체, 보안 동글(security dongle)(도시되지 않음)과 같은 특화된 ROM/ASIC/PLD 기반 디바이스 등과 같은 인간 액세스가능한 저장 디바이스 및 그 연관된 매체를 포함할 수 있다.

[0142] 본 기술분야에서의 통상의 기술자는 또한, 현재 개시된 발명 요지와 관련하여 이용된 바와 같은 용어 "컴퓨터 판독가능 매체"가 송신 매체, 반송파, 또는 다른 일시적 신호를 망라하지 않는다는 것을 이해해야 한다.

[0143] 컴퓨터 시스템(1500)은 또한, 하나 이상의 통신 네트워크(1555)에 대한 인터페이스(1554)를 포함할 수 있다. 네트워크는 예를 들어, 무선, 유선, 광학일 수 있다. 네트워크는 추가로, 로컬, 광역, 대도시, 차량 및 산업, 실시간, 내지연성(delay-tolerant) 등일 수 있다. 네트워크의 예는 이더넷(Ethernet), 무선 LAN, GSM, 3G, 4G, 5G, LTE 등을 포함하기 위한 셀룰러 네트워크, 케이블 TV, 위성 TV, 및 지상 방송 TV를 포함하기 위한 TV 유선 또는 무선 광역 디지털 네트워크, CANBus를 포함하기 위한 차량 및 산업 등과 같은 로컬 영역 네트워크를 포함한다. 어떤 네트워크는 (예를 들어, 컴퓨터 시스템(1500)의 USB 포트와 같은) 어떤 범용 데이터 포트 또는 주변 버스(1549)에 연결된 외부 네트워크 인터페이스 어댑터를 통상적으로 요구하고; 다른 것은 통상적으로, 이하에서 설명된 바와 같은 시스템 버스로의 연결(예를 들어, PC 컴퓨터 시스템으로의 이더넷 인터페이스, 또는 스마트폰 컴퓨터 시스템으로의 셀룰러 네트워크 인터페이스)에 의해 컴퓨터 시스템(1500)의 코어로 통합된다. 이 네트워크 중의 임의의 것을 이용하여, 컴퓨터 시스템(1500)은 다른 엔티티와 통신할 수 있다. 이러한 통신은 단방향성 수신 단독(예를 들어, 방송 TV), 단방향성 전송-단독(예를 들어, 어떤 CANbus 디바이스로의 CANbus), 또는 예를 들어, 로컬 또는 광역 디지털 네트워크를 이용하는 다른 컴퓨터 시스템으로의 양방향성일 수 있다. 어떤 프로토콜 및 프로토콜 스택(protocol stack)은 위에서 설명된 바와 같은 그 네트워크 및 네트워크 인터페이스의 각각 상에서 이용될 수 있다.

[0144] 전술한 인간 인터페이스 디바이스, 인간-액세스가능한 저장 디바이스, 및 네트워크 인터페이스는 컴퓨터 시스템(1500)의 코어(1540)에 연결될 수 있다.

[0145] 코어(1540)는 하나 이상의 중앙 프로세싱 유닛(CPU)(1541), 그래픽 프로세싱 유닛(GPU)(1542), 필드 프로그래밍 가능 게이트 어레이(FPGA)의 형태인 특화된 프로그래밍가능 프로세싱 유닛(1543), 어떤 태스크를 위한 하드웨어 가속기(1544), 그래픽 어댑터(1550) 등을 포함할 수 있다. 이 디바이스는 판독-전용 메모리(ROM : Read-only memory)(1545), 랜덤-액세스 메모리(1546), 내부 비-사용자 액세스가능한 하드 드라이브와 같은 내부 대용량 스토리지, SSD(1547) 등과 함께, 시스템 버스(1548)를 통해 접속될 수 있다. 일부 컴퓨터 시스템에서, 시스템 버스(1548)는 추가적인 CPU, GPU 등에 의한 확장을 가능하게 하기 위하여 하나 이상의 물리적 플러그의 형태로 액세스가능할 수 있다. 주변 디바이스는 직접적으로 코어의 시스템 버스(1548)에, 또는 주변 버스(1549)를 통해 연결될 수 있다. 예에서, 스크린(1510)은 그래픽 어댑터(1550)에 접속될 수 있다. 주변 버스를 위한 아키텍처는 PCI, USB 등을 포함한다.

[0146] CPU(1541), GPU(1542), FPGA(1543), 및 가속기(1544)는 전술한 컴퓨터 코드를 조합으로 구성할 수 있는 어떤 명령을 실행할 수 있다. 그 컴퓨터 코드는 ROM(1545) 또는 RAM(1546) 내에 저장될 수 있다. 과도적 데이터는 또한, RAM(1546) 내에 저장될 수 있는 반면, 영구적 데이터는 예를 들어, 내부 대용량 스토리지(1547) 내에 저장될 수 있다. 메모리 디바이스 중의 임의의 것에 대한 고속 저장 및 취출은 하나 이상의 CPU(1541), GPU(1542), 대용량 스토리지(1547), ROM(1545), RAM(1546) 등과 밀접하게 연관될 수 있는 캐시 메모리의 이용을 통해 가능하게 될 수 있다.

[0147] 컴퓨터 판독가능 매체는 다양한 컴퓨터-구현된 동작을 수행하기 위하여 그 상에서 컴퓨터 코드를 가질 수 있다.

매체 및 컴퓨터 코드는 본 개시내용의 목적을 위하여 특수하게 설계되고 구성된 것일 수 있거나, 이들은 컴퓨터 소프트웨어 기술분야에서 통상의 기술자에게 널리 공지되고 이용가능한 종류일 수 있다.

[0148] 비-제한적인 예로서, 아키텍처(1500) 및 구체적으로 코어(1540)를 가지는 컴퓨터 시스템은 (CPU, GPU, FPGA, 가속기 등을 포함하는) 프로세서(들)가 하나 이상의 유형의 컴퓨터-판독가능 매체 내에 내장된 소프트웨어를 실행하는 결과로서, 기능성을 제공할 수 있다. 이러한 컴퓨터-판독가능 매체는 위에서 도입된 바와 같은 사용자-액세스가능한 대용량 스토리지 뿐만 아니라, 코어-내부 대용량 스토리지(1547) 또는 ROM(1545)과 같은, 비-일시적 본질인 코어(1540)의 어떤 스토리지와 연관된 매체일 수 있다. 본 개시내용의 다양한 실시예를 구현하는 소프트웨어는 이러한 디바이스 내에 저장될 수 있고 코어(1540)에 의해 실행될 수 있다. 컴퓨터-판독가능 매체는 특정한 필요성에 따라, 하나 이상의 메모리 디바이스 또는 칩을 포함할 수 있다. 소프트웨어는 코어(1540) 및 구체적으로, (CPU, GPU, FPGA 등을 포함하는) 그 안의 프로세서로 하여금, RAM(1546) 내에 저장된 데이터 구조를 정의하는 것, 및 소프트웨어에 의해 정의된 프로세스에 따라 이러한 데이터 구조를 수정하는 것을 포함하는, 본 명세서에서 설명된 특정한 프로세스 또는 특정한 프로세스의 특정한 부분을 실행하게 할 수 있다. 추가적으로 또는 대안으로서, 컴퓨터 시스템은 본 명세서에서 설명된 특정한 프로세스 또는 특정한 프로세스의 특정한 부분을 실행하기 위하여 소프트웨어 대신에 또는 소프트웨어와 함께 동작할 수 있는, 회로(예를 들어, 가속기(1544))에서 와이어링되거나 또는 구체화된 로직의 결과로서의 기능성을 제공할 수 있다. 소프트웨어에 대한 참조는 로직을 망라할 수 있고, 적절할 경우에 그 반대도 마찬가지이다. 컴퓨터-판독가능 매체에 대한 참조는 실행을 위한 소프트웨어를 저장하는 (집적 회로(IC : integrated circuit)와 같은) 회로, 실행을 위한 로직을 구체화하는 회로, 또는 적절할 경우에 둘 모두를 망라할 수 있다. 본 개시내용은 하드웨어 및 소프트웨어의 임의의 적당한 조합을 망라한다.

[0149] 이 개시내용은 몇몇 예시적인 실시예를 설명하였지만, 개시내용의 범위 내에 속하는 개조, 치환, 다양한 적당한 등가물이 있다. 위에서 설명된 구현예 및 실시예에서, 프로세스의 임의의 동작은 희망된 바와 같이, 임의의 양 또는 순서로 조합되거나 배열될 수 있다. 또한, 위에서 설명된 프로세스의 동작들 중 2개 이상의 동작은 병렬로 수행될 수 있다. 본 기술분야에서의 통상의 기술자는, 본 명세서에서 명시적으로 도시되거나 설명되지 않았지만, 개시내용의 원리를 구체화하고, 이에 따라, 그 사상 및 범위 내에 있는 수많은 시스템 및 방법을 고안할 수 있을 것이라는 것이 이에 따라 인식될 것이다.

[0150] 부록 A: 두문자어

[0151] JEM: joint exploration model(공동 탐구 모델)

[0152] VVC: versatile video coding(다용도 비디오 코딩)

[0153] BMS: benchmark set(벤치마크 세트)

[0154] MV: Motion Vector(모션 벡터)

[0155] HEVC: High Efficiency Video Coding(고효율 비디오 코딩)

[0156] SEI: Supplementary Enhancement Information(보충적 강화 정보)

[0157] VUI: Video Usability Information(비디오 이용가능성 정보)

[0158] GOPs: Groups of Pictures(픽처들의 그룹)

[0159] TUs: Transform Units(변환 유닛)

[0160] PUs: Prediction Units(예측 유닛)

[0161] CTUs: Coding Tree Units(코딩 트리 유닛)

[0162] CTBs: Coding Tree Blocks(코딩 트리 블록)

[0163] PBs: Prediction Blocks(예측 블록)

[0164] HRD: Hypothetical Reference Decoder(가상적 참조 디코더)

[0165] SNR: Signal Noise Ratio(신호 잡음 비율)

[0166] CPUs: Central Processing Units(중앙 프로세싱 유닛)

[0167] GPUs: Graphics Processing Units(그래픽 프로세싱 유닛)

[0168] CRT: Cathode Ray Tube(음극선관)

[0169] LCD: Liquid-Crystal Display(액정 디스플레이)

[0170] OLED: Organic Light-Emitting Diode(유기 발광 다이오드)

[0171] CD: Compact Disc(컴팩트 디스크)

[0172] DVD: Digital Video Disc(디지털 비디오 디스크)

[0173] ROM: Read-Only Memory(판독-전용 메모리)

[0174] RAM: Random Access Memory(랜덤 액세스 메모리)

[0175] ASIC: Application-Specific Integrated Circuit(애플리케이션-특정 집적 회로)

[0176] PLD: Programmable Logic Device(프로그래밍가능 로직 디바이스)

[0177] LAN: Local Area Network(로컬 영역 네트워크)

[0178] GSM: Global System for Mobile communications(이동 통신을 위한 글로벌 시스템)

[0179] LTE: Long-Term Evolution(롱텀 에볼루션)

[0180] CANBus: Controller Area Network Bus(제어기 영역 네트워크 버스)

[0181] USB: Universal Serial Bus(유니버셜 직렬 버스)

[0182] PCI: Peripheral Component Interconnect(주변 컴포넌트 상호접속)

[0183] FPGA: Field Programmable Gate Areas(필드 프로그래밍가능 게이트 어레이)

[0184] SSD: solid-state drive(솔리드-스테이트 드라이브)

[0185] IC: Integrated Circuit(집적 회로)

[0186] HDR: high dynamic range(높은 동적 범위)

[0187] SDR: standard dynamic range(표준 동적 범위)

[0188] JVET: Joint Video Exploration Team(공동 비디오 탐구 팀)

[0189] MPM: most probable mode(가장 고확률 모드)

[0190] WAIP: Wide-Angle Intra Prediction(광각 인트라 예측)

[0191] CU: Coding Unit(코딩 유닛)

[0192] PU: Prediction Unit(예측 유닛)

[0193] TU: Transform Unit(변환 유닛)

[0194] CTU: Coding Tree Unit(코딩 트리 유닛)

[0195] PDPC: Position Dependent Prediction Combination(포지션 종속적 예측 조합)

[0196] ISP: Intra Sub-Partitions(인트라 서브-파티션)

[0197] SPS: Sequence Parameter Setting(시퀀스 파라미터 설정)

[0198] PPS: Picture Parameter Set(픽처 파라미터 세트)

[0199] APS: Adaptation Parameter Set(적응 파라미터 세트)

[0200] VPS: Video Parameter Set(비디오 파라미터 세트)

[0201] DPS: Decoding Parameter Set(디코딩 파라미터 세트)

[0202] ALF: Adaptive Loop Filter(적응적 루프 필터)

[0203] SAO: Sample Adaptive Offset(샘플 적응적 오프셋)

[0204] CC-ALF: Cross-Component Adaptive Loop Filter(교차-컴포넌트 적응적 루프 필터)

[0205] CDEF: Constrained Directional Enhancement Filter(제약된 방향성 강화 필터)

[0206] CCSO: Cross-Component Sample Offset(교차-컴포넌트 샘플 오프셋)

[0207] LSO: Local Sample Offset(로컬 샘플 오프셋)

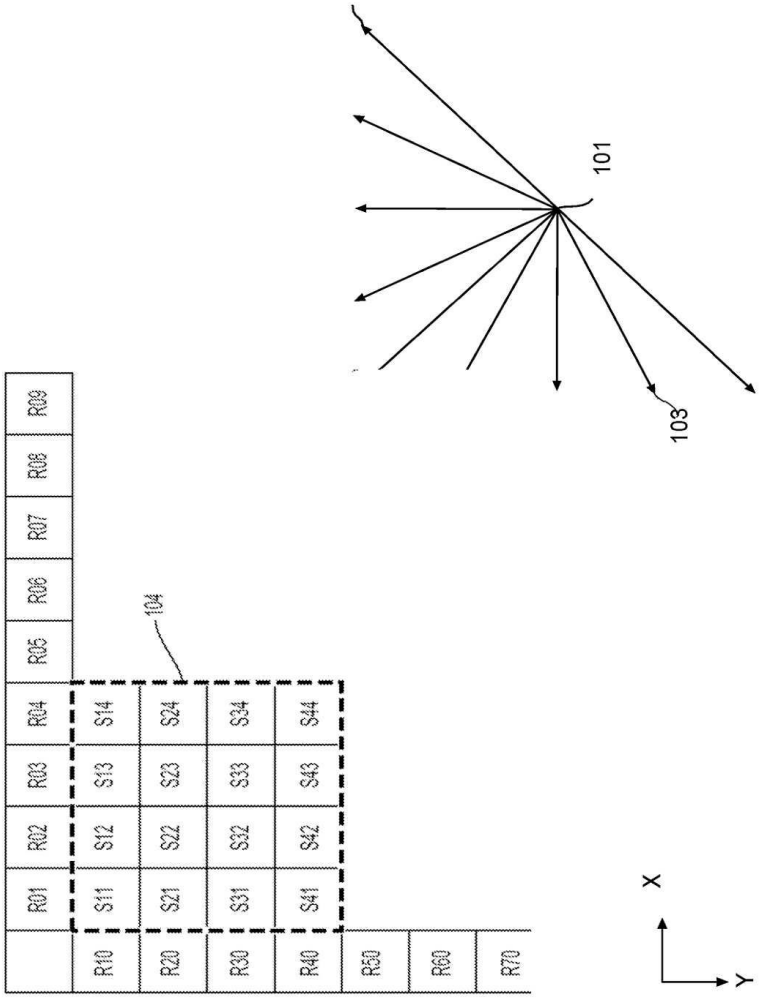
[0208] LR: Loop Restoration Filter(루프 복원 필터)

[0209] AV1: AOMedia Video 1

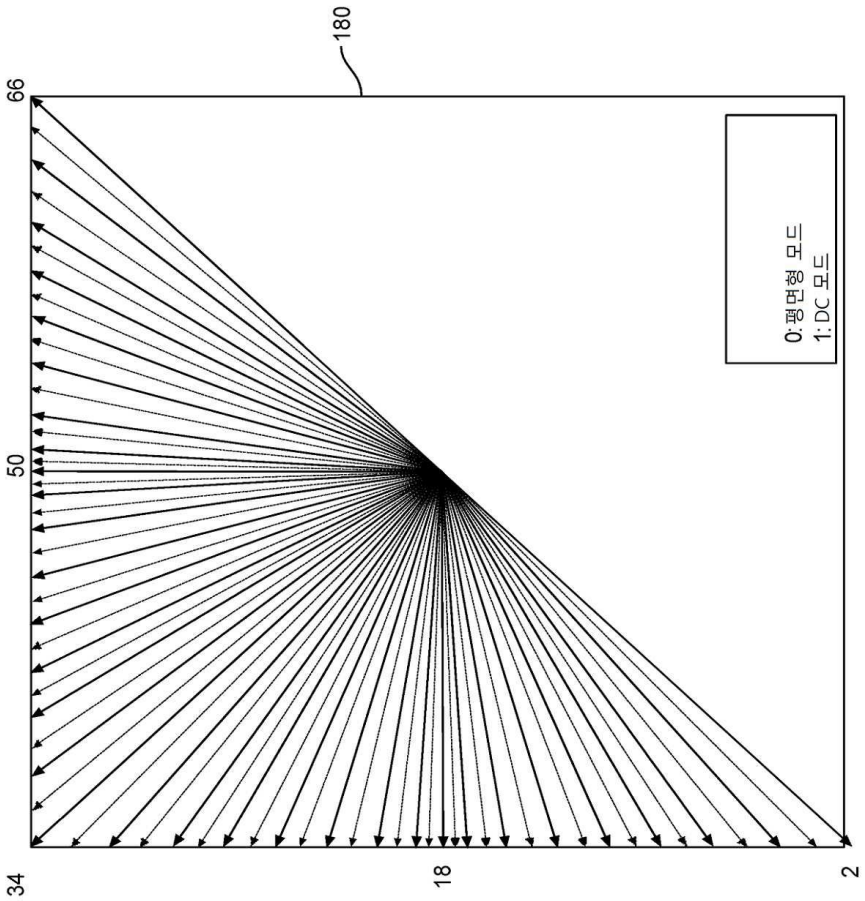
[0210] AV2: AOMedia Video 2

도면

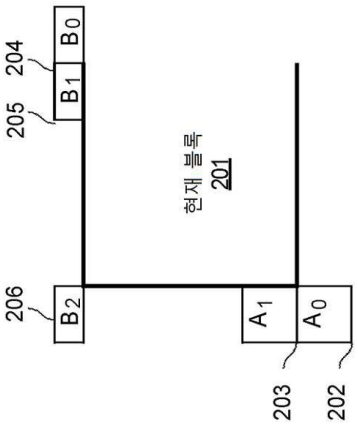
도면1a



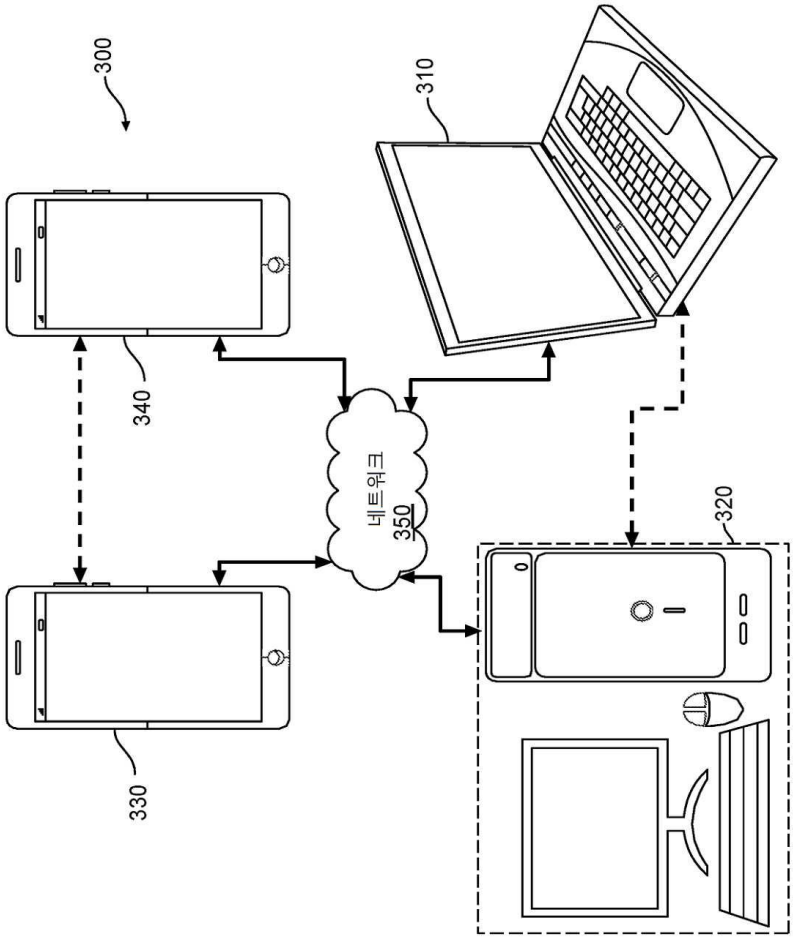
도면1b



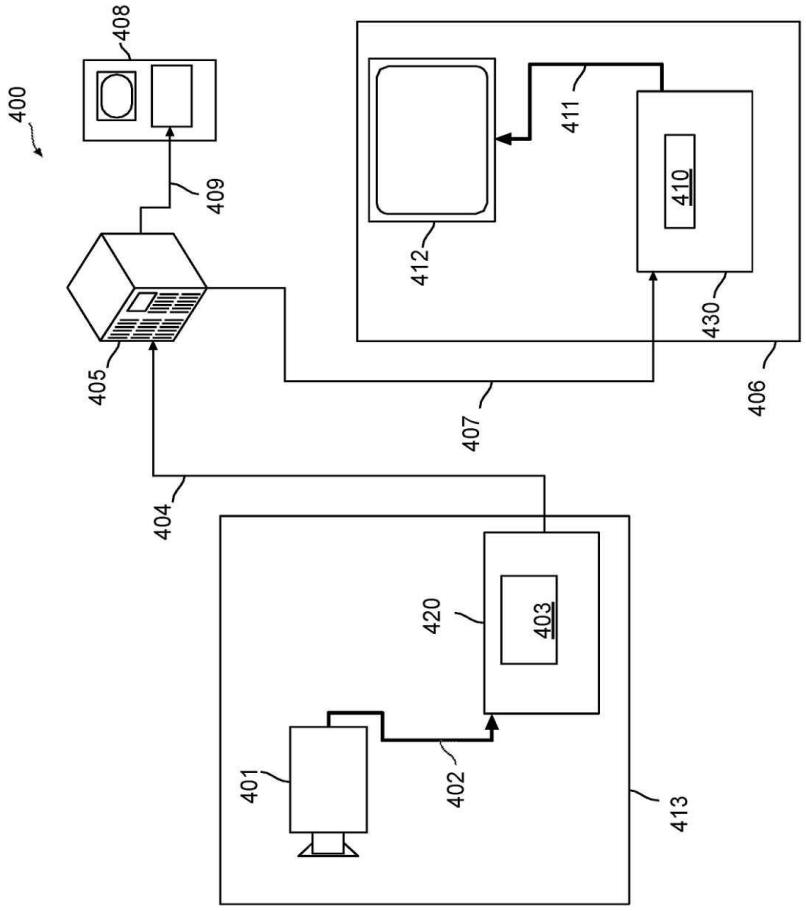
도면2



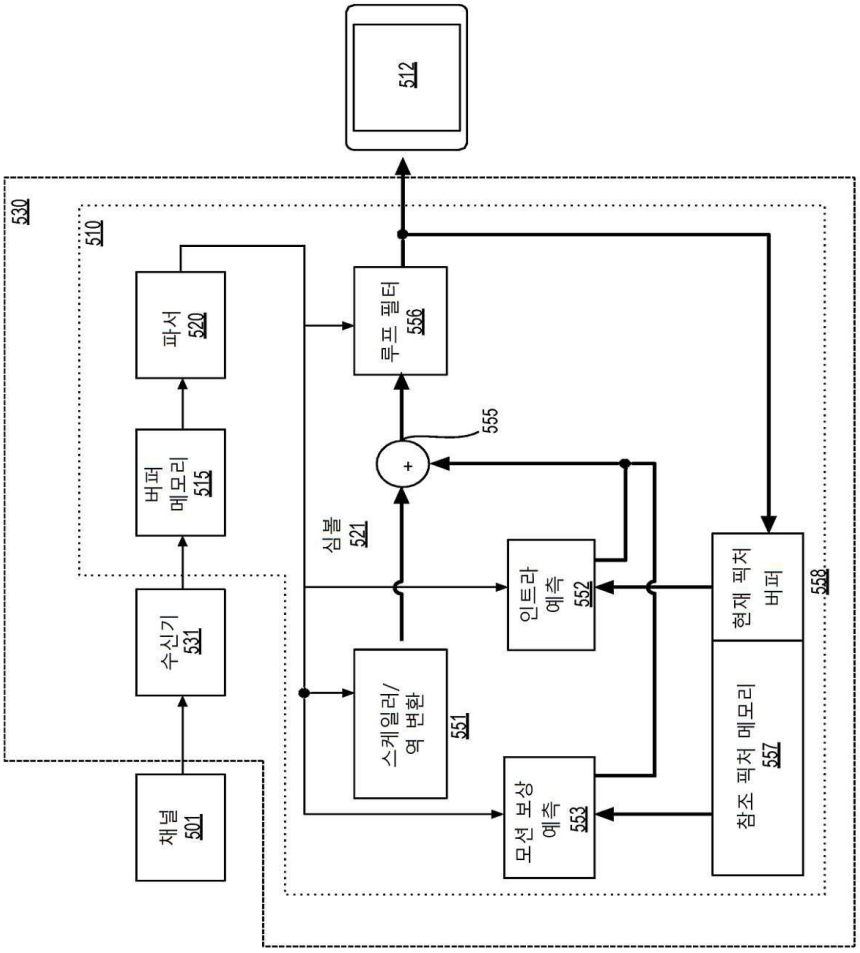
도면3



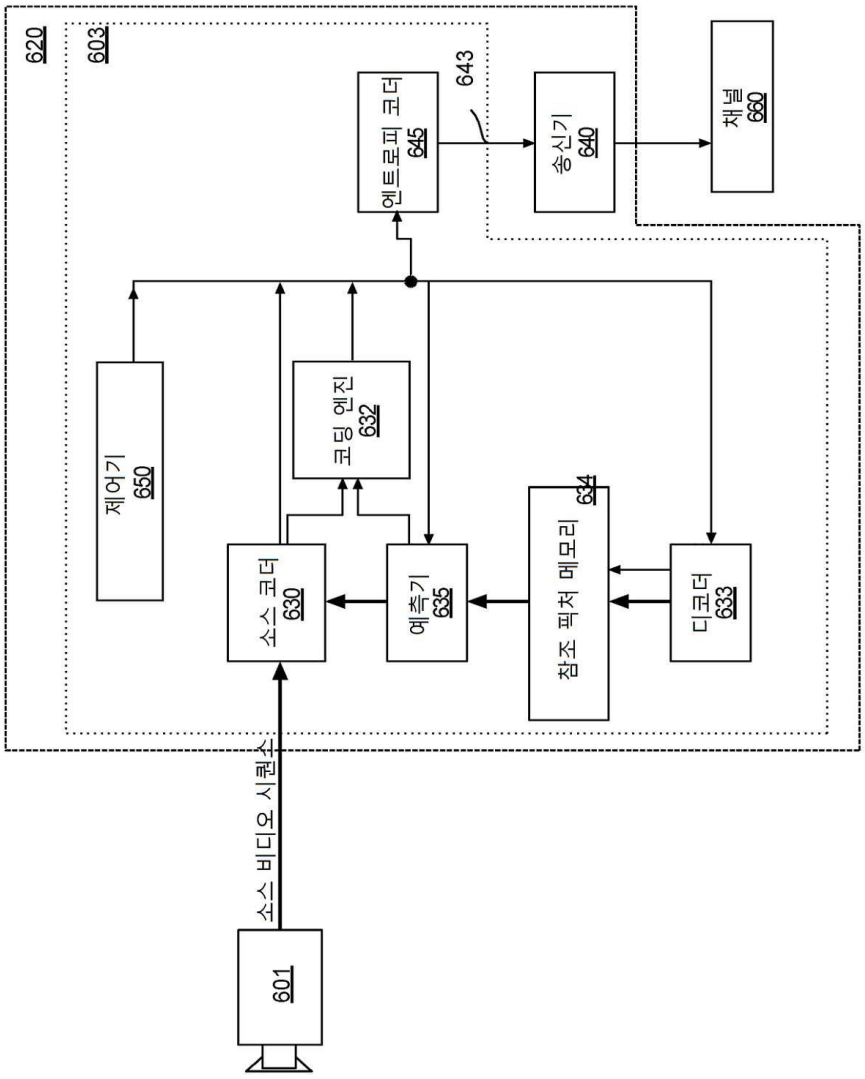
도면4



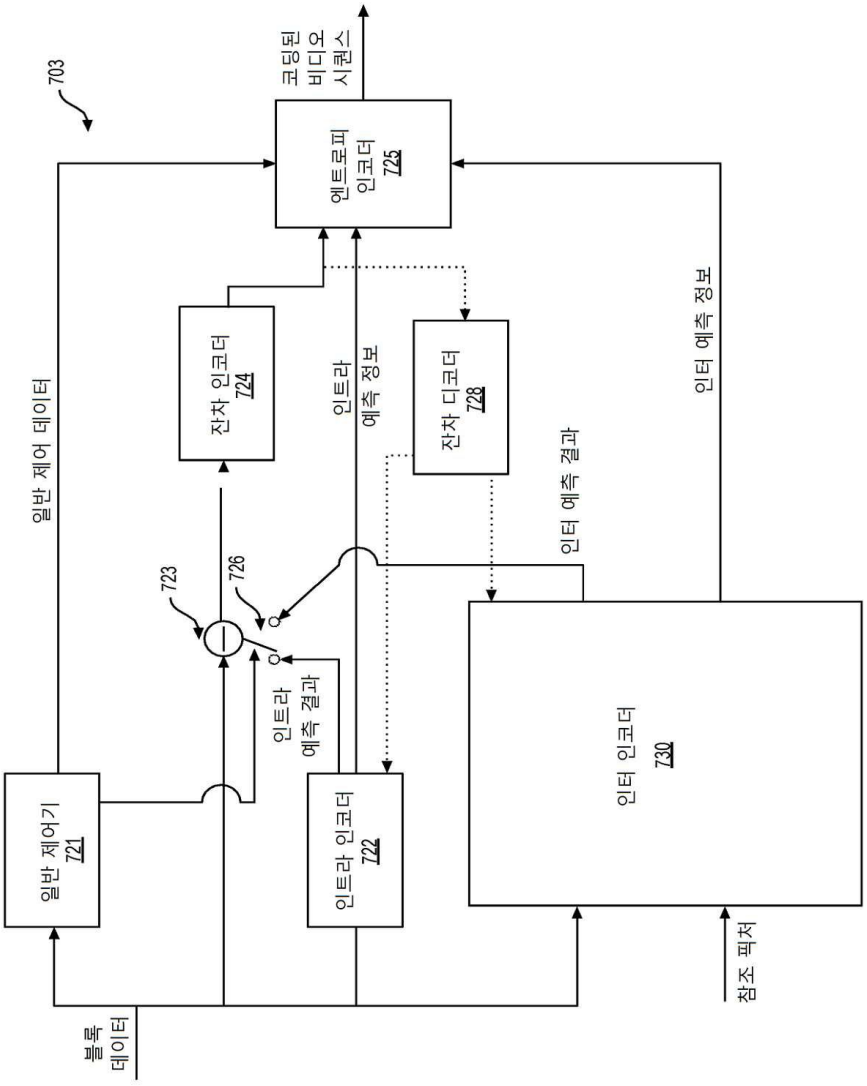
도면5


512
530
510
파서
520
버퍼
메모리
515
수신기
531
채널
501
루프 필터
556
555
+
심볼
521
스케일러/
역 변환
551
인트라
예측
552
모션 보상
예측
553
현재 픽처
버퍼
558
참조 픽처 메모리
557

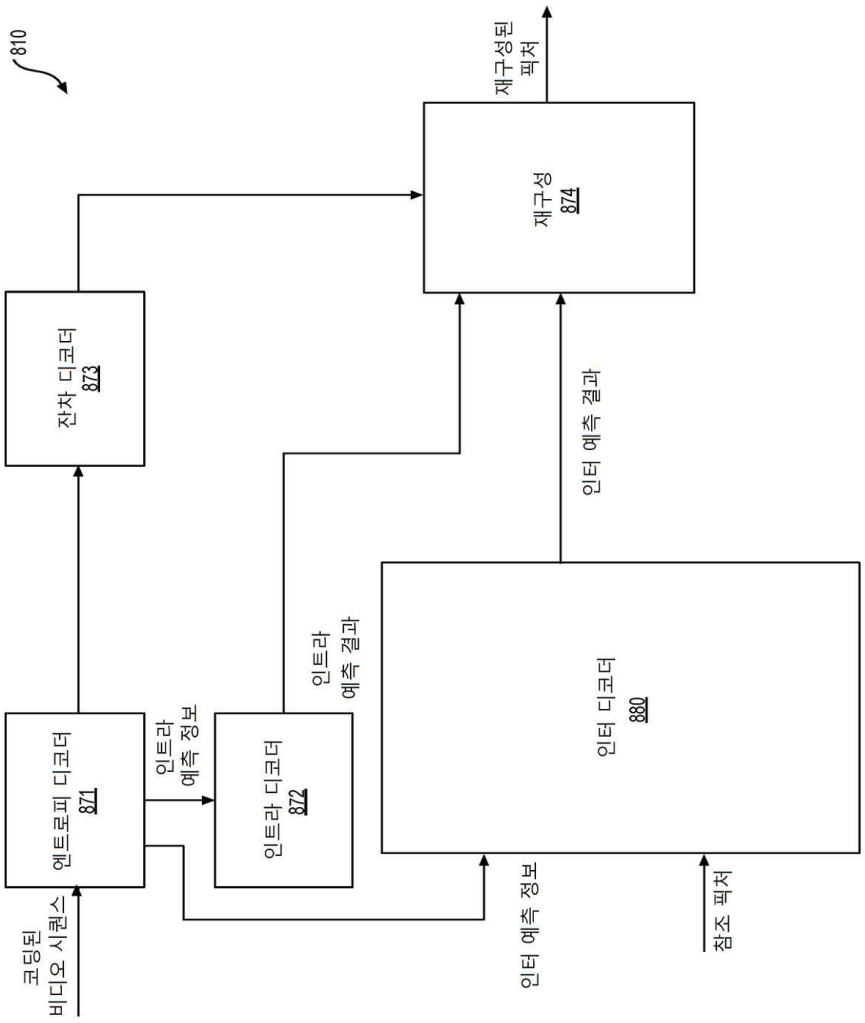
도면6


620
603
엔트로피 코더
645
643
송신기
640
채널
660
제어기
650
코딩 엔진
632
소스 코더
630
예측기
635
참조 픽처 메모리
634
디코더
633
소스 비디오 시퀀스
601

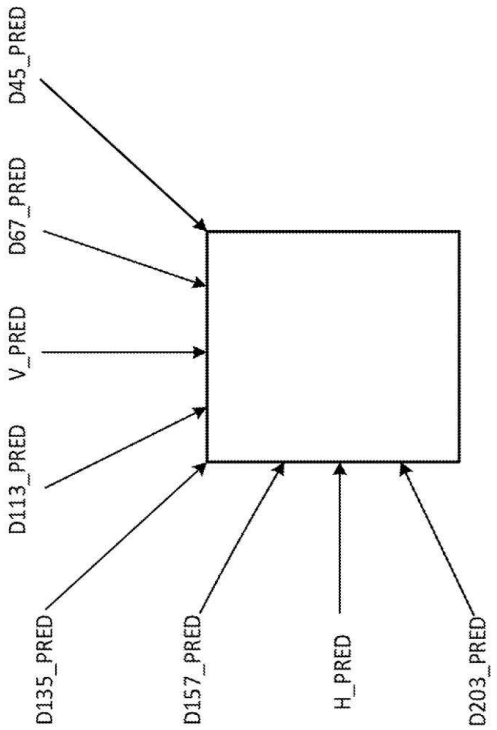
도면7


703
코딩된 비디오 시퀀스
엔트로피 인코더 725
잔차 인코더 724
잔차 디코더 728
일반 제어 데이터
인트라 예측 정보
인터 예측 정보
인터 예측 결과
723
726
인트라 예측 결과
일반 제어기 721
인트라 인코더 722
인터 인코더 730
블록 데이터
참조 픽처

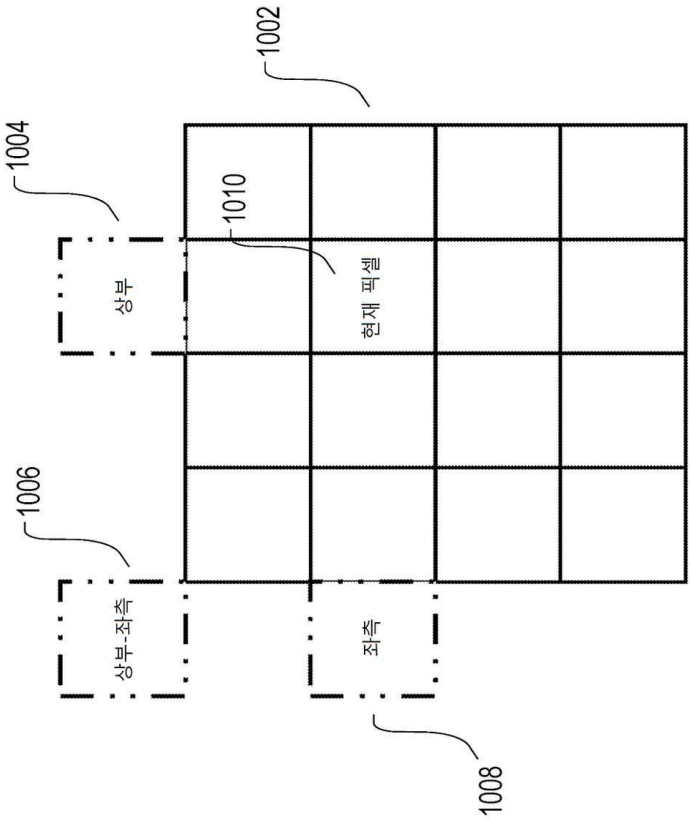
도면8


810
재구성된 픽처
재구성 874
잔차 디코더 873
인터 예측 결과
인트라 예측 결과
인터 디코더 880
엔트로피 디코더 871
인트라 예측 정보
인트라 디코더 872
코딩된 비디오 시퀀스
인터 예측 정보
참조 픽처

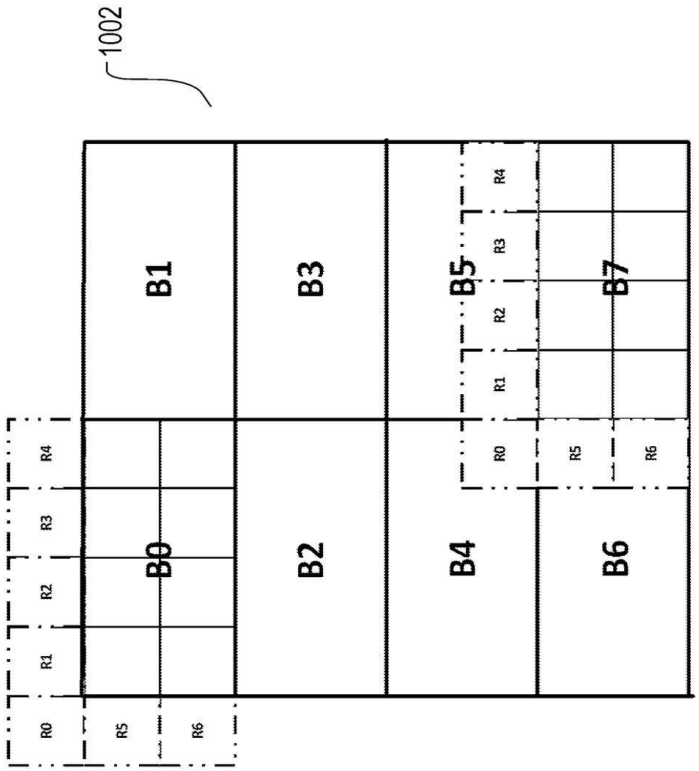
도면9


D45_PRED
D67_PRED
V_PRED
D113_PRED
D135_PRED
D157_PRED
H_PRED
D203_PRED

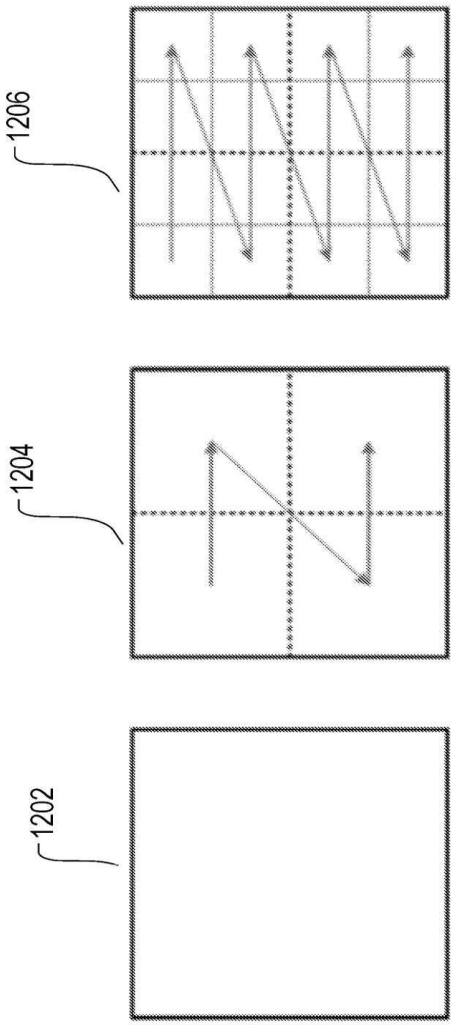
도면10



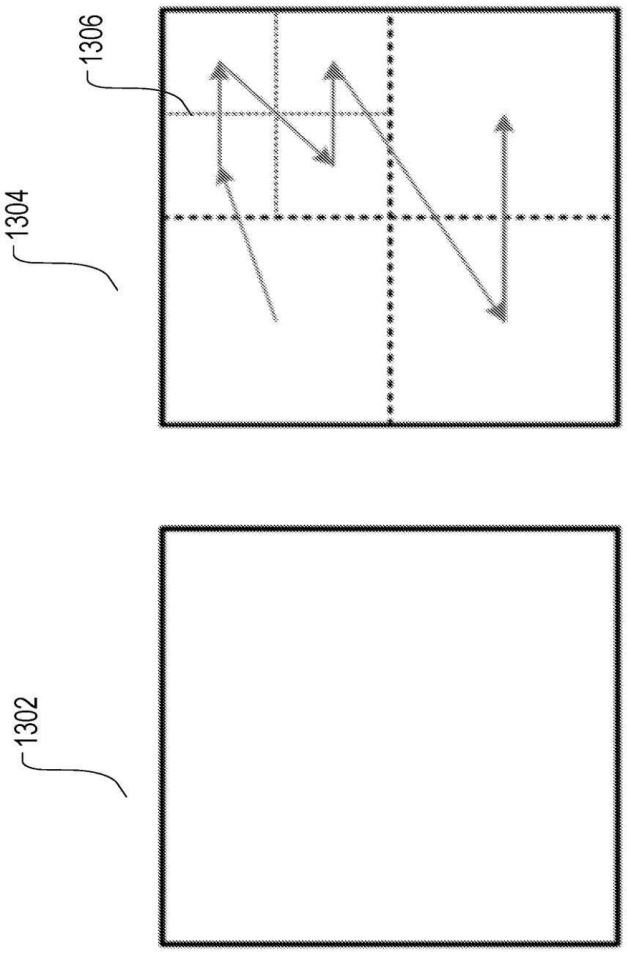
도면11



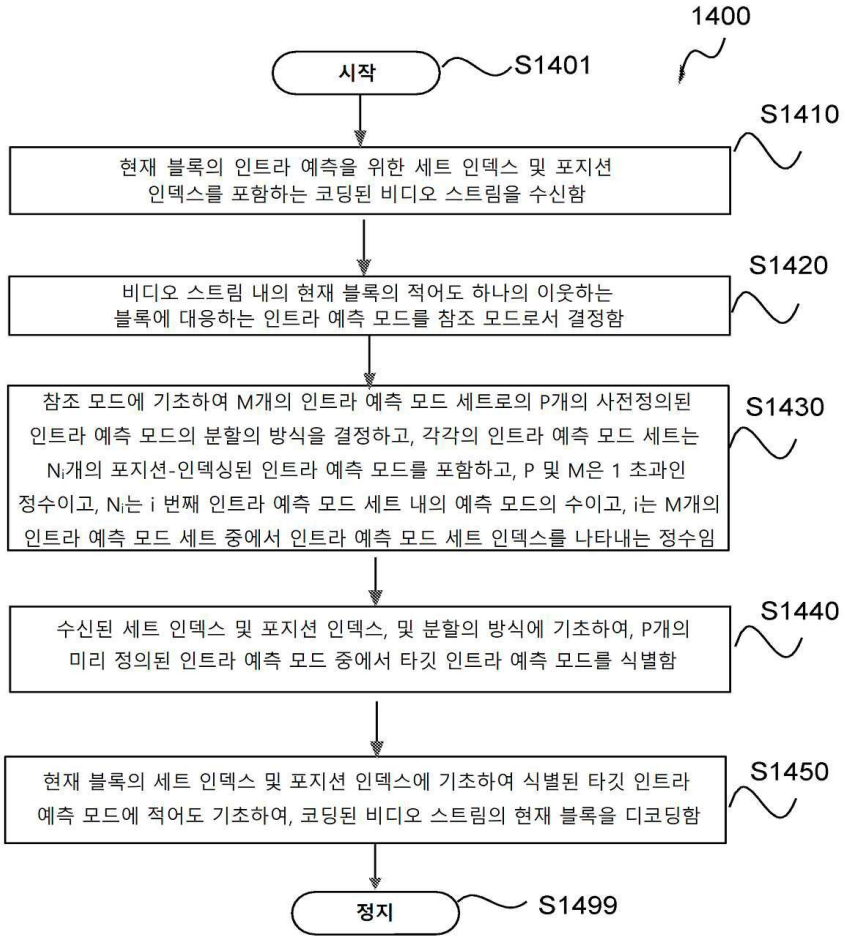
도면12



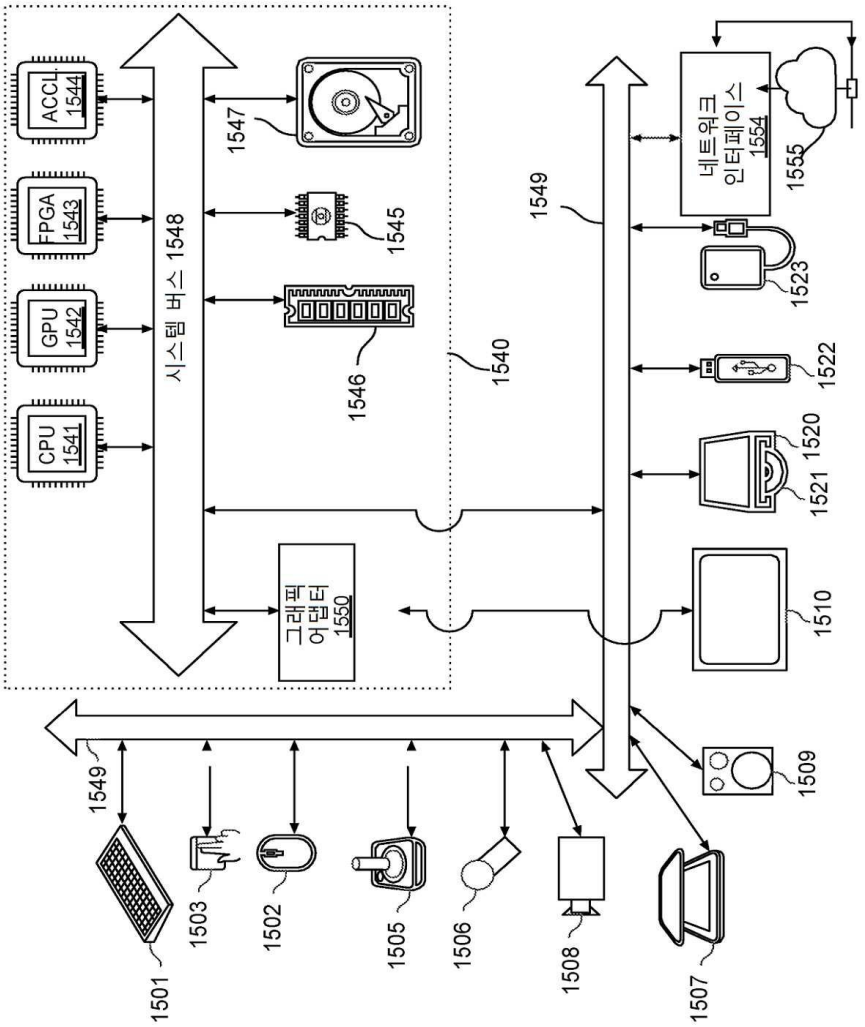
도면13



도면14


1400
시작
S1401
S1410
현재 블록의 인트라 예측을 위한 세트 인덱스 및 포지션 인덱스를 포함하는 코딩된 비디오 스트림을 수신함
S1420
비디오 스트림 내의 현재 블록의 적어도 하나의 이웃하는 블록에 대응하는 인트라 예측 모드를 참조 모드로서 결정함
S1430
참조 모드에 기초하여 M개의 인트라 예측 모드 세트로의 P개의 사전정의된 인트라 예측 모드의 분할의 방식을 결정하고, 각각의 인트라 예측 모드 세트는 N_i개의 포지션-인덱싱된 인트라 예측 모드를 포함하고, P 및 M은 1 초과인 정수이고, N_i는 i 번째 인트라 예측 모드 세트 내의 예측 모드의 수이고, i는 M개의 인트라 예측 모드 세트 중에서 인트라 예측 모드 세트 인덱스를 나타내는 정수임
S1440
수신된 세트 인덱스 및 포지션 인덱스, 및 분할의 방식에 기초하여, P개의 미리 정의된 인트라 예측 모드 중에서 타깃 인트라 예측 모드를 식별함
S1450
현재 블록의 세트 인덱스 및 포지션 인덱스에 기초하여 식별된 타깃 인트라 예측 모드에 적어도 기초하여, 코딩된 비디오 스트림의 현재 블록을 디코딩함
정지
S1499

도면15


ACCL 1544
FPGA 1543
GPU 1542
CPU 1541
시스템 버스 1548
1547
1545
1546
1540
그래픽 어댑터 1550
1549
네트워크 인터페이스 1554
1555
1523
1522
1520
1521
1510
1509
1501
1503
1502
1505
1506
1508
1507