



(12) 发明专利申请

(10) 申请公布号 CN 102683228 A

(43) 申请公布日 2012. 09. 19

(21) 申请号 201210124148. 7

H01L 21/768 (2006. 01)

(22) 申请日 2007. 01. 29

H01L 23/31 (2006. 01)

(30) 优先权数据

H01L 23/367 (2006. 01)

60/763, 609 2006. 01. 30 US

H01L 23/538 (2006. 01)

60/788, 993 2006. 04. 03 US

11/471, 057 2006. 06. 19 US

(62) 分案原申请数据

200780012013. 9 2007. 01. 29

(71) 申请人 马维尔国际贸易有限公司

地址 巴巴多斯圣迈克尔

(72) 发明人 柳程琳 善一明·娄

(74) 专利代理机构 北京东方亿思知识产权代理
有限责任公司 11258

代理人 宋鹤

(51) Int. Cl.

H01L 21/56 (2006. 01)

H01L 21/48 (2006. 01)

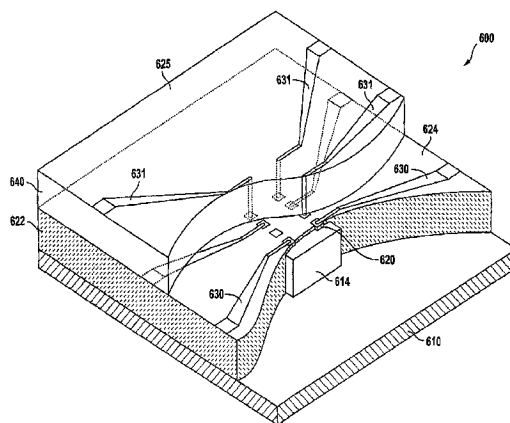
权利要求书 3 页 说明书 12 页 附图 12 页

(54) 发明名称

热增强型封装

(57) 摘要

本发明提供了一种热增强型封装。一种制造集成电路封装的方法包括：将半导体管芯的第一表面附接到导热和 / 或导电基板；在半导体管芯的第二表面上形成多个管芯连接器；以及以密封材料来密封半导体管芯和多个管芯连接器。该方法还包括：去除密封材料的一部分，以暴露多个管芯连接器中的一个或多个从而形成布线表面。该方法还包括：在布线表面上形成多条导电迹线。这多条导电迹线中的每条的特征在于，第一部分与多个管芯连接器中的一个电通信，且第二部分与封装连接器电通信。



1. 一种制造集成电路封装的方法,该方法包括:
将管芯的第一表面附接到传导基板,所述管芯具有至少一个侧表面;
在所述管芯的第二表面上形成至少一个管芯连接器,所述第二表面与所述第一表面相对;
连续设置包括单个整体材料的密封材料,以以所述密封材料来包围所述管芯的至少一个侧表面和所述管芯的所述第二表面的一部分;
对所述密封材料的比所述至少一个管芯连接器的表面的区域更大的区域进行平坦化,以暴露所述至少一个管芯连接器的表面,同时所述管芯的所述至少一个侧表面和所述管芯的所述第二表面的所述部分保持被封装;
在平坦化区域上形成至少一条导电迹线,其中,所述至少一条导电迹线的特征在于:第一部分与所述至少一个管芯连接器中的一个电通信,且第二部分与封装连接器电通信;
在所述平坦化区域上形成绝缘层;以及
在所述绝缘层上形成至少一条第二层导电迹线,其中所述至少一条第二层导电迹线与所述至少一条导电迹线绝缘,并且与所述至少一个管芯连接器电通信,从而形成具有多层布线的集成电路封装。
2. 如权利要求 1 所述的方法,其中,所述传导基板包括金属基板。
3. 如权利要求 1 所述的方法,还包括形成焊料掩模层,所述焊料掩模层被耦合到所述平坦化区域。
4. 如权利要求 1 所述的方法,其中,所述密封材料包括电介质材料。
5. 如权利要求 5 所述的方法,其中,所述电介质材料包括环氧树脂。
6. 如权利要求 1 所述的方法,其中,对所述密封材料的区域进行平坦化包括对所述密封材料的暴露部分进行磨削。
7. 如权利要求 1 所述的方法,其中,所述封装连接器包括焊料球。
8. 一种热增强型集成电路封装,包括:
传导基板;
管芯附接材料,该管芯附接材料被形成在所述传导基板上;
管芯,该管芯具有第一表面、至少一个侧表面和与所述第一表面相对的第二表面,其中,所述第一表面相邻于所述管芯附接材料;
在所述管芯的所述第二表面上的至少一个管芯连接器;
密封层,该密封层包括单个整体材料,该单个整体材料被连续地设置为包围所述管芯的所述至少一个侧表面并且位于所述管芯的所述第二表面的至少一部分之上;
形成在所述密封层上的布线层,所述布线层包括至少一条导电迹线,其中,所述至少一条导电迹线的特征在于:第一部分与所述至少一个管芯连接器中的一个电通信,且第二部分与封装连接器电通信;
所述布线层之上的绝缘层;以及
所述绝缘层上的第二层布线层,其中所述第二层布线层包括与所述至少一条导电迹线绝缘并且与至少一个管芯连接器电通信的至少一条第二层导电迹线。
9. 如权利要求 8 所述的热增强型集成电路封装,其中,所述密封层从所述管芯的所述第二表面跨越到所述布线层。

10. 如权利要求 8 所述的热增强型集成电路封装,还包括:

第一过孔,该第一过孔从所述布线层通到所述传导基板,其中,所述第一过孔适于与第一电压电势电通信;

第二过孔,该第二过孔从所述布线层通到所述传导基板,其中,所述第二过孔适于与第二电压电势电通信;以及

镀覆层,该镀覆层适于接收焊料并且被耦合到所述布线层。

11. 如权利要求 10 所述的热增强型集成电路封装,还包括电容器,该电容器被耦合到所述传导基板,其中,所述电容器的第一端子与所述第一过孔电通信,且所述电容器的第二端子与所述第二过孔电通信。

12. 如权利要求 8 所述的热增强型集成电路封装,其中,所述传导基板包括铜基板。

13. 如权利要求 8 所述的热增强型集成电路封装,其中,所述至少一个管芯连接器是从由铜凸块和金凸块组成的组中选择的。

14. 如权利要求 8 所述的热增强型集成电路封装,其中,所述密封材料包括电介质材料。

15. 一种集成电路封装,包括:

多个管芯,该多个管芯中的每个管芯包括第一表面和第二表面,所述第一表面被附接到传导基板,并且所述第二表面与所述第一表面相对;

多个管芯连接器,所述多个管芯连接器中的至少一个管芯连接器被形成在所述多个管芯中的每个管芯的所述第二表面上;

密封材料,该密封材料包括单个整体材料,该单个整体材料被连续地设置为包围所述多个管芯中的每个管芯和形成在每个管芯的所述第二表面上的每个管芯连接器的一部分;

形成在所述密封材料上的平坦化区域,该平坦化区域包括每个管芯连接器的暴露部分;

形成在所述平坦化区域上的多条导电迹线,其中,所述多条导电迹线中的每条的特征在于:第一部分与所述多个管芯连接器中的至少一个管芯连接器电通信,且第二部分与封装连接器电通信;

形成在所述平坦化区域上的绝缘层;以及

形成在所述绝缘层上的多条第二层导电迹线,每条第二层导电迹线与所述多个管芯连接器中的至少一个管芯连接器电通信。

16. 如权利要求 15 所述的集成电路封装,还包括:

至少一个过孔,该至少一个过孔从所述密封材料的所述平坦化区域通到所述传导基板,并且适于与电压电通信。

17. 如权利要求 15 所述的集成电路封装,还包括焊料掩模层,所述焊料掩模层耦合到所述平坦化区域。

18. 如权利要求 15 所述的集成电路封装,其中,所述传导基板包括金属基板。

19. 如权利要求 15 所述的集成电路封装,其中,所述密封材料包括电介质材料。

20. 如权利要求 19 所述的集成电路封装,其中,所述电介质材料包括环氧树脂。

21. 如权利要求 15 所述的集成电路封装,其中,所述平坦化区域是利用磨削处理以去

除所述密封材料的一部分而形成的。

22. 如权利要求 15 所述的集成电路封装,其中,所述封装连接器包括焊料球。

23. 如权利要求 15 所述的集成电路封装,还包括:

至少一个过孔,该至少一个过孔通过所述绝缘层,将至少一条导电迹线与至少一条第二层导电迹线相连接。

24. 如权利要求 23 所述的集成电路封装,其中,所述至少一条导电迹线和所述至少一条第二层导电迹线与所述多个管芯中的不同管芯中的管芯连接器电通信。

25. 一种制造集成电路封装的方法,该方法包括:

将多个管芯中的每个管芯的第一表面附接到传导基板,所述多个管芯中的每个管芯具有至少一个侧表面;

在所述多个管芯中的每个管芯的第二表面上形成多个管芯连接器,每个管芯的所述第二表面与所述第一表面相对;

连续设置包括单个整体材料的密封材料,以以所述密封材料来包围所述多个管芯中的每个管芯和形成在每个管芯的所述第二表面上的所述多个管芯连接器中的每个管芯连接器;以及

去除所述密封材料的一部分,以暴露所述多个管芯连接器中的每个管芯连接器,从而形成平坦化区域;

在所述平坦化区域上形成多条导电迹线,其中所述多条导电迹线中的每条导电迹线的特征在于:第一部分与至少一个管芯连接器电通信,且第二部分与封装连接器电通信;

在所述平坦化区域上形成绝缘层;以及

在所述绝缘层上形成多条第二层导电迹线,每条第二层导电迹线与至少一个管芯连接器电通信,从而形成具有多层布线的集成电路封装。

26. 如权利要求 25 所述的方法,还包括:

形成从所述平坦化区域通到所述传导基板的至少一个过孔,其中,所述至少一个过孔适于与电压电通信。

27. 如权利要求 25 所述的方法,还包括:

形成通过所述绝缘层将至少一条导电迹线与至少一条第二层导线迹线相连接的至少一个过孔。

28. 如权利要求 25 所述的方法,其中,所述传导基板包括金属基板。

29. 如权利要求 25 所述的方法,其中,所述密封材料包括电介质材料。

30. 如权利要求 29 所述的方法,其中,所述电介质材料包括环氧树脂。

31. 如权利要求 25 所述的方法,还包括形成焊料掩模层,所述焊料掩模层耦合到所述平坦化区域。

32. 如权利要求 27 所述的方法,其中,所述至少一条导电迹线和所述至少一条第二层导电迹线与所述多个管芯中的不同管芯中的至少一个管芯连接器电通信。

热增强型封装

[0001] 本申请是申请日为 2007 年 1 月 29 日、申请号为 200780012013.9(国际申请号为 PCT/US2007/002432)、且名称为“热增强型封装”的发明专利申请的分案申请。

[0002] 相关申请的交叉引用

[0003] 本申请要求 2006 年 1 月 30 日提交的申请号为 60/763,609 的名称为“热增强型封装 (Thermal Enhanced Package)”的美国临时申请以及 2006 年 4 月 3 日提交的申请号为 60/788,993 的名称为“热增强型封装”的美国临时申请的优先权,上述两个美国临时申请被共同转让,并且其全部内容通过引用结合于此。

技术领域

[0004] 本发明一般地涉及集成电路封装。更具体地,本发明提供了用于具有热增强性能的集成电路封装的方法和系统。仅仅通过示例,本发明已经被应用于如下的集成电路封装,其中,一个或多个半导体管芯被安装 (mount) 在导热和 / 或导电基板上并且被以电介质材料密封。但是,将会认识到本发明具有更广阔的应用范围。

背景技术

[0005] 许多现代集成电路 (IC) 的特征在于,由于对小脚印 (footprint) 和高性能的工业需求而导致高热负荷。随着热负荷和封装密度的增加,传统集成电路 (IC) 封装不能提供高性能 IC 所需的热性能和电性能。因此,本领域需要适用于提供具有增强的热性能的集成电路封装的方法和系统。

发明内容

[0006] 根据本发明的实施例,提供了与集成电路封装有关的技术和系统。更具体地,本发明提供了用于具有热增强性能的集成电路封装的方法和系统。仅仅通过示例,本发明已经被应用于具有一个或多个半导体管芯的集成电路封装,其中,该一个或多个半导体管芯被安装在导热和 / 或导电基板上并且被电介质材料密封。但是,将会认识到本发明具有更广阔的应用范围。

[0007] 根据本发明的一个实施例,提供了一种制造集成电路封装的方法。该方法包括:将半导体管芯的第一表面附接到导热和 / 或导电基板;在半导体管芯的第二表面上形成多个管芯连接器;以及以密封材料来密封半导体管芯和多个管芯连接器。该方法还包括:去除密封材料的一部分,以暴露出多个管芯连接器中的一个或多个,从而形成布线表面。该方法还包括:在布线表面上形成多条导电迹线。多条导电迹线中的每条的特征在于,第一部分与多个管芯连接器中的一个电通信,而第二部分与封装连接器电通信。在一个实施例中,在布线表面之上形成绝缘层,并且在绝缘层上形成多条第二层导电迹线,以形成具有多层布线的集成电路封装。

[0008] 根据本发明的另一实施例,提供了一种热增强型集成电路封装。该热增强型集成电路封装包括:导热和 / 或导电基板;管芯附接材料,该管芯附接材料被形成在导热和 / 或

导电基板上；以及半导体管芯，该半导体管芯具有第一表面、多个侧表面和与第一表面相对的第二表面。第一表面相邻于管芯附接材料。该热增强型集成电路封装还包括：多个管芯连接器和密封层，这多个管芯连接器与设置在半导体管芯的第二表面上的多个管芯焊盘（die pad）电通信，该密封层的特征在于，第一密封表面在位置上相邻于导热和 / 或导电基板，而第二密封表面与第一表面相对。密封层包围了半导体管芯的多个侧表面并且位于半导体管芯的第二表面的第一部分之上。该热增强型集成电路封装还包括布线层，该布线层被形成在密封层的第二密封表面上。

[0009] 根据本发明的一个可替代实施例，提供了一种集成电路封装。该集成电路封装包括半导体管芯，该半导体管芯包括第一表面和第二表面，其中，该第一表面被附接到导热和 / 或导电基板，并且该第二表面与第一表面相对。该集成电路封装还包括：多个管芯连接器和密封材料，这多个管芯连接器被形成在半导体管芯的第二表面上，该密封材料用于密封半导体管芯和多个管芯连接器的一部分。密封材料的布线表面包括多个管芯连接器的暴露部分。该集成电路封装还包括多条导电迹线，这多条导电迹线被形成在布线表面上，其中，这多条导电迹线中的每条的特征在于，第一部分与多个管芯连接器中的一个电通信，而第二部分与封装连接器电通信。在一个实施例中，该集成电路封装还包括被形成在布线表面之上的绝缘层以及被形成在绝缘层上的多条第二层导电迹线，从而形成了具有多层布线的集成电路封装。

[0010] 根据本发明的另一可替代实施例，提供了一种制造热增强型集成电路封装的方法。该方法包括：在导热和 / 或导电基板上形成管芯附接材料层；以及将半导体管芯的第一表面安装到管芯附接材料层。半导体管芯由多个侧表面和与第一表面相对的第二表面定义。该方法还包括：形成多个管芯连接器，这多个管芯连接器与设置在半导体管芯的第二表面上的多个管芯焊盘电通信；以及形成密封层，该密封层的特征在于，第一密封表面在位置上相邻于导热和 / 或导电基板，而第二密封表面与第一密封表面相对。密封层包围了半导体管芯的多个侧表面并且位于半导体管芯的第二表面的第一部分之上。该方法还包括在第二密封表面上形成布线层。

[0011] 根据本发明的特定实施例，提供了一种集成电路封装。该集成电路封装包括：用于支持半导体管芯的第一表面的装置；用于向半导体管芯的第二表面提供电信号的装置；以及用于密封半导体管芯的装置。该集成电路封装还包括用于将电信号从半导体管芯的第二表面路由到封装连接器的装置。

[0012] 根据本发明的另一特定实施例，提供了一种热增强型集成电路封装。该热增强型集成电路封装包括：用于支持半导体管芯的装置，其中，该半导体管芯的特征在于第一表面、与第一表面相对的第二表面以及从第一表面延伸到第二表面的多个侧表面。该热增强型集成电路封装还包括：用于将半导体管芯的第二表面电耦合到导电迹线的装置；以及用于密封半导体管芯的装置。

[0013] 本发明相对于传统技术获得了许多益处。例如，与传统封装相比，本发明的实施例提供了具有改善的散热特性的集成电路封装。此外，一些实施例向集成电路封装添加了无源部件。依赖于实施例，可以获得这些益处中的一个或多个以及其它益处。这些和其它益处将在本说明书中更加详细地描述，尤其是下文中结合随后的附图来详细描述。

附图说明

- [0014] 图 1 是根据本发明的一个实施例的集成电路封装的简化截面图；
- [0015] 图 2 是根据本发明的另一实施例的集成电路封装的简化截面图；
- [0016] 图 3 是示出根据本发明的一个实施例的制造集成电路封装的方法的简化流程图；
- [0017] 图 4A-4E 是根据本发明的一个实施例的在各个制造阶段期间的封装的简化截面图；
- [0018] 图 5A-5E 是根据本发明的另一实施例的在各个制造阶段期间的封装的简化截面图；
- [0019] 图 6 是根据本发明的一个实施例的具有多层布线的封装的简化透视图；
- [0020] 图 7 是根据本发明的一个实施例的多管芯封装的简化透视图；以及
- [0021] 图 8A-8H 示出了可以实施本发明的各种设备。

具体实施方式

[0022] 图 1 是根据本发明的一个实施例的集成电路封装的简化截面图。如图 1 所示，通过管芯附接材料 112 将半导体管芯 114 附接到导热和 / 或导电基板 110 (例如，金属基板)。导热和 / 或导电基板 110 可以由铜或者特征在于预定热导率和机械刚性的其它金属来制作。导热和 / 或导电基板 110 用作散热器 (heat spreader) 以改善散热以及其它功能等。此外，导热和 / 或导电基板提供电功能 (诸如，用作接地平面)。管芯附接材料 112 可以是各种导热粘着材料中的一种。一般而言，管芯附接材料 112 的特征在于高粘着强度、高热导率和与导热和 / 或导电基板 110 以及半导体管芯 114 接近的热膨胀系数 (CTE)。

[0023] 半导体管芯 114 具有接合表面 (bonding surface) 115、与接合表面 115 相对的顶部表面 117 和多个侧面 116，其中，通过管芯附接材料 112，接合表面 115 被耦合到导热和 / 或导电基板 110。在图 1 中，侧面被示为在接合表面和顶部表面之间延伸的垂直侧面。半导体管芯包括一个或多个集成电路，并且也被称为集成电路 (IC) 管芯。一般而言，这样的包含多个 IC 管芯的半导体晶片在背面磨削和单个化 (singulation) 被执行之前被铜、金或者焊料所凸起，以便形成凸起的 IC 管芯。

[0024] 顶部表面 17 包括多个管芯焊盘 (未示出)，这多个管芯焊盘被电耦合到半导体管芯上的各种集成电路元件。为了提供去往 / 来自半导体管芯的电连接性，在管芯焊盘上形成多个管芯连接器 120。管芯连接器 120 是利用多种导电材料中的任意一种形成的，例如，焊料凸块、金凸块等。在晶片级形成管芯连接器 120。执行管芯单个化或锯割，以分离各个管芯。随后，将这些管芯附接到导热和 / 或导电基板 110，如图 1 所示。本领域普通技术人员将会认识到许多变化、修改和替换。虽然在图 1 所示的截面图中管芯连接器 120 被示出为具有矩形截面，但是这并不是本发明所要求的。可以使用其它形状的管芯连接器，包括球形、圆柱形的等。

[0025] 如下面参考图 3 更全面的描述，密封材料 122 (这里也被称为电介质材料) 被形成为与导热和 / 或导电基板 110 接触并且包围半导体管芯 114。密封材料 122 可以是多种环氧树脂中的一种或者其它类似材料。在图 1 所示的实施例中，密封材料 122 包围了管芯连接器 120 的侧面以及半导体管芯 114 的顶部表面 117 中的与管芯连接器 120 接触的部分以外的部分。因此，虽然未在图 1 中示出，但是管芯连接器 120 的侧面部分以及半导体管芯 114

的五个侧面都被密封材料 122 所包围。

[0026] 在密封半导体管芯和管芯连接器之后,去除由标号 124 表示的表面以上的密封材料以形成布线表面 124。在一个实施例中,利用磨削处理来将密封材料平坦化以形成布线表面。可以使用诸如磨削、研磨等的各种打薄处理来形成平坦表面并且暴露出管芯连接器的顶部部分。在暴露出管芯连接器的上表面后,但在达到半导体管芯的顶部表面 117 之前,终止打薄处理。这样,管芯连接器 120 的横向侧表面被密封材料 122 所包围,该密封材料 122 跨越管芯连接器 120 之间的横向间隙。在半导体管芯 114 以上的区域中,跨越从顶部表面 117 到布线表面 124 的距离的密封材料 122 电绝缘了半导体管芯的顶部表面。在一个实施例中,在磨削处理之后形成了包括电介质材料部分和管芯凸块部分的平坦表面。在顶视图中,管芯凸块部分表现为电介质或密封材料中的岛状物 (island)。在图 1 中,该平坦布线表面以标号 124 示出。

[0027] 在布线表面 124 上图案化多条导电迹线 130,以提供管芯连接器 120 和封装连接器 134(例如,封装管脚)之间的电互连。在一个实施例中,导电迹线 130 是利用铜图案化处理制作的。利用本领域技术人员公知的方法来执行图案化以形成导电迹线,其中,这些方法包括光刻、图案镀覆、溅射、氧化物或其它掩模材料的沉积和刻蚀处理。可替代地,双镶嵌 (dual damascene) 处理的使用对本领域技术人员来说是显而易见的。因此,管芯连接器与导电迹线的组合提供了用于由半导体管芯中的集成电路所使用或者所生成的信号的电通路。如图 1 所示,在一些实施例中,提供了包括单层导电迹线 130 的单个布线层。然而,本发明并不限于单个布线层的使用。在其它实施例中,提供了彼此电隔离的多个布线层。因此,根据特定应用(例如,高密度 IC 封装),可以使用多级互连。本领域普通技术人员将认识到许多变化、修改和替换。

[0028] 在定义了导电迹线 130 之后,将镀覆层 132 镀覆在封装的上表面上(在图 1 中,镀覆层为焊料掩模 (solder mask))。镀覆层 132 提供的益处是额外的热扩散和耗散以及对导电迹线 130 的保护。此外,焊料掩模或镀覆层 132 定义了封装连接器岸面 (land) 并且保护了处于封装的封装连接器侧的导电迹线 130。而且,焊料掩模或镀覆层 132 在与封装连接器侧相对的封装侧(即,导热和 / 导电基板 110 的下表面)定义了部件(例如,芯片电容器)连接岸面。可以利用能够使封装的顶部表面被焊接到封装的其它部分(例如,被焊接到具有或者不具有焊料凸块的岸面栅格阵列 (LGA)、附接焊料球的球栅阵列 (BGA) 等)的金属层形成镀覆层。而且,可使用 Ni 和 Au 镀覆(在一个实施例中,仅仅所述岸面被镀覆)来形成镀覆层,之后形成焊料表面。在一个实施例中,封装焊盘 134 被暴露出来,并且在焊料掩模开口的顶部上镀覆有镍或金。封装焊盘提供了用于到诸如印刷电路板之类的外部电路和连接器的电连接的接触点。

[0029] 在图 1 中示出的本发明的实施例提供了这样一种结构,其中,没有被接合到导热和 / 或导电基板 110 或者管芯连接器 120 的半导体管芯 114 的表面被电介质材料密封。如图 1 所示,IC 管芯的上表面 117 中除了管芯连接器 120 所处的位置以外的部分都被电介质材料 122 所覆盖。而且,管芯连接器的横向侧面(除了被接合到 IC 管芯和导电迹线的侧面以外的所有侧面)也被密封。因此,通过这里所描述的封装容纳了高热负荷。

[0030] 虽然图 1 示出了单个 IC 管芯,但是另外的 IC 管芯也可以被接合到导热和 / 或导电基板。在这样的封装中,根据特定应用,导电迹线被提供作为单个布线层或者多个布线层。

在一些设计中,在 IC 管芯之间提供了电互连,以提供另外的功能。本领域的普通技术人员将会认识到许多变化、修改和替换。

[0031] 图 2 是根据本发明的另一实施例的集成电路封装的简化截面图。如下面更全面的描述,所示出的封装提供了热导率和电导率。对于封装的相似部分,可以参考针对图 1 提供的描述。利用导热管芯附接材料 212 将半导体管芯 124(也被称为 IC 管芯)接合到导热且导电基板 210。在半导体管芯的上表面上形成多个管芯连接器 220,从而为 IC 管芯上存在的集成电路提供电连接性。在晶片级形成管芯连接器 220。执行管芯单个化或锯割,以分离各个管芯。随后,这些管芯被附接到导热且导电基板 210,如图 2 所示。在形成管芯连接器之后,利用电介质材料 222 来密封 IC 管芯和管芯连接器。如参考图 3 所示,电介质材料 222 的垂直厚度大于管芯附接材料 212、IC 管芯 214 和管芯连接器 220 的总厚度,因此覆盖了在 IC 管芯表面以上延伸的全部管芯连接器。

[0032] 使用磨削处理去除一部分电介质材料,暴露出管芯连接器的表面,并形成布线表面 234。在图 2 所示的实施例中,磨削处理将电介质材料 222 的表面平坦化,从而得到了包括电介质材料和管芯连接器的暴露表面 221 的表面。在电介质材料中形成过孔 224 和 225,其中,这两个过孔从布线表面 234 通到导热且导电基板 210。用导电材料(例如,铜或者钨)填充过孔 224 和 225,以(在特定应用中)提供用于使导热且导电基板的一部分接地的过孔插塞(via plug)。如图 2 所示,IC 管芯右边的过孔 225 提供了用于诸如功率、Vcc 等的其它电信号的导电通路。如上所述,导电迹线 230 被形成在如上所述的布线层上。

[0033] 在图 2 所示的封装中,导电迹线 230 能够提供去往/来自管芯连接器 220 的导电通路以及填充过孔 224 和 245 的过孔插塞。金属镀覆层 232 被镀覆在布线层 234 和导电迹线 230 的上表面上,并且被示出为焊料掩模。可以使用 Ni 和 Au 进行镀覆(在一个实施例中,仅仅所述岸面被镀覆),之后形成焊料表面。封装管脚 236(例如,焊料球)可以用于提供从 IC 管芯封装的封装连接器 235 到其它部件(包括印刷电路板)的机械连接性和电连接性。在可替代实施例中,提供了多个布线层。例如,封装被安装到 BGA,同时布线表面接近 BGA。

[0034] 将芯片电容器 242 安装在导热且导电基板 210 上,以提供电功能。在可替代实施例中,利用了其它有源或者无源部件。对于本领域技术人员来说,很明显,从安装了芯片电容器 242 的一侧看到的封装的示图将是二维图案,同时芯片电容器左边的导热且导电基板的部分与芯片电容器右边的导热且导电基板的部分被电隔离开。根据封装的接合,焊料层 240 或者其它被镀覆的层被形成于导热且导电基板 210 的下表面上。如针对图 1 所示封装的描述,根据特定应用,可以在导热且导电基板上安装多个 IC 管芯。如图 2 所示,焊料 244 或者其它适当材料被用于提供对芯片电容器 242 和导热且导电基板 210 之间的连接的机械支持。

[0035] 图 3 是示出根据本发明的一个实施例的制造集成电路的方法的简化流程图。该方法包括:在 IC 晶片的表面上形成管芯连接器(310)。在一些实施例中,半导体晶片在执行背面磨削和单个化处理之前被铜、金或者焊料所凸起,以便形成多个 IC 管芯。该方法还包括:将经过单个化的 IC 管芯附接到导热和/或导电基板(312)。以电介质材料密封 IC 管芯和管芯连接器(314)。在本发明的实施例中,密封覆盖了所有暴露表面上的 IC 管芯和管芯连接器。利用磨削或者研磨处理去除一部分密封,以形成布线表面(316)。在一些实施例

中,布线表面是平坦的,并且包括电介质材料区域(其中,位于该电介质材料区域中的管芯连接器的平坦表面为岛状物)。在布线表面上形成导电迹线(318),并且将镀覆层镀覆在导电迹线和布线层上(320),以保护导电迹线并提供散热功能和其它益处。

[0036] 以上步骤序列提供了根据本发明的一个实施例的在具有增强热性能的封装中封装 IC 管芯的方法。如所示出的,根据本发明实施例的该方法利用了以下步骤的组合:以密封材料密封 IC 管芯,以及形成具有被暴露的管芯连接器的布线层。在不脱离本发明的权利要求的范围的情况下,也可以提供其它替代,其中步骤被添加,一个或多个步骤被去除,或者按照不同顺序来提供一个或多个步骤。贯穿本说明书,尤其在下文中,可以找到本发明的进一步细节。

[0037] 图 4A-4E 是根据本发明的一个实施例的在各个制造阶段期间的封装的简化截面图。如图 4A 所示,利用导热管芯附接材料 112 将 IC 管芯 114 接合到导热和 / 或导电基板 110。如图 4B 所示,利用铜、金、焊料或者其它凸起处理在 IC 管芯 114 的顶部表面 117 上形成管芯连接器 120。在晶片级形成管芯连接器 120。执行管芯单个化或锯割,以分离各个管芯。随后,将这些管芯附接到导热和 / 或导电基板 110 上,如图 4A 所示。

[0038] 以完全密封了 IC 管芯和管芯连接器的电介质材料 122 来密封 IC 管芯 114 和管芯连接器 120,如图 4B 所示。为了暴露出管芯连接器的上表面 121,虚线 124 以上的一部分密封材料(例如,电介质材料)被去除。可以使用磨削或者研磨处理去除一部分密封材料,从而形成与虚线 124 对齐的平坦的布线表面。管芯连接器 120 的上表面 121 被暴露,同时 IC 管芯和管芯连接器的剩余部分的横向侧面被密封和包围。

[0039] 参考图 4C,在布线表面 124 上形成导电迹线 130。导电迹线提供了在 IC 管芯中存在的集成电路和诸如印刷电路板之类的其它电部件之间的电连接。虽然在图 4C 中的单个截面图中示出了导电迹线 130,但是本领域技术人员将明白,当从顶视图看时导电迹线是以二维图案被图案化的。如上所述,在一些实施例中,根据特定应用,被绝缘层隔离并被导电元件连接的多个导电迹线层被用于形成多级互连。

[0040] 参考图 4D,将镀覆层 132(例如,焊料)镀覆在导电迹线 130 和布线层 124 上,以保护导电迹线和提供散热功能。封装连接器 134 被形成为与导电迹线 130 电接触,如图 4E 所示。在可替代实施例中,镀覆层和封装连接器的形成被按照导致如图 4E 所示的结构的方式执行,从而使得去除了图 4D 所示的处理。

[0041] 上述处理流提供了根据本发明的一个实施例的用于在具有增强热性能的封装中封装 IC 管芯的方法。如所示出的,该处理流利用了根据本发明的实施例的以下步骤的组合:以密封材料密封 IC 管芯,以及形成具有被暴露的管芯连接器的布线层。在不脱离本发明的权利要求的范围的情况下,也可以提供其它替代,其中步骤被添加,一个或多个步骤被去除,或者按照不同顺序来提供一个或多个步骤。贯穿本说明书,尤其在下文中,可以找到本发明的进一步细节。

[0042] 图 5A-5E 是根据本发明的另一实施例的在各个制造阶段期间的封装的简化截面图。如图 5A 所示,利用导热管芯附接材料 212 将具有管芯连接器 220 的 IC 管芯 214 接合到导热且导电基板 210。利用铜、金、焊料或者其它凸起处理在 IC 管芯 214 的顶部表面 217 上形成管芯连接器 220。在晶片级形成管芯连接器 220。执行管芯单个化或锯割,以分离各个管芯。随后,将这些管芯附接到导热且导电基板 210,如图 5A 所示。

[0043] 以完全密封了 IC 管芯和管芯连接器的电介质材料 222 来密封 IC 管芯 214 和管芯连接器 220, 如图 5B 所示。为了暴露出管芯连接器的上表面 221, 虚线 234 以上的一部分密封材料 (例如, 电介质材料) 被去除。可以使用磨削或者研磨处理去除一部分密封材料, 从而形成与虚线 234 对齐的平坦的布线表面。管芯连接器 220 的上表面 221 被暴露, 同时 IC 管芯和管芯连接器的剩余部分的横向侧面被密封和包围。

[0044] 参考图 5C, 在电介质材料 222 中形成过孔 224 和 225, 过孔 224 和 225 从布线表面 234 通到导热且导电基板 210。用导电材料 (例如, 铜或钨) 填充过孔 224 和 225, 以 (在特定应用中) 提供用于使导热且导电基板 210 的一部分接地的过孔插塞。

[0045] 如图 5D 所示, 导电迹线 230 按照如上所述被形成在布线层上。导电迹线提供了在 IC 管芯中存在的集成电路和诸如印刷电路板之类的其它电部件之间的电连接。如上所述, 在一些实施例中, 根据特定应用, 被绝缘层隔离并被导电元件连接的多个导电迹线层被用于形成多级互连。

[0046] 参考图 5E, 将镀覆层 232 (例如, 焊料) 镀覆在导电迹线 230 和布线层 234 上, 以保护导电迹线和提供散热功能以及其它功能。仅仅通过示例, 焊料掩模或镀覆层 232 定义了封装连接器岸面并且保护了封装的封装连接器侧的导电迹线 230。而且, 焊料掩模或镀覆层 232 定义了诸如芯片电容器和封装下侧的连接岸面之类的部件。封装连接器 235 被形成为与导电迹线 230 电接触。封装管脚 236 (例如焊料球) 被接合到封装连接器 235, 以提供从 IC 管芯封装的管芯焊盘 (未示出) 和封装连接器 235 到其它部件 (包括印刷电路板) 的机械和电连接性。

[0047] 在一些实施例中, 诸如图 2 所示的芯片电容器被安装在导热且导电基板 210 的下表面上。在其它实施例中, 另外的镀覆层和其它处理步骤被用来形成图 2 所示的封装。本领域普通技术人员将会认识到许多变化、修改和替换。

[0048] 上述处理流提供了根据本发明的一个实施例的用于在具有增强热性能的封装中封装 IC 管芯的方法。如所示出的, 该处理流利用了根据本发明的实施例的以下处理步骤的组合: 以密封材料密封 IC 管芯, 形成过孔, 以及形成具有被暴露的管芯连接器的布线层。在不脱离本发明的权利要求的范围的情况下, 也可以提供其它替代, 其中步骤被添加, 一个或多个步骤被去除, 或者按照不同顺序来提供一个或多个步骤。贯穿本说明书, 尤其在下文中, 可以找到本发明的进一步细节。

[0049] 图 6 是根据本发明的一个实施例的具有多层布线的封装 600 的简化透视图。如图 6 所示, 被绝缘层隔离并且被导电元件连接的多层导电迹线被用于形成多级互连。多层布线的使用使得信号和功率能够从 IC 管芯被路由到比一般由单层布线设计提供的封装的密度更高的封装上的连接。根据本发明的实施例, 利用垂直延伸通过绝缘层的过孔将各级上的导电迹线连接到封装的外围部分处的封装连接器和其它导电迹线。

[0050] 参考图 6, IC 管芯 614 包括利用铜、金、焊料或者其它凸起处理形成在 IC 管芯 614 的顶部表面上的多个管芯连接器 620。仅仅通过示例, 为了清楚起见, 示出了 8 个管芯连接器 620 (虽然在本发明范围内可以包括其它数量的连接器)。如上所述, 管芯连接器 620 被形成在晶片级。执行管芯单个化或锯割, 以分离各个管芯。随后, 将这些管芯附接到导热和 / 或导电基板 610, 如图 6 所示。

[0051] 以完全密封了 IC 管芯 614 和管芯连接器的横向侧面的电介质材料 622 密封 IC 管

芯 614 和管芯连接器 620。在布线表面 624 上形成多条导电迹线 630。导电迹线 630 提供了在 IC 管芯 614 中存在的集成电路和其它电部件（例如，印刷电路板）之间的电连接。如图 6 所示，导电迹线 630 是以二维图案被图案化的，以将迹线密度从 IC 管芯 614 处的第一密度减少到导热和 / 或导电基板 610 的外围部分处的第二较低密度。在具有多层布线的封装的第一布线层提供的四条导电迹线 630 表示第一层布线。当然，第一层布线的数量和几何形状将取决于特定应用。

[0052] 布线表面 624 上的第一层导电迹线 630 通过绝缘层 640 与布线表面 625 上的第二层导电迹线 631 相绝缘。在一个实施例中，过孔（未示出）被用于提供导电迹线 630 和布线表面 625 上设置的封装连接器之间的电连接性。多种电介质材料可以被用于形成绝缘层 640。本领域普通技术人员将会认识到各种变化、修改和替代。电绝缘层 640 的上表面提供第二布线表面 625，在第二布线表面上形成了第二层导电迹线 631。如图 6 所示，三条导电迹线 631 表示第二层布线。当然，第二层布线的数量和几何形状将取决于特定应用。

[0053] 虽然图 6 示出了利用双层布线的封装，但是本发明的实施例并不限于两个布线层，并且在本发明的范围内可以包括其它布线层（例如，三个或者更多个）。本领域普通技术人员将认识到许多变化、修改和替代。将镀覆层（未示出）（例如焊料）镀覆在布线层 625 和导电迹线 631 的上层，以保护导电迹线并提供散热功能。如参考图 1 和图 2 所述，适当地利用过孔将封装连接器形成为与导电迹线 630 和 631 电接触，以提供多级电互连。

[0054] 图 7 是根据本发明的一个实施例的多管芯封装 700 的简化透视图。两个 IC 管芯 714a 和 714b 被安装在导热和 / 或导电基板 710 上。虽然两个 IC 管芯 714a 和 714b 被示出为以相同的垂直高度附接到基板，但是这不是本发明所要求的，因为根据特定应用，可以以不同垂直高度来设置管芯。而且，虽然示出了两个 IC 管芯 714a 和 714b，但是根据本发明的实施例还可以利用其它 IC 管芯。本领域的普通技术人员将认识到许多变化、修改和替换。

[0055] IC 管芯 714a 和 714b 包括利用铜、金、焊料或者其它凸起处理在 IC 管芯 714a 和 714b 的顶部表面上形成的多个管芯连接器 720。仅仅通过示例，为了清楚起见，在管芯 714a 和 714b 上分别示出了四个和两个管芯连接器 720，虽然本发明的范围内包括其它数量的管芯连接器。如上所述，在晶片级形成管芯连接器 720。执行管芯单个化或锯割，以分离各个管芯。随后，这些管芯以预定的位置被附接在导热和 / 或导电基板 710 上。

[0056] 以完全密封了 IC 管芯 714a 和 714b 以及管芯连接器的横向侧面的电介质材料 722 密封 IC 管芯 714a 和 714b 以及管芯连接器 720。在布线表面 724 上形成第一数量的导电迹线 730。导电迹线 730 提供了在 IC 管芯 714a 和 714b 中存在的集成电路和例如印刷电路板等的其它电部件之间的电连接。如图 7 所示，导电迹线 730 以二维图案被图案化，以降低作为导热和 / 或导电基板 710 的位置函数的迹线密度。在布线层 724 上设置的第一数量的导电迹线 730 表示多管芯封装 700 中的第一层布线。当然，第一层布线的数量和几何形状取决于特定应用。

[0057] 如图 7 所示，导电迹线 730 提供了从各个管芯到导热和 / 或导电基板 710 的外围附近的连接区域的第一布线层上的电连接性。此外，导电迹线 730 可以提供在多管芯封装 700 中包含的管芯之间的电连接性。因此，电连接可以被提供用于 IC 管芯 714a、IC 管芯 714b 和其它 IC 管芯（未示出）之间的信号和功率。

[0058] 在布线表面 724 上的第一层导电迹线 730 通过绝缘层 740 与布线表面 725 上的第

二层导电迹线 731 相绝缘。多种电介质材料可以被用于形成绝缘层 740。电绝缘层 740 的上表面提供第二布线表面 725, 在第二布线表面 725 上形成第二层导电迹线 731。为了简单起见, 在图 7 中所示出的多管芯封装 700 的特征为结合 IC 管芯 714a 利用的第一层导电迹线 730 和结合 IC 管芯 714b 利用的第二层导电迹线 731。如将会理解的, 第一层、第二层或者其它层上的导电迹线可以结合多管芯封装 700 中包括的任何 IC 管芯或者所有 IC 管芯来使用。当然, 在每个布线层上的导电迹线的数量将取决于特定应用。如图 7 所示, 两条导电迹线 731 表示第二层布线。当然, 第二层导电迹线的数量和几何形状将取决于特定应用。

[0059] 虽然图 7 示出了利用双层布线的封装, 但是在本发明的范围内包括其它布线层。本领域的普通技术人员将会认识到许多变化、修改和替换。将镀覆层 (未示出), 例如焊料, 镀覆在布线层 725 和导电迹线 731 的上层上, 以保护导电迹线并且提供散热功能。适当地利用过孔, 将封装连接器 734 形成为与导电迹线 730 和 731 电接触, 以提供多层级电互连。

[0060] 现在参考图 8A-8G, 示出了本发明的各种示例性实施例。参考图 8A, 本发明可以被实施在硬盘驱动器 800 中。本发明可以实现信号处理和 / 或控制电路 (在图 8A 中总地以 802 指示)。在一些实施方式中, HDD800 中的信号处理和 / 或控制电路 802 和 / 或其它电路 (未示出) 可以处理数据、执行编码和 / 或加密、执行计算和 / 或格式化被输出到和 / 或接收自磁存储介质 806 的数据。

[0061] HDD 800 可以经由一个或多个有线或无线通信链路 808 与诸如计算机之类的主机设备 (未示出)、诸如个人数字助理、蜂窝电话、媒体或 MP3 播放器等的移动计算设备和 / 或其它设备通信。HDD 800 可以被连接到存储器 809 (例如, 随机存取存储器 (RAM)、诸如闪存的低等待时间非易失性存储器、只读存储器 (ROM) 和 / 或其他适当的电子数据存储装置)。

[0062] 现在参考图 8B, 本发明可以被实施在数字通用盘 (DVD) 驱动器 810 中。本发明可以实现 DVD 驱动 810 的信号处理和 / 或控制电路 (在图 8B 中总地以 812 指示) 和 / 或海量数据存储装置 1018。DVD 810 中的信号处理和 / 或控制电路 812 和 / 或其它电路 (未示出) 可以处理数据、执行编码和 / 或加密、执行计算和 / 或格式化读出自和 / 或写入到光存储介质 816 中的数据。在一些实施例中, DVD 810 中的信号处理和 / 或控制电路 812 和 / 或其它电路 (未示出) 还可以执行其它功能, 诸如, 编码和 / 或解码和 / 或与 DVD 驱动器相关联的任何其它信号处理功能。

[0063] DVD 驱动器 810 可以经由一个或多个有线或无线通信链路 817 与诸如计算机、电视机之类的输出设备 (未示出) 或者其它设备通信。DVD 810 可以与以非易失性的方式存储数据的海量数据存储装置 818 通信。海量数据存储装置 818 可以包括诸如图 8A 所示的硬盘驱动器 (HDD)。HDD 可以是包括直径小于约 1.8" 的一个或多个盘片的迷你 HDD。DVD 810 可以被连接到存储器 819 (诸如, RAM、ROM、诸如闪存的低等待时间非易失性存储器和 / 或其它适当的电子数据存储装置)。

[0064] 现在参考图 8C, 本发明可以被实施在高清晰度电视 (HDTV) 820 中。本发明可以实现 HDTV 820 的信号处理和 / 或控制电路 (在图 8C 中总地以 822 指示) 和 / 或 WLAN 接口和 / 或海量数据存储装置。HDTV 820 接收有线或无线格式的 HDTV 输入信号, 并且生成用于显示器 826 的 HDTV 输出信号。在一些实施方式中, HDTV 820 的信号处理和 / 或控制电路 822 和 / 或其它电路 (未示出) 可以处理数据、执行编码和 / 或加密、执行计算和 / 或格式化数据和 / 或执行可能需要的任何其他类型的 HDTV 处理。

[0065] HDTV 820 可以与以非易失性的方式存储数据的海量数据存储装置 827 (诸如, 光和 / 或磁存储设备) 通信。至少一个 HDD 可以具有如图 8A 所示的配置并且 / 或者至少一个 DVD 可以具有如图 8B 所示的配置。HDD 可以是包括直径小于约 1.8" 的一个或多个盘片的迷你 HDD。HDTV 820 可以被连接到存储器 828 (诸如, RAM、ROM、诸如闪存的低等待时间非易失性存储器和 / 或其它适当的电子数据存储装置)。HDTV 820 还可以支持经由 WLAN 网络接口 829 而与 WLAN 的连接。

[0066] 现在参考图 8D, 本发明实现了车辆控制系统 830、车辆控制系统的 WLAN 接口和 / 或海量数据存储装置。在一些实施例中, 本发明实现了传动系控制系统 832, 该传动系控制系统 832 接收来自一个或多个传感器 (诸如, 温度传感器、压力传感器、旋转传感器、气流传感器和 / 或任何其它适当的传感器) 的输入并且 / 或者生成一个或多个输出控制信号 (诸如, 发动机操作参数、传送操作参数和 / 或其它控制信号)。

[0067] 本发明还可以被实施在车辆 830 的其它控制系统 840 中。控制系统 840 同样可以接收来自输入传感器 842 的信号和 / 或向一个或多个输出设备 844 输出控制信号。在一些实施方式中, 控制系统 840 可以是防抱死制动系统 (ABS)、导航系统、远程信息服务系统、车载信息服务系统、车道偏离系统、自适应巡航控制系统、车辆娱乐系统 (诸如, 立体声系统、DVD、压缩盘等等) 中的一部分。还可以预见到其它实施方式。

[0068] 传动系控制系统 832 可以与以非易失性的方式存储数据的海量数据存储装置 846 通信。海量数据存储装置 846 可以包括光和 / 或磁存储设备 (例如, 硬盘驱动器 HDD 和 / 或 DVD)。至少一个 HDD 可以具有如图 8A 所示的配置和 / 或至少一个 DVD 可以具有如图 8B 所示的配置。HDD 可以是包括直径小于约 1.8" 的一个或多个盘片的迷你 HDD。传动系控制系统 832 可以被连接到存储器 847 (诸如, RAM、ROM、诸如闪存的低等待时间非易失性存储器和 / 或其它适当的电子数据存储装置)。传动系控制系统 832 还可以经由 WLAN 网络接口 848 支持与 WLAN 的连接。控制系统 840 还可以包括海量数据存储装置、存储器和 / 或 WLAN 接口 (所有这些均未示出)。

[0069] 现在参考图 8E, 本发明可以被实施在蜂窝电话 850 中, 蜂窝电话 850 可以包括蜂窝天线 851。本发明可以实现蜂窝电话 850 的信号处理和 / 或控制电路 (在图 8E 中总地以 852 指示)、WLAN 接口和 / 或海量数据存储装置。在一些实施方式中, 蜂窝电话 850 包括麦克风 856、音频输出 858 (诸如, 扬声器和 / 或音频输出插孔)、显示器 860 和 / 或输入设备 862 (诸如, 键区、定位设备、语音致动 (voice actuation) 和 / 或其它输入设备)。蜂窝电话 850 中的信号处理和 / 或控制电路 852 和 / 或其它电路 (未示出) 可以处理数据、执行编码和 / 或加密、执行计算、格式化数据和 / 或执行其它蜂窝电话功能。

[0070] 蜂窝电话 850 可以与以非易失性的方式存储数据的海量数据存储装置 864 (诸如, 光和 / 或磁存储设备, 例如, 硬盘驱动器 HDD 和 / 或 DVD) 通信。至少一个 HDD 可以具有如图 8A 所示的配置和 / 或至少一个 DVD 可以具有如图 8B 所示的配置。HDD 可以是包括直径小于约 1.8" 的一个或多个盘片的迷你 HDD。蜂窝电话 850 可以被连接到存储器 866 (诸如, RAM、ROM、诸如闪存的低等待时间非易失性存储器和 / 或其它适当的电子数据存储装置)。蜂窝电话 850 还可以支持经由 WLAN 网络接口 868 而与 WLAN 的连接。

[0071] 现在参考图 8F, 本发明可以被实施在机顶盒 880 中。本发明可以实现机顶盒 880 的信号处理和 / 或控制电路 (在图 8F 中总地以 884 指示)、WLAN 接口和 / 或海量数据存储

装置。机顶盒 880 接收来自诸如宽带源之类的源的信号并且输出适用于显示器 888 (诸如, 电视机和 / 或监视器和 / 或其它视频和 / 或音频输出设备) 的标准和 / 或高清晰度的音频 / 视频信号。机顶盒 880 的信号处理和 / 或控制电路 884 和 / 或其它电路 (未示出) 可以处理数据、执行编码和 / 或加密、执行计算、格式化数据和 / 或执行任何其它机顶盒功能。

[0072] 机顶盒 880 可以与以非易失性的方式存储数据的海量数据存储装置 890 通信。海量数据存储装置 890 可以包括光和 / 或磁存储设备 (例如, 硬盘驱动器 HDD 和 / 或 DVD)。至少一个 HDD 可以具有如图 8A 所示的配置和 / 或至少一个 DVD 可以具有如图 8B 所示的配置。HDD 可以是包括直径小于约 1.8" 的一个或多个盘片的迷你 HDD。机顶盒 880 可以被连接到存储器 894 (诸如, RAM、ROM、诸如闪存的低等待时间非易失存储器和 / 或其它适当的电子数据存储装置)。机顶盒 880 还可以经由 WLAN 网络接口 896 支持与 WLAN 的连接。

[0073] 现在参考图 8G, 本发明可以被包含在媒体播放器 872 中。本发明可以实现媒体播放器 872 的信号处理和 / 或控制电路 (在图 8G 中总地以 871 指示)、WLAN 接口和 / 或海量数据存储装置。在一些实施方式中, 媒体播放器 872 包括显示器 876 和 / 或用户输入 877 (诸如, 键区、触摸板等等)。在一些实施方式中, 媒体播放器 872 可以采用图形用户界面 (GUI), 该图形用户界面通常通过显示器 876 和 / 或用户输入 877 来采用菜单、下拉菜单、图标和 / 或点击 (point-and-click) 界面。媒体播放器 872 还包括音频输出 875 (诸如, 扬声器和 / 或音频输出插孔)。媒体播放器 872 的信号处理和 / 或控制电路 871 和 / 或其它电路 (未示出) 可以处理数据、执行编码和 / 或加密、执行计算、格式化数据和 / 或执行任何其它媒体播放器功能。

[0074] 媒体播放器 872 可以与以非易失性的方式存储诸如被压缩的音频和 / 或视频内容的数据的海量数据存储装置 870 通信。在一些实施方式中, 被压缩的音频文件包括遵循 MP3 格式或者其它适当的被压缩的音频和 / 或视频格式的文件。海量数据存储装置可以包括光和 / 或磁存储设备 (例如, 硬盘驱动器 HDD 和 / 或 DVD)。至少一个 HDD 可以具有如图 8A 所示的配置和 / 或至少一个 DVD 可以具有如图 8B 所示的配置。HDD 可以是包括直径小于约 1.8" 的一个或多个盘片的迷你 HDD。媒体播放器 872 可以被连接到存储器 873 (诸如, RAM、ROM、诸如闪存的低等待时间非易失存储器和 / 或其它适当的电子数据存储装置)。媒体播放器 872 还可以支持经由 WLAN 网络接口 874 而与 WLAN 的连接。

[0075] 现在参考图 8H, 本发明可以被实施在包括天线 839 的因特网协议语音 (Voice over Internet Protocol, VoIP) 电话 883 中。本发明可以实现 VoIP 电话 883 中的信号处理和 / 或控制电路 (在图 8H 中总地以 882 指示)、无线接口和 / 或海量数据存储装置。在一些实施方式中, VoIP 电话 883 部分地包括麦克风 887、音频输出 889 (诸如, 扬声器和 / 或音频输出插孔)、显示监视器 891、输入设备 892 (诸如, 键区、定位设备、语音致动和 / 或其它输入设备) 以及无线保真 (Wi-Fi) 通信模块 886。VoIP 电话 883 的信号处理和 / 或控制电路 882 和 / 或其它电路 (未示出) 可以处理数据、执行编码和 / 或加密、执行计算、格式化数据和 / 或执行任何其它 VoIP 电话功能。

[0076] VoIP 电话 883 可以与以非易失性的方式存储数据的海量数据存储装置 502 (诸如, 光和 / 或磁存储设备, 例如, 硬盘驱动器 HDD 和 / 或 DVD) 通信。至少一个 HDD 可以具有如图 8A 所示的配置和 / 或至少一个 DVD 可以具有如图 8B 所示的配置。HDD 可以是包括直径小于约 1.8" 的一个或多个盘片的迷你 HDD。VoIP 电话 883 可以被连接到存储器 885, 该存

存储器 885 可以是 RAM、ROM、诸如闪存的低等待时间非易失存储器和 / 或其它适当的电子数据存储装置。VoIP 电话 883 还被配置为通过 Wi-Fi 通信模块 886 建立与 VoIP 网络（未示出）的通信链路。除了上述内容之外，还可以预见到其它实施方式。

[0077] 本发明的上述实施例是示意性的而非限制性的。各种替代和等同物都是可能的。本发明不受所使用的比较器、计数器、脉冲宽度调制器、驱动器或者过滤器的类型的限制。本发明不受用于建立基准充电和放电电流的放大器的类型的限制。本发明不受振荡器的限制。本发明不受可以处置本公开内容的集成电路的类型的限制。本发明不限于任何特定类型的处理技术，例如，可以制造本公开内容的 CMOS、Bipolar 或者 BICMOS。考虑到本发明，其它增加、减少或者修改都是显而易见的，并且往往落入所附权利要求的范围之内。

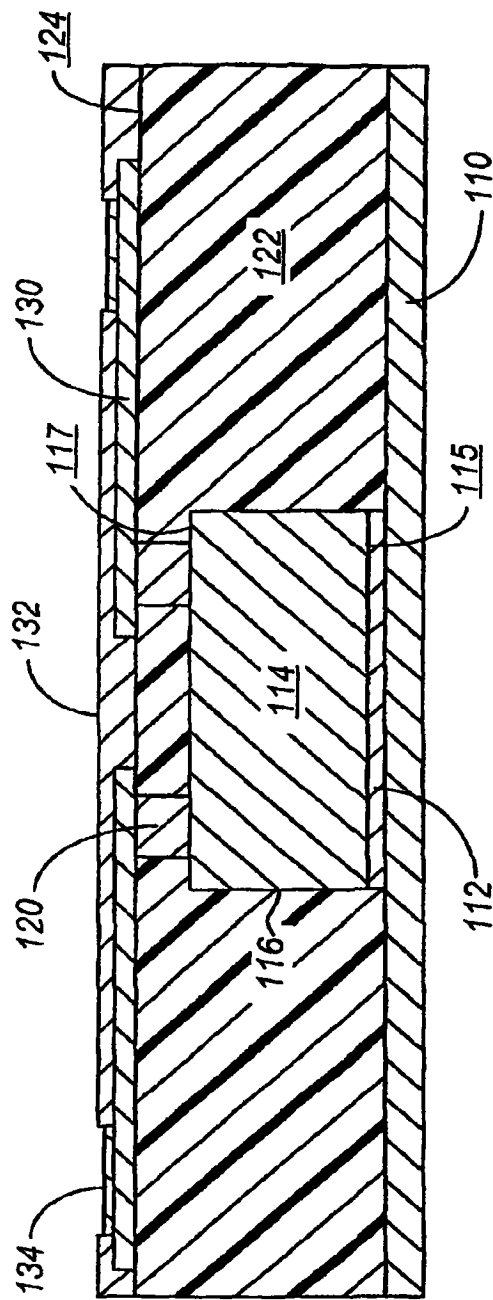


图 1

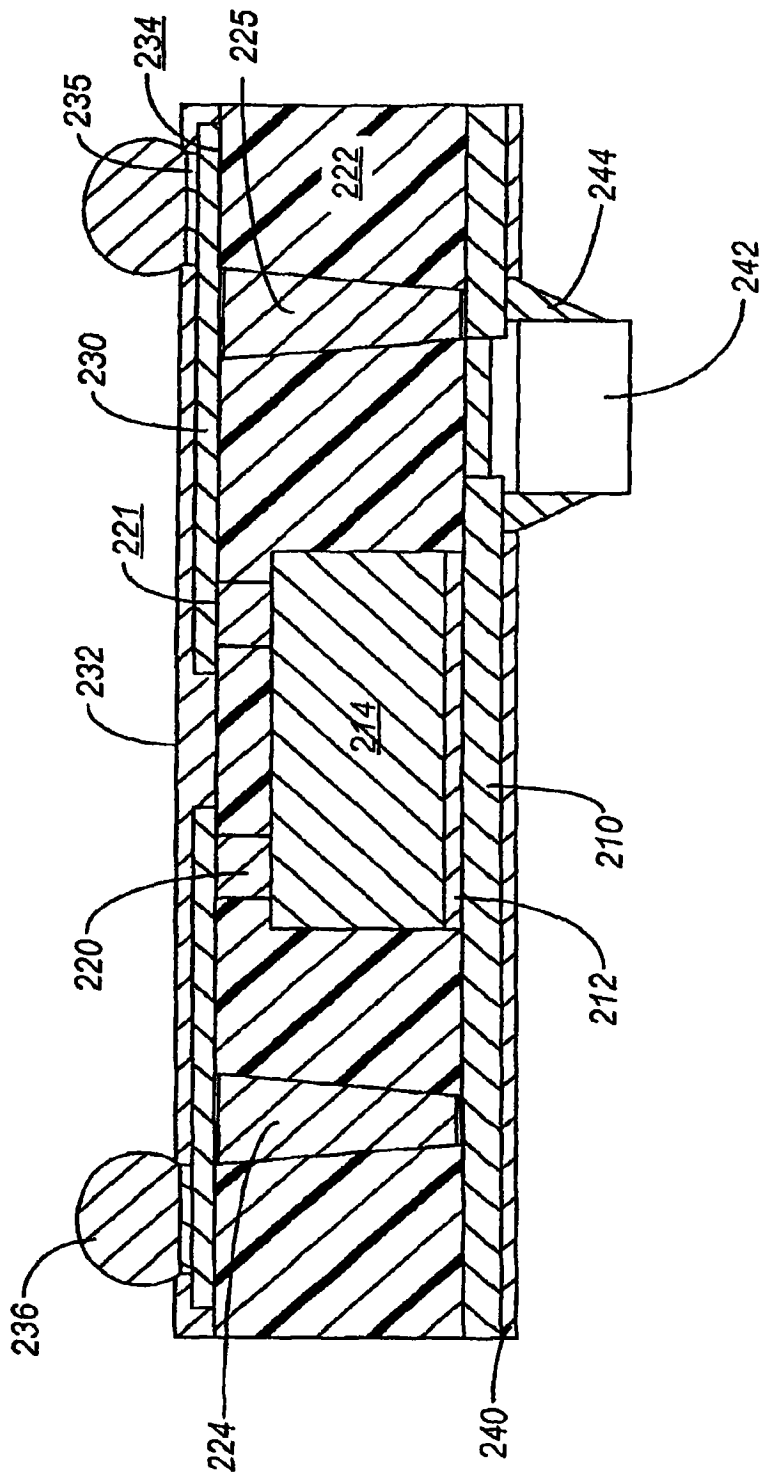


图 2

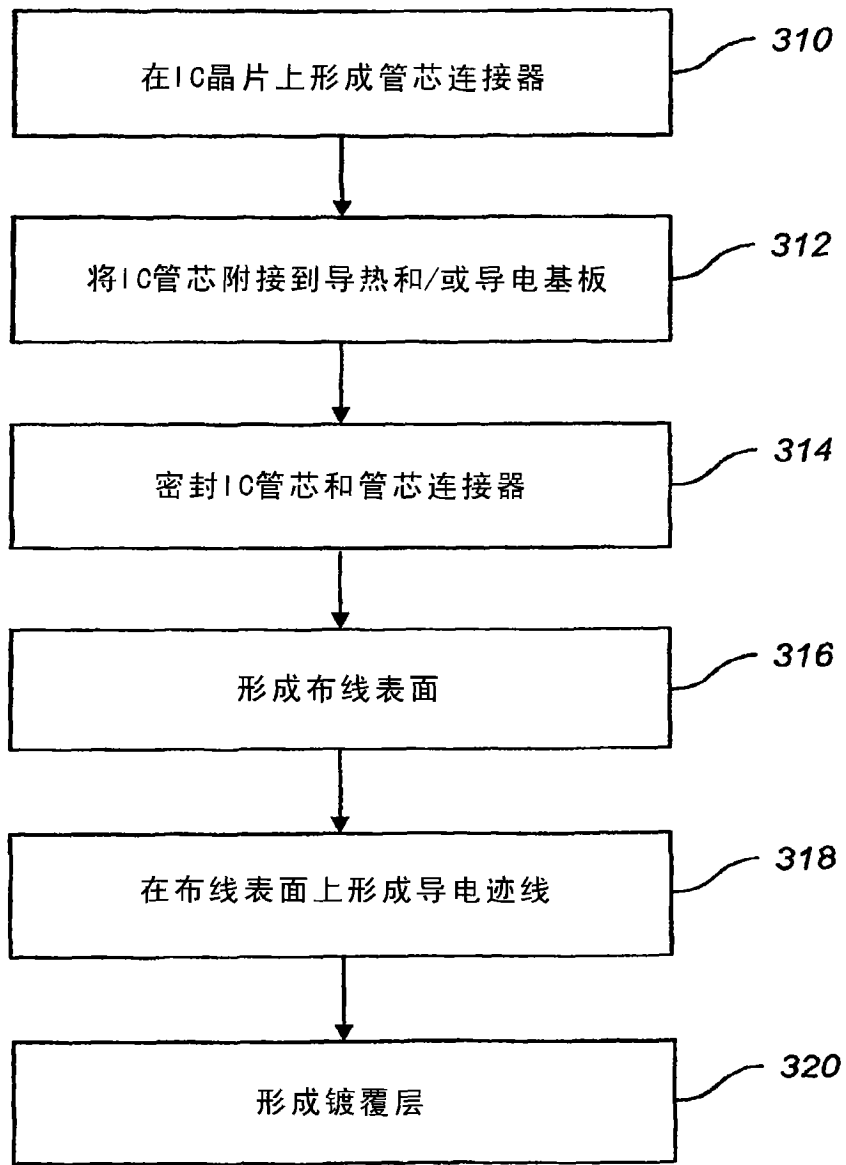


图 3

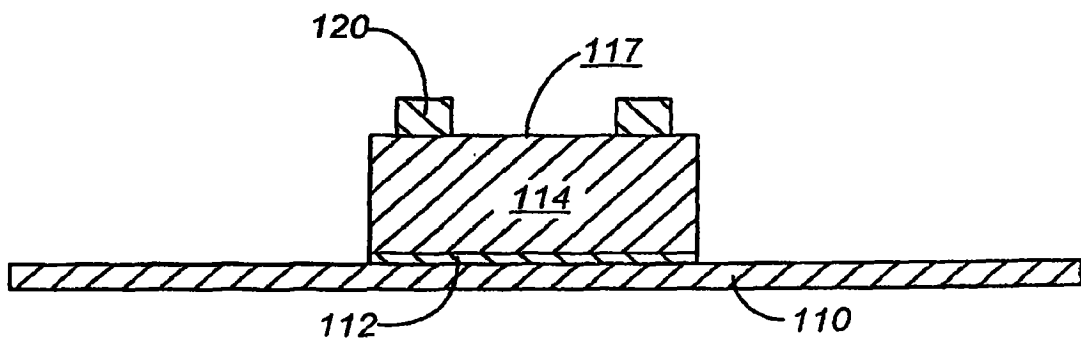


图 4A

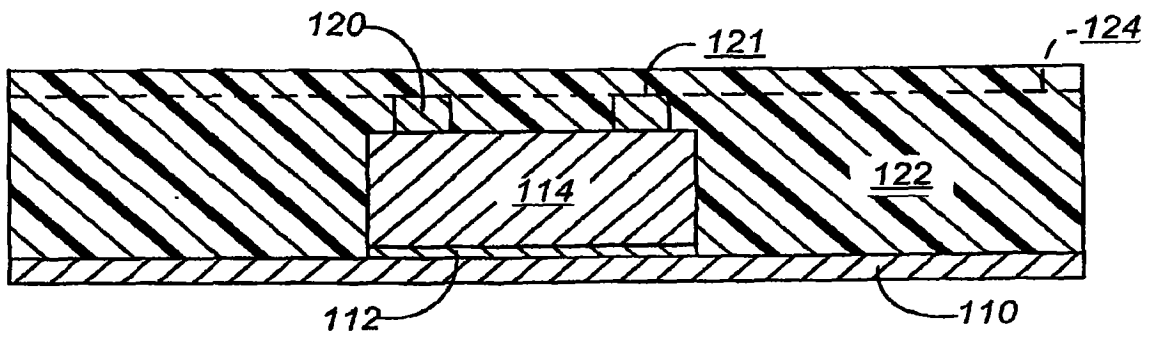


图 4B

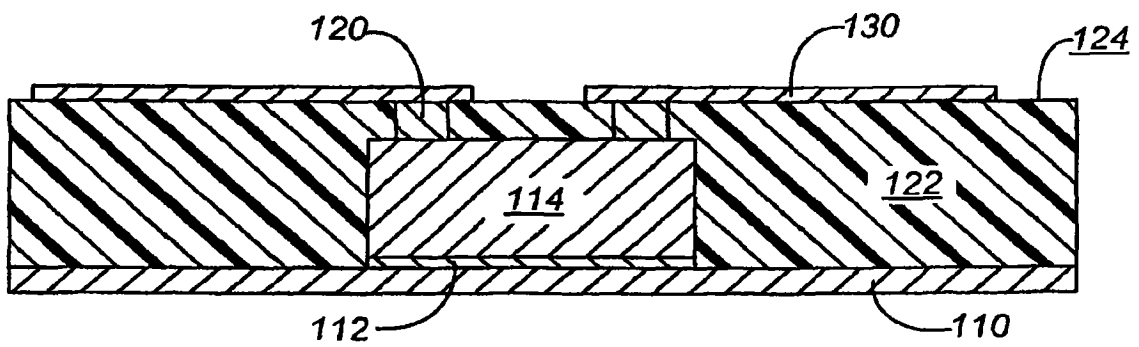


图 4C

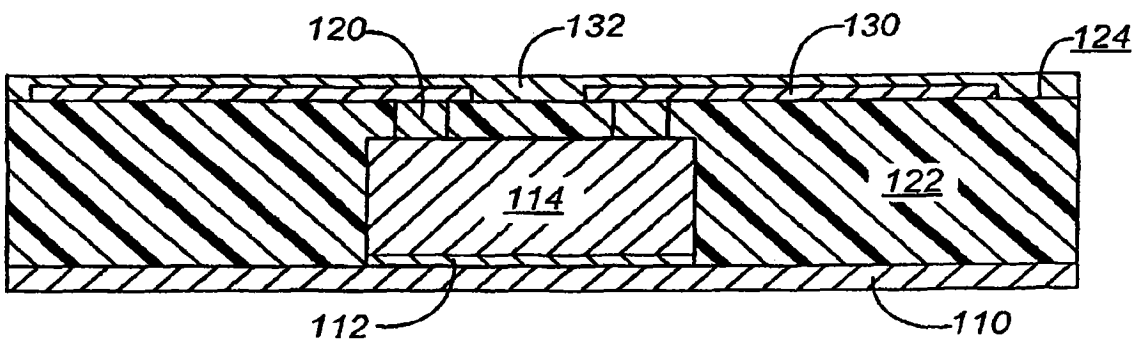


图 4D

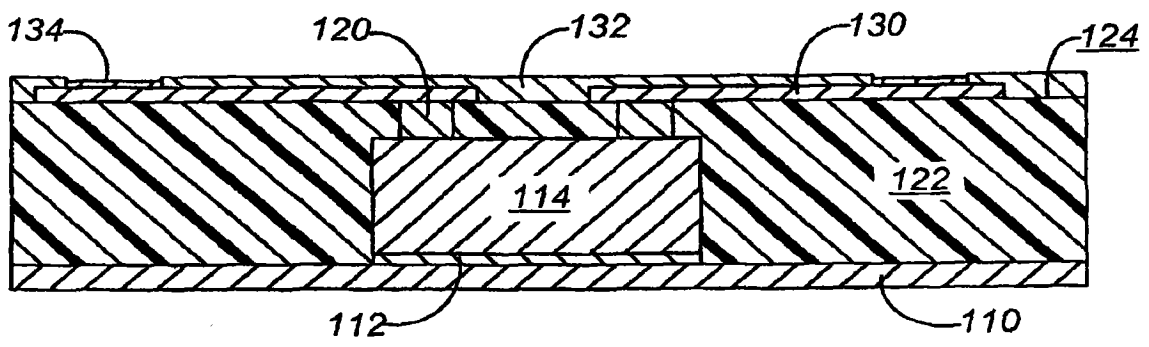


图 4E

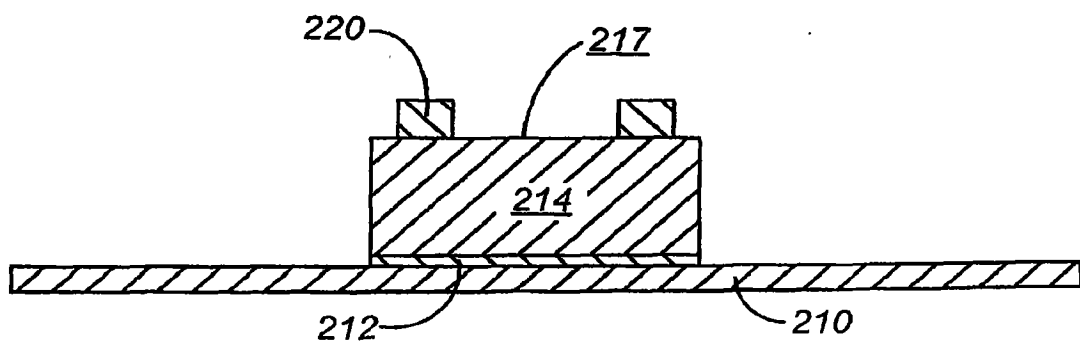


图 5A

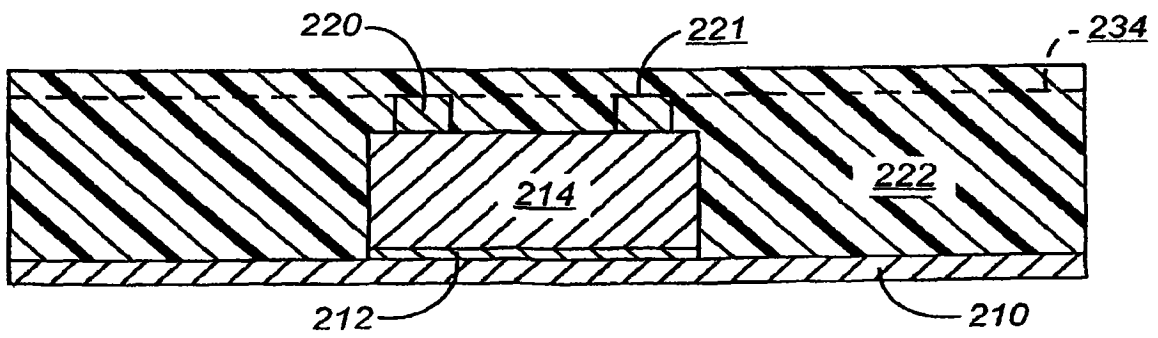


图 5B

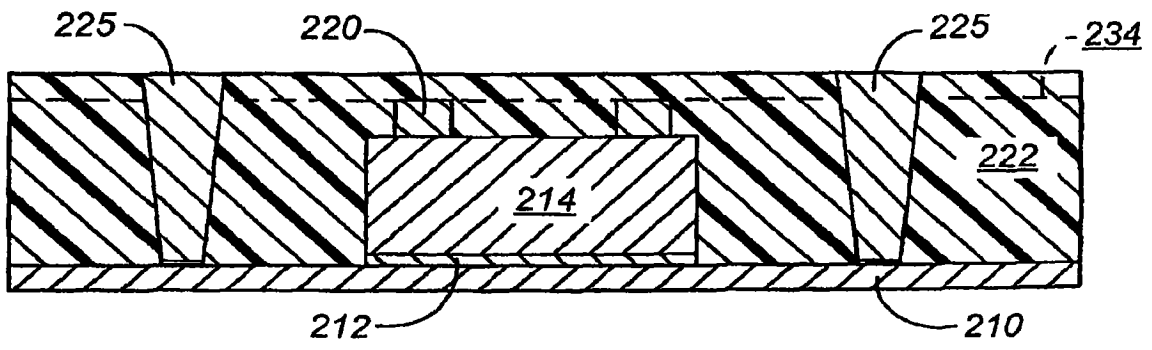


图 5C

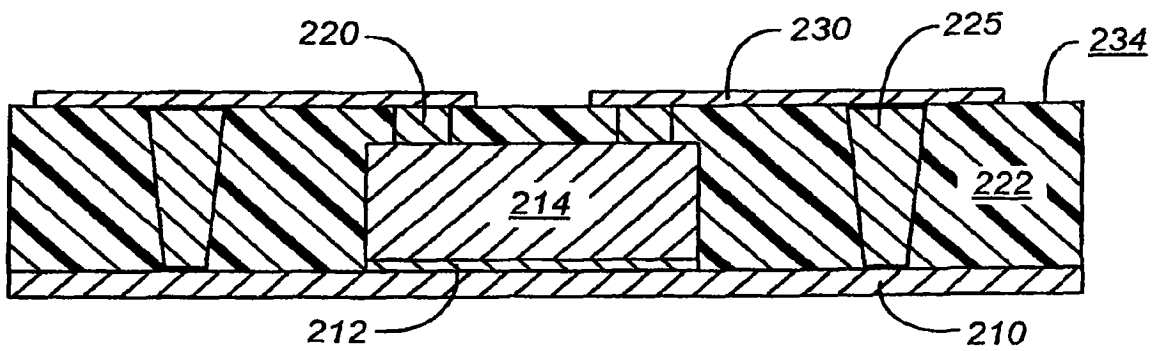


图 5D

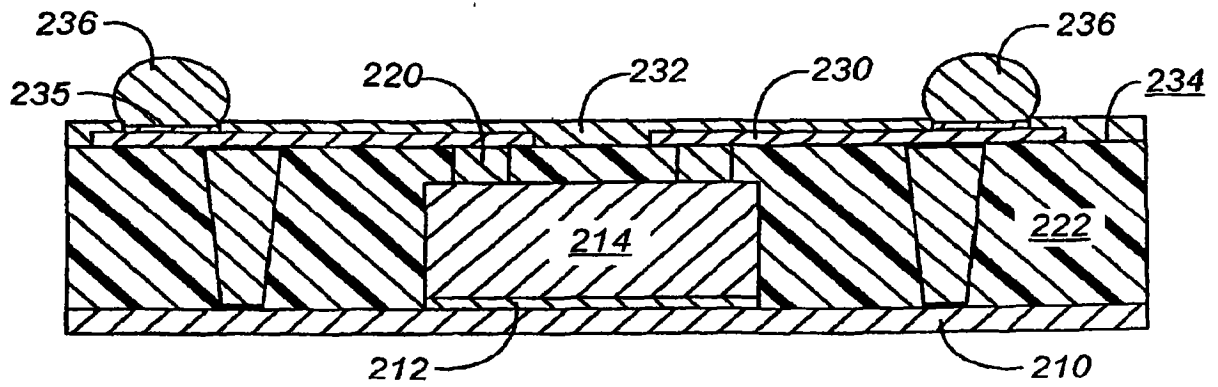


图 5E

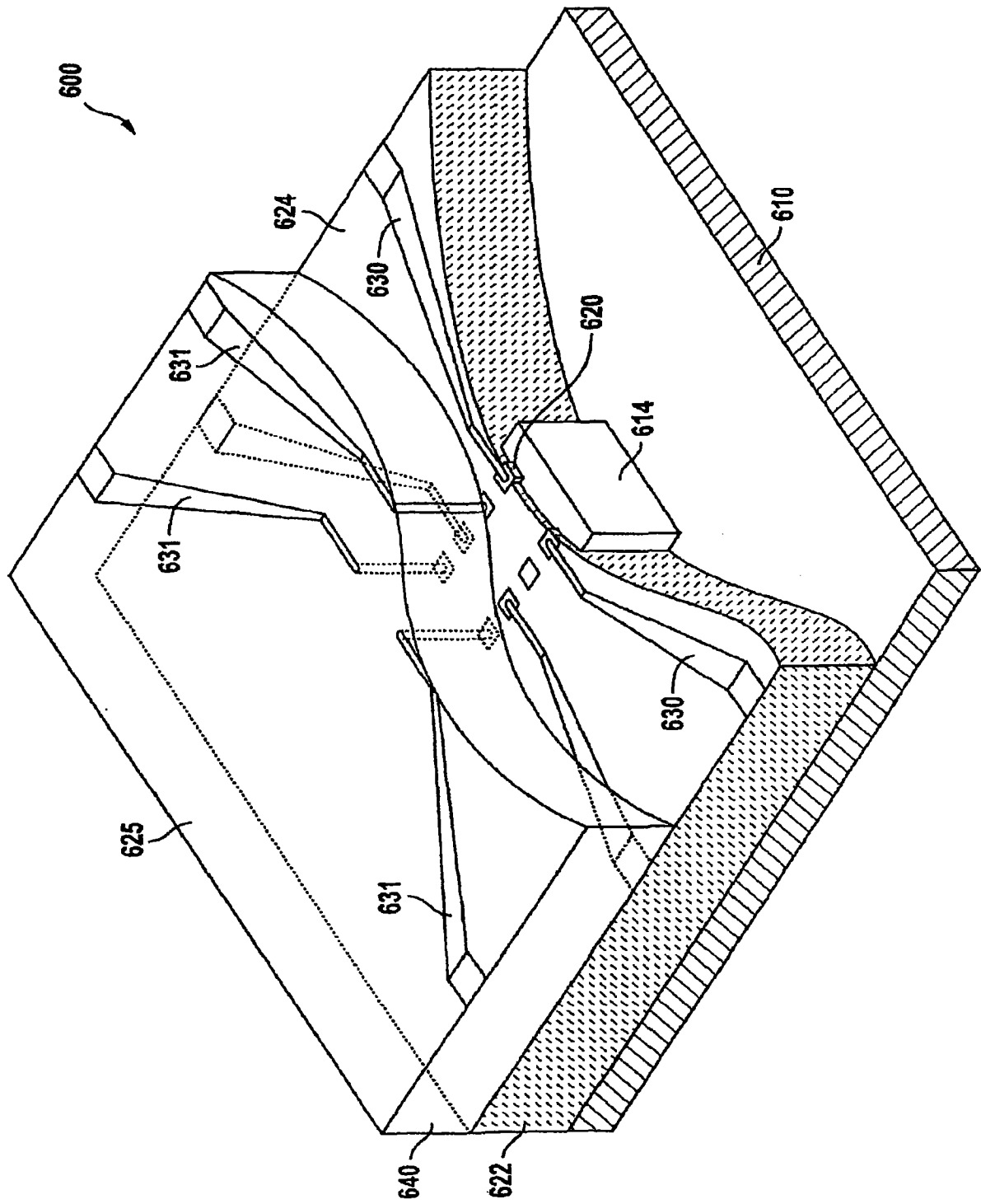


图 6

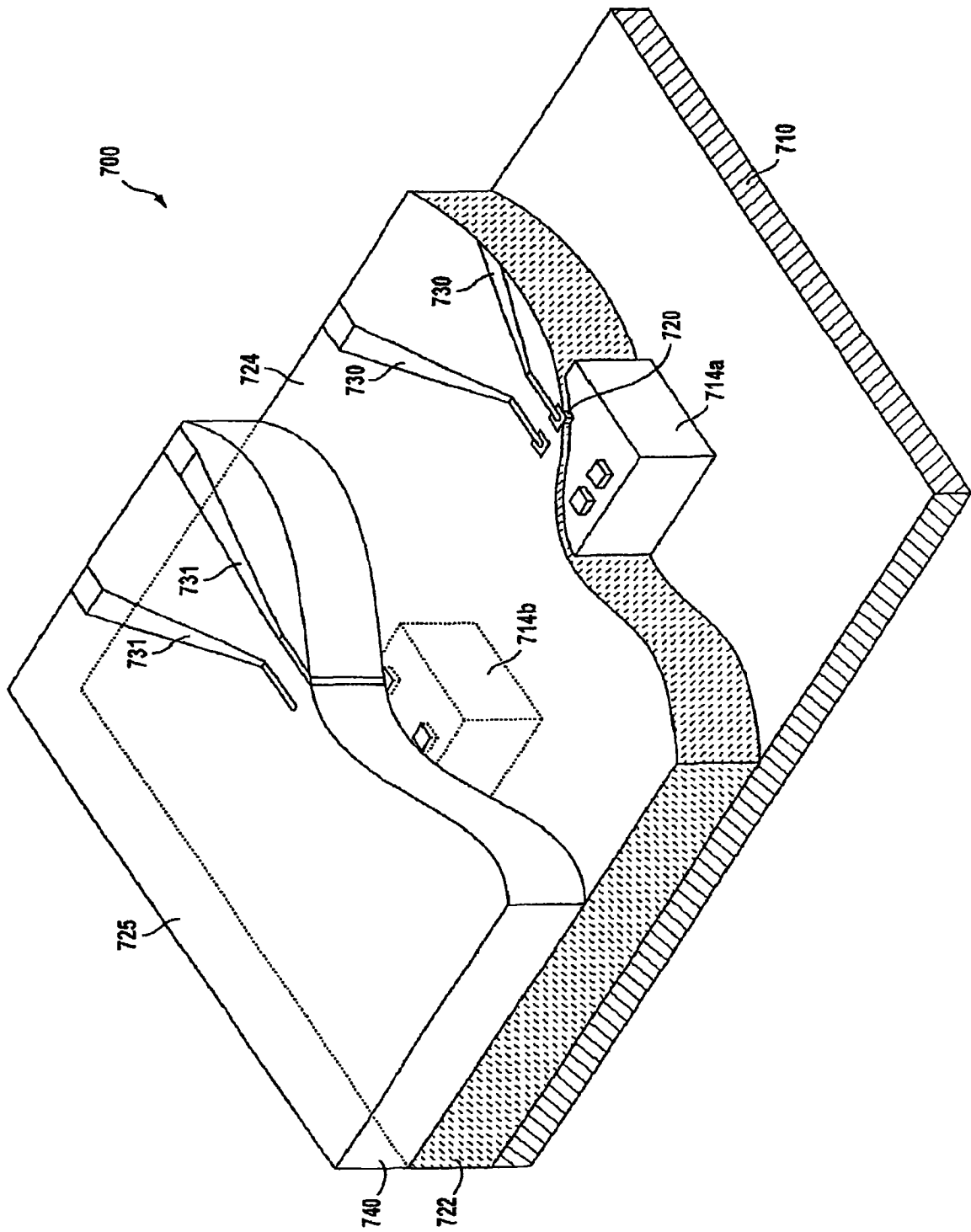


图 7

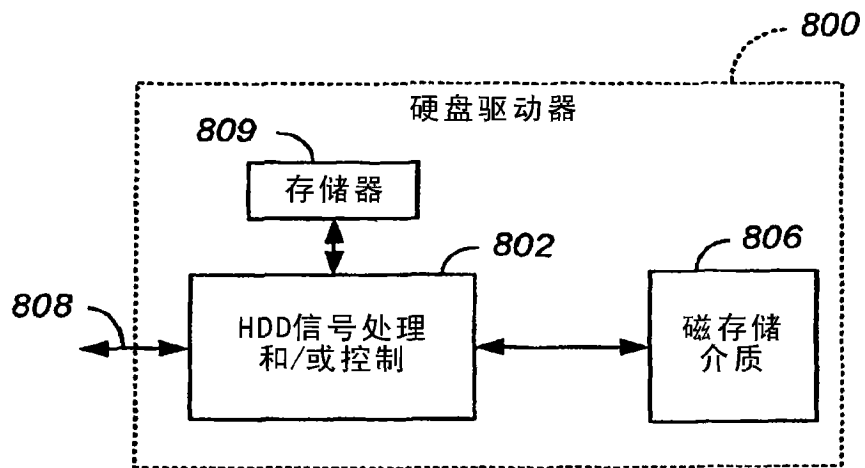


图 8A

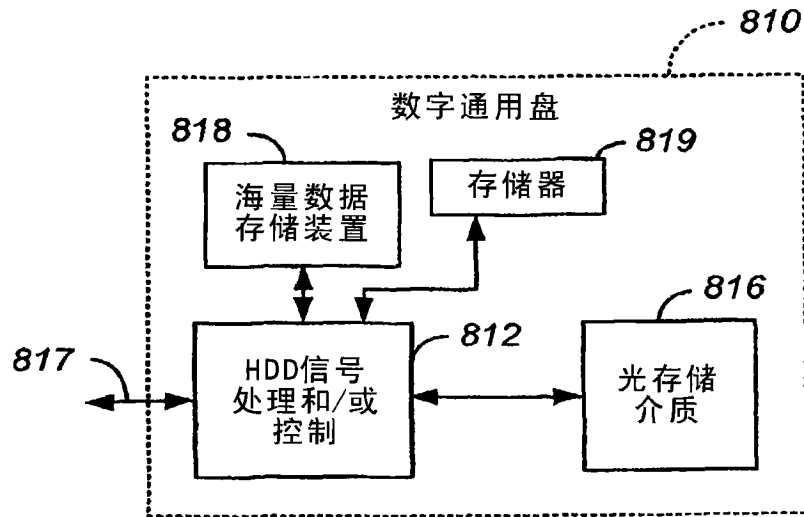


图 8B

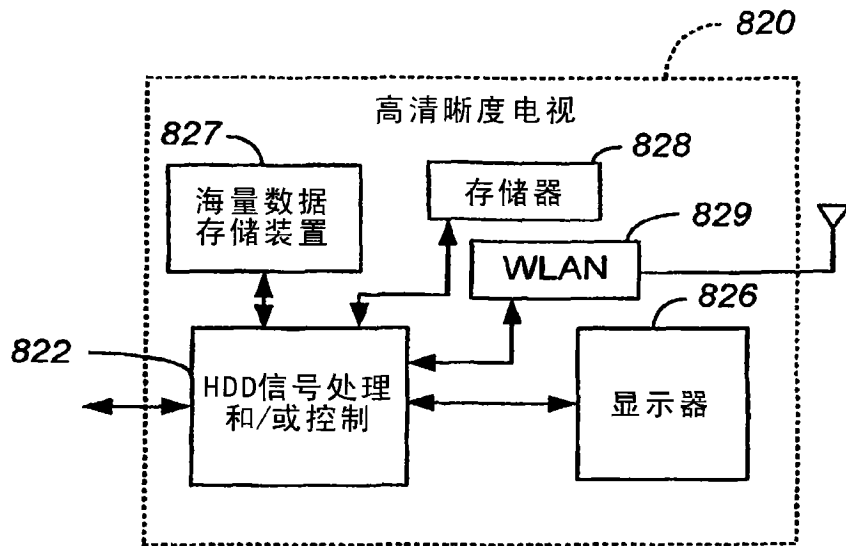


图 8C

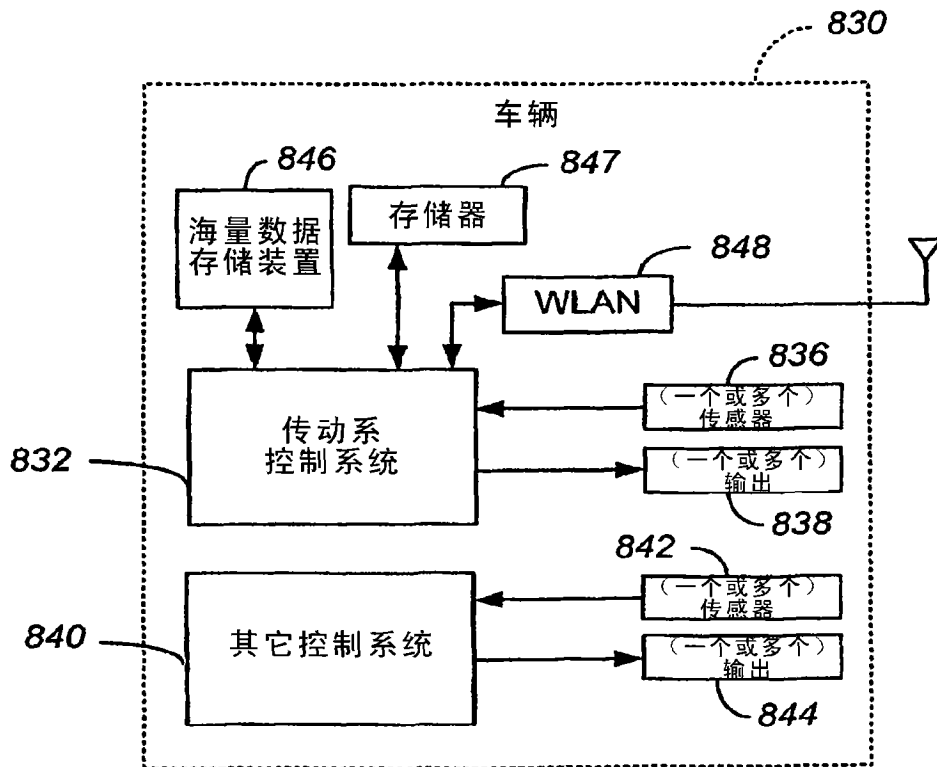


图 8D

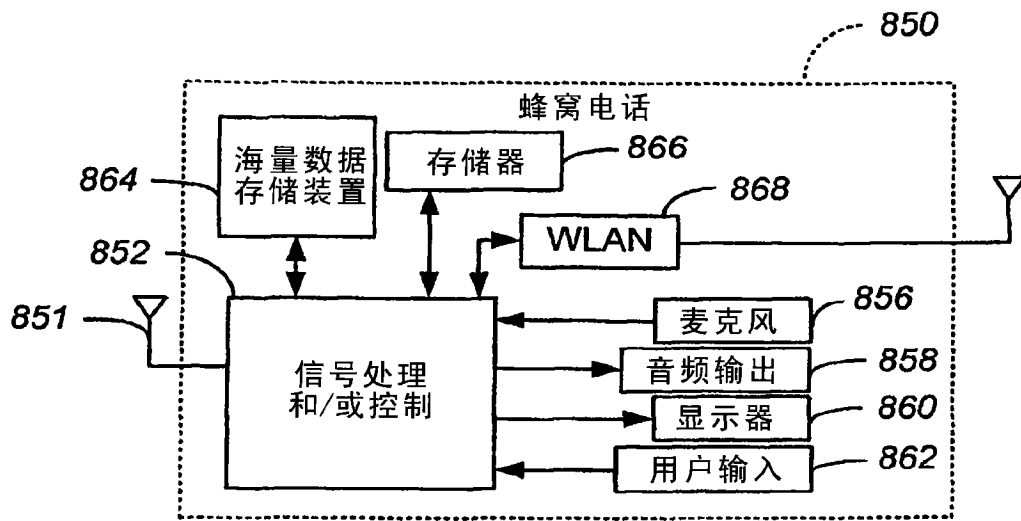


图 8E

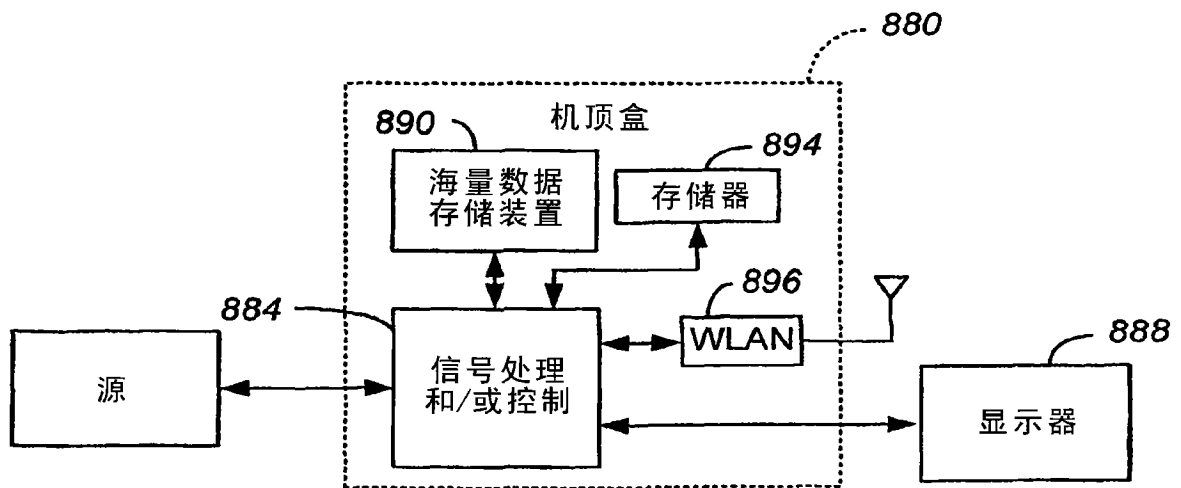


图 8F

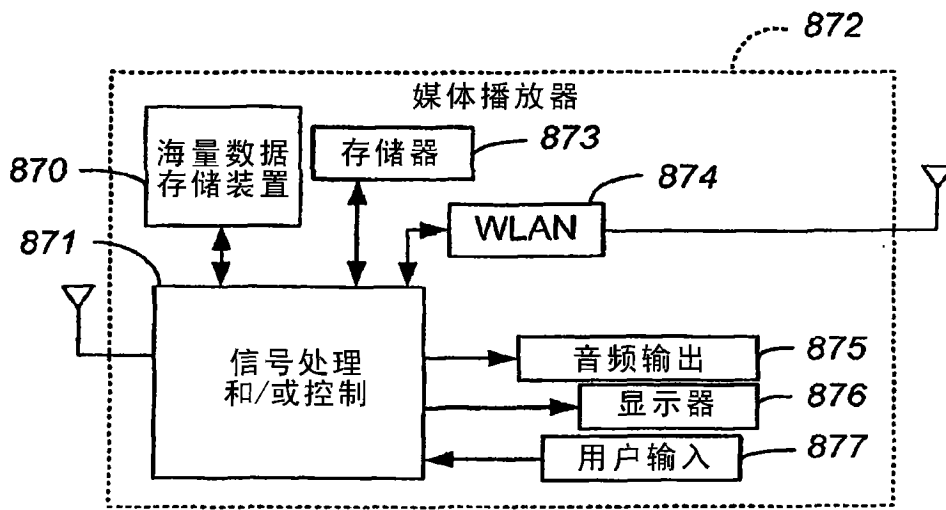


图 8G

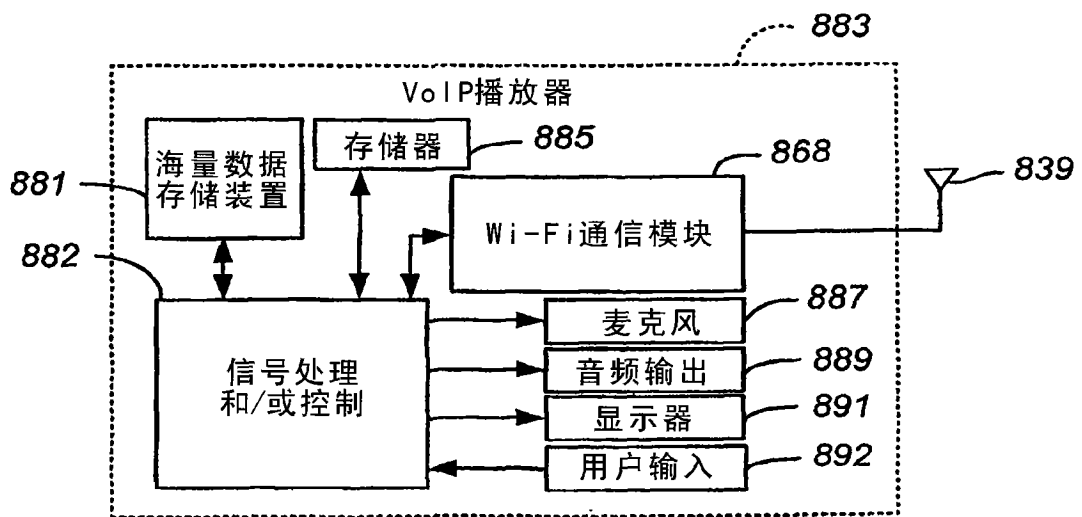


图 8H