



(12) 发明专利申请

(10) 申请公布号 CN 119631418 A

(43) 申请公布日 2025. 03. 14

(21) 申请号 202380051951.9

(22) 申请日 2023.06.27

(30) 优先权数据

2022-111008 2022.07.11 JP

(85) PCT国际申请进入国家阶段日

2025.01.03

(86) PCT国际申请的申请数据

PCT/JP2023/023702 2023.06.27

(87) PCT国际申请的公布数据

W02024/014278 JA 2024.01.18

(71) 申请人 索尼半导体解决方案公司

地址 日本神奈川

(72) 发明人 桑原彬任 冈部政信 小泽裕幸

(74) 专利代理机构 北京康信知识产权代理有限公司 11240

专利代理师 段影影

(51) Int.Cl.

H04N 23/60 (2006.01)

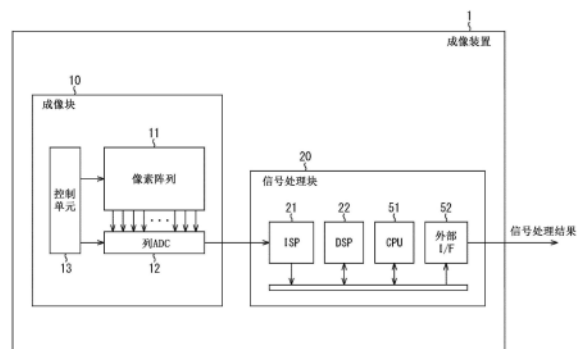
权利要求书2页 说明书13页 附图16页

(54) 发明名称

成像装置和数据输出方法

(57) 摘要

本公开涉及成像装置和数据输出方法,其中,可以降低侵犯隐私的风险。该成像装置包括:成像单元,其中,多个像素被二维布置以捕获图像;信号处理单元,基于来自成像单元的输出生成图像数据的信号处理;以及输出单元,不直接连接至成像单元,并且能够仅从外部输出信号处理的结果。信号处理单元在信号处理之后删除图像数据。本公开可以应用于具有AI功能的图像传感器。



1. 一种成像装置,包括:  
成像单元,其中,多个像素被二维对齐,被配置为捕获图像;  
信号处理单元,被配置为基于所述成像单元的输出执行针对图像数据的信号处理;以及  
输出单元,不直接连接至所述成像单元,所述输出单元被配置为能够仅将所述信号处理的信号处理结果输出至外部,  
其中,所述信号处理单元在所述信号处理之后删除所述图像数据。
2. 根据权利要求1所述的成像装置,还包括:第一存储单元,被配置为暂时写入与所述信号处理有关的数据,  
其中,所述信号处理单元在所述信号处理之后删除写入所述第一存储单元中用于所述信号处理的所述图像数据。
3. 根据权利要求2所述的成像装置,还包括:第二存储单元,被配置为存储用于执行所述信号处理的程序,  
其中,所述第二存储单元将所述程序设置为不能够重写。
4. 根据权利要求3所述的成像装置,其中,所述程序使得使用神经网络的所述信号处理能够执行。
5. 根据权利要求1所述的成像装置,其中,所述信号处理单元针对所述图像数据执行识别处理作为所述信号处理并且输出所述图像数据的元数据作为所述识别处理的识别结果。
6. 根据权利要求1所述的成像装置,其中,所述成像单元和所述信号处理单元布置在一个芯片的内部。
7. 根据权利要求6所述的成像装置,  
其中,所述芯片包括彼此接合的第一基板和第二基板,  
其中,所述第一基板包括所述成像单元,并且  
其中,所述第二基板包括所述信号处理单元。
8. 一种成像装置,包括:  
成像单元,其中,多个像素被二维对齐,被配置为捕获图像;  
信号处理单元,被配置为基于所述成像单元的输出执行针对图像数据的信号处理;  
输出单元,被配置为能够将所述信号处理的信号处理结果输出至外部;以及  
检查处理单元,被配置为在所述信号处理之前执行检查所述图像数据不包括在所述信号处理单元的输出中的检查处理。
9. 根据权利要求8所述的成像装置,其中,在确定用户不能够从所述信号处理单元的输出获取所述图像数据的情况下,所述信号处理单元执行所述信号处理。
10. 根据权利要求9所述的成像装置,  
其中,从外部加载用于执行所述信号处理的第一程序,以及其中,所述检查处理单元执行针对所述第一程序的所述检查处理。
11. 根据权利要求10所述的成像装置,  
其中,所述第一程序使得使用神经网络的所述信号处理能够执行,并且  
其中,所述检查处理单元检查所述神经网络的网络结构是不能够输出所述图像数据的结构。

12. 根据权利要求11所述的成像装置,其中,在所述网络结构是所述图像数据不能够从所述网络结构和输出结果恢复的结构的情况下,所述检查处理单元指示所述信号处理单元执行所述信号处理。

13. 根据权利要求8所述的成像装置,还包括:存储单元,被配置为存储用于执行所述检查处理的第二程序,

其中,所述存储单元将所述第二程序设置为不能够重写。

14. 根据权利要求8所述的成像装置,其中,在确定用户能够从所述信号处理单元的输出获取所述图像数据的情况下,所述信号处理单元停止所述信号处理的执行。

15. 根据权利要求14所述的成像装置,还包括:警报生成单元,被配置为在确定所述图像数据包括在所述信号处理单元的输出中的情况下生成警报信息。

16. 根据权利要求8所述的成像装置,其中,所述输出单元不直接连接至所述成像单元。

17. 根据权利要求8所述的成像装置,其中,所述成像单元、所述信号处理单元和所述检查处理单元布置在一个芯片的内部。

18. 根据权利要求17所述的成像装置,

其中,所述芯片包括彼此接合的第一基板和第二基板,

其中,所述第一基板包括所述成像单元,并且

其中,所述第二基板包括所述信号处理单元和所述检查处理单元。

19. 一种数据输出方法,包括在使用成像装置的信号处理之后删除图像数据,所述成像装置包括:

成像单元,其中,多个像素被二维对齐,被配置为捕获图像;

信号处理单元,被配置为基于所述成像单元的输出针对所述图像数据执行所述信号处理;以及

输出单元,不直接连接至所述成像单元,被配置为能够仅将所述信号处理的信号处理结果输出至外部。

20. 根据权利要求19所述的数据输出方法,其中,在所述信号处理之前执行检查所述图像数据不包括在所述信号处理单元的输出中的检查处理。

## 成像装置和数据输出方法

### 技术领域

[0001] 本公开涉及成像装置和数据输出方法,并且更具体地,涉及能够降低隐私侵入的风险的成像装置和数据输出方法。

### 背景技术

[0002] 在专利文献1中,公开了一种图像传感器,其中,成像图像的成像单元和基于成像单元的输出对图像数据执行信号处理的信号处理单元布置在单个芯片中。专利文献1中公开的图像传感器被配置为将信号处理的信号处理结果、信号处理期间获取的中间数据以及图像数据中的至少一个选择性地输出至外部。

[0003] [引用列表]

[0004] [专利文献]

[0005] [专利文献1]W0 2018/051809

### 发明内容

[0006] [技术问题]

[0007] 根据专利文献1的图像传感器,仅可以向外部输出信号处理结果,因此,从隐私保护的观点来看存在优势。然而,因为不是图像数据不能够被输出的情况,所以存在隐私侵入的风险。

[0008] 本公开考虑到这样的情况,并且能够降低隐私侵入的风险。

[0009] [问题的解决方案]

[0010] 根据本公开的第一方面的成像装置是一种成像装置,包括:成像单元,其中多个像素被二维对齐,所述成像单元被配置为捕获图像;信号处理单元,被配置为基于所述成像单元的输出执行图像数据的信号处理;以及输出单元,不直接连接至所述成像单元,所述输出单元被配置为能够仅将所述信号处理的信号处理结果输出至外部,其中所述信号处理单元在所述信号处理之后删除所述图像数据。

[0011] 根据本公开的第二方面的成像装置是一种成像装置,包括:成像单元,其中多个像素被二维对齐,被配置为捕获图像;信号处理单元,被配置为基于所述成像单元的输出执行图像数据的信号处理;输出单元,被配置为能够将信号处理的信号处理结果输出至外部;以及检查处理单元,被配置为在信号处理之前执行检查图像数据不包括在信号处理单元的輸出中的检查处理。

[0012] 根据本公开的第一方面的数据输出方法是一种数据输出方法,包括在使用成像装置的信号处理之后删除图像数据,所述成像装置包括:成像单元,其中多个像素被二维对齐,所述成像单元被配置为捕获图像;信号处理单元,被配置为基于所述成像单元的输出对所述图像数据执行所述信号处理;以及输出单元,不直接连接至成像单元,被配置为能够仅将信号处理的信号处理结果输出至外部。

[0013] 在本发明的第一方面中,一种成像装置包含:成像单元,其中多个像素经二维对

齐,所述成像单元经配置以捕获图像;信号处理单元,被配置为基于所述成像单元的输出执行图像数据的信号处理;以及输出单元,不直接连接至所述成像单元,被配置为能够仅将所述信号处理的信号处理结果输出至外部,所述图像数据在所述信号处理之后被删除。

[0014] 在本公开的第二方面中,一种成像装置包括:成像单元,其中多个像素被二维对齐,所述成像单元被配置为捕获图像;信号处理单元,被配置为基于所述成像单元的输出执行图像数据的信号处理;以及输出单元,被配置为能够将信号处理的信号处理结果输出至外部,在信号处理之前执行检查图像数据不包括在信号处理单元的输出中的检查处理。

## 附图说明

- [0015] 图1为示出常规成像装置的配置示例的框图。
- [0016] 图2是示出应用了根据本公开的技术的成像装置的配置示例的框图。
- [0017] 图3是示出了成像装置的外部配置示例的概述的透视图。
- [0018] 图4是示出根据第一实施方式的成像装置的配置示例的框图。
- [0019] 图5是示出工作存储器的访问限制的示例的示图。
- [0020] 图6是用于描述DSP的操作的流程图。
- [0021] 图7是示出根据第二实施方式的成像装置的第一配置示例的框图。
- [0022] 图8是用于描述网络检查块的操作的流程图。
- [0023] 图9是用于描述检查网络结构的示图。
- [0024] 图10是用于描述整体成像装置的操作的流程图。
- [0025] 图11是示出根据第二实施方式的成像装置的第二配置示例的框图。
- [0026] 图12是用于描述检查专用处理器的操作的流程图。
- [0027] 图13是示出根据第二实施方式的成像装置的第三配置示例的框图。
- [0028] 图14是用于描述检查专用处理器的操作的流程图。
- [0029] 图15是用于描述根据本公开的技术的应用示例的示图。
- [0030] 图16是用于描述根据本公开的技术的应用示例的示图。

## 具体实施方式

[0031] 在下文中,将描述用于执行本公开的模式(在下文中称为实施方式)。注意,将按照以下顺序给出描述。

- [0032] 1. 传统技术的问题和与本发明相关的技术概述
- [0033] 2. 第一实施方式(在识别处理之后删除图像数据)
- [0034] 3. 第二实施方式(检查图像数据不包括在识别处理单元的输出中)
- [0035] 4. 应用示例
- [0036] <1. 传统技术的问题和与本发明相关的技术概述>
- [0037] (常规成像装置)

[0038] 图1为示出常规成像装置的配置示例的框图。

[0039] 图1中所示的成像装置IS例如是使用一个芯片配置的互补金属氧化物半导体(CMOS)图像传感器,从附图中未示出的光学系统接收入射光,执行光电转换,并且输出对应于来自光学系统的入射光的图像数据。

[0040] 此外,成像装置IS例如执行信号处理,诸如使用输出图像数据等识别预定识别目标等的识别处理,并且输出信号处理的信号处理结果。

[0041] 如图1所示,成像装置IS包括成像块10、信号处理块20、选择器30以及外部I/F 40。成像块10和信号处理块20使用连接线电连接,信号处理块20和选择器30也是如此。此外,成像块10和选择器30使用连接线直接电连接。

[0042] 成像块10包括像素阵列11、列模数转换器(ADC)12和控制单元13。

[0043] 像素阵列11被配置为其中多个像素被二维对齐的成像单元。像素阵列11由控制单元13驱动以捕获图像。更具体地,每个像素中的像素阵列11从附图中未示出的光学系统接收入射光,执行光电转换,并且输出对应于入射光的模拟图像信号。

[0044] 列ADC 12读取由像素阵列11输出的模拟图像信号并且根据控制单元13的控制执行AD转换。列ADC 12输出通过进行模拟图像信号的AD转换而获取的数字图像信号作为图像数据(原始数据)。

[0045] 由列ADC 12输出的原始数据被提供给信号处理块20并且被提供给选择器30。

[0046] 控制单元13控制像素阵列11和列ADC 12的操作。更具体地,控制单元13控制像素阵列11的每个像素的驱动以及使用列ADC 12的图像信号的读取和AD转换。

[0047] 信号处理块20包括图像信号处理(ISP)单元21、数字信号处理器(DSP)22、处理结果I/F 23以及外部I/F 24。

[0048] 配置信号处理块20的单元通过总线互连,并且根据需要可以交换信息。

[0049] 尽管未在图中示出,通过执行存储在未在图中示出的存储器中的程序,执行从整个信号处理块20的控制开始的各种处理的中央处理单元(CPU)被布置在信号处理块20中。

[0050] ISP单元21对来自成像块10的图像数据(原始数据)执行各种图像处理。例如,ISP单元对来自成像块10的图像数据执行高动态范围(HDR)转换处理、缺陷校正、显影处理等。

[0051] DSP 22用作使用在由ISP单元21执行的图像处理之后的图像数据执行信号处理的信号处理单元。

[0052] 处理结果I/F 23将DSP 22所执行的使用图像数据的信号处理结果和ISP单元21所执行的通过对图像数据执行各种图像处理而获得的结果提供给选择器30。

[0053] 外部I/F 24将由DSP 22执行的使用图像数据的信号处理结果输出至外部。例如,使用诸如串行外围接口(SPI)等的串行通信I/F配置外部I/F24。

[0054] 选择器30执行从外部I/F 40向外部选择性地输出来自成像块10的图像数据(原始数据)和来自信号处理块20的信号处理结果的输出控制。换言之,选择器30从成像块10选择图像数据、从信号处理块20选择信号处理结果、或者这两者,并且将它们供应至外部I/F 40。

[0055] 使用由DSP 22执行的图像数据在信号处理期间获取的中间数据可通过处理结果I/F 23供应至选择器30。在这种情况下,选择器30执行选择性地将来自成像块10的图像数据和来自信号处理块20的信号处理结果这两者中的任一个以及在信号处理期间从外部I/F 40获取的中间数据输出至外部的输出控制。在信号处理(例如,识别处理)期间获取的中间数据从外部I/F40输出至外部的情况下,中间数据可被提供给用于执行信号处理的程序的调试器。

[0056] 外部I/F 40是将从选择器30提供的图像数据和信号处理结果输出至外部的I/F。

作为外部I/F 40,例如,可以采用具有相对高速度的并行通信I/F,诸如移动行业处理器接口(MIPI)。

[0057] 在外部I/F 40中,根据选择器30的输出控制,将来自成像块10的图像数据或来自信号处理块20的根据DSP 22的信号处理结果输出至外部。因此,例如,在仅需要根据信号处理块20的DSP 22的信号处理结果并且在外部分不需要图像数据(捕获图像)的情况下,仅可以输出信号处理结果,并且因此可以减少从外部I/F 40输出至外部的数据量。此外,在图像数据(捕获图像)不必要的情况下,也可从外部I/F 24仅将根据DSP 22的信号处理结果从信号处理块20输出至外部。

[0058] 以这种方式,根据成像装置IS,仅可以向外部输出信号处理结果,因此可以认为从隐私保护的观点来看存在优势。然而,因为不可能输出图像数据,所以存在隐私侵入的风险。

[0059] (应用了根据本公开的技术的成像装置)

[0060] 图2是示出应用了根据本公开的技术的成像装置的配置示例的框图。

[0061] 而且,在图2中所示的成像装置1是例如使用一个芯片配置的CMOS图像传感器,并且从在图中未示出的光学系统中接收入射光,执行光电转换,并且从光学系统中输出对应于入射光的图像数据。

[0062] 此外,成像装置1执行信号处理,例如,诸如使用输出图像数据等识别预定识别目标的识别处理,并且输出信号处理的信号处理结果。

[0063] 如图2所示,成像装置1包括成像块10和信号处理块20。在成像装置1中,相同的参考符号将分配给与在图1中示出的成像装置IS中包括的部件相同的部件,并且将适当地省略其描述。

[0064] 图2中所示的成像装置1与图1中所示的成像装置IS的不同之处在于它不包括选择器30或外部I/F 40。换言之,在图2中示出的成像装置1不具有直接连接至像素阵列11(成像块10)的外部I/F作为成像单元。

[0065] 此外,图2中所示的成像装置1与图1中所示的成像装置IS的不同之处在于,其包括在信号处理块20内部的CPU 51和外部I/F 52来代替处理结果I/F 23和外部I/F 24。

[0066] 通过执行存储在附图中未示出的存储器中的程序,CPU 51执行从整个信号处理块20的控制开始的各种处理。

[0067] 与在图1中所示的外部I/F 24相似,外部I/F 52将根据DSP 22对图像数据进行信号处理的信号处理结果输出给外部。这里,外部I/F 52不限于诸如SPI的串行通信I/F,并且可使用诸如MIPI的并行通信I/F或任何其他通信I/F来配置。

[0068] 换言之,外部I/F 52被配置为输出单元,该输出单元能够仅向外部输出信号处理的信号处理结果,并且不直接连接至像素阵列11(成像块10)作为成像单元。

[0069] 此外,成像装置1可以采用其中在信号处理之后DSP 22删除图像数据的配置或者在信号处理之前CPU 51检查图像数据不包括在DSP 22的输出中的配置。

[0070] 据此,成像装置1可以实现图像数据不能够被输出至外部的配置。

[0071] 图3是示出了图2中所示的成像装置1的外部配置示例的概述的透视图。

[0072] 例如,成像装置1可被配置为具有其中堆叠多个晶片的堆叠结构的单芯片半导体装置。

[0073] 更具体地,如图3所示,成像装置1通过堆叠包括裸片61和裸片62的两个裸片来配置。

[0074] 在图3中,像素阵列11安装在上侧的裸片61中,列ADC 12、控制单元13、ISP单元21、DSP 22、CPU 51和外部I/F 52安装在下侧的裸片62中。

[0075] 上侧的裸片61和下侧的裸片62例如通过形成穿过裸片61并到达裸片62的通孔、通过执行将暴露于裸片61的下表面侧的Cu布线与暴露于裸片62的上表面侧的Cu布线直接连接的Cu-Cu接合等来电连接。

[0076] 此处,作为用于对由像素阵列11输出的图像信号执行AD转换的系统,列ADC 12例如可以采用列并行AD系统或者区域AD系统。

[0077] 作为列并行AD系统,例如,为配置像素阵列11的每列像素设置ADC,并且每列的ADC负责该列的像素信号的AD转换,从而并行执行一行的每列的像素的图像信号的AD转换。在采用列并行AD系统的情况下,执行列并行AD系统的AD转换的一些列ADC 12可安装在上侧的裸片61中。

[0078] 在区域AD系统中,配置像素阵列11的像素被划分为多个块,并且为每个块设置ADC。每个块的ADC负责块的像素信号的AD转换,并且因此并行执行多个块的像素的图像信号的AD转换。在区域AD系统中,图像信号的AD转换(读出和AD转换)可以仅针对配置像素阵列11的像素之中的必要像素使用块作为最小单元来执行。

[0079] 此外,当允许增加成像装置1的面积时,可使用一个晶片配置成像装置1。

[0080] 此外,在图3中示出的示例中,尽管通过堆叠两个裸片61和62配置一个芯片的成像装置1,但是可以通过堆叠三个或更多个芯片配置一个芯片的成像装置1。

[0081] 作为由成像装置1执行的信号处理,即,DSP 22的信号处理,例如,可采用从图像数据中识别预定识别目标的识别处理。

[0082] 此外,成像装置1可以接收距离传感器(诸如ToF(飞行时间)传感器)的输出,该距离传感器被布置为使用外部I/F 52与成像装置1具有预定位置关系。在这种情况下,作为DSP 22的信号处理,例如,可以采用通过对距离传感器的输出和捕获图像进行积分来获取具有高准确度的距离的融合处理,诸如消除使用捕获图像从外部I/F 52接收的距离传感器的输出中获取的距离图像的噪声的处理。

[0083] 此外,成像装置1可使用外部I/F 52接收由被设置为与成像装置1具有预定位置关系的另一图像传感器输出的图像。在这种情况下,作为DSP 22的信号处理,例如,可采用其中由外部I/F 52接收的图像和由成像装置1捕获的图像用作立体图像的自定位估计过程(SLAM(同时定位和映射))。

[0084] 在下文中,将描述被配置为执行识别处理作为DSP 22的信号处理的成像装置(图像传感器)的实施方式。

[0085] <2. 第一实施方式>

[0086] (成像装置的配置示例)

[0087] 图4是示出根据第一实施方式的成像装置的配置示例的框图。

[0088] 图4中示出的成像装置100包括像素阵列111、列ADC 112、ISP块113、DSP 114、程序存储器115、工作存储器116、数据传输块117、以及输出I/F 118。

[0089] 像素阵列111、列ADC 112和ISP块113具有分别与包括在图2所示的成像装置1中的

像素阵列11、列ADC 12和ISP单元21类似的功能,因此将省略其描述。

[0090] DSP 114执行在根据ISP块113的图像处理之后使用图像数据来将图像数据的预定识别目标识别为信号处理的识别处理。

[0091] 在程序存储器115中,存储用于DSP 114执行识别处理的程序。程序存储器115使用ROM(只读存储器)配置并且使用于执行识别处理的程序不能够重写。该程序被配置成其中描述了致使使用神经网络的信号处理(例如,使用DNN的识别处理)的处理细节能够执行的程序。

[0092] 换言之,DSP 114可根据存储在程序存储器115中的程序使用DNN来执行识别处理。

[0093] 工作存储器116使用RAM(随机存取存储器)配置并且暂时存储与DSP 114执行的识别处理相关的数据。更具体地,在工作存储器116中,由DSP 114写入在识别处理中使用的图像数据和作为识别处理的识别结果输出的图像数据的元数据。此外,在使用DSP 114的识别处理之后,写入到工作存储器116中的图像数据被DSP 114删除。

[0094] 数据传输块117例如使用DMA(直接存储器存取)控制器来配置,并控制从工作存储器116到输出I/F 118的数据传输。更具体地,数据发送块117仅将被写入工作存储器116中的元数据(识别结果)发送到输出I/F 118。

[0095] 输出I/F 118具有类似于包括在图2中示出的成像装置1中的外部I/F52的功能,并且被配置为输出单元,该输出单元不直接连接至像素阵列11,输出单元可将元数据(识别结果)输出至外部。

[0096] 图5是示出数据传输块117的工作存储器116的访问限制的示例的示图。

[0097] 如图5的A所示,仅对工作存储器116的存储区域中的元数据(识别结果)被写入的存储区域进行访问的访问限制可应用于数据传输块117。

[0098] 此外,如图5的B所示,不能够从工作存储器116的存储区域中的写入图像数据的存储区域读取数据的读取限制可以应用于数据传输块117。

[0099] 根据访问限制和读取限制,即使在由于特定原因而未删除写入工作存储器116中的图像数据的情况下,也可以更可靠地实现仅能向外部输出元数据(识别结果)的配置。

[0100] (DSP的操作)

[0101] 将参考图6中所示的流程图描述DSP 114的操作。对于由像素阵列111捕获的图像的每个帧重复图6的处理。

[0102] 在步骤S111中,DSP 114获取由ISP块113处理的图像数据。

[0103] 在步骤S112中,DSP 114将已获取的图像数据写入工作存储器116中。

[0104] 在步骤S113中,DSP 114对写入工作存储器116中的图像数据执行DNN处理(使用DNN的识别处理)。

[0105] 在步骤S114中,DSP 114删除写入工作存储器116中的图像数据。

[0106] 在步骤S115中,DSP 114将作为识别处理的识别结果的元数据输出至工作存储器116。

[0107] 根据上述的配置和处理,尽管图像数据被写入工作存储器116中一次用于识别处理,但是在识别处理之后图像数据被删除,并且仅元数据(识别结果)被输出至外部。结果,图像数据不被输出至外部,并且能够降低隐私侵入的风险。

[0108] 此外,由于用于执行识别处理的程序被配置为不能够重写,因此可以可靠地实现

不将图像数据输出至外部的结构。

[0109] <3. 第二实施方式>

[0110] 在该实施方式中,将描述检查在作为识别处理单元的DSP的输出中不包括图像数据的配置。

[0111] (第一配置示例)

[0112] 图7是示出根据第二实施方式的成像装置的第一配置示例的框图。

[0113] 图7所示的成像装置200包括像素阵列211、列ADC 212、ISP模块213、DSP 214、程序存储器215、工作存储器216和输出I/F 217。这些部件基本上具有类似于包括在图4所示的成像装置中的像素阵列111、列ADC 112、ISP块113、DSP 114、程序存储器115、工作存储器116和输出I/F 118的功能,因此将省略其描述。

[0114] 然而,与图4中示出的DSP 114不同,DSP 214直接将元数据作为识别处理的识别结果输出给输出I/F 217,而非将元数据写入工作存储器216中。

[0115] 此外,图4中示出的数据传输块117可设置在成像装置200中。在这种情况下,DSP 214可以将作为识别处理的识别结果的元数据写入工作存储器216中,并且数据传输块117可以将写入工作存储器216中的元数据传输至输出I/F 217。

[0116] 此外,与图4中示出的程序存储器115不同,程序存储器215不使用ROM而是使用RAM配置,并且从外部加载的用于执行识别处理的程序被写入程序存储器215中。

[0117] 成像装置200还包括输入I/F 218、网络检查块219和整体控制CPU 220。

[0118] 输入I/F 218接收由成像装置200的用户提供的程序(在下文中,也称为DSP程序)的输入,其中,AI模型等在DSP 214中操作。此外,该DSP程序被认为是其中描述了使得使用神经网络的信号处理(例如,使用DNN的识别处理)的处理细节能够执行的程序。

[0119] 网络检查块219使用预定处理器配置或使用预定软件实现,并且具有检查处理单元的功能,检查处理单元在使用DSP 214的识别处理之前执行检查图像数据不包括在DSP 214的输出中的检查处理。

[0120] 更具体地,网络检查块219通过输入I/F 218从外部加载DSP程序并且将DSP程序写入程序存储器215中。网络检查块219针对已写入程序存储器215中的DSP程序执行上述检查处理。更详细地,网络检查块219通过检查神经网络(DNN)的网络结构是不能够输出图像数据的结构来检查图像数据未被包括在DSP 214的输出中,并且将其检查结果输出至整体控制CPU 220。

[0121] 整体控制CPU 220执行存储在未在附图中示出的存储器中的程序,由此执行从整体成像装置200的控制开始的各种处理。例如,整体控制CPU 220基于来自网络检查块219的检查结果控制使用DSP 214的识别处理的执行。此外,整体控制CPU 220用作基于来自网络检查块219的检查结果生成警报信息的警报生成单元。

[0122] (网络检查块的操作)

[0123] 首先,将参考图8中所示的流程图描述网络检查块219的操作(检查处理)。

[0124] 在步骤S211中,网络检查块219通过输入I/F 218从外部加载DSP程序。

[0125] 在步骤S212中,网络检查块219将从外部加载的DSP程序写入程序存储器215中。

[0126] 在步骤S213中,网络检查块219检查(检查)针对写入到程序存储器215中的DSP程序形成了其中DNN的输出中不包括图像数据的网络结构。

[0127] 如图9所示,例如,在DNN的网络结构是图像数据照原样输出的结构或原始输入数据(图像数据)可从网络结构和输出结果恢复的结构的情况下,网络检查块219确定在该DNN的网络结构中存在有问题(NG)。另一方面,在DNN的网络结构是不能够从网络结构和输出结果(诸如具有不可逆激活函数的结构、具有完全耦合层的结构等)恢复原始输入数据(图像数据)的结构的情况下,网络检查块219确定该DNN的网络结构没有问题(OK)。

[0128] 另外,在DSP程序中,在检查出网络结构是其中没有事先输出图像数据的DNN的网络结构之后,可通过将DNN的网络结构配置为ROM来将权重(参数)以外的改变配置为不可改变的。此外,通过将权重(参数)也配置为ROM,可仅执行固定处理。

[0129] 在步骤S214中,网络检查块219将表示DNN的网络结构中是否存在问题的检查结果输出至整体控制CPU 220。

[0130] (整体成像装置的操作)

[0131] 接下来,将参考图10中所示的流程图描述整体成像装置200的操作。例如,图10的处理根据接收的用于成像装置200的开始成像的指令等开始。

[0132] 在步骤S221中,列ADC 212从像素阵列211读取原始数据并将原始数据输出至ISP块213。ISP块213对来自列ADC 212的原始数据执行各种图像处理。

[0133] 在步骤S222中,整体控制CPU 220从网络检查块219获取检查结果。

[0134] 在步骤S223,整体控制CPU 220基于来自网络检查块219的检查结果来判断DNN的网络结构中是否存在有问题。换言之,确定用户是否可以从DSP 214的输出获取图像数据。

[0135] 在步骤S223中确定DNN的网络结构没有问题的情况下,换言之,在确定用户不能够从DSP 214的输出获取图像数据的情况下,过程进行到步骤S224。在步骤S224中,整体控制CPU 220向DSP 214发送用于执行DNN处理(使用DNN的识别处理)的使能信号(ON开)。据此,DSP 214在使用ISP块213进行图像处理之后开始执行用于图像数据的识别处理。

[0136] 另一方面,在步骤S223中确定DNN的网络结构存在有问题的情况下,换言之,在确定用户可以从DSP 214的输出获取图像数据的情况下,处理进行到步骤S225。在步骤S225,整体控制CPU 220向DSP 214发送DNN进程执行停止使能信号(OFF关)。DSP 214停止在使用ISP块213进行图像处理之后对图像数据的识别处理的执行。

[0137] 另外,在步骤S226中,整体控制CPU 220生成警报信息并将该警报信息提供给输出I/F 217,由此输出I/F 217输出警报消息。

[0138] 根据上述的配置和处理,检查在DSP 214的输出中不包括图像数据,并且在DSP 214的输出中包括图像数据的情况下,停止执行识别处理。结果,图像数据不被输出至外部,并且能够降低隐私侵入的风险。

[0139] (第二配置示例)

[0140] 图11是示出根据第二实施方式的成像装置的第二配置示例的框图。

[0141] 在图11中所示的成像装置200A中,相同的参考符号将分配给与在图7中所示的成像装置200中包括的部件相似的部件,并且将省略其描述。

[0142] 换言之,在图11中所示的成像装置200A包括检查专用处理器231、检查专用程序存储器232以及检查专用工作存储器233,代替网络检查块219和整体控制CPU 220,与在图7中所示的成像装置200不同。

[0143] 检查专用处理器231例如使用专用CPU来配置,并且在使用DSP 214的识别处理之

前执行检查图像数据不包括在DSP 214的输出中的检查处理。除了执行检查处理的检查处理单元的功能之外,检查专用处理器231可进一步具有类似于图7中所示的整体控制CPU 220的功能。

[0144] 在检查专用程序存储器232中,存储用于使检查专用处理器231执行检查处理的程序。检查专用程序存储器232使用ROM配置并且使用于执行检查处理的程序不能够重写。

[0145] 检查专用工作存储器233使用RAM配置,并且从外部加载的用于执行识别处理的程序(DSP程序)被写入检查专用工作存储器233中。

[0146] (检查专用处理器的操作)

[0147] 将参考图12所示的流程图描述检查专用处理器231的操作。

[0148] 在步骤S231中,检查专用处理器231通过输入I/F 218从外部加载DSP程序。

[0149] 在步骤S232中,检查专用处理器231将从外部加载的DSP程序写入检查专用工作存储器233中。

[0150] 在步骤S233中,检查专用处理器231检查(检查)针对写入检查专用工作存储器233中的DSP程序形成了其中DNN的输出中不包括图像数据的网络结构。

[0151] 在步骤S234中,检查专用处理器231确定DNN的网络结构中是否存在问题。

[0152] 在步骤S234中确定DNN的网络结构没有问题的情况下,过程进行到步骤S235,检查专用处理器231将写入检查专用工作存储器233中的DSP程序发送到程序存储器215。

[0153] 在步骤S235中,检查专用处理器231向DSP 214发送DNN处理(使用DNN的识别处理)执行使能信号(ON)。据此,DSP 214在使用ISP块213进行图像处理之后开始执行用于图像数据的识别处理。

[0154] 另一方面,在步骤S234中确定DNN的网络结构中存在问题,过程前进到步骤S237,检查专用处理器231向DSP 214发送DNN处理执行停止使能信号(OFF)。DSP 214停止在使用ISP块213进行图像处理之后对图像数据执行识别处理。

[0155] 此外,在步骤S238中,检查专用处理器231生成警报信息并且将警报信息供应至输出I/F 217,因此,输出I/F 217输出警报消息。

[0156] 根据上述的配置和处理,检查在DSP 214的输出中不包括图像数据,并且在DSP 214的输出中包括图像数据的情况下,停止执行识别处理。结果,图像数据不被输出至外部,并且能够降低隐私侵入的风险。

[0157] 此外,由于用于执行检查处理的程序被配置为不能够重写,因此可以可靠地实现没有从DSP 214输出图像数据的结构。

[0158] (第三配置示例)

[0159] 图13是示出根据第二实施方式的成像装置的第三配置示例的框图。

[0160] 在图13中所示的成像装置200B中,相同的参考符号将分配给与在图11中所示的成像装置200A中包括的部件相似的部件,并且将省略其描述。

[0161] 换言之,图13中所示的成像装置200B不具有与图11中所示的成像装置200A不同的检查专用工作存储器233。

[0162] (检查专用处理器的操作)

[0163] 将参考图14中所示的流程图描述检查专用处理器231的操作。

[0164] 在步骤S251中,检查专用处理器251通过输入I/F 218从外部加载DSP程序。

[0165] 在步骤S252中,检查专用处理器231将从外部加载的DSP程序直接写入程序存储器215中。

[0166] 在步骤S253中,检查专用处理器231检查(检查)针对写入程序存储器215中的DSP程序形成了其中DNN的输出中不包括图像数据的网络结构。

[0167] 在步骤S254中,检查专用处理器231确定DNN的网络结构中是否存在问题。

[0168] 在步骤S254中确定DNN的网络结构没有问题的情况下,该过程前进到步骤S255,检查专用处理器231向DSP 214发送DNN处理(使用DNN的识别处理)执行使能信号(ON)。据此,DSP 214在使用ISP块213进行图像处理之后开始执行用于图像数据的识别处理。

[0169] 另一方面,在步骤S254中确定在DNN的网络结构中存在问题,的情况下,该过程前进到步骤S256,检查专用处理器231向DSP 214发送DNN处理执行停止使能信号(OFF)。DSP 214停止在使用ISP块213进行图像处理之后对图像数据执行识别处理。

[0170] 此外,在步骤S257中,检查专用处理器231生成警报信息并且将警报信息提供给输出I/F 217,因此,输出I/F 217输出警报消息。

[0171] 根据上述的配置和处理,检查在DSP 214的输出中不包括图像数据,并且在DSP 214的输出中包括图像数据的情况下,停止执行识别处理。结果,图像数据不被输出至外部,并且能够降低隐私侵入的风险。

[0172] 此外,由于用于执行检查处理的程序被配置为不能够重写,因此可以可靠地实现没有从DSP 214输出图像数据的结构。

[0173] 此外,与图11中所示的成像装置200A的配置不同,从外部加载的DSP程序被直接写入到程序存储器215中,并且因此DNN的网络结构可在不布置检查专用工作存储器233的情况下被检查。

[0174] 根据上述第二实施方式的成像装置可被配置为与根据第一实施方式的成像装置组合。换言之,在检查出图像数据不包括在DSP 214的输出中之后,在识别处理之后删除图像数据,并且仅元数据(识别结果)可被配置为输出至外部。

[0175] <4.应用示例>

[0176] 在下文中,将描述根据本公开的技术的应用示例。

[0177] (监控相机)

[0178] 根据本公开的技术可以应用于用于观看老人或需要护理人的监控相机。

[0179] 更具体地,如图15所示,在监控目标看起来安静地停留在图像数据IMG11中的情况下,作为对图像数据IMG11的识别处理的识别结果,输出诸如“无问题”的元数据。此外,在监测目标表现为在图像数据IMG12中服药的情况下,作为对图像数据IMG12的识别处理的识别结果,输出诸如“服药”的元数据。此外,在监控目标看起来落在图像数据IMG13中的情况下,作为对图像数据IMG13的识别处理的识别结果,输出诸如“人已跌倒”的元数据。

[0180] 在安装普通图像传感器的监控相机中,由于某种原因,图像数据被输出至外部,并且因此存在可能窥视个人的面部、日常活动等风险。

[0181] 与此相反,根据与本公开有关的技术,因为图像数据不被输出至外部,所以能够在保护隐私的同时实现监控相机的功能,而无需窥视个人的面部、日常活动等。

[0182] (消费者行为分析)

[0183] 与本公开相关的技术可应用于诸如购物中心等的商业设施中的消费者行为分析。

[0184] 更具体地,如图16所示,在客户看起来在图像数据IMG21和图像数据IMG22中购物的情况下,作为对图像数据IMG21和IMG22的识别处理的识别结果,输出表示客户的“性别”和“年龄”、“在商店中花费的时间”、“购买的物品”等的元数据。

[0185] 以这种方式,根据与本公开有关的技术,由于图像数据没有被输出至外部,因此可以不构成个人信息的形式仅提取对消费者行为分析有用的诸如“性别”、“年龄”等的信息。

[0186] 此外,在应用了与本公开有关的技术的成像装置中,除了执行作为DSP的信号处理的识别处理以外,还可以执行诸如上述融合处理和自身位置估计处理的其他信号处理。此外,在这种情况下,能够实现不向外部输出图像数据的结构,因此能够降低隐私侵入的风险。

[0187] 此处描述的有利效果仅是示例性的并且不受限制,并且可以获得其他有利效果。

[0188] 此外,应用根据本公开内容的技术的实施方式不限于上述实施方式,并且在不背离根据本公开内容的技术的要旨的情况下,可以做出各种变化。

[0189] 此外,本公开可以如下配置。

[0190] (1)

[0191] 一种成像装置,包括:成像单元,其中多个像素被二维对齐,成像单元被配置为捕获图像;信号处理单元,被配置为基于成像单元的输出执行图像数据的信号处理;以及输出单元,不直接连接至成像单元,输出单元被配置为能够仅将信号处理的信号处理结果输出至外部,其中信号处理单元在信号处理之后删除图像数据。

[0192] (2)

[0193] 根据(1)的成像装置,还包括第一存储单元,被配置为暂时写入与信号处理相关的数据,其中信号处理单元在信号处理之后删除写入第一存储单元中用于信号处理的图像数据。

[0194] (3)

[0195] 根据(2)的成像装置,其中,成像装置还具有第2存储部,第2存储部存储用于执行信号处理的程序,第二存储单元将程序设置为不能够重写。

[0196] (4)

[0197] 根据(3)的成像装置,其中,程序使得使用神经网络的信号处理是能够执行的。

[0198] (5)

[0199] 根据(1)至(4)中任一项的成像装置,其中,信号处理单元执行对图像数据的识别处理作为信号处理并且输出图像数据的元数据作为识别处理的识别结果。

[0200] (6)

[0201] 根据(1)至(5)中任一项的成像装置,其中,摄像部和信号处理部配置在一个芯片的内部。

[0202] (7)

[0203] 根据(6)的成像装置,其中,芯片包括彼此接合的第一基板和第二基板,其中,第一基板包括成像装置,并且其中,第二基板包括信号处理单元。

[0204] (8)

[0205] 一种成像装置,包括:成像单元,其中多个像素被二维对齐,成像单元被配置为捕获图像;信号处理单元,被配置为基于成像单元的输出执行图像数据的信号处理;输出单

元,被配置为能够将信号处理的信号处理结果输出至外部;以及检查处理单元,被配置为在信号处理之前执行检查图像数据不包括在信号处理单元的输出中的检查处理。

[0206] (9)

[0207] 根据(8)的成像装置,其中,在确定用户不能够从信号处理单元的输出获取图像数据的情况下,信号处理单元执行信号处理。

[0208] (10)

[0209] 根据(9)的成像装置,其中,从外部加载用于执行信号处理的第一程序,检查处理部执行第一程序的检查处理。

[0210] (11)

[0211] 根据(10)的成像装置,其中,第一程序使得使用神经网络的信号处理是能够执行的,并且其中,检查处理单元检查神经网络的网络结构是不能够输出图像数据的结构。

[0212] (12)

[0213] 根据(11)的成像装置,其中,在网络结构是图像数据不能够从网络结构和输出结果恢复的结构的情况下,检查处理单元指示信号处理单元执行信号处理。

[0214] (13)

[0215] 根据(8)至(12)中任一项的成像装置,其中,成像装置还具有存储部,存储部存储用于执行检查处理的第二程序,存储单元将第二程序设置为不能够重写。

[0216] (14)

[0217] 根据(8)至(13)中任一项的成像装置,其中,在确定用户能够从信号处理单元的输出获取图像数据的情况下,信号处理单元停止信号处理的执行。

[0218] (15)

[0219] 根据(14)的成像装置,其中,成像装置还具有警告生成部,警告生成部在判定为信号处理部的输出部中包含图像数据的情况下,生成警告信息。

[0220] (16)

[0221] 根据(8)至(15)中任一项的成像装置,其中,输出单元不直接连接至成像单元。

[0222] (17)

[0223] 根据(8)至(16)的成像装置,其中,摄像部、信号处理部以及检查处理部配置在一个芯片的内部。

[0224] (18)

[0225] 根据(17)的成像装置,其中,芯片包括彼此接合的第一基板和第二基板,其中,第一基板包括成像装置,并且其中,第二基板包括信号处理单元和检查处理单元。

[0226] (19)

[0227] 一种数据输出方法,包括在使用成像装置的信号处理之后删除图像数据,成像装置包括:成像单元,其中多个像素被二维对齐,成像单元被配置为捕获图像;信号处理单元,被配置为基于成像单元的输出对图像数据执行信号处理;以及输出单元,不直接连接至成像单元,被配置为能够仅将信号处理的信号处理结果输出至外部。

[0228] (20)

[0229] 在(19)中描述的数据输出方法,其中,在信号处理之前执行检查图像数据不包括在信号处理单元的输出中的检查处理。

- [0230] [参考标号列表]
- [0231] 1 成像装置
- [0232] 10 成像块
- [0233] 11 像素阵列12列ADC
- [0234] 13 控制单元
- [0235] 20 信号处理块
- [0236] 21ISP单元22DSP
- [0237] 51CPU
- [0238] 52外部I/F
- [0239] 100成像装置
- [0240] 111像素阵列112列ADC
- [0241] 113ISP块114DSP
- [0242] 115 程序存储器
- [0243] 116 工作存储器117 数据传输块118输出I/F
- [0244] 200、200A、200B成像装置211像素阵列212列ADC
- [0245] 213ISP块214DSP
- [0246] 215 程序存储器216 工作存储器217输出I/F
- [0247] 218输入I/F
- [0248] 219网络检查块
- [0249] 220整体控制CPU
- [0250] 231 检查专用处理器
- [0251] 232 检查专用程序存储器
- [0252] 233 检查专用工作存储器

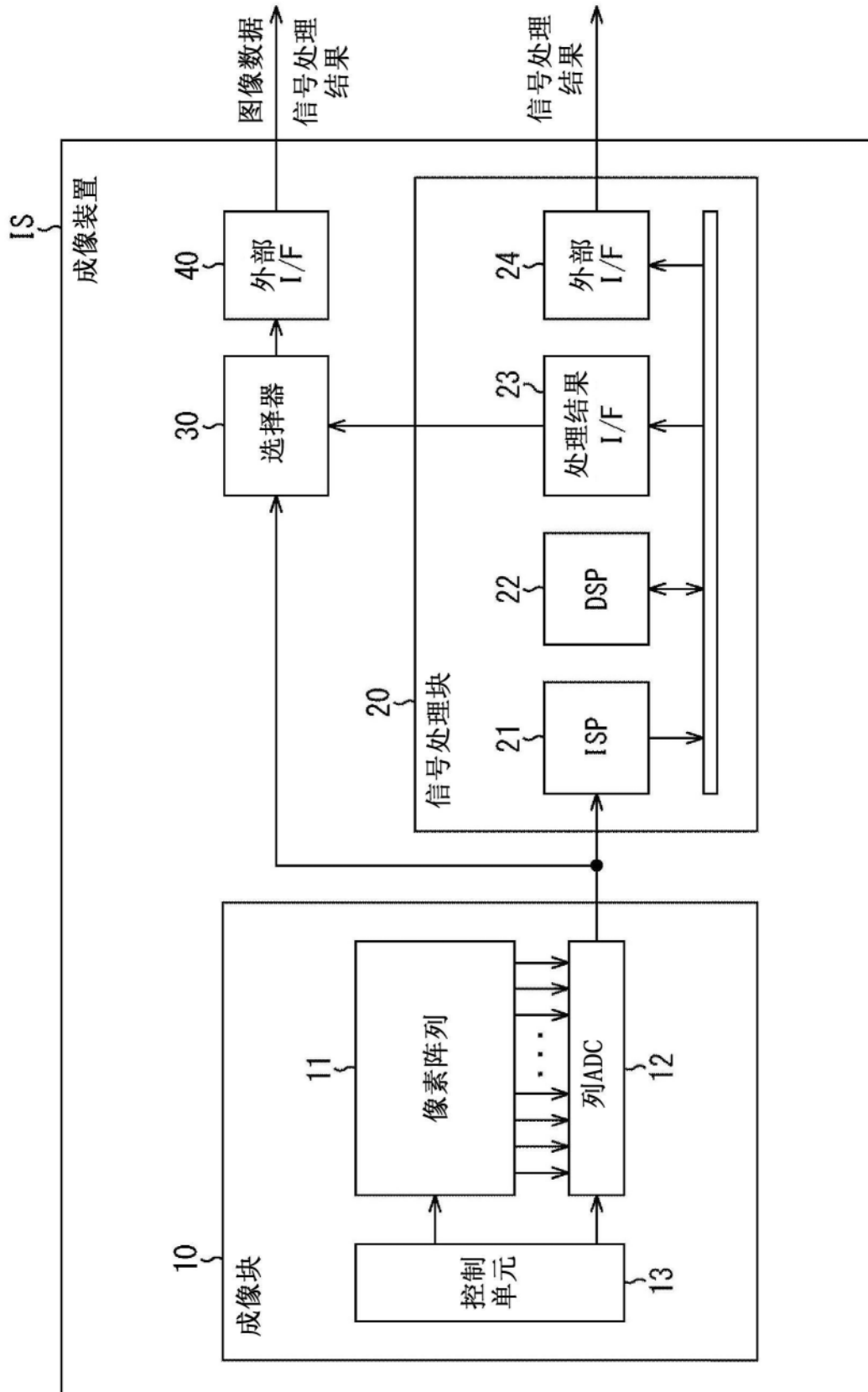


图1

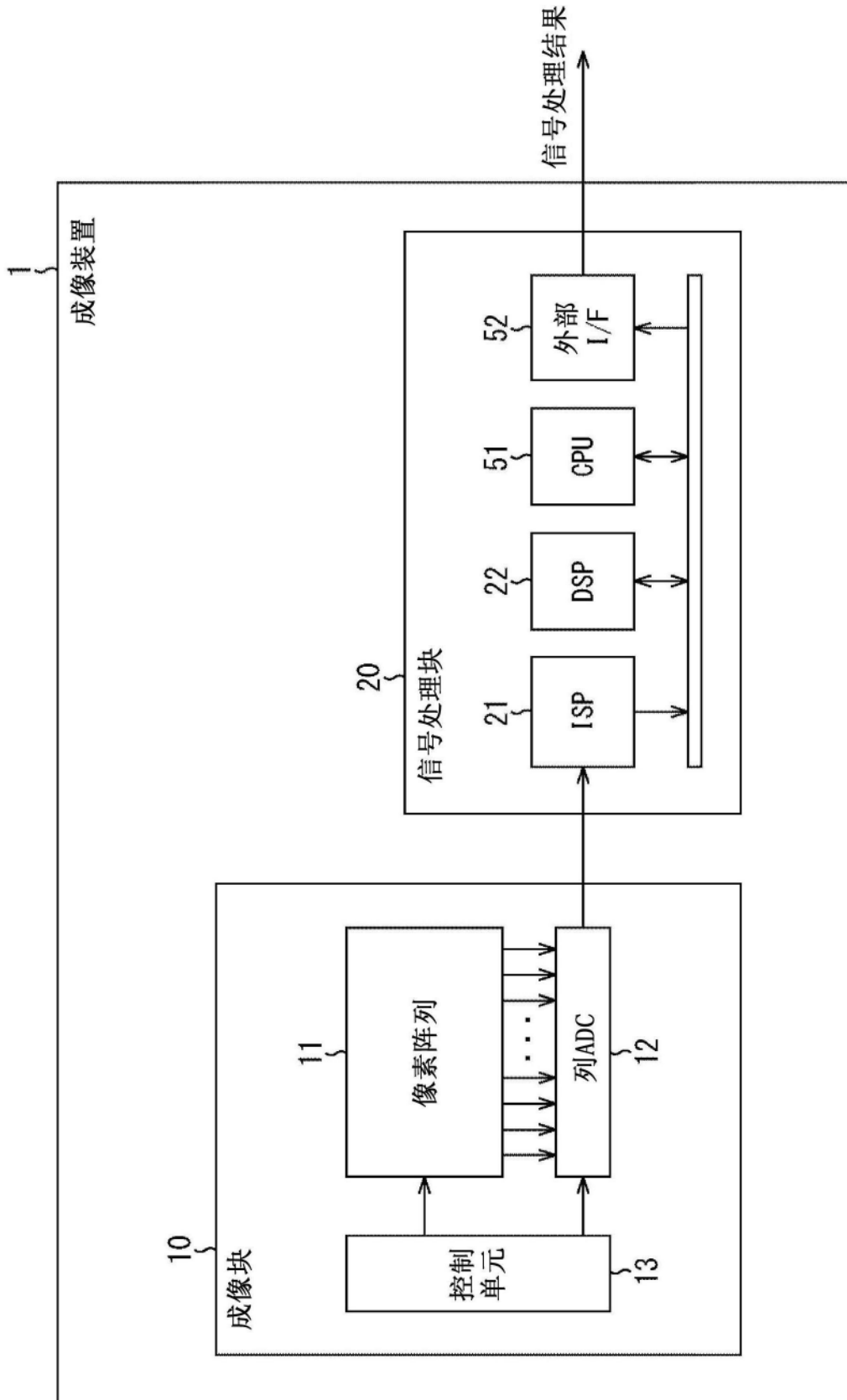


图2

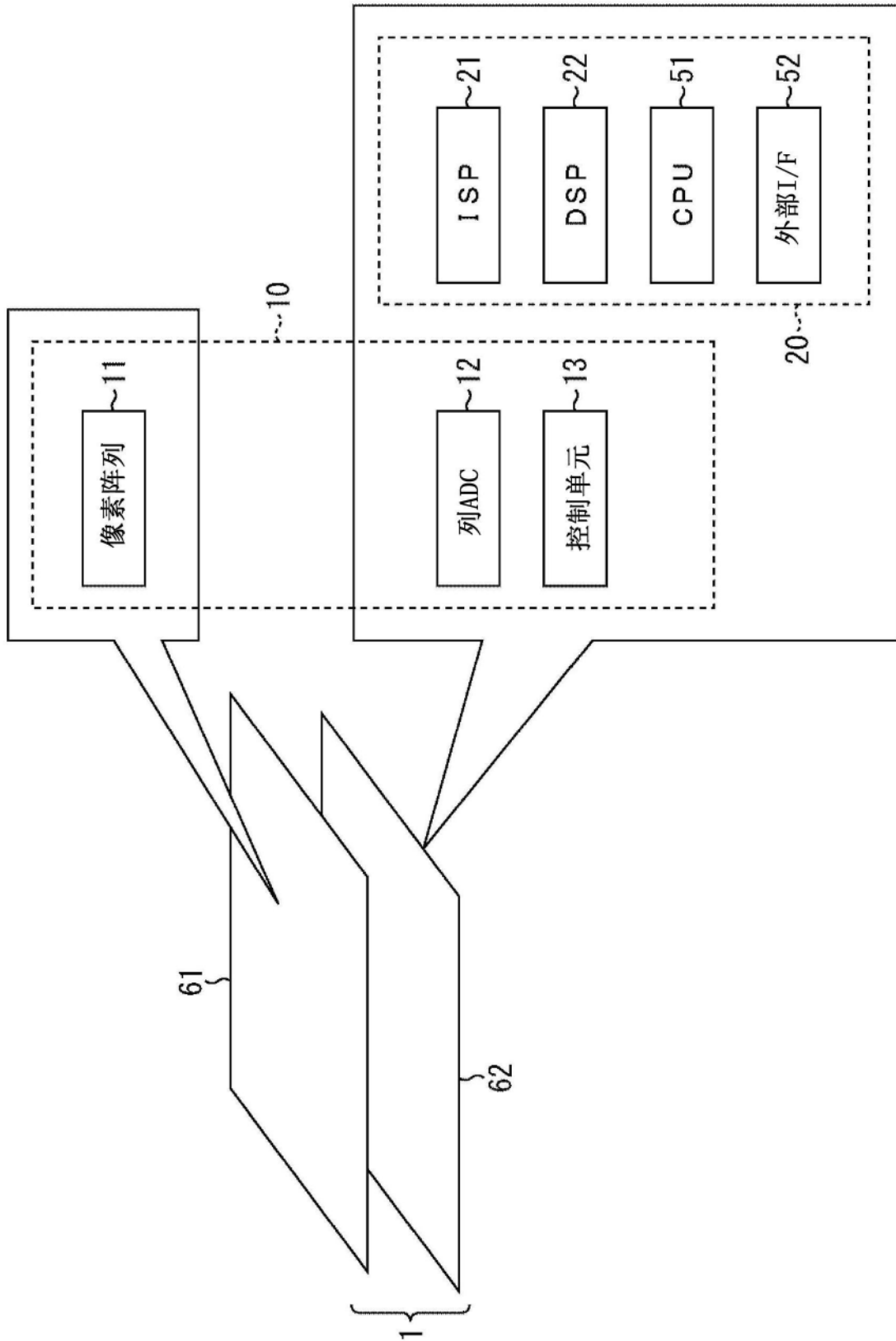


图3

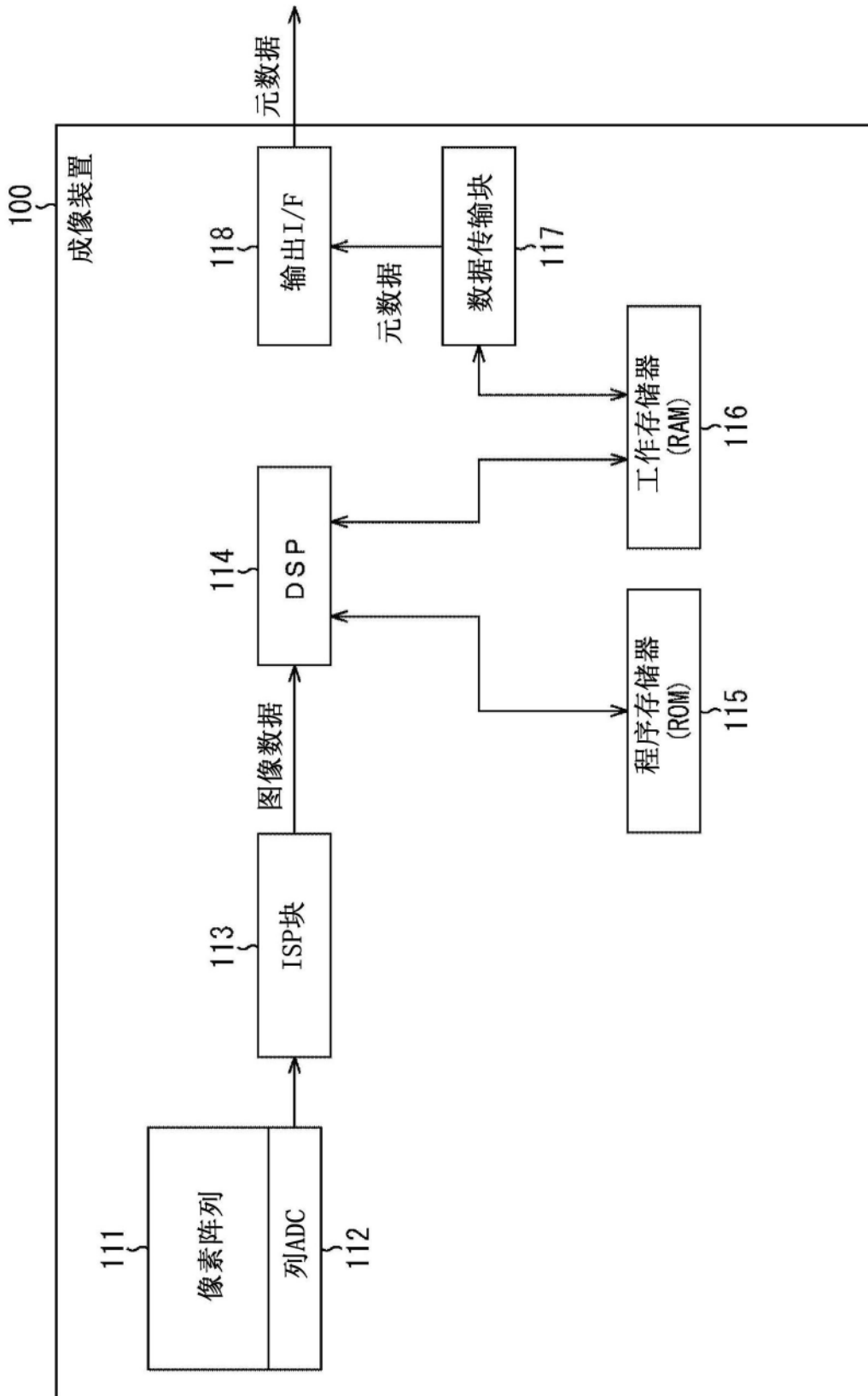


图4

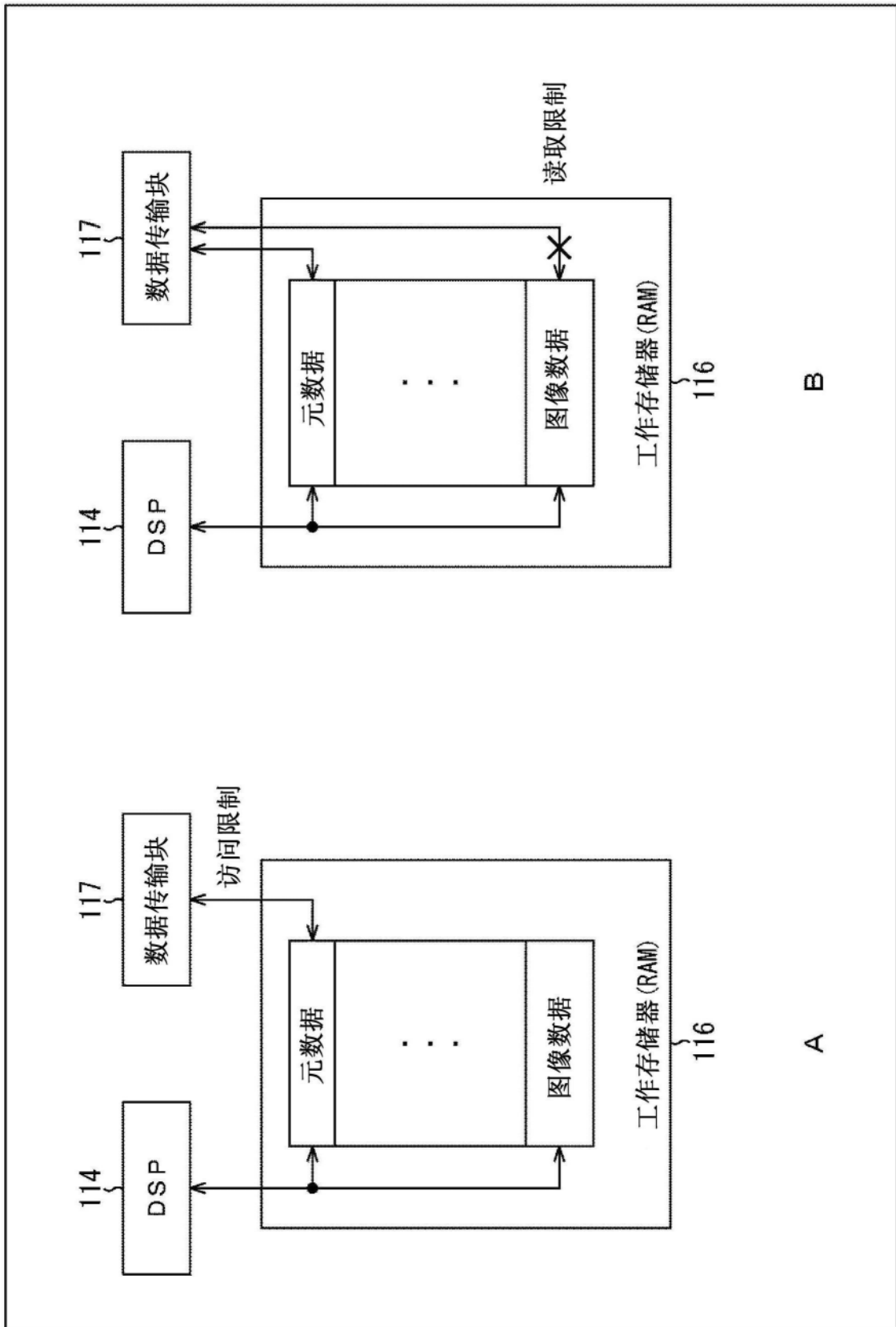


图5

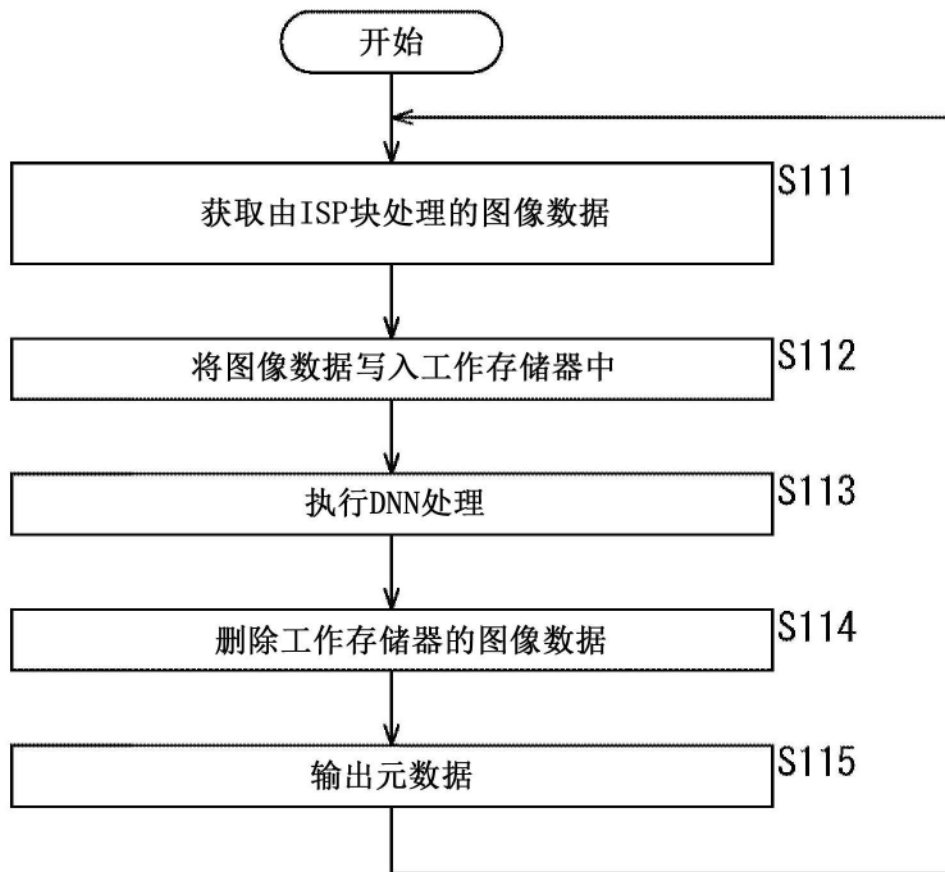


图6

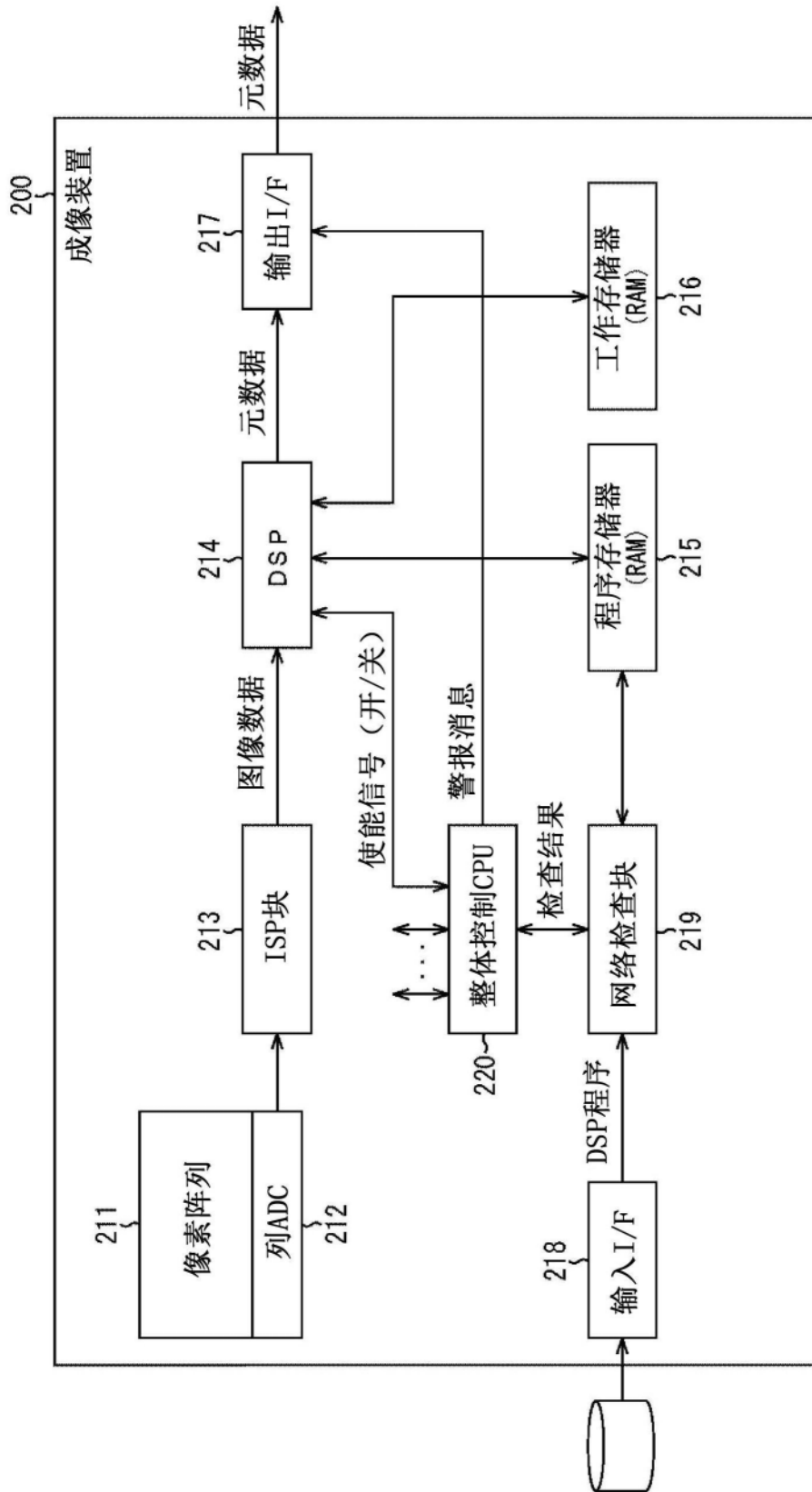


图7

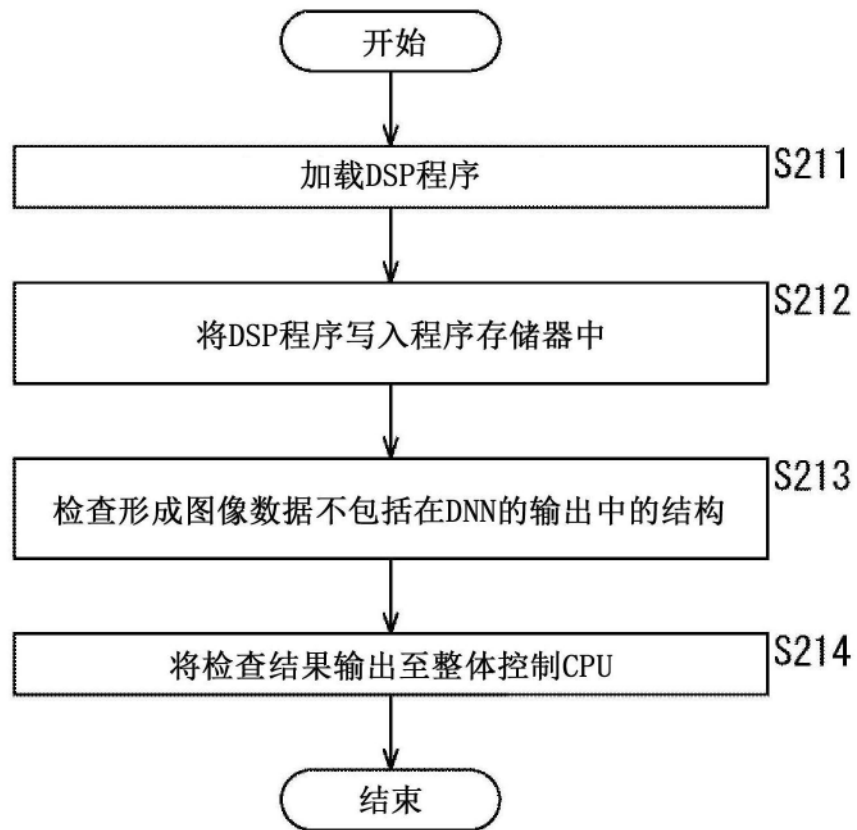


图8

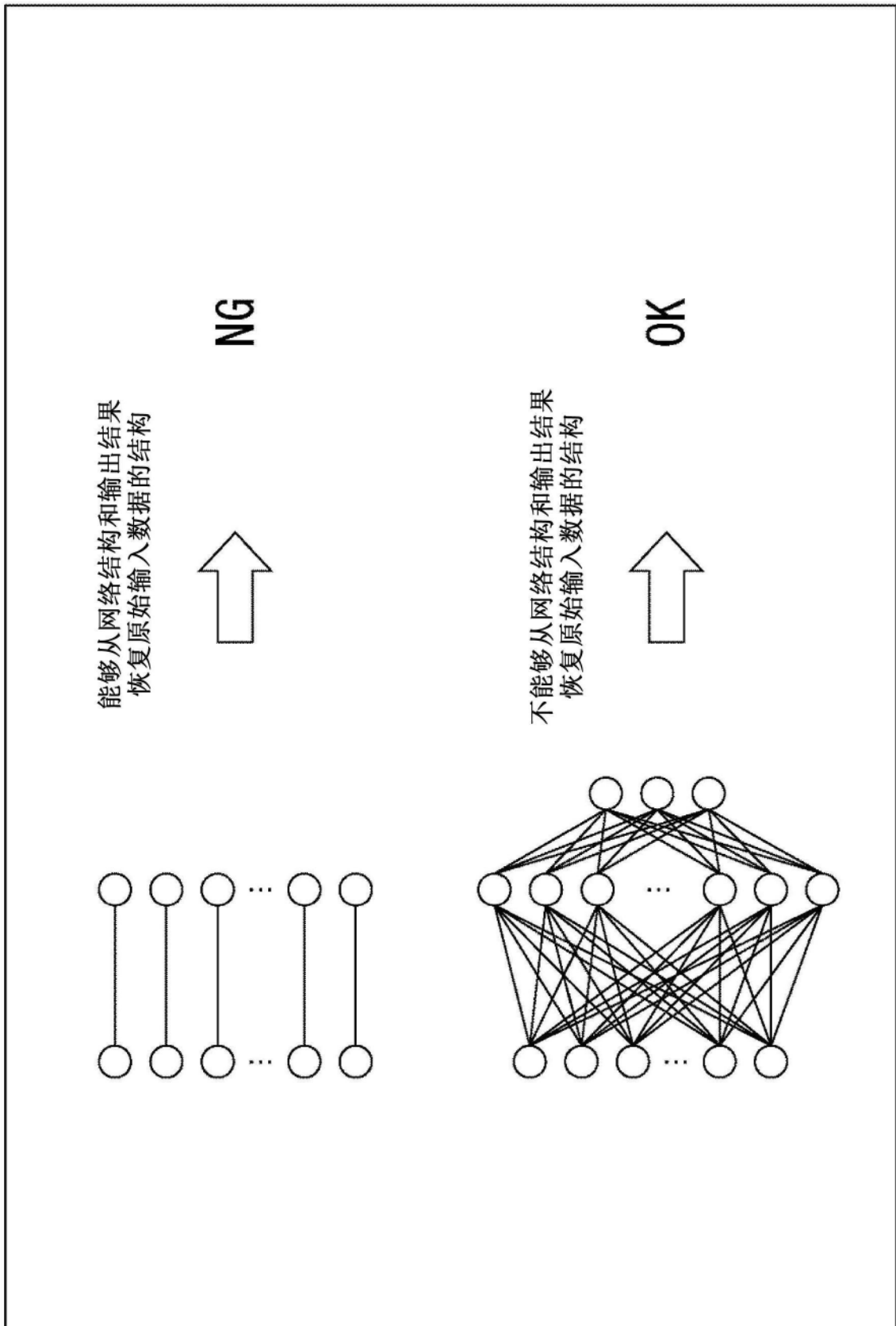


图9

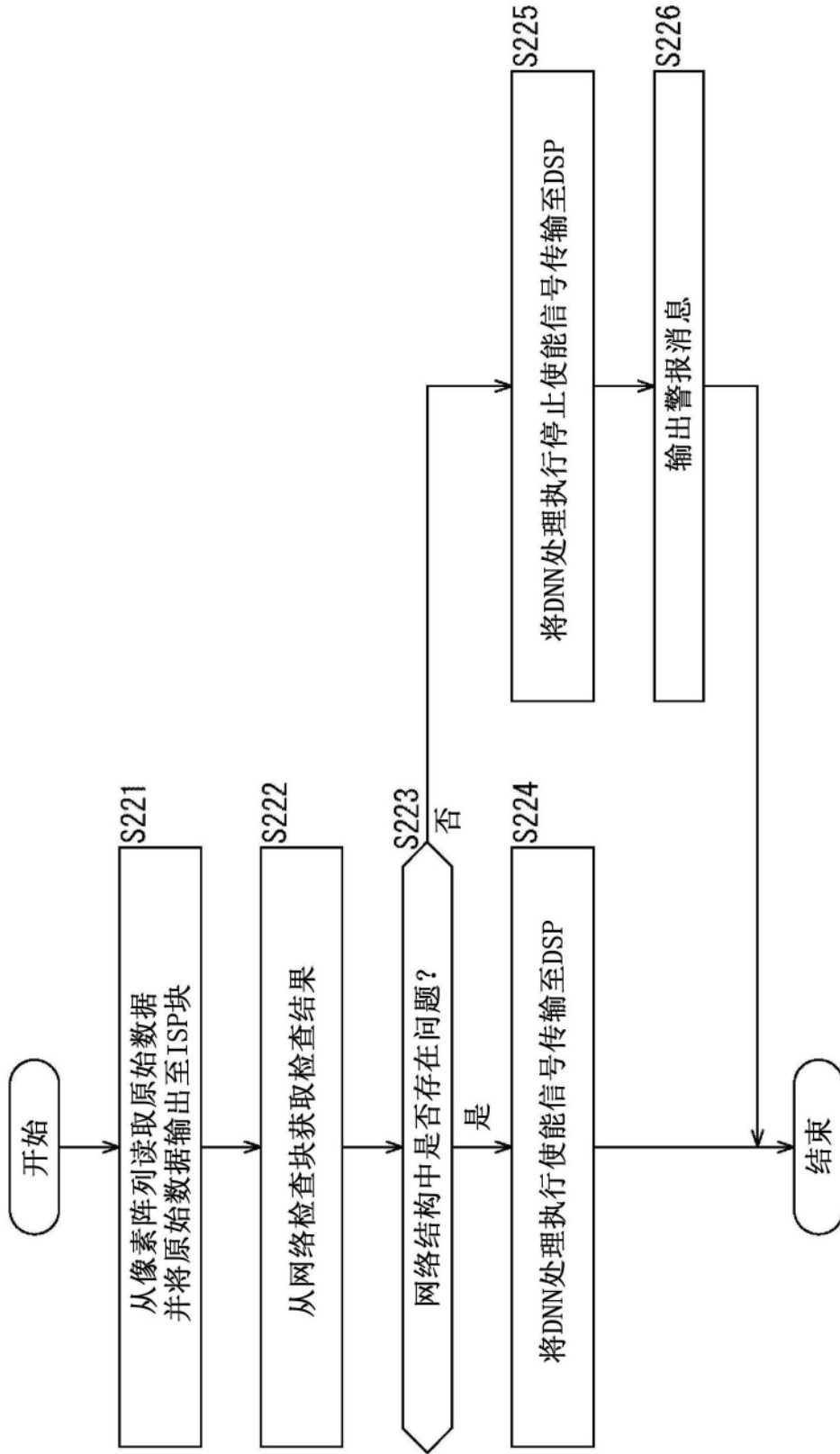


图10

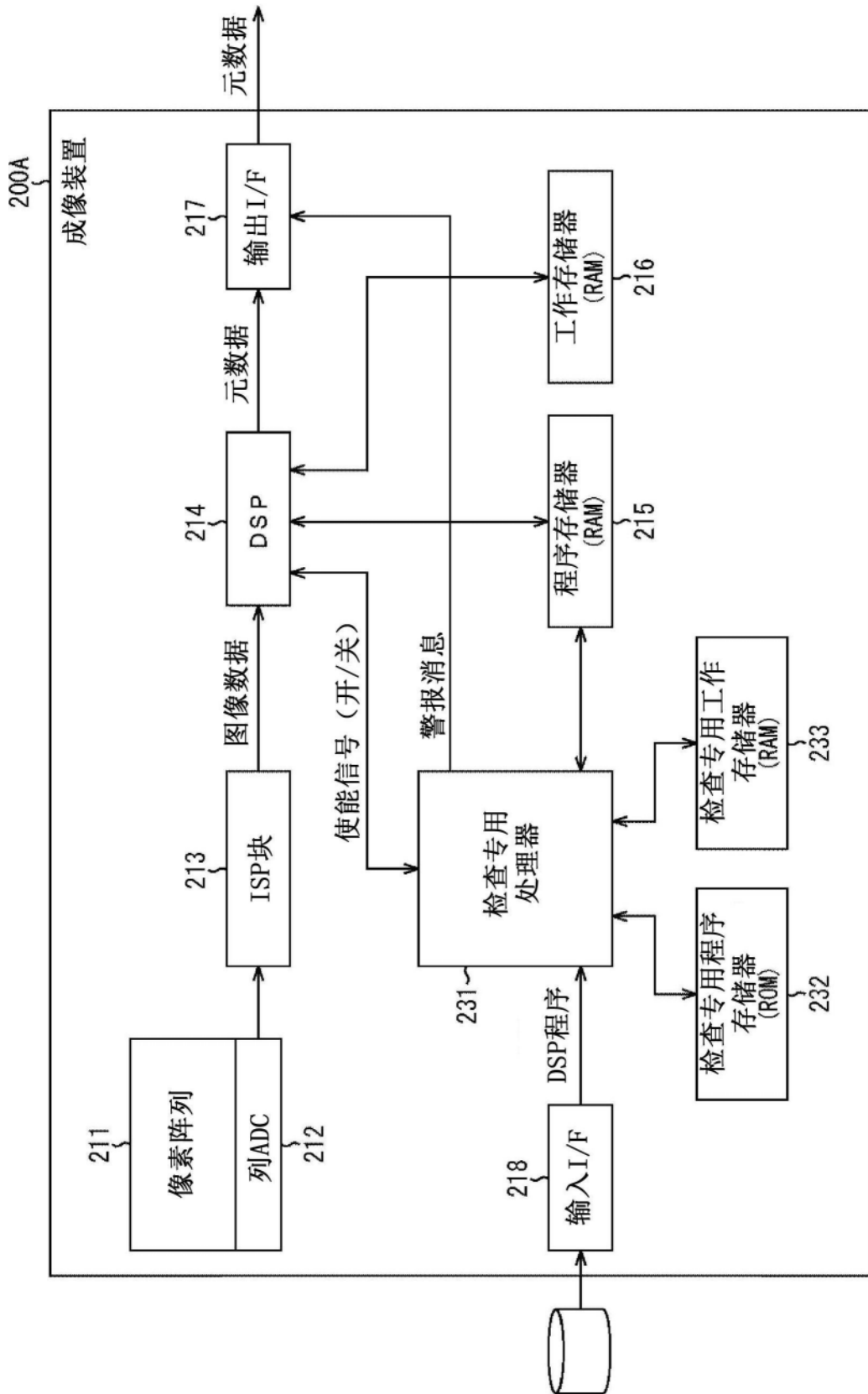


图11

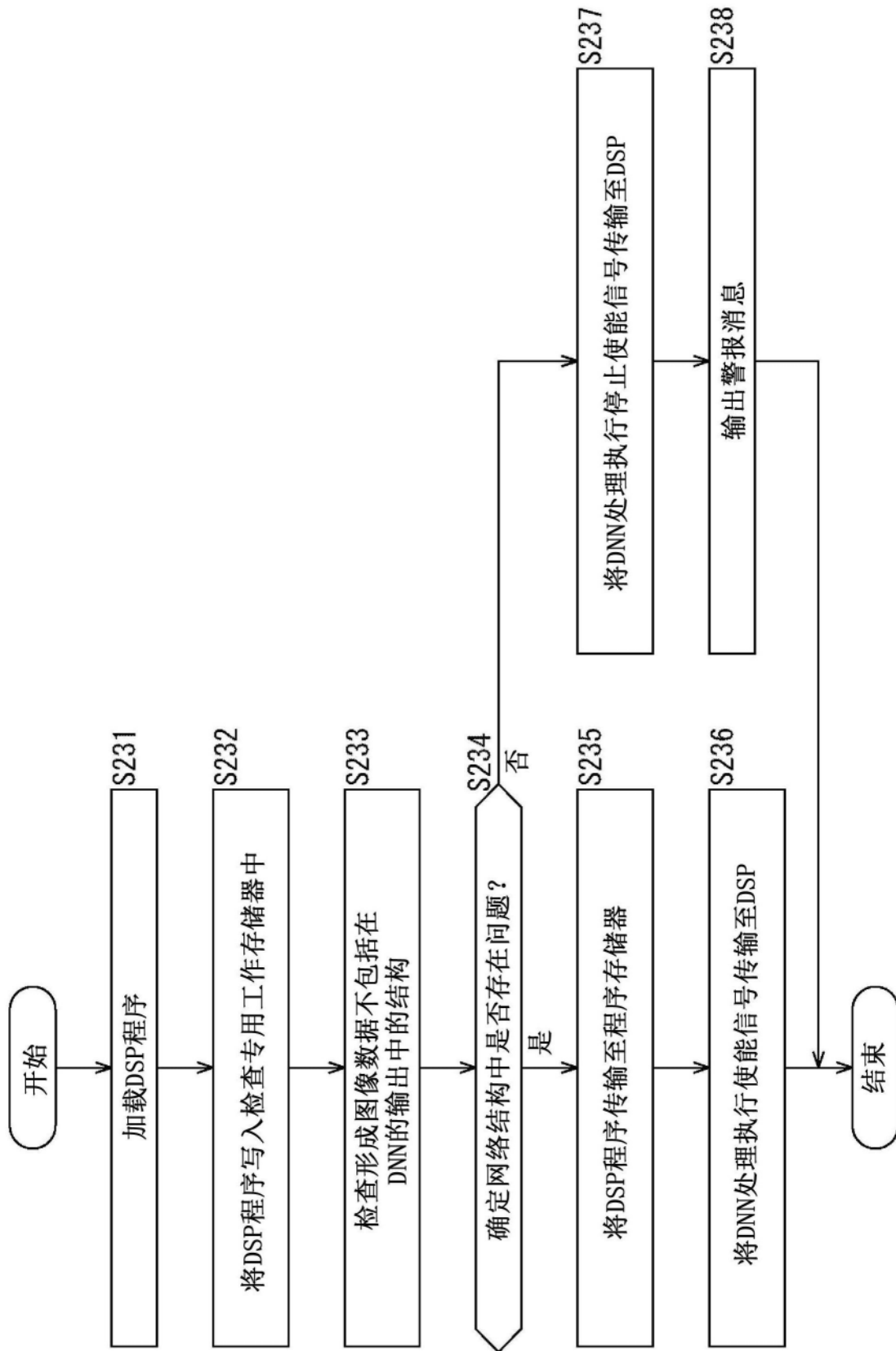


图12

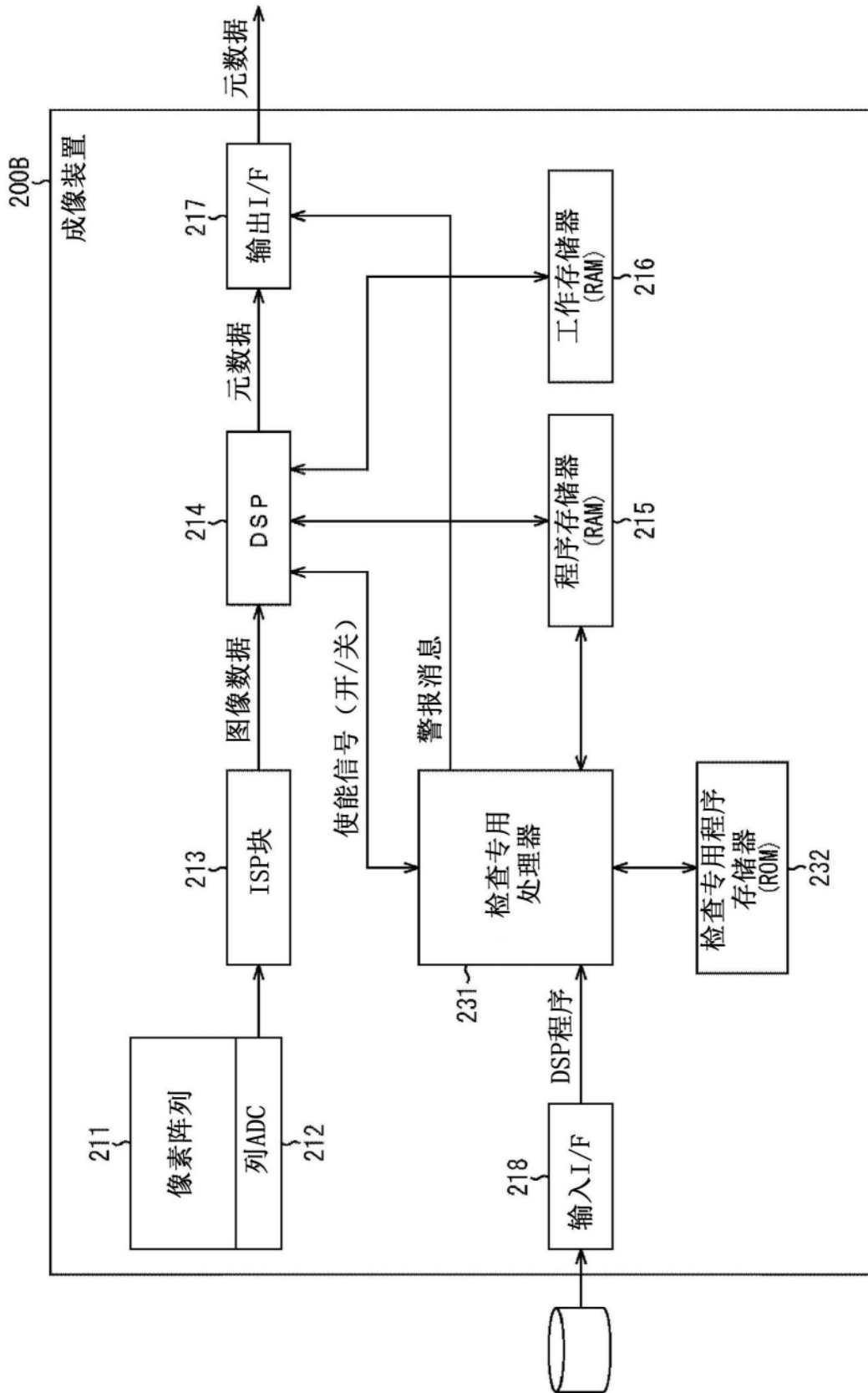


图13

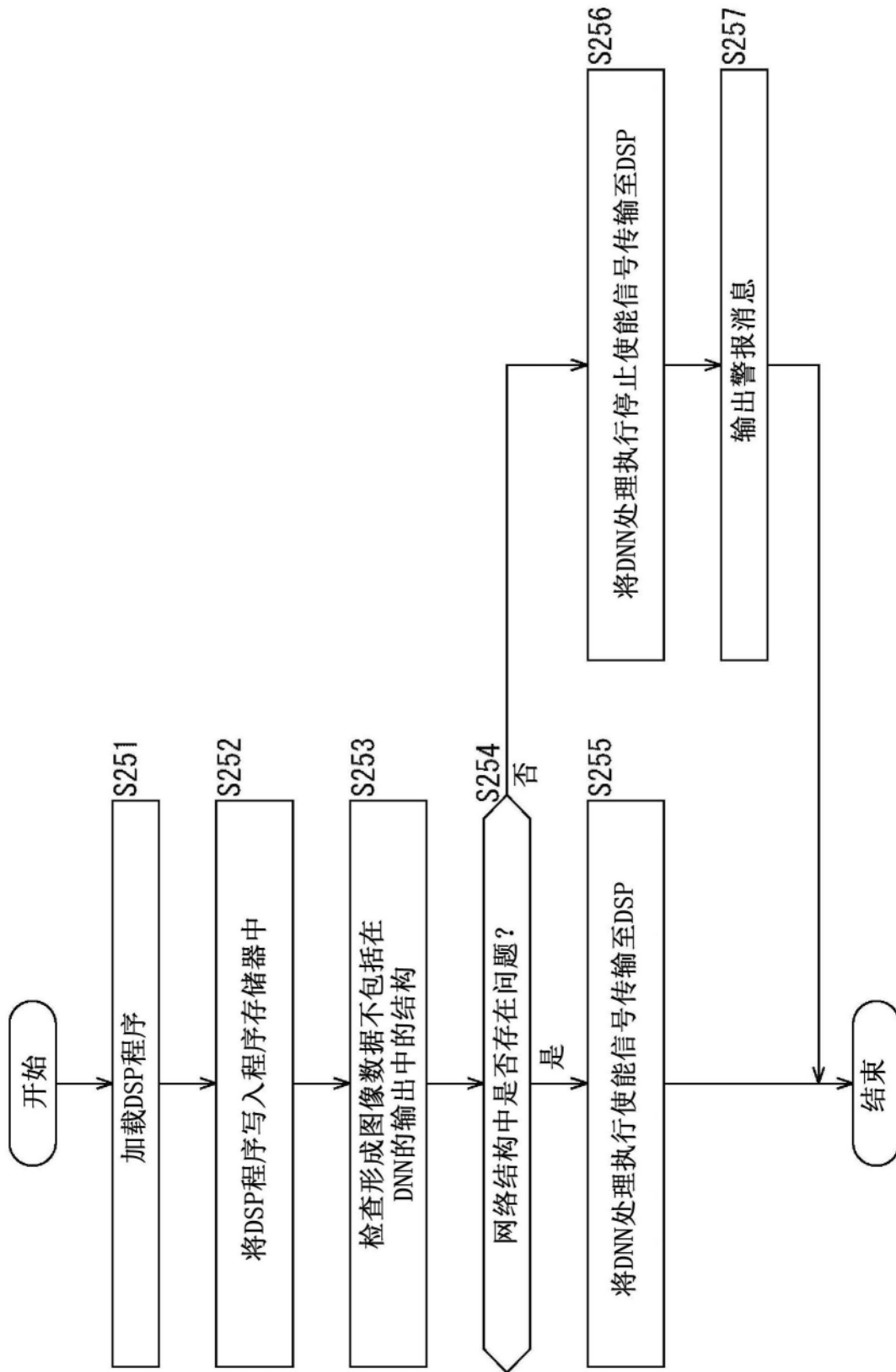


图14

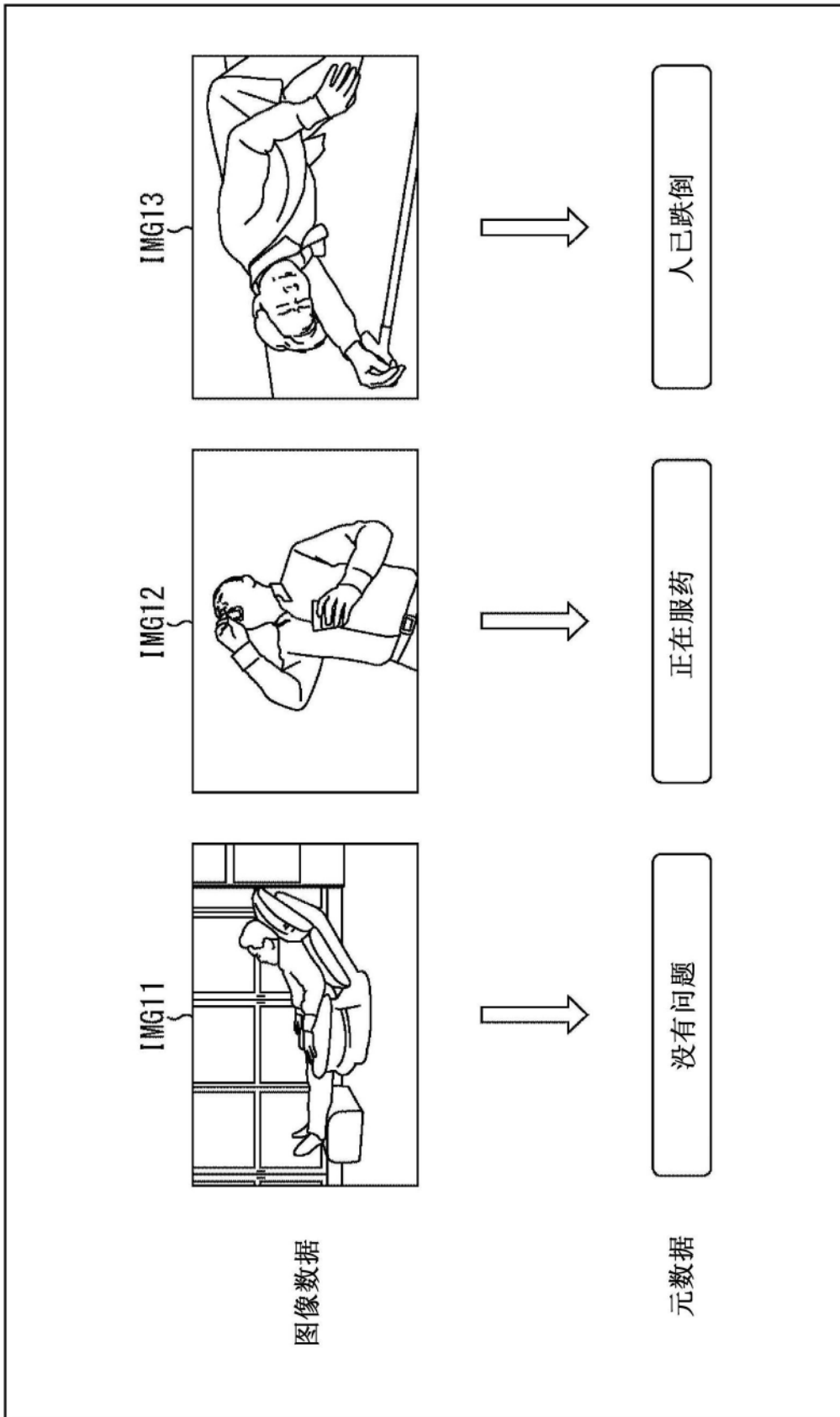


图15

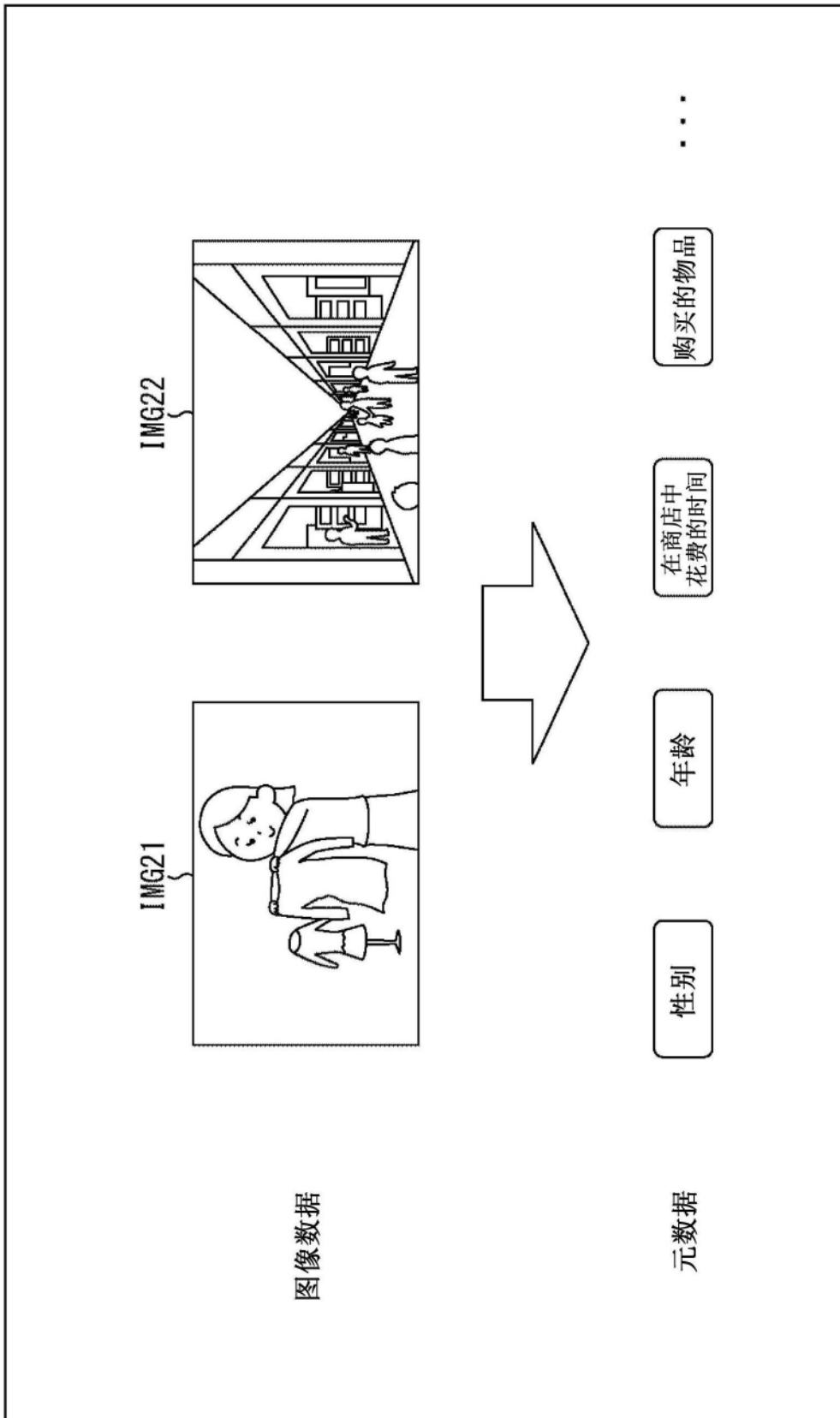


图16