



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년10월15일
(11) 등록번호 10-1451370
(24) 등록일자 2014년10월08일

(51) 국제특허분류(Int. Cl.)
H01L 21/027 (2006.01) H01L 29/786 (2006.01)
(21) 출원번호 10-2008-0054173
(22) 출원일자 2008년06월10일
심사청구일자 2013년03월26일
(65) 공개번호 10-2008-0112110
(43) 공개일자 2008년12월24일
(30) 우선권주장
JP-P-2007-00160895 2007년06월19일 일본(JP)
(56) 선행기술조사문헌
JP2003332080 A*
JP2004139879 A*
KR1020070014057 A
KR1020050075725 A
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
가부시키가이샤 한도오파이 에네루기 켄큐쇼
일본국 가나가와켄 아쓰기시 하세 398
(72) 발명자
후지이 겐
일본국 253-0085 가나가와켄 치가사키시 야바타
64-4-204
타카하시 에리카
일본국 243-0036 가나가와켄 아쓰기시 하세 398
가부시키가이샤한도오파이 에네루기 켄큐쇼 내
(74) 대리인
황의만

전체 청구항 수 : 총 18 항

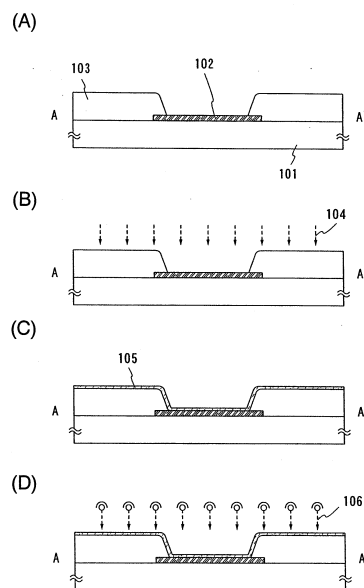
심사관 : 계원호

(54) 발명의 명칭 패턴 형성 방법, 발광장치 제조방법, 및 발광장치

(57) 요약

피성막면의 표면 특성을 제어함으로써 액적 토출법을 이용한 패턴 형성의 정밀도를 높임과 동시에, 제조되는 소자의 특성에도 영향을 주지 않는 패턴 형성 방법, 발광장치 제조방법 및 발광장치를 제공한다. 광촉매성을 가지는 도전막(이하, 광촉매성 도전막이라고 부른다) 및 절연막을 가지는 기판 표면을 산화 처리한 후, 실란 커플링제 처리를 행하여 실란 커플링제막을 형성함으로써 기판 표면을 발액(撥液)화시키고, 또한 광촉매성 도전막을 형성하는 재료의 밴드 갭 이상의 에너지에 상당하는 파장의 광(390 nm 이하의 파장의 광)을 조사함으로써, 광촉매성 도전막 표면의 실란 커플링제막만을 분해하고, 광촉매성 도전막 표면만을 친액(親液)화 할 수 있다.

대표도 - 도1



특허청구의 범위

청구항 1

기판 위에 광촉매성 도전막을 형성하는 공정;

상기 광촉매성 도전막의 단부를 덮는 절연막을 형성하는 공정;

상기 광촉매성 도전막 중 상기 절연막으로 덮이지 않은 부분 및 상기 절연막에 대하여 산화 처리를 행하는 공정;

상기 산화 처리를 행한 후에, 상기 광촉매성 도전막의 상기 부분 및 상기 절연막 위에 실란 커플링제막을 형성하는 공정;

상기 실란 커플링제막을 형성한 후, 상기 광촉매성 도전막 및 상기 절연막에 광을 조사하여, 상기 실란 커플링제막 중 상기 광촉매성 도전막의 상기 부분 위의 부분을 분해하는 공정; 및

상기 광촉매성 도전막 및 상기 절연막에 광을 조사한 후, 상기 광촉매성 도전막에 용액을 도포하는 공정을 포함하는, 패턴 형성 방법.

청구항 2

기판 위에 광촉매성 도전막을 형성하는 공정;

상기 광촉매성 도전막의 단부를 덮는 절연막을 형성하는 공정;

상기 광촉매성 도전막 중 상기 절연막으로 덮이지 않은 부분 및 상기 절연막에 대하여 산화 처리를 행하는 공정;

상기 산화 처리를 행한 후에, 상기 기판을 플루오로알킬실란 분위기에 노출시켜, 상기 광촉매성 도전막의 상기 부분 위에 실란 커플링제막을 형성하는 공정;

상기 기판을 플루오로알킬실란 분위기에 노출시킨 후, 상기 광촉매성 도전막 및 상기 절연막에 광을 조사하여, 상기 실란 커플링제막 중 상기 광촉매성 도전막의 상기 부분 위의 부분을 분해하는 공정; 및

상기 광촉매성 도전막 및 상기 절연막에 광을 조사한 후, 상기 광촉매성 도전막에 용액을 도포하는 공정을 포함하는, 패턴 형성 방법.

청구항 3

삭제

청구항 4

제 1 항 또는 제 2 항에 있어서, 상기 산화 처리는, 산소에 자외선을 조사하여 얻어지는 활성 산소 및 오존에 상기 광촉매성 도전막 및 상기 절연막을 노출시키는 처리, 또는 산화성 기체 분위기하에서의 플라즈마 애싱(ashing) 처리인 패턴 형성 방법.

청구항 5

제 2 항에 있어서, 상기 플루오로알킬실란은 화학식 $R_n-Si-X_{(4-n)}$ 으로 나타내어지고, 상기 화학식에서, $n = 1 \sim 3$, X 는 가수분해기를 나타내고, R 은 플루오로알킬기를 나타내는 패턴 형성 방법.

청구항 6

제 1 항 또는 제 2 항에 있어서, 상기 광은, 상기 광촉매성 도전막을 형성하는 재료의 밴드 갭 이상의 에너지를 가지는 파장의 광인 패턴 형성 방법.

청구항 7

제 1 항 또는 제 2 항에 있어서, 상기 광의 파장은 390 nm 이하인 패턴 형성 방법.

청구항 8

제 1 항 또는 제 2 항에 있어서, 상기 광촉매성 도전막은, 인듐 주석 산화물, 산화인듐에 2% 이상 20% 이하의 산화아연을 혼합하여 얻어진 인듐 아연 산화물, 산화규소를 조성물로서 가지는 인듐 주석 산화물, 주석을 도핑한 산화인듐, 산화아연, 알루미늄을 도핑한 산화아연, 갈륨을 도핑한 산화아연, 산화티탄, 또는 산화주석을 사용하여 형성되는 패턴 형성 방법.

청구항 9

기판 위에 박막트랜지스터를 형성하는 공정;

상기 박막트랜지스터에 전기적으로 접속되는 광촉매성 도전막을 형성하는 공정;

상기 광촉매성 도전막의 단부를 덮는 절연막을 형성하는 공정;

상기 광촉매성 도전막 중 상기 절연막으로 덮이지 않은 부분 및 상기 절연막에 대하여 산화 처리를 행하는 공정;

상기 산화 처리를 행한 후에, 상기 광촉매성 도전막의 상기 부분 및 상기 절연막 위에 실란 커플링제막을 형성하는 공정;

상기 실란 커플링제막을 형성한 후, 상기 광촉매성 도전막 및 상기 절연막에 광을 조사하여, 상기 실란 커플링제막 중 상기 광촉매성 도전막의 상기 부분 위의 부분을 분해하는 공정;

상기 광촉매성 도전막 및 상기 절연막에 광을 조사한 후, 상기 광촉매성 도전막에 용액을 도포하는 공정; 및

상기 광촉매성 도전막에 용액을 도포한 후, 도전막을 형성하여 발광소자를 형성하는 공정을 포함하는, 발광장치 제조방법.

청구항 10

기판 위에 박막트랜지스터를 형성하는 공정;

상기 박막트랜지스터에 전기적으로 접속되는 광촉매성 도전막을 형성하는 공정;

상기 광촉매성 도전막의 단부를 덮는 절연막을 형성하는 공정;

상기 광촉매성 도전막 중 상기 절연막으로 덮이지 않은 부분 및 상기 절연막에 대하여 산화 처리를 행하는 공정;

상기 산화 처리를 행한 후에, 상기 기판을 플루오로알킬실란 분위기에 노출시켜, 상기 광촉매성 도전막의 상기 부분 위에 실란 커플링제막을 형성하는 공정;

상기 기판을 플루오로알킬실란 분위기에 노출시킨 후, 상기 광촉매성 도전막 및 상기 절연막에 광을 조사하여, 상기 실란 커플링제막 중 상기 광촉매성 도전막의 상기 부분 위의 부분을 분해하는 공정;

상기 광촉매성 도전막 및 상기 절연막에 광을 조사한 후, 상기 광촉매성 도전막에 용액을 도포하는 공정; 및

상기 광촉매성 도전막에 용액을 도포한 후, 도전막을 형성하여 발광소자를 형성하는 공정을 포함하는, 발광장치 제조방법.

청구항 11

삭제

청구항 12

제 9 항 또는 제 10 항에 있어서, 상기 산화 처리는, 산소에 자외선을 조사하여 얻어지는 활성 산소 및 오존에 상기 광촉매성 도전막 및 상기 절연막을 노출시키는 처리, 또는 산화성 기체 분위기하에서의 플라즈마 애싱 처리인 발광장치 제조방법.

청구항 13

제 10 항에 있어서, 상기 플루오로알킬실란은 화학식 $R_n-Si-X_{(4-n)}$ 으로 나타내어지고, 상기 화학식에서, $n = 1 \sim 3$, X 는 가수분해기를 나타내고, R 은 플루오로알킬기를 나타내는 발광장치 제조방법.

청구항 14

제 9 항 또는 제 10 항에 있어서, 상기 광은, 상기 광촉매성 도전막을 형성하는 재료의 밴드 갭 이상의 에너지를 가지는 파장의 광인 발광장치 제조방법.

청구항 15

제 9 항 또는 제 10 항에 있어서, 상기 광의 파장은 390 nm 이하인 발광장치 제조방법.

청구항 16

제 9 항 또는 제 10 항에 있어서, 상기 광촉매성 도전막은, 인듐 주석 산화물, 산화인듐에 2% 이상 20% 이하의 산화아연을 혼합하여 얻어진 인듐 아연 산화물, 산화규소를 조성물로서 가지는 인듐 주석 산화물, 주석을 도핑한 산화인듐, 산화아연, 알루미늄을 도핑한 산화아연, 갈륨을 도핑한 산화아연, 산화티탄, 또는 산화주석을 사용하여 형성되는 발광장치 제조방법.

청구항 17

제 9 항 또는 제 10 항에 있어서, 상기 용액은, 유기 화합물을 함유하는 층을 형성하는 재료를 함유하는 발광장치 제조방법.

청구항 18

제 17 항에 있어서, 유기 화합물을 함유하는 층을 형성하는 상기 재료는, 발광성 재료, 정공 주입성 재료, 정공 수송성 재료, 전자 수송성 재료, 및 전자 주입성 재료 중 적어도 하나를 포함하는 발광장치 제조방법.

청구항 19

제 1 항 또는 제 2 항에 있어서,

상기 실란 커플링제막의 전면에 광이 조사되는, 패턴 형성 방법.

청구항 20

제 9 항 또는 제 10 항에 있어서,

상기 실란 커플링제막의 전면에 광이 조사되는, 발광장치 제조방법.

청구항 21

삭제

청구항 22

삭제

청구항 23

삭제

청구항 24

삭제

청구항 25

삭제

청구항 26

삭제

청구항 27

삭제

청구항 28

삭제

청구항 29

삭제

청구항 30

삭제

청구항 31

삭제

청구항 32

삭제

청구항 33

삭제

명세서

발명의 상세한 설명

기술분야

- [0001] 본 발명은, 피성막면이 습윤성을 제어함으로써, 선택적 성막을 가능하게 하는 패턴 형성 방법, 이 패턴 형성 방법에 의해 발광소자를 가지는 발광장치를 제조하는 방법, 및 발광장치에 관한 것이다.
- [0002] 발광소자란, 한 쌍의 전극 사이에 유기 화합물을 함유하는 막(이하, "유기 화합물을 함유하는 층"이라고 기재함)을 형성한 구조를 가지고, 전계를 가함으로써 형광 또는 인광을 얻을 수 있는 소자를 말한다.
- [0003] 발광장치란, 화상 표시 디바이스, 발광 디바이스, 또는 광원(조명장치를 포함한다)을 가리킨다. 또한, 발광장치에 커넥터, 예를 들면, FPC(Flexible Printed Circuit), TAB(Tape Automated Bonding) 테이프, 또는 TCP(Tape Carrier Package)가 장착된 모듈, TAB 테이프나 TCP의 끝에 프린트 배선판이 설치된 모듈, 또는 발광장치에 COG(Chip On Glass) 방식에 의해 IC(집적회로)가 직접 실장된 모듈도 모두 발광장치에 포함하는 것으로 한다.

배경기술

- [0004] 종래부터, 패턴 형성 방법의 하나로서, 잉크젯법 등의 액적 토출법이 사용되고 있다. 구체적으로는, 이 방법은 패턴 형성을 위한 재료를 포함하는 액체 재료로 이루어지는 액적을 소망의 위치에 토출하여 패턴을 형성하는 것이고, 포토리소그래피 공정 등을 사용하지 않고 다양한 패턴을 형성할 수 있어, 재료의 소비를 필요 최소한으로 억제시킨다는 이점(利點)을 가지고 있다.
- [0005] 액적 토출법에 의한 패턴 형성에서는, 피성막 부분에 액체 재료를 도포하는 정밀도를 높이기 위해, 기판 위의 피성막 부분만을 친액(親液)성으로 하고, 그 이외의 부분을 발액(撥液)성으로 하는 방법이 사용되고 있다.
- [0006] 그의 일례로서, 기판 표면에 플루오로알킬실란(FAS) 등을 도포하여 전면을 발액화한 후, 금속제 마스크를 사용하여 피성막 부분에만 자외선을 조사하여, 피성막 부분을 친액화한다는 패턴 형성 방법이 알려져 있다(예를 들어, 문헌 1 참조).

- [0007] 다른 예로서, 발광소자의 유기 화합물을 함유하는 층을 패턴 형성할 때 한쪽 전극 위에 광촉매(photocatalyst) 입자와 바인더로 이루어지는 광촉매 함유층을 형성하고, 전극 위에만 광을 패턴 조사하여 바인더의 유효 성분을 분해하고, 전극 위만을 친액화하여 전극 위에 유기 화합물을 함유하는 층을 형성하는 패턴 형성 방법도 알려져 있다(예를 들어, 문헌 2 참조).
- [0008] 그러나, 이들 방법은, 부분적으로 광을 조사하기 위한 특성의 금속 마스크가 필요하고, 또한, 패턴 조사를 위해 포토리소그래피 기술을 사용하는 것으로부터 공정이 증가한다는 문제를 가지고 있다. 또한, 후자의 예의 경우에는, 광촉매 함유층의 평활화를 도모하기 위해 바인더를 증량함으로써 친액화된 전극 위에 절연화 된 바인더의 성분이 남게 되어, 발광소자의 전기 특성이 저하한다는 문제도 가지고 있다.
- [0009] [문헌 1] 일본국 공개특허공고 2005-93691호 공보
- [0010] [문헌 2] 일본국 공개특허공고 2003-332080호 공보

발명의 내용

해결 하고자하는 과제

- [0011] 본 발명에서는, 피성막면의 표면 특성을 제어함으로써 액적 도출법을 이용한 패턴 형성의 정밀도를 높임과 동시에, 특성의 금속 마스크를 사용하지 않고, 또한 제조 공정을 늘리지 않고, 또한, 제조되는 소자의 특성에도 영향을 주지 않는 패턴 형성 방법, 발광장치 제조방법, 및 발광장치를 제공하는 것을 목적으로 한다.

과제 해결수단

- [0012] 본 발명은, 동시에 피성막 표면에 발액성 부분과 친액성 부분을 나누어 제공하는 것이 가능한 패턴 형성 방법이다.
- [0013] 구체적으로는, 광촉매성을 가지는 도전막(이하, "광촉매성 도전막"이라고 부른다) 및 절연막을 가지는 기판 표면을 산화 처리한 후, 실란 커플링제(silane coupling agent) 처리를 행하여 실란 커플링제막을 형성함으로써 기판 표면을 발액화시키고, 또한, 광촉매성 도전막을 형성하는 재료의 밴드 갭 이상의 에너지에 상당하는 파장의 광(390 nm 이하의 파장의 광)을 조사함으로써, 광촉매성 도전막 표면의 실란 커플링제막만을 분해하고, 광촉매성 도전막 표면만을 친액화할 수 있는 패턴 형성 방법이다. 이것에 의해, 광촉매성 도전막 표면에 선택적으로 용액을 도포하는 것이 가능하게 된다.
- [0014] 본 발명에서의 실란 커플링제 처리란, 처리 기판을 실란 커플링제 분위기에 노출시키거나, 또는 실란 커플링제를 처리 기판 위에 도포하는 것을 말한다.
- [0015] 또한, 실란 커플링제의 대표예로서는, 플루오로알킬실란(FAS)을 들 수 있다. 또한, 플루오로알킬실란은 화학식 $R_n-Si-X_{(4-n)}$ ($n = 1, 2, 3$)로 나타내어진다. 여기서, R은 플루오로알킬기이고, $(CF_3)(CF_2)_x(CH_2)_y$ ($x : 0$ 이상 10 이하의 정수(整數), $y : 0$ 이상 4 이하의 정수)의 구조를 가지고, X는 메톡시기, 에톡시기, 아세톡시기, 또는 할로겐 원자 등의 가수분해기이다. R 또는 X가 다수개 Si에 결합하고 있는 경우에는, 각각 모두가 같아도 좋고 상이하여도 좋다.
- [0016] 본 발명의 구성은, 패턴 형성 방법으로서, 기판 위에 광촉매성 도전막을 형성하고, 광촉매성 도전막의 단부를 덮도록 기판 위에 절연막을 형성하고, 광촉매성 도전막 및 절연막을 산화 처리하고, 광촉매성 도전막 및 절연막 위에 실란 커플링제 처리하고, 광촉매성 도전막 및 절연막 위에 광을 조사하고, 광촉매성 도전막 표면에서 용액에 대한 접촉각을 30° 이하로 하거나, 또는, 광촉매성 도전막 표면에서 용액에 대한 접촉각을 30° 이하로 하고, 또한, 광촉매성 도전막 표면에서 용액에 대한 접촉각과 절연막 표면에서 용액에 대한 접촉각과의 차이가 20° 이상 되는 것을 특징으로 한다.
- [0017] 또한, 본 발명의 다른 구성은, 발광장치 제조방법으로서, 기판 위에 박막트랜지스터를 형성하고, 박막트랜지스터와 전기적으로 접속된 광촉매성 도전막을 형성하고, 광촉매성 도전막의 단부를 덮도록 상기 기판 위에 절연막을 형성하고, 광촉매성 도전막 및 절연막을 산화 처리하고, 광촉매성 도전막 및 절연막 위에 실란 커플링제 처리하고, 광촉매성 도전막 및 절연막 위에 광을 조사하고, 광촉매성 도전막 표면에서 용액에 대한 접촉각을 30° 이하로 하거나, 또는 광촉매성 도전막 표면에서 용액에 대한 접촉각을 30° 이하로 하고, 또한, 광촉매성 도전막

표면에서 용액에 대한 접촉각과 절연막 표면에서 용액에 대한 접촉각과의 차이를 20° 이상으로 하고, 광촉매성 도전막 위에 용액을 도포하고, 또한, 도전막을 형성함으로써 발광소자를 형성하는 것을 특징으로 한다.

- [0018] 또한, 상기 각 구성에 의해 기판 위의 광촉매성 도전막 표면만을 친액화시킨 후, 용액을 도포함으로써, 광촉매성 도전막 위의 선택적 용액 도포가 가능하게 된다.
- [0019] 또한, 상기 각 구성에 있어서, 산화 처리는, 산소에 자외선을 조사하여 얻어지는 활성 산소 및 오존에 노출시키는 처리, 또는 산화성 기체 분위기하에서의 플라즈마 애싱(ashing) 처리인 것을 특징으로 한다.
- [0020] 또한, 상기 각 구성에 있어서의 광촉매성 도전막에는, 인듐 주석 산화물, 산화인듐에 2% 이상 20% 이하의 산화아연을 혼합한 인듐 아연 산화물, 산화규소를 조성물로서 가지는 인듐 주석 산화물, 주석을 도핑한 산화인듐, 산화아연, 알루미늄을 도핑한 산화아연, 갈륨을 도핑한 산화아연, 산화티탄, 산화주석 등을 사용할 수 있다.
- [0021] 상기 구성에 있어서, 용액에 함유되는 용매로서는, 톨루엔, 벤젠, 클로로벤젠, 디클로로벤젠, 클로로포름, 테트라린, 크실렌, 아니솔, 디클로로메탄, γ -부틸락톤, 부틸 셀솔브, 시클로헥산, NMP(N-메틸-2-피롤리돈), 디메틸술폰, 시클로헥사논, 디옥산, THF(테트라하이드로퓨란), 물 등을 들 수 있다.
- [0022] 또한, 본 발명에서, 발광소자를 형성할 때 용액을 도포하는 경우에는, 용액을 도포함으로써 발광소자를 구성하는 유기 화합물을 함유하는 층의 일부 또는 전부가 형성된다. 따라서, 용액에는, 발광성 재료, 정공 주입성 재료, 정공 수송성 재료, 전자 수송성 재료, 전자 주입성 재료 등의 유기 화합물을 함유하는 층을 형성하는 재료가 포함된 구성으로 할 수 있다.
- [0023] 또한, 본 발명에는, 상기 구성에 의해 제조된 발광장치도 포함하는 것으로 한다.

효 과

- [0024] 본 발명에 의하면, 특정의 금속 마스크를 사용하지 않고, 또한 제조 공정을 늘리지 않고 피성막면을 선택적으로 친액화 및 발액화시킴으로써, 정밀도가 높은 패턴 형성을 용이하게 실현할 수 있다. 따라서, 재료의 손실을 삭감할 수 있을 뿐 아니라, 형상을 가공하기 위한 금속 마스크나 포토리소그래피 공정 등도 필요로 하지 않기 때문에, 공정도 간략화할 수 있고, 저비용화를 도모할 수 있다.

발명의 실시를 위한 구체적인 내용

- [0025] 이하, 본 발명의 실시양태에 대하여 도면을 사용하여 상세하게 설명한다. 그러나, 본 발명은 이하의 설명에 한정되는 것은 아니고, 본 발명의 취지 및 그 범위로부터 벗어남이 없이 그의 형태 및 상세한 사항을 다양하게 변경할 수 있다. 따라서, 본 발명은 이하에 나타내는 실시형태의 기재 내용에 한정하여 해석되는 것은 아니다.
- [0026] [실시형태 1]
- [0027] 본 실시형태 1에서는, 본 발명의 패턴 형성 방법으로서, 기판 표면에 발액성 부분과 친액성 부분을 나누어 제공함으로써 발광소자를 제조하는 방법에 대하여 설명한다.
- [0028] 도 1(A)에 나타내는 바와 같이, 기판(101) 위에 광촉매성 도전막(102)을 형성한다. 광촉매성 도전막(102)은, 후에 형성되는 발광소자의 한쪽 전극으로서 기능한다.
- [0029] 기판(101)에는, 유리 기판, 석영 기판, 알루미나 등의 세라믹 등 절연 물질로 형성되는 기판, 플라스틱 기판, 실리콘 웨이퍼, 금속판 등을 사용할 수 있다. 또한, 광촉매성 도전막(102)에는, 인듐 주석 산화물(ITO: Indium Tin Oxide), 산화인듐에 2% 이상 20% 이하의 산화아연(ZnO)을 혼합한 인듐 아연 산화물(IZO: Indium Zinc Oxide), 산화규소를 조성물로서 가지는 인듐 주석 산화물, 주석을 도핑한 산화인듐, 산화아연(ZnO), 알루미늄이나 갈륨을 도핑한 산화아연(AlZnO, GaZnO), 산화티탄(TiO_x), 산화주석(SnO₂) 등을 사용할 수 있다.
- [0030] 광촉매성 도전막(102)은, 스퍼터링법, CVD법, 증착법, 액적 토출법, 잉크젯법, 스핀 코팅법 등을 이용하여 성막한 후, 포토리소그래피법 등에 의해 패터닝하여 소망의 형상으로 한다. 또한, 막 두께는 10 nm 이상 500 nm 이하로 하는 것이 바람직하다.
- [0031] 또한, 기판(101), 및 광촉매성 도전막(102)의 단부를 덮도록 절연막(103)을 형성한다. 절연막(103)에는, 산화규소, 질화규소, 산화질화규소, 또는 질화산화규소 등과 같은 무기물로 이루어지는 막이나, 아크릴 수지, 폴리이미드 수지, 폴리아미드 수지, 또는 실록산 수지(실록산은, 실리콘(Si)과 산소(O)와의 결합으로 골격 구조가 구성된다) 등의 유기물로 이루어지는 막을 사용할 수 있다.

- [0032] 다음에, 산소 분위기하에서 기관(101) 위의 광촉매성 도전막(102) 및 절연막(103)에 자외선(104)을 조사함으로써 산화 처리를 행한다(도 1(B)). 산화 처리로서, 산소 분위기하에서 애싱 처리를 행하여도 좋다.
- [0033] 다음에, 광촉매성 도전막(102) 및 절연막(103)의 표면에 실란 커플링제 처리를 행한다. 여기서, 도 1(B)까지의 처리가 끝난 기관(피처리 기관(1103)이라고 한다)에 실란 커플링제 처리를 행하는 경우의 일 양태에 대하여 도 11을 사용하여 설명한다.
- [0034] 도 11에 나타내는 처리실(1101) 내에는, 히터 스테이지(1102)가 설치되어 있고, 히터 스테이지(1102) 위에 놓여진 피처리 기관(1103)과 실란 커플링제(1104)를 가지는 용기(1105)가 가열되도록 되어 있다.
- [0035] 또한, 처리실(1101)에는, 콕(cock)(1106)을 통하여 진공 펌프(1107)가 접속되어 있고, 처리실(1101) 내가 배기되도록 되어 있다. 또한, 콕(1110)을 통하여 처리실(1101) 내에 질소 가스(1108)가 공급되도록 되어 있다.
- [0036] 먼저, 처리실(1101) 내의 히터 스테이지(1102) 위에 피처리 기관(1103)과, 실란 커플링제(1104)를 가지는 용기(1105)를 배치한 후, 진공 펌프(1107)에 의해 처리실(1101) 내를 배기한 후, 질소 가스(1108)를 공급한다.
- [0037] 다음에, 히터 스테이지(1102)를 100℃로 가열함으로써, 용기(1105) 내의 실란 커플링제(1104)를 증발시키고, 실란 커플링제(1104)의 증기 중에 피처리 기관(1103)을 방치하여, 그의 표면을 처리한다. 이때, 처리실(1101)의 벽면에 결로(結露)가 생기는 것을 방지하기 위해 처리실(1101)에 구비되어 있는 히터(1109)로 처리실(1101)을 가열해 두는 것이 바람직하다.
- [0038] 이것에 의해, 피처리 기관(1103)의 표면의 광촉매성 도전막(102) 및 절연막(103) 위에 실란 커플링제막(105)이 형성된다(도 1(C)). 또한, 실란 커플링제막(105)의 표면은 발액성을 가진다.
- [0039] 실란 커플링제 처리를 위해 사용되는 실란 커플링제의 대표예로서 플루오로알킬실란(FAS)을 들 수 있다. 또한, 플루오로알킬실란은 화학식 $R_n-Si-X_{(4-n)}$ ($n = 1, 2, 3$)으로 나타내어진다. 여기서, R은 플루오로알킬기이고, $(CF_3)(CF_2)_x(CH_2)_y$ (x : 0 이상 10 이하의 정수(整數), y : 0 이상 4 이하의 정수)의 구조를 가지고, X는 메톡시기, 에톡시기, 아세톡시기, 또는 할로젠 원자 등의 가수분해기이다. R 또는 X가 다수의 Si에 결합하고 있는 경우는, 각각 모두가 같아도 좋고 상이하여도 좋다. 또한, X는, 가수분해에 의해 실라놀을 형성하여 피성막면 상의 하이드록실기와 반응하여 실록산 결합으로 피성막 표면과 결합한다. 한편, R은, 표면에 (CF_3) 등의 플루오로기를 가지기 때문에 피막 표면을 발액성으로 개질한다. 또한, 실란 커플링제 처리에 의해 형성되는 실란 커플링제막은 단일 분자 내지 다수 분자 정도의 박막이다.
- [0040] 또한, 플루오로알킬실란의 구체예로서는, 헵타데카플루오로-1,1,2,2-테트라하이드로데실트리메톡시실란, 헵타데카플루오로-1,1,2,2-테트라하이드로데실트리메톡시실란, 헵타데카플루오로-1,1,2,2-테트라하이드로데실트리클로로실란, 트리데카플루오로-1,1,2,2-테트라하이드로옥틸트리클로로실란, 트리데카플루오로-1,1,2,2-테트라하이드로옥틸트리메톡시실란, 트리데카플루오로-1,1,2,2-테트라하이드로옥틸트리메톡시실란, 트리플루오로프로필트리메톡시실란 등을 들 수 있다.
- [0041] 실란 커플링제 처리 시에는, 상술한 실란 커플링제를 기화시킨 분위기에 처리 기관을 배치하는 것에 의해, 기관 표면에 실란 커플링제막을 형성하여도 좋지만, 실란 커플링제를 용매로 희석시킨 용액을 피성막면에 도포함으로써 실란 커플링제막을 형성하여도 좋다.
- [0042] 또한, 실란 커플링제를 용액으로 하여 피성막면에 도포하는 경우에 사용하는 용매로서는, n-펜탄, n-헥산, n-헵탄, n-옥탄, N-데칸, 디시클로펜탄, 벤젠, 톨루엔, 크실렌, 테트라하이드로나프탈렌, 데카하이드로나프탈렌, 테트라하이드로퓨란, 에탄올, 디메틸술폰 등 사용할 수 있다.
- [0043] 다음에, 실란 커플링제막(105)의 표면에 광(106)을 조사한다(도 1(D)). 여기서 조사하는 광(106)은, 광촉매성 도전막(102)을 형성하는 재료의 밴드 갭 이상에 상당하는 파장의 광, 구체적으로는, 390 nm 이하의 파장의 광을 조사한다. 예를 들어, 광촉매성 도전막(102)으로서 인듐 주석 산화물이나 산화아연을 사용하는 경우에는, 390 nm 이하의 파장의 광, 산화주석을 사용하는 경우에는, 350 nm 이하의 파장의 광을 조사하면 좋다.
- [0044] 광조사에 의해, 광촉매성 도전막(102) 위에 형성되어 있는 실란 커플링제막만이 분해된다. 또한, 실란 커플링제막은, 상술한 바와 같이 얇은 막이기 때문에 효율적으로 분해될 수 있다. 이것에 의해, 광촉매성 도전막(102)의 표면이 친액성으로 개질된다(도 2(A)).
- [0045] 다음에, 광촉매성 도전막(102) 위에 패턴 형성용 재료를 포함하는 용액을 액적 토출법에 의해 도포하여 패턴 형

성을 행한다. 또한, 절연막(103) 위에는, 실란 커플링제막(105)이 형성되어 있기 때문에 발액성을 가지고 있지만, 광조사에 의해 광촉매성 도전막(102) 위의 실란 커플링제막(105)은 분해되어 있기 때문에, 광촉매성 도전막(102) 위는 친액성을 가지고 있다. 따라서, 광촉매성 도전막(102) 위에만 패턴을 형성하는 것이 가능하게 된다.

[0046] 여기서, 패턴 형성용 재료로서, 발광소자의 유기 화합물을 함유하는 층(110)을 형성하는 유기 화합물 재료(109)를 사용하고, 액정 도출법에 의해 광촉매성 도전막(102) 위에 유기 화합물을 함유하는 층(110)을 형성하는 경우에 대하여 설명한다.

[0047] 도 2(B)에 나타내는 바와 같이, 액적 도출장치(108)를 사용하여 광촉매성 도전막(102) 위에 유기 화합물 재료(109)를 도출하여, 유기 화합물을 함유하는 층(110)을 형성한다. 여기서 사용하는 유기 화합물 재료(109)는 용매를 포함하는 용액이고, 광촉매성 도전막(102) 위에 도출시킨 후, 용매를 제거하여, 고화(固化)시키는 것에 의해, 유기 화합물을 함유하는 층(110)을 형성한다. 또한, 용매의 제거는 건조에 의해 행하여도 좋고, 가열 공정을 가하여도 좋다. 또한, 유기 화합물 재료(109)의 도출 공정은 감압하에서 행하여도 좋다.

[0048] 또한, 본 발명에서, 광촉매성 도전막(102) 위에 형성되는 유기 화합물을 함유하는 층(110)은, 광촉매성 도전막(102)과 접하여 형성되는 층이 적어도 액적 도출법에 의해 형성되어 있으면 좋고, 1 종류의 재료에 의해 형성되는 단층 구조이어도 좋지만, 다수의 재료를 사용하여 형성되는 적층 구조이어도 좋다. 또한, 액적 도출법에 의해 유기 화합물을 함유하는 층(110)을 형성하는 경우에는, 유기 화합물을 함유하는 층(110)에 사용할 수 있는 물질을 용매에 용해(또는 분산)시킨 용액을 사용한다.

[0049] 또한, 유기 화합물을 함유하는 층(110)은, 적어도 발광물질을 포함하는 발광층을 가지고 있다. 여기서 말하는 발광물질이란, 발광 효율이 양호하고 소량의 광장의 발광을 할 수 있는 물질이다.

[0050] 발광층에 포함되는 발광물질로서는, 고분자계 발광물질(폴리머뿐만 아니라, 올리고머나 덴드리머 등의 중간 정도의 분자량의 화합물도 포함한다)뿐만 아니라 저분자계 발광물질도 사용할 수 있다. 또한, 저분자계 발광물질을 사용하는 경우에는, 성막할 때의 막질을 고려하여, 바인더가 되는 재료(이하, 바인더 물질)를 포함하고 있어도 좋다.

[0051] 또한, 고분자계 발광물질로서는, 폴리파라페닐렌 비닐렌 유도체, 폴리티오펜 유도체, 폴리플루오렌 유도체, 폴리파라페닐렌 유도체, 폴리알킬페닐렌, 폴리아세틸렌 유도체 등을 들 수 있다.

[0052] 구체적으로는, 폴리(2,5-디알콕시-1,4-페닐렌 비닐렌)(RO-PPV); 폴리(2-디알콕시페닐-1,4-페닐렌 비닐렌)(ROP-PPV); 폴리(2-메톡시-5-(2-에틸-헥소시)-1,4-페닐렌 비닐렌)(MEH-PPV); 폴리(2,5-디메틸옥틸실릴-1,4-페닐렌 비닐렌)(DMOS-PPV); 폴리(2,5-디알콕시-1,4-페닐렌)(RO-PPP); 폴리(3-알킬티오펜)(PAT); 폴리(3-헥실티오펜)(PHT); 폴리(3-시클로헥실티오펜)(PCHT); 폴리(3-시클로헥실-4-메틸티오펜)(PCHMT); 폴리(3-[4-옥틸페닐]-2,2'-비티오펜)(PTOPT); 폴리(3-(4-옥틸페닐)-티오펜)(POPT-1); 폴리(디알킬플루오렌)(PDAF); 폴리(디옥틸플루오렌)(PDOF); 폴리프로필페닐아세틸렌(PPA-iPr); 폴리부틸페닐페닐아세틸렌(PDPA-nBu); 폴리헥실페닐 아세틸렌(PHPA) 등을 들 수 있다.

[0053] 또한, 저분자계 발광물질로서는, 트리스(8-퀴놀리놀라토)알루미늄(이하, Alq₃라고 한다), 트리스(4-메틸-8-퀴놀리놀라토)알루미늄(이하, Almq₃라고 한다), 비스(10-하이드록시벤조[h]-퀴놀리나토)베릴륨(이하, BeBq₂라고 한다), 비스(2-메틸-8-퀴놀리놀라토)-(4-하이드록시-비페닐릴)-알루미늄(이하, BA1q라고 한다), 비스[2-(2-하이드록시페닐)-벤조옥사졸라토]아연(이하, Zn(BOX)₂라고 한다), 비스[2-(2-하이드록시페닐)-벤조티아졸라토]아연(이하, Zn(BTZ)₂라고 한다), 4-디시아노메틸렌-2-이소프로필-6-[2-(1,1,7,7-테트라메틸-9-줄롤리딜)에테닐]-4H-피란(이하, DCJTI라고 한다), 4-디시아노메틸렌-2-메틸-6-[2-(1,1,7,7-테트라메틸-9-줄롤리딜)에테닐]-4H-피란(이하, DCJT라고 한다), 4-디시아노메틸렌-2-tert-부틸-6-[2-(1,1,7,7-테트라메틸-9-줄롤리딜)에테닐]-4H-피란(이하, DCJTB라고 한다), 페리플란텐, 2,5-디시아노-1,4-비스[2-(10-메톡시-1,1,7,7-테트라메틸-9-줄롤리딜)에테닐]벤젠, N,N'-디메틸퀴나크리돈(이하, DMQd라고 한다), 쿠마린 6, 쿠마린 545T, 9,10-비스(2-나프틸)-tert-부틸안트라센(이하, t-BuDNA라고 한다), 9,9'-비안트릴, 9,10-디페닐안트라센(이하, DPA라고 한다), 9,10-비스(2-나프틸)안트라센(이하, DNA라고 한다), 비스(2-메틸-8-퀴놀리놀라토)-4-페닐페놀라토-갈륨(이하, BGaq라고 한다), 비스(2-메틸-8-퀴놀리놀라토)-4-페닐페놀라토-알루미늄(이하, BA1q라고 한다), 트리스(2-페닐피리딘)이리듐(이하, Ir(ppy)₃라고 한다), 2,3,7,8,12,13,17,18-옥타에틸-21H,23H-포르피린-백금(이하, PtOEP라고 한다),

비스[2-(3,5-비스(트리플루오로메틸)페닐)피리디나토-N,C^{2'}]이리듐(III)피콜리네이트(이하, Ir(CF₃ppy)₂(pic)라고 한다), 비스[2-(4,6-디플루오로페닐)피리디나토-N,C^{2'}]이리듐(III)아세틸아세토네이트(이하, FIr(acac)라고 한다), 비스[2-(4,6-디플루오로페닐)피리디나토-N,C^{2'}]이리듐(III)피콜리네이트(이하, FIr(pic)라고 한다) 등의 발광물질이 유효하다.

[0054] 또한, 이들 물질에 사용하는 대표적인 용매로서는, 톨루엔, 벤젠, 클로로벤젠, 디클로로벤젠, 클로로포름, 테트라린, 크실렌, 아니솔, 디클로로메탄, γ-부틸 락톤, 부틸 셀솔브, 시클로헥산, NMP(N-메틸-2-피롤리돈), 디메틸술폭시드, 시클로헥사논, 디옥산, 또는 THF(테트라하이드로퓨란), 물 등을 들 수 있다.

[0055] 또한, 바인더 물질로서는, 폴리비닐 알코올, 폴리메틸메타크릴레이트, 폴리카보네이트, 페놀 수지 등을 사용할 수 있다.

[0056] 또한, 발광층은 발광물질이 가지는 에너지 갭(LUMO 준위와 HOMO 준위와의 사이의 에너지 갭을 말한다)보다 큰 에너지 갭을 가지는 물질로 이루어지는 층 중에 발광물질이 분산하도록 혼합된 층(소위, 호스트와 게스트의 관계에 있는 물질을 각각 포함하는 층)이어도 좋다. 또한, 발광층에서, 호스트로서 기능하는 발광물질(호스트 물질이라고도 한다)에 게스트로서 기능하는 발광물질(게스트 물질이라고도 한다)을 분산하여 존재시킴으로써, 발광이 농도에 기인하여 소광하는 것을 방지할 수도 있다.

[0057] 또한, 호스트 물질과 게스트 물질을 조합하여 발광층을 형성하는 경우에는, 상술한 발광물질과 이하에 나타내는 바와 같은 호스트 물질을 조합하여 형성하면 좋다.

[0058] 구체적인 호스트 물질로서는, 트리스(8-퀴놀리놀라토)알루미늄(이하, Alq₃라고 한다), 트리스(4-메틸-8-퀴놀리놀라토)알루미늄(이하, Almq₃라고 한다), 비스(10-하이드록시벤조[h]-퀴놀리나토)베릴륨(이하, BeBq₂라고 한다), 비스(2-메틸-8-퀴놀리놀라토)-(4-하이드록시-비페닐)-알루미늄(이하, BAlq라고 한다), 비스[2-(2-하이드록시페닐)-벤조옥사졸라토]아연(이하, Zn(BOX)₂라고 한다), 비스[2-(2-하이드록시페닐)-벤조티아졸라토]아연(이하, Zn(BTZ)₂라고 한다), 9,10-비스(2-나프틸)-tert-부틸안트라센(이하, t-BuDNA라고 한다), 9,10-비스(2-나프틸)안트라센(이하, DNA라고 한다), 비스(2-메틸-8-퀴놀리놀라토)-4-페닐페놀라토-갈륨(이하, BGaq라고 한다), 4,4'-디(N-카르바졸릴)비페닐(이하, CBP라고 한다), 4,4',4''-트리(N-카르바졸릴)트리페닐아민(이하, TCTA라고 한다), 2,2',2''-(1,3,5-벤젠트리일)-트리스(1-페닐-1H-벤즈이미다졸)(이하, TPBi라고 한다), TPAQn 등을 사용할 수 있다.

[0059] 또한, 양극으로부터의 정공 주입성을 높이기 위해 유기 화합물을 함유하는 층(110)의 일부에 정공 주입층을 가지고 있어도 좋다. 이 경우, 정공 주입층은 발광소자의 양극으로서 기능하는 전극과 접하여 형성할 필요가 있고, 예를 들어, 폴리스티렌술포산(이하, PSS라고 한다)을 도핑한 폴리에틸렌디옥시티오펜(이하, PEDOT라고 한다) 등을 사용할 수 있다.

[0060] 또한, 본 발명에서의 유기 화합물을 함유하는 층(110)은, 상술한 발광물질(발광성 재료)을 포함하는 발광층뿐만 아니라, 정공 주입성 재료로 이루어지는 정공 주입층, 정공 수송성 재료로 이루어지는 정공 수송층, 전자 수송성 재료로 이루어지는 전자 수송층, 전자 주입성 재료로 이루어지는 전자 주입층 등을 포함하는 구성으로 하여도 좋다. 또한, 이 경우에는, 공지의 정공 주입성 재료, 공지의 정공 수송성 재료, 공지의 전자 수송성 재료, 공지의 전자 주입성 재료를 사용하면 좋다.

[0061] 또한, 본 실시형태 1에서 사용하는 액적 토출장치(108)의 일 양태에 대하여 도 12를 사용하여 설명한다. 액적 토출장치(108)의 헤드(1205)와 헤드(1212) 각각은 제어 수단(1207)에 접속되고, 그것을 컴퓨터(1210)로 제어함으로써 미리 프로그래밍된 패턴으로 묘화(描畵)할 수 있다.

[0062] 묘화하는 위치는, 예를 들어, 활상 수단(1204), 화상 처리 수단(1209), 컴퓨터(1210)를 사용하여 기관(1200) 위에 형성된 마커(marker)(1211)로 인식하여 결정하면 좋다. 또는, 기관(1200)의 가장자리를 기준으로 하여 기준 점을 확정시켜도 좋다.

[0063] 활상 수단(1204)으로서, 전하 결합 소자(CCD)나 상보형 금속 산화물 반도체(CMOS)를 이용한 이미지 센서 등을 사용할 수 있다. 물론, 기관(1200) 위에 형성될 패턴의 정보는 기억 매체(1208)에 격납된 것이고, 이 정보를 기초로 하여 제어 수단(1207)에 제어 신호를 보내어, 액적 토출 수단(1203)의 헤드(1205)와 헤드(1212) 각각을 개별적으로 제어할 수 있다. 토출하는 재료는 재료 공급원(1213) 및 재료 공급원(1214)으로부터 배관을 통하여

헤드(1205) 및 헤드(1212)에 각각 공급된다.

- [0064] 헤드(1205)의 내부는, 점선(1206)이 나타내는 바와 같이 액상의 재료를 충전하는 공간과, 토출구인 노즐을 가지는 구조로 되어 있다. 도시하지 않았지만, 헤드(1212)도 헤드(1205)와 같은 내부 구조를 가진다. 헤드(1205)와 헤드(1212)의 노즐을 다른 사이즈로 마련하면, 다른 재료를 다른 폭으로 동시에 묘화할 수 있다. 또한, 넓은 영역에 묘화하는 경우에는, 스루풋을 향상시키기 위해 다수의 노즐로부터 같은 재료를 동시에 토출하여, 묘화할 수 있다.
- [0065] 이상에 의해, 기관(101) 위의 광촉매성 도전막(102) 위에만 유기 화합물을 함유하는 층(110)을 형성할 수 있다(도 2(C)).
- [0066] 다음에, 유기 화합물을 함유하는 층(110) 위에 도전막(111)을 형성한다. 도전막(111)은 발광소자(112)의 제2 전극으로서 기능한다(도 2(D)).
- [0067] 또한, 도전막(111)에 사용하는 재료로서는, 도전성의 재료이면 좋지만, 예를 들어, 광촉매성 도전막(102)이 발광소자(112)의 양극으로서 기능하는 경우에는, 일 함수가 작은(일 함수 3.8 eV 이하) 금속, 합금, 전기 전도성 화합물, 및 이들의 혼합물 등을 사용하는 것이 바람직하다. 구체예로서는, 원소 주기율표의 1족 또는 2족에 속하는 원소, 즉, Li나 Cs 등의 알칼리 금속, 및 Mg, Ca, Sr 등의 알칼리토류 금속, 및 이것들을 포함하는 합금(Mg:Ag, Al:Li)이나 화합물(LiF, CsF, CaF₂) 외에, 희토류 금속을 포함하는 천이 금속을 들 수 있지만, Al, Ag, ITO(Indium Tin Oxide) 등의 금속(합금을 포함한다)과 적절한 것을 사용하여도 좋다.
- [0068] 한편, 광촉매성 도전막(102)이 발광소자(112)의 음극으로서 기능하는 경우에는, 도전막(111)에 사용하는 재료로서는, 일 함수가 큰(일 함수 4.0 eV 이상) 금속, 합금, 전기 전도성 화합물, 및 이들의 혼합물 등을 사용하는 것이 바람직하다. 구체예로서는, ITO(Indium Tin Oxide), 산화인듐에 2% 이상 20% 이하의 산화아연(ZnO)을 혼합한 IZO(Indium Zinc Oxide) 외에, 금(Au), 백금(Pt), 니켈(Ni), 텅스텐(W), 크롬(Cr), 몰리브덴(Mo), 철(Fe), 코발트(Co), 구리(Cu), 팔라듐(Pd), 또는 금속 재료의 질화물(질화티탄) 등을 들 수 있다.
- [0069] 또한, 본 실시형태 1에서의 발광소자의 구성으로서, 제1 전극으로서 기능하는 광촉매성 도전막(102)이 투광성을 가지고, 제2 전극으로서 기능하는 도전막(111)이 차광성 또는 반사성을 가지는 경우나, 제1 전극으로서 기능하는 광촉매성 도전막(102)과, 제2 전극으로서 기능하는 도전막(111) 모두가 투광성을 가지는 경우가 가능한데, 제1 전극과 제2 전극 모두가 투광성을 가지는 경우에는, 제2 전극에 대향하는 쪽에서 제1 전극에 반사성 또는 차광성의 막을 제공하는 구조로 하여도 좋다.
- [0070] 또한, 각 전극이 투광성 또는 차광성을 가지는 막으로 이루어지는 경우에는, 투광성 또는 차광성을 가지는 공지의 도전성 재료를 적절히 선택하고, 그 막을 박막화시키면 좋다. 또한, 여기서 말하는 투광성을 가지는 도전성 재료란, 그 막에 대한 가시광의 투과율이 40% 이상인 것을 말하고, 차광성을 가지는 도전성 재료로서는, 그 막에 대한 가시광의 투과율이 10% 미만이고, 또한, 반사성을 가지는 도전성 재료로서는, 그 막에 대한 가시광의 반사율이 40% 이상 100% 이하, 바람직하게는, 70% 이상 100% 이하인 것을 말하는 것으로 한다.
- [0071] 또한, 도전막(111)은, 스퍼터링법, CVD법, 증착법, 액적 토출법, 잉크젯법, 스핀 코팅법 등을 이용하여 성막한 후, 포토리소그래피법 등에 의해 패터닝하여 소망의 형상으로 한다. 또한, 막 두께는 10 nm 이상 500 nm 이하로 하는 것이 바람직하다.
- [0072] 이상에 의해, 선택적으로 형성된 유기 화합물을 함유하는 층(110)을 가지는 발광소자(112)를 형성할 수 있다.
- [0073] 또한, 본 실시형태에서 나타내는 방법을 이용함으로써, 유기 화합물을 함유하는 층(110)의 선택적인 형성이 가능하게 되기 때문에, 재료의 손실을 삭감할 수 있다. 또한, 형상을 가공하기 위한 포토리소그래피 공정 등도 필요로 하지 않기 때문에 공정도 간략화할 수 있고, 저비용화를 도모할 수 있다.
- [0074] [실시형태 2]
- [0075] 본 실시형태 2에서는, 실시형태 1에서 제조된 발광소자에 전기적으로 접속된 박막트랜지스터를 가지는 발광장치의 제조방법에 대하여 도 3을 사용하여 설명한다.
- [0076] 도 3(A)에 나타내는 바와 같이, 기관(200) 위에 절연막(201)을 형성한다. 절연막(201)은 하지 절연막으로서 기능하고, 유리 기관으로부터의 불순물이 후에 형성되는 반도체막에 혼입하는 것을 억제하기 위한 것으로, 필요에 따라 형성한다. 절연막(201)으로서, 질화산화규소(SiN_xO_y(X>Y), 산화알루미늄, 질화알루미늄, 산화질화알루미늄, 질화산화알루미늄 등의 무기 재료를 사용하여 형성할 수 있다.

- [0077] 또한, 절연막(201)의 구체적인 일례로서는, 질화규소막이나, 산화질화규소막을 10 nm 이하의 막 두께가 되도록 형성한 단층막이나, 질화산화규소막을 50 nm 이상 100 nm 이하의 막 두께가 되도록 형성한 후, 산화질화규소막을 100 nm 이상 150 nm 이하의 막 두께가 되도록 형성한 2층 구조의 것을 들 수 있다. 또한, 질화산화규소막, 산화질화규소막, 및 질화규소막이 순차로 적층된 3층 구조를 사용하여도 좋다.
- [0078] 다음에, 절연막(201) 위에 제1 도전막을 성막하고, 제1 도전막 위에 마스크를 형성한다. 제1 도전막은 탄탈(Ta), 텅스텐(W), 티탄(Ti), 알루미늄(Al), 구리(Cu), 크롬(Cr), 네오디뮴(Nd) 등으로부터 선택된 원소, 또는 이들 원소를 주성분으로 하는 합금 재료 또는 화합물 재료의 단층, 또는 이들의 적층으로 형성한다. 또한, 제1 도전막의 형성 방법으로서, 스퍼터링법, 증착법, CVD법, 도포법 등을 적절히 사용한다. 다음에, 마스크를 사용하여 제1 도전막을 에칭하여, 게이트 전극(202)을 형성한다.
- [0079] 다음에, 게이트 전극(202) 위에 게이트 절연막(203)을 형성한다. 게이트 절연막(203)으로서, 산화규소막, 질화규소막 또는 산화질화규소막 등의 절연막을 사용한다. 또한, 게이트 절연막(203)으로서, 실록산 폴리머를 포함하는 조성물을 도포 소성하여 얻어지는 막, 광경화성 유기 수지막, 열경화성 유기 수지막 등을 사용하여도 좋다.
- [0080] 다음에, 게이트 절연막(203) 위에 제1 반도체막(204)을 형성한다. 본 실시형태에서는, 제1 반도체막으로서 비정질 반도체막을 사용한 예를 나타낸다. 비정질 반도체막에는, 실란이나 게르만으로 대표되는 반도체 재료 가스를 사용하여 기상 성장법이나 스퍼터링법이나 열 CVD법으로 제조되는 아모르퍼스(amorphous) 반도체막, 또는 미(微)결정 반도체막을 사용할 수 있다. 또한, 제1 반도체막(204)의 막 두께는 10 nm 이상 300 nm 이하로 하고, 더욱 바람직하게는, 30 nm 이상 200 nm 이하로 하는 것이 좋다.
- [0081] 또한, 제1 반도체막(204)으로서, 스퍼터링법이나 PLD(Pulse Laser Deposition)법으로 제조되는 산화아연(ZnO)이나 아연 갈륨 인듐의 산화물을 사용하여도 좋지만, 그 경우에는 게이트 절연막을 알루미늄이나 티탄을 포함하는 산화물로 하는 것이 바람직하다.
- [0082] 다음에, 제1 반도체막(204) 위에 제2 반도체막(205)을 형성한다. 제2 반도체막(205)은 일 도전형의 불순물 원소를 함유하는 반도체막이고, 여기서는, n형을 부여하는 불순물 원소를 포함하는 반도체막을 사용하여, 20 nm 이상 80 nm 이하의 두께로 형성한다. 또한, 제2 반도체막(205)은 플라즈마 CVD법이나 스퍼터링법 등의 공지의 방법을 이용하여 형성할 수 있다.
- [0083] 다음에, 공지의 포토리소그래피 기술을 이용하여 형성한 마스크를 사용하여 제1 반도체막(204) 및 제2 반도체막(205)을 에칭하여, 제1 반도체층(206) 및 제2 반도체층(207)을 얻는다(도 3(B)). 또한, 공지의 포토리소그래피 기술 대신에, 액적 토출법이나 인쇄법(철판(凸版), 평판, 요판(凹版), 스크린 등)을 이용하여 마스크를 형성하고, 선택적으로 에칭을 행하여도 좋다.
- [0084] 다음에, 액적 토출법에 의해 도전성 재료(Ag(은), Au(금), Cu(구리), W(텅스텐), Al(알루미늄) 등)를 포함하는 조성물을 선택적으로 토출하여, 소스 전극과 드레인 전극 중의 한쪽(208), 및 소스 전극과 드레인 전극 중의 다른 한쪽(209)을 형성한다. 또한, 액적 토출법 대신에 스퍼터링법에 의해 금속막(Ta, W, Ti, Al, Cu, Cr, Nd 등)을 형성하고, 공지의 포토리소그래피 기술을 이용한 마스크를 사용하여 금속막을 에칭하여, 소스 전극과 드레인 전극 중의 한쪽(208), 및 소스 전극과 드레인 전극 중의 다른 한쪽(209)을 형성하여도 좋다.
- [0085] 다음에, 소스 전극과 드레인 전극 중의 한쪽(208), 및 소스 전극과 드레인 전극 중의 다른 한쪽(209)을 마스크로 하여 제2 반도체층(207)의 일부를 에칭하여, 제3 반도체층(210) 및 제4 반도체층(211)을 형성한다. 또한, 소스 전극과 드레인 전극 중의 한쪽(208), 및 소스 전극과 드레인 전극 중의 다른 한쪽(209)을 마스크로 하여 제1 반도체층(206)의 상부를 에칭하여 반도체층의 일부를 노출시키고, 또한, 상부의 일부를 제거하여 제5 반도체층(212)을 형성한다. 제5 반도체층(212)의 노출한 부분은 박막트랜지스터의 채널 형성 영역으로서 기능한다.
- [0086] 다음에, 제5 반도체층(212)의 채널 형성 영역을 불순물 오염으로부터 방지하기 위한 보호막(213)을 형성한다. 보호막(213)은 스퍼터링법 또는 PCVD법에 의해 얻어지는 질화규소 또는 질화산화규소를 주성분으로 하는 절연막을 사용할 수 있다. 또한, 보호막(213)을 형성한 후 수소화 처리를 행하여도 좋다. 이상에 의해, 박막트랜지스터(214)가 형성된다.
- [0087] 다음에, 보호막(213) 위에 층간절연막(215)을 형성한다. 층간절연막(215)에는, 아크릴 수지, 폴리이미드 수지, 폴리아미드 수지, 실록산(실록산은 실리콘(Si)과 산소(O)와의 결합으로 골격 구조가 구성된다) 수지, 페놀 수지, 노볼락 수지, 멜라민 수지, 에폭시 수지, 우레탄 수지 등의 유기물로 이루어지는 절연막을 사용할 수 있

다. 또한, 층간절연막(215)에는, 산화규소, 질화규소 또는 산화질화규소 등의 무기물로 이루어지는 절연막을 사용할 수도 있고, 이들의 유기물로 이루어지는 절연막과 무기물로 이루어지는 절연막을 적층하여도 좋다.

[0088] 다음에, 공지의 포토리소그래피 기술을 이용하여 형성한 마스크를 사용하여 보호막(213) 및 층간절연막(215)을 선택적으로 제거하여, 소스 전극 또는 드레인 전극의 한쪽(208), 및 소스 전극 또는 드레인 전극의 다른 한쪽(209)에 도달하는 콘택트 홀을 형성한다.

[0089] 다음에, 스퍼터링법에 의해 광촉매성 도전막을 성막한 후, 포토리소그래피법에 의해 패터닝하여, 소스 전극과 드레인 전극 중의 한쪽(208), 및 소스 전극과 드레인 전극 중의 다른 한쪽(209)에 전기적으로 접속하는 배선(216), 및 제1 전극(217)을 형성한다. 광촉매성 도전막에는 실시형태 1에서 나타낸 광촉매성 도전막(102)과 같은 재료를 사용할 수 있다(도 3(C)).

[0090] 또한, 배선(216)에 대해서는, 소스 전극과 드레인 전극 중의 한쪽(208), 및 소스 전극과 드레인 전극 중의 다른 한쪽(209)에 사용할 수 있는 도전성 재료를 사용하여 제1 전극(217)과 별도 공정으로 형성하여도 좋다.

[0091] 또한, 배선(216), 및 제1 전극(217)의 단부를 덮도록 절연막(218)을 형성한다. 절연막(218)에는, 실시형태 1에서 나타낸 절연막(103)과 같은 재료를 사용할 수 있다.

[0092] 다음에, 산소 분위기하에서 제1 전극(217) 및 절연막(218)에 자외선을 조사함으로써 산화 처리를 행한다.

[0093] 다음에, 제1 전극(217) 및 절연막(218)에 실란 커플링제 처리를 행한다. 여기서의 실란 커플링제 처리는 실시형태 1에서 설명한 방법과 같으므로, 설명은 생략하기로 한다.

[0094] 다음에, 실란 커플링제 처리에 의해 형성된 실란 커플링제막(219)의 표면에 광을 조사함으로써, 제1 전극(217) 위에 형성되어 있는 실란 커플링제막만을 분해하고, 이것에 의해, 제1 전극(217)의 표면만을 친액성으로 개질한다.

[0095] 다음에, 제1 전극(217) 위에 유기 화합물 재료를 도포하여, 유기 화합물을 함유하는 층(220)을 형성한다. 또한, 본 실시형태 2에서의 유기 화합물을 함유하는 층(220)은 실시형태 1에서 설명한 유기 화합물을 함유하는 층(110)과 같은 재료를 사용하여 같은 방법으로 형성할 수 있다. 이상에 의해, 유기 화합물을 함유하는 층(220)은 제1 전극(217) 위에만 선택적으로 형성된다.

[0096] 다음에, 유기 화합물을 함유하는 층(220) 위에 도전막으로 이루어지는 제2 전극(221)을 형성한다. 제2 전극(221)은 발광소자(224)의 한쪽 전극으로서 기능한다. 발광소자(224)는, 제1 전극(217)과 유기 화합물을 함유하는 층(220)과 제2 전극(221)이 겹치는 개소에서 형성된다.

[0097] 본 실시형태 2에서의 제2 전극(221)을 형성하는 도전막은, 실시형태 1에서 설명한 도전막(111)과 같은 재료를 사용하여 같은 방법으로 형성할 수 있다.

[0098] 또한, 본 실시형태 2에서의 발광소자의 구성도 실시형태 1에서 설명한 경우와 마찬가지로, 제1 전극(217)이 투광성을 가지고, 제2 전극(221)이 차광성 또는 반사성을 가지는 경우, 또는 제1 전극(217)이 차광성 또는 반사성을 가지고, 제2 전극(221)이 투광성을 가지는 경우, 또는 제1 전극(217)과 제2 전극(221) 모두가 투광성을 가지는 경우가 가능하다.

[0099] 또한, 각 전극이 투광성 또는 차광성을 가지는 막으로 이루어지는 경우에는, 투광성 또는 차광성을 가지는 공지의 도전성 재료를 적절히 선택하고, 그 막을 박막화시키면 좋다. 또한, 여기서 말하는 투광성을 가지는 도전성 재료란, 그 막에 대한 가시광의 투과율이 40% 이상인 것을 말하고, 차광성을 가지는 도전성 재료로서는, 그 막에 대한 가시광의 투과율이 10% 미만이며, 또한, 반사성을 가지는 도전성 재료로서는, 그 막에 대한 가시광의 반사율이 40% 이상 100% 이하, 바람직하게는 70% 이상 100% 이하인 것을 말하는 것으로 한다.

[0100] 또한, 발광소자(224)를 봉지(封止)하기 위해 기판(200) 위에 기판(223)을 접합한다. 또한, 기판(223)과 발광소자(224)와의 사이의 공간(222)에는 질소 등의 불활성 기체를 충전하여도 좋다.

[0101] 이상에 의해, 박막트랜지스터에 전기적으로 접속된 발광소자를 가지는 액티브 매트릭스형 발광장치를 제작할 수 있다.

[0102] 또한, 본 실시형태 2에서 나타내는 방법에 의해 제조된 액티브 매트릭스형 발광장치는, 발광소자의 유기 화합물을 함유하는 층의 형성에 있어서, 형상을 가공하기 위한 포토리소그래피 공정 등을 필요로 하지 않기 때문에 공정을 간략화할 수 있고, 또한, 종래보다 정밀도 좋게 선택적인 형성을 가능하게 하기 때문에, 재료의 손실을 삭

감할 수 있음과 동시에 저비용화를 도모할 수 있다.

[0103] 본 실시형태에서 나타내는 구성은 실시형태 1에서 나타내는 구성과 자유롭게 조합하여 사용할 수 있다.

[0104] [실시형태 3]

[0105] 본 실시형태 3에서는, 유기 박막트랜지스터에 전기적으로 접속된 발광소자를 가지는 발광장치의 제조방법에 대하여 도 4를 사용하여 설명한다.

[0106] 실시형태 2와 마찬가지로, 기판(300) 위에 절연막(301)을 형성한다. 다음에, 절연막(301) 위에, 게이트 전극이 되는 제1 도전막(302)을 형성한다. 제1 도전막(302)에 사용하는 재료는, 질화나 산화에 의해 절연성을 가지는 금속이면 좋고, 특히 탄탈(Ta), 니오브(Nb), 알루미늄(Al), 구리(Cu), 티탄(Ti) 등이 바람직하다. 그 외에, 텅스텐(W), 크롬(Cr), 니켈(Ni), 코발트(Co), 마그네슘(Mg) 등을 사용할 수도 있다.

[0107] 또한, 제1 도전막(302)의 제조방법에 대하여 특별히 한정은 없고, 스퍼터링법이나 증착법 등을 이용하여 성막한 후, 에칭 등에 의해 소망의 형상으로 가공하면 좋다. 또한, 잉크젯법 등을 이용하여 상기한 제1 도전막(302)을 형성하는 재료를 포함하는 액적을 도포함으로써 형성하여도 좋다.

[0108] 다음에, 제1 도전막(302)을 질화 또는 산화함으로써 상기 금속의 질화물, 산화물, 또는 산화질화물로 이루어지는 게이트 절연막(303)을 형성한다. 또한, 제1 도전막 중 질화 또는 산화에 의해 절연화한 게이트 절연막(303) 이외는 게이트 전극이 된다.

[0109] 다음에, 게이트 절연막(303)을 덮는 반도체층(304)을 형성한다. 반도체층(304)을 형성하는 유기 반도체 재료는 캐리어 수송성이 있고, 또한, 전계효과에 의해 캐리어 밀도의 변화가 일어날 수 있는 유기 재료라면, 저분자와 고분자 중의 어느 것이라도 사용할 수 있고, 그 종류로서는, 다환 방향족 화합물, 공액 이중 결합 화합물, 금속 프탈로시아닌 착체, 전하 이동 착체, 축합 고리 테트라카르본산 디이미드류, 올리고티오펜류, 풀러렌류, 카본 나노튜브 등을 들 수 있다. 예를 들면, 폴리피롤, 폴리티오펜, 폴리(3-알킬티오펜), 폴리페닐렌비닐렌, 폴리(p-페닐렌비닐렌), 폴리아닐린, 폴리디아세틸렌, 폴리아줄렌, 폴리피렌, 폴리카르바졸, 폴리셀레노렌, 폴리퓨란, 폴리(p-페닐렌), 폴리인돌, 폴리피리다진, 나프타센, 헥사센, 헵타센, 피렌, 크리센, 페릴렌, 코로넨, 테틸렌, 오바렌, 퀴터틸렌, 서킴안트라센, 트리페노디옥사진, 트리페노디티아진, 헥사센-6,15-퀴논, 폴리비닐 카르바졸, 폴리페닐렌 술파이드, 폴리비닐렌 술파이드, 폴리비닐피리딘, 나프탈렌 테트라카르본산 디이미드, 안트라센 테트라카르본산 디이미드, C60, C70, C76, C78, C84 및 이들의 유도체를 사용할 수 있다.

[0110] 또한, 이들의 구체예로서는, 일반적으로 P형 반도체로 여겨지는 테트라센, 펜타센, 섹시티오펜(6T), 구리 프탈로시아닌, 비스-(1,2,5-티아디아졸로)-p-퀴노비스(1,3-디티올), 루브렌, 폴리(2,5-티에닐렌 비닐렌)(PTV), 폴리(3-헥실티오펜-2,5-디일)(P3HT), 폴리(9,9'-디옥틸-플루오렌-co-비티오펜)(F8T2); 일반적으로 N형 반도체로 여겨지는 7,7,8,8-테트라시아노퀴노디메탄(TCNQ), 3,4,9,10-페릴렌테트라카르본산 이무수물(PTCDA), 1,4,5,8-나프탈렌테트라카르본산 이무수물(NTCDA), N,N'-디옥틸-3,4,9,10-페릴렌테트라카르본산 디이미드(PTCDI-C8H), 구리 헥사테카플루오로프탈로시아닌($F_{16}CuPc$), N,N'-비스(2,2,3,3,4,4,5,5,6,6,7,7,8,8,8-펜타테카플루오로옥틸-1,4,5,8-나프탈렌테트라카르본산 디이미드(NTCDI-C8F), 3',4'-디부틸-5,5'-비스(디시아노메틸렌)-5,5'-디하이드로-2,2':5',2''-테르티오펜(DCMT), 메타노풀러렌[6,6]-페닐- C_{61} 낙산 메틸 에스테르(PCBM) 등이 있다.

[0111] 또한, 유기 반도체에서 P형이나 N형의 특성은 그 물질 고유의 것은 아니고, 캐리어를 주입하는 전극과의 관계나 캐리어 주입 시의 전계의 강도에 의존하고, 어느 쪽이 되기 쉽다고 하는 경향은 있지만, P형 반도체라고 하여도 N형 반도체로도 사용할 수 있다. 또한, 본 실시형태에서는, P형 반도체가 보다 바람직하다.

[0112] 이들 유기 반도체 재료는 증착법, 스핀 코팅법, 액적 토출법 등의 방법에 의해 성막할 수 있다.

[0113] 다음에, 반도체층(304) 위에 밀착성이나 계면의 화학 안정성을 향상시키기 위해 버퍼층(305)을 형성한다. 버퍼층(305)으로서, 도전성을 가지는 유기 재료(전자 수용성을 나타내는 유기 화합물, 예를 들어, 7,7,8,8-테트라시아노퀴노디메탄(TCNQ), 2,3,5,6-테트라플루오로-7,7,8,8-테트라시아노퀴노디메탄(F_4 -TCNQ) 등), 또는 유기 화합물과 금속 산화물의 복합 재료를 사용하면 좋다. 또한, 버퍼층(305)은 필요하지 않다면 없어도 좋다.

[0114] 다음에, 버퍼층(305) 위에 소스 전극 또는 드레인 전극(306, 307)을 형성한다. 소스 전극 또는 드레인 전극(306, 307)에 사용하는 재료는 특별히 한정되는 것은 아니지만, 금(Au), 백금(Pt), 알루미늄(Al), 텅스텐(W), 티탄(Ti), 구리(Cu), 탄탈(Ta), 니오브(Nb), 크롬(Cr), 니켈(Ni), 코발트(Co), 마그네슘(Mg) 등의 금속, 및 그것들을 포함하는 합금을 사용할 수 있다. 그 외의 재료로서, 폴리아닐린, 폴리피롤, 폴리티오펜,

폴리아세틸렌, 폴리디아세틸렌 등의 도전성 고분자 화합물 등을 사용할 수도 있다.

- [0115] 또한, 소스 전극 또는 드레인 전극(306, 307)의 형성 방법은, 반도체층(304)이 분해하지 않는 것이라면 특별히 한정되는 것은 아니고, 스퍼터링법이나 증착법 등에 의해 성막한 후, 에칭법 등에 의해 소망의 형상으로 가공하여 제조하면 좋다. 그 외에, 잉크젯법 등에 의한 형성도 가능하다. 이상에 의해, 유기 박막트랜지스터(308)가 형성된다.
- [0116] 또한, 반도체층(304)의 하면에 접하여, 폴리이미드, 폴리아믹산, 폴리비닐페닐 등의 유기 절연 재료를 성막하여도 좋다. 이와 같은 구성에 의해, 유기 반도체 재료의 배향을 더욱 높이는 것 외에, 게이트 절연막(303)과 반도체층(304)과의 밀착성을 더욱 향상시킬 수 있다.
- [0117] 다음에, 유기 박막트랜지스터(308)를 덮는 층간절연막(309)을 형성한다. 층간절연막(309)을 선택적으로 에칭하여 소스 전극 또는 드레인 전극(306, 307)에 도달하는 콘택트 홀을 형성한 후, 소스 전극 또는 드레인 전극(306, 307)에 전기적으로 접속하는 배선(310), 및 제1 전극(311)을 형성한다.
- [0118] 여기서는, 스퍼터링법에 의해 광촉매성 도전막을 성막한 후, 포토리소그래피법에 의해 패터닝하여 소스 전극 또는 드레인 전극(306, 307)에 전기적으로 접속하는 배선(310), 및 제1 전극(311)을 형성한다. 광촉매성 도전막에는, 실시형태 1에서 나타난 광촉매성 도전막(102)과 같은 재료를 사용할 수 있다(도 4(C)).
- [0119] 또한, 배선(310)에 대해서는, 소스 전극 또는 드레인 전극(306, 307)에 사용할 수 있는 도전성 재료를 사용하여 제1 전극(311)과 별도 공정으로 형성하여도 좋다.
- [0120] 또한, 배선(310), 및 제1 전극(311)의 단부를 덮도록 절연막(312)을 형성한다. 절연막(312)에는 실시형태 1에서 나타난 절연막(103)과 같은 재료를 사용할 수 있다.
- [0121] 다음에, 산소 분위기하에서 제1 전극(311) 및 절연막(312)에 자외선을 조사함으로써 산화 처리를 행한다.
- [0122] 다음에, 제1 전극(311) 및 절연막(312)에 실란 커플링제 처리를 행한다. 여기서의 실란 커플링제 처리는 실시형태 1에서 설명한 방법과 같으므로 설명은 생략하기로 한다.
- [0123] 다음에, 실란 커플링제 처리에 의해 형성된 실란 커플링제막(313)의 표면에 광을 조사함으로써, 제1 전극(311) 위에 형성되어 있는 실란 커플링제막만을 분해하고, 이것에 의해, 제1 전극(311)의 표면만을 친액성으로 개질한다.
- [0124] 다음에, 제1 전극(311) 위에 유기 화합물 재료를 도포하여, 유기 화합물을 함유하는 층(314)을 형성한다. 본 실시형태 3에서의 유기 화합물을 함유하는 층(314)은 실시형태 1에서 나타난 유기 화합물을 함유하는 층(110)과 같은 재료를 사용하여 같은 방법으로 형성할 수 있다. 이상에 의해, 유기 화합물을 함유하는 층(314)은 제1 전극(311) 위에만 선택적으로 형성된다.
- [0125] 다음에, 유기 화합물을 함유하는 층(314) 위에 도전막으로 이루어지는 제2 전극(315)을 형성한다. 제2 전극(315)은 발광소자(316)의 한쪽 전극으로서 기능한다. 발광소자(316)는, 제1 전극(311)과 유기 화합물을 함유하는 층(314)과 제2 전극(315)이 겹치는 개소에서 형성된다.
- [0126] 본 실시형태 3에서의 제2 전극(315)을 형성하는 도전막은 실시형태 1에서 나타난 도전막(111)과 같은 재료를 사용하여 같은 방법으로 형성할 수 있다.
- [0127] 또한, 본 실시형태 3에서의 발광소자의 구성도 실시형태 1에서 나타난 경우와 마찬가지로, 제1 전극(311)이 투광성을 가지고, 제2 전극(315)이 차광성 또는 반사성을 가지는 경우, 또는 제1 전극(311)이 차광성 또는 반사성을 가지고, 제2 전극(315)이 투광성을 가지는 경우, 또는 제1 전극(311)과 제2 전극(315) 모두가 투광성을 가지는 경우가 가능하다.
- [0128] 또한, 각 전극이 투광성 또는 차광성을 가지는 막으로 이루어지는 경우에는, 투광성 또는 차광성을 가지는 공지의 도전성 재료를 적절히 선택하고, 그 막을 박막화시키면 좋다. 또한, 여기서 말하는 투광성을 가지는 도전성 재료란, 그 막에 대한 가시광의 투과율이 40% 이상인 것을 말하고, 차광성을 가지는 도전성 재료로서는, 그 막에 대한 가시광의 투과율이 10% 미만이며, 또한, 반사성을 가지는 도전성 재료로서는, 그 막에 대한 가시광의 반사율이 40% 이상 100% 이하, 바람직하게는 70% 이상 100% 이하인 것을 말하는 것으로 한다.
- [0129] 또한, 발광소자(316)를 봉지하기 위해 기판(300) 위에 기판(323)을 접합한다. 또한, 기판(323)과 발광소자(316)와의 사이의 공간(321)에는 질소 등의 불활성 기체를 충전하여도 좋다.

- [0130] 이상에 의해, 유기 박막트랜지스터에 전기적으로 접속된 발광소자를 가지는 액티브 매트릭스형 발광장치를 제조할 수 있다.
- [0131] 또한, 본 실시형태 3에서 나타내는 방법에 의해 제조된 액티브 매트릭스형 발광장치는, 발광소자의 유기 화합물을 함유하는 층의 형성에 있어서, 형상을 가공하기 위한 포토리소그래피 공정 등을 필요로 하지 않기 때문에, 공정을 간략화할 수 있고, 또한 종래보다 정밀도 좋게 선택적인 형성을 가능하게 하기 때문에, 재료의 손실을 삭감할 수 있음과 동시에, 저비용화를 도모할 수 있다.
- [0132] 본 실시형태 3에서 나타내는 구성은 실시형태 1에서 나타내는 구성과 자유롭게 조합하여 사용할 수 있다.
- [0133] 또한, 본 실시형태 3에서 사용하는 유기 박막트랜지스터는 도 4(B)에 나타낸 유기 박막트랜지스터(308)의 구조에 한정되는 것은 아니고, 도 5(A) 또는 도 5(B)에 나타내는 구조로 하여도 좋다.
- [0134] 도 5(A)에는, 역스태거형의 탑 콘택트형 구조로 불리는 유기 박막트랜지스터의 일례를 나타낸다. 기판(500) 위에 제공된 유기 박막트랜지스터(501)는 게이트 전극(502)과, 게이트 전극(502) 위에 형성된 게이트 절연막(503)과, 게이트 절연막(503) 위로서 게이트 전극(502)과 겹치는 위치에 형성된 반도체층(504)과, 반도체층(504)에 전기적으로 접속되는 소스 전극 또는 드레인 전극(505)으로 구성되어 있다. 또한, 반도체층(504)의 일부는 게이트 절연막(503)과 소스 전극 또는 드레인 전극(505) 사이에 끼여져 있다.
- [0135] 게이트 전극(502)은 제1 도전막(302)과 같은 재료 및 방법에 의해 형성할 수 있다. 그 외에, 액적 토출법이나 인쇄법 등을 이용하여 게이트 전극(502)을 형성할 수도 있다. 액적 토출법이나 인쇄법 등에서 사용하는 미립자의 대표예로서는, 금, 구리, 금과 은의 합금, 금과 구리의 합금, 은과 구리의 합금, 금과 은과 구리의 합금 중 어느 하나를 주성분으로 하는 미립자나, ITO 등의 도전성 산화물을 주성분으로 하는 미립자 등을 들 수 있다.
- [0136] 게이트 절연막(503)은, 질화규소, 산화규소, 질화알루미늄 등의 무기 재료 외에, 아크릴 수지, 폴리이미드 수지, 폴리아미드 수지, 실록산(실록산은 실리콘(Si)과 산소(O)와의 결합으로 골격 구조가 구성된다) 수지, 페놀 수지, 노볼락 수지, 멜라민 수지, 에폭시 수지, 우레탄 수지 등의 유기 재료를 사용할 수 있고, 증착법, 스펀 코팅법, 액적 토출법 등의 방법에 의해 형성할 수 있다.
- [0137] 또한, 반도체층(504)은 반도체층(304)과 같은 재료 및 방법을 사용하여 형성할 수 있다.
- [0138] 또한, 소스 전극 또는 드레인 전극(505)은 소스 전극 또는 드레인 전극(306, 307)에 사용할 수 있는 재료 및 방법을 사용하여 형성할 수 있다.
- [0139] 도 5(B)에는, 역스태거형의 보텀 콘택트형 구조로 불리는 유기 박막트랜지스터의 일례를 나타낸다. 기판(510) 위에 제공된 유기 박막트랜지스터(511)는, 게이트 전극(512)과, 게이트 전극(512) 위에 형성된 게이트 절연막(513)과, 게이트 절연막(513) 위에 형성된 소스 전극 또는 드레인 전극(514)과, 소스 전극 또는 드레인 전극(514) 위에 형성된 반도체층(515)으로 구성되어 있다. 또한, 소스 전극 또는 드레인 전극(514)의 일부는 게이트 절연막(513)과 반도체층(515) 사이에 끼여져 있다.
- [0140] 게이트 전극(512)은 제1 도전막(302)과 같은 재료 및 방법에 의해 형성할 수 있다. 그 외에, 액적 토출법이나 인쇄법 등을 이용하여 게이트 전극(512)을 형성할 수도 있다. 액적 토출법이나 인쇄법 등에서 사용하는 미립자의 대표예로서는, 금, 구리, 금과 은의 합금, 금과 구리의 합금, 은과 구리의 합금, 금과 은과 구리의 합금 중 어느 하나를 주성분으로 하는 미립자나, ITO 등의 도전성 산화물을 주성분으로 하는 미립자 등을 들 수 있다.
- [0141] 게이트 절연막(513)은, 질화규소, 산화규소, 질화알루미늄 등의 무기 재료 외에, 아크릴 수지, 폴리이미드 수지, 폴리아미드 수지, 실록산(실록산은 실리콘(Si)과 산소(O)와의 결합으로 골격 구조가 구성된다) 수지, 페놀 수지, 노볼락 수지, 멜라민 수지, 에폭시 수지, 우레탄 수지 등의 유기 재료를 사용할 수 있고, 증착법, 스펀 코팅법, 액적 토출법 등의 방법에 의해 형성할 수 있다.
- [0142] 또한, 소스 전극 또는 드레인 전극(514)은 소스 전극 또는 드레인 전극(306, 307)에 사용할 수 있는 재료 및 방법을 사용하여 형성할 수 있다.
- [0143] 또한, 반도체층(515)은 반도체층(304)과 같은 재료 및 방법을 사용하여 형성할 수 있다.
- [0144] [실시형태 4]
- [0145] 본 실시형태 4에서는, 유리 기판 위에 패시브 매트릭스형 발광장치를 제조하는 예를 도 6~도 8을 사용하여 설명한다.

- [0146] 패시브 매트릭스형(단순 매트릭스형) 발광장치는 스트라이프 형상(띠 형상)으로 병렬된 다수의 양극과, 스트라이프 형상으로 병렬된 다수의 음극이 서로 직교 하도록 설치되어 있고, 그 교차부에 발광성 또는 형광성을 가지는 유기 화합물을 함유하는 층이 끼여진 구조로 되어 있다. 따라서, 선택된 (전압이 인가된) 양극과 선택된 음극과의 교차점에 해당하는 화소가 점등하게 된다.
- [0147] 도 6(A)는 봉지 전에서의 화소부의 상면도이고, 도 6(A) 중의 점선 A-A'에서 절단한 단면도가 도 6(B)이며, 점선 B-B'에서 절단한 단면도가 도 6(C)이다.
- [0148] 제1 기관(600) 위에는, 하지막으로서 절연막(601)이 형성되어 있다. 또한, 하지막이 필요하지 않다면 특별히 형성하지 않아도 좋다. 절연막(601) 위에는, 스트라이프 형상으로 다수의 제1 전극(602)이 등간격으로 배치되어 있다. 또한, 제1 전극(602) 위에는, 각 화소에 대응하는 개구부를 가지는 격벽(603)이 형성되고, 개구부를 가지는 격벽(603)은 절연 재료(감광성 또는 비감광성의 유기 재료(아크릴 수지, 폴리이미드 수지, 폴리아미드 수지, 실록산(실록산은 실리콘(Si)과 산소(O)와의 결합으로 골격 구조가 구성된다) 수지, 페놀 수지, 노볼락 수지, 멜라민 수지, 에폭시 수지, 우레탄 수지, 레지스트, 벤조시클로부텐, 또는 SOG막(예를 들어, 알킬기를 포함하는 SiO_x막))으로 구성되어 있다. 또한, 각 화소에 대응하는 개구부가 발광 영역(604)이 된다.
- [0149] 개구부를 가지는 격벽(603) 위에, 제1 전극(602)과 교차하는 서로 평행한 다수의 역테이퍼 형상의 격벽(605)이 형성된다. 역테이퍼 형상의 격벽(605)은 포토리소그래피법에 의해, 미(未)노광 부분이 패터닝 되는 포토티브형 감광성 수지를 사용하고, 패터닝의 하부가 보다 많이 에칭되도록 노광량 또는 현상 시간을 조절함으로써 형성된다.
- [0150] 다음에, 실시형태 1과 같은 방법을 이용하여, 산소 분위기하에서 제1 전극(602), 격벽(603) 및 격벽(605)에 자외선을 조사함으로써 산화 처리를 행하고, 계속하여 제1 전극(602) 및 격벽(605)에 실란 커플링제 처리를 행한다.
- [0151] 실란 커플링제 처리에 의해 형성된 실란 커플링제막(606)의 표면에 광을 조사함으로써, 제1 전극(602) 위에 형성되어 있는 실란 커플링제막만을 분해하고, 이것에 의해, 제1 전극(602)의 표면만을 친액성으로 개질한다.
- [0152] 또한, 평행한 다수의 역테이퍼 형상의 격벽(605)을 형성한 직후의 사시도를 도 7에 나타낸다. 또한, 도 6과 동일한 부분에는 동일한 부호를 사용하고 있다.
- [0153] 역테이퍼 형상의 격벽(605)의 높이는, 유기 화합물을 함유하는 층(607R, 607G, 607B) 및 제2 전극(608)보다 크게 설정한다. 도 7에 나타내는 구성을 가지는 기관 위에 유기 화합물을 함유하는 층(607R, 607G, 607B)과 도전막을 적층 형성하면, 도 6에 나타내는 바와 같이 전기적으로 독립한 다수의 영역으로 분리되고, 유기 화합물을 함유하는 층(607R, 607G, 607B)과, 도전막으로 이루어지는 제2 전극(608)이 형성된다.
- [0154] 즉, 제2 전극(608)은, 제1 전극(602)과 교차하는 방향으로 신장(伸張)하는 서로 평행한 스트라이프 형상의 전극이다. 또한, 본 발명에서는, 제1 전극(602) 위만을 친액화시키고, 역테이퍼 형상의 격벽(605) 위를 발액화 처리하고 있기 때문에, 제1 전극(602) 위에 선택적으로 유기 화합물을 함유하는 층(607R, 607G, 607B)을 형성할 수 있다.
- [0155] 또한, 본 실시형태 4에서의 유기 화합물을 함유하는 층(607R, 607G, 607B)의 형성 방법은 실시형태 1~3에서 나타내는 것과 마찬가지로 액적 토출법을 이용할 수 있다. 또한, 제2 전극(608)의 형성 방법은 실시형태 1~3에서 나타내는 바와 같은 방법을 이용하여 형성할 수 있다. 제2 전극(608)을 형성할 때에 역테이퍼 형상의 격벽(605) 위에도 도전막이 형성되지만, 제2 전극(608)과는 전기적으로 분단되어 있다.
- [0156] 여기서는, 유기 화합물을 함유하는 층(607R, 607G, 607B)을 선택적으로 형성하여, 3 종류(R, G, B)의 발광을 얻을 수 있는 풀 컬러 표시 가능한 발광장치를 형성하는 예를 나타내고 있다. 유기 화합물을 함유하는 층(607R, 607G, 607B)은 각각 서로 평행한 스트라이프 패턴으로 형성되어 있다.
- [0157] 또한, 전면(全面)에 같은 발광색을 발광하는 발광층을 포함하는 적층막을 형성하여, 단색의 발광소자를 형성하여도 좋고, 모노크롬(monochrome) 표시 가능한 발광장치, 또는 에어리어 컬러(area color) 표시 가능한 발광장치로 하여도 좋다. 또한, 백색 발광을 얻을 수 있는 발광장치와 컬러 필터를 조합하는 것에 의해 풀 컬러 표시 가능한 발광장치로 하여도 좋다.
- [0158] 또한, 필요하다면, 봉지 캔이나 봉지를 위한 유리 기관 등의 봉지재를 사용하여 봉지한다. 여기서는, 제2 기관으로서 유리 기관을 사용하고, 시일재 등의 접착재를 사용하여 제1 기관과 제2 기관을 접합하고, 시일재 등의 접착재로 둘러싸인 공간을 밀폐된 것으로 하고 있다. 밀폐된 공간에는, 충전재나 건조한 불활성 가스를 충전한

다.

- [0159] 또한, 발광장치의 신뢰성을 향상시키기 위해, 제1 기판과 봉지재와의 사이에 건조재 등을 봉입하여도 좋다. 건조재에 의해 미량의 수분이 제거되고, 충분히 건조된다. 또한, 건조재로서는, 산화칼슘이나 산화바륨 등과 같은 알칼리토류 금속의 산화물과 같은 화학 흡착에 의해 수분을 흡수하는 물질을 사용하는 것이 가능하다. 또한, 다른 건조재로서 제올라이트나 실리카 겔 등의 물리 흡착에 의해 수분을 흡착하는 물질을 사용하여도 좋다.
- [0160] 그러나, 발광소자를 덮고 접하는 봉지재가 제공되고 충분히 외기와 차단되어 있는 경우에는, 건조재는 특별히 제공하지 않아도 좋다.
- [0161] 다음에, FPC 등을 실장한 발광 모듈의 상면도를 도 8에 나타낸다. 도 8에서, 화상 표시를 구성하는 화소부는 주사선군과 데이터선군이 서로 직교하도록 교차하여 있다.
- [0162] 또한, 도 6에서의 제1 전극(602)이 도 8의 주사선(802)에 상당하고, 제2 전극(608)이 데이터선(803)에 상당하고, 역테이퍼 형상의 격벽(605)이 격벽(804)에 상당한다. 데이터선(803)과 주사선(802) 사이에는 발광층이 끼여져 있고, 영역(805)으로 나타내는 교차부가 화소 1개분이 된다.
- [0163] 또한, 데이터선(803)은 배선 끝에서 접속 배선(808)에 전기적으로 접속되고, 접속 배선(808)이 입력 단자(807)를 통하여 FPC(809b)에 접속된다. 또한, 주사선(802)은 입력 단자(806)를 통하여 FPC(809a)에 접속된다.
- [0164] 또한, 필요하다면, 사출면에 편광판 또는 원 편광판(타원 편광판을 포함한다), 위상차판($\lambda/4$ 판, $\lambda/2$ 판), 컬러 필터 등의 광학 필름을 적절히 설치하여도 좋다. 또한, 편광판 또는 원 편광판에 반사 방지막을 제공하여도 좋다. 예를 들어, 표면의 요철에 의해 반사광을 확산하고, 비침 현상을 저감할 수 있는 안티글레어(anti-glare) 처리를 할 수 있다.
- [0165] 또한, 도 8에서는, 구동회로를 기판 위에 설치하지 않은 예를 나타내었지만, 이하와 같이 구동회로를 가지는 IC 칩을 실장시켜도 좋다.
- [0166] IC 칩을 실장시키는 경우, 화소부의 주변(외측)의 영역에, 화소부에 각 신호를 전송하는 구동회로가 형성된 데이터선측 IC, 주사선측 IC를 COG 방식에 의해 각각 실장한다. COG 방식 이외의 실장 기술로서 TCP나 와이어 본딩 방식을 이용하여 실장하여도 좋다. TCP는 TAB 테이프에 IC를 실장한 것이고, TAB 테이프를 소자 형성 기판 위의 배선에 접속하여 IC를 실장한다.
- [0167] 또한, 데이터선측 IC, 및 주사선측 IC는 실리콘 기판을 사용한 것이어도 좋고, 유리 기판, 석영 기판 또는 플라스틱 기판 위에 TFT로 구동회로를 형성한 것이어도 좋다. 또한, 여기서는 한쪽에 하나의 IC를 설치한 예를 설명하고 있지만, 한쪽에 다수개로 분할하여 설치하여도 좋다.
- [0168] 이상에 의해, 패시브 매트릭스형 발광장치를 제조할 수 있다.
- [0169] 또한, 본 실시형태 4에서 나타내는 방법에 의해 제조된 패시브 매트릭스형 발광장치는, 발광소자의 유기 화합물을 함유하는 층의 형성에 있어서, 종래보다 정밀도 좋게 선택적인 형성을 가능하게 하기 때문에, 재료의 손실을 삭감할 수 있음과 동시에, 저비용화를 도모할 수 있다.
- [0170] 본 실시형태에서 나타내는 구성은 실시형태 1에서 나타내는 구성과 자유롭게 조합할 수 있다.
- [0171] [실시형태 5]
- [0172] 본 실시형태 5에서는, 본 발명에서, 기판 위에 형성된 발광소자가 기판들 사이에 봉지된 발광장치에 대하여 도 9를 사용하여 설명한다. 또한, 도 9(A)는 발광장치를 나타내는 상면도, 도 9(B)는 도 9(A)를 A-A'에서 절단한 단면도이다. 점선으로 나타낸 부호 901은 구동회로부(소스측 구동회로), 902는 화소부, 903은 구동회로부(게이트측 구동회로)이다. 또한, 부호 904는 봉지 기판, 905는 시일재이며, 시일재(905)로 둘러싸인 내측은 공간(907)으로 되어 있다.
- [0173] 또한, 부호 908은 소스측 구동회로(901) 및 게이트측 구동회로(903)에 입력되는 신호를 전송하기 위한 배선이고, 외부 입력 단자가 되는 FPC(Flexible Printed Circuit)(909)로부터 비디오 신호, 클록 신호, 스타트 신호, 리셋 신호 등을 받는다. 또한, 여기서는 FPC밖에 나타내지 않았지만, 이 FPC에는 프린트 배선 기판(PWB)이 장착되어 있어도 좋다. 본 명세서에서의 발광장치에는, 발광장치 본체뿐만 아니라, 거기에 FPC 또는 PWB가 장착된 상태도 포함하는 것으로 한다.

- [0174] 다음에, 단면 구조에 대하여 도 9(B)를 사용하여 설명한다. 소자 기판(910) 위에는 구동회로부 및 화소부가 형성되어 있지만, 여기서는, 구동회로부인 소스측 구동회로(901)와 화소부(902)가 나타나 있다.
- [0175] 또한, 소스측 구동회로(901)는 n채널형 TFT(923)와 p채널형 TFT(924)를 조합한 CMOS 회로가 형성된다. 또한, 구동회로를 형성하는 회로는 공지의 CMOS 회로, PMOS 회로 또는 NMOS 회로로 형성하여도 좋다. 또한, 본 실시 형태에서는, 기판 위에 구동회로를 형성한 드라이버 일체형을 나타내지만, 반드시 그럴 필요는 없고, 기판 위가 아니라 외부에 구동회로를 형성할 수도 있다.
- [0176] 또한, 화소부(902)는 스위칭용 TFT(911)와, 전류 제어용 TFT(912)와, 그 전류 제어용 TFT의 드레인에 전기적으로 접속된 제1 전극(913)을 포함하는 다수의 화소에 의해 형성된다. 또한, 제1 전극(913)의 단부를 덮도록 절연물(914)이 형성되어 있다. 여기서는, 절연물(914)을 포지티브형의 감광성 아크릴 수지막을 사용하여 형성한다.
- [0177] 절연물(914)에는, 감광성의 절연 재료로서, 광에 의해 에천트에 용해성이 되는 네거티브형과, 광에 의해 에천트에 용해성이 되는 포지티브형 중 어느 것이더라도 사용할 수 있고, 또한, 유기 화합물뿐만 아니라 무기 화합물(예를 들어, 산화규소, 산질화규소 등)을 사용할 수도 있다.
- [0178] 또한, 제1 전극(913) 및 절연물(914) 위에는, 실시형태 1~4에서 나타난 바와 같이 산소 분위기하에서의 산화처리 후, 실란 커플링제 처리가 이루어져 있다. 또한, 광조사에 의한 제1 전극(913) 위의 선택적 친액화 처리가 이루어져 있으므로, 절연물(914) 위에는 실란 커플링제막(917)이 형성되어 있다.
- [0179] 제1 전극(913) 위에는, 유기 화합물을 함유하는 층(900) 및 제2 전극(916)이 각각 형성되어 있다. 또한, 제1 전극(913), 유기 화합물을 함유하는 층(900), 및 제2 전극(916)이 적층된 부분에 발광소자(915)가 형성된다.
- [0180] 또한, 제1 전극(913), 유기 화합물을 함유하는 층(900), 및 제2 전극(916)은 각각 실시형태 1~4에서 나타난 것과 같은 재료를 사용하여 같은 방법으로 형성할 수 있으므로 설명은 생략한다.
- [0181] 또한, 제2 전극(916)은 외부 입력 단자에 전기적으로 접속된다.
- [0182] 또한, 도 9는, 시일재(905)로 봉지 기판(904)을 소자 기판(910)에 접합함으로써, 소자 기판(910), 봉지 기판(904), 및 시일재(905)로 둘러싸인 공간(907)에 발광소자(915)가 배치된 구조로 되어 있다. 또한, 공간(907)에는, 불활성 기체(질소나 아르곤 등)가 충전되는 경우 외에, 시일재(905)로 충전되는 구성도 포함하는 것으로 한다.
- [0183] 또한, 시일재(905)에는 에폭시계 수지를 사용하는 것이 바람직하다. 또한, 이들 재료는 수분이나 산소를 가능한 한 투과하지 않는 재료인 것이 바람직하다. 또한, 봉지 기판(904)에 사용하는 재료로서 유리 기판이나 석영 기판 외에, FRP(Fiberglass-Reinforced Plastics), PVF(폴리비닐 플루오라이드), 폴리에스테르 또는 아크릴 등으로 이루어지는 플라스틱 기판을 사용할 수도 있다.
- [0184] 또한, 필요에 따라 컬러 필터 등의 색도 변환막을 제공하여도 좋다.
- [0185] 이상과 같이 하여, 기판 위에 형성된 발광소자가 기판들 사이에 봉지된 발광장치를 얻을 수 있다.
- [0186] 또한, 본 실시형태에서 형성된 발광장치는, 기판들 사이에 봉지된 발광소자가 유기 화합물을 함유하는 층의 형성에 있어서, 종래보다 정밀도 좋게 선택적인 형성을 가능하게 하는 것이기 때문에, 재료의 손실을 삭감할 수 있음과 동시에, 저비용화를 도모할 수 있다.
- [0187] 본 실시형태에서 나타내는 구성은 실시형태 1~실시형태 3에서 나타내는 구성과 자유롭게 조합할 수 있다.
- [0188] [실시형태 6]
- [0189] 본 실시형태에서는, 본 발명에 의해 제조된 발광장치에 있어서의 구동회로의 실장 방법에 대하여 도 10을 사용하여 설명한다.
- [0190] 도 10(A)의 경우에는, 화소부(1001)의 주변에 소스 신호선 구동회로(1002) 및 게이트측 구동회로(1003a, 1003b)가 실장된다. 즉, 공지의 이방성 도전 접착제 및 이방성 도전 필름을 사용한 실장 방법, COG 방식, 와이어 본딩 방법, 및 땀납 범프를 사용한 리플로우(reflow) 처리 등에 의해 기판(1000) 위에 IC 칩(1005)을 실장함으로써, 소스 신호선 구동회로(1002) 및 게이트측 구동회로(1003a, 1003b) 등이 실장된다. 또한, IC 칩(1005)은 FPC(Flexible Printed Circuit)(1006)를 통하여 외부 회로와 접속된다.

- [0191] 또한, 소스 신호선 구동회로(1002)의 일부, 예를 들어, 아날로그 스위치를 기판 위에 일체로 형성하고, 또한, 그 외의 부분을 별도 IC 칩으로 실장하여도 좋다.
- [0192] 또한, 도 10(B)의 경우에는, 화소부(1001)와 게이트측 구동회로(1003a, 1003b) 등이 기판 위에 일체로 형성되고, 소스 신호선 구동회로(1002) 등이 별도 IC 칩에 실장된다. 즉, COG 방식 등의 실장 방법에 의해, 화소부(1001)와 게이트측 구동회로(1003a, 1003b) 등이 일체로 형성된 기판(1000) 위에 IC 칩(1005)을 실장함으로써, 소스 신호선 구동회로(1002) 등이 실장된다. 또한, IC 칩(1005)은 FPC(1006)를 통하여 외부 회로와 접속된다.
- [0193] 또한, 소스 신호선 구동회로(1002)의 일부, 예를 들어, 아날로그 스위치를 기판 위에 일체로 형성하고, 또한, 그 외의 부분을 별도 IC 칩에 실장하여도 좋다.
- [0194] 또한, 도 10(C)의 경우에는, TAB 방식에 의해 소스 신호선 구동회로(1002) 등이 실장된다. 또한, IC 칩(1005)은 FPC(1006)를 통하여 외부 회로와 접속된다. 도 10(C)의 경우에는, 소스 신호선 구동회로(1002) 등을 TAB 방식에 의해 실장하고 있지만, 게이트측 구동회로 등을 TAB 방식에 의해 실장하여도 좋다.
- [0195] IC 칩(1005)을 TAB 방식에 의해 실장하면, 기판에 대하여 화소부를 크게 형성할 수 있어, 좁은 액자화를 달성할 수 있다.
- [0196] 또한, IC 칩(1005) 대신에 유리 기판 위에 IC를 형성한 IC(이하, 드라이버 IC라고 표기한다)를 설치하여도 좋다. IC 칩(1005)은, 원형의 실리콘 웨이퍼로부터 IC 칩을 취출하기 때문에, 모체 기판 형상에 제약이 있다. 한편, 드라이버 IC는, 모체 기판이 유리이고 형상에 제약이 없기 때문에, 생산성을 높일 수 있다. 따라서, 드라이버 IC의 형상 치수는 자유롭게 설정할 수 있다. 예를 들면, 드라이버 IC의 긴 변의 길이를 15 mm 이상 80 mm 이하로 형성하면, IC 칩을 실장하는 경우와 비교하여, 필요한 수를 줄일 수 있다. 그 결과, 접속 단자수를 저감할 수 있고, 제조상의 수율을 향상시킬 수 있다.
- [0197] 드라이버 IC는, 기판 위에 형성된 결정질 반도체막을 사용하여 형성할 수 있고, 결정질 반도체막은 연속 발진형 레이저광을 조사함으로써 형성하면 좋다. 연속 발진형 레이저광을 조사하여 얻어지는 반도체막은, 결정 결함이 적고 대립경의 결정립을 가진다. 그 결과, 이와 같은 반도체막을 가지는 트랜지스터는 이동도나 응답 속도가 양호하게 되어, 고속 구동이 가능하게 되고, 드라이버 IC에 매우 적합하다.
- [0198] 본 실시형태에서 나타내는 구성은 실시형태 1~실시형태 5에서 나타내는 구성과 자유롭게 조합할 수 있다.
- [0199] [실시형태 7]
- [0200] 본 실시형태에서는, 본 발명에 의해 형성된 발광소자를 가지는 발광장치를 사용하여 완성시킨 다양한 전자기기에 대하여 도 13을 사용하여 설명한다.
- [0201] 본 발명에 의해 제조된 발광장치를 구비한 전자기기로서, 텔레비전 장치(단순히, 텔레비전 또는 텔레비전 수신기라고도 부른다), 비디오 카메라, 디지털 카메라 등의 카메라, 고글형 디스플레이(헤드 장착형 디스플레이), 내비게이션 시스템, 음향 재생장치(카 오디오, 오디오 컴포넌트 등), 노트형 퍼스널 컴퓨터, 게임기기, 휴대형 정보 단말기(모바일 컴퓨터, 휴대 전화기, 휴대형 게임기 또는 전자 서적 등), 기록 매체를 구비한 화상 재생장치(구체적으로는, 디지털 비디오 디스크(DVD) 등의 기록 매체를 재생하고, 그의 화상을 표시할 수 있는 표시장치를 구비한 장치), 조명기구 등을 들 수 있다. 이들 전자기기의 구체예에 대하여 도 13을 참조하여 설명한다.
- [0202] 도 13(A)는 표시장치로서, 케이스(8001), 지지대(8002), 표시부(8003), 스피커부(8004), 비디오 입력 단자(8005) 등을 포함한다. 본 발명을 사용하여 형성되는 발광장치를 그 표시부(8003)에 적용할 수 있다. 또한, 표시장치는, 퍼스널 컴퓨터용, TV 방송 수신용, 광고 표시용 등의 모든 정보 표시용 장치를 포함한다. 또한, 본 발명을 사용하여 형성되는 발광장치는 재료의 손실 삭감 등이 가능하기 때문에, 이것을 표시장치의 표시부에 적용함으로써, 표시장치의 저비용화를 도모할 수 있다.
- [0203] 도 13(B)는 노트형 퍼스널 컴퓨터로서, 본체(8101), 케이스(8102), 표시부(8103), 키보드(8104), 외부 접속 포트(8105), 마우스(8106) 등을 포함한다. 본 발명을 사용하여 형성되는 발광장치를 그 표시부(8103)에 적용할 수 있다. 또한, 본 발명을 사용하여 형성되는 발광장치는 재료의 손실 삭감 등이 가능하기 때문에, 이것을 노트형 퍼스널 컴퓨터의 표시부에 적용함으로써, 노트형 퍼스널 컴퓨터의 저비용화를 도모할 수 있다.
- [0204] 도 13(C)는 비디오 카메라로서, 본체(8201), 표시부(8202), 케이스(8203), 외부 접속 포트(8204), 리모콘 수신부(8205), 수상부(8206), 배터리(8207), 음성 입력부(8208), 조작 키(8209), 접안부(8210) 등을 포함한다. 본

발명을 사용하여 형성되는 발광장치를 그 표시부(8202)에 적용할 수 있다. 또한, 본 발명을 사용하여 형성되는 발광장치는 재료의 손실 삭감 등이 가능하기 때문에, 이것을 비디오 카메라의 표시부에 적용함으로써, 비디오 카메라의 저비용화를 도모할 수 있다.

[0205] 도 13(D)는 탁상 조명기구로서, 조명부(8301), 전등갓(8302), 가변 암(arm)(8303), 지주(8304), 받침대(8305), 전원(8306)을 포함한다. 본 발명을 사용하여 형성되는 발광장치를 조명부(8301)에 적용할 수 있다. 또한, 조명기구에는 천장 고정형 조명기구 또는 벽걸이형 조명기구 등도 포함된다. 또한, 본 발명을 사용하여 형성되는 발광장치는 재료의 손실 삭감 등이 가능하기 때문에, 이것을 조명기구에 적용함으로써, 조명기구의 저비용화를 도모할 수 있다.

[0206] 도 13(E)는 휴대 전화기로서, 본체(8401), 케이스(8402), 표시부(8403), 음성 입력부(8404), 음성 출력부(8405), 조작 키(8406), 외부 접속 포트(8407), 안테나(8408) 등을 포함한다. 본 발명을 사용하여 형성된 발광장치를 그 표시부(8403)에 적용할 수 있다. 또한, 본 발명을 사용하여 형성되는 발광장치는 재료의 손실 삭감 등이 가능하기 때문에, 이것을 휴대 전화기의 표시부에 적용함으로써, 휴대 전화기의 저비용화를 도모할 수 있다.

[0207] 이상과 같이 하여, 본 발명의 제조방법을 이용하여 형성된 발광소자를 사용한 전자기기를 얻을 수 있다. 본 발명의 제조방법을 이용하여 형성된 발광소자를 가지는 발광장치의 적용 범위는 극히 넓고, 이 발광장치를 모든 분야의 전자기기에 적용하는 것이 가능하다.

[0208] 또한, 본 실시형태에서 나타내는 전자기기는 실시형태 1~실시형태 6에서 나타낸 구성을 자유롭게 조합하여 실시하는 것이 가능하다.

[0209] [실시예 1]

[0210] 본 실시예에서는, 본 발명의 효과를 실험 결과에 의거하여 설명한다.

[0211] 유리 기판 위에 산화규소를 포함하는 인듐 주석 산화물을 사용하여 스퍼터링법에 의해 광촉매성 도전막을 110 nm의 막 두께로 형성하여, 광촉매성 도전막 위에 감광성 아크릴 수지를 성막하고, 포토리소그래피법에 의해 패터닝하여 광촉매성 도전막의 일부 위에 절연막을 형성하였다.

[0212] 다음에, 산소 분위기하에서 기판 표면에 자외선을 조사하여, 기판 표면의 산화 처리를 행하였다.

[0213] 다음에, 실시형태 1에서 설명한 도 11에 나타내는 처리실에서 기판 표면에 실란 커플링제막을 형성하였다. 본 실시예에서는, 실란 커플링제로서 헵타데카플루오로-1,1,2,2-테트라하이드로데실트리메톡시실란을 사용하였다.

[0214] 다음에, 실란 커플링제막의 표면에 메탈 할라이드 램프를 사용하여 자외선을 조사하여, 광촉매성 도전막 위의 실란 커플링제막만 분해시킴으로써, 광촉매성 도전막 위를 친액성으로 개질시켰다. 또한, 본 실시예에서는, 광조사 시간을 4 패턴(2분, 5분, 10분, 15분)으로 바꾸어 개질 처리를 행하였다.

[0215] 여기서, 다음에 나타내는 샘플(1)~(3)을 사용하여, 실란 커플링제막 형성 후 광 조사 전후에 있어서의 광촉매성 도전막 위 및 절연막 위에서의 접촉각의 측정을 행하였다.

[0216] 샘플 (1) : 순수(純水), 샘플 (2) : 폴리티오펜계 폴리머를 함유하는 조성물(SEPLEGDYA OC-AE, 신에츠 폴리머사제) : 에틸렌 글리콜 : 계면활성제(Olfine E1010 닛신 화학 공업사제) = 1 : 1 : 0.005(중량비)의 혼합 용액, 샘플 (3) : 폴리티오펜계 폴리머를 함유하는 조성물(SEPLEGDYA OC-AE, 신에츠 폴리머사제) : 에틸렌 글리콜 : 계면활성제(NIKKOL BT-9, 닛코 케미컬즈사제) = 1 : 1 : 0.005(중량비)의 혼합 용액으로 하고, 샘플 (1)~(3)을 사용하여 접촉각을 측정한 결과를 도 14(A)~도 14(C)에 나타낸다.

[0217] 상기 결과로부터, 광촉매성 도전막 표면의 쪽이 절연막 표면보다 실란 커플링제막 형성 후 광 조사 후에 있어서의 접촉각의 저하가 큰 것을 알 수 있다. 또한, 본 실시예에 있어서의 광 조사 시간(5분~15분)에 있어서는, 샘플 (1)~(3)의 어느 경우에서도 광촉매성 도전막 표면에서 용액에 대한 접촉각과 절연막 표면에서 용액에 대한 접촉각과의 차이가 20° 이상이 되었다.

[0218] 또한, 샘플 (2)와 (3)에 관해서는, 실란 커플링제막 형성 후에 광 조사가 이루어진 광촉매성 도전막 표면에서 용액에 대한 접촉각이 30° 이하이고, 또한, 광촉매성 도전막 표면에서 용액에 대한 접촉각과 절연막 표면에서 용액에 대한 접촉각의 차이가 20° 이상이 되는 경우에, 잉크젯법에 의한 성막을 행하였지만, 광촉매성 도전막 위에만 양호하게 패턴 형성이 가능하였다.

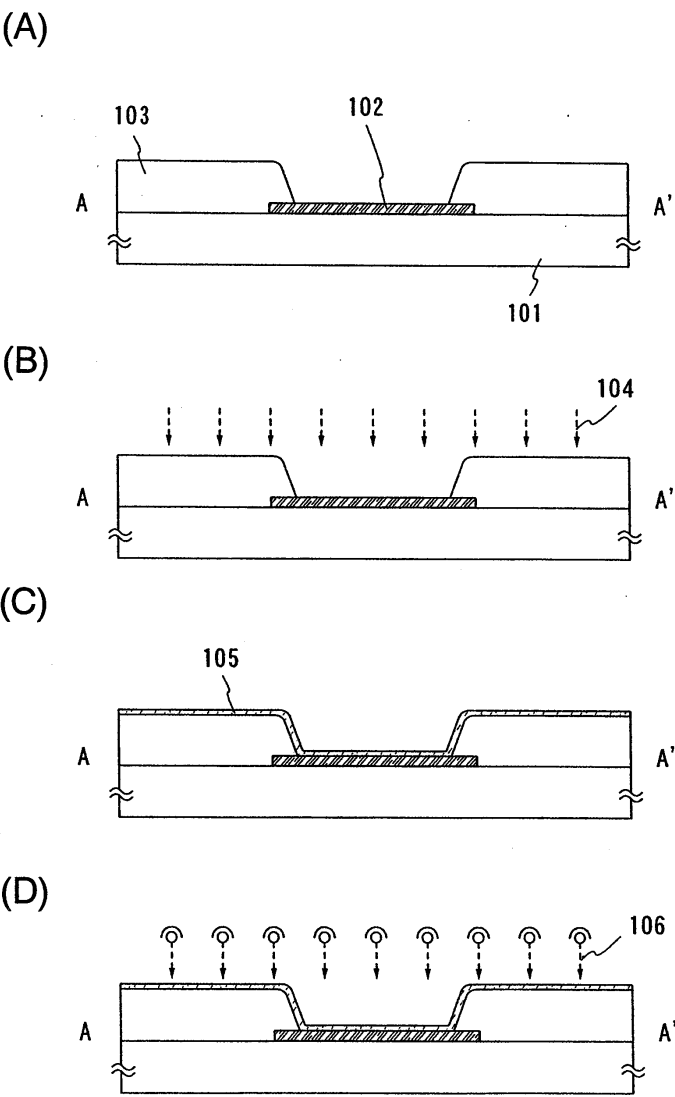
[0219] 따라서, 본 실시예의 결과로부터 알 수 있는 바와 같이, 본 발명을 사용함으로써, 피성막 표면 위에 접촉각이 다른 부분을 형성할 수 있으므로, 잉크젯법 등의 액적 토출법을 이용했을 때의 양호한 패턴 형성이 가능하게 된다.

도면의 간단한 설명

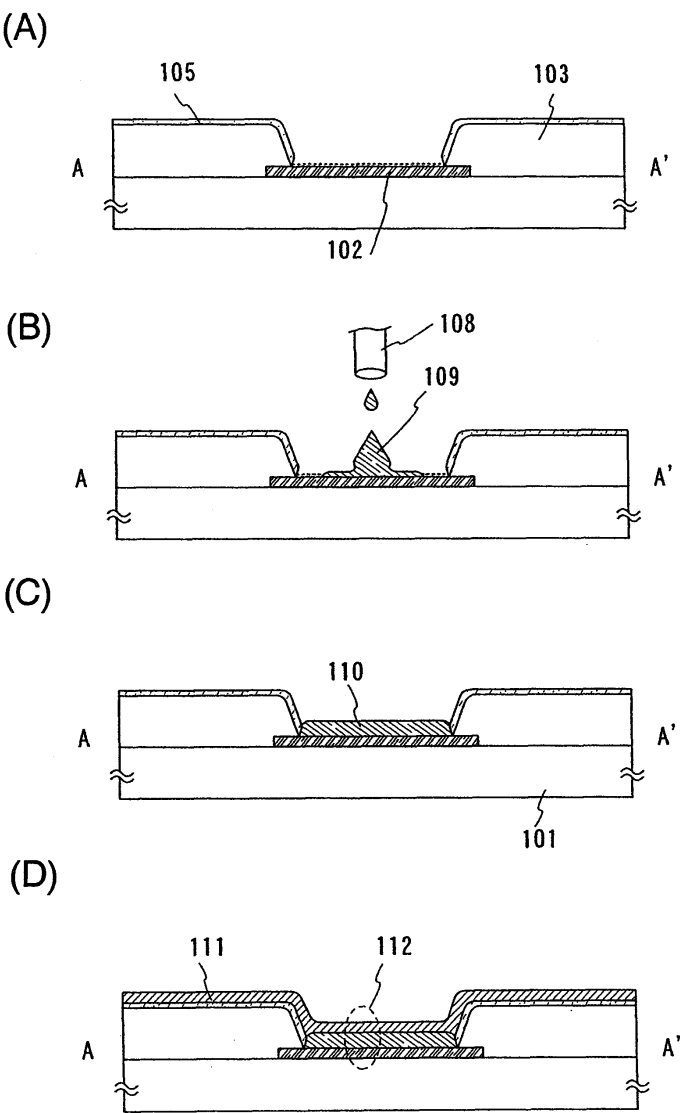
- [0220] 도 1은 본 발명의 패턴 형성 방법에 대하여 설명하는 도면.
- [0221] 도 2는 본 발명의 패턴 형성 방법에 대하여 설명하는 도면.
- [0222] 도 3은 역스태거형 박막트랜지스터를 포함하는 발광장치의 일례를 나타내는 도면.
- [0223] 도 4는 유기 박막트랜지스터를 포함하는 발광장치의 일례를 나타내는 도면.
- [0224] 도 5는 유기 박막트랜지스터의 구조를 설명하는 도면.
- [0225] 도 6은 패시브 매트릭스형 발광장치의 상면도 및 단면도.
- [0226] 도 7은 패시브 매트릭스형 발광장치의 사시도.
- [0227] 도 8은 패시브 매트릭스형 발광장치의 상면도.
- [0228] 도 9는 발광장치의 봉지(封止) 구조를 나타내는 도면.
- [0229] 도 10은 발광장치에 실장되는 구동회로에 대하여 설명하는 도면.
- [0230] 도 11은 실란 커플링제 처리에 대하여 설명하는 도면.
- [0231] 도 12는 액적토출장치에 대하여 설명하는 도면.
- [0232] 도 13은 전자기기의 예를 나타내는 도면.
- [0233] 도 14는 실시예 1에서의 실험 결과를 나타내는 그래프.

도면

도면1

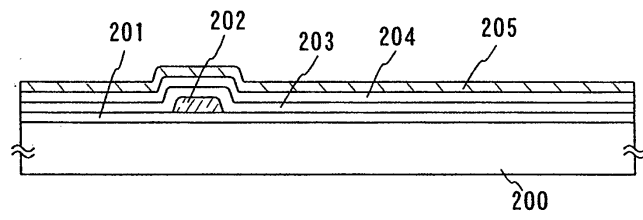


도면2

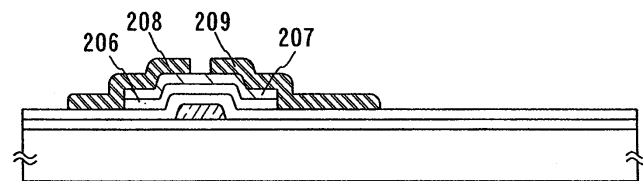


도면3

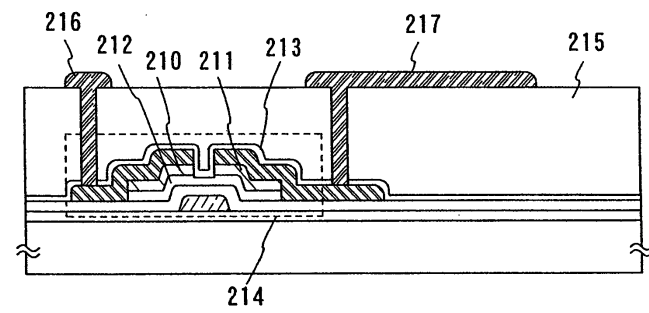
(A)



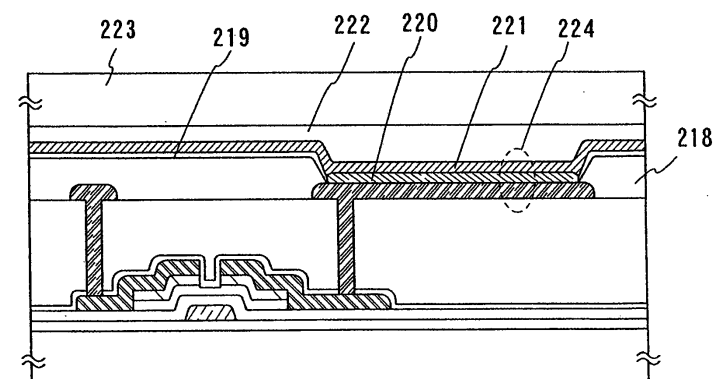
(B)



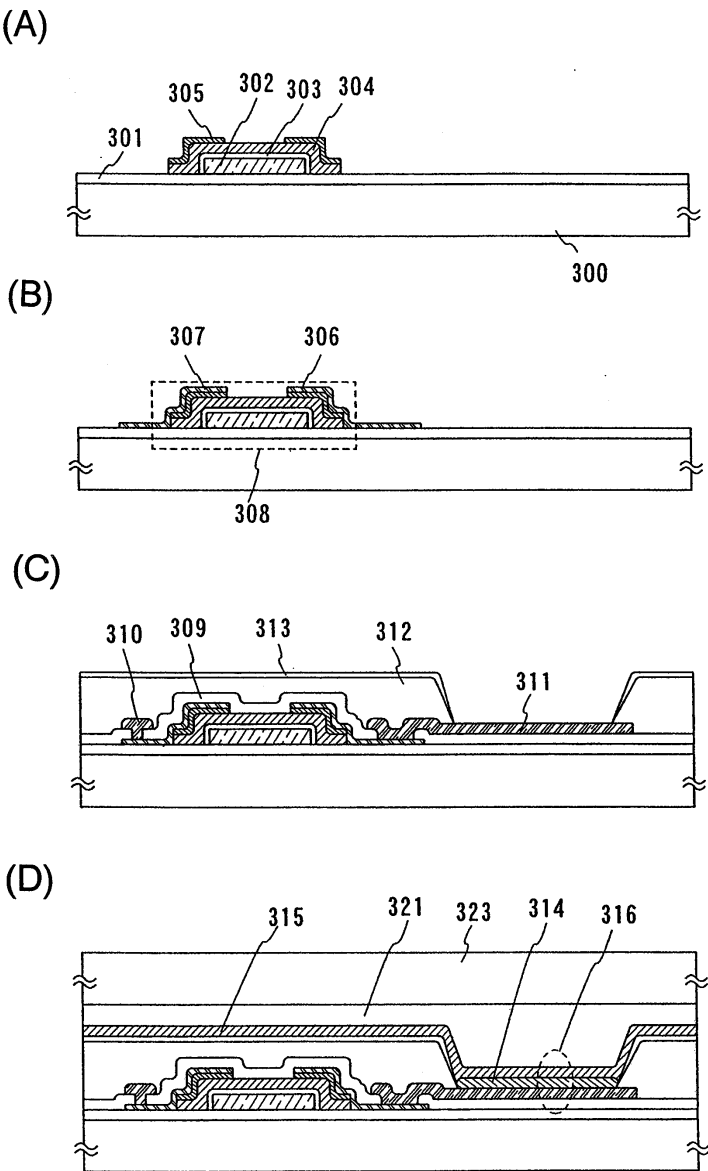
(C)



(D)

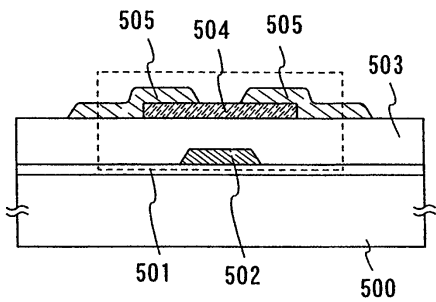


도면4

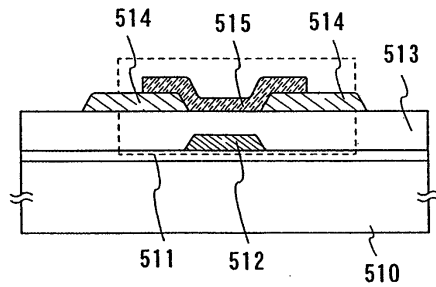


도면5

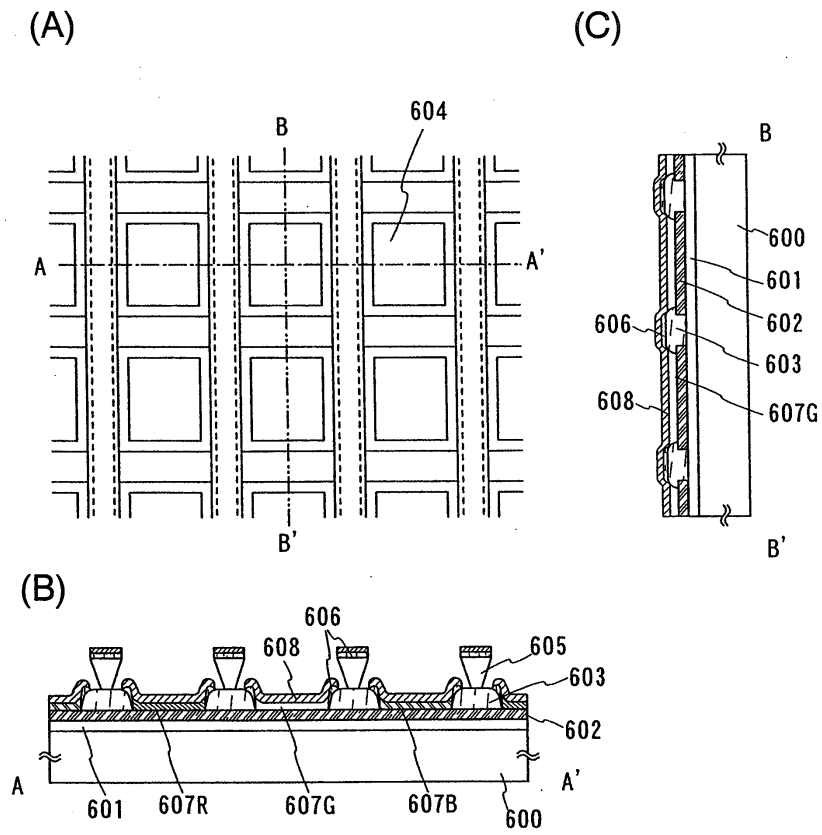
(A)



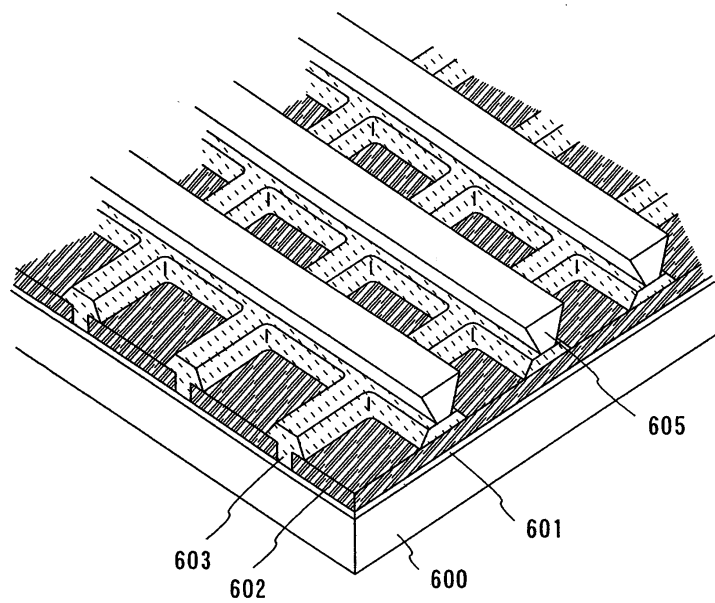
(B)



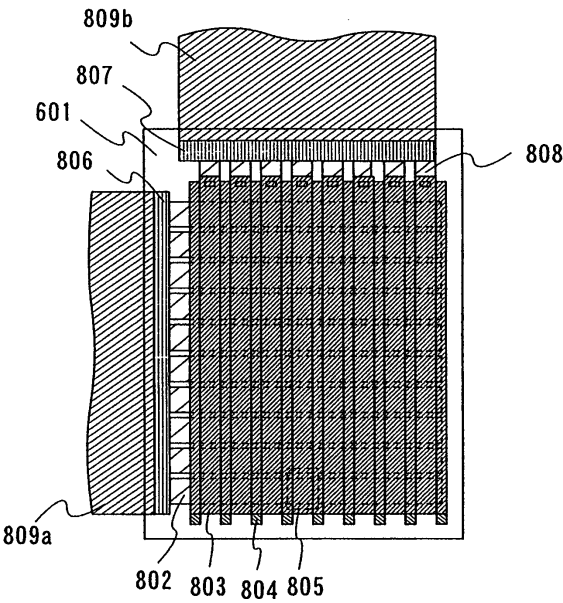
도면6



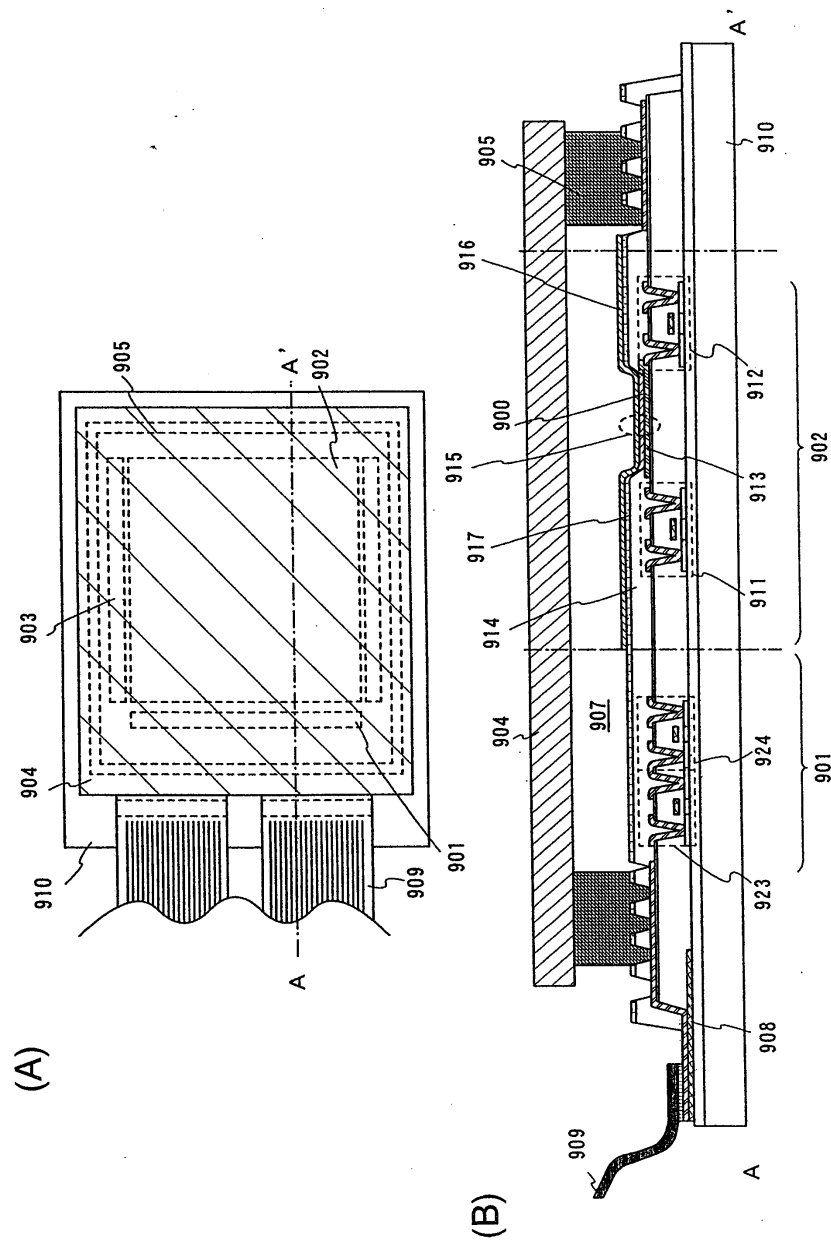
도면7



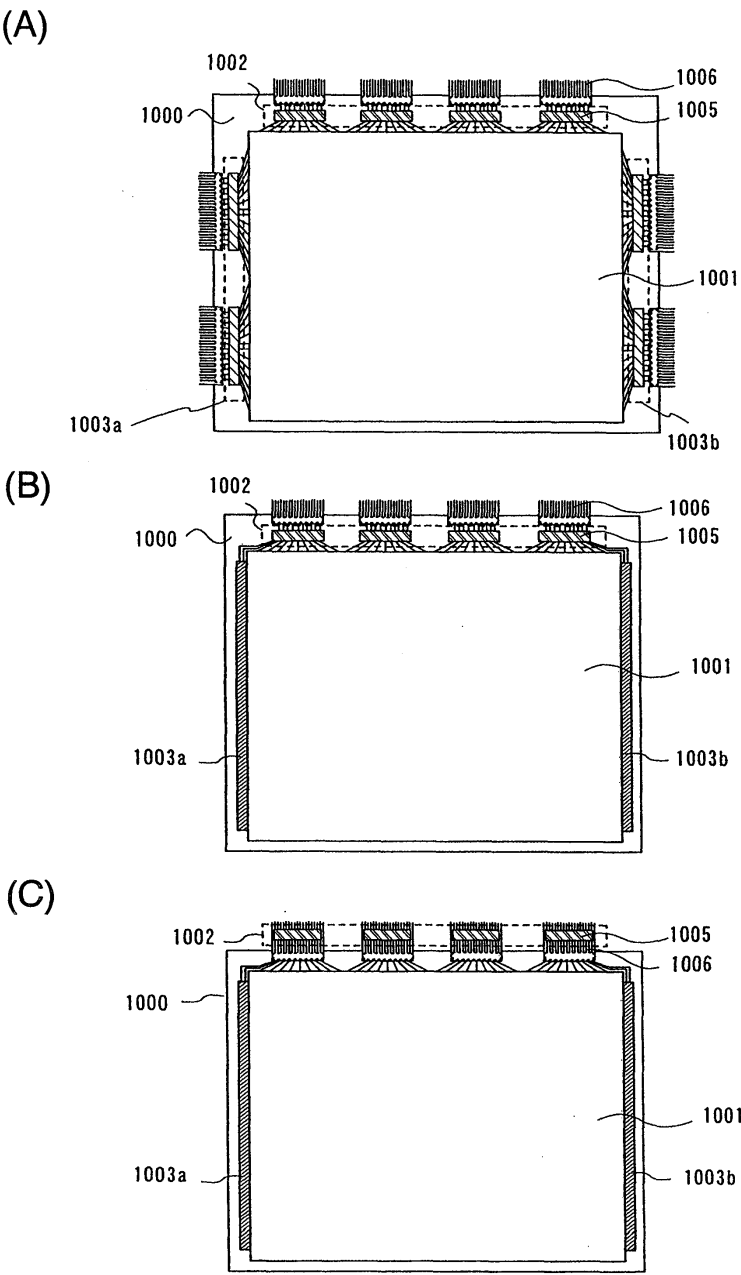
도면8



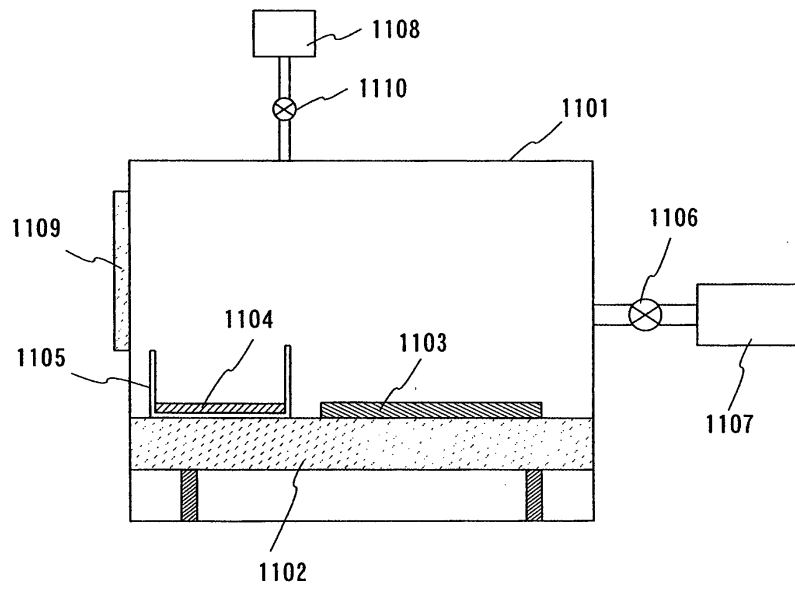
도면9



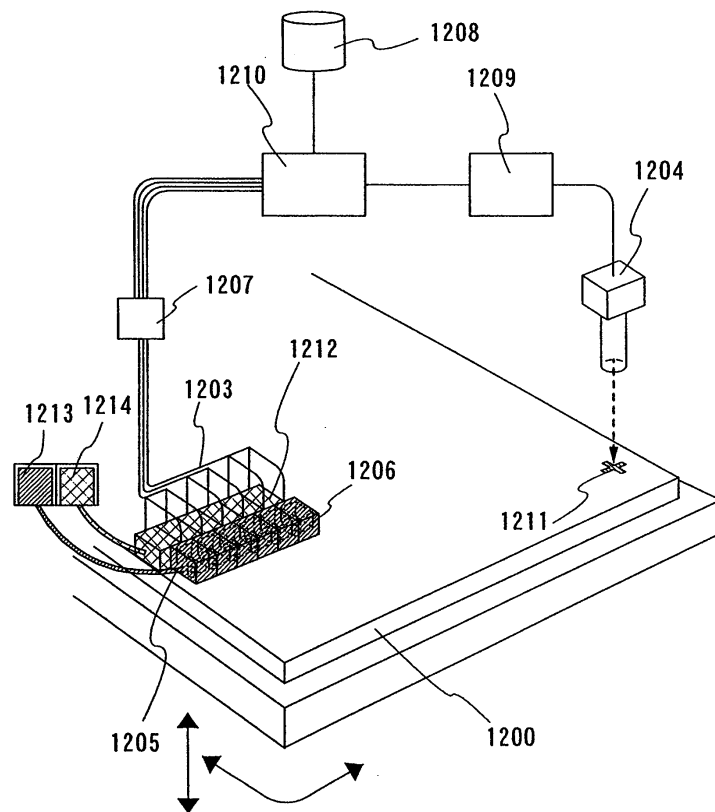
도면10



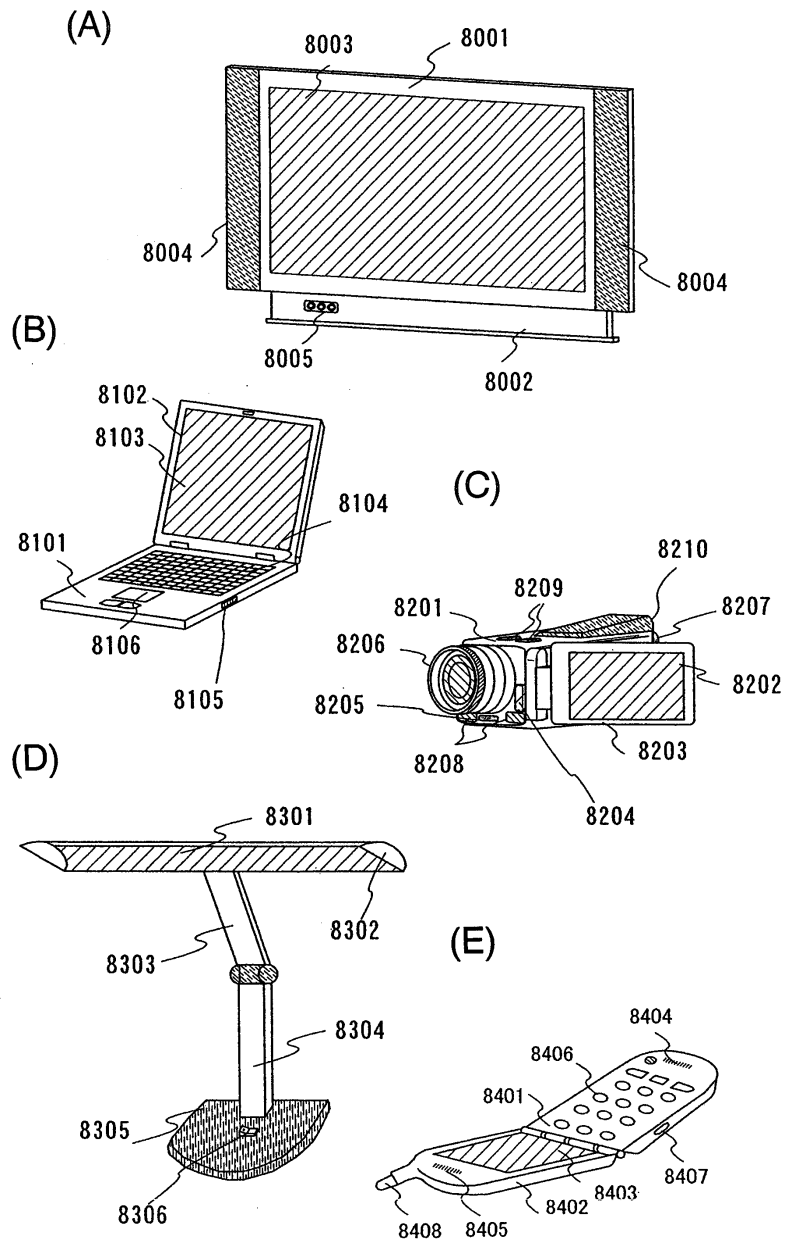
도면11



도면12



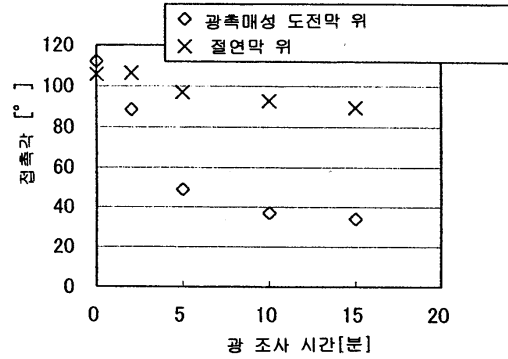
도면13



도면14

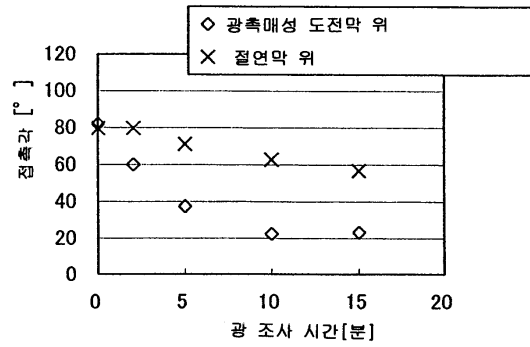
(A)

샘플 (1)



(B)

샘플 (2)



(C)

샘플 (3)

