

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7009814号
(P7009814)

(45)発行日 令和4年2月10日(2022.2.10)

(24)登録日 令和4年1月17日(2022.1.17)

(51)国際特許分類

F I

G 0 1 R 31/50 (2020.01)

G 0 1 R 31/50

G 0 1 R 31/12 (2020.01)

G 0 1 R 31/12

Z

H 0 5 K 3/00 (2006.01)

H 0 5 K 3/00

T

請求項の数 5 (全13頁)

(21)出願番号 特願2017-145071(P2017-145071)
 (22)出願日 平成29年7月27日(2017.7.27)
 (65)公開番号 特開2019-27844(P2019-27844A)
 (43)公開日 平成31年2月21日(2019.2.21)
 審査請求日 令和2年6月30日(2020.6.30)

(73)特許権者 392019709
 日本電産リード株式会社
 京都府京都市右京区西京極堤外町10番地
 (74)代理人 100074561
 弁理士 柳野 隆生
 (74)代理人 100124925
 弁理士 森岡 則夫
 (74)代理人 100141874
 弁理士 関口 久由
 (74)代理人 100143373
 弁理士 大西 裕人
 (74)代理人 100137545
 弁理士 荒川 聡志
 (74)代理人 100138689

最終頁に続く

(54)【発明の名称】 絶縁検査装置及び絶縁検査方法

(57)【特許請求の範囲】

【請求項1】

複数の導体パターンが形成された検査対象の基板における、前記複数の導体パターンに接触するための複数のプローブと、

前記複数のプローブを介して、前記複数の導体パターンのうちの、いずれかである第一パターンと、前記第一パターン以外のいずれかである第二パターンとの間に電圧を出力する電源部と、

前記第一パターンと前記第二パターンとの間でのスパーク及び部分放電のうち少なくとも一方の発生を検出する放電検出部と、

前記放電検出部によって前記少なくとも一方の発生が検出されたとき、前記電源部による電圧出力を停止又は低下させる電源制御部と、

前記放電検出部によって前記少なくとも一方の発生が検出されたとき、前記第一パターンと前記第二パターンとを導通させる強制放電部とを備える絶縁検査装置。

【請求項2】

前記電圧を出力するために前記電源部から前記第一パターン及び前記第二パターンのうち少なくとも一方に至る導電経路を、前記強制放電部によって導通される導通経路とは異なる位置で開閉するスイッチをさらに備え、

前記電源制御部は、前記放電検出部によって前記少なくとも一方の発生が検出されたとき、前記スイッチを開かせることによって前記電源部による電圧出力を停止させる請求項1記載の絶縁検査装置。

【請求項 3】

前記放電検出部は、FPGA、ASIC、又はリアルタイムOSを用いる若しくはOSを用いないマイクロコンピュータを用いて構成されている請求項 1 又は 2 に記載の絶縁検査装置。

【請求項 4】

前記第一パターンと前記第二パターンとの間の電圧と電流とに基づいて、当該パターン間の絶縁性を判断する判断部をさらに備える請求項 1 ～ 3 のいずれか 1 項に記載の絶縁検査装置。

【請求項 5】

複数の導体パターンが形成された検査対象の基板における、前記複数の導体パターンのうちの、いずれかである第一パターンと、前記第一パターン以外のいずれかである第二パターンとの間に電圧を出力する電源出力工程と、

前記第一パターンと前記第二パターンとの間でのスパーク及び部分放電のうち少なくとも一方の発生を検出する放電検出工程と、

前記少なくとも一方の発生が検出されたとき、前記電源出力工程による電圧出力を停止又は低下させる電源制御工程と、

前記放電検出工程によって前記少なくとも一方の発生が検出されたとき、前記第一パターンと前記第二パターンとを導通させる強制放電工程とを含む絶縁検査方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、複数の導体パターンが形成された基板の絶縁検査を行う絶縁検査装置及び絶縁検査方法に関する。

【背景技術】

【0002】

従来より、一对の導体パターン間に電源部から直流電圧を供給し、導体パターン間で得られた電圧値と電流値とから絶縁抵抗値を算出し、抵抗値の算出が完了した時点で電源部を制御して印加電圧値を低下させる技術が知られている（例えば、特許文献 1 参照。）。特許文献 1 には、電源部による直流電圧の出力の開始直後から抵抗値に基づく絶縁状態の判別が完了するまでの間において、放電検出部から検出信号が出力されたときには、一对の導体パターン間にスパークが発生したことを検出することが記載されている。

【先行技術文献】

【特許文献】

【0003】

【文献】特開 2015-10880 号公報（段落 0043，0044）

【発明の概要】

【発明が解決しようとする課題】

【0004】

ところで、導体パターン間でスパークが発生すると、導体パターン間の基板が炭化したり、汚損したりして導体パターン間の抵抗値が低下する場合がある。また、スパークにより導体パターンに欠落が発生する場合がある。さらに、導体パターンに欠落が発生すると、その欠落部分のエッジでさらにスパークが発生しやすくなったり、導体パターン間の抵抗値が低下することによってさらにスパークが発生しやすくなったりするおそれがある。

【0005】

このように、スパーク等の放電が長時間継続したり、スパーク等の放電が繰り返されたりすると、基板の損傷が拡大してしまうという不都合があった。

【0006】

本発明の目的は、放電による基板の損傷が拡大するおそれを低減することができる絶縁検査装置及び絶縁検査方法を提供することである。

【課題を解決するための手段】

【0007】

本発明に係る絶縁検査装置は、複数の導体パターンが形成された検査対象の基板における、前記複数の導体パターンに接触するための複数のプローブと、前記複数のプローブを介して、前記複数の導体パターンのうちの、いずれかである第一パターンと、前記第一パターン以外のいずれかである第二パターンとの間に電圧を出力する電源部と、前記第一パターンと前記第二パターンとの間でのスパーク及び部分放電のうち少なくとも一方の発生を検出する放電検出部と、前記放電検出部によって前記少なくとも一方の発生が検出されたとき、前記電源部による電圧出力を停止又は低下させる電源制御部とを備える。

【0008】

また、本発明に係る絶縁検査方法は、複数の導体パターンが形成された検査対象の基板における、前記複数の導体パターンのうちの、いずれかである第一パターンと、前記第一パターン以外のいずれかである第二パターンとの間に電圧を出力する電源出力工程と、前記第一パターンと前記第二パターンとの間でのスパーク及び部分放電のうち少なくとも一方の発生を検出する放電検出工程と、前記少なくとも一方の発生が検出されたとき、前記電源出力工程による電圧出力を停止又は低下させる電源制御工程とを含む。

10

【0009】

これらの構成によれば、第一パターンと第二パターンとの間でのスパーク及び部分放電のうち少なくとも一方の発生が検出され、絶縁検査の対象となる第一パターンと第二パターンとの間で前記少なくとも一方が発生すると、前記少なくとも一方の発生が検出され、絶縁検査のために第一パターンと第二パターンとの間に出力されていた電圧出力が停止又は低下される。その結果、スパーク等の放電が長時間継続したり、放電が繰り返されたりするおそれが低減され、放電による基板の損傷が拡大するおそれを低減することができる。

20

【0010】

また、前記放電検出部によって前記少なくとも一方の発生が検出されたとき、前記第一パターンと前記第二パターンとを導通させる強制放電部をさらに備えることが好ましい。

【0011】

この構成によれば、前記少なくとも一方の発生が検出されると、第一パターンと第二パターンとが導通され、第一パターンと第二パターンの浮遊容量が放電されて、第一パターンと第二パターンとの電位が同一化されるので、スパーク等の放電が長時間継続したり、放電が繰り返されたりするおそれが低減され、放電による基板の損傷が拡大するおそれを低減することができる。

30

【0012】

また、前記電圧を出力するために前記電源部から前記第一パターン及び前記第二パターンのうち少なくとも一方に至る導電経路を、前記強制放電部によって導通される導通経路とは異なる位置で開閉するスイッチをさらに備え、前記電源制御部は、前記放電検出部によって前記少なくとも一方の発生が検出されたとき、前記スイッチを開かせることによって前記電源部による電圧出力を停止させることが好ましい。

【0013】

この構成によれば、スパーク及び部分放電のうち少なくとも一方が発生すると、スイッチが開いて電源部が第一パターン及び第二パターンのうち少なくとも一方から切り離されるので、第一及び第二パターン間への電源部の電圧出力が速やかに停止される。これにより、スパーク又は部分放電が長時間継続したり、スパーク又は部分放電が繰り返されたりすることが防止されるので、スパーク又は部分放電等の放電による基板の損傷が拡大するおそれが低減する。さらに、スイッチは、強制放電部による放電の経路となる導通経路とは異なる位置で、電源部から検査対象の第一又は第二パターンに至る導電経路を開閉するので、スイッチが開いても、第一及び第二パターンに充電された電荷の放電が阻害されることがない。

40

【0014】

前記放電検出部は、FPGA、ASIC、又はリアルタイムOSを用いる若しくはOSを用いないマイクロコンピュータを用いて構成されていることが好ましい。

50

【0015】

この構成によれば、スパークが発生したか否かの判断を、パーソナルコンピュータなどの情報系OSを用いたコンピュータで判断する場合と比べて高速に判断できるので、スパークによる基板の損傷が拡大するおそれを低減することが容易である。

【0016】

また、前記第一パターンと前記第二パターンとの間の電圧と電流とに基づいて、当該パターン間の絶縁性を判断する判断部をさらに備えることが好ましい。

【0017】

この構成によれば、第一パターンと第二パターンとの間の絶縁性を判断することができる。

【発明の効果】

【0018】

このような構成の絶縁検査装置及び絶縁検査方法は、放電による基板の損傷が拡大するおそれを低減することができる。

【図面の簡単な説明】

【0019】

【図1】本発明の一実施形態に係る絶縁検査方法を用いる絶縁検査装置の概略構成図である。

【図2】図1に示す放電検出部の構成の一例を示すブロック図である。

【図3】図1に示す絶縁検査装置の動作の一例を示すフローチャートである。

【図4】電源制御工程の回路動作を説明するための説明図である。

【発明を実施するための形態】

【0020】

以下、本発明に係る実施形態を図面に基づいて説明する。なお、各図において同一の符号を付した構成は、同一の構成であることを示し、その説明を省略する。図1は、本発明の一実施形態に係る絶縁検査方法を用いる絶縁検査装置1の概略構成図である。図1は、絶縁検査のために、検査対象となる基板Pが絶縁検査装置1と接続された状態を示している。

【0021】

なお、検査対象となる基板Pは、例えば、プリント配線基板、ガラスエポキシ基板、フレキシブル基板、セラミック多層配線基板、液晶ディスプレイやEL(Electro-Luminescence)ディスプレイ等のディスプレイ用の電極板、タッチパネル用等の透明導電板、及び半導体パッケージ用のパッケージ基板やフィルムキャリア、半導体ウェハや半導体チップやCSP(Chip Size Package)等の半導体基板等々種々の基板であってもよい。

【0022】

図1では、基板Pの表面に、四つの導体パターンP1、P2、P3、P4(導体パターン)が形成されている例を示している。

【0023】

図1に示す絶縁検査装置1は、プローブPr1、Pr2、Pr3、Pr4、電源部2、電流検出部3、電圧検出部4、切替回路部5、放電検出部6(電源制御部)、スイッチング素子SW1(強制放電部)、スイッチング素子SW2(スイッチ)、及び制御部7を備えている。

【0024】

プローブPr1、Pr2、Pr3、Pr4は、基板Pの導体パターンP1、P2、P3、P4とそれぞれ接触される接触子である。なお、導体パターン及びプローブの数は、それぞれ複数であればよく、四つに限らない。スイッチング素子SW1、SW2は、例えばトランジスタ等の半導体スイッチング素子や、リレースイッチ等を用いて構成されている。

【0025】

電源部2は、検査対象の導体パターン間に絶縁検査用の電圧を出力する電源回路である。電源部2は、例えばスイッチング電源回路等を用いて構成された直流定電圧電源回路である。電源部2のプラス側出力端子は、スイッチング素子SW2、放電検出部6、及びプラス側配線Lpを介して切替回路部5と接続されている。電源部2のマイナス側出力端子は

10

20

30

40

50

、電流検出部 3、及びマイナス側配線 L_m を介して切替回路部 5 と接続されている。また、電源部 2 のマイナス側出力端子は回路グラウンドに接続されており、マイナス側配線 L_m は電流検出部 3 を介して回路グラウンドに接続されている。

【0026】

なお、電源部 2 は、必ずしも定電圧電源回路に限らない。電源部は、可変電圧源であってもよく、例えば特開 2015-45542 号公報に記載されているように、定電流源と、定電流源の出力電圧が所定の上限電圧を超えないように制限するリミッタ回路とを組み合わせで電源部としてもよい。電源部 2 としては、例えば特開 2001-178137 号公報に記載の昇圧型スイッチング電源回路を用いることができる。

【0027】

電流検出部 3 は、例えばシャント抵抗やホール素子、アナログデジタルコンバータ等を用いて構成されている。電流検出部 3 は、マイナス側配線 L_m に流れる電流 I を検出し、その検出された電流 I を示す信号を制御部 7 へ出力する。

【0028】

電圧検出部 4 は、例えば分圧抵抗やアナログデジタルコンバータ等を用いて構成されている。電圧検出部 4 は、プラス側配線 L_p と回路グラウンドとの間の電圧 V を検出し、その検出された電圧 V を示す信号を制御部 7 へ出力する。回路グラウンドは、電流検出部 3 を介してマイナス側配線 L_m と接続されているから、電圧検出部 4 は、プラス側配線 L_p とマイナス側配線 L_m との間の電圧 V 、すなわち検査対象の導体パターン相互間の電圧 V を検出することになる。

【0029】

切替回路部 5 は、例えば、制御部 7 からの制御信号に応じてオン、オフする複数のスイッチング素子を用いて構成されている。切替回路部 5 は、各スイッチング素子のオン、オフの組み合わせによって、プラス側配線 L_p とプローブ P_{r1} , P_{r2} , P_{r3} , P_{r4} との接続関係、及びマイナス側配線 L_m とプローブ P_{r1} , P_{r2} , P_{r3} , P_{r4} との接続関係を切り替え可能にされている。

【0030】

これにより、例えば導体パターン P_1 , P_2 間の絶縁検査を行うときは、制御部 7 は、切替回路部 5 によって、プローブ P_{r1} とプラス側配線 L_p とを接続させ、プローブ P_{r2} とマイナス側配線 L_m とを接続させる。その結果、電源部 2 からの出力電圧が導体パターン P_1 , P_2 間に印加され、導体パターン P_1 , P_2 間に流れる電流が電流検出部 3 で検出され、導体パターン P_1 , P_2 間の電圧が電圧検出部 4 で検出される。この場合、導体パターン P_1 は第一パターンの一例に相当し、導体パターン P_2 は第二パターンの一例に相当している。

【0031】

なお、制御部 7 は、複数の導体パターンのうち一つと、残りの配線パターンとの間の絶縁検査を行ってもよい。この場合、制御部 7 は、切替回路部 5 によって、プローブ P_{r1} とプラス側配線 L_p とを接続させ、プローブ P_{r2} , P_{r3} , P_{r4} とマイナス側配線 L_m とを接続させてもよい。この場合、導体パターン P_1 は第一パターンの一例に相当し、導体パターン P_2 , P_3 , P_4 は第二パターンの一例に相当する。

【0032】

以下、説明を簡単にするため、導体パターン P_1 , P_2 間の絶縁検査を例示し、切替回路部 5 によって、プローブ P_{r1} とプラス側配線 L_p とを接続させ、プローブ P_{r2} とマイナス側配線 L_m とを接続させた場合について説明する（図 1）。

【0033】

スイッチング素子 SW_1 は、例えば一端が、スイッチング素子 SW_2 を介して電源部 2 と接続されると共に放電検出部 6 を介してプラス側配線 L_p と接続されている。スイッチング素子 SW_1 の他端は回路グラウンドと接続されている。スイッチング素子 SW_1 は、制御部 7 からの制御信号に応じてオン、オフする。スイッチング素子 SW_1 は、通常オフされている。

【0034】

スイッチング素子SW1がオンすると、検査対象の導体パターン、例えば導体パターンP1と導体パターンP2とが、回路グラウンド、電流検出部3、切替回路部5、及びプローブPr1, Pr2を介して導通する。その結果、導体パターンP1, P2が即座に略同電位にされる。

【0035】

スイッチング素子SW1は、強制放電部の一例に相当している。なお、強制放電部は、スイッチング素子SW1単体で構成される例に限らない。例えば、強制放電部を、スイッチング素子と抵抗との直列回路によって構成してもよい。

【0036】

放電検出部6は、検査対象の導体パターン間、例えば導体パターンP1, P2間でのスパーク及び部分放電の発生を検出する。放電検出部6は、スパーク又は部分放電の発生を検出した場合、放電検出信号をスイッチング素子SW1へ出力し、スイッチング素子SW1をオンさせる。部分放電 (partial discharge) は、例えばJIS C 60664-1 (IEC60664-1) の用語の定義に記載されているように、絶縁部を部分的にブリッジする電気放電である。

【0037】

また、放電検出部6は、スパーク又は部分放電の発生を検出した場合、放電検出信号を電源部2へ出力することによって電源部2のスイッチング動作を停止させ、電源部2の電圧出力を停止させる。また、放電検出部6は、スパーク又は部分放電の発生を検出した場合、放電検出信号をスイッチング素子SW2へ出力することによって、電源部2を導体パターンP1から切り離して電源部2の電圧出力を停止させる。図1に示す放電検出部6は、スパーク又は部分放電の発生が検出されたときに電源部2による電圧出力を停止させる電源制御部を兼ねている。

【0038】

さらに、放電検出部6は、スパーク又は部分放電の発生を検出した場合、放電検出信号を制御部7へ出力し、スパーク又は部分放電の発生を制御部7へ通知する。

【0039】

図2は、図1に示す放電検出部6の構成の一例を示すブロック図である。図2に示す放電検出部6は、電流検出回路61、電圧検出回路62、高速ADコンバータ63、及びFPGA (Field Programmable Gate Array) 64を備えている。

【0040】

電流検出回路61は、プラス側配線Lpに流れる電流、すなわち導体パターンP1, P2間に流れる電流Iを検出し、その電流値に応じた電圧信号を高速ADコンバータ63へ出力する。電流検出回路61としては、例えばシャント抵抗やホール素子を用いることができる。

【0041】

電圧検出回路62は、回路グラウンドとプラス側配線Lpとの電圧、すなわち導体パターンP1, P2間の電圧Vを検出し、その電圧値に応じた電圧信号を高速ADコンバータ63へ出力する。電圧検出回路62としては、例えば分圧抵抗を用いることができ、あるいはプラス側配線Lpを高速ADコンバータ63に直接接続する配線であってもよい。

【0042】

高速ADコンバータ63は、いわゆるアナログデジタルコンバータであり、電流検出回路61及び電圧検出回路62から出力された電圧信号をデジタル値に変換してFPGA64へ出力する。高速ADコンバータ63は、変換速度が高速であるほど好ましい。

【0043】

FPGA64には、予め設定された論理演算回路がプログラムされている。FPGA64は、電流検出回路61又は電圧検出回路62から出力された電圧信号に基づき、スパーク及び部分放電の発生を判断する。FPGA64は、例えば、電流検出回路61で検出された電流Iが、瞬時的に増加した場合にスパークが発生したと判断することができる。ある

10

20

30

40

50

いは、FPGA 64は、例えば、電圧検出回路62で検出された電圧Vが、瞬時的に低下した場合にスパークが発生したと判断することができる。

【0044】

あるいは、FPGA 64は、例えば、電源部2による検査対象の導体パターンへの電流供給が開始されてから、電流検出回路61で測定された電流Iが予め設定された閾値を下回るまでに要した時間が、予め設定された規定時間を越えた場合に、スパーク又は部分放電が発生したと判定してもよい。

【0045】

スパーク及び部分放電の発生を、FPGA 64で判断することによって、例えば後述する制御部7のような情報系OS (Operating System) を用いるパーソナルコンピュータでスパーク及び部分放電の発生を判断する場合と比べてスパーク及び部分放電の発生を短時間で判断することが可能となる。なお、放電検出部6は、FPGA 64の代わりに、ASIC (application specific integrated circuit)、又はリアルタイムOS (Operating System) を用いる若しくはOSを用いないマイクロコンピュータを用いてスパーク及び部分放電の発生を判断してもよい。

10

【0046】

また、放電検出部6は、電流検出回路61及び電圧検出回路62を備えず、その代わりに、電流検出部3及び電圧検出部4によって検出された電流I、電圧Vに基づいてスパーク及び部分放電の発生を判断してもよい。

【0047】

なお、放電検出部は、スパーク及び部分放電の発生を検出することができればよく、FPGAを用いてスパーク及び部分放電の発生を判断する例に限られず、種々の検出方法を用いることができる。放電検出部は、スパークの発生を検出する方法として、例えば、特許第3546046号公報、特許第3953087号公報、特許第4369949号公報、特許第4918339号公報、特許第5866943号公報、特開2015-10880号公報、及び特開2015-45542号公報等に記載のスパーク検出方法を用いてスパークを検出するものであってもよい。

20

【0048】

放電検出部は、例えば特開2015-45542号公報に記載されているように、電流検出回路61で測定された電流Iの時間的变化に基づいて部分放電の発生を検出してもよい。また、例えば特開2010-32457号公報に記載されているように、放電検出部は、部分放電が発生したときに生じる電磁波を検出した場合に部分放電が発生したと判定することによって、部分放電の発生を検出してもよい。あるいは、放電検出部は、JIS C 60664-1 (IEC 60664-1) 等の標準規格に記載されている方法に基づいて、部分放電を検出してもよい。

30

【0049】

また、放電検出部は、スパーク及び部分放電の発生を検出する例に限られず、スパーク又は部分放電のいずれか一方のみを検出する構成であってもよい。

【0050】

制御部7は、例えば所定の論理演算を実行するCPU (Central Processing Unit)、データを一時的に記憶するRAM (Random Access Memory)、所定の制御プログラムを記憶する不揮発性の記憶部、及びこれらの周辺回路等を備えて構成されている。制御部7は、例えば情報系OS (Operating System) を用いるパーソナルコンピュータを用いて構成されている。制御部7は、制御プログラムを実行することによって、検査制御部71、及び判断部72として機能する。

40

【0051】

検査制御部71は、基板Pに形成された複数の導体パターンの中から順次、検査対象となる第一パターンと第二パターンとを選択し、切替回路部5によって、プラス側配線Lpを第一パターンと導通させ、マイナス側配線Lmを第二パターンと導通させ、電源部2によって第一パターンと第二パターンとの間に電圧Vを出力させる。

【0052】

判断部72は、電流検出部3によって検出された電流Iと、電圧検出部4によって検出さ

50

れた電圧 V とに基づいて、第一パターンと第二パターンとの間の絶縁性を判断する。具体的には、判断部 72 は、電流 I と電圧 V とから、第一パターンと第二パターンとの間の絶縁抵抗 R を、下記の式 (1) に基づき算出する。

絶縁抵抗 $R = V / I \quad \dots (1)$

【0053】

そして、判断部 72 は、予め設定された基準抵抗 R_{ref} と絶縁抵抗 R とを比較し、絶縁抵抗 R が基準抵抗 R_{ref} 以上であれば絶縁状態は良好と判断し、絶縁抵抗 R が基準抵抗 R_{ref} に満たなければ絶縁不良と判断する。

【0054】

なお、絶縁検査装置 1 は電圧検出部 4 を備えていなくてもよく、判断部 72 は電源部 2 の出力電圧として予め設定された電圧 V に基づいて絶縁状態を判断してもよい。

【0055】

次に、上述のように構成された絶縁検査装置 1 の動作について説明する。図 3 は、図 1 に示す絶縁検査装置 1 の動作の一例を示すフローチャートである。まず、初期状態で、スイッチング素子 $SW1$ はオフ、スイッチング素子 $SW2$ はオンされ、電源部 2 はスイッチング動作を行って電圧 V を出力している (ステップ S1)。

【0056】

次に、検査制御部 71 は、導体パターン $P1$, $P2$, $P3$, $P4$ の中から、検査対象となる第一及び第二パターンを選択する (ステップ S2)。次に、検査制御部 71 は、切替回路部 5 によって、第一パターンとプラス側配線 Lp とを接続させ、第二パターンとマイナス側配線 Lm とを接続させる。その結果、電源部 2 からの電圧 V が、第一パターンと第二パターンとの間に出力される (ステップ S3: 電源出力工程)。

【0057】

第一パターンと第二パターンとの間に電圧 V が印加されると、第一パターン及び第二パターンの浮遊容量が充電され、第一パターンと第二パターンとの間の電圧が上昇する。そこで、検査制御部 71 は、例えば電圧印加されてから予め設定された待機時間が経過するまでの間、あるいは電圧検出部 4 の検出電圧が安定するまでの間、放電検出部 6 から放電検出信号が検出されないか監視する (ステップ S4)。

【0058】

放電検出部 6 でスパーク及び部分放電のいずれもが検出されなければ (ステップ S4 で NO)、判断部 72 は、電流検出部 3 で検出された電流 I と、電圧検出部 4 で検出された電圧 V とに基づいて、上記式 (1) により絶縁抵抗 R を算出する (ステップ S5)。

【0059】

次に、判断部 72 は、基準抵抗 R_{ref} と絶縁抵抗 R とを比較し (ステップ S6: 判断工程)、絶縁抵抗 R が基準抵抗 R_{ref} に満たなければ (ステップ S6 で NO)、基板 P は絶縁不良であると判断し (ステップ S9)、処理を終了する。

【0060】

一方、絶縁抵抗 R が基準抵抗 R_{ref} 以上であれば (ステップ S6 で YES)、判断部 72 は、第一パターンと第二パターンとの間の絶縁状態は良好と判断し、検査対象の全導体パターンについて絶縁検査が終了したか否かを判断する (ステップ S7)。全導体パターンについて絶縁検査が終了していれば (ステップ S7 で YES)、判断部 72 は、基板 P は良品と判断して (ステップ S10) 処理を終了する。

【0061】

一方、ステップ S7 においてまだ絶縁検査が終了していない導体パターンが残っていれば (ステップ S7 で NO)、検査制御部 71 は、まだ絶縁検査が終了していない導体パターンの中から新たな第一パターンを選択し、第一パターン以外の導体パターンから第二パターンを選択して (ステップ S8) 再びステップ S3 以降の処理を実行する。

【0062】

一方、ステップ S4 において、放電検出部 6 によってスパーク又は部分放電の発生が検出された場合 (ステップ S4 で YES)、放電検出部 6 は、スパーク又は部分放電が発生し

10

20

30

40

50

たことを示す放電検出信号を、スイッチング素子SW1、SW2、電源部2、及び制御部7へ出力する。

【0063】

これにより、スイッチング素子SW1がオン（強制放電工程）し、スイッチング素子SW2がオフ、電源部2がスイッチングを停止して電圧Vの出力が停止又は低下（電源制御工程）し（ステップS11）、さらに制御部7にスパーク又は部分放電の発生が通知され、判断部72によって基板Pは絶縁不良であると判断され（ステップS9）、処理を終了する。

【0064】

図4は、ステップS11の強制放電工程と電源制御工程の回路動作を説明するための説明図である。スイッチング素子SW1がオンすると、導体パターンP1（第一パターン）に接続されたプローブPr1と、導体パターンP2（第二パターン）に接続されたプローブPr2とがスイッチング素子SW1を介する導電経路L1によって導通し、導体パターンP1と導体パターンP2とが、速やかに同電位とされる（強制放電工程）。これにより、スパーク又は部分放電が長時間継続したり、スパーク又は部分放電が繰り返されたりすることが防止されるので、スパーク又は部分放電等の放電による基板の損傷が拡大するおそれが低減する。

10

【0065】

また、スイッチング素子SW2がオフすると、電源部2が、導体パターンP1から切り離されるので、導体パターンP1、P2間への電源部2の電圧出力が停止される（電源制御工程）。これにより、スパーク又は部分放電が長時間継続したり、スパーク又は部分放電が繰り返されたりすることが防止されるので、スパーク又は部分放電等の放電による基板の損傷が拡大するおそれが低減する。

20

【0066】

また、電源部2のスイッチング動作が停止されることによっても、導体パターンP1、P2間への電源部2の電圧出力が停止又は低下される。電源部2に用いられるスイッチング電源回路は、例えば特開2001-178137号公報に記載されているように、商用交流電源電圧を整流する整流回路と整流された電圧を平滑するコンデンサとによって交流電圧を直流電圧に変換する変換回路と、変換された直流電圧を、スイッチング素子のスイッチング動作でチョッピングしてチョークコイルで昇圧し、電源平滑用コンデンサで平滑して出力する昇圧チョッパ回路とを備えている。

30

【0067】

そのため、電源部2のスイッチング動作が停止しても、電源平滑用コンデンサの充電電荷によって電圧が維持されるので、電源部2の出力電圧が低下するには時間がかかる。また、上述のようなスイッチング電源回路とは異なる方式の電源回路であっても、通常、電源回路の出力段には平滑用コンデンサが設けられているため、電源回路の動作を停止させても、出力電圧が低下するのに時間がかかる。

【0068】

また、上述のような変換回路と昇圧チョッパ回路とを備えたスイッチング電源回路では、スイッチング動作が停止されることによって昇圧チョッパ回路による昇圧が停止して出力電圧は低下する。しかしながら、スイッチング動作が停止しても、変換回路による直流変換は継続し、直流変換された電圧は出力が継続する場合がある。

40

【0069】

このような場合であっても、ステップS4でスパーク又は部分放電の発生が検出された場合、スイッチング素子SW2がオフされて電源部2がプラス側配線Lpから切り離されるので、電源部2による電源電圧供給を即座に停止させ、スパーク又は部分放電が長時間継続したり、スパーク又は部分放電が繰り返されたりするおそれを低減し、スパーク又は部分放電等の放電による基板の損傷が拡大するおそれを低減することができる。

【0070】

また、スイッチング素子SW2は、スイッチング素子SW1によって導通される導電経路

50

L 1とは異なる位置で、電源部 2 から検査対象の第一又は第二パターンに至る導電経路を開閉するので、スイッチング素子 S W 2 がオフ（開）しても、スイッチング素子 S W 1 による第一及び第二パターンに充電された電荷の放電が阻害されることがない。

【 0 0 7 1 】

なお、ステップ S 4 において、必ずしもスパーク及び部分放電の両方を検出する必要はない。放電検出部 6 は、スパークの検出のみを実行し、スパークが検出された場合（ステップ S 4 で Y E S）ステップ S 1 1 へ移行し、スパークが検出されない場合（ステップ S 4 で N O）ステップ S 5 へ移行してもよい。あるいは放電検出部 6 は、部分放電の検出のみを実行し、部分放電が検出された場合（ステップ S 4 で Y E S）ステップ S 1 1 へ移行し、部分放電が検出されない場合（ステップ S 4 で N O）ステップ S 5 へ移行してもよい。

10

【 0 0 7 2 】

また、電源部 2 は、必ずしもスイッチング電源回路に限らず、電源部 2 の電圧出力を停止又は低下させる方法も、スイッチング動作を停止させることに限らない。例えば、電源部 2 に対する一次側電源電圧の供給を遮断することによって、電源部 2 の電圧出力を停止又は低下させてもよい。

【 0 0 7 3 】

また、必ずしもスイッチング素子 S W 2 を備えていなくてもよい。スイッチング素子 S W 2 を備えていない場合、電源部 2 の出力段の平滑用コンデンサに蓄電された電荷は、スイッチング素子 S W 1 で放電され、速やかに電圧が低下する。その結果、スパーク又は部分放電が長時間継続したり、スパーク又は部分放電が繰り返されたりするおそれを低減し、スパーク又は部分放電等の放電による基板の損傷が拡大するおそれを低減することができる。

20

【 0 0 7 4 】

また、必ずしもスイッチング素子 S W 1 を備えていなくてもよい。スイッチング素子 S W 1 を備えていなくても、ステップ S 4 でスパーク又は部分放電の発生が検出された場合、スイッチング素子 S W 2 をオフすることによる電源電圧供給の停止、又は電源部 2 による出力電圧の停止若しくは低下がなされることによって、電源部 2 からの新たな電力供給が低減する結果、スパーク又は部分放電が長時間継続したり、スパーク又は部分放電が繰り返されたりするおそれを低減し、スパーク又は部分放電等の放電による基板の損傷が拡大するおそれを低減することができる。

30

【符号の説明】

【 0 0 7 5 】

- 1 絶縁検査装置
- 2 電源部
- 3 電流検出部
- 4 電圧検出部
- 5 切替回路部
- 6 放電検出部
- 7 制御部
- 6 1 電流検出回路
- 6 2 電圧検出回路
- 6 3 高速 A D コンバータ
- 7 1 検査制御部
- 7 2 判断部
- L 1 導電経路
- L m マイナス側配線
- L p プラス側配線
- P 基板
- P 1 導体パターン
- P 1 , P 2 , P 3 , P 4 導体パターン

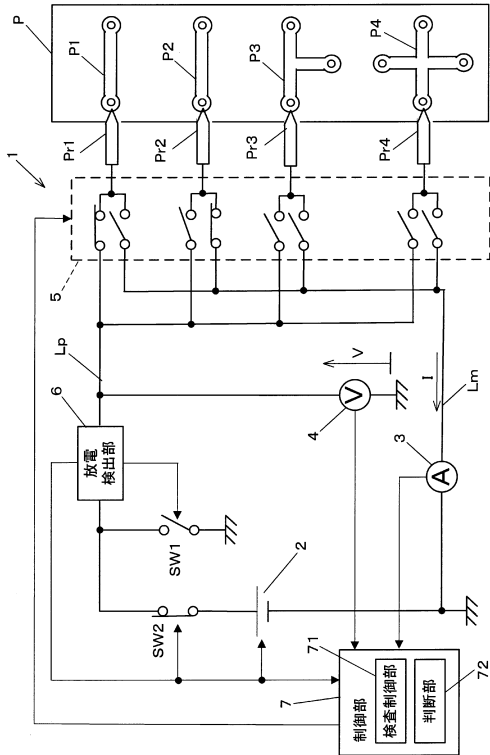
40

50

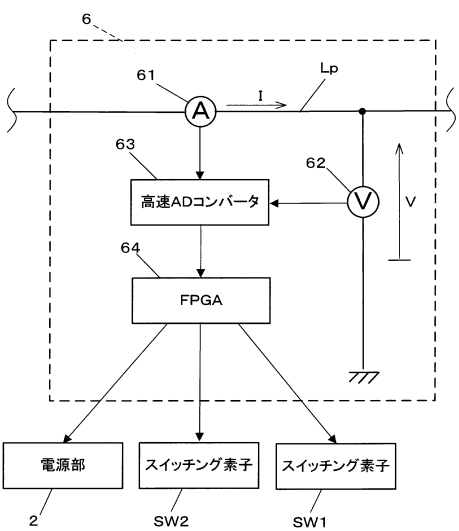
$P r 1, P r 2, P r 3, P r 4$ プローブ
 R 絶縁抵抗
 $R r e f$ 基準抵抗
 $S W 1$ スイッチング素子 (強制放電部)
 $S W 2$ スイッチング素子 (スイッチ)

【図面】

【図 1】



【図 2】



10

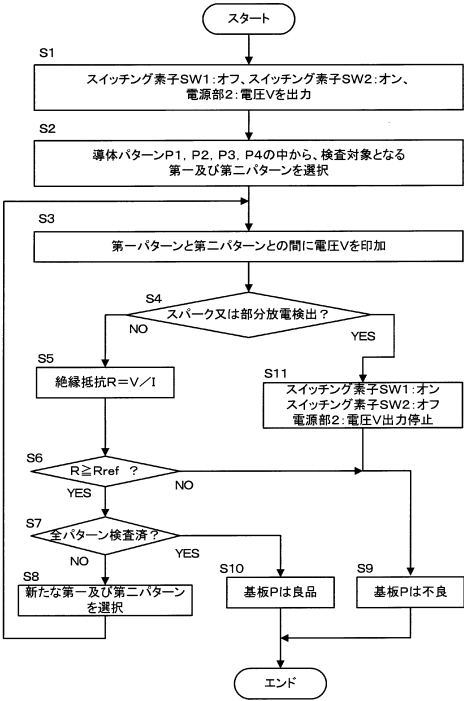
20

30

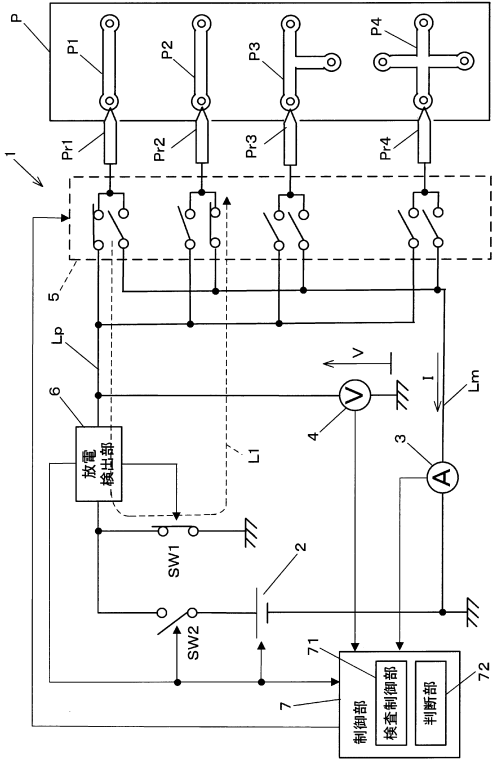
40

50

【図 3】



【図 4】



10

20

30

40

50

フロントページの続き

弁理士 梶原 慶

(72)発明者 笠井 淳

京都府京都市右京区西京極堤外町10番地 日本電産リード株式会社内

審査官 島▲崎▼ 純一

(56)参考文献 特開2010-066050 (JP, A)

特開平05-227650 (JP, A)

特開2005-338010 (JP, A)

特開2010-032457 (JP, A)

米国特許出願公開第2004/0234121 (US, A1)

(58)調査した分野 (Int.Cl., DB名)

G01R 31/50

G01R 31/12

H05K 3/00