

[12] 发明专利申请公开说明书

[21] 申请号 97192798.7

[43]公开日 1999年3月31日

[11]公开号 CN 1212786A

[22]申请日 97.3.5 [21]申请号 97192798.7

[30]优先权

[32]96.3.6 [33]JP [31]49065/96

[86]国际申请 PCT/JP97/00672 97.3.5

[87]国际公布 WO97/33313 日 97.9.12

[85]进入国家阶段日期 98.9.4

[71]申请人 松下电器产业株式会社

地址 日本大阪府门真市

[72]发明人 白石司 别所芳宏

[74]专利代理机构 中国专利代理(香港)有限公司

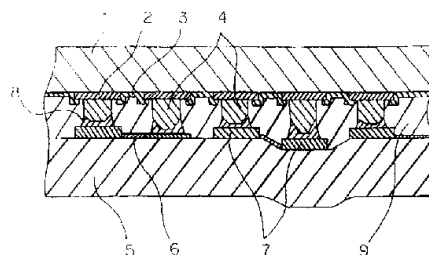
代理人 杨 凯 叶恺东

权利要求书 2 页 说明书 11 页 附图页数 11 页

[54]发明名称 半导体装置及其制造方法

[57]摘要

通过使半导体元件(1)上形成的凸起电极(4)的高度发生塑性变形,以便使该凸起电极(4)的前端面与电路基板(5)一侧的电极端子(7)面的距离变得均匀,从而提供半导体元件与电路基板的导电性连接是可靠的半导体装置。另外,提供下述的半导体装置的制造方法:在将半导体元件(1)配置在电路基板(5)的预定的位置上后,从半导体元件(1)的背面加压,促使凸起电极(4)发生塑性变形,使凸起电极(4)的高度变得适当,由此,即使连接半导体元件(1)的相对一侧、即电路基板(5)上形成的电极端子(7)面的高度尺寸存在偏差,也能可靠地进行半导体元件(1)与电路基板(5)的导电性连接。



ISSN 1008-4274

权 利 要 求 书

1. 一种半导体装置，该半导体装置使用了倒装芯片安装技术，在该倒装芯片安装技术中，通过在半导体元件的元件形成面上的电极端子部上形成的导电性金属材料的凸起电极、导电性粘接剂和电路基板上的电极端子来进行所述半导体元件与所述电路基板的导电性连接，其特征在于：使所述各凸起电极在高度方向上产生塑性变形，以便使所述各凸起电极的前端面与通过所述导电性粘接剂而相对的各电极端子面之间的距离分别变得均匀。
2. 如权利要求1中所述的半导体装置，其特征在于：所述凸起电极的材料是从Au和Cu中选出的至少一种金属材料。
3. 如权利要求1中所述的半导体装置，其特征在于：所述各凸起电极的前端面与通过所述导电性粘接剂而相对的各电极端子面之间的距离是 $1\mu\text{m}$ ~ $10\mu\text{m}$ 的范围。
4. 如权利要求1中所述的半导体装置，其特征在于：使用下述倒装芯片安装技术，在该倒装芯片安装技术中，通过在半导体元件的元件形成面上的电极端子、导电性粘接剂和电路基板上的电极端子部上形成的导电性金属材料的凸起电极来进行所述半导体元件与所述电路基板的导电性连接。
5. 如权利要求4中所述的半导体装置，其特征在于：在所述半导体元件的元件形成面上的电极端子上形成了由导电性金属材料的层叠膜构成的阻挡层。
6. 如权利要求1中所述的半导体装置，其特征在于：所述凸起电极的凸出高度实际上相同。
7. 如权利要求6中所述的半导体装置，其特征在于：在进行导电性粘接剂的粘接前，预先将所述凸起电极压到硬质材料的平面部分上，使各凸起电极的前端面的高度变得均匀。
8. 如权利要求7中所述的半导装置，其特征在于：通过将所述凸起电极压到硬质材料的平面部分上，使所述凸起电极的前端面的压力在 $1.5 \times 10^8 \sim 5.0 \times 10^8 \text{N/m}^2$ 的范围内。
9. 如权利要求7中所述的半导装置，其特征在于：所述硬质材料的平面性在距离20mm间在 $4\mu\text{m}$ 以内。
10. 一种半导体装置的制造方法，其特征在于：在半导体元件的



元件形成面上形成了凸起电极之后，在使导电性粘接剂转移到凸起电极的顶部上，用倒装方式将半导体元件安装到电路基板上时，通过从半导体元件的背面加压，使半导体元件的凸起电极发生塑性变形，以便使半导体元件的各凸起电极的前端面和与其相对的电路基板一侧的电极端子面之间的距离分别变得均匀。

5 11. 如权利要求 10 中所述的半导装置的制造方法，其特征在于：通过从半导体元件的背面加压，使所述凸起电极的前端面内的压力在 $1.5 \times 10^8 \sim 5.0 \times 10^8 \text{N/m}^2$ 的范围内。

10 12. 如权利要求 10 中所述的半导体装置的制造方法，其特征在于：在使半导体元件的凸起电极发生塑性变形后，使导电性粘接剂转移到半导体元件的各凸起电极的顶部上，再用倒装方式将半导体元件安装到电路基板上。

说明书

半导体装置及其制造方法

技术领域

5 本发明涉及半导体装置，特别是涉及使用了倒装芯片（flip chip）安装技术的半导体装置及其制造方法。

背景技术

近年来，半导体元件的集成度提高，正朝着半导体装置的小型化和连接端子的窄间距化的方向发展。因此，使用了倒装芯片安装技术的半导体装置的开发正在活跃地进行。以下，一边参照附图，一边说明现有的使用了倒装芯片安装技术的半导体装置的一例。

在图 9 中示出现有的使用了倒装芯片安装技术的半导体装置的剖面图。在半导体元件 101 的元件形成面上形成铝电极端子 102，用由氧化硅膜或氮化硅膜等构成的绝缘膜 103 覆盖除铝电极端子 102 以外的部分。在铝电极端子 102 面上形成由 Au、Cu 等导电性金属材料构成的凸起电极 104。另一方面，在由树脂、陶瓷、玻璃等绝缘物构成的电路基板 105 的主面上形成所希望的电路图形 106 和电极端子 107。

将电极端子 107 连接到电路图形 106，在倒装芯片安装时进行与半导体元件 101 的导电性连接。由导电性粘接剂 108 进行凸起电极 104 与电极端子 107 的导电性连接。导电性粘接剂 108 是在树脂中包含 Ag、Cu、Ni 等导电性金属材料的粉体的粘接剂。将绝缘树脂 109 充填到半导体元件 101 与电路基板 105 之间的间隙部中。如果绝缘树脂 109 硬化，则利用其硬化收缩应力粘接了半导体元件 101 和电路基板 105 后，将两者牢固地固定在一起。因此，可提高半导体装置中的半导体元件 101 与电路基板 105 的连接机械强度，可保持稳定的固定状态。

使用图 10 的示出制造工艺的工序图说明如以上那样构成的现有的半导体装置制造方法。首先，用通常的半导体制造工艺制造形成了多个半导体元件 101 的半导体晶片，在上述半导体元件 101 中形成了所希望的元件、布线和绝缘膜 103。

其次，使探针接触铝电极端子 102，进行电检查，判定半导体元件

101 是否合格，在此之后形成凸起电极 104。再者，将半导体晶片切割成各个半导体元件 101。

另一方面，使用 Au、Cu 等导电性金属材料，在由绝缘物构成的电路基板 105 上预先形成所希望的电路图形 106 及电极端子 107，以倒装方式将半导体元件 101 配置在该电路基板 105 上，以便能通过导电性粘接剂 108 进行规定的电极端子 107 与凸起电极 104 的导电性连接。

其后，进行加热处理，使导电性粘接剂 108 硬化，进行电检查，确认工作状态。然后，在确认了正常的工作后，利用毛细管现象将液状的环氧系列等的具有绝缘性的树脂 109 充填到半导体元件 101 与电路基板 105 之间。在充填结束后，进行加热处理等，使绝缘树脂 109 硬化，进行倒装芯片安装。

经过以上那样的制造工艺，制造了使用了倒装芯片安装技术的半导体装置。

但是，在上述的现有的半导体装置及其制造方法中，如图 11 所示，主要由于电路基板 105 的局部的翘曲及波纹等，在电路基板 105 的平坦精度方面存在偏差，此外，在电极端子 107 部的膜厚精度方面也存在偏差，因此，位于一个半导体元件区域内的电路基板一侧的电极端子 107 的前端面不在一定的水平面上，而是在高度方向上存在偏差。

因此，在以倒装方式安装半导体元件 101 时，由于在电路基板 105 的凹部处半导体元件 101 与电路基板 105 之间的间隙部的尺寸比其它部分大，故导电性粘接剂 108 不能到达位于该凹部的电极端子 107 的前端面，存在有时发生导电性连接不良的情况。

发明的公开

本发明的目的在于，为了解决上述的现有问题，通过更可靠地并且稳定地将半导体元件与电路基板导电性地连接起来，提供质量极为稳定的、生产性良好的半导体装置及其制造方法。

为了达到上述目的，本发明的半导体装置是使用了倒装芯片 (flip chip) 安装技术的半导体装置，在该倒装芯片安装技术中通过在半导体元件的元件形成面上的电极端子部上形成的导电性金属材料的凸起电极、导电性粘接剂和电路基板上的电极端子来进行上述半导体元件与上述电路基板的导电性连接，其特征在于：使上述各凸起电极在

高度方向上产生塑性变形，以便使上述各凸起电极的前端面与通过上述导电性粘接剂而相对的各电极端子面之间的距离分别变得均匀。

按照上述那样的半导体装置，由于对凸起电极的高度适当地进行加工，以便使各凸起电极的前端面与通过上述导电性粘接剂而相对的各电极端子面之间的距离分别变得均匀，故可使半导体元件与电路基板5 的导电性连接变得可靠。

在上述半导体装置中，上述凸起电极的材料最好是从 Au 和 Cu 中选出的至少一种金属材料。

此外，上述各凸起电极的前端面与通过上述导电性粘接剂而相对10 的各电极端子面之间的距离最好是 $1\mu\text{m} \sim 10\mu\text{m}$ 的范围。

此外，最好使用下述倒装芯片安装技术，在该倒装芯片安装技术中，通过在半导体元件的元件形成面上的电极端子、导电性粘接剂和电路基板上的电极端子部上部上形成的导电性金属材料的凸起电极来进行上述半导体元件与上述电路基板的导电性连接。

15 在上述的电路基板一侧形成了凸起电极的较为理想的半导体装置中，在半导体元件的元件形成面上的电极端子上最好形成了由导电性金属材料的层叠膜构成的阻挡层。

按照形成了上述阻挡层的较为理想的半导体装置，可防止半导体元件的元件形成面上的电极端子的腐蚀。

20 此外，在上述半导体装置中，凸起电极的凸出高度最好实际上相同。

在上述的凸起电极的凸出高度实际上相同的较为理想的半导体装置中，在进行导电性粘接剂的粘接前，最好预先将凸起电极压到硬质材料的平面部分上，使各凸起电极的前端面的高度变得均匀。

25 此外，在上述的将凸起电极压到硬质材料的平面部分上使各凸起电极的前端面的高度变得均匀的较为理想的半导体装置中，通过将上述凸起电极压到硬质材料的平面部分上，最好使上述凸起电极的前端面的压力在 $1.5 \times 10^8 \sim 5.0 \times 10^8 \text{N/m}^2$ 的范围内。

此外，上述硬质材料的平面性在距离 20mm 间最好在 $4\mu\text{m}$ 以内。

30 其次，本发明的第 1 种半导体装置的制造方法的特征在于：在半导体元件的元件形成面上形成了凸起电极之后，在使导电性粘接剂转移到凸起电极的顶部上，用倒装 (face down) 方式将半导体元件安

装到电路基板上时，通过从半导体元件的背面加压，使半导体元件的凸起电极发生塑性变形，以便使半导体元件的各凸起电极的前端面和与其相对的电路基板一侧的电极端子面之间的距离分别变得均匀。

按照上述第 1 种半导体装置的制造方法，由于通过从半导体元件的背面加压，能对凸起电极的高度适当地进行加工，以便使各凸起电极的前端面与通过上述导电性粘接剂而相对的各电极端子面之间的距离分别变得均匀，故可容易并廉价地制造可靠性极高的半导体装置。

在上述第 1 种半导体装置的制造方法中，通过从上述半导体元件的背面加压，使凸起电极的前端面的压力最好在 $1.5 \times 10^8 \sim 5.0 \times 10^8 \text{N/m}^2$ 的范围内。

此外，最好在使半导体元件的凸起电极发生塑性变形后，使导电性粘接剂转移到半导体元件的各凸起电极的顶部上，再用倒装方式将半导体元件安装到电路基板上。

在使上述的凸起电极发生塑性变形后再用倒装方式将半导体元件安装到电路基板上的较为理想的半导体装置的制造方法中，在用倒装方式将半导体元件安装到电路基板上时，由于几乎不对半导体元件加压，故可防止半导体元件与电路基板之间的位置偏移。

其次，本发明的第 2 种半导体装置的制造方法的特征在于：在电路基板的电极端子上形成了凸起电极后，将该凸起电极压到硬质材料的平面部分上，使各凸起电极的前端面的高度变得均匀，其后在使导电性粘接剂转移到上述各凸起电极的顶部上之后，用倒装方式将上述半导体元件安装到电路基板上。

按照上述第 2 种半导体装置的制造方法，由于没有对半导体元件加压的工序，故可减小施加到半导体元件上的损伤。

在上述第 2 种半导体装置的制造方法中，通过将上述凸起电极压到硬质材料的平面部分上，使上述凸起电极的前端面的压力最好在 $1.5 \times 10^8 \sim 5.0 \times 10^8 \text{N/m}^2$ 的范围内。

此外，上述硬质材料的平面性在距离 20mm 间最好在 $4 \mu\text{m}$ 以内。

附图的简单说明

图 1 是与本发明的实施例 1 有关的半导体装置的剖面图。

图 2 是示出与本发明的实施例 1 有关的半导体装置的制造工艺的

工序图。

图 3A 是在图 2 的制造工艺中，导电性粘接剂转移工序中的半导体装置的剖面图，图 3B 是从安装工序至半导体元件加压工序中的半导体装置的剖面图。

5 图 4 是示出与本发明的实施例 2 有关的半导体装置的制造工艺的工序图。

图 5A 是在图 4 的制造工艺中，从安装工序至半导体元件加压工序中的半导体装置的剖面图，图 3B 是导电性粘接剂转移工序中的半导体装置的剖面图。

10 图 6 是与本发明的实施例 3 有关的半导体装置的剖面图。

图 7 是示出与本发明的实施例 3 有关的半导体装置的制造工艺的工序图。

图 8A 是示出了在图 7 的电路基板加压工序中，电路基板加压前的状态的半导体装置的剖面图，图 8B 是示出了电路基板加压后的状态的半导体装置的剖面图。

15 图 9 是使用了现有的倒装芯片安装技术的半导体装置的一例的剖面图。

图 10 是示出使用了现有的倒装芯片安装技术的半导体装置的制造工艺的一例的工序图。

20 图 11 是现有的半导体装置的一例的剖面图。

用于实施发明的最佳形态

以下，使用附图就本发明的半导体装置及其制造方法的实施例进行说明。

(实施例 1)

25 图 1 是与实施例 1 有关的半导体装置的剖面图。如图 1 中所示，在半导体元件 1 的元件形成面上形成铝电极端子 2，用由氧化硅膜或氮化硅膜等构成的绝缘膜 3 覆盖除铝电极端子 2 以外的部分。

在铝电极端子 2 上形成由 Au、Cu 等导电性金属材料构成的凸起电极 4。另一方面，在由树脂、陶瓷、玻璃等绝缘物构成的电路基板 5 上形成所希望的电路图形 6 和电极端子 7。将电极端子 7 连接到电路图形 6，在倒装芯片安装时进行与半导体元件 1 的导电性连接。导电性粘接剂 8 是在树脂中包含 Ag、Cu、Ni 等导电性金属材料的粉体的

粘接剂。将绝缘树脂 9 充填到半导体元件 1 与电路基板 5 之间的间隙部中。

如果绝缘树脂 9 硬化, 则利用其硬化收缩应力粘接了半导体元件 1 和电路基板 5 后, 将半导体元件 1 和电路基板 5 牢固地固定在一起。因此, 可提高半导体装置中的半导体元件 1 与电路基板 5 的连接的机械强度, 可保持稳定的固定状态。

如图 1 中所示, 根据电路基板 5 上的电极端子 7 的高度, 对凸起电极 4 的高度进行加工。即, 主要起因于在电路基板 5 的主面上的平坦精度的偏差以及在电极端子 7 的膜厚精度的偏差, 电极端子 7 的前端面的高度方向的位置方面存在偏差, 但可根据该偏差, 利用塑性变形来降低凸起电极 4 的高度。此时, 由于塑性变形前的凸起电极 4 的高度的偏差比电极端子 7 的前端面的高度方向的位置的偏差小, 该高度大致是一定的, 故根据电极端子 7 的前端面的高度方向的位置, 因塑性变形引起的凸起电极 4 的高度的变化量不同。具体地说, 电极端子 7 的前端面与半导体元件 1 的距离越短, 凸起电极 4 的高度的变化量越大。

因此, 半导体元件 1 一侧的凸起电极 4 的前端面与电路基板 5 一侧的电极端子 7 面之间的距离变得均匀。该距离是 $1\mu\text{m} \sim 10\mu\text{m}$ 的范围是较为理想的。该距离约为 $5\mu\text{m}$ 则更为理想。结果, 由转移到凸起电极 4 的顶部的导电性粘接剂 8 构成的接合层能可靠地到达电路基板 5 一侧的电极端子 7 面并附着于其上, 可防止导电性连接不良的发生。

其次, 参照图 2、3 说明与实施例 1 有关的半导体装置的制造方法。图 2 是示出与实施例 1 有关的半导体装置的制造工艺的工序图。如图 2 中所示, 首先, 与现有工艺相同, 在半导体元件 1 的元件形成面上形成元件。

其次, 使用球键合法在铝电极端子 2 面上形成了 Au 的凸起电极 4 后, 将半导体晶片切割成各个半导体元件 1。其后, 只在凸起电极 4 的顶部转移了必要量的导电性粘接剂 8 后, 预先配置在形成了所希望的电路图形 6 及电极端子 7 的电路基板 5 上的规定位置上之后, 从半导体元件 1 的背面加压, 促使凸起电极 4 发生塑性变形, 进行使凸起电极 4 的高度变得适当的加工。



最后，进行加热处理使导电性粘接剂 8 硬化，通过电检查确认了正常的工作后，在半导体元件 1 与电路基板 5 之间充填液状的环氧系列等的绝缘性树脂 9，使其硬化，作成半导体装置。

图 3 是说明在图 2 中所示的制造工艺中从导电性粘接剂转移至半导体元件加压工序为止的图。在图 3 中，图中示出的号码与图 1 相同。图 3A 示出了在图 2 的制造工艺中，导电性粘接剂转移工序中的半导体装置的剖面图，图 3B 示出了从安装工序至半导体元件加压工序中的半导体装置的剖面图。

如图 3A 所示，只在凸起电极 4 的顶部附近转移必要量的导电性粘接剂 8。其次，如图 3B 所示，在以倒装方式将半导体元件 1 配置在电路基板 5 上的规定位置上后，进行到从半导体元件 1 的背面施加压力 P，促使凸起电极 4 发生塑性变形以便使凸起电极 4 的高度变得适当为止的加工，同时结束以倒装方式的安装。

从半导体元件 1 的背面施加的压力，在上述凸起电极 4 的前端面内最好在 $1.5 \times 10^8 \sim 5.0 \times 10^8 \text{N/m}^2$ 的范围内。如果是这样的压力范围，则能将凸起电极 4 的前端面与电极端子 7 面之间的距离均匀地形成成为 $1\mu\text{m} \sim 10\mu\text{m}$ 。

再有，在形成凸起电极 4 时，也可使用转移凸点法，将预先在其它地方制造的 Au、Cu 等导电性金属材料块压到铝电极端子 2 面上，施加压力、热和超声波振动等，使导电性金属材料块附着于铝电极端子 2 面上，作成凸起电极 4。

此外，也可使用无电解或电解的电镀法，在铝电极端子 2 面上析出导电性金属材料，作成凸起电极 4。

如上所述，按照与实施例 1 有关的半导体装置的制造方法，与现有的工艺比较，由于可同时进行对凸起电极加压的工序和安装半导体元件的工序，故也同时具有可谋求工序的简化的效果。

(实施例 2)

其次，参照图 4、5 说明有关本发明的制造方法的半导体装置的实施例 2。图 4 是示出与实施例 2 有关的半导体装置的制造工艺的工序图。在与上述实施例 1 有关的半导体装置的制造方法中，先将转移了导电性粘接剂的半导体元件以倒装方式配置在电路基板上后，进行加压，同时进行凸起电极的塑性变形和安装。



在与上述实施例 2 有关的半导体装置的制造方法中，预先对以倒装方式配置在电路基板上的半导体元件加压，进行了凸起电极的塑性变形后，一旦在将半导体元件从电路基板取下，进行了导电性粘接剂的转移后，再实施倒装方式的安装。

5 图 5 是说明在图 4 中示出的制造工艺中从倒装方式的安装 (1) 到导电性粘接剂转移为止的图。在图 5 中，图中示出的号码与图 1 相同。图 5A 示出了在图 4 的制造工艺中，从安装工序至半导体元件加压工序中的半导体装置的剖面图，图 5B 示出了导电性粘接剂转移工序中的半导体装置的剖面图。

10 如图 5A 中所示，从背面对以倒装方式配置在电路基板 5 上的规定位置上的半导体元件 1 施加压力 P，进行适当的凸起电极 4 的塑性变形。

其次，一旦在将半导体元件 1 从电路基板 5 取下后，如图 5B 中所示，只在凸起电极 4 的顶部转移了必要量的导电性粘接剂 8。其后，再以倒装方式安装到电路基板 5 的规定位置上。通过这样做，可制造具有与图 1 中示出的结构实际上相同的结构的半导体装置。

在与上述实施例 1 有关的半导体装置的制造方法中，由于在半导体元件的安装时加压，故存在半导体元件与电路基板的位置关系偏离预定的位置的可能性，但按照与实施例 2 有关的半导体装置的制造方法，由于在安装时几乎不进行加压，故半导体元件与电路基板的位置关系偏离预定的位置的可能性小。因此，适合于具有微细间距的连接结构那样的安装精度的半导体装置的制造。

(实施例 3)

其次，一边参照图 6 至图 8，一边说明与实施例 3 有关的半导体装置及其制造方法。图 6 是示出与实施例 3 有关的半导体装置的剖面图。在图 6 中，12 是由在铝电极端子面上形成的 Cr 和 Au 的层叠膜构成的阻挡层，14 是在电路基板一侧的电极端子面上形成的凸起电极。其它与图 1 相同。

与图 1 中示出的与实施例 1 有关的半导体装置的结构不同之点在于下述两点，第 1 点是由于如果导电性粘接剂直接与铝电极端子 2 面接触，则存在铝受到腐蚀的可能性，故形成了阻挡层 12，第 2 点是在电路基板 5 一侧的电极端子 7 面上形成由 Au、Cu 等导电性金属材料



料构成的凸起电极 14。

在与本实施例有关的半导体装置中，也与实施例 1 有关的半导体装置相同，如图 6 中所示，根据电路基板 5 上的电极端子 7 的高度方向的位置，对凸起电极 14 的高度进行加工。即，主要起因于在电路基板 5 的主面上的平坦精度的偏差以及在电极端子 7 的膜厚精度的偏差，电极端子 7 的高度方向的位置方面存在偏差，但可根据该偏差，利用塑性变形来降低凸起电极 14 的高度。此时，由于塑性变形前的凸起电极 14 的高度的偏差比电极端子 7 的高度方向的位置的偏差小，该高度大致是一定的，故根据电极端子 7 的前端面的高度方向的位置，因塑性变形引起的凸起电极 14 的高度的变化量不同。具体地说，电极端子 7 的前端面与半导体元件 1 的距离越短，凸起电极 14 的高度的变化量越大。

因此，半导体元件 1 一侧的阻挡层 12 的表面与凸起电极 14 的前端面之间的距离变得均匀。与实施例相同，该距离是 $1\mu\text{m} \sim 10\mu\text{m}$ 的范围是较为理想的。该距离约为 $5\mu\text{m}$ 则更为理想。结果，由转移到凸起电极 14 的顶部的导电性粘接剂 8 构成的接合层能可靠地到达半导体元件 1 一侧的阻挡层 12 的面上并附着于其上，不发生导电性连接不良。

其次，参照图 7、8 说明与实施例 3 有关的半导体装置的制造方法。图 7 是示出与实施例 3 有关的半导体装置的制造工艺的工序图。如图 7 中所示，在半导体元件 1 的元件形成面上形成元件后，在铝电极端子 2 面上用电镀法形成层叠了 Cr 和 Au 的阻挡层 12。其后，在进行检查后，将半导体晶片切割成各个半导体元件 1。

另一方面，在电路基板 5 的主面上形成了所希望的电路图形 6 及电极端子 7 后，用球键合法在电极端子 7 的面上形成 Au 的凸起电极 14。

其次，通过将该凸起电极 14 压到具有所希望的平坦精度并由硬质材料构成的平板上，促使凸起电极 14 发生适当的塑性变形，使凸起电极 14 前端面的高度变得均匀。

其后，在将必要量的导电性粘接剂 8 糊剂只转移到凸起电极 14 的顶部上之后，在将半导体元件 1 以倒装方式安装到电路基板 5 上的规定位置上后，进行加热处理使导电性粘接剂 8 硬化，通过电检查确认



了正常的工作，最后在半导体元件 1 与电路基板 5 之间充填液状的环氧系列等的具有绝缘性的树脂 9，使其硬化，作成半导体装置。

图 8 是说明在图 7 中示出的制造工艺中，从电路基板加压至导电性粘接剂转移工序为止的图。在图 7 中，图中示出的号码与图 6 相同。

5 图 8A 是示出了在图 7 的电路基板加压工序中，电路基板加压前的状态的半导体装置的剖面图，图 8B 是示出了电路基板加压后的状态的半导体装置的剖面图。

10 如图 8A 中所示，通过将在电路基板 5 的主面上形成的凸起电极 14 压到具有所希望的平坦精度并由硬质材料构成的平板上，促使凸起电极 14 发生适当的塑性变形，使凸起电极 14 前端面的高度变得均匀。关于上述硬质材料的平面性，在距离 20mm 之间最好在 $4\mu\text{m}$ 以内。压到由硬质材料构成的平板上的压力，在上述凸起电极 4 的前端面内最好在 $1.5 \times 10^8 \sim 5.0 \times 10^8 \text{N/m}^2$ 的范围内。其后，如图 8B 中所示，在使导电性粘接剂 8 糊剂只转移到凸起电极 14 的顶部上之后，进行
15 半导体元件 1 的安装。

再有，在形成凸起电极 14 时，也可使用转移凸点法，将预先在其它地方制造的 Au、Cu 等导电性金属材料块压到电极端子 7 的面上，施加压力、热和超声波振动等，使导电性金属材料块附着于电极端子 7 面上，作成凸起电极 14。

20 此外，也可使用无电解或电解的电镀法，在电极端子 7 面上析出导电性金属材料，作成凸起电极 14。

此外，也可采用使用了糊剂的厚膜制膜技术。关于阻挡层 12，也可使用 Cr - Au 膜以外的材料。

25 此外，在用除铝以外的 Au、Pt 等难以被侵蚀的材料形成铝电极端子 2 的情况下，阻挡层不是特别需要。

如上所述，按照与实施例 3 有关的半导体装置的制造方法，由于没有对半导体元件加压的工序，故具有施加到半导体元件上的损伤少的优点。特别是在用 Ga - As 等化合物半导体等脆性材料制造半导体元件的情况下，是有效的。

30 如上所述，按照本发明的半导体装置，由于对凸起电极的高度进行适当的加工，以便使各凸起电极的前端面与通过上述导电性粘接剂相对的各电极端子面之间的距离分别变得均匀，故可使半导体元件与



电路基板的导电性连接变得可靠。

此外，按照本发明的半导体装置的制造方法，由于能通过从半导体元件的背面加压，对凸起电极的高度进行适当的加工，以便使各凸起电极的前端面与通过上述导电性粘接剂相对的各电极端子面之间的距离分别变得均匀，故可容易且廉价地制造半导体元件与电路基板的导电性连接的可靠性极高的半导体装置。

产业上利用的可能性

如上所述，由于本发明的半导体装置中，半导体元件与电路基板的导电性连接的可靠性极高，故可作为对半导体元件与电路基板进行导电性连接的半导体装置来利用。

此外，按照本发明的半导体装置的制造方法，由于能通过使各凸起电极发生塑性变形，使半导体元件与电路基板的导电性连接变得可靠，故可作为使用了倒装芯片安装技术的半导体装置的制造方法来利用。

说明书附图

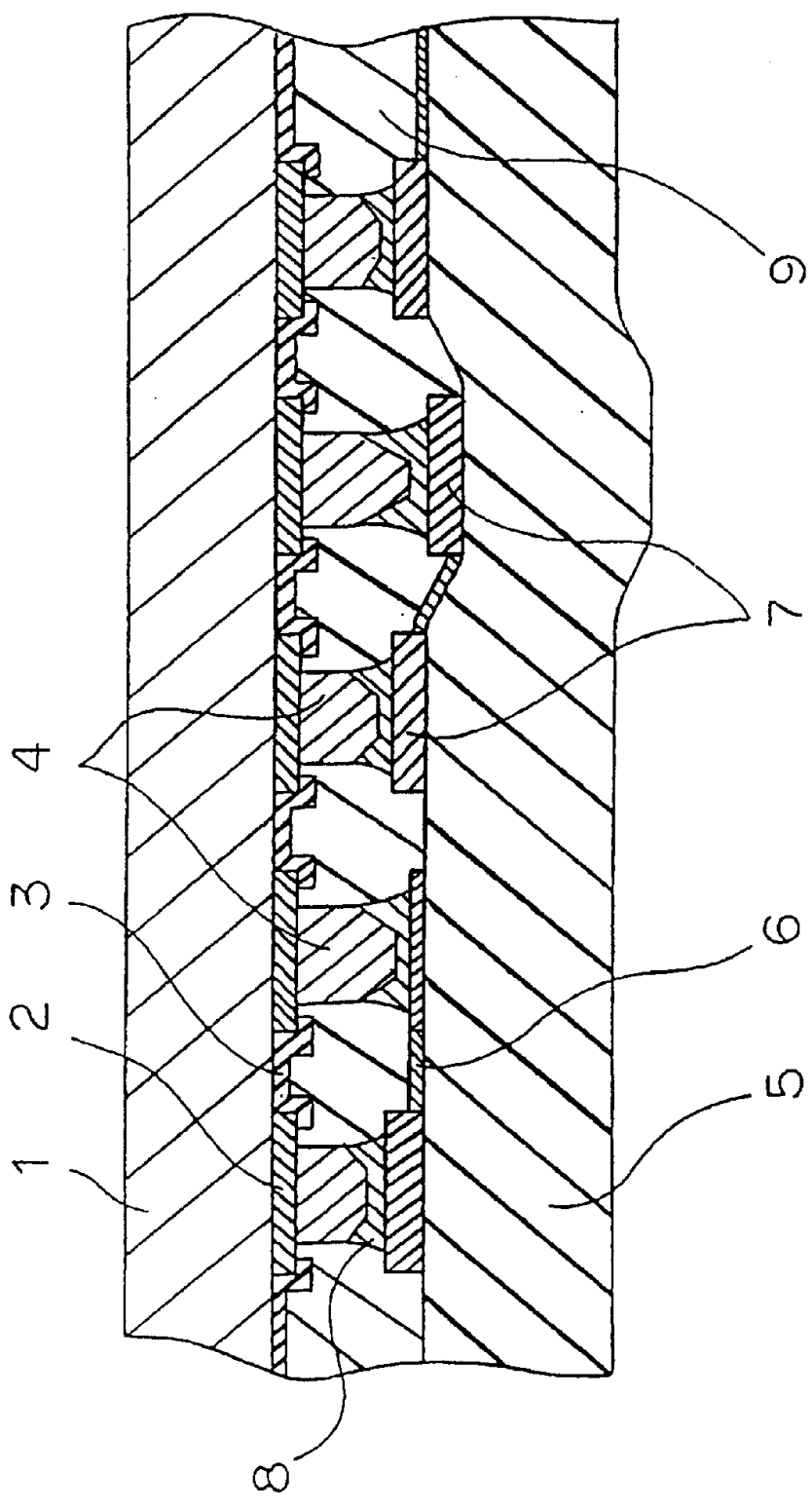


图1

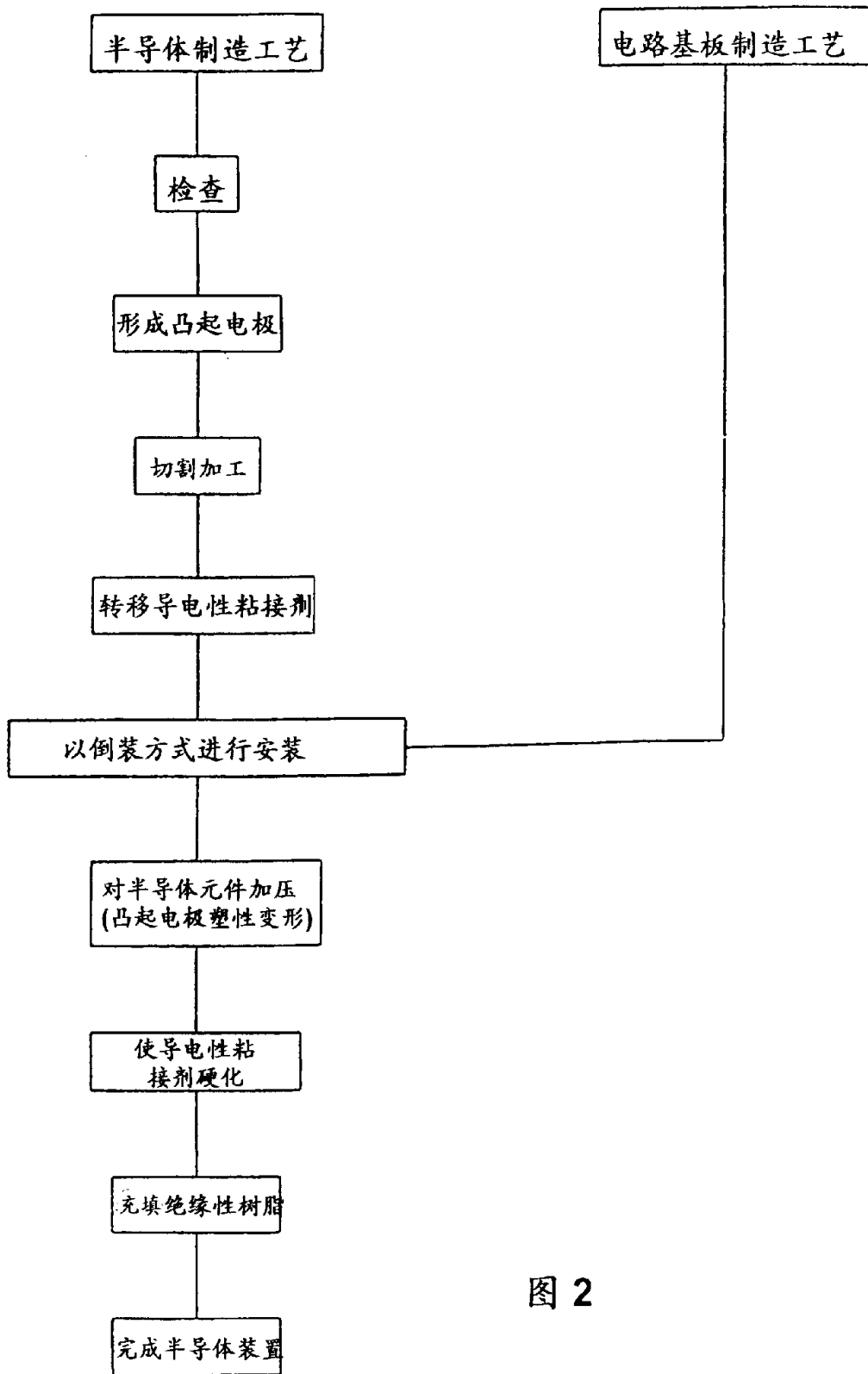


图 2

3333
3333
3333
3333
3333
3333
3333

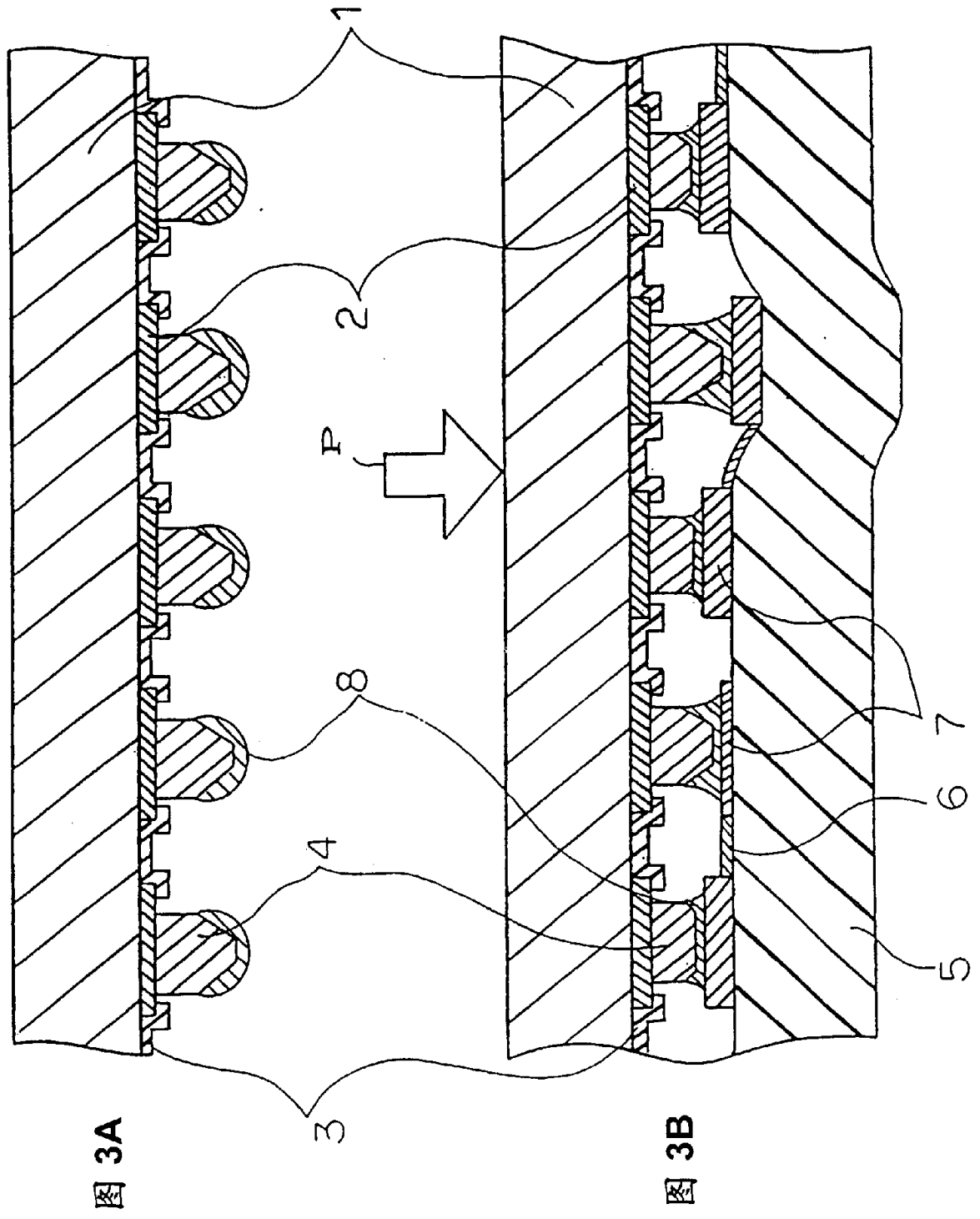


图 3A

图 3B

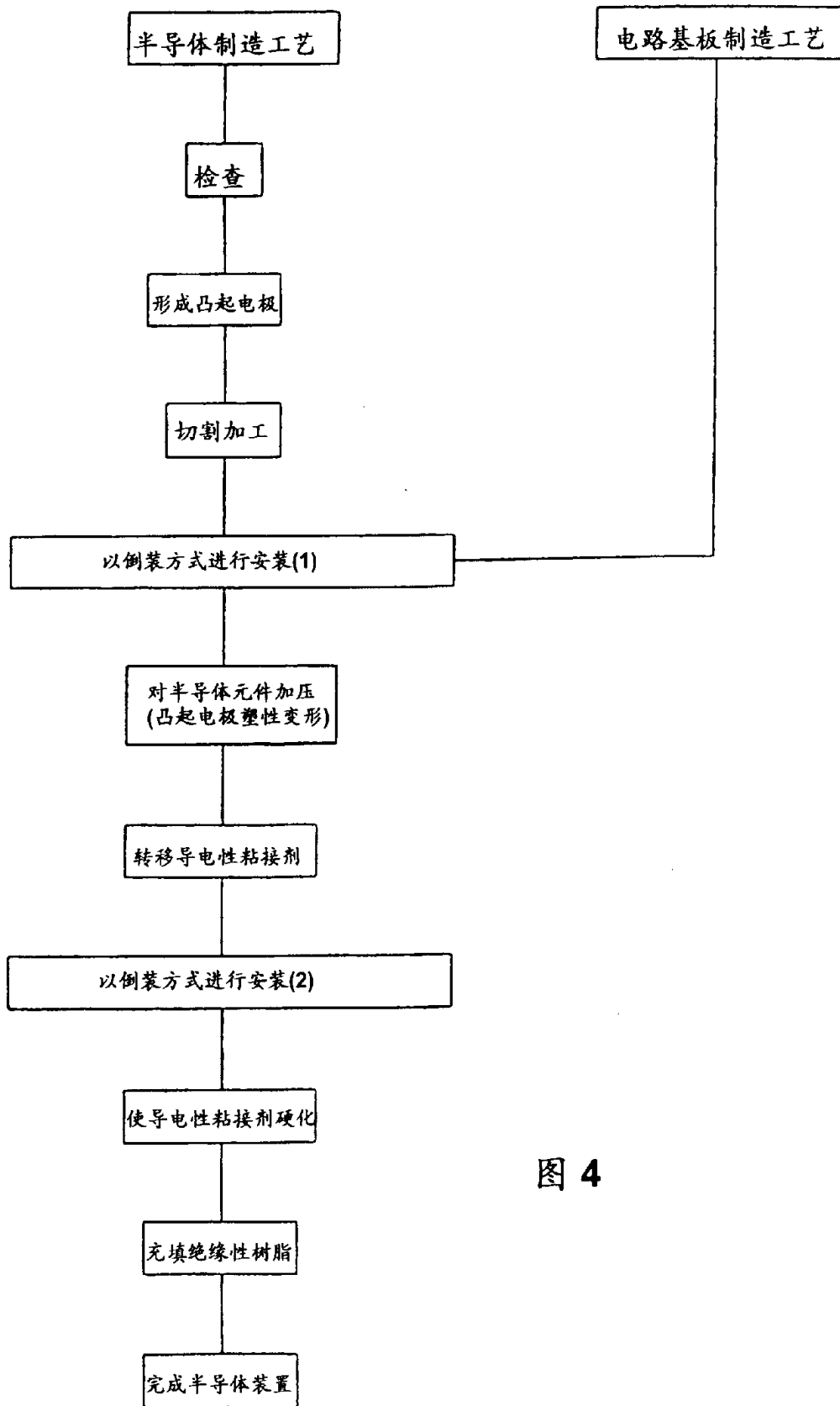


图 4

3333
3333
3333
3333
3333

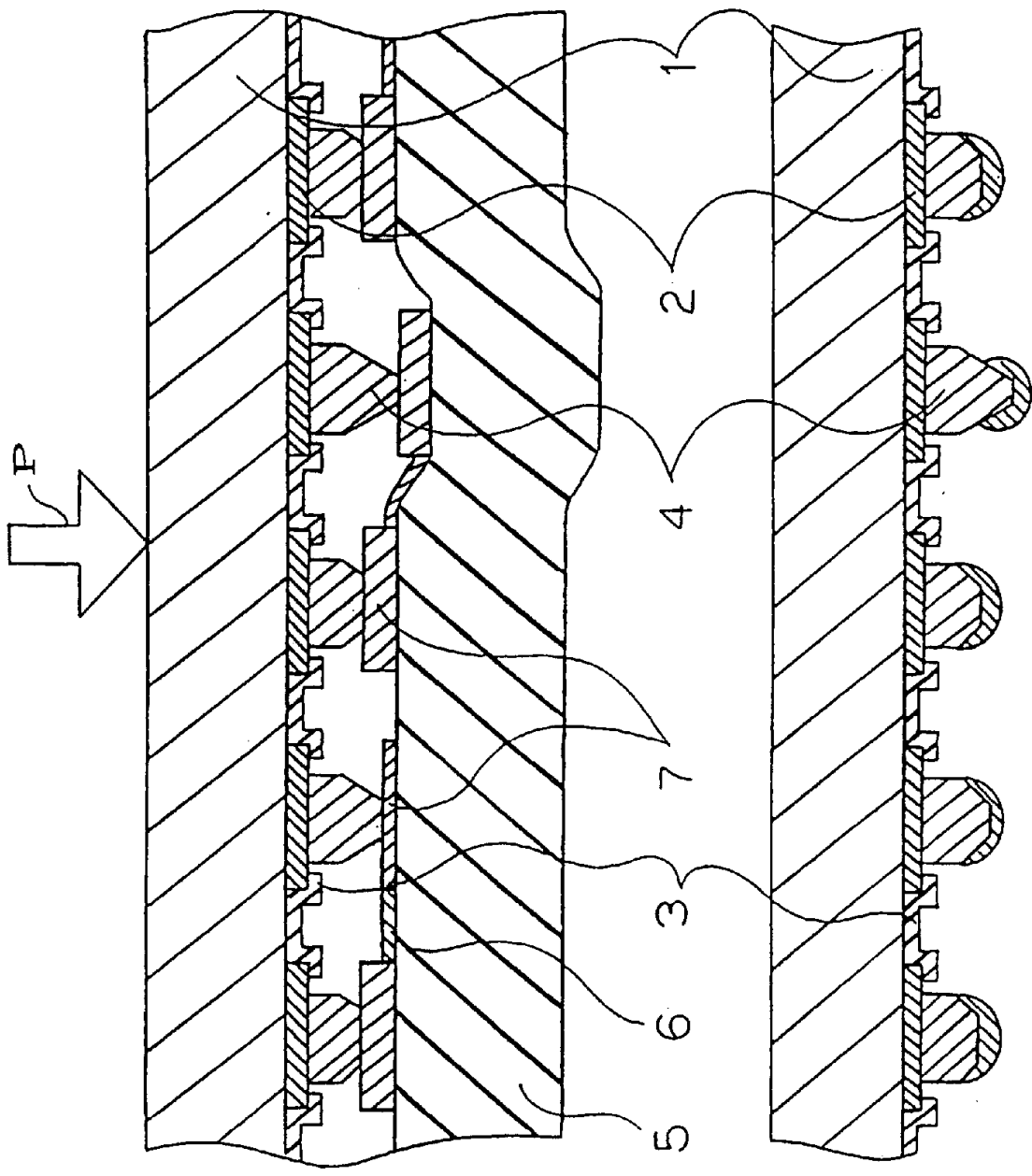


图 5A

图 5B

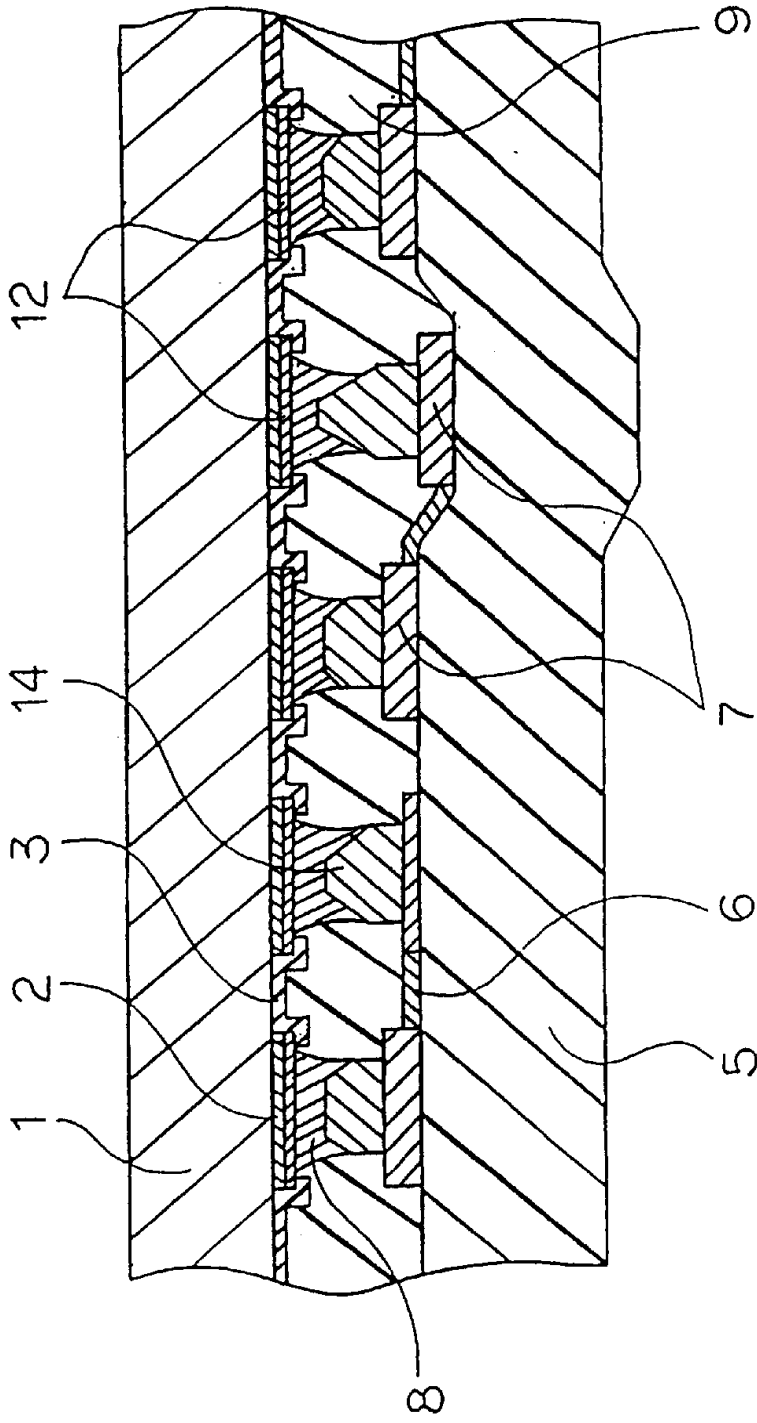


图6

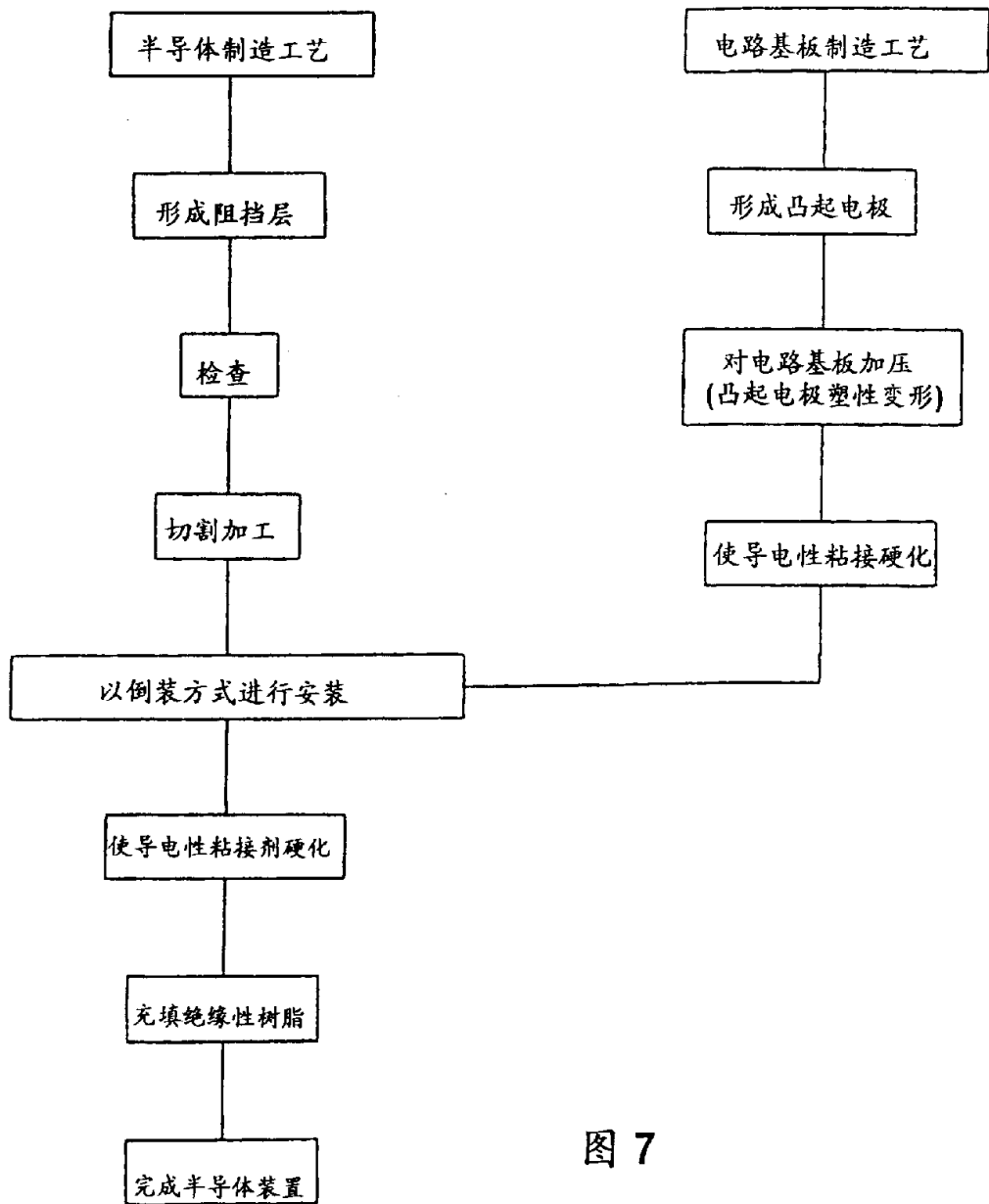


图 7

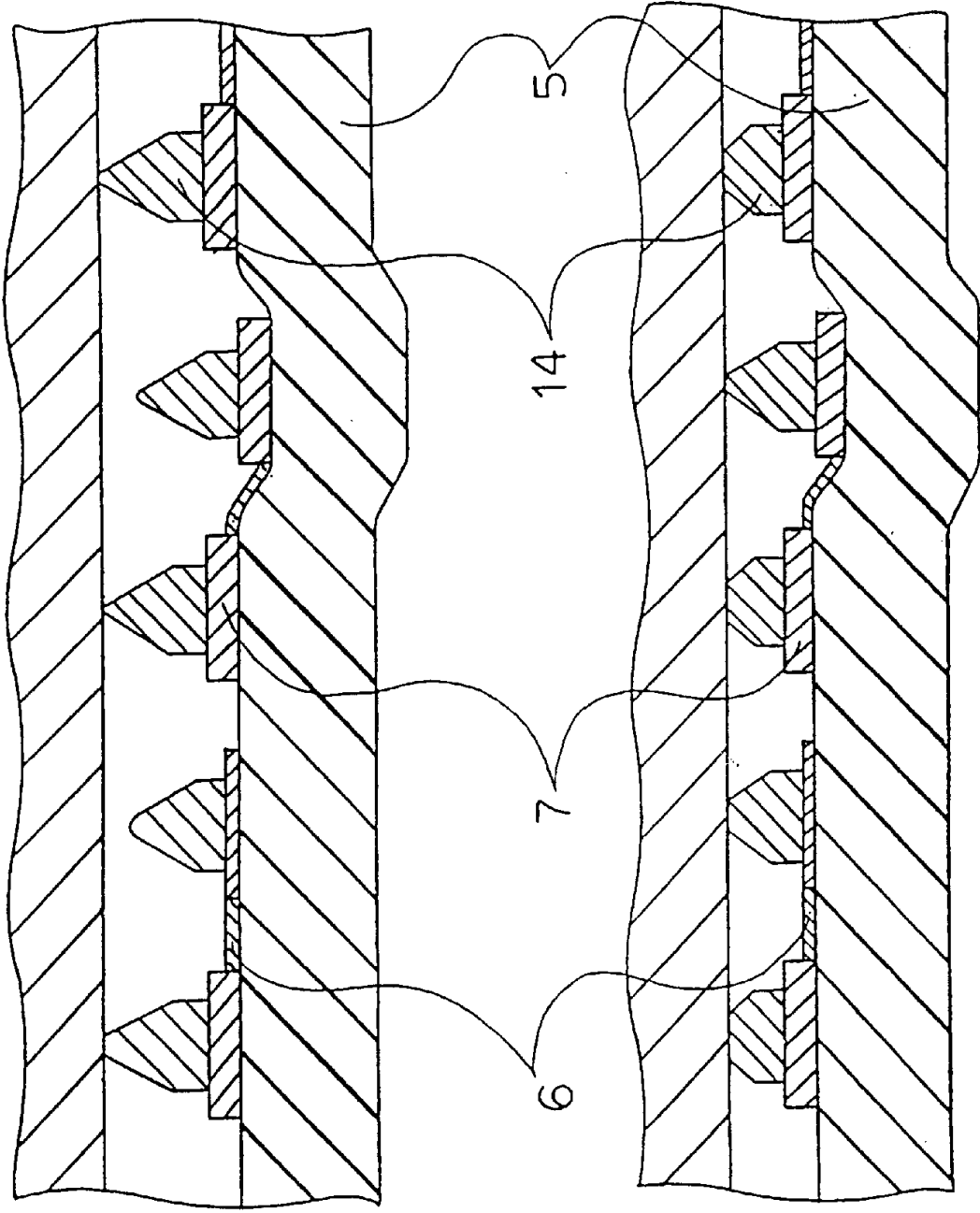


图 8A

图 8B

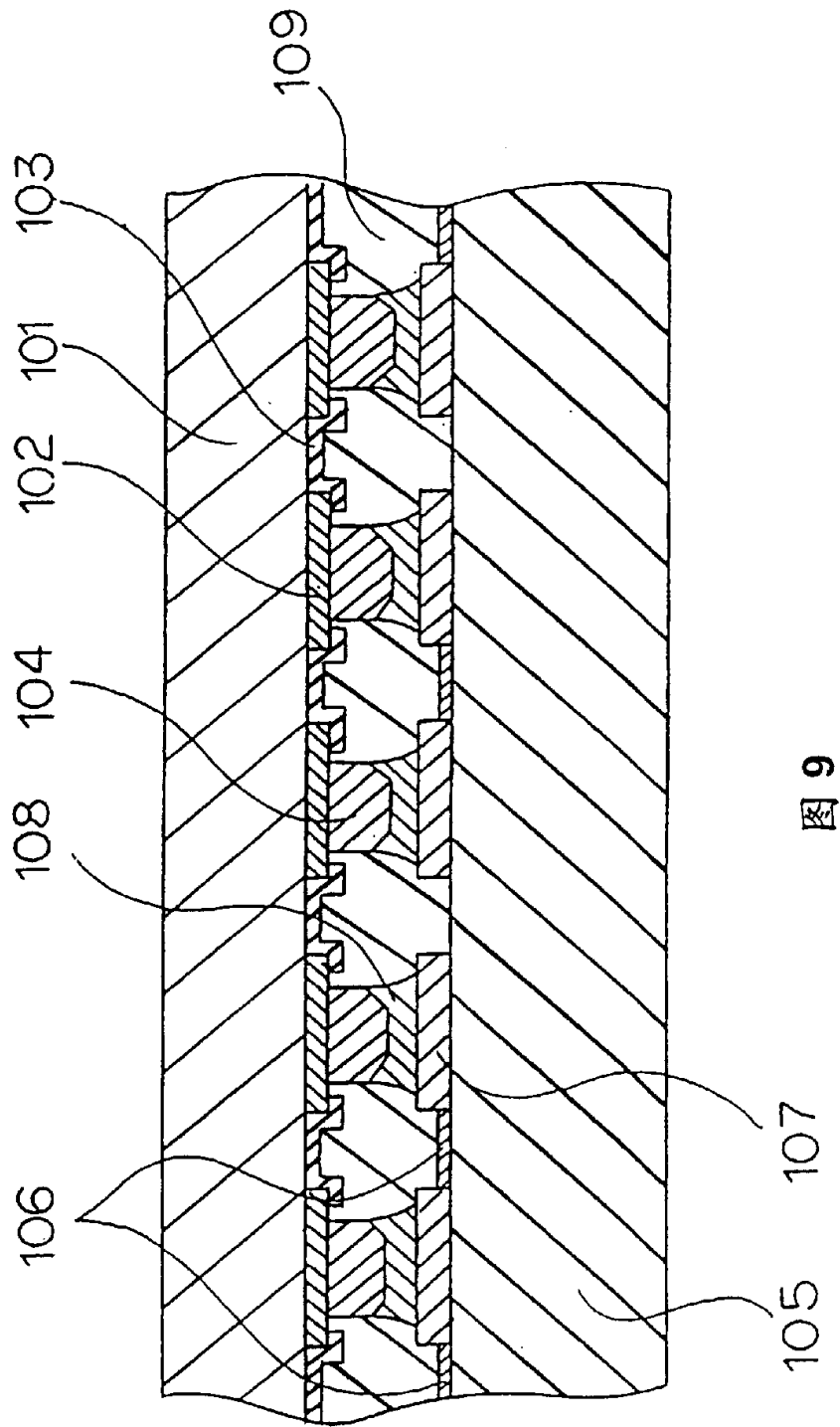


图 9

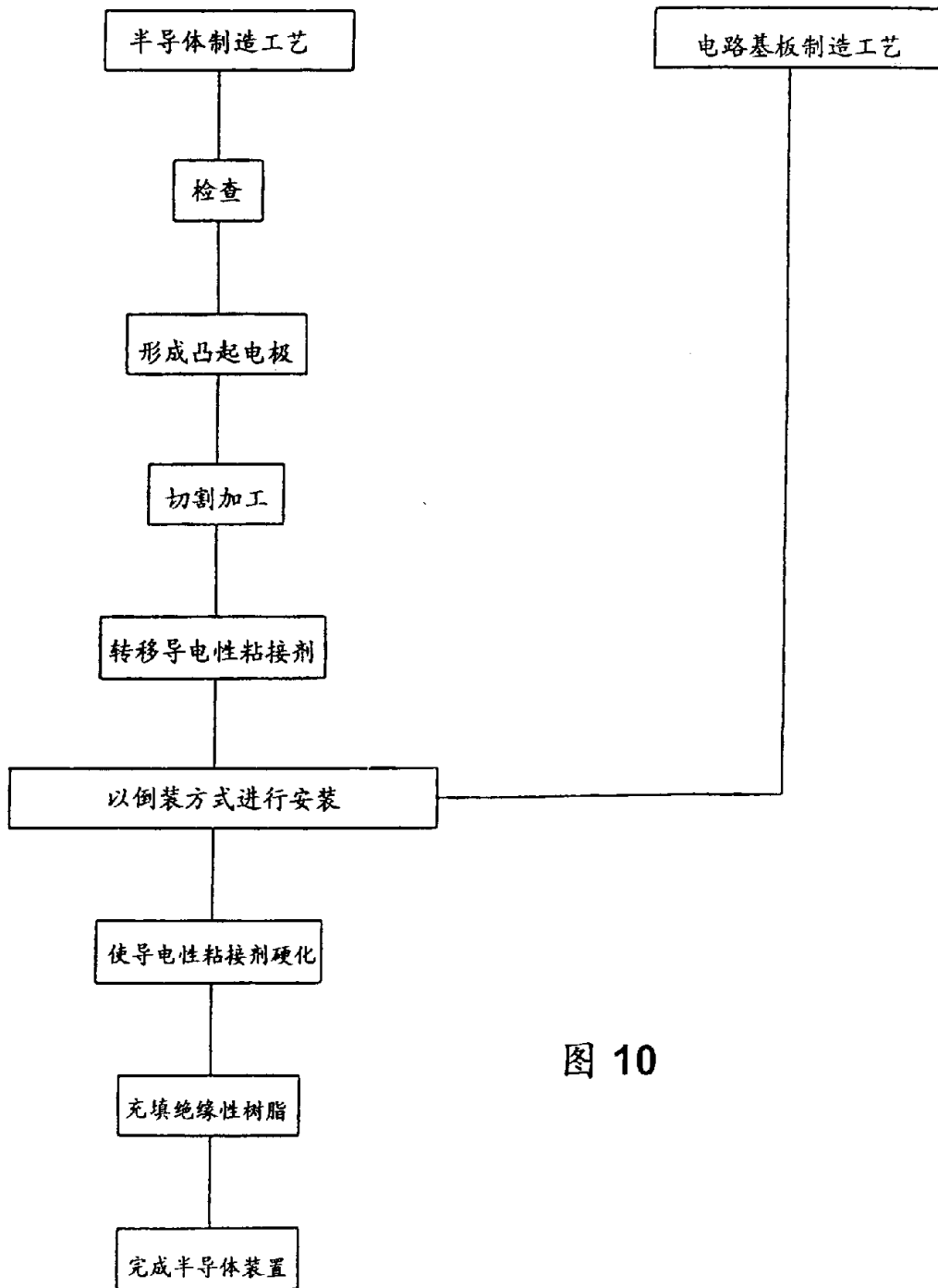


图 10

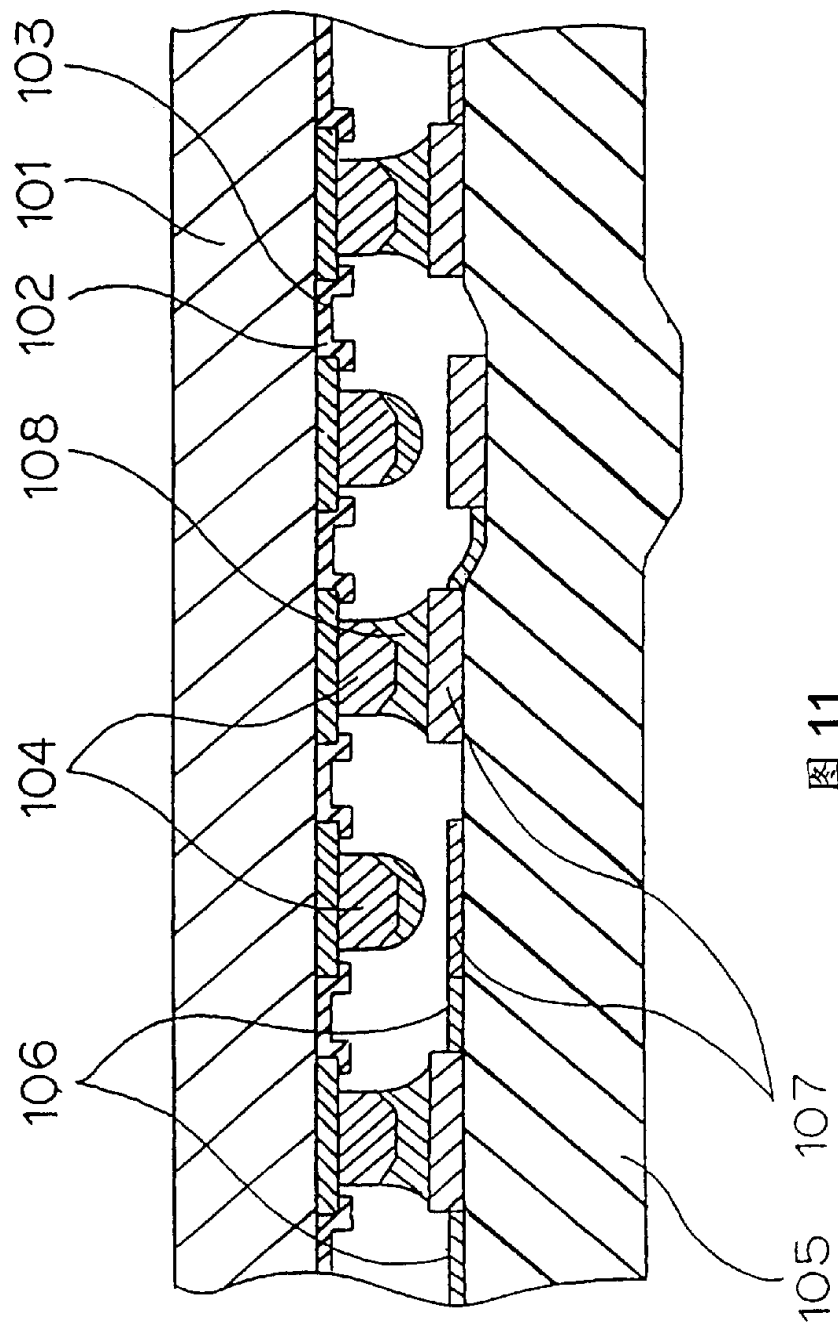


图 11