



Patent dodatkowy
do patentu nr _____

Zgłoszono: 15. 10. 79 (P. 218974)

Pierwszeństwo _____

Zgłoszenie ogłoszono: 24. 04. 81

Opis patentowy opublikowano: 31.12.1984

Int.Cl.³ G01F 1/58



Twórca wynalazku: Witold Koczyński

Uprawniony z patentu: Politechnika Warszawska, Warszawa (Polska)

Układ stabilizatora napięcia

1

Przedmiotem wynalazku jest układ stabilizatora napięcia pośredniczącego w przesyłaniu energii od sieci zasilającej do obciążenia.

Stabilizator napięcia zarówno od wejścia jak i wyjścia narażony jest na przeciążenia dzielące się na przetężenia, przepięcia i zwarcia, które grożą uszkodzeniem całego stabilizatora lub uszkodzeniem jego poszczególnych elementów. Z tego powodu nieodzowne staje się wprowadzenie w stabilizatorze specjalnych układów zabezpieczających, które w przypadku przeciążenia stabilizatora spowodują jego powrót do normalnej pracy.

Znany i typowy układ stabilizatora zawiera monolityczny stabilizator scalony zasilany napięciem wejściowym, który steruje tranzystorem regulacyjnym połączonym szeregowo z rezystorem ogranicznika prądowego. Nadmierne przeciążenie zasilacza wywoła przyrost napięcia na rezystorze szeregowym, a napięcie to poprzez odpowiednie wysterowanie monolitycznego stabilizatora scalonego powoduje ograniczenie prądu tranzystora regulacyjnego do dopuszczalnej wartości.

W przypadku zbyt dużego obciążenia w tranzystorze regulacyjnym wydziela się cała moc, gdyż pomimo ograniczenia prądu, napięcie na złączu emiter-kolektor tego tranzystora wzrasta. Może to spowodować przebiecie tranzystora, a w wyniku jego uszkodzenia podanie pełnego napięcia wyjściowego na obciążenie. W układzie przewidziane jest jedynie zabezpieczenie przed wzrostem powyżej do-

2

puszczalnych wartości prądu obciążenia natomiast przekroczenie dopuszczalnych wartości napięcia wyjściowego staje się często przyczyną jego uszkodzenia.

5 Istota wynalazku polega na tym, że w układzie równoległe do jego wyjścia włączony jest tyrystor zabezpieczający, którego bramka połączona jest z wyjściem układu koincydencji, gdzie jedno wejście układu koincydencji sterowane jest z monolitycz-
10 nego stabilizatora scalonego, a drugie wejście połączone jest z wyjściem komparatora napięcia, którego wejście dołączone jest do wspólnego punktu połączenia rezystora szeregowego i tyrystora.

15 Stabilizator napięcia ma ponadto układ automatycznego wyłączania, którego wyjście połączone jest z trzecim wejściem monolitycznego stabilizatora scalonego, a jego jedno wejście połączone jest z wejściem układu regulacji, zaś jego drugie wejście dołączone jest do wspólnego punktu połączenia re-
20 zystora szeregowego i tyrystora.

W układzie automatycznego wyłączania na jed-
nym z jego wejść, emiter pierwszego tranzystora po-
łączony jest poprzez zespół dwóch rezystorów z je-
go bazą, która poprzez kondensator i połączony
25 z nim szeregowo trzeci rezystor połączona jest z ma-
są układu, przy czym pomiędzy te dwa rezystory do-
łączony jest kolektor drugiego tranzystora, którego
emiter połączony jest z masą układu, a którego
30 baza, poprzez dzielnik rezystorowy, połączona jest
z zespołem dwóch szeregowo połączonych diod, gdzie

anoda drugiej diody stanowi drugie wejście układu, zaś wejście układu stanowi kolektor pierwszego tranzystora.

Rozwiązanie według wynalazku zapewnia automatyczne odłączenie obciążenia zarówno w przypadku nadmiernego przeciążenia jak i awaryjnego przekroczenia nominalnej wartości napięcia wyjściowego zapobiegając uszkodzeniu jakiegokolwiek elementu w układzie. Ponowne podanie napięcia na wejście układu, po usunięciu awarii, automatycznie powoduje przesłanie odpowiedniej energii do obciążenia. Rozwiązanie eliminuje potrzebę stosowania bezpieczników topikowych jak i czujników kontrolujących temperaturę regulacyjnego tranzystora mocy podatnego na przebiecia.

Przedmiot wynalazku uwidoczniiony jest w przykładzie wykonania na rysunku, który przedstawia schemat ideowy układu.

W układzie stabilizatora napięcia do jego wejścia **WE** i wyjścia **WY** dołączone są wejścia układu automatycznego wyłącznika **UAW** równolegle z układem regulacyjnym **UR** połączonym z rezystorem szeregowym **Rsc** ograniczającym maksymalnej wartości prądu obciążenia, który włączony jest jednocześnie pomiędzy dwa wejścia monolitycznego stabilizatora scalonego **MSS**. Trzecie wejście monolitycznego stabilizatora scalonego **MSS** połączone jest z wyjściem układu automatycznego wyłączania **UAW**, a z wyjścia monolitycznego stabilizatora scalonego **MSS** sterowany jest tranzystor regulacyjny **TR** układu regulacyjnego **UR**.

Układ stabilizatora napięcia ma ponadto włączony równolegle do obciążenia tyrystor zabezpieczający **TY**, który zaczyna przewodzić wyłącznie w przypadku gdy napięcie na wyjściu **WP** wzrasta do górnej ustalonej wartości napięcia dopuszczalnej dla układów zasilających i w przypadku gdy prąd obciążenia przekracza dopuszczalną graniczną wartość. Bramka tyrystora **TY** połączona jest z układem koincydencji **UK**, którego jedno wejście połączone jest z wyjściem komparatora napięcia **KN** porównującego napięcie wyjściowe z napięciem odniesienia, a drugie wejście układu koincydencji **UK** dołączone jest jednocześnie pomiędzy wejście monolitycznego stabilizatora scalonego **MSS** i wejście układu regulacji **UR**.

Przekroczenie ustalonych granicznych poziomów napięcia bądź prądu powoduje zadziałanie komparatora napięcia **KN** i układu koincydencji **UK**, z którego sterowana jest bramka tyrystora **TY** wprowadzając go w stan przewodzenia. Przewodzenie tyrystora **TY** powoduje zadziałanie układu automatycznego wyłączania **UAW**, który przerywa obwód zasilania dla monolitycznego stabilizatora scalonego **MSS**, a więc i obwód sterowania dla układu regulacyjnego **UR** i tranzystor regulacyjny **TR** zostaje zatkany wyłączając obwód prądowy tyrystora **TY** i obciążenia. Napięcia i prąd osiągają wartości prawie zerowe.

Układ automatycznego wyłączania ma na jednym z wejść dołączony emiter tranzystora **T₁** połączony poprzez rezystory **R₁** i **R₂** z bazą, która poprzez kondensator **C** i rezystor **R₃** połączona jest z masą układu. Pomiedzy rezystory **R₁** i **R₃** dołączony jest kolektor drugiego tranzystora **T₂**, którego emiter jest

połączony z masą układu, a którego baza poprzez dzielnik rezystorowy **R₄** i **R₅** połączona jest z zespołem szeregowo połączonych diod **D₁** i **D₂**. Anoda diody **D₂** dołączona jest do drugiego wejścia układu automatycznego wyłączania **UAW**, a do jego wyjścia dołączony jest kolektor pierwszego tranzystora **T₁**.

Układ automatycznego wyłączania **UAW** rozłącza obwód prądu, ponieważ napięcie na przewodzącym tyrystorze **TY** jest mniejsze od spadków napięć na przewodzących diodach **D₁** i **D₂** w wyniku czego tranzystory **T₁** i **T₂** przestają przewodzić. Układ ten **UAW** zapewnia również automatyczne załączanie napięcia gdyż pojawiające się napięcia na wejściu **WE** powodują ładowanie kondensatora **C** prądem bazy tranzystora **T₁** i przewodzenie jego złącza emiter-kolektor, a więc zasilanie monolitycznego stabilizatora scalonego **MSS** wysterowującego układ regulacyjny **UR**. W wyniku tego na wyjściu **WY** układu stabilizatora pojawi się napięcie i przez diody **D₁** i **D₂** płynie prąd polaryzujący tranzystor **T₂** w kierunku przewodzenia, powodując tym samym podtrzymanie przewodzenia tranzystora **T₂**, gdyż naładowany kondensator **C** ma za zadanie tylko zainicjowanie przewodzenia tranzystora **T₁**.

Zastrzeżenia patentowe

1. Układ stabilizatora napięcia z zabezpieczeniem przed przeciążeniem przez ograniczanie maksymalnej wartości prądu obciążenia w postaci rezystora szeregowo połączanego z obciążeniem i z drugiej strony z tranzystorem regulacyjnym układu regulacyjnego sterowanego z monolitycznego stabilizatora scalonego, którego dwa wejścia zbocznikowane są tym rezystorem, **znamienny tym**, że ma tyrystor (**TY**) włączony równolegle do obciążenia, którego bramka połączona jest z wyjściem układu koincydencji (**UK**), gdzie jedno wejście układu koincydencji (**UK**) sterowane jest z monolitycznego stabilizatora scalonego (**MSS**), a drugie wejście połączone jest z wyjściem komparatora napięcia (**KN**), którego wejście dołączone jest do wspólnego punktu połączenia rezystora szeregowego (**Rsc**) i tyrystora (**TY**), przy czym układ automatycznego wyłączania (**UAW**) ma wyjście połączone z trzecim wejściem monolitycznego stabilizatora scalonego (**MSS**), a jego jedno wejście połączone jest z wejściem układu regulacji (**UR**), zaś jego drugie wejście dołączone jest do wspólnego punktu połączenia rezystora szeregowego (**Rsc**) i tyrystora (**TY**).

2. Układ stabilizatora napięcia według zastrz. 1, **znamienny tym**, że na dołączonym do jego wejścia (**WE**) wejściu układu automatycznego wyłączania (**UAW**) emiter pierwszego tranzystora (**T₁**) połączony jest poprzez zespół dwóch rezystorów (**R₁**, **R₂**) z jego bazą, która poprzez kondensator (**C**) i połączony z nim szeregowo trzeci rezystor (**R₃**) połączona jest z masą układu, przy czym pomiędzy te dwa rezystory (**R₁**, **R₂**) dołączony jest kolektor drugiego tranzystora (**T₂**), którego emiter połączony jest z masą układu, a którego baza poprzez dzielnik rezystorowy (**R₄**, **R₅**) połączona jest z zespołem połączonych szeregowo diod (**D₁**, **D₂**), gdzie anoda drugiej diody (**D₂**) stanowi drugie wejście układu, zaś wyjście układu stanowi kolektor pierwszego tranzystora (**T₁**).

