

【發明說明書】

【中文發明名稱】 III族氮化物半導體發光元件及其製造方法

【技術領域】

【0001】 本發明是有關於一種 III 族氮化物半導體發光元件及其製造方法，尤其是有關於一種具有優異的元件壽命的 III 族氮化物半導體發光元件及其製造方法。

【先前技術】

【0002】 先前，包含 Al、Ga、In 等與 N 的化合物的 III 族氮化物半導體用作紫外光發光元件的材料。其中，包含高 Al 組成的 AlGaIn 的 III 族氮化物半導體用於紫外發光元件或發光波長為 300 nm 以下的深紫外光發光元件（深紫外發光二極體（Deep Ultraviolet-Light Emitting Diode，DUV-LED））。

【0003】 作為對 III 族氮化物半導體發光元件所要求的特性，例如可列舉高外部量子效率特性或低電阻特性。本申請案申請人先前於專利文獻 1 中提出藉由在量子井結構的發光層與 p 型包層之間形成被稱為電子阻擋層的成為電子的能量障壁的層，而提高發光效率。電子阻擋層相對於發光層的量子井層成為障壁，防止電子過度地流動，藉此可提昇載子的注入效率。

【0004】 另外，於專利文獻 2 中揭示有一種半導體發光裝置，其於使用氮化物系化合物半導體的半導體發光裝置中，在 p 型包層的與 p 側導光層的邊界側，設置有與所述 p 型包層整體相比局部經高濃度摻雜的高濃度摻雜層。根據專利文獻 2，藉由在 p 型包層

的一部分中設置與 p 型包層整體相比局部經高濃度摻雜的高濃度摻雜層，可不使 p 型包層的結晶性劣化而提高電洞濃度 (hole concentration)，藉此，可降低串聯電阻並降低臨限值電流密度。

[現有技術文獻]

[專利文獻]

【0005】 [專利文獻 1]日本專利特開 2010-161311 號公報

[專利文獻 2]日本專利特開 2000-151023 號公報

【發明內容】

【0006】 [發明所欲解決之課題]

藉由專利文獻 1 及專利文獻 2 中所記載的技術，可改善 III 族氮化物半導體發光元件的外部量子效率特性或電阻特性。但是，除外部量子效率特性及電阻特性的改善以外，亦期望 III 族氮化物半導體發光元件的元件壽命特性的改善，就壽命的觀點而言留有改善的餘地。

【0007】 因此，本發明的目的在於提供一種具有比先前優異的元件壽命的 III 族氮化物半導體發光元件及其製造方法。

[解決課題之手段]

【0008】 本發明者等人對解決所述課題的方法進行努力研究，並著眼於 III 族氮化物半導體發光元件中的位於比發光層更靠近 p 型半導體層側的電子阻擋層的摻雜劑。此處，作為摻雜至 III 族氮化物半導體發光元件的 p 型半導體層側的 p 型的摻雜劑，通常使用 Mg。本發明者等人認為摻雜至 p 型半導體層側的 Mg 朝發光層中

的擴散會影響 III 族氮化物半導體發光元件的壽命特性。因此，發現藉由在活性層與 p 型半導體層之間的電子阻擋層中設置含 Si 雜質摻雜區域層，可改善 III 族氮化物半導體發光元件的壽命，從而完成了本發明。

【0009】 即，本發明的主旨構成如下所述。

(1) 一種 III 族氮化物半導體發光元件，其依次包括 n 型半導體層、至少含有鋁 (Al) 的發光層、電子阻擋層、及 p 型半導體層，其特徵在於：所述發光層具備由井層與障壁層的積層所形成的量子井結構，所述電子阻擋層鄰接於所述發光層、且包含 Al 組成大於所述障壁層及所述 p 型半導體層的層，所述電子阻擋層包含含 Si 雜質摻雜區域層。

【0010】 (2) 如所述 (1) 中記載的 III 族氮化物半導體發光元件，其中所述電子阻擋層於比所述含矽 (Si) 雜質摻雜區域層更靠近所述 p 型半導體層側進而包含 p 型雜質摻雜區域層。

【0011】 (3) 如所述 (1) 或 (2) 中記載的 III 族氮化物半導體發光元件，其中所述電子阻擋層進而包含非摻雜區域層。

【0012】 (4) 如所述 (3) 中記載的 III 族氮化物半導體發光元件，其中所述非摻雜區域層位於所述含 Si 雜質摻雜區域層與所述 p 型雜質摻雜區域層之間。

【0013】 (5) 如所述 (1) 至 (4) 中任一項記載的 III 族氮化物半導體發光元件，其中所述含 Si 雜質摻雜區域層鄰接於所述發光層。

【0014】 (6) 如所述 (1) 至 (5) 中任一項記載的 III 族氮化物半導體發光元件，其中所述 p 型半導體層具有包含 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ($0 \leq x \leq 0.1$) 的 p 型接觸層。

【0015】 (7) 如所述 (6) 中記載的 III 族氮化物半導體發光元件，其中所述 p 型半導體層在所述電子阻擋層與所述 p 型接觸層之間進而具有 Al 組成小於所述電子阻擋層、且 Al 組成大於所述 p 型接觸層的 p 型包層。

【0016】 (8) 如所述 (7) 中記載的 III 族氮化物半導體發光元件，其中所述 p 型包層為 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0.20 \leq y$)。

【0017】 (9) 如所述 (1) 至 (8) 中任一項記載的 III 族氮化物半導體發光元件，其中所述含 Si 雜質摻雜區域層中所含有的 Si 的雜質濃度為 $5 \times 10^{16} \text{ atoms/cm}^3 \sim 1 \times 10^{18} \text{ atoms/cm}^3$ 。

【0018】 (10) 如所述 (1) 至 (9) 中任一項記載的 III 族氮化物半導體發光元件，其中所述障壁層為 $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0.4 \leq b \leq 0.95$)，所述電子阻擋層為 $\text{Al}_z\text{Ga}_{1-z}\text{N}$ ($b < z \leq 1$)。

【0019】 (11) 如所述 (1) 至 (10) 中任一項記載的 III 族氮化物半導體發光元件，其中所述含 Si 雜質摻雜區域的摻雜劑僅為 Si。

【0020】 (12) 如所述 (1) 至 (10) 中任一項記載的 III 族氮化物半導體發光元件，其中所述含 Si 雜質摻雜區域的摻雜劑為 Si 及鎂 (Mg)。

【0021】 (13) 如所述 (1) 至 (12) 中任一項記載的 III 族氮化物半導體發光元件，其中自所述發光層射出的光是中心波長為 300

nm 以下的深紫外光。

【0022】 (14) 一種 III 族氮化物半導體發光元件的製造方法，其包括：n 型半導體層形成步驟，形成 n 型半導體層；發光層形成步驟，於所述 n 型半導體層上形成至少含有 Al 的由井層及障壁層的積層所形成的量子井結構的發光層；電子阻擋層形成步驟，於所述發光層上形成 Al 組成大於所述障壁層的電子阻擋層；以及 p 型半導體層形成步驟，於所述電子阻擋層上形成 p 型半導體層；其特徵在於：於所述電子阻擋層形成步驟中，形成摻雜有含 Si 雜質的含 Si 雜質摻雜區域層。

【0023】 (15) 一種 III 族氮化物半導體發光元件，其依次包括 n 型半導體層、至少含有 Al 的發光層、電子阻擋層、及 p 型半導體層，其特徵在於：所述發光層具備由井層與障壁層的積層所形成的量子井結構，所述電子阻擋層鄰接於所述發光層、且包含 Al 組成大於所述障壁層及所述 p 型半導體層的層，所述電子阻擋層包含含 Si 雜質摻雜區域層，所述電子阻擋層於比所述含 Si 雜質摻雜區域層更靠近所述發光層側進而包含 p 型雜質摻雜區域層。

【0024】 (16) 如所述 (15) 中記載的 III 族氮化物半導體發光元件，其中所述含 Si 雜質摻雜區域層鄰接於所述 p 型半導體層。

【0025】 (17) 如所述 (15) 或 (16) 中記載的 III 族氮化物半導體發光元件，其中所述障壁層為 $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0.4 \leq b \leq 0.95$)，所述電子阻擋層為 $\text{Al}_z\text{Ga}_{1-z}\text{N}$ ($b < z \leq 1$)。

【0026】 (18) 如所述 (15) 至 (17) 中任一項記載的 III 族氮

化物半導體發光元件，其中所述 p 型雜質摻雜區域層的摻雜劑為 Mg。

【0027】 (19) 如所述 (15) 至 (18) 中任一項記載的 III 族氮化物半導體發光元件，其中所述含 Si 雜質摻雜區域層的摻雜劑為 Si 及 Mg。

【0028】 (20) 如所述 (15) 至 (19) 中任一項記載的 III 族氮化物半導體發光元件，其中自所述發光層射出的光是中心波長為 300 nm 以下的深紫外光。

[發明的效果]

【0029】 根據本發明，於 III 族氮化物半導體發光元件的 p 型半導體層中，在電子阻擋層中設置含 Si 雜質摻雜區域層，因此可提供具有比先前優異的元件壽命的 III 族氮化物半導體發光元件及其製造方法。

【圖式簡單說明】

【0030】

圖 1 是說明根據本發明的第 1 實施形態的 III 族氮化物半導體發光元件的示意剖面圖。

圖 2 (A) ~ 圖 2 (D) 是表示根據本發明的適宜的實施形態的 III 族氮化物半導體發光元件中的發光層、電子阻擋層及 p 型半導體層的示意剖面圖。

圖 3 是說明根據本發明的第 2 實施形態的 III 族氮化物半導體發光元件的示意剖面圖。

圖 4 的 (A) ~ (I) 是說明根據本發明的適宜的實施形態的 III 族半導體發光元件的製造方法的流程圖。

【實施方式】

【0031】 以下，參照圖式對本發明的實施形態進行說明。再者，原則上對同一個構成要素標註同一個參照編號，並省略說明。另外，於各圖中，為便於說明，與實際的比率相比誇張表示基板及各層的縱橫的比率。

【0032】 (第 1 實施形態：III 族氮化物半導體發光元件 100)

如圖 1 所示，根據本發明的一實施形態的 III 族氮化物半導體發光元件 100 依次包括：n 型半導體層 30、至少含有 Al 的發光層 40、電子阻擋層 50、及 p 型半導體層 60。而且，其特徵在於：發光層 40 具備由井層 41 與障壁層 42 的積層所形成的量子井結構，電子阻擋層 50 鄰接於發光層 40、且包含 Al 組成大於障壁層 42 及 p 型半導體層 60 的層，電子阻擋層 50 包含含 Si 雜質摻雜區域層 50a。

【0033】 另外，如圖 1 所示，可將 III 族氮化物半導體發光元件 100 的 n 型半導體層 30 設置於在基板 10 的表面設置 AlN 層 20 而成的 AlN 模板基板上。另外，於 III 族氮化物半導體發光元件 100 中亦可設置有 n 型電極 70 與 p 型電極 80，所述 n 型電極 70 形成於藉由蝕刻等來去除發光層 40、電子阻擋層 50 及 p 型半導體層 60 的一部分而露出的 n 型半導體層 30 上，所述 p 型電極 80 形成於 p 型接觸層 62 上。於根據本發明的一實施形態的 III 族氮化物

半導體發光元件 100 中，n 型半導體層 30、發光層 40、電子阻擋層 50 及 p 型半導體層 60 是成為特徵的構成，其中，電子阻擋層 50 是尤其成為特徵的構成。所述藍寶石基板 10、AlN 層 20、n 型電極 70 及 p 型電極 80 可設為通常的構成，具體的構成並無任何限定。再者，III 族氮化物半導體發光元件 100 中的各半導體層例如包含 AlGaIn 材料，另外，相對於作為 III 族元素的 Al 與 Ga，可含有 5% 以內的量的 In。後述的 III 族氮化物半導體發光元件 200 亦同樣如此。以下，首先對作為成為本發明的特徵的構成的 n 型半導體層 30、發光層 40、電子阻擋層 50 及 p 型半導體層 60 進行說明。

【0034】 n 型半導體層 30 是至少含有 Al 的 III 族氮化物半導體層，只要是構成 III 族氮化物半導體的 pn 接合的層，則可使用通常的 n 型半導體層。如上所述，n 型半導體層 30 例如包含 AlGaIn 材料，另外，相對於作為 III 族元素的 Al 與 Ga，可含有 5% 以內的量的 In。於 n 型半導體層 30 中摻雜有 n 型的摻雜劑（雜質），作為 n 型摻雜劑，可例示：Si、Ge、Sn、S、O、Ti、Zr 等。摻雜劑濃度只要是可作為 n 型發揮功能的摻雜劑濃度，則並無特別限定，例如可設為 1.0×10^{18} atoms/cm³ ~ 1.0×10^{20} atoms/cm³。另外，n 型半導體層 30 的 Al 含有率並無特別限制，可設為通常的範圍。亦可由單層或多層來構成 n 型半導體層 30。

【0035】 發光層 40 設置於 n 型半導體層 30 上。該發光層 40 至少含有 Al，例如可由 Al_aGa_{1-a}N 材料（ $0 < a \leq 1$ ）形成。此處，Al

的組成是以發出所期望的波長的光的方式適當地設定，但於 Al 組成 a 為 0.35 以上（即， $0.35 \leq a \leq 1$ ）的情況下，自發光層 40 射出的光的中心波長變成 300 nm 以下，最終所製作的 III 族氮化物半導體發光元件 100 變成 DUV-LED。

【0036】 該發光層 40 可包含重複形成有含有 Al 組成不同的 AlGaN 的井層 41 與障壁層 42 的多重量子井（MQW：Multiple Quantum Well）。井層 41 的 Al 組成例如為 0.3~0.8。障壁層 42 的 Al 組成 b 大於井層 41 的 Al 組成，例如為 0.40~0.95。另外，井層 41 及障壁層 42 的重複次數例如為 1 次~10 次。較佳為將發光層 40 的 n 型半導體層 30 側及電子阻擋層 50 側（即最初與最後）設為障壁層，若將井層 41 及障壁層 42 的重複次數設為 n，則於此情況下表述成「n.5 組的井層及障壁層」。進而，井層 41 的厚度可設為 0.5 nm~5 nm，障壁層 42 的厚度可設為 3 nm~30 nm。

【0037】 電子阻擋層 50 鄰接於發光層 40 而設置，包含 Al 組成大於障壁層 42 的 Al 組成 b 及 p 型半導體層 60 的層。電子阻擋層 50 通常設置在發光層與 p 型包層之間，藉此作為用以攔截電子，將電子注入至發光層 40（於 MQW 的情況下為井層 41）內，並提高電子的注入效率的層來使用。尤其，於發光層 40 的 Al 組成高的情況下，因 p 型半導體層 60 的電洞濃度低，故難以將電洞注入至發光層 40 中，一部分的電子朝 p 型半導體層 60 側流動，但藉由設置電子阻擋層 50，可防止此種電子的流動。再者，於本發明中，「電子阻擋層」的 Al 組成 z 大於構成發光層 40 的障壁層 42

的 Al 組成 b ，表示帶隙大的層。相對於此，「包層」的 Al 組成是指比電子阻擋層的 Al 組成小 0.1 以上、且比 p 型接觸層大 0.1 以上者。雖然其後進行敘述，但 p 型半導體層 60 可具有 p 型包層 61，亦可不具有 p 型包層 61。於一實施形態中，當於 III 族氮化物半導體發光元件 100 中設置 p 型包層 61 時，若使用電子阻擋層 50 的 Al 組成 z 及 p 型接觸層 62 的 Al 組成 x ，則 p 型包層 61 的 Al 組成 y 為 $x+0.1 < y < z-0.1$ 。再者，中心波長為 300 nm 以下中所使用的 p 型的 AlGaIn 的 Al 組成越大，電流越難以流動，因此先前用作包層的 Al 組成多為障壁層的 Al 組成以下。因此，本發明中的電子阻擋層與現有技術中的包層是將障壁層的 Al 組成作為基準來進行區分。

【0038】 電子阻擋層 50 例如可由 $\text{Al}_z\text{Ga}_{1-z}\text{N}$ 材料 ($b < z \leq 1$) 形成。雖然亦取決於障壁層 42 的 Al 組成，但例如該電子阻擋層 50 的 Al 組成較佳為設為 0.5 以上、1.0 以下(即， $b < z \leq 1$ 且 $0.5 \leq z$)。藉此，可提高電子朝井層 41 中的注入效率。另外，電子阻擋層 50 整體的厚度例如較佳為 6 nm~60 nm。其原因在於：不論電子阻擋層 50 的厚度比 6 nm 薄還是超過 60 nm，均可看到輸出功率的大幅度的減少。再者，電子阻擋層 50 的厚度較佳為比障壁層 42 的厚度厚。其後對在電子阻擋層中設置含 Si 雜質摻雜區域層 50a 的技術性意義進行敘述。再者，亦可向電子阻擋層的一部分或全部中添加 Si 後摻雜 p 型摻雜劑，於此情況下，作為 p 型摻雜劑，可例示：Mg、Zn、Ca、Be、Mn 等。p 型半導體層 60 整體的平均摻雜

劑濃度只要是可作為 p 型發揮功能的摻雜劑濃度，則並無特別限定，例如可設為 $1.0 \times 10^{18} \text{ atoms/cm}^3 \sim 5.0 \times 10^{21} \text{ atoms/cm}^3$ 。

【0039】於本實施形態中，p 型半導體層 60 至少具有 p 型接觸層 62。該 p 型接觸層 62 可設為 Al 組成 x 為 $0 \leq x \leq 0.1$ 的 p 型的 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 材料。p 型接觸層 62 是用以降低形成於其上的 p 型電極 80 與電子阻擋層 50 之間的接觸電阻的層，可充分地降低與形成於 p 型接觸層 62 上的 p 型電極 80 的接觸電阻。尤其，較佳為設為 $x=0$ (即，GaN)。作為用以使該 p 型接觸層 62 變成 p 型的摻雜劑，可使用鎂 (Mg) 或鋅 (Zn)。可將 p 型接觸層 62 的厚度設為 5 nm 以上、200 nm 以下。雖然未圖示，但 p 型接觸層 62 亦可設為改變了 Al 組成、摻雜劑種類、摻雜劑濃度、形成時的載氣種類等的任一者或多個要素的多層結構。

【0040】此處，於本發明中重要的是在電子阻擋層 50 中設置含 Si 雜質摻雜區域層 50a。再者，亦可將電子阻擋層 50 整體設為含 Si 雜質摻雜區域層 50a (圖 1)。雖然其後於實施例中進行敘述，但藉由本發明者等人的實驗結果而明確：藉由設置含 Si 雜質摻雜區域層 50a，可改善 III 族氮化物半導體發光元件 100 的元件壽命。

【0041】雖然可提昇元件壽命的理由於理論上並不明確，但本發明者等人如以下般考慮其理由。即，可認為摻雜至 p 型半導體層中的 Mg 容易擴散至發光層中，而於發光層中產生由 Mg 所引起的缺陷，因此該缺陷成為元件壽命下降的原因。另一方面，可認為通常用作 n 型摻雜劑的 Si 難以擴散至發光層中，另外，可抑制

Mg 的擴散。因此，本發明者等人認為藉由將 Si 摻雜至發光層與 p 型半導體層之間的電子阻擋層中，可捕獲由 Mg 所引起的缺陷。再者，作為具有代表性的 p 型摻雜劑，使用 Mg 的例子進行了說明，但即便使用其他 p 型雜質來形成 p 型半導體層 60，藉由設置含 Si 雜質摻雜區域層 50a，亦產生相同的現象。如此，推測藉由在電子阻擋層 50 中設置含 Si 雜質摻雜區域層 50a，可提昇元件壽命。

【0042】 於本實施形態中，含 Si 雜質摻雜區域層 50a 的摻雜劑只要是含有 Si 的雜質即可，可設為僅為 Si，亦可設置 Si 及 Mg。當含 Si 雜質摻雜區域層 50a 的摻雜劑僅為 Si 時，可將 Si 的雜質濃度設為 5×10^{16} atoms/cm³ ~ 1×10^{18} atoms/cm³，較佳為設為 5×10^{16} atoms/cm³ ~ 1×10^{17} atoms/cm³，更佳為設為 5×10^{16} atoms/cm³ ~ 6×10^{16} atoms/cm³。

【0043】 另一方面，藉由摻雜 Mg，可提高電洞注入效率，維持發光輸出功率並降低正向電壓，並且藉由摻雜 Si，可抑制 Mg 朝發光層中的擴散，並可抑制壽命的惡化。因此，將含 Si 雜質摻雜區域的摻雜劑設為 Si 及 Mg 亦較佳。於此情況下，Si 的雜質濃度的適宜範圍與僅摻雜 Si 的情況相同，關於 Mg 的雜質濃度，可設為 1×10^{18} atoms/cm³ ~ 1×10^{20} atoms/cm³。另外，可將兩者的雜質濃度的合計設為 2×10^{18} atoms/cm³ ~ 1×10^{20} atoms/cm³。

【0044】 如上所述，根據本實施形態的 III 族氮化物半導體發光元件 100 因在電子阻擋層 50 中設置含 Si 雜質摻雜區域層 50a，故可實現具有比先前優異的元件壽命的 III 族氮化物半導體發光元

件。

【0045】 此處，如圖 2 (A) 所示，於本實施形態中，電子阻擋層 50 較佳為於比含 Si 雜質摻雜區域層 50a 更靠近 p 型半導體層 60 側進而包含 p 型雜質摻雜區域層 50c。再者，p 型雜質摻雜區域層 50c 位於含 Si 雜質摻雜區域層 50a 與 p 型半導體層 60 之間。藉由設置 p 型雜質摻雜區域層 50c，因摻雜有 p 型雜質而使電洞注入效率變高，故可降低正向電壓。再者，p 型雜質摻雜區域層 50c 的摻雜劑並無特別限定，但較佳為設為 Mg。另外，當設置 p 型雜質摻雜區域層 50c 時，可將其厚度設為超過 0 nm、且為 60 nm 以下，較佳為設為 10 nm 以上、60 nm 以下，更佳為設為 20 nm 以上、60 nm 以下。

【0046】 另外，電子阻擋層 50 較佳為進而包含非摻雜區域層 50b，如圖 2 (B) 所示，非摻雜區域層 50b 更佳為位於含 Si 雜質摻雜區域層 50a 與 p 型雜質摻雜區域層 50c 之間。若將 Si 雜質摻雜層設置得薄，則 p 型雜質朝發光層中的擴散距離變短，壽命的改善率變小，但可抑制發光輸出功率的下降。因此，藉由將非摻雜區域層 50b 插入至含 Si 雜質摻雜區域層 50a 與 p 型雜質摻雜區域層 50c 之間，可使 Si 摻雜層的厚度變得適當，並保持 p 型雜質朝發光層中的擴散距離，抑制由朝電子阻擋層中摻雜 Si 所引起的發光輸出功率的下降及正向電壓的上昇，並改善元件壽命。

【0047】 另外，亦可於電子阻擋層 50 中設置多個非摻雜區域層，例如如圖 2 (C) 所示，電子阻擋層 50 可依次包含第 1 非摻雜層

50b₁、含 Si 雜質摻雜區域層 50a、第 2 非摻雜層 50b₂、p 型雜質摻雜區域層 50c。另一方面，如圖 2 (A)、圖 2 (B) 所示，含 Si 雜質摻雜區域層 50a 鄰接於發光層 40 亦較佳。藉由設為所述位置關係，所述 p 型雜質擴散的抑制效果變得更確實。

【0048】再者，非摻雜區域層為「非摻雜」是指未有意圖地添加 Mg 或 Si 等特定的雜質的層，可混入不可避免的雜質。於本發明中，將未作為 p 型或 n 型發揮電氣功能、且載子密度小者（例如未滿 $4 \times 10^{16}/\text{cm}^3$ ）設為非摻雜區域層。非摻雜區域層 50b 的厚度可設為 1 nm~60 nm，較佳為設為 5 nm~50 nm。當電子阻擋層 50 具有含 Si 雜質摻雜區域層、非摻雜區域層及 p 型雜質摻雜區域層時，特佳為在將電子阻擋層 50 整體的厚度設為 60 nm 以下的基礎上，將含 Si 雜質摻雜區域層 50a 的厚度設為 1 nm~20 nm（較佳為 5 nm~10 nm），將 p 型雜質摻雜區域層 50c 的厚度設為 1 nm~20 nm（較佳為 5 nm~10 nm），將剩餘設為非摻雜區域層 50b。

【0049】再者，於根據本實施形態的 III 族氮化物半導體發光元件 100 中，p 型包層為任意，亦可不設置。即，如圖 2 (A)、圖 2 (B) 所示，可僅由 p 型接觸層 62 構成 p 型半導體層 60。另一方面，如圖 2 (D) 所示，p 型半導體層 60 亦可在電子阻擋層 50 與 p 型接觸層 62 之間進而具有 Al 組成小於電子阻擋層 50、且 Al 組成小於障壁層 42 的 p 型包層 61。於此情況下，藉由分割電子阻擋層 50 與 p 型接觸層 62 的能隙 (bandgap)，可提昇電洞注入效率，因此藉由設置 p 型包層 61，可改善 III 族氮化物半導體發光元件

100 的發光輸出功率及正向電壓。再者，當設置 p 型包層 52 時，其厚度可設為 2 nm~300 nm。於此情況下，可將 p 型包層 61 設為 $\text{Al}_y\text{Ga}_{1-y}\text{N}$ ($0.20 \leq y < b$)，亦可將 p 型包層 61 的 Al 組成 y 設為 $0.35 \leq y < b$ 。再者，雖然未圖示，但 p 型包層 61 亦可設為改變了 Al 組成的多層結構。於此情況下，若將發光層側的 p 型包層設為第 1p 型包層，將 p 型接觸層側的 p 型包層設為第 2p 型包層，則較佳為使第 1p 型包層的 Al 組成大於第 2p 型包層的 Al 組成。

【0050】 以下，針對圖 1 中所示的基板 10、AlN 層 20、n 型電極 70 及 p 型電極 80，例示性地說明該些的具體的形態，但可進行各種變形。如上所述，於根據本發明的實施形態中，圖 1 中所示的藍寶石基板 10、AlN 層 20、n 型電極 70 及 p 型電極 80 並不對本發明進行任何限定。

【0051】 作為 III 族氮化物半導體發光元件 100 的基板 10，可使用藍寶石基板。亦可使用將進行了磊晶成長的 AlN 層 20 設置於藍寶石基板的表面而成的 AlN 模板基板。作為藍寶石基板，可使用任意的藍寶石基板，傾斜角 (off-angle) 的有無為任意，設置有傾斜角時的傾斜方向的晶軸方位可為 m 軸方向或 a 軸方向的任一者。例如，可將藍寶石基板的主面設為 C 面以 0.5 度的傾斜角 θ 傾斜的面。當使用 AlN 模板基板時，較佳為藍寶石基板表面的 AlN 層的結晶性優異。另外，於 AlN 模板基板的表面設置有非摻雜的 AlGa_N 層亦較佳。

【0052】 n 型電極 70 例如可設為具有含 Ti 膜、及形成於該含 Ti

膜上的含 Al 膜的金屬複合膜，其厚度、形狀及尺寸可對應於發光元件的形狀及尺寸而適宜選擇。另外，關於 p 型電極 80，例如亦可設為具有含 Ni 膜、及形成於該含 Ni 膜上的含 Au 膜的金屬複合膜，其厚度、形狀及尺寸可對應於發光元件的形狀及尺寸而適宜選擇。

【0053】（第 2 實施形態：III 族氮化物半導體發光元件 200）

藉由所述第 1 實施形態，可改善 III 族氮化物半導體發光元件 100 的元件壽命。本發明者等人發現，雖然可藉由 III 族氮化物半導體發光元件 100 而獲得元件壽命的提昇效果，但與不設置含 Si 雜質摻雜區域層 50a 的情況相比，有時發光輸出功率略微下降。為了設置含 Si 雜質摻雜區域層 50a，並謀求元件壽命的改善及輸出功率改善的並存，本發明者等人進一步進行努力研究，並完成了以下進行詳細說明的第 2 實施形態的 III 族氮化物半導體發光元件 200。

【0054】 即，根據本發明的第 2 實施形態的 III 族氮化物半導體發光元件 200 如圖 3 所示，依次包括：n 型半導體層 30、至少含有 Al 的發光層 40、電子阻擋層 50、及 p 型半導體層 60。而且，其特徵在於：發光層 40 具備由井層 41 與障壁層 42 的積層所形成的量子井結構，電子阻擋層 50 鄰接於發光層 40、且包含 Al 組成大於障壁層 42 及 p 型半導體層 60 的層，電子阻擋層 50 包含含 Si 雜質摻雜區域層 50a，電子阻擋層 50 於比含 Si 雜質摻雜區域層 50a 更靠近發光層 40 側進而包含 p 型雜質摻雜區域層 50d。關於與第

1 實施形態重複的構成，標註同一個符號，並省略重複的說明。

【0055】 第 1 實施形態與第 2 實施形態的不同點是電子阻擋層 50 於比含 Si 雜質摻雜區域層 50a 更靠近發光層 40 側進而包含 p 型雜質摻雜區域層 50d。根據本發明者等人的研究，於實驗上明確：當將 p 型雜質摻雜區域層 50d 設置於該位置上時，可使元件壽命的改善及輸出功率改善並存。本發明者等人根據後述的實驗例 2 的結果，如以下般考慮獲得此種效果的理由。即，若含 Si 雜質摻雜層 50a 位於發光層 40 側，則於朝發光層 40 中注入 Si 前電洞再結合而阻礙 Si 注入，可能成為輸出功率下降的因素。此處，p 型接觸層 62 的 p 型雜質濃度（於實驗例 2 中為 Mg）高於電子阻擋層 50，Mg 擴散的影響大。因此，即便於更靠近電子阻擋層 50 之側設置含 Si 雜質摻雜層 50a，亦可充分地抑制 Mg（即 p 型雜質）的擴散，對於元件壽命的改善有效果。

【0056】 於本實施形態中，電子阻擋層 50 可僅包含 p 型雜質摻雜區域層 50d 及含 Si 雜質摻雜區域層 50a。再者，與第 1 實施形態同樣地，電子阻擋層 50 亦可於 p 型半導體層 60 側進而包含非摻雜區域層 50b 或 p 型雜質摻雜區域層 50c。但是，就發光輸出功率的觀點而言，非摻雜區域層 50b 的插入可能成為輸出功率下降的因素，因此較佳為不設置非摻雜區域層 50b。

【0057】 另外，於本實施形態中，p 型雜質摻雜區域層 50d 的厚度並無特別限制，但較佳為設為 10 nm 以上、100 nm 以下，更佳為設為 15 nm 以上、80 nm 以下。另一方面，含 Si 雜質摻雜區域

層 50a 的厚度亦無特別限制，但較佳為設為 1 nm 以上、40 nm 以下，更佳為設為 1 nm 以上、30 nm 以下。此時，可使 p 型雜質摻雜區域層 50d 的厚度大於含 Si 雜質摻雜區域層 50a 的厚度。另外，p 型雜質摻雜區域層 50d 及含 Si 雜質摻雜區域層的合計厚度並無特別限制，但可設為 12 nm 以上、100 nm 以下。

【0058】 另外，p 型雜質摻雜區域層 50d 的摻雜劑較佳為 Mg。於此情況下，關於 Mg 的雜質濃度，可設為 1×10^{18} atoms/cm³ ~ 1×10^{20} atoms/cm³。另外，可將兩者的雜質濃度的合計設為 2×10^{18} atoms/cm³ ~ 1×10^{20} atoms/cm³。但是，如亦於第 1 實施形態中已述般，p 型雜質摻雜區域層 50d 的摻雜劑亦可使用 Mg 以外的 p 型的摻雜劑。

【0059】 另外，含 Si 雜質摻雜區域層 50a 的摻雜劑較佳為 Si 及 Mg。於此情況下，可將 Si 的雜質濃度設為 5×10^{16} atoms/cm³ ~ 5×10^{19} atoms/cm³，更佳為設為 1×10^{18} atoms/cm³ ~ 2×10^{19} atoms/cm³ 以下。若 Si 的雜質濃度變得過高，則有時輸出功率下降。再者，於本實施形態中，因使含有 Si 的位置遠離發光層，故與所述第 1 實施形態相比，可進一步提高 Si 濃度。藉由使含有 Si 的位置遠離發光層、且使濃度更高的 Si 與 Mg 混合存在，而提高由 Si 所產生的 Mg 的擴散抑制效果，藉此可使元件壽命的改善及輸出功率改善並存，而較佳。

【0060】 而且，當含 Si 雜質摻雜區域層 50a 的摻雜劑為 Si 及 Mg 時，可將 Mg 的雜質濃度設為 1×10^{18} atoms/cm³ ~ 1×10^{20}

atoms/cm³，更佳為設為 5×10^{18} atoms/cm³ ~ 5×10^{19} atoms/cm³。另外，可將 Si 及 Mg 兩者的合計雜質濃度設為 2×10^{18} atoms/cm³ ~ 2×10^{20} atoms/cm³，更佳為設為 5×10^{18} atoms/cm³ ~ 5×10^{19} atoms/cm³。但是，如亦於第 1 實施形態中已述般，亦可將含 Si 雜質摻雜區域層 50a 的摻雜劑僅設為 Si。即便於僅設為 Si 的情況下，亦可將 Si 的雜質濃度設為 5×10^{16} atoms/cm³ ~ 5×10^{19} atoms/cm³，更佳為設為 2×10^{19} atoms/cm³ 以下。

【0061】再者，與第 1 實施形態同樣地，所述障壁層為 $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0.4 \leq b \leq 0.95$)，所述電子阻擋層可設為 $\text{Al}_z\text{Ga}_{1-z}\text{N}$ ($b < z \leq 1$)。另外，與第 1 實施形態相同，可將自發光層射出的光亦設為中心波長為 300 nm 以下的深紫外光。

【0062】另外，與第 1 實施形態相同，於本實施形態中，p 型包層亦為任意，亦可不設置。即，可僅由 p 型接觸層構成 p 型半導體層 60。

【0063】（第 3 實施形態：III 族氮化物半導體發光元件的製造方法）

根據本發明的第 3 實施形態的 III 族氮化物半導體發光元件 100 的製造方法包括：n 型半導體層形成步驟，形成 n 型半導體層 30（圖 4 的（E））；發光層形成步驟，於 n 型半導體層 30 上形成至少含有 Al 的由井層 41 及障壁層 42 的積層所形成的量子井結構的發光層 40（圖 4 的（F））；電子阻擋層形成步驟，於發光層 40 上形成 Al 組成大於障壁層 42 的電子阻擋層 50（圖 4 的（G））；

以及 p 型半導體層形成步驟，於電子阻擋層 50 上形成 p 型半導體層 60 (圖 4 的 (H))。本實施形態的特徵尤其在於：於電子阻擋層形成步驟中，形成摻雜有含 Si 雜質的含 Si 雜質摻雜區域層 50a。以下，使用表示根據第 3 實施形態的適宜的實施形態的流程圖的圖 4 依次說明各步驟，但省略與所述第 1 實施形態或第 2 實施形態重複的說明。

【0064】 首先，作為基板 10，準備藍寶石基板。較佳為形成將 AlN 層形成於基板 10 的表面 10A 上而成的 AlN 模板基板，亦可使用市售的 AlN 模板基板 (圖 4 的 (A) ~ 圖 4 的 (B))。再者，AlN 層 20 例如可藉由有機金屬氣相成長 (MOCVD: Metal Organic Chemical Vapor Deposition) 法或分子束磊晶 (MBE: Molecular Beam Epitaxy) 法、濺鍍法等公知的薄膜成長方法來形成。

【0065】 作為 AlN 層 20 的 Al 源，可使用三甲基鋁 (Trimethylaluminum, TMA)。另外，作為 N 源，可使用氨 (NH₃) 氣。藉由使用該些原料氣體並使用氫氣作為載氣，而可形成 AlN 層 20。

【0066】 再者，作為 AlN 層 20 的成長溫度，較佳為 1270°C 以上、1350°C 以下，更佳為 1290°C 以上、1330°C 以下。若為該溫度範圍，則於繼而進行熱處理步驟的情況下可提昇 AlN 層 20 的結晶性。另外，關於腔室內的成長壓力，例如可設為 5 Torr ~ 20 Torr。更佳為 8 Torr ~ 15 Torr。

【0067】 另外，關於根據 NH₃ 氣體等 V 族元素氣體與 TMA 氣體

等 III 族元素氣體的成長氣體流量所計算的 V 族元素對於 III 族元素的莫耳比（以後，記載為 V/III 比），例如可設為 130 以上、190 以下。更佳為 140 以上、180 以下。再者，對應於成長溫度及成長壓力存在最合適的 V/III 比，因此較佳為適宜地設定成長氣體流量。

【0068】 繼而，較佳為以比該 AlN 層 20 的成長溫度更高的溫度對以所述方式獲得的藍寶石基板 10 上的 AlN 層 20 實施熱處理。該熱處理步驟可使用公知的熱處理爐來進行。藉由進行該熱處理，可使 AlN 層 20 的（10-12）面的 X 射線搖擺曲線的半寬度變成 400 秒以下，而實現高結晶性（圖 4 的（C））。

【0069】 其後，如圖 4 的（D）中所例示般，於 AlN 層 20 上形成非摻雜的 AlGaIn 層 20' 亦較佳。藉由使用 TMA 作為 Al 源，使用三甲基鎵（Trimethylgallium, TMG）作為 Ga 源，使用 NH₃ 氣體作為 N 源，可形成包含 AlGaIn 材料的層，以下所說明的 n 型半導體層、發光層、電子阻擋層及 p 型半導體層的形成亦同樣如此。只要使用作為載氣的氫氣或氮氣或兩者的混合氣體將該些原料氣體供給至腔室內即可，通常使用氫氣。另外，關於根據 NH₃ 氣體等 V 族元素氣體與 TMA 氣體等 III 族元素氣體的成長氣體流量所計算的 V 族元素對於 III 族元素的莫耳比（以後，記載為 V/III 比），例如可設為 100 以上、100000 以下。更佳為 300 以上、30000 以下。對應於成長溫度及成長壓力存在最合適的 V/III 比，因此與形成 AlN 層 20 的情況相同，較佳為適宜地設定成長氣體流量。

【0070】 繼而，進行形成 n 型半導體層 30 的 n 型半導體層形成

步驟（圖 4 的（E））。n 型半導體層 30 可形成於 AlN 層 20 上，較佳為形成於非摻雜的 AlGa_{1-x}N 層 20' 上。n 型摻雜劑如上所述。

【0071】 繼而，如圖 4 的（F）所示，進行形成發光層 40 的發光層形成步驟。當將發光層 40 設為 MQW 結構時，藉由適當地變更 Al 源的流量與 Ga 源的流量的比，而可形成具有 MQW 結構的發光層 40。當利用 Al_aGa_{1-a}N 材料（ $0 < a \leq 1$ ）形成發光層 40 時，作為 Al_aGa_{1-a}N 材料的成長溫度，較佳為 1000°C 以上、1400°C 以下，更佳為 1050°C 以上、1350°C 以下。

【0072】 繼而，如圖 4 的（G）所示，進行於發光層 40 上形成電子阻擋層 50 的電子阻擋層形成步驟。如上所述，電子阻擋層 50 包含摻雜有含 Si 雜質的含 Si 雜質摻雜區域層 50a。另外，如上所述，電子阻擋層 50 較佳為設為進而包含 p 型雜質摻雜區域層 50c 的雙層結構，設為在含 Si 雜質摻雜區域層 50a 與 p 型雜質摻雜區域層 50c 之間進而具有非摻雜區域層 50b 的三層結構亦較佳。

【0073】 作為用以形成含 Si 雜質摻雜區域層 50a 的摻雜劑，可設為僅 Si、或 Si 及 Mg。作為 Si 源，可使用單矽烷（SiH₄）等，作為 Mg 源，可使用環戊二烯基鎂（C₅H₅Mg）等。當混合 Si 及 Mg 來進行摻雜時，只要將兩者的混合氣體供給至腔室內即可。

【0074】 另外，作為用以形成 p 型雜質摻雜區域層 50c 的摻雜劑，可使用 Mg 或 Zn。Mg 源可使用 C₅H₅Mg，作為 Zn 源，可使用 ZnCl₂。

【0075】 當利用 Al_bGa_{1-z}N 材料（ $b < z \leq 1$ ）形成電子阻擋層 50

時，電子阻擋層 50 的形成可使用以氫為主成分的氣體作為載氣。如上所述，原料氣體為 TMA、TMG 及 NH_3 氣體，進而使用對應於含 Si 雜質摻雜區域層 50a、非摻雜區域層 50b 及 p 型雜質摻雜區域層 50c 的雜質氣體。

【0076】再者，作為電子阻擋層 50 的成長溫度，較佳為 1000°C 以上、 1400°C 以下，更佳為 1050°C 以上、 1350°C 以下。另外，關於腔室內的成長壓力，例如可設為 10 Torr~760 Torr。更佳為 20 Torr~380 Torr。

【0077】繼而，如圖 4 的 (H) 所示，於電子阻擋層 50 上形成 p 型半導體層 60。p 型半導體層 60 具有 p 型接觸層 62，該 p 型接觸層 62 由 p 型的 $\text{Al}_x\text{Ga}_{1-x}\text{N}$ 材料 ($0 \leq x \leq 0.1$) 形成。作為用以使 p 型接觸層 62 變成 p 型的摻雜劑，與 p 型雜質摻雜區域層 50c 的情況相同，可使用 Mg 或 Zn。Mg 源及 Zn 源亦相同。

【0078】作為具有 p 型接觸層 62 的 p 型半導體層 60 的成長溫度，較佳為 800°C 以上、 1400°C 以下，更佳為 900°C 以上、 1300°C 以下。另外，關於腔室內的成長壓力，例如可設為 10 Torr~760 Torr。更佳為 20 Torr~600 Torr。作為載氣，如上所述，可使用氫氣或氮氣或兩者的混合氣體。雖然未圖示，但當將 p 型接觸層 62 設為多層時，亦可將電子阻擋層側的載氣設為氫氣，將相反側設為氮氣，反之亦可。如上所述，亦可設置 p 型包層。

【0079】最後，如圖 4 的 (I) 所示，可於藉由蝕刻等來去除發光層 40、電子阻擋層 50 及 p 型半導體層 60 的一部分而露出的 n

型半導體層 30 上形成 n 型電極 70，於 p 型接觸層 62 上形成 p 型電極 80。如此，可製作本發明的適宜的實施形態的 III 族氮化物半導體發光元件 100。

【0080】 另外，雖然未圖示，但為了製造第 2 實施形態的 III 族氮化物半導體發光元件 200，於使用圖 4 的 (G) 所說明的在發光層 40 上形成電子阻擋層 50 的電子阻擋層形成步驟中，只要於發光層 40 上形成 p 型雜質摻雜區域層 50d，繼而形成含 Si 雜質摻雜區域層 50a 即可。而且，其他步驟只要與第 1 實施形態的 III 族氮化物半導體發光元件 100 同樣地進行，便可製造 III 族氮化物半導體發光元件 200。

[實施例]

【0081】 [實驗例 1]

(發明例 1)

以下，使用實施例來更詳細地說明本發明，但本發明並不受以下的實施例任何限定。根據圖 4 中所示的流程圖製作 III 族氮化物半導體發光元件。首先，準備藍寶石基板（直徑為 2 吋，厚度：430 μm ，面方位：(0001)，m 軸方向傾斜角 θ ：0.5 度，台階面寬度：100 nm，台階高度：0.20 nm) (圖 4 的 (A))。繼而，藉由 MOCVD 法來使中心膜厚為 0.60 μm (平均膜厚為 0.61 μm) 的 AlN 層於所述藍寶石基板上成長，而製成 AlN 模板基板(圖 4 的(B))。此時，AlN 層的成長溫度為 1300°C，腔室內的成長壓力為 10 Torr，且以 V/III 比變成 163 的方式設定氮氣與 TMA 氣體的成長氣體流

量。V 族元素氣體(NH_3)的流量為 200 sccm, III 族元素氣體(TMA)的流量為 53 sccm。再者,關於 AlN 層的膜厚,使用光干涉式膜厚測定機(Nanospec M6100A;耐諾(Nanometrics)公司製造),測定包含晶圓面內的中心的等間隔地分散的共計 25 個部位的膜厚。

【0082】 繼而,將所述 AlN 模板基板導入至熱處理爐中,減壓至 10 Pa 為止後淨化氮氣至常壓為止,藉此使爐內變成氮氣環境後,使爐內的溫度昇溫來對 AlN 模板基板實施熱處理(圖 4 的(C))。此時,將加熱溫度設為 1650°C ,將加熱時間設為 4 小時。

【0083】 繼而,藉由 MOCVD 法來形成包含 $\text{Al}_{0.7}\text{Ga}_{0.3}\text{N}$ 的層厚為 $1\ \mu\text{m}$ 的非摻雜 $\text{Al}_{0.7}\text{Ga}_{0.3}\text{N}$ 層作為非摻雜的 AlGaN 層(圖 4 的(D))。繼而,於所述 AlGaN 層上形成包含 $\text{Al}_{0.62}\text{Ga}_{0.38}\text{N}$ 、且摻雜有 Si 的層厚為 $2\ \mu\text{m}$ 的 n 型 $\text{Al}_{0.62}\text{Ga}_{0.38}\text{N}$ 層作為 n 型半導體層(圖 4 的(E))。再者,二次離子質譜(Secondary Ion Mass Spectroscopy, SIMS)分析的結果,n 型半導體層的 Si 濃度為 $1.0\times 10^{19}\ \text{atoms}/\text{cm}^3$ 。

【0084】 繼而,於 n 型半導體層上,形成使包含 $\text{Al}_{0.45}\text{Ga}_{0.55}\text{N}$ 的層厚為 3 nm 的井層及包含 $\text{Al}_{0.65}\text{Ga}_{0.35}\text{N}$ 的層厚為 7 nm 的障壁層交替地重複積層 3.5 組而成的發光層(圖 4 的(F))。3.5 組的 0.5 表示將發光層的最初與最後設為障壁層。

【0085】 其後,將氫氣作為載氣,於發光層上形成包含 $\text{Al}_{0.68}\text{Ga}_{0.32}\text{N}$ 的層厚為 40 nm 的電子阻擋層(圖 4 的(G))。於形成電子阻擋層時,最初的 5 nm(相當於含 Si 雜質摻雜區域層)是以 10 sccm 將單矽烷(SiH_4)氣體供給至腔室內,於接下來的 15 nm

(相當於非摻雜區域層)中停止摻雜劑氣體的供給，於剩餘 20 nm (相當於 p 型雜質摻雜區域層)中摻雜 Mg。再者，SIMS 分析的結果，含 Si 雜質摻雜區域層的 Si 濃度為 6.0×10^{16} atoms/cm³，非摻雜區域層的雜質濃度為 4.0×10^{16} atoms/cm³ 以下，p 型雜質摻雜區域層的 Mg 濃度為 5.0×10^{18} atoms/cm³。

【0086】 進而，形成包含 Al_{0.35}Ga_{0.65}N、且摻雜有 Mg 的層厚為 50 nm 的 p 型包層。繼而，形成包含 GaN、且摻雜有 Mg 的層厚為 180 nm 的 p 型接觸層。再者，於層厚 180 nm 中的與電極接觸的厚度 30 nm 的區域中，減少 TMG 氣體的流量來提昇 Mg 的存在概率，且降低成長速度，藉此製成高 Mg 濃度的層(圖 4 的 (H))。SIMS 分析的結果，該 p 型包層的 Mg 濃度為 1.0×10^{19} atoms/cm³，p 型包層側的層厚 150 nm 部分的 p 型接觸層的 Mg 濃度為 3.0×10^{19} atoms/cm³，製成高 Mg 濃度的剩餘 30 nm 部分的 Mg 濃度為 1.2×10^{20} atom/cm³。

【0087】 其後，於 p 型接觸層上形成遮罩來進行利用乾式蝕刻的台面蝕刻 (mesa-etching)，而使 n 型半導體層露出。繼而，於 p 型接觸層上形成包含 Ni/Au 的 p 型電極，於所露出的 n 型半導體層上形成包含 Ti/Al 的 n 型電極。再者，p 型電極之中，Ni 的厚度為 50 Å，Au 的厚度為 1500 Å。另外，n 型電極之中，Ti 的厚度為 200 Å，Al 的厚度為 1500 Å。最後於 550°C 下進行接觸退火 (快速熱退火 (Rapid Thermal Annealing, RTA))，而形成電極 (圖 4 的 (I))。如此製作發明例 1 的 III 族氮化物半導體發光元件。將發

明例 1 的層結構示於表 1 中。

【0088】 [表 1]

	Al 組成比	摻雜劑	厚度
p 型接觸層	0	Mg	180 nm
p 型包層	0.35	Mg	50 nm
電子阻擋層	0.68	Mg	20 nm
		-	15 nm
		Si	5 nm
發光層	0.65	-	7 nm
	0.45	-	3 nm
	0.65	Si	7 nm
	0.45	-	3 nm
	0.65	Si	7 nm
	0.45	-	3 nm
	0.65	Si	7 nm
n 型半導體層	0.60	Si	2 μm
非摻雜層	0.70	-	1 μm
AlN 層	1	-	0.6 μm
藍寶石基板	-	-	430 μm

【0089】 (發明例 2)

於電子阻擋層中未形成非摻雜區域層，並對電子阻擋層的最初的 20 nm 摻雜 Si，將除此以外的條件設為與發明例 1 全部相同，而製作發明例 2 的氮化物半導體發光元件。

【0090】 (先前例 1)

將電子阻擋層的全部設為 Mg 摻雜，將除此以外的條件設為與發明例 1 全部相同，而製作先前例 1 的氮化物半導體發光元件。

【0091】 將以上的發明例 1~發明例 2 及先前例 1 的電子阻擋層的構成示於以下的表 2 中。另外，亦一併表示後述的評價結果。

【0092】 [表 2]

	電子阻擋層 (Al _{0.68}) 的厚度 [nm]			評價結果		
	Si 摻雜	非摻雜	Mg 摻雜	1 h 後殘存光量 [%]	Po [mW]	Vf [V]
發明例 1	5	15	20	99	2.4	8.2
發明例 2	20	0	20	100	1.0	7.7
先前例 1	0	0	40	97	2.7	7.5

【0093】 (發明例 3)

對電子阻擋層的全部摻雜 Si 及 Mg，將電子阻擋層整體的層厚設為 20 nm，並在電子阻擋層與包含 Al_{0.35}Ga_{0.65}N 的 p 型包層之間進而包含 Al_{0.50}Ga_{0.50}N，而形成摻雜有 Mg 的層厚為 20 nm 的 p 型包層，將除此以外的條件設為與發明例 1 全部相同，而製作發明例 3 的氮化物半導體發光元件。再者，於進行朝電子阻擋層中的摻雜時，以 10 sccm 將 SiH₄ 氣體供給至腔室內，並以 500 sccm 將 Cp₂Mg 氣體供給至腔室內。電子阻擋層的 Si 濃度為 6.0×10¹⁶ atoms/cm³，Mg 濃度為 5.0×10¹⁸ atoms/cm³。另外，包含 Al_{0.50}Ga_{0.50}N 的 p 型包層的 Mg 濃度為 5.0×10¹⁸ atoms/cm³。將發明例 3 的層結構示於表 3 中。

【0094】 [表 3]

	Al 組成比	摻雜劑	厚度
p 型接觸層	0	Mg	180 nm
p 型包層	0.35	Mg	50 nm
	0.50	Mg	20 nm
電子阻擋層	0.68	Mg+Si	20 nm
發光層	0.65	-	7 nm

	0.45	-	3 nm
	0.65	Si	7 nm
	0.45	-	3 nm
	0.65	Si	7 nm
	0.45	-	3 nm
	0.65	Si	7 nm
n 型半導體層	0.60	Si	2 μm
非摻雜層	0.70	-	1 μm
AlN 層	1	-	0.6 μm
藍寶石基板	-	-	430 μm

【0095】 （先前例 2）

將電子阻擋層的全部設為 Mg 摻雜，將除此以外的條件設為與發明例 3 全部相同，而製作先前例 2 的氮化物半導體發光元件。

【0096】 （比較例 1）

將電子阻擋層的全部設為非摻雜，將除此以外的條件設為與發明例 3 全部相同，而製作比較例 1 的氮化物半導體發光元件。

【0097】 將以上的發明例 3、比較例 1 及先前例 2 的電子阻擋層的结构示於表 4 中。另外，亦一併表示後述的評價結果。

【0098】 [表 4]

	電子阻擋層 (Al _{0.68}) 的厚度 [nm]			評價結果		
	Si+Mg 摻雜	非摻雜	Mg 摻雜	1 h 後殘存光量 [%]	Po [mW]	Vf [V]
發明例 3	20	0	0	91	2.5	6.6
先前例 2	0	0	20	87	2.8	8.7
比較例 1	0	20	0	84	2.8	7.1

【0099】 < 發光壽命的評價 >

關於發明例 1，針對所製作的倒裝晶片（flip chip）型的 III 族氮化物半導體發光元件，藉由積分球來測定電流 20 mA 時的發光輸出功率 P_o (mW)，進而測定通電 1 小時後的殘存輸出功率（通電 1 小時後的輸出功率/初始發光輸出功率），結果相對於初始的輸出功率為 99%。將結果示於表 3 中。關於發明例 2、發明例 3、比較例 1、先前例 1、先前例 2，亦同樣地測定經過 1 小時後的殘存輸出功率，結果如表 3、表 4 所示。

【0100】 若對先前例 1 與發明例 1、發明例 2 進行比較，則可知於設置有 Si 摻雜層的發明例 1、發明例 2 中，可改善 III 族氮化物半導體發光元件的壽命。同樣地，若對設置有包含 $Al_{0.50}Ga_{0.50}N$ 的 p 型包層的先前例 2 與發明例 3 進行比較，則可知於設置有含 Si 雜質摻雜區域層的發明例 3 中，可改善壽命。再者，若對先前例 2 與比較例 1 進行比較，則可知當設為非摻雜來代替朝電子阻擋層中摻雜 Mg 時，反而使壽命惡化。

【0101】 <發光特性及正向電壓的評價>

關於發明例 1，針對所製作的倒裝晶片型的 III 族氮化物半導體發光元件，藉由積分球來分別測定電流 20 mA 時的發光輸出功率 P_o (mW) 及正向電壓 V_f (V)，結果為 2.4 mW、8.2 V。關於發明例 2、發明例 3、比較例 1、先前例 1、先前例 2，亦同樣地測定發光輸出功率 P_o 及正向電壓 V_f ，結果如表 3、表 4 所示。

【0102】 若對先前例 1 與發明例 1、發明例 2 進行比較，則可知藉由在電子阻擋層內設置非摻雜區域層，雖然元件的壽命的改善

效果稍微下降，但可抑制發光輸出功率的下降。相反地，可知藉由增大 Si 摻雜層的厚度，可使元件的壽命改善效果最大化。另外，若對先前例 2 與發明例 3 進行比較，則可知藉由摻雜 Si 及 Mg，可改善壽命，並降低正向電壓。

【0103】 [實驗例 2]

已確認藉由所述實驗例 1 中的發明例 1～發明例 3，可確實地獲得元件壽命等可靠性的提昇效果。但是，與未設置 Si 摻雜層的先前例 1、先前例 2 相比，有時發光輸出功率略微下降。因此，如下般進行不使發光輸出功率下降而提昇可靠性的實驗。

【0104】 (發明例 4)

當形成電子阻擋層時，將電子阻擋層整體的層厚設為 20 nm，將發光層側的 15 nm 設為 Mg 摻雜層，向 p 型半導體層側的剩餘的 5 nm 中摻雜 Si 及 Mg。而且，當形成 p 型半導體層時，不形成 p 型包層，而僅形成 p 型接觸層。將其他條件設為與發明例 1 全部相同，而製作發明例 4 的 III 族氮化物半導體發光元件。再者，於朝電子阻擋層中摻雜 Mg 及摻雜 Si 時，以 250 sccm 將 Cp_2Mg 氣體供給至腔室內，形成 15 nm 的層厚後，進而追加 12 sccm 的 SiH_4 氣體，藉此向 p 型半導體層側的剩餘的 5 nm 中摻雜 Mg 及 Si 兩者。SIMS 分析的結果，電子阻擋層整體的 Mg 濃度為 2×10^{18} atoms/cm³，摻雜有 Si 及 Mg 的區域層的 Si 濃度為 2.0×10^{18} atoms/cm³。將發明例 4 的層結構示於表 5 中。

【0105】 [表 5]

	Al 組成比	摻雜劑	厚度
p 型接觸層	0	Mg	180 nm
電子阻擋層	0.68	Mg+Si	5 nm
		Mg	15 nm
發光層	0.65	-	7 nm
	0.45	-	3 nm
	0.65	Si	7 nm
	0.45	-	3 nm
	0.65	Si	7 nm
	0.45	-	3 nm
	0.65	Si	7 nm
n 型半導體層	0.60	Si	2 μm
非摻雜層	0.70	-	1 μm
AlN 層	1	-	0.6 μm
藍寶石基板	-	-	430 μm

【0106】 （發明例 5）

向電子阻擋層的發光層側的 18 nm 中摻雜 Mg，並向剩餘的 2 nm 中摻雜 Mg 及 Si，除此以外，以與發明例 4 相同的方式製作發明例 5 的 III 族氮化物半導體發光元件。

【0107】 （發明例 6）

向電子阻擋層的發光層側的 60 nm 中摻雜 Mg，並向剩餘的 20 nm 中摻雜 Mg 及 Si（即，相對於發明例 4，將電子阻擋層的厚度分別變成 4 倍），除此以外，以與發明例 4 相同的方式製作發明例 6 的 III 族氮化物半導體發光元件。

【0108】 （發明例 7）

向電子阻擋層的發光層側的 75 nm 中摻雜 Mg，並向剩餘的 5 nm 中摻雜 Mg 及 Si，使摻雜有 Si 及 Mg 的區域的 Si 濃度自 2.0×10^{18}

atoms/cm³ 增大至 1.0×10^{19} atoms/cm³，除此以外，以與發明例 6 相同的方式製作發明例 7 的 III 族氮化物半導體發光元件。

【0109】（比較例 2）

將電子阻擋層的全部設為 Mg 摻雜，將除此以外的條件設為與發明例 4 全部相同，而製作比較例 2 的 III 族氮化物半導體發光元件。

【0110】 將以上的發明例 4～發明例 7 及比較例 2 的電子阻擋層的構成示於以下的表 6 中。另外，與實驗例 1 同樣地對發明例 4～發明例 7 及比較例 2 進行評價。將其評價結果一併示於表 6 中。

【0111】 [表 6]

	電子阻擋層				評價結果		
	發光層側		p 型接觸層側				
	摻雜劑	厚度 [nm]	摻雜劑	厚度 [nm]	1 h 後殘存光 量[%]	Po [mW]	Vf [V]
發明例 4	Mg	15	Mg+Si	5	100	2.9	5.9
發明例 5	Mg	18	Mg+Si	2	95	2.6	5.8
發明例 6	Mg	60	Mg+Si	20	100	3.2	8.6
發明例 7	Mg	75	Mg+Si	5 ※	100	3.4	7.3
比較例 2	Mg	20	-	-	87	2.5	5.8

※發明例 7 的 Si 濃度為 1.0×10^{19} atoms/cm³。

【0112】 根據以上的實驗例 2 的結果，可知藉由在電子阻擋層的發光層側配置摻雜有 Mg 的 p 型雜質區域層、且於 p 型半導體層側配置含 Si 雜質摻雜區域層，與不設置含 Si 雜質摻雜區域層的情況相比，亦無發光輸出功率的下降，反倒增大發光輸出功率，並可提昇可靠性。

[產業上之可利用性]

【0113】 根據本發明，可提供一種具有比先前優異的元件壽命的 III 族氮化物半導體發光元件及其製造方法，故有用。

【符號說明】

【0114】

10：基板

10A：基板的主面

20：AlN 層

20'：非摻雜的 AlGaIn 層

30：n 型半導體層

40：發光層

41：井層

42：障壁層

50：電子阻擋層

50a：含 Si 雜質摻雜區域層

50b：非摻雜區域層

50b₁：第 1 非摻雜層

50b₂：第 2 非摻雜層

50c：p 型雜質摻雜區域層

50d：p 型雜質摻雜區域層

60：p 型半導體層

61：p 型包層

62：p 型接觸層

70：n 型電極

80：p 型電極

100、200：III 族氮化物半導體元件

【發明摘要】

【中文發明名稱】 III族氮化物半導體發光元件及其製造方法

【中文】

本發明提供一種具有比先前優異的元件壽命的 III 族氮化物半導體發光元件及其製造方法。本發明的 III 族氮化物半導體發光元件 100 依次包括 n 型半導體層 30、至少含有 Al 的發光層 40、電子阻擋層 50、及 p 型半導體層 60，其特徵在於：發光層 40 具備具有井層 41 與障壁層 42 的量子井結構，電子阻擋層 50 鄰接於發光層 40、且包含 Al 組成大於障壁層 42 及 p 型半導體層 60 的層，電子阻擋層 51 包含含 Si 雜質摻雜區域層 51a。

【指定代表圖】圖 1。

【代表圖之符號簡單說明】

10：基板

20：AlN 層

30：n 型半導體層

40：發光層

41：井層

42：障壁層

50：電子阻擋層

50a：含 Si 雜質摻雜區域層

60：p 型半導體層

62：p 型接觸層

70：n 型電極

80：p 型電極

100：III 族氮化物半導體元件

【特徵化學式】

無

【發明申請專利範圍】

【第1項】一種III族氮化物半導體發光元件，其依次包括n型半導體層、至少含有Al的發光層、電子阻擋層、及p型半導體層，其特徵在於：

所述發光層具備由井層與障壁層的積層所形成的量子井結構，

所述電子阻擋層鄰接於所述發光層、且包含Al組成大於所述障壁層及所述p型半導體層的層，

所述電子阻擋層包含將摻雜劑設為Si及Mg的含Si雜質摻雜區域層，

所述電子阻擋層於比所述含Si雜質摻雜區域層更靠近所述發光層側進而包含p型雜質摻雜區域層，

所述含Si雜質摻雜區域層中所含有的Si的雜質濃度為 1×10^{18} atoms/cm³ ~ 2×10^{19} atoms/cm³。

【第2項】如申請專利範圍第1項所述的III族氮化物半導體發光元件，其中所述含Si雜質摻雜區域層的厚度為1 nm ~ 5 nm。

【第3項】如申請專利範圍第1項或第2項所述的III族氮化物半導體發光元件，其中所述含Si雜質摻雜區域層鄰接於所述p型半導體層。

【第4項】如申請專利範圍第1項或第2項所述的III族氮化物半導體發光元件，其中所述p型雜質摻雜區域層的摻雜劑為Mg，且Mg的雜質濃度為 1×10^{18} atoms/cm³ ~ 1×10^{20} atoms/cm³。

【第5項】如申請專利範圍第1項或第2項所述的III族氮化物半導體發光元件，其中所述含Si雜質摻雜區域層中所含有的Mg及Si的合計雜質濃度為 $2 \times 10^{18} \text{ atoms/cm}^3 \sim 2 \times 10^{20} \text{ atoms/cm}^3$ 。

【第6項】如申請專利範圍第1項或第2項所述的III族氮化物半導體發光元件，其中所述p型雜質摻雜區域層比所述含Si雜質摻雜區域層厚。

【第7項】如申請專利範圍第1項或第2項所述的III族氮化物半導體發光元件，其中所述障壁層為 $\text{Al}_b\text{Ga}_{1-b}\text{N}$ ($0.4 \leq b \leq 0.95$)，所述電子阻擋層為 $\text{Al}_z\text{Ga}_{1-z}\text{N}$ ($b < z \leq 1$)。

【第8項】如申請專利範圍第1項或第2項所述的III族氮化物半導體發光元件，其中自所述發光層射出的光是中心波長為300 nm以下的深紫外光。

【第9項】一種III族氮化物半導體發光元件的製造方法，其包括：

n型半導體層形成步驟，形成n型半導體層；

發光層形成步驟，於所述n型半導體層上形成至少含有Al的由井層及障壁層的積層所形成的量子井結構的發光層；

電子阻擋層形成步驟，於所述發光層上形成Al組成大於所述障壁層的電子阻擋層；以及

p型半導體層形成步驟，於所述電子阻擋層上形成p型半導體層；其特徵在於：

於所述電子阻擋層形成步驟中，於所述發光層上形成p型雜質摻雜區域層，繼而形成摻雜有含Si雜質的含Si雜質摻雜區域層，

將所述含 Si 雜質摻雜區域層的形成時的摻雜劑設為 Si 及 Mg，且將 Si 的雜質濃度設為 $1 \times 10^{18} \text{ atoms/cm}^3 \sim 2 \times 10^{19} \text{ atoms/cm}^3$ 。

【第10項】如申請專利範圍第9項所述的III族氮化物半導體發光元件的製造方法，其中所述含Si雜質摻雜區域層的厚度為1 nm～5 nm。

