

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 18 年 8 月 24 日 (2006.8.24)

【公開番号】特開 2001-36090 (P2001-36090A)

【公開日】平成 13 年 2 月 9 日 (2001.2.9)

【出願番号】特願 平 11-202681

【国際特許分類】

H 0 1 L 29/786 (2006.01)

G 0 9 F 9/30 (2006.01)

G 0 2 F 1/1368 (2006.01)

H 0 1 L 21/336 (2006.01)

H 0 1 L 31/02 (2006.01)

【F I】

H 0 1 L 29/78 6 1 2 B

G 0 9 F 9/30 C

G 0 9 F 9/30 3 3 8

G 0 2 F 1/1368

H 0 1 L 29/78 6 1 6 N

H 0 1 L 31/02 A

【手続補正書】

【提出日】平成 18 年 7 月 4 日 (2006.7.4)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板上に遮光膜を形成し、

前記遮光膜の上に珪素を含む絶縁膜を形成し、

前記珪素を含む絶縁膜の上に半導体膜を形成し、

前記遮光膜をマスクとした裏面露光により前記半導体膜の上に前記遮光膜と同じ大きさの第 1 のレジストを形成し、

前記第 1 のレジストをマスクとして、前記半導体膜の n チャネル型 T F T のソース領域及びドレイン領域となる領域に不純物元素を添加し、

前記半導体膜の上に保護膜を形成し、

前記遮光膜をマスクとした裏面露光により前記保護膜上に前記第 1 のレジストよりも小さい第 2 のレジストを形成し、

前記 n チャネル型 T F T のチャネル形成領域及び低濃度不純物領域を形成するために、前記第 2 のレジストをマスクとして前記保護膜の一部を残存させるようにエッチングし、

前記第 2 のレジスト及び前記残存させた保護膜をマスクとして、前記半導体膜の前記 n チャネル型 T F T の低濃度不純物領域となる領域に不純物元素を添加し、

前記残存させた保護膜を除去し、

前記半導体膜をパターンングして複数の活性層を形成し、

前記活性層に接してゲート絶縁膜を形成し、

前記ゲート絶縁膜の上に所定の波長の光を透過する導電膜を形成し、

前記遮光膜をマスクとした裏面露光により前記導電膜の上に前記第 2 のレジストよりも大きい第 3 のレジストを形成し、

前記第3のレジストをマスクとして前記導電膜をエッチングして前記nチャネル型TFETのゲート配線を形成し、

pチャネル型TFETのソース領域及びドレイン領域となる領域以外を第4のレジストで覆い、前記導電膜をエッチングして前記pチャネル型TFETのゲート配線を形成し、

前記第4のレジストをマスクとして前記複数の活性層の前記pチャネル型TFETのソース領域及びドレイン領域となる領域に不純物元素を添加することを特徴とする電気光学装置の作製方法。

【請求項2】

基板上に遮光膜を形成し、

前記遮光膜の上に珪素を含む絶縁膜を形成し、

前記珪素を含む絶縁膜の上に半導体膜を形成し、

前記遮光膜をマスクとした裏面露光により前記半導体膜の上に前記遮光膜と同じ大きさの第1のレジストを形成し、

前記第1のレジストをマスクとして、前記半導体膜のnチャネル型TFETのソース領域及びドレイン領域となる領域に不純物元素を添加し、

前記半導体膜の上に保護膜を形成し、

前記遮光膜をマスクとした裏面露光により前記保護膜上に前記第1のレジストよりも小さい第2のレジストを形成し、

前記nチャネル型TFETのチャンネル形成領域及び低濃度不純物領域を形成するために、前記第2のレジストをマスクとして前記保護膜の一部を残存させるようにエッチングし、

前記第2のレジスト及び前記残存させた保護膜をマスクとして、前記半導体膜の前記nチャネル型TFETの低濃度不純物領域となる領域に不純物元素を添加し、

前記残存させた保護膜を除去し、

前記半導体膜をパターンニングして複数の活性層を形成し、

前記活性層に接してゲート絶縁膜を形成し、

前記ゲート絶縁膜の上に所定の波長の光を透過する導電膜を形成し、

前記遮光膜をマスクとした裏面露光により前記導電膜の上に前記第2のレジストよりも大きい第3のレジストを形成し、

前記第3のレジストをマスクとして前記導電膜をエッチングして前記nチャネル型TFETのゲート配線を形成し、

pチャネル型TFETのソース領域及びドレイン領域となる領域以外を第4のレジストで覆い、前記導電膜をエッチングして前記pチャネル型TFETのゲート配線を形成し、

前記第4のレジストをマスクとして前記複数の活性層の前記pチャネル型TFETのソース領域及びドレイン領域となる領域に不純物元素を添加し、

前記nチャネル型TFET及びpチャネル型TFETのゲート配線の上方に樹脂材料でなる絶縁膜を形成し、

前記樹脂材料でなる絶縁膜の上に透明導電膜でなる画素電極を形成し、

前記樹脂材料でなる絶縁膜にコンタクトホールを形成し、

ソース配線、及び画素部において画素電極に一部が重なるようにドレイン配線を形成することを特徴とする電気光学装置の作製方法。

【請求項3】

基板上に遮光膜を形成し、

前記遮光膜の上に珪素を含む絶縁膜を形成し、

前記珪素を含む絶縁膜の上に半導体膜を形成し、

前記遮光膜をマスクとした裏面露光により前記半導体膜の上に前記遮光膜と同じ大きさの第1のレジストを形成し、

前記第1のレジストをマスクとして、前記半導体膜のnチャネル型TFETのソース領域及びドレイン領域となる領域に不純物元素を添加し、

前記半導体膜の上に保護膜を形成し、

前記遮光膜をマスクとした裏面露光により前記保護膜上に前記第1のレジストよりも小

さい第 2 のレジストを形成し、

前記 n チャンネル型 T F T のチャンネル形成領域及び低濃度不純物領域を形成するために、
前記第 2 のレジストをマスクとして前記保護膜の一部を残存させるようにエッチングし、
前記第 2 のレジスト及び前記残存させた保護膜をマスクとして、前記半導体膜の前記 n
チャンネル型 T F T の低濃度不純物領域となる領域に不純物元素を添加し、

前記残存させた保護膜を除去し、

前記半導体膜をパターニングして複数の活性層を形成し、

前記活性層に接してゲート絶縁膜を形成し、

前記ゲート絶縁膜の上に所定の波長の光を透過する導電膜を形成し、

前記遮光膜をマスクとした裏面露光により前記導電膜の上に前記第 2 のレジストよりも
大きい第 3 のレジストを形成し、

前記第 3 のレジストをマスクとして前記導電膜をエッチングして前記 n チャンネル型 T F
T のゲート配線を形成し、

p チャンネル型 T F T のソース領域及びドレイン領域となる領域以外を第 4 のレジストで
覆い、前記導電膜をエッチングして前記 p チャンネル型 T F T のゲート配線を形成し、

前記第 4 のレジストをマスクとして前記複数の活性層の前記 p チャンネル型 T F T のソー
ス領域及びドレイン領域となる領域に不純物元素を添加し、

前記 n チャンネル型 T F T 及び p チャンネル型 T F T のゲート配線の上方に樹脂材料でなる
絶縁膜を形成し、

前記樹脂材料でなる絶縁膜にコンタクトホールを形成し、

ソース配線及びドレイン配線を形成し、

前記ドレイン配線に一部が重なるようにして透明導電膜でなる画素電極を形成すること
を特徴とする電気光学装置の作製方法。

【請求項 4】

基板上に遮光膜を形成し、

前記遮光膜の上に珪素を含む絶縁膜を形成し、

前記珪素を含む絶縁膜の上に半導体膜を形成し、

前記遮光膜をマスクとした裏面露光により前記半導体膜の上に前記遮光膜と同じ大きさ
の第 1 のレジストを形成し、

前記第 1 のレジストをマスクとして、前記半導体膜の n チャンネル型 T F T のソース領域
及びドレイン領域となる領域に不純物元素を添加し、

前記半導体膜の上に保護膜を形成し、

前記遮光膜をマスクとした裏面露光により前記保護膜上に前記第 1 のレジストよりも小
さい第 2 のレジストを形成し、

前記 n チャンネル型 T F T のチャンネル形成領域及び低濃度不純物領域を形成するために、
前記第 2 のレジストをマスクとして前記保護膜の一部を残存させるようにエッチングし、

前記第 2 のレジスト及び前記残存させた保護膜をマスクとして、前記半導体膜の前記 n
チャンネル型 T F T の低濃度不純物領域となる領域に不純物元素を添加し、

前記残存させた保護膜を除去し、

前記半導体膜をパターニングして複数の活性層を形成し、

前記活性層に接してゲート絶縁膜を形成し、

前記ゲート絶縁膜の上に所定の波長の光を透過する導電膜を形成し、

前記遮光膜をマスクとした裏面露光により前記導電膜の上に前記第 2 のレジストよりも
大きい第 3 のレジストを形成し、

前記第 3 のレジストをマスクとして前記導電膜をエッチングして前記 n チャンネル型 T F
T のゲート配線を形成し、

p チャンネル型 T F T のソース領域及びドレイン領域となる領域以外を第 4 のレジストで
覆い、前記導電膜をエッチングして前記 p チャンネル型 T F T のゲート配線を形成し、

前記第 4 のレジストをマスクとして前記複数の活性層の前記 p チャンネル型 T F T のソー
ス領域及びドレイン領域となる領域に不純物元素を添加し、

前記 n チャンネル型 T F T 及び p チャンネル型 T F T のゲート配線 の上方に樹脂材料でなる絶縁膜を形成し、

前記樹脂材料でなる絶縁膜にコンタクトホールを形成し、ソース配線及びドレイン配線を形成する電気光学装置の作製方法であって、

画素部に形成されたドレイン配線は、前記ソース配線及び前記ゲート配線で囲まれた画素内に形成され、且つ、前記画素が有する面積の 70 ~ 95 % を占めることを特徴とする電気光学装置の作製方法。

【請求項 5】

請求項 1 乃至請求項 4 において、前記保護膜は珪素を含む絶縁膜と、樹脂材料でなる絶縁膜と、を有する積層膜であることを特徴とする電気光学装置の作製方法。

【請求項 6】

請求項 1 乃至請求項 4 において、前記所定の波長とは、前記裏面露光によって前記 n チャンネル型 T F T のゲート配線を形成する際に用いる光の波長であることを特徴とする電気光学装置の作製方法。