



(19)
Bundesrepublik Deutschland
Deutsches Patent- und Markenamt

(10) **DE 696 28 609 T2 2004.05.13**

(12)

Übersetzung der europäischen Patentschrift

(97) **EP 0 737 925 B1**

(21) Deutsches Aktenzeichen: **696 28 609.2**

(96) Europäisches Aktenzeichen: **96 301 773.6**

(96) Europäischer Anmeldetag: **15.03.1996**

(97) Erstveröffentlichung durch das EPA: **16.10.1996**

(97) Veröffentlichungstag

der Patenterteilung beim EPA: **11.06.2003**

(47) Veröffentlichungstag im Patentblatt: **13.05.2004**

(51) Int Cl.7: **G06F 13/368**

(30) Unionspriorität:

414559 31.03.1995 US

(73) Patentinhaber:

Sun Microsystems, Inc., Santa Clara, Calif., US

(74) Vertreter:

**Fuchs, Mehler, Weiß & Fritzsche, 65201
Wiesbaden**

(84) Benannte Vertragsstaaten:

DE, GB, SE

(72) Erfinder:

**Normoyle, Kevin B., St. Jose, California 95129, US;
Ebrahim, Zahir, Mountain View, California 94043,
US; Nishtala, Satyanarayana, Cupertino,
California 95014, US; van Loo, William C., Palo
Alto, California 94301, US; Coffin, III, Louis F., San
Jose, California 95124, US**

(54) Bezeichnung: **Distribuiertes Pipeline-Busarbitrierungssystem**

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patent- und Markenamt inhaltlich nicht geprüft.

Beschreibung

GEBIET DER ERFINDUNG

[0001] Die vorliegende Erfindung betrifft das Gebiet der Computersystemarchitektur. Insbesondere betrifft die Erfindung Systembuszuteilungsprotokolle.

BESCHREIBUNG DES STANDES DER TECHNIK

[0002] Bei der Konstruktion einer effizienten Systemarchitektur mit einer Reihe von Untersystemen, z. B. einem Multiprozessorsystem, ist die Verwendung eines gemeinsamen Systembusses, der gemeinsam von den Untersystemen benutzt ist, zweckdienlich, um mehrere wichtige Konstruktionszielsetzungen zu erfüllen. Diese Zielsetzungen umfassen eine Minimierung der Gesamtzahl und der Kosten von Zwischenverbindungen zwischen den Untersystemen, die Aufrechterhaltung der Modularität in den Schnittstellen der Untersysteme und die Vereinfachung der Integration von Schnittstellen für zusätzliche Untersysteme, z. B. erweiterter Speicher und Peripherien. Die gemeinsame Verwendung eines Systembusses erfordert jedoch die Verwendung eines Buszuteilungsprotokolls zur Lösung der unvermeidbaren Bus-Konkurrenzsituationen in den Untersystemen.

[0003] Herkömmliche Buszuteilungsprotokolle zur Lösung von Bus-Konkurrenzsituationen können in zwei allgemeine Klassen unterteilt werden: zentralisierte Zuteilungs- und verteilte Zuteilungsprotokolle. In einem beispielhaften, herkömmlichen zentralisierten Zuteilungssystem **110**, wie in **Fig. 1A** dargestellt, enthält ein System **110** Prozessoren **111**, **112**, **113**, **114**, einen Systembus **118** und einen zentralisierten Zuteiler **119**. Der Systembus **118**, z. B. Address_bus, ist an die Prozessoren **111**, **112**, **113**, **114** und den zentralisierten Zuteiler **119** gekoppelt. Zusätzlich ist jeder der Prozessoren **111**, **112**, **113**, **114** an den zentralisierten Zuteiler **119** durch eine von Busanforderungsleitungen Req_0, Req_1, Req_2, Req_3 und eine von Buserteilungsleitungen Bus_Grant_0, Bus_Grant_1, Bus_Grant_3 bzw. Bus_Grant_4 gekoppelt.

[0004] Der zentralisierte Zuteiler **119** ist der einzige Buszuteiler und ist für die Zuteilung in allen Bus-Konkurrenzsituationen zuständig. Wenn einer der Prozessoren **111**, **112**, **113**, **114** den Systembus **118** antreiben muss, wird eine Anforderung an den zentralisierten Zuteiler **119** über die entsprechende Busanforderungsleitung gestellt. Wenn kein anderer Prozessor um den Systembus **118** konkurriert, ordnet der zentralisierte Zuteiler **119** den Bus **118** dem anfordernden Prozessor zu. Wenn im Gegensatz dazu zwei oder mehr Prozessoren eine Busanforderung innerhalb einer vorbestimmten Periode stellen, verwendet der zentralisierte Zuteiler **119** ein geeignetes Zuordnungsschema, z. B. ein Rundlauf- oder ein vorbestimmtes Prioritätsschema, um zu entscheiden, welcher Prozessor die Zuteilung als nächster Bus-

kontroller erhält. In jedem Fall vermittelt der zentralisierte Zuteiler **119** die Buserteilung dem zugeteilten Prozessor über die richtige Buserteilungsleitung. Zum Beispiel stellt der Prozessor **111** eine Anforderung an den Zuteiler **119** über die Busanforderungsleitung Req_0 und empfängt schließlich eine Erteilung vom Zuteiler **119** über die Buserteilungsleitung Bus_Grant_0.

[0005] **Fig. 1B** ist ein Blockdiagramm eines herkömmlichen verteilten Zuteilungssystems **120**, das Prozessoren **121**, **122**, **123**, **124** und einen Systembus **128** enthält. Der Systembus **128**, z. B. Address_bus, ist an die Prozessoren **121**, **122**, **123**, **124** gekoppelt. Zusätzlich sind die Prozessoren **121**, **122**, **123**, **124** durch die Busanforderungsleitungen Req_0, Req_1, Req_2, Req_3 und auch durch die Bussteuerleitungen Bus_Busy_0, Bus_Busy_1, Bus_Busy_2, Bus_Busy_3 aneinander gekoppelt.

[0006] Das verteilte Zuteilungsprotokoll bestimmt, dass alle Prozessoren **121**, **122**, **123**, **124** für eine gleichzeitige Lösung von Bus-Konkurrenzsituationen und die Bestimmung desselben Prozessors als nächsten Buskontroller verantwortlich sind. Wenn zum Beispiel einer der Prozessoren **121**, **122**, **123**, **124** den Systembus **128** antreiben muss, wird über die entsprechende Busanforderungsleitung eine Anforderung an jeden anderen Prozessor gesendet, der an den Bus **128** gekoppelt ist. Wenn kein anderer Prozessor um den Systembus **128** konkurriert, teilen alle anderen Prozessoren unabhängig den Bus **118** dem anfordernden Prozessor zu. Wenn im Gegensatz dazu zwei oder mehr Prozessoren eine Busanforderung innerhalb einer vorbestimmten Zeitperiode stellen, verwendet jeder der Prozessoren **121**, **122**, **123**, **124** ein geeignetes identisches Zuordnungsschema, um unabhängig zu demselben Schluss zu gelangen, welcher Prozessor der nächste Buskontroller sein soll. In jedem Fall belegt der Prozessor, der als der nächste Buskontroller bestimmt wird, den Systembus **128**, indem er die richtige Busbelegungsleitung geltend macht, wodurch allen anderen Prozessoren mitgeteilt wird, dass sich der Systembus **128** nun in Verwendung befindet. Zum Beispiel sendet Prozessor **121** eine Busanforderung auf der Busanforderungsleitung Req_0. Wenn der Systembus **128** frei ist und keine der anderen Busanforderungsleitungen Req_0, Req_1, Req_2, Req_3 von einem Prozessor mit höherer Priorität geltend gemacht wurde, fährt der Prozessor **121** mit der Belegung des Systembusses **128** fort, indem er die Bussteuerungsleitung Bus_Busy_0 geltend macht.

[0007] In den meisten herkömmlichen Buszuteilungsprotokollen, wie den oben genannten Protokollen, werden zur Minimierung der Gesamtverzögerung, die sich aus der Buszuteilung ergibt, die aufeinanderfolgenden Aufgaben des Sendens und Empfangens einer Busanforderung und der Zuteilung des nächsten Buskontrollers in demselben Systemtaktzyklus vollendet. Während es ratsam ist zu versuchen, eine Verarbeitung der Busanforderung und der ent-

sprechenden Bustreiberzuteilung in einem Systemtaktzyklus zu vollenden, ist die Möglichkeit, eine Busanforderung zu empfangen und den Zuteilungsprozess innerhalb eines einzigen schnellen Systemtaktzyklus zu vollenden, nicht mehr länger erreichbar, da sich die Systemtaktgeschwindigkeit als Reaktion auf Prozessoren mit schnelleren Prozessortakten erhöht. Somit sind diese herkömmlichen Buszuteilungsprotokolle in Bezug auf schnellere Prozessoren nicht skalierbar. Ein Systementwickler ist gezwungen, entweder die Systemtaktgeschwindigkeit zu senken oder mehrere Systemtaktzyklen zu verwenden, um Bus-Konkurrenzsituationen zu lösen. Daher ist die Leistung entweder durch eine langsamere Systemtaktgeschwindigkeit oder zusätzliche Systemtaktlatenzzeiten, die nur zur Lösung von Bus-Konkurrenzsituationen eingefügt werden, gehemmt.

[0008] IBM Technical Disclosure Bulletin, Band 38, Nummer 3, März 1995, New York, S. 421–424 XP002010638 "Real Time, Self Granting, Central Dictated Distributed Arbitration with Fairness" und IBM Technical Disclosure Bulletin, Band 34, Nummer 11, April 1992, New York, S. 200–208 XP002010639 "Multi Processor Bus Distributed Arbitration with Centralised Fairness", schlugen verteilte Buszuteilungsprotokolle vor, die über zwei Taktzyklen arbeiten, um schnelle Takte zu bewältigen. Busanforderungen werden von jedem Untersystem geltend gemacht und zu allen anderen Untersystemen während eines ersten Zyklus übertragen, und ein Buszuteiler in jedem Untersystem verarbeitet die Busanforderungen, um den nächsten Buskontroller während eines zweiten Zyklus zu bestimmen. Diese Vorschläge sind jedoch unvollständig und behandeln nicht alle Themen. [0009] Daher besteht ein Bedarf an einer Lösung des Buszuteilungsproblems, das effizient, kosteneffektiv, modular und skalierbar ist, wenn Prozessortaktgeschwindigkeiten zunehmen.

KURZDARSTELLUNG DER ERFINDUNG

[0010] Die vorliegende Erfindung stellt ein skalierbares, modulares und verteiltes Fließband-Buszuteilungssystem für die effiziente Lösung einer Bus-Konkurrenzsituationen zwischen Untersystemen, z. B. Prozessoren, die an einen gemeinsamen Systembus gekoppelt sind, bereit. Das Zuteilungssystem enthält mehrere verteilte Buszuteiler, die Busanforderungen von den Untersystemen empfangen und unabhängig den nächsten Buskontroller bestimmen.

[0011] Gemäß einer Ausführungsform der Erfindung sorgen drei Prinzipien für minimale Systemtaktlatenzzeiten, die mit den Übertragungen über den Systembus zusammenhängen. Erstens beruht jede Änderung unter den Untersystemen während eines Zuteilungstaktzyklus auf einer oder mehreren beliebigen Busanforderung(en), die während eines Taktzyklus aktiv sind, der dem Zuteilungstaktzyklus unmittelbar vorangeht, und unabhängig von einer oder mehreren Busanforderung(en) sind, die während des Zu-

teilungstaktzyklus geltend gemacht werden. Zweitens behandelt das Zuteilungsprotokoll einen aktuellen Buskontroller, z. B. den Buskontroller, der den Systembus antreibt, bevorzugt. Drittens werden Ausgangsbussignale, z. B. ein Busanforderungs- und ein Antriebsfreigabesignale, auf dem Systembus direkt von Ausgaberegistern der Untersysteme erzeugt, ohne dazwischengeschaltete Zuteilungslogik. Ebenso ist keine Zuteilungslogik zwischen dem Systembus und den Eingaberegistern der Untersysteme für den Empfang von Eingangsbussignalen gekoppelt, d. h., die Eingaberegister sind direkt an den Systembus gekoppelt.

[0012] Diese Prinzipien ermöglichen, dass der Zuteilungsprozess aus dem kritischen Zeitsteuerungspfad entfernt wird, wodurch dem System ermöglicht wird, bei der größtmöglichen Systemtaktfrequenz für eine bestimmte integrierte Schaltungstechnologie (IC-Technologie) zu arbeiten, wodurch die gesamten Systemtaktlatenzzeiten verringert werden. Zusätzlich wird jede Zuteilungsaufgabe innerhalb eines Systemtaktzyklus beendet, unabhängig von der Prozessorgeschwindigkeit. Infolgedessen ist die Zuteilungslatenzzeit zur Beibehaltung des aktuellen Buskontrollers ein Systemtaktzyklus, während die Latenzzeit zum Wählen und Umschalten der Buskontroller zwei Systemtaktzyklen ist.

[0013] Das Zuteilungsprotokoll ermöglicht auch einen "Echtparkmodus", der die Zuteilungslatenzzeiten in einem einfacheren System weiter verringert, wo es nur zwei mögliche Buskontroller gibt, die um den Systembus konkurrieren. Im Falle des einfacheren Systems kann die Zuteilungslatenzzeit zur Beibehaltung des aktuellen Buskontrollers auf Null Systemtaktzyklen verringert werden, aber die Latenzzeit für den Wechsel von aktuellen Buscontrollern wird auf vier Systemtaktzyklen erhöht.

[0014] In dieser Ausführungsform wird ein modifiziertes Rundlaufprotokoll verwendet, um die Zugriffe unter konkurrierenden Untersystemen auf den Systembus zu priorisieren. Jedes Untersystem belegt einen Anschluss, d. h., eine Stelle, auf dem Systembus und ist mit einer einzigartigen Identifizierungsnummer (ID) versehen. Jeder Anschluss verfolgt, welcher Anschluss der Letztanschlussstreiber ist, und bestimmt dann gleichzeitig (gleichlaufend) auf der Basis der Identität des Letztanschlussstreibers, welcher Anschluss als der nächste Buskontroller zugeteilt, d. h. gewählt werden soll. Wenn daher ein Anschluss die Zuteilung erhält und zum aktuellen Buskontroller wird, wird die Identität des Letztanschlussstreibers, die von jedem Anschluss gespeichert ist, mit der ID des neuen aktuellen Buskontrollers aktualisiert. Der Effizienz wegen wird der Letztanschlussstreiber während der Prioritätszuteilungen bevorzugt behandelt. Zunächst wird bei der Systemrückstellung das Zuteilungssystem synchronisiert, indem ein Untersystem auf einem vordefinierten Anschluss von jedem Untersystem als Letztanschlussstreiber gewählt wird.

[0015] In einigen Ausführungsformen ermöglicht

das Zuteilungsprotokoll, dass ein im Voraus zugeteilter spezieller Anschluss bevorzugt behandelt wird, d. h., der spezielle Anschluss muss nicht an dem Rundlaufschema teilnehmen. Statt dessen erhält der spezielle Anschluss höchste Priorität, sobald seine Busanforderung geltend gemacht wird. Das spezielle Anschlussprotokoll bietet vorteilhaft eine spezifische Flexibilität in der Konstruktion der höherstufigen Systemarchitektur. Wenn somit der spezielle Anschluss eine Zuteilung erhält, wird die Letztanschlusstreiberidentität, die von allen Anschlüssen, die an das System gekoppelt sind, aufrecht erhalten wird, nicht aktualisiert, da der spezielle Anschluss nicht an dem Rundlaufprotokoll teilnimmt.

[0016] In dieser Implementierung ist der Letztanschlusstreiber das einzige Untersystem, das eine Busanforderung in einem Taktzyklus geltend machen und den Systembus sofort in dem nächstfolgenden Taktzyklus antreiben kann. Beim Antreiben des Systembusses wird das erste Untersystem der aktuelle Buskontroller. Anschließend kann der aktuelle Buskontroller mehrere Datenpakete ohne Systemtaktlatenzzeit Rücken an Rücken übertragen, indem einfach seine Busanforderungsleitung gehalten wird. Obwohl der aktuelle Buskontroller Null oder mehr Transaktionspakete antreiben kann, bevor der Bus aufgegeben wird, sollte der aktuelle Buskontroller den Bus innerhalb einer finiten Anzahl von Taktzyklen aufgeben, um die Möglichkeit einer Systembusblockierung auszuschließen. Zusätzlich sollte der aktuelle Buskontroller seine Busanforderungsleitung aufgeben, wenn der aktuelle Treiber keine ausständigen Anforderungen mehr hat.

[0017] Wenn im Gegensatz dazu ein zweites Untersystem, das nicht der Letztanschlusstreiber ist, einen inaktiven Systembus antreiben muss, macht das zweite Eingangssignal seine Busanforderungsleitung in einem ersten Taktzyklus geltend. Die Zuteilung innerhalb aller entsprechenden Buszuteiler erfolgt im nächsten Taktzyklus, d. h., dem zweiten Taktzyklus. Unter der Annahme, dass keines der anderen Untersysteme eine höhere Priorität hat als das zweite Untersystem, kann das zweite Untersystem nun die Zuteilung als nächster Buskontroller erhalten und kann den Bus in einem dritten Systemtaktzyklus antreiben. Somit sind zwei latente Systemtaktzyklen erforderlich, wenn das anfordernde Untersystem nicht der Letztanschlusstreiber und der Systembus inaktiv ist.

[0018] Vorteile des Fließband-Buszuteilungssystems umfassen die Möglichkeit, das Zuteilungssystem mit zunehmenden Untersystemtaktgeschwindigkeiten, z. B. Prozessortaktgeschwindigkeiten, zu skalieren, was durch die Entfernung der Zuteilungslogik aus dem kritischen Pfad erreicht wird. Die Skalierbarkeit ist vorteilhaft, da die meisten digitalen Computer auf einem synchronen Systemtakt beruhen und somit eine hohe Taktgeschwindigkeit für die Optimierung der Leistung wichtig ist. Somit ermöglicht die Skalierbarkeit des Zuteilungssystems ohne Erhöhung der Zuteilungslatenzenzeiten eine Minimierung des Sys-

temtaktzyklus, während minimale Gesamtzuteilungslatenzenzeiten aufrechterhalten werden. Die Modularität des Systems macht es auch einfach, den Systembus zu erweitern und die Anzahl von Untersystemen zu erhöhen. Andere Vorteile umfassen die minimale Latenzzeit für den Letztanschlusstreiber, der zum aktuellen Buskontroller wird, was besonders in Systemen wichtig ist, in welchen die Untersysteme, welche die Anschlüsse belegen, Stoßverkehr auf dem Systembus, wie Prozessoren, erzeugen.

[0019] Insbesondere ist die Erfindung in den beiliegenden Ansprüchen definiert.

BESCHREIBUNG DER ZEICHNUNGEN

[0020] Die Aufgaben, Merkmale und Vorteile des Systems der vorliegenden Erfindung gehen aus der folgenden Beschreibung hervor, in welcher:

[0021] **Fig. 1A** ein Blockdiagramm eines herkömmlichen Systembusses mit einem zentralisierten Buszuteilungsprotokoll ist.

[0022] **Fig. 1B** ein Blockdiagramm eines herkömmlichen Systembusses mit einem verteilten Buszuteilungsprotokoll ist.

[0023] **Fig. 2** ein Blockdiagramm eines Systembusses ist, das ein verteiltes synchrones Buszuteilungsprotokoll gemäß der Erfindung verwendet.

[0024] **Fig. 3A** eine Tabelle ist, die eine Rundlaufzuteilung eines Letztanschlusstreibers für vier Anschlüsse zeigt.

[0025] **Fig. 3B** ein Zeitablaufdiagramm ist, das eine Zuteilungsanforderung nach einer Systemrückstellung zeigt.

[0026] **Fig. 4** ein Zeitablaufdiagramm ist, das den Letztanschlusstreiber zeigt, der zu einem aktuellen Buskontroller wird.

[0027] **Fig. 5** ein Zeitablaufdiagramm ist, das einen Wechsel von Bustreibern zwischen dem aktuellen Buskontroller und einem nächsten Buskontroller zeigt.

[0028] **Fig. 6** ein Zeitablaufdiagramm ist, das einen anderen Prozessor zeigt, der zum Letztanschlusstreiber und aktuellen Buskontroller wird.

[0029] **Fig. 7** ein Zeitablaufdiagramm ist, das einen speziellen Anschluss, eine Systemsteuerung zeigt, der/die zum aktuellen Buskontroller wird.

[0030] **Fig. 8** ein Zeitablaufdiagramm ist, das die Systemsteuerung zeigt, die ein Paket zum Letztanschlusstreiber sendet.

[0031] **Fig. 9** ein Zeitablaufdiagramm ist, das einen Wechsel von Bustreibern zwischen der Systemsteuerung und dem Letztanschlusstreiber zeigt.

BEZEICHNUNGEN UND NOMENKLATUR

[0032] Systemsteuerung (SC): eine zentrale Steuerung, die an einen Systembus gekoppelt ist, um die Cache-Kohärenz, den Datenfluss, die Flusssteuerung und den Speicherbetrieb zu koordinieren.

[0033] Systembuskontroller: ein Untersystem, das

imstande ist, einen Daten/Adressen-Transfer auf dem Systembus zu initiieren.

[0034] Nächster Buskontroller: das Untersystem, dem gestattet wird, den Systembus im nächsten Systemtaktzyklus anzutreiben.

[0035] Aktueller Buskontroller: das Untersystem, dem aktuell gestattet wird, den Systembus anzutreiben.

[0036] Letztanschlusstreiber: das Untersystem, dem zuletzt gestattet wurde, den Systembus anzutreiben.

[0037] Anschluss: eine Stelle oder Position, die von einem Untersystem auf dem Systembus belegt wird, die eine einzigartige Anschlusskennung hat.

BESCHREIBUNG DER BEVORZUGTEN AUSFÜHRUNGSFORM

[0038] In der folgenden Beschreibung sorgen zahlreiche Einzelheiten für ein grundlegendes Verständnis der Erfindung. Diese Einzelheiten enthalten Funktionsblöcke und ein beispielhaftes, vorbestimmtes Zuteilungsprioritätsschema, das dem Systemkonstrukteur bei der Implementierung eines effizienten, verteilten Fließband-Buszuteilungssystems unterstützt. Obwohl das Buszuteilungssystem durch eine spezifische Implementierung dargestellt ist, ist die Erfindung bei einer großen Vielzahl von Systemarchitekturen und Umgebungen anwendbar. In anderen Fällen sind allgemein bekannte Schaltungen, Strukturen und Programmcode nicht ausführlich beschrieben, um die Erfindung nicht unnötig zu verhüllen. Dementsprechend liefert die gleichzeitig anhängige Patentanmeldung US 5634068, mit dem Titel "Packet Switched Cache Coherent Multiprocessor System", unser Referenzzeichen P731, erteilt an Sun Microsystems, Inc., eine ausführliche Spezifikation des verteilten Fließband-Buszuteilungsprotokolls gemäß der vorliegenden Erfindung.

[0039] In einer Ausführungsform, wie durch das Blockdiagramm von **Fig. 2** dargestellt, enthält das System **200** mehrere Untersysteme, z. B. Prozessoren **210**, **220**, **230**, **240**, einen Systembus **280** und eine Systemsteuerung **290**. Jedes Untersystem enthält einen Bus-Sender-Empfänger, einen Busanforderer und einen Buszuteiler. Zum Beispiel enthält der Prozessor **210** einen Bus-Sender-Empfänger **212**, einen Busanforderer **214** und einen Buszuteiler **216**. Ebenso enthält die Systemsteuerung **290** einen Bus-Sender-Empfänger **292**, einen Busanforderer **294** und einen Buszuteiler **296**. Die Buszuteiler **216**, **226**, ... **296** bilden gemeinsam das verteilte Zuteilungssystem der vorliegenden Erfindung.

[0040] In dieser Implementierung ist der Systembus **280** ein Adressbus, wodurch in vorteilhafter Weise Daten gleichzeitig über einen separaten Datenbus (nicht dargestellt) übertragen werden können, während der Adressbus belegt ist. Dennoch ist die vorliegende Erfindung gleichermaßen bei anderen Systemen anwendbar, wo der Systembus **280** ein zweck-

bestimmter Datenbus oder ein kombinierter Adress/Datenbus ist. Zusätzlich, obwohl die beschriebenen Untersysteme alle Buskontroller sind, ist das Zuteilungsprotokoll auch bei Systemen anwendbar, wo die Untersysteme sowohl einen oder mehrere Buskontroller als auch einen oder mehrere Busklaven enthalten. Somit ist in Bezug auf diese Ausführungsform des Systems **200** ein aktueller Buskontroller auch ein aktueller Buskontroller.

[0041] Der Systembus **280** verbindet die entsprechenden Bus-Sender-Empfänger **212**, **222**, **232**, **242** der Prozessoren **210**, **220**, **230**, **240** mit dem Bus-Sender-Empfänger **292** der Systemsteuerung **290**. Die Prozessoren **210**, **220**, **230**, **240** sind auch durch ihre entsprechenden Busunterscheidungsleitungen UPA_Addr_Valid_0, UPA_Addr_Valid_1, UPA_Addr_Valid_2 und UPA_Addr_Valid_3 an die Systemsteuerung **290** gekoppelt.

[0042] Die Busanforderer **214**, **224**, **234**, **244**, **294** und die Buszuteiler **216**, **226**, **236**, **246**, **296** der Prozessoren **210**, **220**, **230**, **240** bzw. der Systemsteuerung **290** sind über die folgenden Zuteilungssteuerungsleitungen aneinander gekoppelt. Eine Systemzuteilungsrückstelleitung Arb_Reset koppelt die Systemsteuerung **290** an alle Prozessoren **210**, **220**, **230**, **240**. Eine Req_out_0-Leitung des Busanforderers **214** ist an eine Req_0-Leitung des Buszuteilers **296** der Systemsteuerung gekoppelt, bzw. an Req_in_2-, Req_in_1-, Req_in_0-Leitungen der Buszuteiler **226**, **236**, **246**, und eine Req_out_1-Leitung des Busanforderers **224** ist an Req_1-, Req_in_0-, Req_in_2-, Req_in_1-, Req_in_0-Leitungen der Buszuteiler **296**, **216**, **236** bzw. **246** gekoppelt. Ebenso ist eine Req_out_2-Leitung des Busanforderers **234** an Req_2-, Req_in_1-, Req_in_0-, Req_in_2-Leitungen der Buszuteiler **296**, **216**, **226** bzw. **246** gekoppelt, und ein Req_out_3-Leitung des Busanforderers **244** ist an Req_3-, Req_in_2-, Req_in_1-, Req_in_0-Leitungen der Buszuteiler **226**, **236** bzw. **246** gekoppelt. Schließlich koppelt eine SC_Req-Leitung des Busanforderers **294** der Systemsteuerung die Steuerung **290** an Buszuteiler **216**, **226**, **236**, **246** der Prozessoren **210**, **220**, **230**, **240**.

[0043] Eine zugrunde liegende Technik, die in dem verteilten Fließband-Buszuteilersystem verwendet wird, obwohl nicht eingängig auf den ersten Blick, dient zur Teilung der Zuteilungssequenz in einzelne Aufgaben zur Verarbeitung in separaten Taktzyklen. Zum Beispiel wird die Erfassung unerledigter Busanforderung(en) und die Zuteilung eines nächsten Buskontrollers in separaten Taktzyklen beendet. Eine andere Technik ist die Minimierung der Wechselfrequenz des aktuellen Buskontrollers. Eine weitere Technik ist die Minimierung der Gesamtanzahl von Taktzyklen, die bei einem notwendigen Wechsel des aktuellen Buskontroller verloren gehen. Durch Anwendung dieser Techniken wird jede Zuteilungsaufgabe innerhalb eines Systemtaktzyklus beendet, unabhängig von der Prozessortaktgeschwindigkeit, und wenn möglich werden Zuteilungsaufgaben aus dem

kritischen Pfad entfernt, wodurch die Anzahl von Systemtaktzykluslatenzzeiten aufgrund einer Buszuteilung verringert wird.

[0044] Infolgedessen sind die folgenden minimalen Zuteilungslatenzzeiten in dieser Implementierung möglich. Ein aktueller Buskontroller kann Datenpakete Rücken an Rücken ohne Systemtaktlatenzzeit übertragen. Einem Letztanschlusstreiber ist es möglich, den Systembus in aufeinanderfolgenden Systemtaktzyklen, d. h., einer Systemtaktlatenzzeit, anzufordern und anzutreiben. Wenn ein Prozessor nicht der Letztanschlusstreiber ist, dann ist das Minimum zwei Systemtaktlatenzzeiten. Schließlich ist ein Minimum von drei latenten Systemtaktzyklen erforderlich, um einen anderen aktuellen Buskontroller zu verdrängen. Diese minimalen Systemtaktlatenzzeiten werden durch folgende Regeln erreicht.

[0045] Fig. 3A ist eine Tabelle, die ein beispielhaftes, modifiziertes Rundlauf-Prioritätsschema für Buszuteiler **216**, **226**, **236**, **246** der Prozessoren **210**, **220**, **230** bzw. **240** zeigt. Das Prioritätsschema wird von dem Zuteilungssystem für die Wahl eines nächsten Buskontrollers aus den Untersystemen verwendet, die um den Systembus **280** konkurrieren. Jeder Prozessor belegt einen Anschluss (eine Stelle) auf dem Systembus **280** und wird mit einer einzigartigen Identifizierungsnummer (ID) versehen. Für die Systemsynchronisierung wird der Prozessor **210** mit der Anschlussadresse **0** als ein Letztanschlusstreiber bei der Rückstellung gewählt. Anschließend verfolgt jeder Anschluss, welcher Anschluss der Letztanschlusstreiber ist und bestimmt gleichzeitig (gleichlaufend), welcher Anschluss aufgrund der Identität des Letztanschlusstreibers als nächster Buskontroller zugeteilt, d. h., gewählt werden sollte. Wenn folglich ein Anschluss die Zuteilung erhält und der aktuelle Buskontroller wird, wird die Identität des Letztanschlusstreibers, die von jedem Prozessor gespeichert ist, mit der ID des neuen aktuellen Buskontrollers aktualisiert. Der Effizienz wegen wird der Letztanschlusstreiber bevorzugt behandelt.

[0046] Fig. 3B und 4 bis 9 sind beispielhafte Zeitablaufdiagramme, die ein Multiprozessorsystem **200** zeigen; in dem die Breite des Adressbusses so gewählt wird, dass zwei Bustaktzyklen erforderlich sind, um eine Adressübertragung zu beenden. Somit ist in der folgenden beispielhaften Besprechung, obwohl jede Datentransfermenge (Adresseninformationspaketgröße) zwei Taktzyklen zur Vollendung benötigt, der Begriff eines Zweifachzyklus-Daten- und/oder Adressbusses für diese Erfindung nicht grundlegend. Zum Beispiel treibt der Prozessor **210** einen ersten Zyklus von Adressinformation auf dem Systembus **280** während eines Systemzyklus an, und einen zweiten Zyklus der Adressinformation während eines zweiten Systemtaktzyklus.

[0047] Wie dem Fachmann bekannt ist, können abhängig von der Implementierung Daten- und/oder Adresspakete über einen Systembus in einem oder mehreren Systemtaktzyklen übertragen werden, d.

h., andere Systembusbreiten sind möglich. Zum Beispiel ist in einer anderen Ausführungsform die Adressbusbreite gleich der Breite des Systemadressraumes, In einer weiteren Ausführungsform ist die Adressbusbreite ein Viertel der Breite des Systemadressraumes. Ferner ist zu beachten, dass die Prozessoren **210**, **220**, **230**, **240** gleich sind und somit eine Beschreibung eines Untersystems, z. B. des Prozessors **210** oder **220**, auf andere Untersysteme, d. h. die Prozessoren **220**, **230**, **240**, anwendbar ist.

[0048] Fig. 3B zeigt einen Rückstellzeitablauf, in dem eine Buszuteilungsanforderung einen Taktzyklus nach einem Systemrückstellsignal UPA_Reset_L geltend gemacht werden kann. Jeder der Prozessoren **210**, **220**, **230**, **240** hat eine einzigartige Anschlussadresse **0**, **1**, **2** bzw. **3**. Ein Arb_Reset-Signal auf der Arb_Reset-Leitung stellt der Systemsteuerung **290** einen Mechanismus zum selektiven Zurückstellen einer oder mehrerer Zustandsmaschine(n) von einem oder mehreren Untersystemen bereit, ohne jede Zustandmaschine jedes Untersystems zurückzustellen. Zum Beispiel ermöglicht das Arb_Reset-Signal von der Systemsteuerung **290** den Prozessoren **210**, **220**, **230**, **240**, die entsprechenden Zuteilungszustandsmaschinen der Buszuteiler **216**, **226**, **236**, **246** zu synchronisieren.

[0049] Fig. 4 ist ein Zeitablaufdiagramm, das die Transformation des Letztanschlusstreibers in den aktuellen Buskontroller zeigt. Unter der Annahme, dass die Buszuteiler **216**, **226**, ... **296** bestimmt haben, dass es keine unerledigte(n) Busanforderungen) in einem Taktzyklus gibt, der einem ersten Taktzyklus vorangeht, ist der Letztanschlusstreiber das einzige Untersystem, das zur Geltendmachung einer Busanforderung während des ersten Taktzyklus und zum sofortigen Antrieb des Systembusses **280** während eines zweiten Taktzyklus berechtigt ist. Wenn zum Beispiel der Prozessor **210** der Letztanschlusstreiber ist, hat der Prozessor **210** bereits die höchste Priorität und kann als nächster Buskontroller zugeteilt, d. h., gewählt werden, ohne die Busanforderungsleitungen der anderen Prozessoren **220**, **230**, **240** während des ersten Taktzyklus abfragen zu müssen. Folglich kann der Bus-Sender-Empfänger **212** seine Busanforderungsleitung Req_out_0 während des ersten Systemtaktzyklus geltend machen und den Systembus **280** in dem nächsten folgenden Taktzyklus, d. h., dem zweiten Systemtaktzyklus, antreiben. In diesem Beispiel treibt der Prozessor **210** eine erste Hälfte der Adresse auf dem Adressbus **280** im zweiten Systemtaktzyklus und eine zweite Hälfte der Adresse auf dem Adressbus **280** in einem dritten Systemtaktzyklus.

[0050] Beim Antreiben des Busses **280** in dem zweiten Systemtaktzyklus wird dem Prozessor **210** der Status des aktuellen Buskontrollers zugeteilt. Der aktuelle Buskontroller ist als das Untersystem definiert, das gegenwärtig den Adressbus **280** antreibt und auch die UPA_Addr_Valid_x-Unterscheidungsleitung seines Sender-Empfängers geltend macht, z. B.

UPA_Addr_Valid_0 des Sender-Empfängers **212**. Der Prozessor **210** als aktueller Buskontroller kann mehrfache Datenpakete Rücken an Rücken ohne Systemtaktlatenzzeit übertragen, indem einfach die Busanforderungsleitung Req_out_0 des Busanforderers **214** aufrechterhalten, d. h. weiterhin geltend gemacht wird. Obwohl der aktuelle Buskontroller, der Prozessor **210**, eine beliebige Anzahl von Transaktionspaketen (einschließlich keines Pakets) antreiben kann, bevor der Systembus **280** bei Vorhandensein einer Busanforderung von einem anderen Prozessor **220**, **230**, **240** oder der Systemsteuerung **290** aufgegeben wird, sollte, um die Möglichkeit einer Blockierung zu beseitigen, ein sich gut verhaltender aktueller Bustreiber den Bus **280** innerhalb einer finiten Anzahl von Taktzyklen aufgeben. Zusätzlich sollte der aktuelle Buskontroller auch seine Busanforderungsleitung freigeben, wenn der aktuelle Buskontroller keine ausstehende Anforderung mehr hat.

[0051] Wenn, wie in **Fig. 5** dargestellt, ein Untersystem, z. B. der Prozessor **220**, der nicht der Letztanschlusstreiber ist, eine Busanforderungsleitung Req_out_1 des Anforderers **224** geltend macht, während ein anderes Untersystem, z. B. Prozessor **210**, sowohl der Letztanschlusstreiber als auch der aktuelle Buskontroller ist, gibt es eine Latenzzeit von mindestens drei Systemtaktzyklen, bevor der Sender-Empfänger **222** von Prozessor **220** den Systembus **280** antreiben kann. Es gibt zwei Gründe, warum ein Minimum von drei latenten Systemtaktzyklen erforderlich ist, um einen aktuellen Buskontroller zu verdrängen, der den Systembus **280** antreibt. Erstens, obwohl der Anforderer **224** die Busanforderungsleitung Req_out_1 durch den ersten Systemtaktzyklus geltend gemacht hat, sind zwei Systemtaktzyklen notwendig, um die Übertragung des letzten Datenpakets von Adressinformationen des Prozessors **210** zu beenden. Zweitens vollzieht das Zuteilungsprotokoll einen toten Zyklus im dritten Taktzyklus.

[0052] Somit kann, unter der Annahme, dass kein anderer Prozessor mit höherer Priorität als Prozessor **220** um den Systembus **280** konkurriert, der Prozessor **220** nun die Zuteilung als nächster Buskontroller erhalten und er kann mit dem Antreiben des Systembusses **280** in einem vierten Systemtaktzyklus fortfahren. Infolgedessen erfordert der Austausch eines aktiven aktuellen Buskontrollers drei latente Taktzyklen.

[0053] Wie zuvor besprochen, stellt das Zuteilungsprotokoll einen Leerlauf- oder toten Zyklus auf dem Systembus **280** während des Wechsels des Buskontrollers bereit. Der tote Zyklus beseitigt die Möglichkeit, dass die Bustreiberschaltungen von zwei Buscontrollern, d. h., des aktuellen Buskontrollers und des nächsten Buskontrollers, gleichzeitig den Systembus **280** antreiben. Ein solches Beispiel ist, wenn die Abschaltzeit der Treiberschaltung des ersten Buskontrollers, d. h., des Prozessors **210**, länger ist als die Einschaltzeit der Treiberschaltung des zwei-

ten Buskontrollers, d. h., des Prozessors **220**. Es ist zu beachten, dass, wenn ein aktueller Buskontroller seine Busanforderungsleitung geltend macht, die Gesamtanzahl von Buszyklen, die erforderlich ist, um den aktuellen Buskontroller umzuschalten, auch von Faktoren wie dem Zustand des aktuellen Datentransfers des Prozessors **210**, abhängig ist, d. h., ob die Busanforderung von dem Prozessor **220** während der ersten oder zweiten Hälfte des Datentransfers des Prozessors **210** geltend gemacht wurde.

[0054] **Fig. 6** ist ein Zeitablaufdiagramm, das zeigt, wie ein anderes Untersystem, z. B. Prozessor **220**, der Letztanschlusstreiber und schließlich der aktuelle Buskontroller wird, wenn der Systembus **280** inaktiv ist, d. h., nicht angetrieben wird. Während des ersten Taktzyklus ist der Prozessor **210**, der Letztanschlusstreiber, inaktiv und treibt den Systembus nicht an. Wenn der Anforderer **224** des Prozessors **220** die Busanforderungsleitung Req_out_1 in dem zweiten Taktzyklus geltend macht, erfolgt eine Zuteilung im nächsten Taktzyklus, d. h., dem dritten Taktzyklus. Unter der Annahme, dass kein anderer Prozessor mit einer höheren Priorität als der Prozessor **220** den Bus **280** braucht, kann der Prozessor **220** nun die Zuteilung als nächster Buskontroller erhalten und den Bus **280** in einem vierten Systemtaktzyklus antreiben. Wenn daher der anfordernde Prozessor nicht der Letztanschlusstreiber ist und der Systembus **280** inaktiv ist, sind insgesamt zwei latente Systemtaktzyklen zwischen der Busanforderung und dem Besitz des Busses **280** erforderlich.

[0055] Unter Bezugnahme nun auf **Fig. 7** macht die Systemsteuerung **290** eine Busanforderung und wird schließlich der aktuelle Buskontroller. Wenn die Systemsteuerung **290** die Anforderungsleitung SC_Req des Anforderers **294** während des zweiten Taktzyklus geltend macht, während der Prozessor **210** der Letztanschlusstreiber aber inaktiv ist, ist ein weiterer Systemtaktzyklus, der dritte Zyklus, für die Zuteilung notwendig. Anschließend kann im vierten Taktzyklus die Systemsteuerung **290** den Adressbus **280** antreiben. Somit gibt es zwei latente Systemtaktzyklen, ähnlich dem Fall, wenn ein Untersystem den Bus **280** antreiben möchte, während ein anderes Untersystem ein inaktiver Letztanschlusstreiber ist.

[0056] Gemäß einem weiteren Aspekt der Erfindung ermöglicht das Zuteilungsprotokoll einen "Echtparkmodus", der die Zuteilungslatenzen weiter verringert, wobei das System **200** nur zwei mögliche Bustreiber hat, d. h., zwei Buskontroller, zum Beispiel wenn nur die Prozessoren **210**, **220** an den Systembus **280** gekoppelt sind. Im Falle dieses reduzierten Systems kann die Zuteilungslatenzzeit zur Erhaltung des aktuellen Buskontrollers auf einen Null-Systemtaktzyklus verringert werden, indem einfach die Busanforderung des aktuellen Buskontrollers nach Vollendung des Datentransfers aufrecht erhalten wird.

[0057] In einigen Ausführungsformen ermöglicht das Zuteilungsprotokoll von System **200** eine bevor-

zugte Behandlung eines im Voraus zugeteilten speziellen Anschlusses, z. B. der Systemsteuerung **290**, d. h., es der spezielle Anschluss muss nicht an dem Rundlaufschema teilnehmen. In diesem Beispiel erhält die Systemsteuerung **290** die höchste Priorität, sobald ihre Busanforderung geltend gemacht wird. Die spezielle Anschlussbestimmung bietet in vorteilhafter Weise eine spezifische Flexibilität in der Konstruktion der höherstufigen Architektur des Systems **200**. Sobald die Systemsteuerung **290** die Zuteilung erhält, wird somit die Letztanschlusstreiberidentität, die von allen Anschlüssen, die an das System gekoppelt sind, d. h., den Prozessoren **210**, **220**, **230**, **240**, aufrecht erhalten wird, nicht aktualisiert, da die Systemsteuerung **290** nicht an dem modifizierten Rundlaufprotokoll teilnimmt.

[0058] Bidirektionale Busunterscheidungssignale UPA_Addr_Valid_0, UPA_Addr_Valid_1, UPA_Addr_Valid_2 und UPA_Addr_Valid_3 werden zwischen dem speziellen Anschluss, der Systemsteuerung **290** und den Prozessoren **210**, **220**, **230**, **240** ausgetauscht, wodurch die Systemsteuerung **290** erfassen kann, wann der aktuelle Buskontroller ein gültiges Paket antreibt. Wenn im Gegensatz dazu die Systemsteuerung **290** der aktuelle Buskontroller ist, ermöglichen die Gültigkeitssignale einem Sklaven-Untersystem zu erkennen, wann ein Datenpaket von der Systemsteuerung **290** empfangen wird. Zusätzlich wird ein Gültigkeitssignal während des ersten Systemtaktzyklus jedes Zweizykluspakets geltend gemacht und während des zweiten Zyklus ungeltend gemacht. Halteverstärker der Systemsteuerung **290** halten den logischen Pegel der UPA_Addr_Valid-Leitungen, sobald kein aktiver Buskontroller vorhanden ist. Andere Vorteile der Verwendung von Halteverstärkern auf der Systemsteuerung **290** umfassen die leichtere Austestung des Systembusses **280**.

[0059] Fig. 8 ist ein Zeitablaufdiagramm, das einen Datenpakettransfer von einem speziellen Anschluss, z. B. der Systemsteuerung **290**, zu dem Prozessor **210** zeigt. Wenn die Systemsteuerung **290** eine Anforderungsleitung SC_Req geltend macht, während der Sender-Empfänger des aktuellen Buskontrollers, z. B. der Sender-Empfänger **212** des Prozessors **210**, den Bus **280** antreibt, kann der Prozessor **210** den laufenden Transfer des letzten Datenpakets beenden. Da die Systemsteuerung **290** ein spezieller Anschluss ist, wird erwartet, dass der Prozessor **210** die Anforderungsleitung Req_out_0 des Anforderers **214** freigibt. Wie zuvor besprochen, hat die Systemsteuerung **290** immer die höchste Priorität in Bezug auf die anderen Untersysteme und muss daher nicht als der nächste Buskontroller zugeteilt werden. Als solches kann der Prozessor **210** der Letztanschlusstreiber bleiben, wenn der Sender-Empfänger **292** der Systemsteuerung **290** den Systembus **280** antreibt. Aus der Sicht der Systemsteuerung **290** erfordert die Vollendung des Transfers des letzten Datenpakets durch den Prozessor **210** zwei latente Systemtaktzy-

klen. Ein dritter latenter Taktzyklus ist erforderlich, um Systembuskonflikte zu verhindern, d. h., Versuche von mehreren Untersystemen, gleichzeitig den Systembus **280** anzutreiben. Danach wird die Systemsteuerung **290** der aktuelle Buskontroller und kann den Systembus **280** antreiben. Es ist zu beachten, dass die Zuteilung der höchsten Priorität im Voraus zu der Systemsteuerung **290** in Bezug auf die Untersysteme **210**, **220**, **230**, **240** nur eine Implementierungsoption ist. Das Zuteilungssystem der vorliegenden Erfindung ist auch bei anderen Systemen anwendbar, bei welchen die Systemsteuerung **290** eine gleiche oder geringere Priorität in Bezug auf die Untersysteme **210**, **220**, **230**, **240** hat.

[0060] Wie in Fig. 9 dargestellt, gibt die Systemsteuerung **290** die Eigentümerschaft des Systembusses **280** als Reaktion auf eine Busanforderung von einem inaktiven Untersystem auf, das der Letztanschlusstreiber war. Wenn die Systemsteuerung **290** der aktuelle Buskontroller ist und eine Busanforderung von einem inaktiven Letztanschlusstreiber, z. B. dem Prozessor **210**, erfasst, vollendet die Systemsteuerung **290** den Transfer des letzten Datenpakets in zwei Systemtaktzyklen. Ein dritter latenter Systemtaktzyklus ist notwendig, bevor der Letztanschlusstreiber, z. B. der Prozessor **210**, mit dem Antreiben des Systembusses **280** beginnen kann und der nächste Buskontroller wird.

[0061] Andere Modifizierungen und Hinzufügungen sind möglich. Zum Beispiel kann die Gesamtanzahl von Untersystemen kleiner oder größer sein. Der Adressbus kann in Bezug auf den Systemadressenraum breiter oder schmaler sein. Zusätzlich können die Untersysteme Videosteuerungen, Cache-Steuerungen und mathematische Co-Prozessoren, wie Gleitkommaeinheiten, enthalten.

Patentansprüche

1. Verfahren zum Zuteilen eines Zugangs zu einem Systembus, der an mehrere Untersysteme gekoppelt ist, von welchen jedes einen Buszuteiler enthält, umfassend die Geltendmachung einer Busanforderung für den Systembus bei jedem Untersystem, sobald das zugeordnete Untersystem die Verwendung des Systembusses anfordert, Übertragen jeder geltend gemachten Busanforderung zu den Buszuteilern aller Untersysteme; und in jedem Buszuteiler, sobald es keinen aktuellen Buskontroller gibt, Erfassen und Verarbeiten jeder geltend gemachten Busanforderung, so dass der nächste Buskontroller bestimmt wird; wobei das Verfahren dadurch gekennzeichnet ist, dass es folgende weitere Schritte umfasst:

Speichern in dem Buszuteiler jedes Untersystems eines ersten Wertes, der anzeigt, welches Untersystem, falls vorhanden, ein aktueller Buskontroller des Systembusses ist, und eines zweiten Wertes, der anzeigt, welches Untersystem ein Letztanschlusstreiber ist, wobei der Letztanschlusstreiber ein letzter Bus-

kontroller des Systembusses ist; wobei alle Buszuteiler unabhängig identische erste und zweite Werte speichern;

in jedem Buszuteiler, wenn der erste gespeicherte Wert angezeigt, dass ein aktueller Buskontroller vorhanden ist, Ignorieren jeder Busanforderung, die von einem der Untersysteme geltend gemacht werden, bis der aktuelle Buskontroller die Steuerung des Systembusses aufgibt; und

sobald ein aktueller Buskontroller vorhanden ist, bei dem Untersystem, das den aktuellen Buskontroller umfasst, wenn das aktuelle Buskontroller-Untersystem eine fortgesetzte Verwendung des Systembusses benötigt und vordefinierte Kriterien zum Ermöglichen einer fortgesetzten Verwendung des Systembusses erfüllt sind, Fortsetzen des Antriebs des Systembusses ohne Unterbrechung mit einem aktuellen Buskontroller-Untersystem.

2. Verfahren nach Anspruch 1, in dem der Verarbeitungsschritt für die geltend gemachten Busanforderungen das Bestimmen enthält, dass es keine Busanforderung gibt, die von einem der mehreren Untersysteme geltend gemacht wird, die während eines ersten Systemtaktzyklus unerledigt bleibt;

wenn während des ersten Buszyklus eine Busanforderung von dem Untersystem, das durch den zweiten Wert als der Letztanschlussstreiber angezeigt wird, erfasst wird, Einstellen des ersten Wertes für die Anzeige, dass der aktuelle Buskontroller der Letztanschlussstreiber ist, unabhängig von etwaigen Busanforderungen von anderen Untersystemen, und Ermöglichen, dass das Letztanschlussstreiber-Untersystem den Systembus während eines zweiten Systemtaktzyklus antreibt; und

wenn während des ersten Buszyklus eine Busanforderung von dem Untersystem, das durch den zweiten Wert als der Letztanschlussstreiber angezeigt wird, nicht erfasst wird und wenigstens eine Busanforderung von einem anderen Untersystem erfasst wird, Durchführen einer Buszuteilung während eines zweiten Systemtaktzyklus, um einen nächsten Buskontroller zu wählen, Einstellen des ersten Wertes und des zweiten Wertes für die Anzeige des gewählten nächsten Buskontrollers, und Ermöglichen, dass der gewählte nächste Buskontroller den Systembus während eines dritten Systemtaktzyklus antreibt.

3. Verfahren nach Anspruch 1 oder 2, umfassend folgende weitere Schritte:

Zuordnen eines ersten der mehreren Untersysteme zu einem speziellen Anschlussstreiber des Systembusses mit einer permanent zugeordneten höchsten Priorität zur Verwendung des Systembusses;

Speichern in dem Buszuteiler jedes Untersystems eines ersten Wertes, der anzeigt, welches Untersystem, wenn überhaupt, ein aktueller Buskontroller des Systembusses ist, und eines zweiten Wertes, der anzeigt, welches Untersystem außer dem speziellen Anschlussstreiber-Untersystem ein Letztanschluss-

streiber ist, wobei der Letztanschlussstreiber ein letzter Buskontroller des Systembusses ist, der nicht das spezielle Anschlussstreiber-Untersystem ist; wobei alle Buszuteiler unabhängig identische, erste und zweite Werte speichern; und

wenn während des ersten Buszyklus eine Busanforderung von dem Untersystem, das durch den zweiten Wert als der Letztanschlussstreiber angezeigt wird, erfasst wird und eine Busanforderung von dem speziellen Anschlussstreiber-Untersystem nicht erfasst wird, Einstellen des ersten Wertes für die Anzeige, dass der aktuelle Buskontroller der Letztanschlussstreiber ist, unabhängig von etwaigen Busanforderungen von anderen Untersystemen, und Ermöglichen, dass das Letztanschlussstreiber-Untersystem den Systembus während eines zweiten Systemtaktzyklus antreibt.

4. Verfahren nach Anspruch 3, umfassend das dynamische Zuordnen von Prioritäten zur Verwendung des Systembusses zu jedem der Untersysteme in Übereinstimmung mit dem gespeicherten zweiten Wert, der anzeigt, welches der Untersysteme der Letztanschlussstreiber ist, wobei dem speziellen Anschlussstreiber-Untersystem immer eine höchste Priorität zur Verwendung des Systembusses zugeordnet wird, und dem Letztanschlussstreiber-Untersystem eine zweithöchste Priorität zur Verwendung des Systembusses dynamisch zugeordnet wird.

5. Verfahren nach Anspruch 3, wobei die vordefinierten Kriterien zum Ermöglichen einer fortgesetzten Verwendung des Systembusses ein Kriterium enthalten, dass, sobald der aktuelle Buskontroller nicht das spezielle Anschlussstreiber-Untersystem ist und das spezielle Anschlussstreiber-Untersystem eine Anforderung zur Verwendung des Systembusses geltend macht, der aktuelle Buskontroller die Steuerung des Systems zu einem vordefinierten Zeitpunkt aufgibt, nachdem der Buszuteiler des aktuellen Buskontrollers die Anforderung des speziellen Anschlussstreibers erfasst.

6. Verfahren nach einem der vorhergehenden Ansprüche, in dem der Verarbeitungsschritt der geltend gemachten Busanforderungen umfasst:

wenn während des ersten Buszyklus eine Busanforderung von dem Untersystem, das durch den zweiten Wert als der Letztanschlussstreiber angezeigt wird, erfasst wird, Einstellen des ersten Wertes für die Anzeige, dass der aktuelle Buskontroller der Letztanschlussstreiber ist, unabhängig von etwaigen Busanforderungen von anderen Untersystemen, und Ermöglichen, dass das Letztanschlussstreiber-Untersystem den Systembus während eines zweiten Systemtaktzyklus antreibt; und

wenn während des ersten Buszyklus eine Busanforderung von dem Untersystem, das durch den zweiten Wert als der Letztanschlussstreiber angezeigt wird, nicht erfasst wird und wenigstens eine Busanforderung von einem anderen Untersystem erfasst wird,

Durchführen einer Buszuteilung während eines zweiten Systemtaktzyklus, um einen nächsten Buskontroller zu wählen, Einstellen des ersten Wertes und des zweiten Wertes für die Anzeige des gewählten nächsten Buskontrollers, und Ermöglichen, dass der gewählte nächste Buskontroller den Systembus während eines dritten Systemtaktzyklus antreibt.

7. Verfahren nach einem der vorhergehenden Ansprüche, umfassend das dynamische Zuordnen von Prioritäten zur Verwendung des Systembusses zu jedem der Untersysteme in Übereinstimmung mit dem gespeicherten zweiten Wert, der anzeigt, welches der Untersysteme der Letztanschlussstreiber ist, wobei dem Letztanschlussstreiber-Untersystem eine höchste Priorität zur Verwendung des Systembusses dynamisch zugeordnet wird.

8. Zuteiler zur Verwendung in einem Untersystem, das an einen Systembus gekoppelt werden kann, an den andere Untersysteme mit identischen Buszuteilern ebenfalls gekoppelt sind, wobei der Buszuteiler umfasst:

Mittel zum Geltendmachen einer Busanforderung für den Systembus, sobald das zugehörigen Untersystem die Verwendung des Systembusses benötigt;
Mittel zum Empfangen der Busanforderungen, die von den anderen Untersystemen geltend gemacht werden; und

Zuteilungslogik, so dass, sobald kein aktueller Buskontroller vorhanden ist, die Logik etwaige geltend gemachte Busanforderungen erfasst und verarbeitet, um einen nächsten Buskontroller zu bestimmen; dadurch gekennzeichnet, dass der Buszuteiler des Weiteren umfasst:

Mittel zum Speichern eines ersten Wertes, der anzeigt, welches Untersystem, wenn überhaupt, ein aktueller Buskontroller des Systembusses ist, und eines zweiten Wertes, der anzeigt, welches Untersystem ein Letztanschlussstreiber ist, wobei der Letztanschlussstreiber ein letzter Buskontroller des Systembusses ist; und dass die Zuteilungslogik derart ist, dass, wenn der erste gespeicherte Wert anzeigt, dass ein aktueller Buskontroller vorhanden ist, die Logik alle Busanforderungen ignoriert, die von einem der Untersysteme geltend gemacht werden, bis der aktuelle Buskontroller die Steuerung des Systembusses aufgibt; und

sobald der erste gespeicherte Wert anzeigt, dass das Untersystem, das dem Buszuteiler zugeordnet ist, der aktuelle Buskontroller ist, und das aktuelle Buskontroller-Untersystem eine fortgesetzte Verwendung des Systembusses benötigt und vordefinierte Kriterien zum Ermöglichen einer fortgesetzten Verwendung des Systembusses erfüllt sind, die Logik das zugehörige Untersystem als aktuellen Buskontroller ohne Unterbrechung aufrechterhält.

9. Buszuteiler nach Anspruch 8, enthaltend Logik für:

wenn während des ersten Buszyklus eine Busanforderung von dem Untersystem, das durch den zweiten Wert als der Letztanschlussstreiber angezeigt wird, erfasst wird, Einstellen des ersten Wertes für die Anzeige, dass der aktuelle Buskontroller der Letztanschlussstreiber ist, unabhängig von etwaigen Busanforderungen von anderen Untersystemen, und Ermöglichen, dass das Letztanschlussstreiber-Untersystem den Systembus während eines zweiten Systemtaktzyklus antreibt; und

wenn während des ersten Buszyklus eine Busanforderung von dem Untersystem, das durch den zweiten Wert als der Letztanschlussstreiber angezeigt wird, nicht erfasst wird und wenigstens eine Busanforderung von einem anderen Untersystem erfasst wird, Durchführen einer Buszuteilung während eines zweiten Systemtaktzyklus, um einen nächsten Buskontroller zu wählen, Einstellen des ersten Wertes und des zweiten Wertes für die Anzeige des gewählten nächsten Buskontrollers, und Ermöglichen, dass der gewählte nächste Buskontroller den Systembus während eines dritten Systemtaktzyklus antreibt.

10. Buszuteiler nach Anspruch 8 oder 9, wobei die Zuteilungslogik Logik enthält zum dynamischen Zuordnen von Prioritäten zur Verwendung des Systembusses zu jedem der Untersysteme in Übereinstimmung mit dem gespeicherten zweiten Wert, der anzeigt, welches der Untersysteme der Letztanschlussstreiber ist, wobei dem Letztanschlussstreiber-Untersystem eine höchste Priorität zur Verwendung des Systembusses dynamisch zugeordnet wird.

11. Buszuteiler nach einem der Ansprüche 8, 9 und 10, wobei eines der Untersysteme als spezieller Anschlussstreiber bestimmt ist, wobei der Buszuteiler umfasst:

Mittel zum Speichern eines ersten Wertes, der anzeigt, welches Untersystem, wenn überhaupt, ein aktueller Buskontroller des Systembusses ist, und eines zweiten Wertes, der anzeigt, welches Untersystem außer dem speziellen Anschlussstreiber-Untersystem ein Letztanschlussstreiber ist, wobei der Letztanschlussstreiber ein letzter Buskontroller des Systembusses aber nicht das spezielle Anschlussstreiber-Untersystem ist;

Zuteilungslogik für:

sobald der erste gespeicherte Wert anzeigt, dass kein aktueller Buskontroller vorhanden ist, Erfassen und Verarbeiten aller geltend gemachten Busanforderungen, um einen nächsten Buskontroller zu bestimmen, und enthaltend Logik für:

wenn während des ersten Buszyklus eine Busanforderung von dem Untersystem, das durch den zweiten Wert als der Letztanschlussstreiber angezeigt wird, erfasst wird, und keine Busanforderung von dem speziellen Anschlussstreiber-Untersystem erfasst wird, Einstellen des ersten Wertes für die Anzeige, dass der aktuelle Buskontroller der Letztanschlussstreiber ist,

unabhängig von etwaigen Busanforderungen von anderen Untersystemen, und Ermöglichen, dass das Letztanschlussstreiber-Untersystem den Systembus während eines zweiten Systemtaktzyklus antreibt.

12. Buszuteiler nach Anspruch 11, wobei die Zuteilungslogik Logik für das dynamische Zuordnen von Prioritäten zur Verwendung des Systembusses zu jedem der Untersysteme in Übereinstimmung mit dem gespeicherten zweiten Wert umfasst, der anzeigt, welches der Untersysteme der Letztanschlussstreiber ist, wobei dem speziellen Anschlussstreiber-Untersystem immer eine höchste Priorität zur Verwendung des Systembusses zugeordnet wird, und dem Letztanschlussstreiber-Untersystem eine zweithöchste Priorität zur Verwendung des Systembusses dynamisch zugeordnet wird.

13. Zuteiler nach Anspruch 11, wobei die vordefinierten Kriterien zum Ermöglichen einer fortgesetzten Verwendung des Systembusses ein Kriterium enthalten, dass, sobald der aktuelle Buskontroller nicht das spezielle Anschlussstreiber-Untersystem ist und das spezielle Anschlussstreiber-Untersystem eine Anforderung zur Verwendung des Systembusses geltend macht, der aktuelle Buskontroller die Steuerung des Systems zu einem vordefinierten Zeitpunkt aufgibt, nachdem der Buszuteiler des aktuellen Buskontrollers die Anforderung des speziellen Anschlussstreibers erfasst.

Es folgen 7 Blatt Zeichnungen

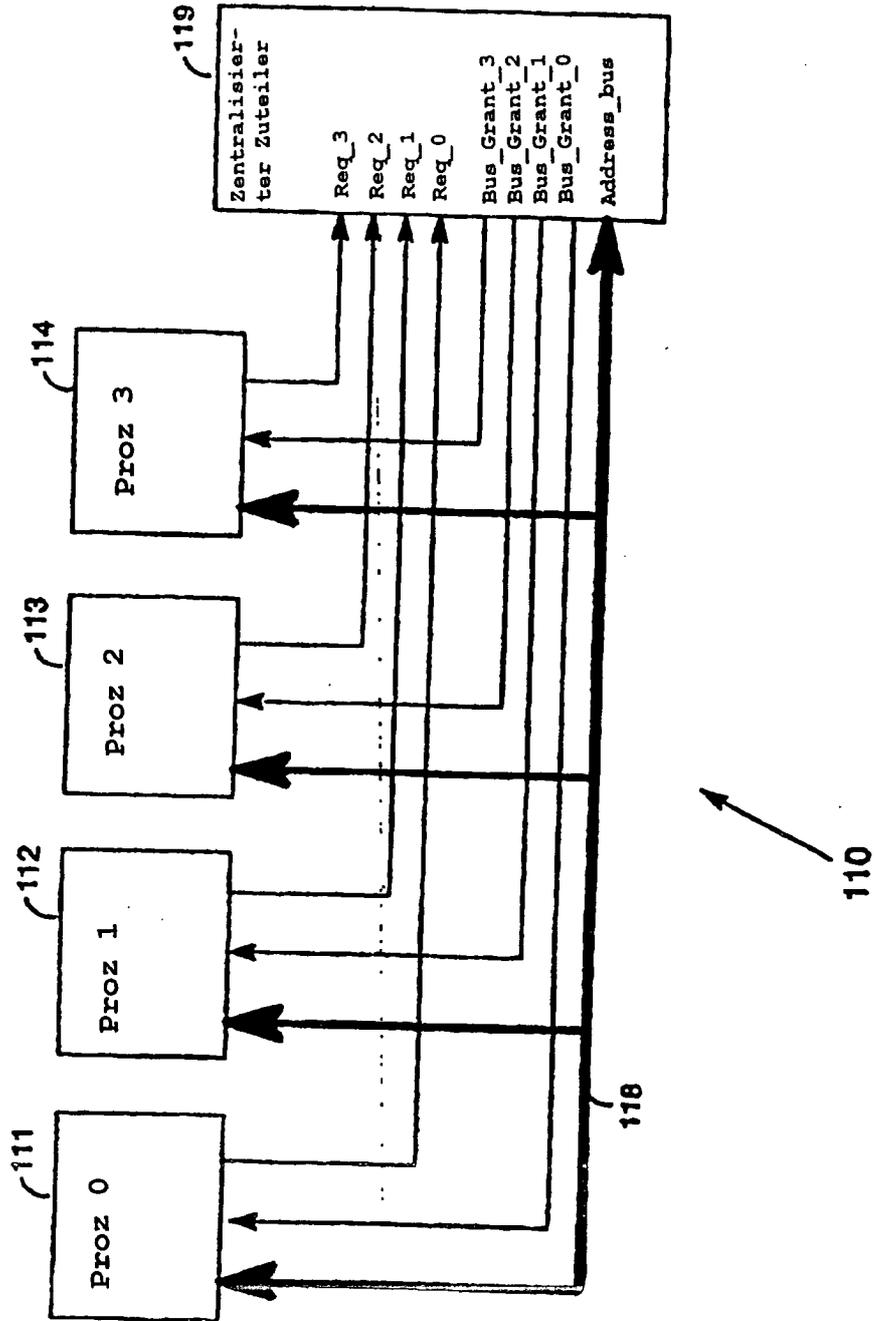
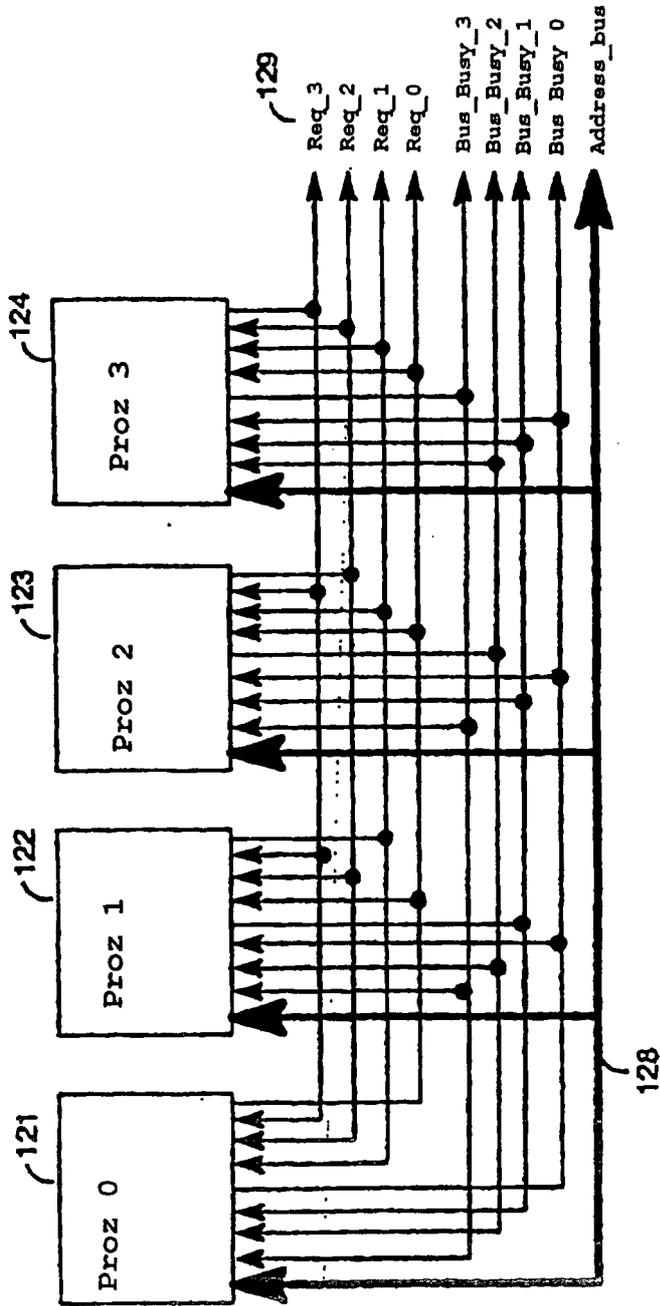


FIG. 1A



120
FIG. 1B

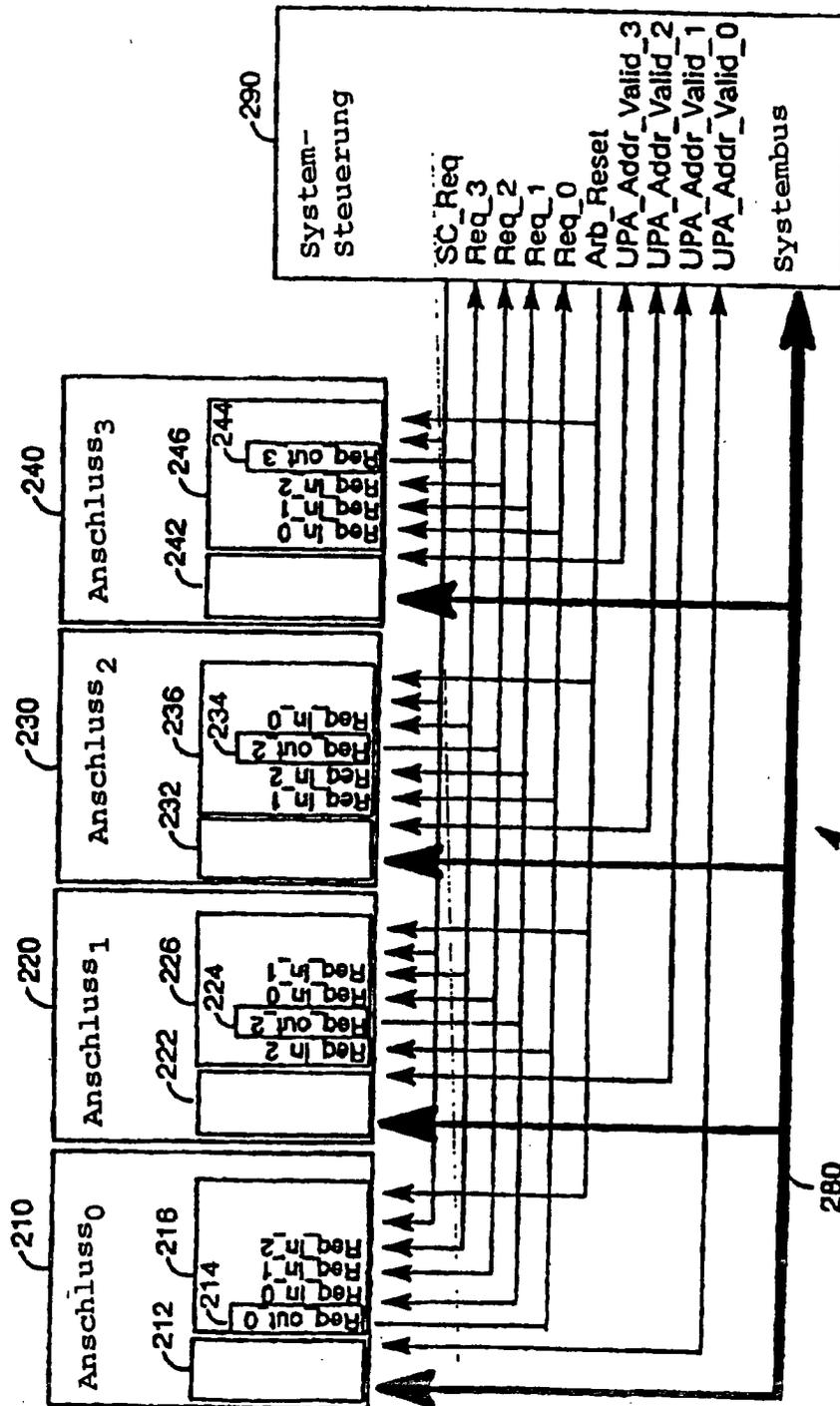


FIG. 2

Letztanschluss- treiber	Zuteilungspriorität, höchste bis niedrigste
Anschluss ₀	0 1 2 3
Anschluss ₁	1 2 3 0
Anschluss ₂	2 3 0 1
Anschluss ₃	3 0 1 2

FIG. 3A

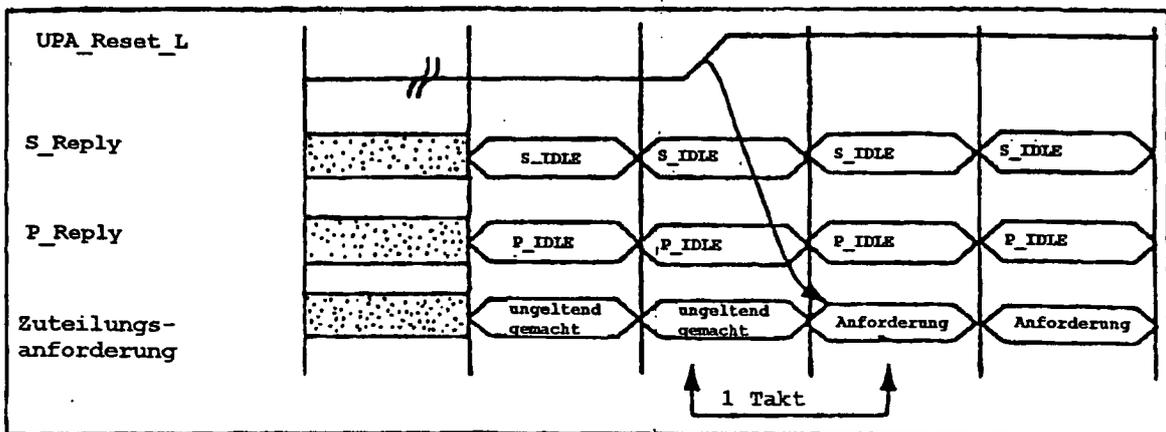


FIG. 3B

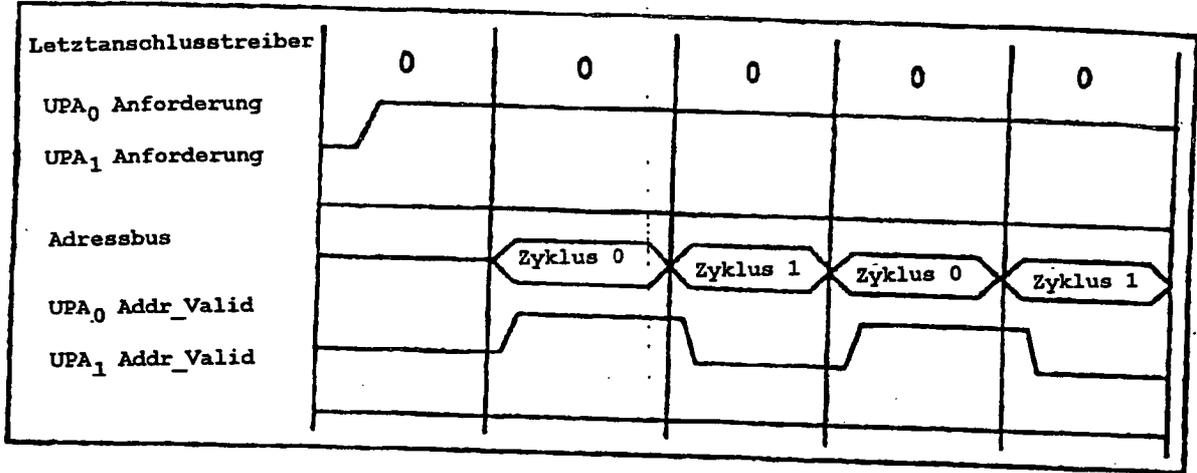


FIG. 4

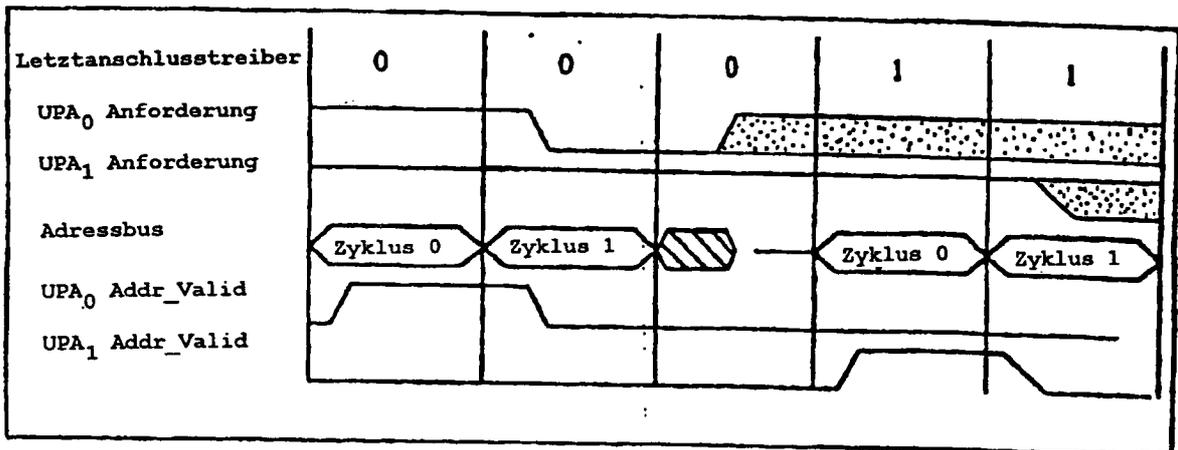


FIG. 5

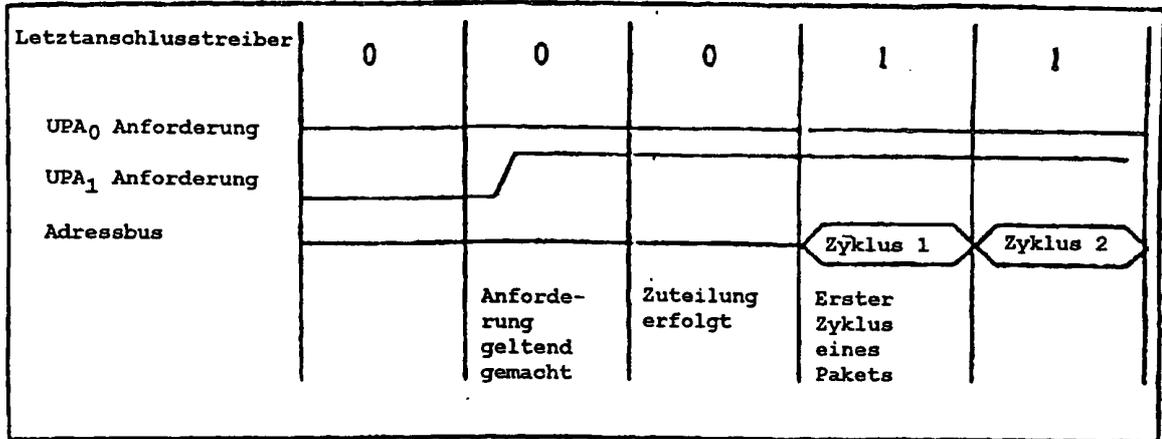


FIG. 6

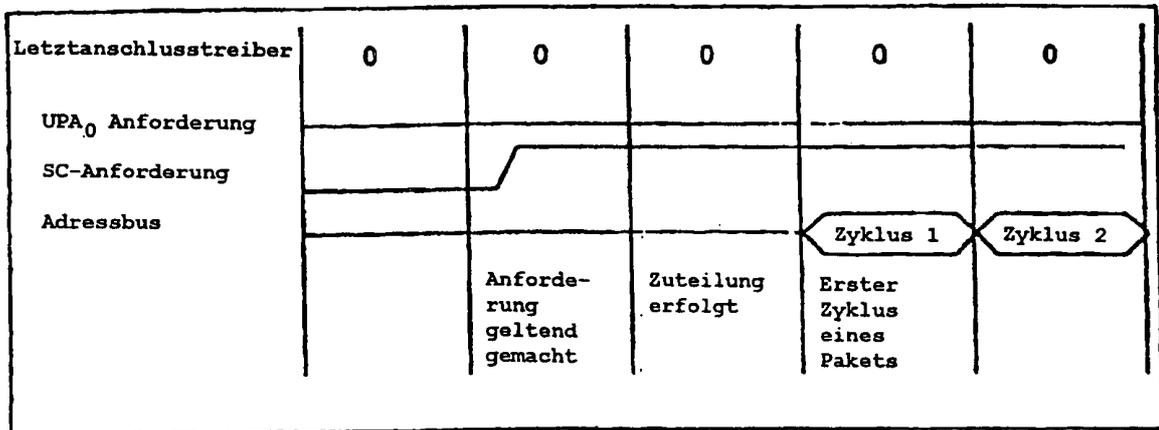


FIG. 7

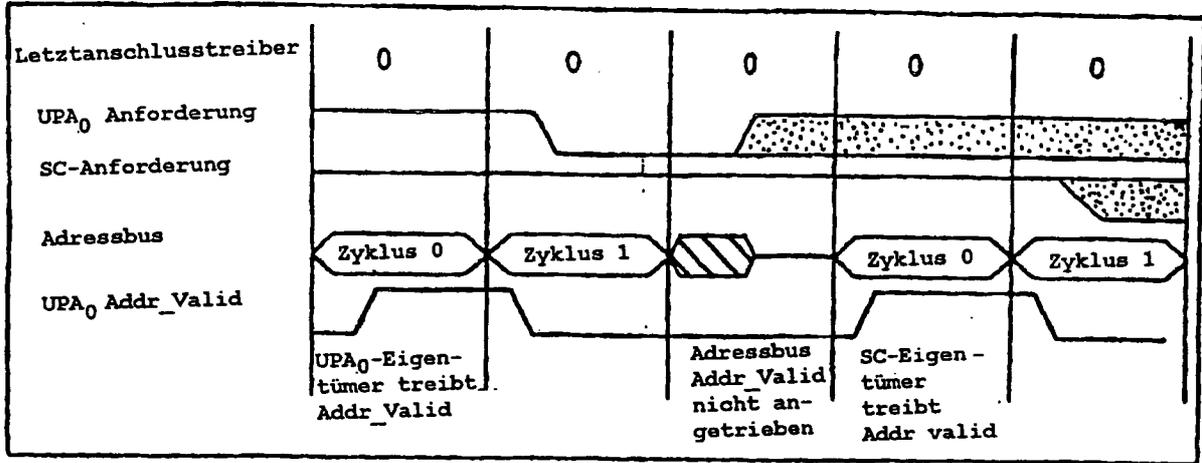


FIG. 8

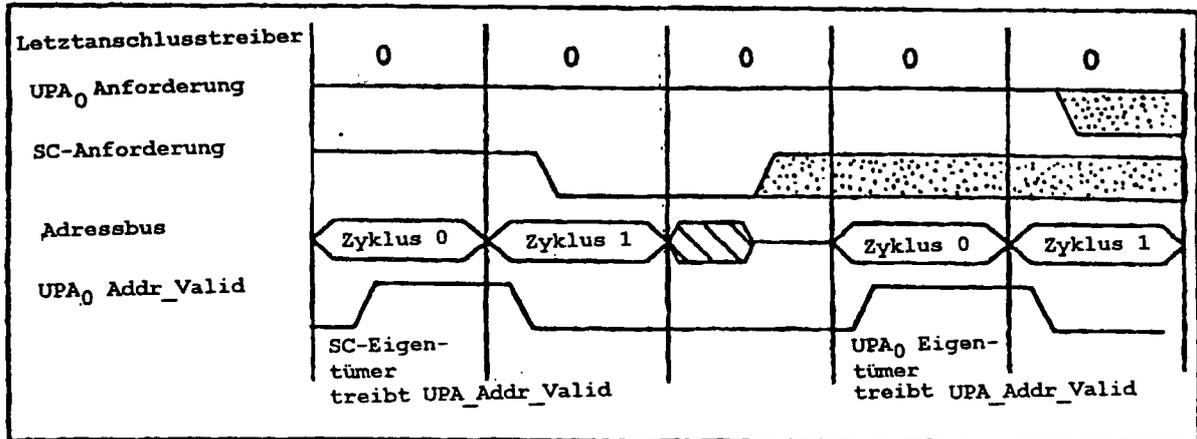


FIG. 9