

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2019 年 5 月 31 日 (31.05.2019)



(10) 国际公布号
WO 2019/100502 A1

(51) 国际专利分类号:
G02F 1/1362 (2006.01)

(21) 国际申请号: PCT/CN2017/117734

(22) 国际申请日: 2017 年 12 月 21 日 (21.12.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201711188692.7 2017 年 11 月 23 日 (23.11.2017) CN

(71) 申请人: 深圳市华星光电技术有限公司(SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(72) 发明人: 徐向阳 (XU, Xiangyang); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

(74) 代理人: 北京聿宏知识产权代理有限公司(YUHONG INTELLECTUAL PROPERTY LAW FIRM); 中国北京市西城区宣武门外大街 6 号庄胜广场第一座西翼 713 室吴大建 / 陈伟, Beijing 100052 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,

(54) **Title:** THIN FILM TRANSISTOR LIQUID CRYSTAL DISPLAY ARRAY SUBSTRATE AND MANUFACTURING METHOD THEREFOR

(54) 发明名称: 一种薄膜晶体管液晶显示器阵列基板及其制作方法

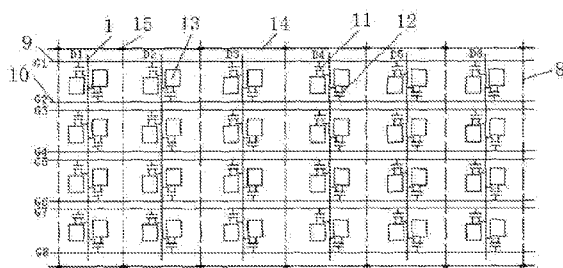


图 4

(57) **Abstract:** A thin film transistor liquid crystal display array substrate and a manufacturing method therefor, the array substrate comprising multiple data lines (1), multiple nominal data lines (8), multiple first gate lines (9) and multiple second gate lines (10); the multiple data lines (1) and multiple nominal data lines (8) are alternately arranged at intervals in the longitudinal direction, while the multiple first gate lines (9) and multiple second gate lines (10) are alternately arranged at intervals in the horizontal direction; multiple groups of pixel units are provided between the multiple data lines (1), the multiple nominal data lines (8), the multiple first gate lines (9) and the multiple second gate lines (10), each group of pixel units comprising an odd column of first thin film transistors (11) and an even column of second thin film transistors (12); two ends of each nominal data line (8) are connected by means of a common voltage electrode line (14), the common voltage electrode line (14) being arranged in the horizontal direction on the substrate. The manufacturing method comprises forming multiple gate lines (9, 10) and two common electrode lines (14), forming a source, a drain and multiple data lines (1), and forming multiple pixel electrodes (13) and multiple nominal data lines (8).



AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

根据细则4.17的声明:

— 发明人资格(细则4.17(iv))

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要: 一种薄膜晶体管液晶显示器阵列基板及其制作方法, 阵列基板包括多条数据线(1)、多条虚设数据线(8)、多条第一栅极线(9)和多条第二栅极线(10), 多条数据线(1)和多条虚设数据线(8)呈纵向交替间隔布置, 多条第一栅极线(9)和多条第二栅极线(10)呈横向交替间隔布置, 在多条数据线(1)、多条虚设数据线(8)、多条第一栅极线(9)和多条第二栅极线(10)之间围设有多组像素单元, 每组像素单元均包括一奇数列第一薄膜晶体管(11)和一偶数列第二薄膜晶体管(12); 各虚设数据线(8)的两端分别通过一共同电压电极线(14)连接, 共同电压电极线(14)横向设置在基板上。制作方法包括形成多条栅极线(9,10)和两条共同公共电极线(14), 形成源极、漏极和多条数据线(1), 形成多个像素电极(13)和多条虚设数据线(8)。

一种薄膜晶体管液晶显示器阵列基板及其制作方法

5 相关申请的交叉引用

本申请要求享有于 2017 年 11 月 23 日提交的名称为“一种薄膜晶体管液晶显示器阵列基板及其制作方法”的中国专利申请 CN201711188692.7 的优先权，该申请的全部内容通过引用并入本文中。

10 技术领域

本发明涉及一种薄膜晶体管液晶显示器阵列基板及其制作方法，属于液晶显示技术领域。

背景技术

15 随着液晶显示技术的发展，目前 3D（三维空间）和曲面已经在大尺寸显示方面得到了广泛应用，同时随着 4K（3840×2160 像素分辨率）和 8K（7680×4320 像素分辨率）等高解析度的发展，像素尺寸需要越来越小。像素尺寸越小时，液晶面板开口率也会越低，同时，数据线 1 的线宽和黑色矩阵（BM）2 遮光层也会越来越细（如图 1 所示）。然而，当液晶面板完成曲面时，由于黑色矩阵 2 和数据线 1 之间存在的 shift（相对位移）会使得开口率更低，如果相对位移过大，则不仅会使像素周边漏光，而且会降低液晶面板的对比度，因此，为了改善曲面液晶显示屏上基板 3、下基板 4 之间的相对位移对显示效果的影响，如图 2 所示，设计人员通常会去除上基板 3 侧位于数据线 1 正投影侧的黑色矩阵（用于遮光），并在下基板 4 侧位于数据线 1 正上方的位置制作遮光电极线 5。下基板 4 侧的遮光电极线 5 与上基板 3 侧的公共电极 6 保持一个较小的压差，并利用液晶层 7 进行遮光，这种技术叫做 Data BM less（DBS）技术，能够使液晶分子保持不偏转的状态，从而起到遮光的目的。在传统的 DBS 技术中，液晶面板阵列基板均采用遮光电极线 5 网状结构导通（1D2G 结构，如图 3 所示）。但是，由于遮光电极线 5 的阻抗大，因此导致遮光电极线 5 的电压驱动均匀性相对较差。

30

发明内容

针对上述问题，本发明的目的是提供一种能够实现遮光电极线的电压驱动均匀性好的薄膜晶体管液晶显示器阵列基板及其制作方法。

为实现上述目的，本发明采取以下技术方案：一种薄膜晶体管液晶显示器阵列基板，包括基板，在所述基板上设置有多条数据线、多条虚设数据线、多条第一栅极线和多条第二栅极线，多条所述数据线和多条所述虚设数据线呈纵向交替间隔布置，多条所述第一栅极线和多条所述第二栅极线呈横向交替间隔布置，在多条所述数据线、多条所述虚设数据线、多条所述第一栅极线和多条所述第二栅极线之间围设有多组像素单元，每组所述像素单元均包括一奇数列第一薄膜晶体管和偶数列第二薄膜晶体管，每组两相邻的所述第一薄膜晶体管和所述第二薄膜晶体管的源极共同连接在所述数据线上，每组相邻的两所述第一薄膜晶体管和所述第二薄膜晶体管的栅极均分别连接在所述第一栅极线和所述第二栅极线上，各所述第一薄膜晶体管和所述第二薄膜晶体管的漏极均连接一像素电极，各所述虚设数据线的两端分别通过一共同电压电极线连接，所述共同电压电极线横向设置在所述基板上。

在每一所述数据线的上方均设置有一遮光电极线，多个所述遮光电极线与多个所述像素电极之间呈交替间隔布置。

各所述虚设数据线的两端分别通过过孔共同连接在共同电压电极线上。

每列所述第一薄膜晶体管均包括多个间隔布置的所述第一薄膜晶体管，每列所述第二薄膜晶体管均包括多个间隔布置的第二薄膜晶体管。

一种薄膜晶体管液晶显示器阵列基板的制作方法，其特征在于，包括以下步骤：1) 在基板上沉积第一金属层，通过光刻工艺形成多条第一栅极线、多条第二栅极线和两条共同电压电极线；2) 在第一金属层的表面沉积栅绝缘层，并在栅绝缘层的表面沉积半导体活性层，接着在半导体活性层的表面形成欧姆接触层；3) 在硅岛结构的表面沉积第二金属层，通过光刻工艺形成源极、漏极和多条数据线；4) 在第二金属层的表面沉积第一绝缘保护层；5) 利用黄光工艺制作红色色组、绿色色组和蓝色色组；6) 在半导体活性层、源极和漏极的外部沉积第二层绝缘保护层，通过光刻工艺形成过孔；7) 在第二绝缘保护层的表面沉积透明导电层，通过光刻工艺形成多个像素电极和多条虚设数据线，且将各虚设数据线的两端分别通过过孔连接在两条共同电压电极线上。

在所述步骤1)中，在基板上通过物理气相沉积形成第一金属层，第一金属

层采用铝、钼、铜或合金制成，第一金属层的厚度为 3000~6000 埃米；在第一金属层上通过掩模板依次进行曝光、显影、湿刻和剥离形成多条第一栅极线、多条第二栅极线和两条共同电压电极线。

5 在所述步骤 2) 中，在第一金属层的表面通过等离子体增强化学气相沉积形成栅绝缘层，栅绝缘层为氮化硅膜或氧化硅膜，栅绝缘层的厚度为 2000~5000 埃米；在欧姆接触层上通过掩模板依次进行曝光、显影、干刻和剥离形成硅岛结构；半导体活性层为非晶硅层，半导体活性层的厚度为 1500~3000 埃米。

10 在所述步骤 3) 中，第二金属层采用铝、钼、铜或合金制成，第二金属层的厚度为 3000~6000 埃米，在第二金属层上通过灰色调掩模板依次进行曝光、显影、一次金属蚀刻、一次干刻、两次蚀刻、两次干刻和剥离形成源极、漏极和多条数据线。

在所述步骤 4) 中，在第二金属层的表面通过等离子体增强化学气相沉积形成第一绝缘保护层，第一绝缘保护层为氮化硅膜或氧化硅膜，第一绝缘保护层的厚度为 500~2000 埃米。

15 在所述步骤 6) 中，在半导体活性层、源极和漏极的外部通过等离子体增强化学气相沉积形成第二层绝缘保护层，第二绝缘保护层为氮化硅膜或氧化硅膜，第二绝缘保护层的厚度为 500~2000 埃米，在第二绝缘保护层上通过掩模板依次进行曝光、显影、干刻和剥离形成过孔；在所述步骤 7) 中，在第二绝缘保护层的表面通过物理气相沉积形成透明导电层，透明导电层的厚度为 400~1000 埃米，
20 在透明导电层上通过掩模板依次进行曝光、显影、蚀刻和剥离形成多个像素电极和多条虚设电极线。

本发明由于采取以上技术方案，其具有以下优点：本发明设置了多条虚设数据线，在各虚设数据线的两端分别通过一共同电压电极线连接，能够降低各遮光电极线的阻抗，从而能够实现遮光电极线的电压驱动均匀性好。

25 本发明的其它特征和优点将在随后的说明书中阐述，并且，部分的从说明书中变得显而易见，或者通过实施本发明而了解。本发明的目的和其他优点可通过在说明书、权利要求书以及附图中所特别指出的结构来实现和获得。

附图说明

30 在下文中将基于实施例并参考附图来对本发明进行更详细的描述。

图 1 是已有技术设置黑色矩阵遮光层的结构示意图；

图 2 是已有技术去除黑色矩阵遮光层后设置遮光电极线的结构示意图；

图 3 是已有技术液晶面板阵列基板结构示意图；

图 4 是本发明阵列基板结构示意图；

5 图 5 是本发明像素电极和遮光电极线的结构示意图；

图 6 是本发明栅极线的结构示意图；

图 7 是本发明数据线和薄膜晶体管源极、漏极的结构示意图。

具体实施方式

10 以下将结合附图及实施例来详细说明本发明的实施方式，借此对本发明如何应用技术手段来解决技术问题，并达成技术效果的实现过程能充分理解并据以实施。需要说明的是，只要不构成冲突，本发明中的各个实施例以及各实施例中的各个特征可以相互结合，所形成的技术方案均在本发明的保护范围之内。本发明所提到的方向用语例如「上」、「下」等，仅是参考附加图式的方式。因此，使用

15 用的方向用语是用以说明及理解本发明，而非用以限制本发明。

如图 4 所示，本发明提出的薄膜晶体管液晶显示器阵列基板，包括设置在基板上的多条数据线 1、多条虚设数据线 8、多条第一栅极线 9 和多条第二栅极线 10。其中，多条数据线 1 和多条虚设数据线 8 呈纵向交替间隔布置，多条第一栅极线 9 和多条第二栅极线 10 呈横向交替间隔布置。在多条数据线 1、多条虚设数

20 据线 8、多条第一栅极线 9 和多条第二栅极线 10 之间围设有多组像素单元。每组像素单元均包括一奇数列第一薄膜晶体管 11 和一偶数列第二薄膜晶体管 12。每组两相邻的第一薄膜晶体管 11 和第二薄膜晶体管 12 的源极共同连接在数据线 1 上，能够将数据信号输入至第一薄膜晶体管 10 和第二薄膜晶体管 11 上，以驱动相应的像素单元，从而使像素显示。每组相邻的两第一薄膜晶体管 11 和第二薄

25 膜晶体管 12 的栅极均分别连接在第一栅极线 9 和第二栅极线 10 上。各第一薄膜晶体管 11 和第二薄膜晶体管 12 的漏极均连接一像素电极 13（如图 1~3 所示），能够实现两条相邻平行延伸的第一栅极线 9 和第二栅极线 10 分别控制下一行的像素与上一行的像素。各虚设数据线 8 的两端分别通过一共同电压电极线 14 连接，共同电压电极线 14 横向设置在基板上。能够降低遮光电极线 5（如图 2 所示）

30 的阻抗，从而提高遮光电极线 5 的电压驱动稳定性。

上述实施例中，如图2所示，在每一数据线1的上方均设置有一遮光电极线5，多个遮光电极线5与多个像素电极13之间呈交替间隔布置。

上述实施例中，各虚设数据线8的两端分别通过过孔15共同连接在共同电压电极线14上。

5 上述实施例中，共同电压电极线14为金属走线。

上述实施例中，每一奇数列第一薄膜晶体管11均包括多个间隔布置的第一薄膜晶体管11，每一偶数列第二薄膜晶体管12均包括多个间隔布置的第二薄膜晶体管12，能够减少数据线的数量，从而减少电极接点的数量，降低加工时间，并提高液晶显示器的画面质量。

10 如图5~7所示，本发明提出的薄膜晶体管液晶显示器阵列基板的制作方法，包括以下步骤：

1) 在基板上沉积第一金属层，通过光刻工艺形成多条第一栅极线9、多条第二栅极线10和两条共同电压电极线14（如图4所示）。

15 在步骤1)中，在基板上通过物理气相沉积（PVD）形成第一金属层。其中，第一金属层采用铝、钼、铜或合金等制成。第一金属层的厚度为3000~6000埃米。在第一金属层上通过掩模板依次进行曝光、显影、湿刻和剥离形成多条第一栅极线9、多条第二栅极线10和两条共同电压电极线14。

20 2) 在第一金属层的表面沉积栅绝缘层，并在栅绝缘层的表面沉积半导体活性层，为降低第一金属层与栅绝缘层之间的接触电阻，接着在半导体活性层的表面相应部位由离子注入形成n+型层（欧姆接触层），通过光刻工艺形成硅岛结构。

25 在步骤2)中，在第一金属层的表面通过等离子体增强化学气相沉积（PECVD）形成栅绝缘层。其中，栅绝缘层为氮化硅膜（ SiN_x ）或氧化硅膜（ SiO_x ），栅绝缘层的厚度为2000~5000埃米。在欧姆接触层上通过掩模板依次进行曝光、显影、干刻和剥离形成硅岛结构。半导体活性层为非晶硅（a-Si）层，半导体活性层的厚度为1500~3000埃米。

3) 在硅岛结构的表面沉积第二金属层，通过光刻工艺形成源极、漏极和多条数据线1。

30 在步骤3)中，第二金属层采用铝、钼、铜或合金等制成。第二金属层的厚度为3000~6000埃米。在第二金属层上通过灰色调掩模板依次进行曝光、显影、一次金属蚀刻、一次干刻、两次蚀刻、两次干刻和剥离形成源极、漏极和多条数

据线 1。

4) 在第二金属层的表面沉积第一绝缘保护层。

在步骤 4) 中, 在第二金属层的表面通过等离子体增强化学气相沉积形成第一绝缘保护层。其中, 第一绝缘保护层为氮化硅膜 (SiN_x) 或氧化硅膜 (SiO_x)。

5 第一绝缘保护层的厚度为 500~2000 埃米。

5) 利用黄光工艺制作红色色组 (R)、绿色色组 (G) 和蓝色色组 (B)。

在步骤 5) 中, 首先清洗基板, 并在基板导电层表面均匀涂布一层光刻胶, 接着在一定温度下烘一段时间、使光刻胶的溶剂挥发, 形成固体的 PR 层, 然后用紫外线通过预先设置好的菲林垂直照射光刻胶表面, 使被照射部分的光刻胶发生反应, 并用弱 KOH (氢氧化钾) 溶液去离基板表面将径光照射部分的光刻胶除去, 保留未照射部分的光刻胶, 经高温处理后用适当的酸液将无光刻胶覆盖的导电层除去, 得到氧化铟锡电极图形, 最后用较强的氢氧化钾剥膜液将残留光刻胶除去, 清洗干燥后, 在基板的表面形成红色色组、绿色色组和蓝色色组。

15 6) 为保护半导体活性层、源极和漏极, 在半导体活性层、源极和漏极的外部沉积第二层绝缘保护层, 通过光刻工艺形成过孔 15 (如图 4 所示)。

在步骤 6) 中, 在半导体活性层、源极和漏极的外部通过等离子体增强化学气相沉积形成第二层绝缘保护层。其中, 第二绝缘保护层为氮化硅膜 (SiN_x) 或氧化硅膜 (SiO_x), 第二绝缘保护层的厚度为 500~2000 埃米。在第二绝缘保护层上通过掩模板依次进行曝光、显影、干刻和剥离形成过孔 15。

20 7) 在第二绝缘保护层的表面沉积透明导电层, 并通过光刻工艺形成多个像素电极 13 和多条虚设数据线 8, 且将各虚设数据线 8 的两端分别通过过孔 15 连接在两条共同电压电极线 14 上。

25 在步骤 7) 中, 在第二绝缘保护层的表面通过物理气相沉积形成透明导电层。其中, 透明导电层的厚度为 400~1000 埃米。在透明导电层上通过掩模板依次进行曝光、显影、蚀刻和剥离形成多个像素电极 13 和多条虚设数据线 8。

30 虽然本发明所公开的实施方式如上, 但所述的内容只是为了便于理解本发明而采用的实施方式, 并非用以限定本发明。任何本发明所属技术领域内的技术人员, 在不脱离本发明所公开的精神和范围的前提下, 可以在实施的形式上及细节上作任何的修改与变化, 但本发明的专利保护范围, 仍须以所附的权利要求书所界定的范围为准。

权利要求书

1. 一种薄膜晶体管液晶显示器阵列基板，其中，包括基板，在所述基板上设置有多条数据线、多条虚设数据线、多条第一栅极线和多条第二栅极线，多条
5 所述数据线和多条所述虚设数据线呈纵向交替间隔布置，多条所述第一栅极线和多条所述第二栅极线呈横向交替间隔布置，在多条所述数据线、多条所述虚设数据线、多条所述第一栅极线和多条所述第二栅极线之间围设有多组像素单元，每组所述像素单元均包括一奇数列第一薄膜晶体管和一偶数列第二薄膜晶体管，每组两相邻的所述第一薄膜晶体管和所述第二薄膜晶体管的源极共同连接在所述
10 数据线上，每组相邻的两所述第一薄膜晶体管和所述第二薄膜晶体管的栅极均分别连接在所述第一栅极线和所述第二栅极线上，各所述第一薄膜晶体管和所述第二薄膜晶体管的漏极分别连接一像素电极；各所述虚设数据线的两端分别通过一共同电压电极线连接，所述共同电压电极线横向设置在所述基板上。

2. 根据权利要求 1 所述的薄膜晶体管液晶显示器阵列基板，其中，在每一
15 所述数据线的上方均设置有一遮光电极线，多个所述遮光电极线与多个所述像素电极之间呈交替间隔布置。

3. 根据权利要求 1 所述的薄膜晶体管液晶显示器阵列基板，其中，各所述虚设数据线的两端分别通过过孔共同连接在共同电压电极线上。

4. 根据权利要求 1 所述的薄膜晶体管液晶显示器阵列基板，其中，每列所述
20 第一薄膜晶体管均包括多个间隔布置的所述第一薄膜晶体管，每列所述第二薄膜晶体管均包括多个间隔布置的所述第二薄膜晶体管。

5. 一种薄膜晶体管液晶显示器阵列基板的制作方法，其中，所述方法包括以下步骤：

1) 在基板上沉积第一金属层，通过光刻工艺形成多条第一栅极线、多条第
25 二栅极线和两条共同电压电极线；

2) 在第一金属层的表面沉积栅绝缘层，并在栅绝缘层的表面沉积半导体活性层，接着在半导体活性层的表面形成欧姆接触层；

3) 在硅岛结构的表面沉积第二金属层，通过光刻工艺形成源极、漏极和多
30 条数据线；

4) 在第二金属层的表面沉积第一绝缘保护层；

5) 利用黄光工艺制作红色色组、绿色色组和蓝色色组;

6) 在半导体活性层、源极和漏极的外部沉积第二层绝缘保护层, 通过光刻工艺形成过孔;

7) 在第二绝缘保护层的表面沉积透明导电层, 通过光刻工艺形成多个像素电极和多条虚设数据线, 且将各虚设数据线的两端分别通过过孔连接在两条共同电压电极线上。

6. 根据权利要求 5 所述的方法, 其中, 在所述步骤 1) 中, 在基板上通过物理气相沉积形成第一金属层, 第一金属层采用铝、钼、铜或合金制成, 第一金属层的厚度为 3000~6000 埃米; 在第一金属层上通过掩模板依次进行曝光、显影、湿刻和剥离形成多条第一栅极线、多条第二栅极线和两条共同电压电极线。

7. 根据权利要求 5 所述的方法, 其中, 在所述步骤 2) 中, 在第一金属层的表面通过等离子体增强化学气相沉积形成栅绝缘层, 栅绝缘层为氮化硅膜或氧化硅膜, 栅绝缘层的厚度为 2000~5000 埃米; 在欧姆接触层上通过掩模板依次进行曝光、显影、干刻和剥离形成硅岛结构; 半导体活性层为非晶硅层, 半导体活性层的厚度为 1500~3000 埃米。

8. 根据权利要求 5 所述的方法, 其中, 在所述步骤 3) 中, 第二金属层采用铝、钼、铜或合金制成, 第二金属层的厚度为 3000~6000 埃米, 在第二金属层上通过灰色调掩模板依次进行曝光、显影、一次金属蚀刻、一次干刻、两次蚀刻、两次干刻和剥离形成源极、漏极和多条数据线。

9. 根据权利要求 5 所述的方法, 其中, 在所述步骤 4) 中, 在第二金属层的表面通过等离子体增强化学气相沉积形成第一绝缘保护层, 第一绝缘保护层为氮化硅膜或氧化硅膜, 第一绝缘保护层的厚度为 500~2000 埃米。

10. 根据权利要求 5 所述的方法, 其中, 在所述步骤 6) 中, 在半导体活性层、源极和漏极的外部通过等离子体增强化学气相沉积形成第二层绝缘保护层, 第二绝缘保护层为氮化硅膜或氧化硅膜, 第二绝缘保护层的厚度为 500~2000 埃米, 在第二绝缘保护层上通过掩模板依次进行曝光、显影、干刻和剥离形成过孔; 在所述步骤 7) 中, 在第二绝缘保护层的表面通过物理气相沉积形成透明导电层, 透明导电层的厚度为 400~1000 埃米, 在透明导电层上通过掩模板依次进行曝光、显影、蚀刻和剥离形成多个像素电极和多条虚设电极线。

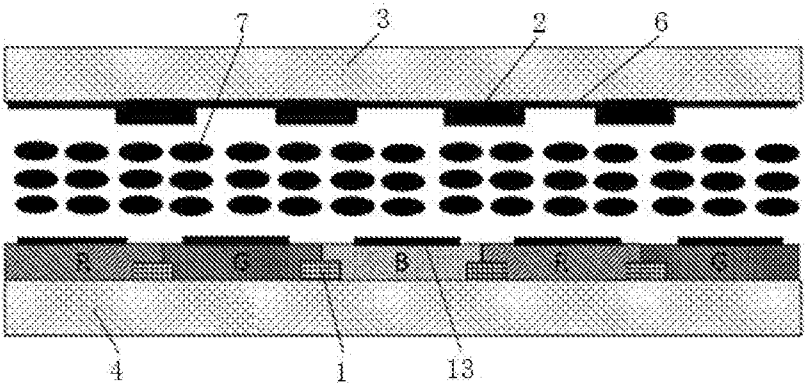


图 1

(现有技术)

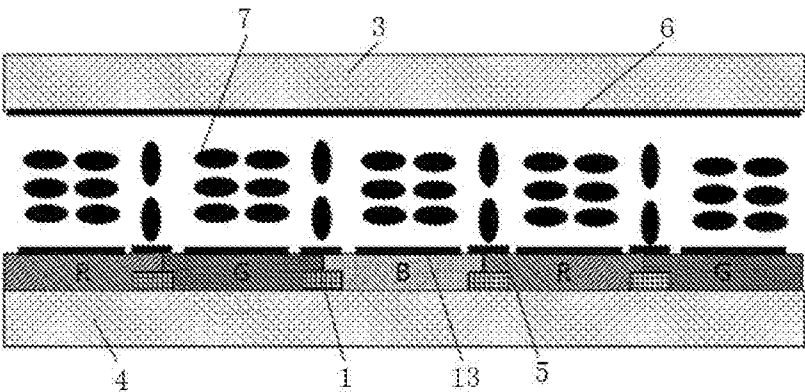


图 2

(现有技术)

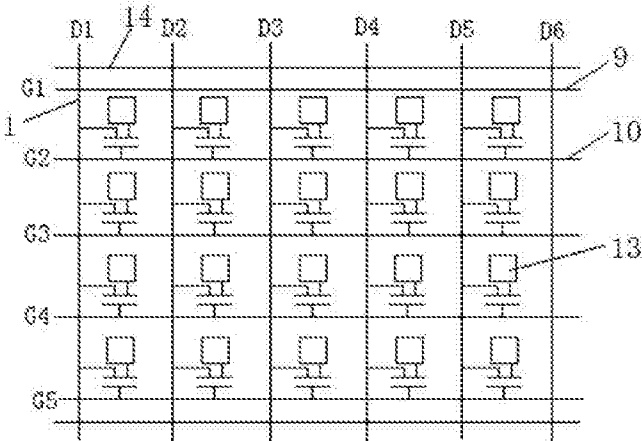


图 3

(现有技术)

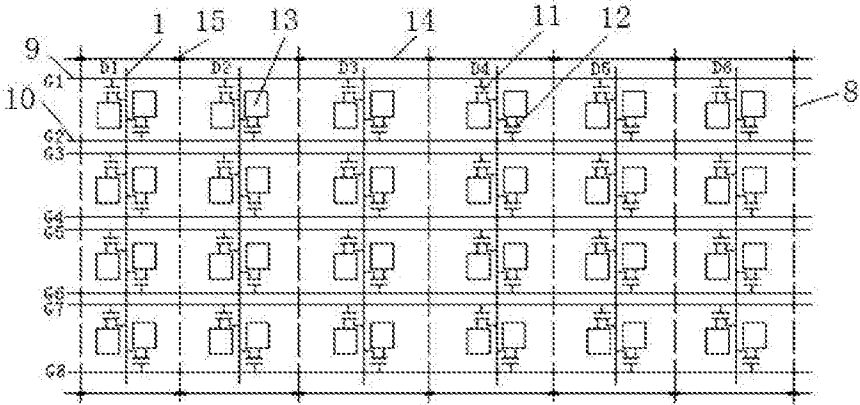


图 4

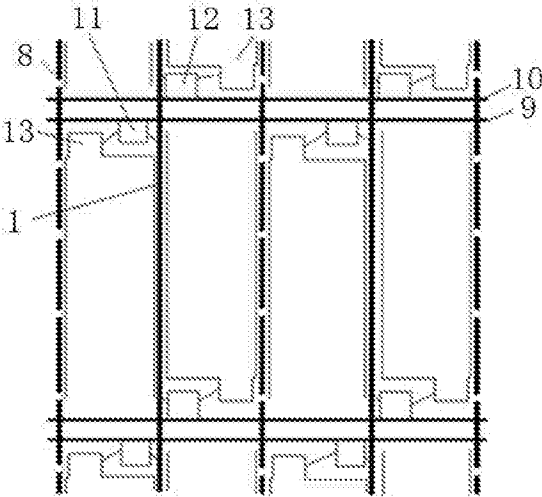


图 5

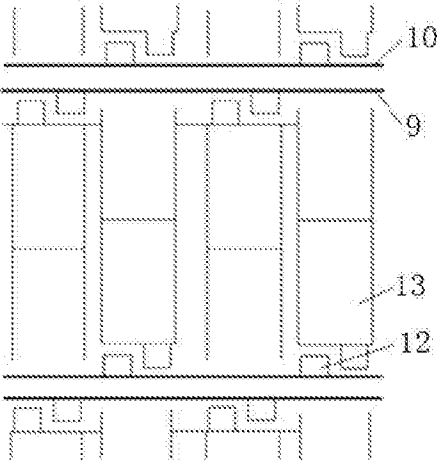


图 6

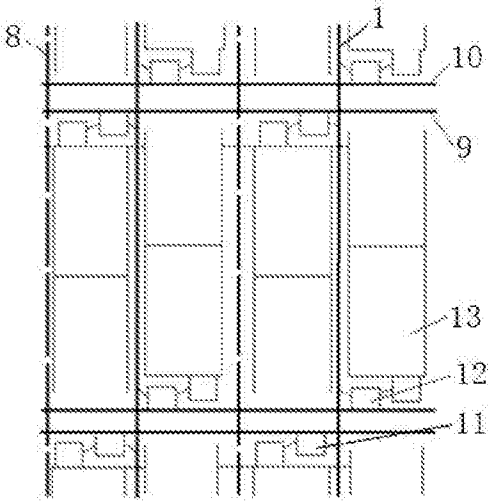


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2017/117734

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1362(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNTXT; CNABS; VEN: 虚拟, 电阻, 屏蔽, 遮蔽, 电压, 遮光电极线, 关断, 遮光, 虚拟数据线, wir?, line, shad?, dummy, shield

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101706633 A (CENTURY TECHNOLOGY (SHENZHEN) CO., LTD.) 12 May 2010 (2010-05-12) description, paragraphs 16-20, and figures 3 and 4	1, 3-10
A	CN 101726906 A (LG DISPLAY CO., LTD.) 09 June 2010 (2010-06-09) entire document	1-10
A	CN 101561596 A (QUNKANG TECHNOLOGY (SHENZHEN) CO., LTD. ET AL.) 21 October 2009 (2009-10-21) entire document	1-10
A	CN 104678668 A (CENTURY TECHNOLOGY (SHENZHEN) CO., LTD.) 03 June 2015 (2015-06-03) entire document	1-10
A	CN 105372891 A (SHANGHAI TIANMA MICRO-ELECTRONICS CO., LTD.) 02 March 2016 (2016-03-02) entire document	1-10
A	KR 20160072646 A (LG DISPLAY CO., LTD.) 23 June 2016 (2016-06-23) entire document	1-10

☐ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

22 August 2018

Date of mailing of the international search report

31 August 2018

Name and mailing address of the ISA/CN

State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2017/117734

Patent document cited in search report				Publication date (day/month/year)		Patent family member(s)		Publication date (day/month/year)	
CN	101706633	A	12 May 2010	CN	101706633	B		26 October 2011	
CN	101726906	A	09 June 2010	US	8368630	B2		05 February 2013	
				KR	20100048264	A		11 May 2010	
				CN	101726906	B		28 November 2012	
				DE	102009034412	A1		02 June 2010	
				GB	2464790	A		05 May 2010	
				TW	1396027	B		11 May 2013	
				DE	102009034412	B4		23 January 2014	
				GB	2464790	B		23 March 2011	
				KR	101570532	B1		20 November 2015	
				TW	201017304	A		01 May 2010	
				US	2010110057	A1		06 May 2010	
				GB	0914202	D0		16 September 2009	
CN	101561596	A	21 October 2009	US	2009262054	A1		22 October 2009	
				CN	101561596	B		31 August 2011	
				US	8368625	B2		05 February 2013	
CN	104678668	A	03 June 2015	US	2016231605	A1		11 August 2016	
CN	105372891	A	02 March 2016	None					
KR	20160072646	A	23 June 2016	KR	101695069	B1		10 January 2017	

国际检索报告

国际申请号

PCT/CN2017/117734

A. 主题的分类

G02F 1/1362(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNTXT;CNABS;VEN:虚拟, 电阻, 屏蔽, 遮蔽, 电压, 遮光电极线, 关断, 遮光, 虚拟数据线, wir?, line, shad?, dummy, shield

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 101706633 A (深超光电深圳有限公司) 2010年 5月 12日 (2010 - 05 - 12) 说明书第16-20段, 附图3, 4	1, 3-10
A	CN 101726906 A (乐金显示有限公司) 2010年 6月 9日 (2010 - 06 - 09) 全文	1-10
A	CN 101561596 A (群康科技深圳有限公司 等) 2009年 10月 21日 (2009 - 10 - 21) 全文	1-10
A	CN 104678668 A (深超光电深圳有限公司) 2015年 6月 3日 (2015 - 06 - 03) 全文	1-10
A	CN 105372891 A (上海天马微电子有限公司) 2016年 3月 2日 (2016 - 03 - 02) 全文	1-10
A	KR 20160072646 A (LG DISPLAY CO LTD) 2016年 6月 23日 (2016 - 06 - 23) 全文	1-10

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2018年 8月 22日

国际检索报告邮寄日期

2018年 8月 31日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

刘燕梅

电话号码 86-10-62085549

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/117734

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	101706633	A	2010年 5月 12日	CN	101706633	B	2011年 10月 26日
CN	101726906	A	2010年 6月 9日	US	8368630	B2	2013年 2月 5日
				KR	20100048264	A	2010年 5月 11日
				CN	101726906	B	2012年 11月 28日
				DE	102009034412	A1	2010年 6月 2日
				GB	2464790	A	2010年 5月 5日
				TW	I396027	B	2013年 5月 11日
				DE	102009034412	B4	2014年 1月 23日
				GB	2464790	B	2011年 3月 23日
				KR	101570532	B1	2015年 11月 20日
				TW	201017304	A	2010年 5月 1日
				US	2010110057	A1	2010年 5月 6日
				GB	0914202	D0	2009年 9月 16日
CN	101561596	A	2009年 10月 21日	US	2009262054	A1	2009年 10月 22日
				CN	101561596	B	2011年 8月 31日
				US	8368625	B2	2013年 2月 5日
CN	104678668	A	2015年 6月 3日	US	2016231605	A1	2016年 8月 11日
CN	105372891	A	2016年 3月 2日	无			
KR	20160072646	A	2016年 6月 23日	KR	101695069	B1	2017年 1月 10日

表 PCT/ISA/210 (同族专利附件) (2015年1月)