

①2

DEMANDE DE BREVET D'INVENTION

A1

②2 Date de dépôt : 06.04.90.

③0 Priorité :

④3 Date de la mise à disposition du public de la demande : 11.10.91 Bulletin 91/41.

⑤6 Liste des documents cités dans le rapport de recherche : *Se reporter à la fin du présent fascicule.*

⑥0 Références à d'autres documents nationaux apparentés :

⑦1 Demandeur(s) : *SCHLUMBERGER INDUSTRIES
 Société anonyme — FR.*

⑦2 Inventeur(s) : *Zorzan Philippe.*

⑦3 Titulaire(s) :

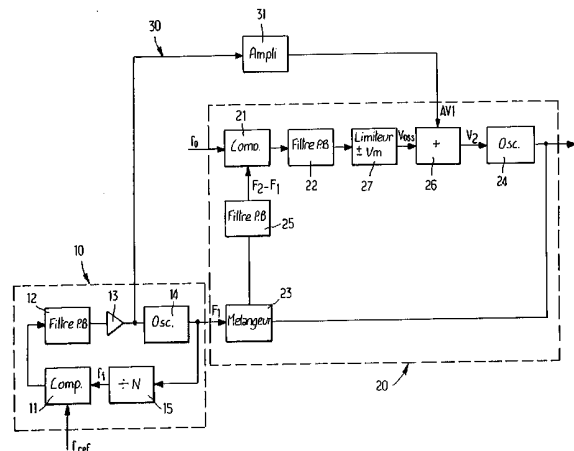
⑦4 Mandataire : *Cabinet Beau de Loménie.*

⑤4 **Circuit sommateur de fréquences.**

⑤7 Le circuit selon la présente invention permet d'obtenir une sommation d'une fréquence élevée (F_1) avec une fréquence très inférieure (f_0).

Il comprend une première boucle à asservissement de phase (10) ayant un oscillateur commandé par tension (14) produisant la fréquence (F_1), et une deuxième boucle à asservissement de phase (20) fournissant la somme (F_2) des deux fréquences ($F_1 + f_0$). Ces deux boucles (10, 20) sont reliées au moyen d'un circuit mélangeur de fréquences (23) inséré dans la ligne de retour de la boucle sommatrice (20). La sortie du mélangeur (23) passe à travers un filtre passe-bas (25), avant d'être appliquée à l'entrée d'un comparateur de phase (21), associée à la deuxième boucle sommatrice. L'entrée de référence du comparateur (21) reçoit la fréquence (f_0).

Le circuit comporte également un système de guidage de boucle (30) branché entre les entrées de commande des oscillateurs (14, 24) des boucles respectives, permettant de répercuter toute variation de commande de fréquence l'oscillateur (14) produisant (F_1), vers l'oscillateur produisant la fréquence (F_2) de sommation, afin d'empêcher la condition $F > F_2$, qui tendrait à faire diverger la boucle sommatrice (20).



FR 2 660 814 - A1



Circuit sommateur de fréquences

La présente invention concerne un circuit électronique destiné à produire des signaux de fréquence ajustable de manière très précise autour d'une fréquence de base.

05 Elle concerne plus particulièrement un sommateur de fréquences à boucle à asservissement de phase, produisant un signal de sortie dont la fréquence (F_2) est égale à la somme d'une première fréquence relativement élevée (F_1), et d'une deuxième fréquence ajustable, relativement basse, (f_0). Cette dernière
10 fréquence agit donc comme une fréquence de décalage par rapport à la première fréquence (F_1).

Le signal de fréquence élevée (F_1) peut être produit au sein du circuit sommateur, alors que le signal de basse fréquence (f_0) peut être fourni extérieurement.

15 Un tel circuit permet d'obtenir un signal de sortie de haute fréquence (F_2), dont la valeur peut être contrôlée sur une plage étroite avec une grande résolution, du fait que l'on agit par modification d'une composante de fréquence (f_0) très nettement inférieure à la fréquence de sortie (F_2).

20 L'utilisation d'une boucle à asservissement de phase dans le circuit de la présente invention confère une compensation automatique d'éventuelles dérives dues, par exemple, au vieillissement des composants, aux écarts de température ou aux variations de tensions d'alimentation.

25 Le circuit sommateur de fréquences de la présente invention trouve donc de nombreuses applications dans les systèmes numériques et analogiques où l'on désire obtenir un signal de fréquence ajustable définie avec précision et ayant une grande stabilité temporelle.

30 Par exemple, il est possible de mettre en oeuvre un tel circuit pour réaliser un synthétiseur de fréquences servant à fournir des signaux d'entrée à un analyseur de transmissions numériques. Dans un tel système, un signal de la première fréquence (F_1) correspondrait de manière approximative à la fréquence de
35 sortie désirée, le second signal ajustable (f_0) s'ajoutant à la

première fréquence afin d'obtenir une fréquence de sortie (F_2) réglée avec précision. A titre indicatif, la fréquence F_1 peut être de l'ordre de 30 à 35 MHz, alors que la fréquence f_0 peut être de l'ordre de 300 KHz, avec une résolution de 10 Hz
 05 répercutée sur la fréquence de sortie. Il est bien entendu que ces valeurs, ainsi que celles qui suivent dans la description, n'ont aucun caractère restrictif mais servent seulement à aider à la compréhension de l'invention.

Il est connu d'utiliser un circuit à oscillateur à
 10 verrouillage de phase permettant d'obtenir en sortie un signal dont la fréquence, par rapport à celle fournie en référence à l'oscillateur, est décalée par une petite fréquence de décalage f_1 introduite au niveau du comparateur. Un tel circuit est montré sur la figure 1.

De manière générale, ce type de circuit se compose d'un
 15 oscillateur à verrouillage de phase classique 1, constitué par les blocs fonctionnels encadrés en pointillé dans la figure, auquel s'ajoutent un multiplicateur 2 et un filtre passe-bas 3 dans la boucle entre la sortie de l'oscillateur commandé par tension 1a et
 20 l'entrée du comparateur de phase 1c.

On applique au multiplicateur 2 d'une part la fréquence de référence $f_{\text{réf}}$, et d'autre part le signal de sortie de l'oscillateur 1a, de fréquence f_0 . La sortie du multiplicateur 2 comprend la somme et la différence entre $f_{\text{réf}}$ et f_0 . La somme est
 25 éliminée par un filtre passe-bas 3, de sorte que l'on applique au comparateur de phase 1c la fréquence de sortie $f_{\text{réf}} - f_0$. La sortie du comparateur est ensuite traitée par un filtre passe-bas 1b de manière à ce que seule un signal fonction de la différence des fréquences f_1 et $(f_{\text{réf}} - f_0)$ soit retenu. La sortie de ce filtre est
 30 alors le signal destiné à contrôler l'oscillateur 1a.

Selon la fréquence de décalage f_1 , l'oscillateur asservi en tension 1a oscillera sur une fréquence telle que

$$f_{\text{réf}} - f_0 = f_1 ; \text{ d'où } f_0 = f_{\text{réf}} - f_1$$

Il est donc en principe possible, par décalages des fréquences, d'obtenir toutes les fréquences désirées avec une précision égale à la fréquence de référence.

05 Toutefois, ce type de circuit présente des limitations dans son fonctionnement, le rendant incompatible aux applications telles que celle de l'exemple décrit ci-dessus. Plus particulièrement, un tel circuit ne peut fonctionner correctement lorsqu'il est nécessaire d'effectuer une sommation de fréquence $f_o = f_1 + f_{réf}$ dans les conditions suivantes :

10 i) $f_{réf} \ll f_1$ et f_o
 ii) une grande dynamique de f_1 (et donc de f_o) ; par exemple lorsque $\Delta f_1 =$ quelques $f_{réf}$.

En effet, dans ce cas les problèmes rencontrés sont de deux ordres.

15 Premièrement, il peut y avoir des problèmes d'accrochage de la boucle si $f_1 > f_o$, ce qui est possible du fait des grandes dynamiques de ces fréquences et de la faible différence visée en final entre f_1 et f_o . Dans ce cas, on peut avoir soit un accrochage à la fréquence $f_o = f_1 - f_{réf}$, si l'on utilise un comparateur de type analogique, soit aboutir à un état permanent "non accroché" de la boucle, si l'on utilise un comparateur de phase numérique.

20

Deuxièmement, si f_o et f_1 sont suffisamment éloignées pour que $f_o - f_1$ soit supérieure à la fréquence de coupure du filtre passe-bas 3, le signal en sortie peut être atténué à un degré tel qu'il puisse n'y avoir effectivement plus de signal de retour de boucle à l'entrée du comparateur de phase 1c. La boucle est alors dans un état "non accroché" permanent.

25

L'objet principal de la présente invention est donc de résoudre les problèmes cités.

30

La présente invention a aussi pour objet un circuit sommateur de fréquence de grande stabilité et de précision, relativement simple à réaliser et capable de fonctionner avec des fréquences de sommation susceptibles d'augmenter ou de diminuer de manière discontinue.

35

Ces objets sont réalisés par un circuit sommateur de fréquence à boucle à asservissement de phase produisant en sortie un signal de fréquence (F_2) égale à la somme d'une première fréquence (F_1) et d'une deuxième fréquence (f_0), le circuit

05

comprenant :

- une première boucle à asservissement de phase ayant un oscillateur commandé par tension produisant en sortie un signal de ladite première fréquence (F_1) ;

10

- une deuxième boucle à asservissement de phase recevant comme signal de consigne un signal de fréquence égale à ladite deuxième fréquence (f_0), et ayant un oscillateur commandé par tension destiné à fournir en sortie un signal de fréquence (F_2) égale à la somme de ladite première fréquence (F_1) et ladite deuxième fréquence (f_0) ;

15

- un circuit mélangeur de fréquence inséré dans la ligne de retour de boucle de ladite deuxième boucle et comportant une première entrée, en amont, recevant le signal de sortie de ladite deuxième boucle, une deuxième entrée recevant le signal de sortie de ladite première boucle et une sortie, en aval, sur laquelle est

délivré un signal de mélange ayant au moins une composante de fréquence de valeur égale à la valeur de la fréquence (F_2) du signal de sortie de ladite deuxième boucle, moins la valeur de la fréquence (F_1) de sortie de ladite première boucle, le signal de mélange étant comparé avec le signal de consigne à l'entrée de la

20

25

deuxième boucle ; et

- un moyen de liaison reliant l'entrée de commande en tension de l'oscillateur de ladite première boucle à l'entrée de commande en tension de l'oscillateur de ladite deuxième boucle, de manière qu'un signal représentatif de la tension de contrôle de ladite première boucle constitue une composante de la tension de commande de ladite deuxième boucle.

30

Avantageusement, ladite liaison comprend un amplificateur de gain A ajustable, dont le gain est voisin de l'unité.

35

La présente invention sera plus aisément comprise à la lecture de la description suivante, faite en relation avec les

dessins ci-joints dans lesquels :

- la figure 1 est un schéma fonctionnel d'un circuit connu, à base d'un oscillateur à asservissement de phase, permettant de combiner deux fréquences par décalage de fréquence ;

05 - la figure 2 est un schéma fonctionnel d'un circuit sommateur de fréquences à asservissement de phase selon l'invention ;

- la figure 3 représente la fonction de transfert du comparateur de la figure 2 pour des écarts de phase allant de -2π à $+2\pi$;

- les figures 4a, 4b, 4c représentent des chronogrammes de signaux d'entrée et de sortie du comparateur fréquence/phase de la figure 3, lorsque $f_0 < |F_2 - F_1|$, $f_0 = |F_2 - F_1|$, $f_0 > |F_2 - F_1|$, respectivement ;

15 - la figure 5 représente la tension à la sortie du comparateur durant les étapes successives de comparaison des fréquences, d'asservissement en phase, et de boucle accrochée, lorsque $F_2 > F_1$ et à partir de la condition $F_2 - F_1 > f_0$;

- la figure 6 montre le décalage de phase entre f_0 et $|F_2 - F_1|$ à l'entrée du comparateur de la figure 3 lors d'une variation $\Delta\theta_2$ positive sur le signal de sortie de l'oscillateur commandé par tension ;

- la figure 7 montre les éléments constitutifs d'un limiteur utilisé dans la boucle génératrice de la fréquence F_2 selon l'invention ;

- la figure 8 montre les courbes de réponse $G_1(V_1)$ et $G_2(V_1)$ des oscillateurs commandés par tension, respectivement pour les boucles génératrices de F_1 et de F_2 , en fonction des valeurs de tensions V_1 destinées à contrôler la fréquence F_1 , et après réglage aux points de fonctionnement à 0V à l'entrée desdits oscillateurs ;

- la figure 9 montre les courbes de réponse de la figure 8 après réglage final du circuit au moyen de l'amplificateur à gain A ajustable de ladite liaison selon l'invention.

On se reportera maintenant à la figure 2. Le circuit selon l'invention peut se décomposer en deux boucles à

35

asservissement de phase 10, 20 génératrices respectivement d'une fréquence élevée F_1 , et d'une fréquence F_2 égale à la somme de cette fréquence F_1 et d'une fréquence f_0 , appliquée extérieurement, variable et très inférieure à F_1 .

05 Chacun des blocs fonctionnels représentés à la figure 2 est connu dans l'art ; ainsi les principes de fonctionnement et les modes de réalisation de chacun d'entre eux ne seront décrits que dans le cadre général du circuit selon l'invention.

10 On commencera par la boucle 10 génératrice de la fréquence élevée F_1 . Il s'agit d'une boucle à asservissement de phase de conception tout à fait classique qui, dans le présent mode de réalisation, est programmable en fréquence F_1 . Cette boucle est donc constituée d'un comparateur de phase 11 qui fournit une tension proportionnelle à une différence de phase entre un premier
15 signal de référence, de fréquence $f_{\text{réf}}$, introduit extérieurement, et d'un signal de retour de boucle, ayant une fréquence de comparaison f_1 . La sortie du comparateur 11 est appliquée à l'entrée d'un filtre passe-bas 12 qui, de manière connue, ne laisse passer que la composante de la sortie du comparateur 11
20 liée à la différence des fréquences $f_{\text{réf}}$ et f_1 . Le signal issu du filtre 12 est ensuite traité par un amplificateur 13 dont la sortie produit la tension de commande V_1 d'un oscillateur 14 asservi en tension. Cet oscillateur 14 produit ainsi une fréquence F_1 , fonction de la tension V_1 , qui constitue à la fois
25 le signal de sortie de la boucle 10, et le signal de retour de boucle. Ce dernier est introduit à un diviseur de fréquence 15, programmable en valeur de division N , à la sortie duquel est prélevé le signal de fréquence $f_1 = F_1/N$ pour le comparateur de phase 11. Le comparateur 11 tend à rapprocher la valeur de f_1 à
30 celle fixe de $f_{\text{réf}}$, si bien qu'en régime stable la boucle 10 fournit une fréquence $F_1 = N \times f_{\text{réf}}$.

La boucle 20, génératrice de la fréquence F_2 est, quant à elle, constituée d'un comparateur de phase 21 suivi d'un filtre passe-bas 22 ayant tous deux des fonctions analogues au
35 comparateur 11 et au filtre 12 de la première boucle. Le

comparateur 21 reçoit comme signal introduit extérieurement le signal de basse fréquence variable f_0 .

Le retour de la boucle 20 se compose d'un mélangeur de fréquences 23 recevant d'une part le signal de sortie de la boucle 05 20 de fréquence F_2 , créé par un oscillateur 24 commandé par tension, et d'autre part le signal de sortie de la boucle 10, de fréquence F_1 . Le signal de mélange des fréquences F_1 et F_2 à la sortie du mélangeur 23 est ensuite appliqué à un filtre passe-bas 25 qui ne laisse passer que la composante de fréquence $F_2 - F_1$. 10 Cette fréquence est alors appliquée à l'entrée de comparaison du comparateur 21. La tension de contrôle de l'oscillateur 24 est délivrée par un circuit additionneur de tensions 26 recevant en entrée, d'une part, la sortie du filtre 22, via un limiteur de dynamique 27, et, d'autre part, la sortie d'un amplificateur 30, 15 de gain A ajustable, dont l'entrée est reliée à la tension V_1 de commande de l'oscillateur 14 de la boucle 10.

Comme le montre le schéma, ces deux boucles 10, 20 sont liées l'une à l'autre au moyen du circuit mélangeur 23 inséré dans la ligne de retour de la boucle 20 génératrice de la sommation de 20 fréquence F_2 .

Etant donné la condition $f_0 \ll F_1$, et donc $F_1 \simeq F_2$, le circuit selon l'invention permet d'utiliser avantageusement des oscillateurs 14, 24 contrôlés en tension de construction identique pour chacune des boucles 10, 20. L'oscillateur 24 de la boucle 20 25 sommatrixe de fréquences, dont le réglage sera expliqué en détail plus loin, délivre une fréquence voisine de F_1 lorsque sa tension de contrôle V_2 est de 0V.

Le circuit comporte par ailleurs une liaison entre les entrées des oscillateurs 14, 24 contrôlés en tension des boucles 30 respectives. Son rôle sera décrit en détail à la lumière des caractéristiques de fonctionnement du circuit, expliquées ci-après.

On peut comprendre comment est obtenue la sommation de fréquences $f_0 + F_1 = F_2$ selon le circuit de l'invention en étudiant les caractéristiques de fonctionnement de la boucle sommatrixe 20. 35 Celle-ci reçoit la fréquence f_0 comme fréquence de référence à

l'entrée du comparateur de phase 21, l'autre entrée de ce dernier étant la composante de fréquence $F_2 - F_1$ extraite par le filtre passe-bas 25. Cette composante constitue ainsi la fréquence d'asservissement, assimilée à une fréquence de décalage lorsqu'elle est différente de f_0 , suite à un changement dans f_0 ou F_1 .

Le comparateur de phase 21 utilisé pour la boucle sommatrice sera avantageusement de conception numérique, du type phase/fréquence.

Ce comparateur, déjà connu en lui-même, comprend une partie logique délivrant des impulsions U et D (figure 4), selon la différence de phase entre f_0 et de $F_2 - F_1$ avec la sortie U active lorsque $f_0 > F_2 - F_1$ et la sortie D active lorsque $f_0 < F_2 - F_1$, et un circuit dit de "pompage de charge" recevant les signaux U et D. Ce circuit transforme les impulsions U et D en signaux polarisés S_{vpol} fonction du sens de l'inégalité liant f_0 et $F_2 - F_1$ lorsque les fréquences sont différentes, et fonction du signe de la différence de phase lorsque ces fréquences sont égales. Les signaux S_{vpol} sont ensuite intégrés dans un intégrateur compris dans le filtre 22, en aval du comparateur 21, qui produit les signaux de correction S_{int} destinés à contrôler l'oscillateur 24. L'intégration s'effectue autour de la tension de polarisation V_{pol} du comparateur de phase 21. La boucle est accrochée lorsque l'intégrateur ne mémorise plus aucune impulsion positive ou négative, ce qui correspond à un signal continu à la sortie du comparateur 21. On a alors une différence de phase égale à 0 entre les deux signaux f_0 et $|F_2 - F_1|$.

Comme le montre la figure 3, la fonction de transfert $V_c = f(\emptyset)$ du détecteur phase/fréquence est monotone de -2π à $+2\pi$.

Il en résulte qu'un tel comparateur ne permet pas de compenser le signe négatif apporté par le mélangeur 23 lorsqu'on récupère une fréquence de grandeur $|F_2 - F_1|$ avec la condition $F_1 > F_2$. Cette condition peut apparaître à la mise sous tension du circuit, ou lorsque F_1 est programmé pour effectuer un bond de fréquence suffisamment important. A titre d'exemple, on peut

partir de la condition initiale :

$$F_1 = 32 \text{ MHz}$$

$$F_2 = 32,3 \text{ MHz}$$

et programmer $F_1 = 34 \text{ MHz}$.

05 Cette limitation peut être comprise en analysant l'évolution des signaux d'entrée et de sortie du comparateur 21 avec : $f_0 < |F_2 - F_1|$, $f_0 = |F_2 - F_1|$ et $f_0 > |F_2 - F_1|$ (respectivement figures 4a à 4c).

10 Pour chacune des figures 4a-4c, les chronogrammes montrent, en commençant par le tracé du haut : le signal de fréquence f_0 , celui de fréquence $|F_2 - F_1|$ (sous forme de créneaux à l'entrée du comparateur 21), les signaux U et D délivrés par la partie logique du comparateur 21, le signal S_{vpol} , et le signal S_{int} engendré par l'intégrateur compris dans le filtre 22.

15 On va se référer à la figure 4a qui concerne le cas $f_0 < |F_2 - F_1|$.

Ce cas sera analysé d'abord avec la condition $F_2 > F_1$, c'est-à-dire $(F_2 - F_1)$ positif, qui correspond à un fonctionnement normal de la boucle 20. Comme le montre l'évolution dans le temps du signal S_{int} , la tension de sortie du comparateur tend alors à évoluer vers des valeurs de tension en dessous de V_{pol} , causant une réduction de la fréquence F_2 à la sortie de l'oscillateur commandé par tension. Il y a donc convergence vers la condition $f_0 = |F_2 - F_1|$ (figure 5, zone A). Après rattrapage de fréquence, le comparateur 21 fonctionne en mode d'asservissement de phase (figure 5, zone B) jusqu'à ce que la boucle soit accrochée (figure 5, zone C).

En revanche, lorsqu'il y a la condition $F_2 < F_1$, c'est-à-dire $(F_2 - F_1)$ négatif, le comparateur continue à réagir comme précédemment, c'est-à-dire en tendant à faire décroître F_2 , ce qui ne fera qu'augmenter la différence entre f_0 et $|F_2 - F_1|$. Il y a donc divergence totale, et la boucle se trouve dans un état non accroché permanent.

35 On analysera maintenant le cas où les fréquences f_0 et $|F_2 - F_1|$ sont égales (figure 4b) et où par conséquent le

comparateur fonctionne en mode de comparateur de phase. On examinera le comportement du comparateur lorsque $F_2 < F_1$ (condition anormale), autrement dit lorsque $|F_2 - F_1| = F_1 - F_2$.

Soit une variation $\Delta \phi/2$ positive sur le signal du VCO₂.

05 Après mélange et obtention de $F_1 - F_2$, on obtient une différence de phase $\phi = -\Delta \phi/2$ (on suppose que $\phi = 0$ au départ). Les signaux à l'entrée du comparateur sont représentés à la figure 6. Le comparateur de phase va alors générer une tension d'erreur tendant à augmenter F_2 , ce qui va accroître la variation de phase
10 $\Delta \phi/2$ du départ. La boucle diverge.

En suivant le même type d'analyse que pour le cas $f_0 < |F_2 - F_1|$, mais avec cette fois $f_0 > |F_2 - F_1|$ (figure 4c), on peut constater que la condition $F_2 < F_1$ a pour cause de faire réagir la boucle de façon à augmenter F_2 , si bien qu'il est
15 possible que la condition $F_2 < F_1$ vienne à disparaître et qu'ainsi la boucle retrouve sa configuration normale ($F_2 > F_1$).

Il est néanmoins clair qu'afin d'assurer un bon fonctionnement du circuit selon l'invention il est nécessaire que l'inégalité $F_2 > F_1$ soit toujours maintenue.

20 Une caractéristique particulièrement importante du circuit selon l'invention est, en effet, que la condition $F_2 < F_1$ ne se produit jamais, grâce à la mise en oeuvre du système de guidage de boucle 30 reliant les entrées de commande par tension des oscillateurs 14, 24 des boucles respectives 10, 20.

25 Le rôle du système de guidage 30 peut être aisément compris s'il est rappelé que les oscillateurs 14, 24 des boucles respectives 10, 20 peuvent être avantageusement de construction identique avec, par conséquent, sensiblement les mêmes réponses $F = G(v)$. Ainsi, toute augmentation de tension sur l'oscillateur de
30 boucle 10 génératrice de la fréquence F_1 , tendant à faire augmenter cette dernière, sera immédiatement répercutée, par le système de guidage 30, sur l'entrée de l'oscillateur 24 de la boucle sommatrice 20, tendant à faire augmenter par autant la fréquence de sortie F_2 de celle-ci.

35 Cette répercussion se produit pratiquement instantané-

ment, alors que l'asservissement à phase nulle est maintenu par la boucle sommatrice 20 durant l'évolution de F_1 , la bande passante de cette boucle étant beaucoup plus grande que celle de la boucle 10 génératrice de F_1 , ce qui se traduit par un temps de réponse plus court pour la boucle sommatrice 20. Ainsi, la condition de fonctionnement normale, c'est-à-dire avec $F_2 > F_1$, sera toujours maintenue.

On notera pas ailleurs que, grâce au système de guidage de la boucle 30 selon l'invention, il est possible d'avoir une fréquence de coupure du filtre passe-bas 25, en sortie du mélangeur 23, fixée à une valeur particulièrement basse, permettant ainsi une bonne élimination de la composante $F_1 + F_2$. En effet, le guidage de F_2 entre les valeurs comprises entre F_1 et $F_1 + 2f_0$ ne nécessite qu'une fréquence de coupure de l'ordre de $2f_0$ afin d'assurer qu'il existera toujours un signal d'attaque à la sortie du mélangeur 23 suffisant pour le comparateur 21. Sans ce système de guidage 30, il aurait fallu prendre comme fréquence de coupure du filtre passe-bas 25 une valeur égale à la dynamique de F_1 et de F_2 (de l'ordre de 5 MHz dans le cas du mode de réalisation présent), d'où un filtrage beaucoup moins efficace et une pureté du signal dégradée.

Avantageusement, le système de guidage de boucle comporte un amplificateur de tension 31 de gain A ajustable sur une plage sensiblement voisine de l'unité. Cet amplificateur 31 permet de compenser d'éventuelles disparités entre les caractéristiques des oscillateurs 14, 24 lors des réglages du circuit, qui seront décrits plus loin. En pratique, une plage de réglage définie par $0,8 < A < 1,2$ suffit.

La jonction du système de guidage 30 sur la boucle 20 génératrice de F_2 , au niveau de l'entrée de commande de l'oscillateur 24, est réalisée de manière classique au moyen d'un circuit sommateur de tensions 26 connecté pour recevoir en entrée d'une part une tension d'asservissement V_{ass} générée au sein de la boucle 20, et d'autre part la tension AV_1 issue de l'amplificateur 31, et produit en sortie une tension

$V_2 = V_{\text{ass}} + AV_1$ sur ledit oscillateur 24.

La boucle sommatrice 20 comporte en outre un limiteur (27) inséré en série entre le filtre actif 22 du comparateur de phase 21 et le circuit sommateur de tension 26. Le limiteur 27, représenté à la figure 7, sert avantagement à maintenir les conditions optimales de fonctionnement de la boucle sommatrice 20.

Il est constitué par deux diodes 27a, 27b montées tête-bêche, et limite la tension d'asservissement V_{ass} générée au sein de la boucle 20 à $\pm 0,7$ V dans le mode de réalisation décrit.

Si $\pm V_m$ est la dynamique du limiteur, et si $f = G_2(V_1)$ est la fréquence de sortie de l'oscillateur de la boucle 10 en fonction de la tension de commande à l'entrée de l'oscillateur de la boucle 20, on doit avoir la relation :

$(V_m/A) (dG_2/dV_1) < f_0$; où (dG_2/dV_1) est la pente de la courbe de réponse de l'oscillateur de façon à maintenir la condition : $F_1 < F_2 < F_1 + 2f_0$.

Dans le cadre de l'exemple du circuit, on peut avoir $(dG_2/dV_1) = 300$ kHz/V et $f_0 = 300$ kHz et $A \simeq 1$.

Avec $V_m = 0,7$ V, cette relation est bien vérifiée, et la dynamique de V_{ass} est néanmoins assez importante pour corriger l'oscillateur 24 de la boucle 20 sommatrice pour toute valeur de V_1 .

Le circuit selon l'invention nécessite un réglage initial au niveau du gain A de l'amplificateur 31 et des oscillateurs 14, 24 en fonction des caractéristiques de ces derniers et de la plage des fréquences f_0 et F_1 (dans le cas où cette dernière serait ajustable).

Le principe de ces réglages sera maintenant décrit.

On notera tout d'abord que les oscillateurs 14, 24, utilisés dans le mode de réalisation décrit sont de conception connue et ont des caractéristiques monotones sur toute leur dynamique qui, dans l'exemple décrit, s'étend de -2V à +12V environ.

On procède en premier lieu par un réglage des

oscillateurs.

L'oscillateur 14 de la boucle 10 génératrice de F_1 est préalablement réglé pour qu'il délivre une fréquence programmée F_{10} (par exemple 30 MHz) avec une tension de commande $V_1 = 0V$.

05 Avec la condition $V_1 = 0V$, il est possible ensuite de régler l'oscillateur 24 de la boucle sommatrice 20 sans se soucier du réglage de l'amplificateur 31 du système de guidage 30, qui se fera à un stade ultérieur.

10 On a alors : $V_2 = V_{ass} + AV_1$ avec $V_1 = 0V$,
d'où $V_2 = V_{ass}$

On règle ensuite le point de fonctionnement P_1 de l'oscillateur 24 après accrochage sur une fréquence $F_{20} = F_{10} + f_0$, (f_0 étant dans ce cas une fréquence sensiblement centrée sur la plage des valeurs admises pour ce paramètre), en réalisant $V_2 = 0V$,
15 c'est-à-dire $V_{ass} = 0V$.

La boucle sommatrice fonctionne alors au milieu de la dynamique du limiteur 27, égale à $\pm V_m$, et sa courbe de réponse $G_2(V_1)$ se positionne comme représenté sur la figure 8.

20 On procède ensuite au réglage du gain du système de guidage 30. Pour ce faire, on programme une fréquence F_{11} sur l'oscillateur 14 telle que la tension de commande V'_1 soit proche de la limite de sa dynamique (par exemple 12 V).

25 En maintenant la boucle sommatrice accrochée, on règle un deuxième point de fonctionnement P_2 de celle-ci, à l'aide du gain A ajustable, de manière que l'on se trouve, une nouvelle fois, au milieu de la dynamique du limiteur 27, c'est-à-dire à une fréquence $F_{21} = F_{11} + f_0$, avec $V_{ass} = 0V$ et donc $V_2 = AV'_1$. Ce deuxième point de fonctionnement est représenté sur la courbe de la figure 9.

30 Il est à constater que pour toute valeur de V_1 la boucle sommatrice produit une tension de correction V_{ass} qui permet à l'oscillateur 24 de passer de la courbe $G_2(V_1)$ à la courbe idéale $f = F_1 + f_0 = G_1(V_1) + f_0$, montrée en pointillé sur la figure 9.

35

La relation liant f à $G_2(V_1)$ et V_{ass} est :

$$f = G_2(V_1) \pm (dG_2/dV_1)(V_{\text{ass}}/A)$$

Au deuxième point de réglage, on a :

$$f = G_2(V_1) = F_1 + f_0, \quad V_{\text{ass}} \text{ étant égal à } 0.$$

REVENDEICATIONS

1. Un circuit sommateur de fréquence à boucle à asservissement de phase produisant en sortie un signal de fréquence (F_2) égale à la somme d'une première fréquence (F_1) et d'une deuxième fréquence (f_0), caractérisé en ce qu'il comprend :
- une première boucle (10) à asservissement de phase ayant un oscillateur commandé par tension produisant en sortie un signal de ladite première fréquence (F_1) ;
 - 10 - une deuxième boucle à asservissement de phase (20) recevant comme signal de consigne un signal de fréquence égale à ladite deuxième fréquence (f_0), et ayant un oscillateur commandé par tension (24), destiné à fournir en sortie un signal de fréquence (F_2) égale à la somme de ladite première fréquence (F_1) et ladite deuxième fréquence (f_0) ;
 - 15 - un circuit mélangeur (23) de fréquence inséré dans la ligne de retour de boucle de ladite deuxième boucle (20) et comportant une première entrée, en amont, recevant le signal de sortie de ladite deuxième boucle, une deuxième entrée recevant le signal de sortie de ladite première boucle (10) et une sortie, en aval, sur laquelle est délivré un signal de mélange ayant au moins une composante de fréquence de valeur égale à la valeur de la fréquence (F_2) du signal de sortie de ladite deuxième boucle, moins la valeur de la fréquence (F_1) de sortie de ladite première boucle, le signal de mélange étant comparé avec le signal de consigne à l'entrée de la deuxième boucle ; et
 - 20 - un moyen de liaison (30) reliant l'entrée de commande en tension de l'oscillateur (14) de ladite première boucle (10) à l'entrée de commande en tension de l'oscillateur (24) de ladite deuxième boucle (20), de manière qu'un signal représentatif de la tension de contrôle de ladite première boucle (10) constitue une composante de la tension de commande de ladite deuxième boucle (20).
 - 25
2. Circuit sommateur de fréquence selon la revendication 1, caractérisé en ce que ladite liaison (30) comprend un
- 35

amplificateur (31) de gain (A) ajustable.

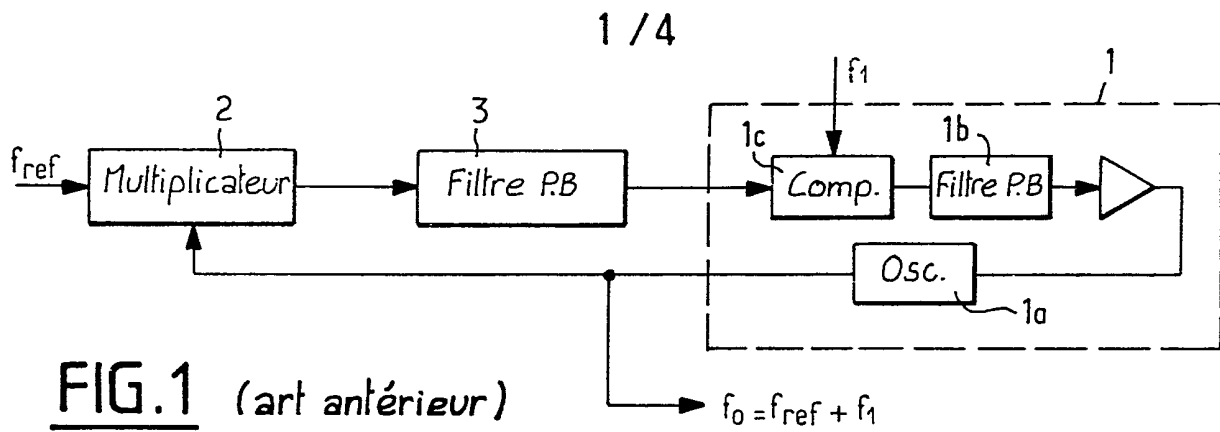
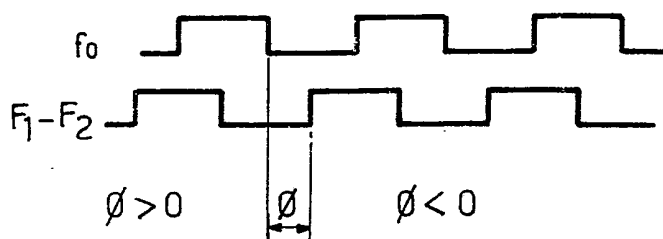
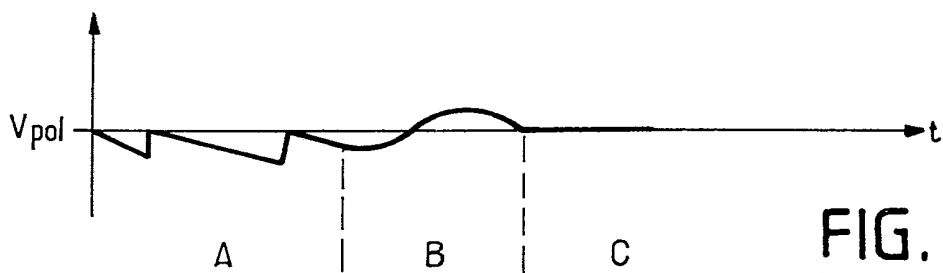
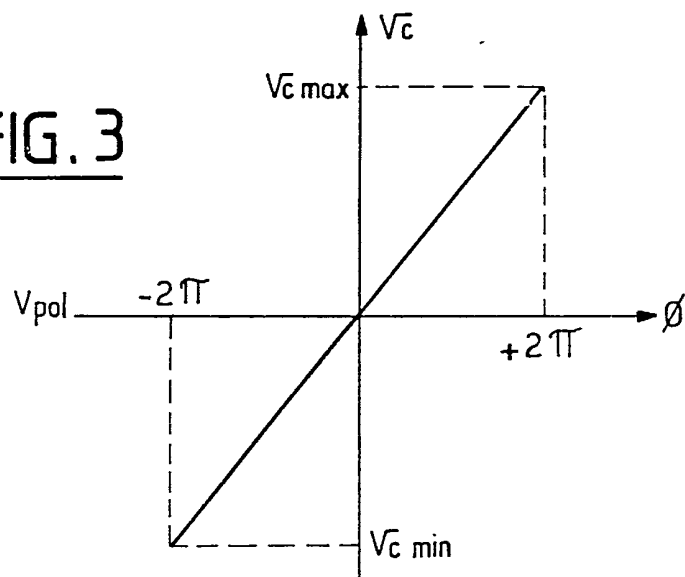
3. Circuit sommateur de fréquence selon la revendication 2, caractérisé en ce que ledit gain (A) est sensiblement voisin de l'unité.

05 4. Circuit sommateur de fréquence selon les revendications 1, 2 ou 3, caractérisé en ce que ladite liaison comprend un circuit sommateur de tensions (26) inséré dans ladite deuxième boucle et comportant une première entrée, en amont, recevant une tension de contrôle (V_{ass}) fonction de la comparaison entre le
10 signal de sortie du circuit mélangeur et le signal de consigne, une deuxième entrée recevant ledit signal représentatif de la tension de contrôle (V_1) de ladite première boucle, et une sortie, en aval, délivrant une tension (V_2) égale à la somme des tensions à ladite première et ladite deuxième entrée, et appliquée à ladite
15 entrée de commande en tension de ladite deuxième boucle (20).

5. Circuit sommateur de fréquence selon l'une quelconque des revendications 1 à 4, caractérisé en ce que ladite deuxième boucle (20) est équipée d'un comparateur (21) du type comportant un discriminateur de fréquence numérique.

20 6. Circuit sommateur de fréquence selon l'une quelconque des revendications 1 à 5, caractérisé en ce que ladite deuxième boucle (20) comporte un limiteur de dynamique (27) en amont de l'oscillateur commandé par tension (24).

25 7. Circuit sommateur de fréquence selon l'une quelconque des revendications 1 à 6, caractérisé en ce que ladite première boucle (10) est programmable en fréquence.

**FIG. 3**

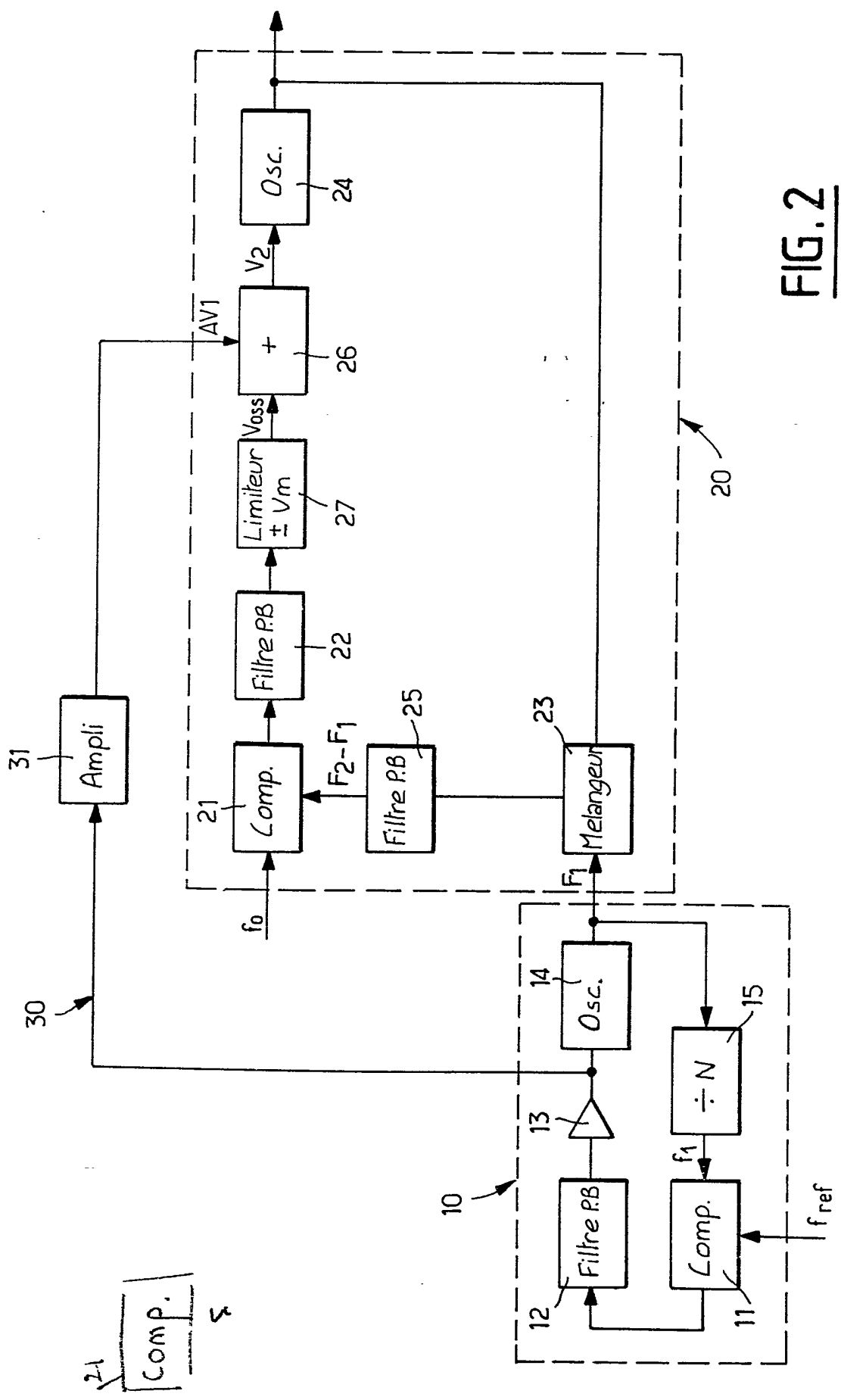


FIG. 2

21
Comp.
ε

FIG. 4a

3/4

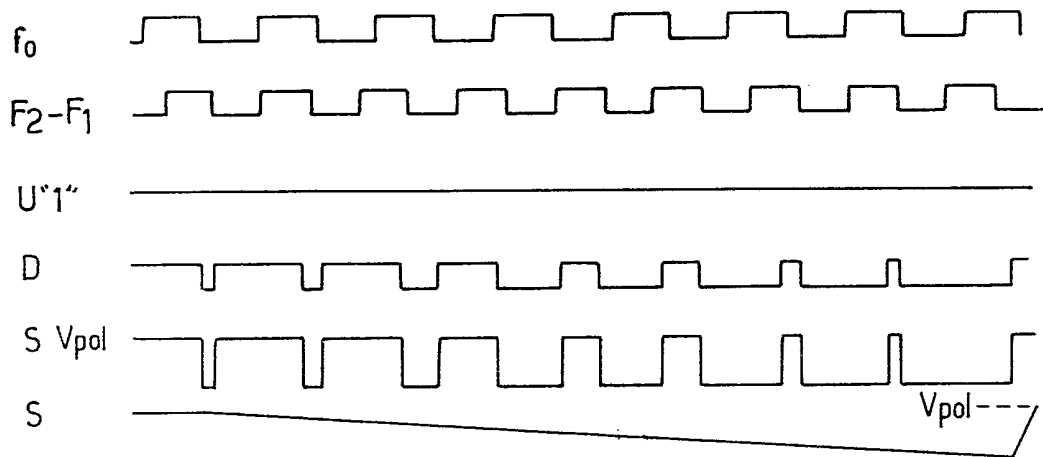
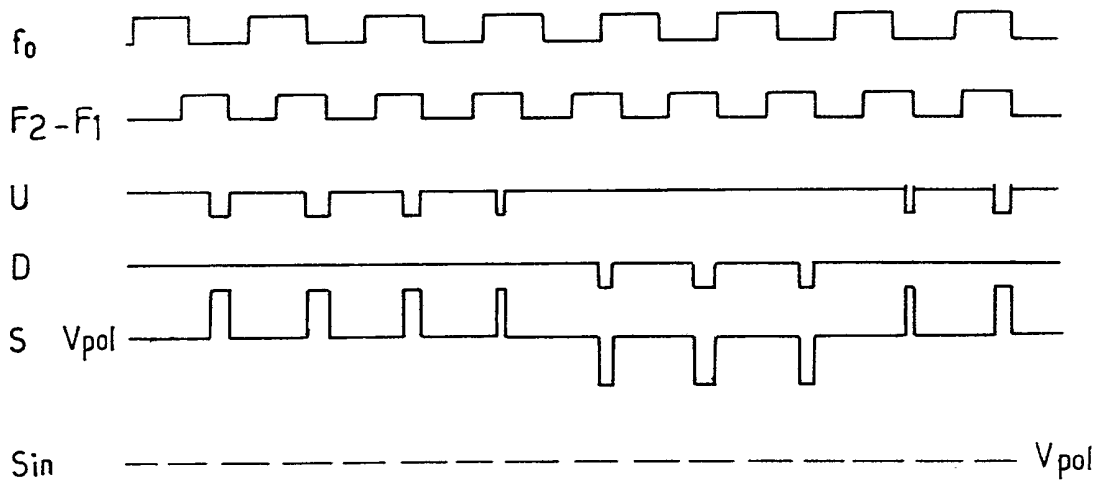
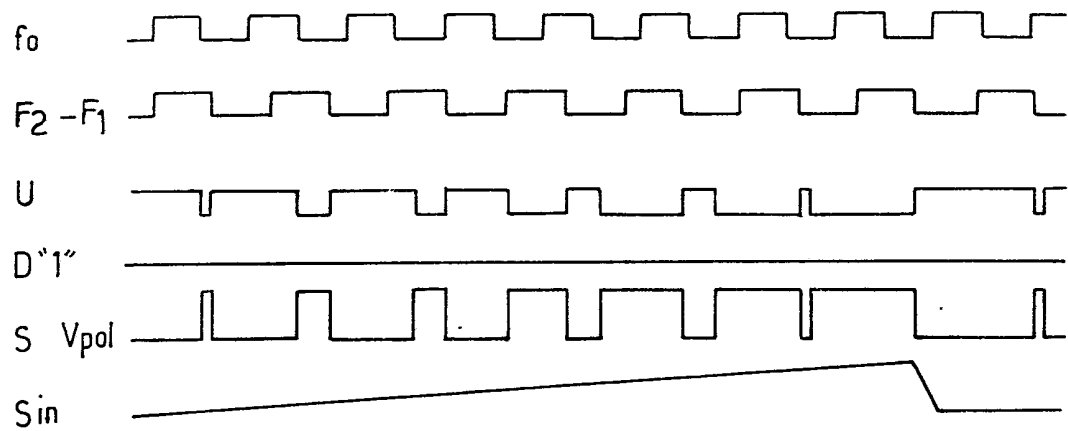
FIG. 4bFIG. 4c

FIG. 7

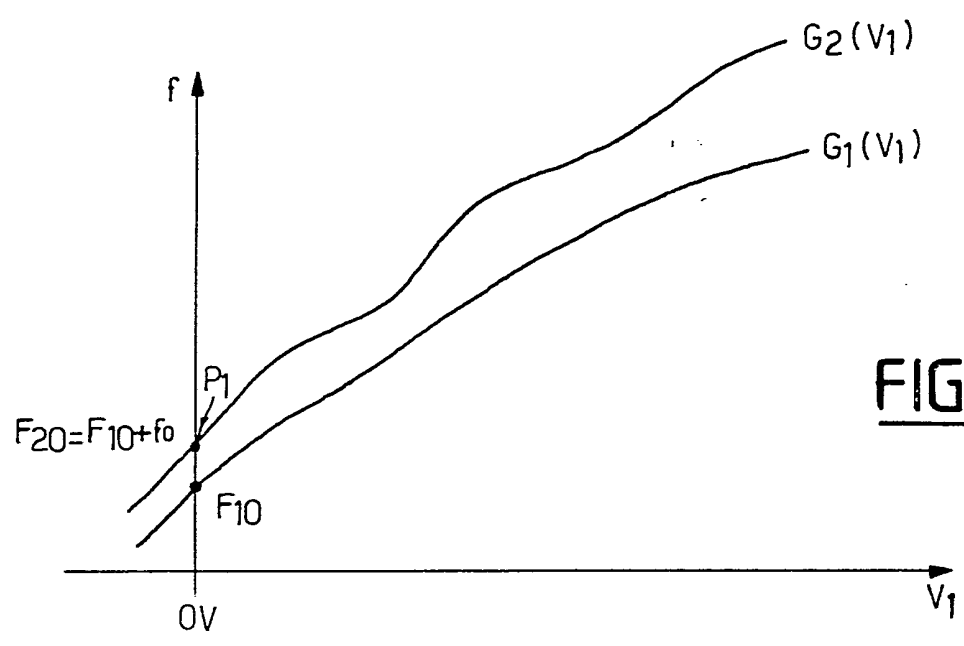
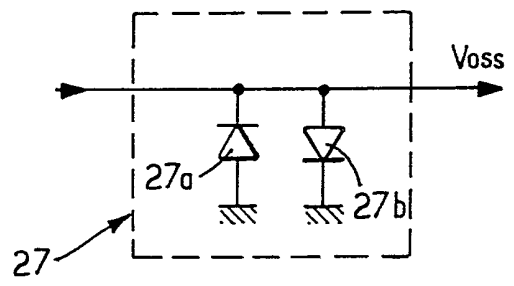
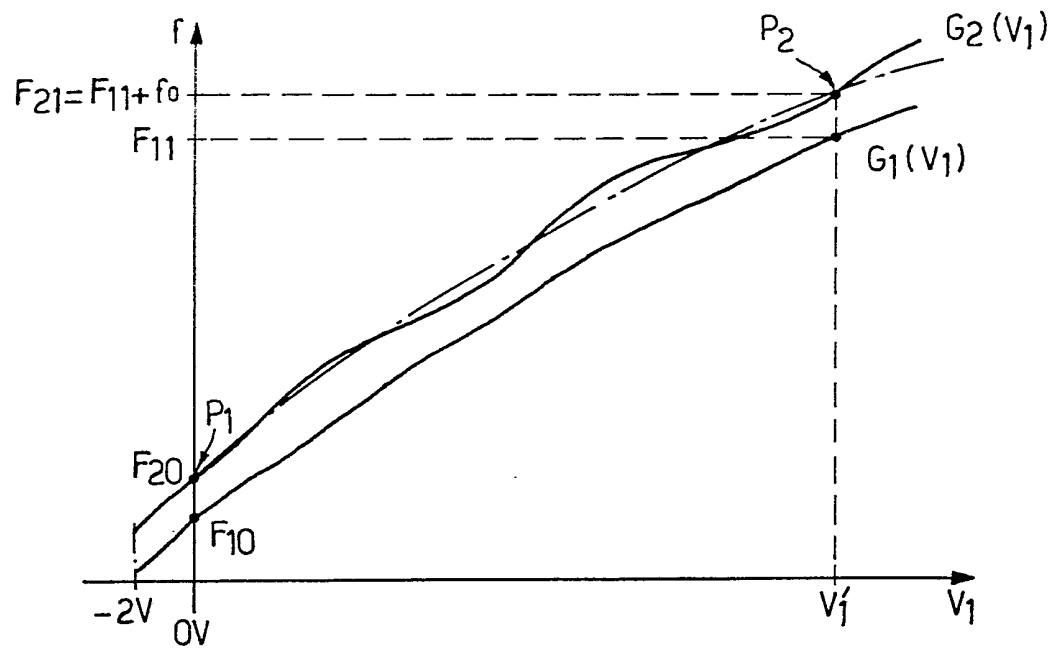


FIG. 8

FIG. 9



INSTITUT NATIONAL
de la
PROPRIETE INDUSTRIELLE

RAPPORT DE RECHERCHE
établi sur la base des dernières revendications
déposées avant le commencement de la recherche

FR 9004443
FA 442096

DOCUMENTS CONSIDERES COMME PERTINENTS		Revendications concernées de la demande examinée
Catégorie	Citation du document avec indication, en cas de besoin, des parties pertinentes	
X	US-A-4516084 (CROWLEY) * colonne 2, ligne 39 - colonne 4, ligne 46; figure 1 * ---	1-7
X	GB-A-1173203 (WANDEL U. GOLTERMANN) * page 1, ligne 77 - page 3, ligne 96; figures 2-4 * ---	1, 5-7
A	GB-A-2019145 (THE PLESSEY COMPANY) * page 1, ligne 94 - page 2, ligne 113; figures 1, 2 * -----	2, 5, 6
		DOMAINES TECHNIQUES RECHERCHES (Int. Cl.5)
		H03L H03C
Date d'achèvement de la recherche 30 OCTOBRE 1990		Examineur DHONDT I. E. E.
CATEGORIE DES DOCUMENTS CITES X : particulièrement pertinent à lui seul Y : particulièrement pertinent en combinaison avec un autre document de la même catégorie A : pertinent à l'encontre d'au moins une revendication ou arrière-plan technologique général O : divulgation non-écrite P : document intercalaire		T : théorie ou principe à la base de l'invention E : document de brevet bénéficiant d'une date antérieure à la date de dépôt et qui n'a été publié qu'à cette date de dépôt ou qu'à une date postérieure. D : cité dans la demande L : cité pour d'autres raisons & : membre de la même famille, document correspondant

1

EPO FORM 1503 03.82 (P0413)