



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I587701 B

(45)公告日：中華民國 106 (2017) 年 06 月 11 日

(21)申請案號：100100328

(22)申請日：中華民國 100 (2011) 年 01 月 05 日

(51)Int. Cl. : H04N5/378 (2011.01)

H03M1/10 (2006.01)

(30)優先權：2010/01/15 日本

2010-007249

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
LABORATORY CO., LTD. (JP)

日本

(72)發明人：黑川義元 KUROKAWA, YOSHIYUKI (JP)

(74)代理人：林志剛

(56)參考文獻：

US 4285584

US 6384398B1

US 6542105B2

US 6839084B1

US 2004/0169127A1

US 2006/0286708A1

US 2008/0160660A1

審查人員：謝文元

申請專利範圍項數：28 項 圖式數：16 共 88 頁

(54)名稱

半導體裝置及電子裝置

SEMICONDUCTOR DEVICE AND ELECTRONIC DEVICE

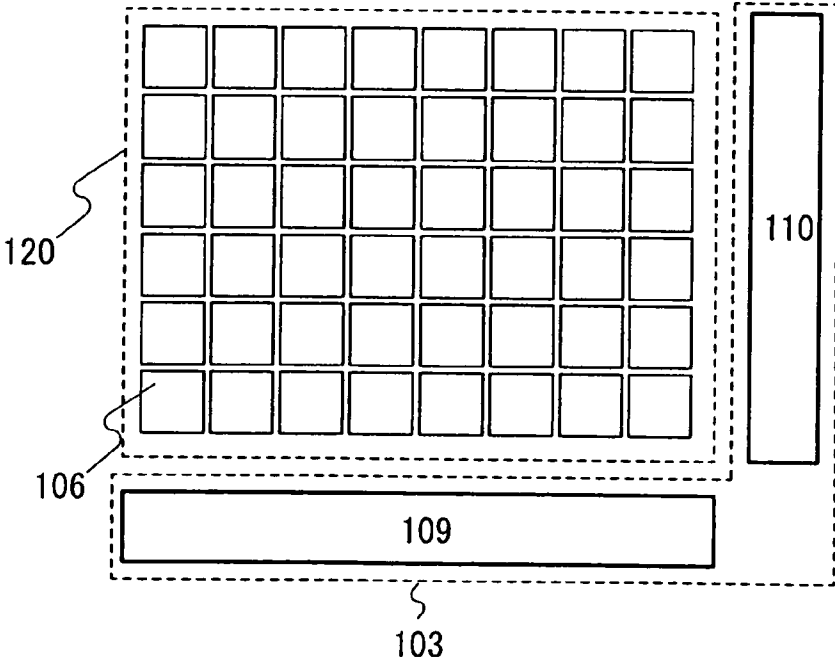
(57)摘要

包括光感測器之半導體裝置中的雜訊被減少。半導體裝置包括類比/數位轉換器及包括光二極體的光感測器。類比/數位轉換器包括振盪電路及計數器電路。將來自光感測器的第一信號輸出輸入至振盪電路。振盪電路具有輸出藉由第一信號之振盪頻率的改變所得之第二信號的功能。計數器電路具有計數功能，藉此由控制信號使用第二信號為時脈信號來執行加法或減法。計數器電路在光感測器之重設操作期間執行減法。計數器電路在光感測器之選擇操作期間執行加法。因此，可校正類比/數位轉換器的輸出值。

Noise in a semiconductor device including a photo sensor is reduced. The semiconductor device includes an analog/digital converter and a photo sensor including a photodiode. The analog/digital converter includes an oscillation circuit and a counter circuit. A first signal output from the photo sensor is input to the oscillation circuit. The oscillation circuit has a function of outputting a second signal obtained by a change in oscillation frequency of the first signal. The counter circuit has a count function by which addition or subtraction is performed by a control signal with the second signal used as a clock signal. The counter circuit performs subtraction during the reset operation of the photo sensor. The counter circuit performs addition during the selection operation of the photo sensor. Thus, the output value of the analog/digital converter can be corrected.

指定代表圖：

第1圖



- 符號簡單說明：
- 103 . . . 光感測器控制電路
 - 106 . . . 光感測器
 - 109 . . . 光感測器讀出電路
 - 110 . . . 光感測器驅動器電路
 - 120 . . . 光感測器部

公告本

發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100100328

※申請日：100 年 01 月 05 日

※IPC 分類：H04N 5/378 (2011.01)

一、發明名稱：(中文／英文)

H03M 1/0 (2006.01)

半導體裝置及電子裝置

Semiconductor device and electronic device

二、中文發明摘要：

包括光感測器之半導體裝置中的雜訊被減少。半導體裝置包括類比／數位轉換器及包括光二極體的光感測器。類比／數位轉換器包括振盪電路及計數器電路。將來自光感測器的第一信號輸出輸入至振盪電路。振盪電路具有輸出藉由第一信號之振盪頻率的改變所得之第二信號的功能。計數器電路具有計數功能，藉此由控制信號使用第二信號為時脈信號來執行加法或減法。計數器電路在光感測器之重設操作期間執行減法。計數器電路在光感測器之選擇操作期間執行加法。因此，可校正類比／數位轉換器的輸出值。

三、英文發明摘要：

Noise in a semiconductor device including a photo sensor is reduced. The semiconductor device includes an analog/digital converter and a photo sensor including a photodiode. The analog/digital converter includes an oscillation circuit and a counter circuit. A first signal output from the photo sensor is input to the oscillation circuit. The oscillation circuit has a function of outputting a second signal obtained by a change in oscillation frequency of the first signal. The counter circuit has a count function by which addition or subtraction is performed by a control signal with the second signal used as a clock signal. The counter circuit performs subtraction during the reset operation of the photo sensor. The counter circuit performs addition during the selection operation of the photo sensor. Thus, the output value of the analog/digital converter can be corrected.

四、指定代表圖：

(一) 本案指定代表圖為：第(1)圖。

(二) 本代表圖之元件符號簡單說明：

103：光感測器控制電路

106：光感測器

109：光感測器讀出電路

110：光感測器驅動器電路

120：光感測器部

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

六、發明說明：

【發明所屬之技術領域】

在此說明書中所揭露的本發明有關於半導體裝置及其驅動方法。尤其，在此說明書中所揭露的本發明有關於包括具有光感測器之畫素部的顯示裝置及該顯示裝置的驅動方法。此外，在此說明書中所揭露的本發明有關於包括該半導體裝置或該顯示裝置之電子裝置。

【先前技術】

近年來，包括光感測器的半導體裝置（亦稱為光學感測器）已經吸引很多注意。光感測器可藉由光線檢測物理量，如物體之存在、大小（如寬度或長度）、亮度、顏色、或反射圖案並將其轉換成電信號。作為包括光感測器之半導體裝置的範例，有接觸區域感測器及包括接觸區域感測器的顯示裝置（例如，參見引用1）。

【參考】

[參考1] 日本公開專利申請案第2001-292276號

【發明內容】

為了準確地輸出從包括在半導體裝置中之光感測器所獲得之電信號，必須減少雜訊。雜訊來自例如光感測器的特性變動、用來將藉由光的檢測由光感測器所獲得之電信號（類比信號）轉換成數位信號的（此後稱為A/D轉換器）類比/數位轉換器的特性變動、及之類。

有鑑於上述問題而做出本發明之一實施例。一目的在於減少包括光感測器之半導體裝置中的雜訊。一目的在於減少包括光感測器之顯示裝置中的雜訊並提供能夠取得高準確影像之顯示裝置。

注意到只要本發明之一實施例可達成這些目的的至少一者即可。

在本發明之一實施例中，使用在計數器電路中從由在第一狀態中的光感測器所產生之電信號計算出的計數值，校正在計數器電路中從由在第二狀態中的光感測器所產生之電信號計算出的計數值。藉由這種校正，可減少由雜訊導致之光感測器之特性變動、A/D轉換器之特性變動、或之類。

本發明之一實施例為一種半導體裝置，其包括A/D轉換器及包括光二極體的光感測器。A/D轉換器包括振盪電路及計數器電路。從光感測器輸入第一信號輸出至振盪電路。振盪電路具有輸出藉由轉換第一信號之振盪頻率的改變所得之第二信號的功能。計數器電路具有計數功能，藉此使用第二信號為時脈信號來由控制信號執行加法或減法。使用在計數器電路中從當光感測器在第一狀態中時由光感測器所產生的電信號所計算出之計數值，校正在計數器電路中從當光感測器在第二狀態中時由光感測器所產生的電信號所計算出之計數值。當光感測器在第一狀態中時，計數器電路執行計數值之減法。當光感測器在第二狀態中時，計數器電路執行計數值之加法。

本發明之一實施例為一種半導體裝置，其包括A/D轉換器及包括光二極體、第一電晶體、及第二電晶體的光感測器。A/D轉換器包括振盪電路及計數器電路。光二極體的一電極電連接至第一佈線。光二極體的另一電極電連接至第一電晶體的閘極。第一電晶體的源極及汲極之一電連接至第二佈線。第一電晶體的源極及該汲極之另一電連接至第二電晶體的源極及汲極之一。第二電晶體的該源極及該汲極之另一電連接至組態成輸出第一信號的第三佈線。第二電晶體的閘極電連接至第四佈線。將第一信號輸入至振盪電路。振盪電路具有輸出藉由第一信號之振盪頻率的改變而獲得之第二信號的功能。計數器電路具有計數功能，藉此使用第二信號為時脈信號來由控制信號執行加法或減法。

本發明之一實施例為一種半導體裝置，其包括A/D轉換器及包括具有光二極體、第一電晶體、及第二電晶體的光感測器之畫素部。A/D轉換器包括振盪電路及計數器電路。光二極體的一電極電連接至第一佈線。光二極體的另一電極電連接至第一電晶體的閘極。第一電晶體的源極及汲極之一電連接至第二佈線。第一電晶體的源極及該汲極之另一電連接至第二電晶體的源極及汲極之一。第二電晶體的該源極及該汲極之另一電連接至組態成輸出第一信號的第三佈線。第二電晶體的閘極電連接至第四佈線。將第一信號輸入至振盪電路。振盪電路具有輸出藉由第一信號之振盪頻率的改變而獲得之第二信號的功能。計數器電路

具有計數功能，藉此使用第二信號為時脈信號來由控制信號執行加法或減法。

在本發明之一實施例中，第三電晶體設置在光二極體的另一電極與第一電晶體的閘極之間。第三電晶體的源極及汲極之一電連接至光二極體的另一電極。第三電晶體的源極及汲極之另一電連接至第一電晶體的閘極。第三電晶體的閘極電連接至第五佈線。

在本發明之一實施例中，第一電晶體及第二電晶體各包括結晶矽層，且第三電晶體包括氧化物半導體層。

在本發明之一實施例中，氧化物半導體層具有低於 $1 \times 10^{14} / \text{cm}^3$ 的載子濃度。

在本發明之一實施例中，光二極體為包括矽之 pin 二極體或包括矽之 pn 二極體。

本發明之一實施例為包括該半導體裝置之電子裝置。

注意到因為電晶體結構的緣故，難以相互區別電晶體的源極及汲極。此外，可隨電路操作改變電位的位準。因此，在此說明書中，並未特別指明源極及汲極且在某些情況中稱為第一電極（或第一端子）及第二電極（或第二端子）。例如，在第一電極對應至源極的情況中，第二電極對應至汲極，而在第一電極對應至汲極的情況中，第二電極對應至源極。

注意到在此說明書中，當敘述「A及B為電連接」時，包括A及B連接且其間設有另一元件或另一電路的情況、A及B功能性連接的情況（亦即，A及B連接且其間設有另一

電路的情況）、以及A及B直接連接的情況（亦即，A及B連接而其間未設有另一元件或另一電路的情況）。注意到A及B各為將被連接的物體（如，裝置、元件、電路、佈線、電極、端子、導電膜、或層）。

此外，在此說明書中，詞句「電位（或信號）為「H」」意指電位高於某電位（參考電位）。相反地，詞句「電位（或信號）為「L」」意指電位低於某電位（參考電位）。

此外，在此說明書中，使用諸如「第一」、「第二」、及「第三」的順序數以避免構件之間的混淆且不限制數量。例如，稱為「第一電晶體」的電晶體在此說明書中可解讀成「第二電晶體」，只要其不與另一構件混淆。

在本發明之一實施例中，可減少包括光感測器之半導體裝置中的雜訊。此外，可減少包括光感測器之顯示裝置中的雜訊並可取得高準確影像。

【實施方式】

將參照附圖詳細說明本發明之實施例。注意到本發明不限於下列說明。熟悉此技藝者輕易了解到可以各種方式修改本發明之模式及細節而不背離本發明之精神及範疇。因此，不應將本發明詮釋為限制於實施例之說明。注意到在將於下說明的本發明之實施例中，在不同圖示中共用標示相同構件的參考符號。

注意到於下說明的每一實施例可與此說明書中所述的

任何其他實施例適當地結合，除非另有所指。

（實施例1）

在此實施例中，參照第1圖、第2圖、第3圖、第4圖、第5圖、第6圖、第7圖、及第8圖說明本發明之一實施例的半導體裝置之結構的範例。

如第1圖中所示，在此實施例中之半導體裝置包括光感測器部120及光感測器控制電路103。第1圖中所示之光感測器部120為區域感測器，其中光感測器106配置在矩陣中；然而，本發明不限於區域感測器。可使用線型感測器。注意到區域感測器為較佳，因為其不需掃描待測物體，同時區域感測器像線型感測器般實際移動。

光感測器控制電路103包括光感測器讀出電路109及光感測器驅動器電路110。另外，光感測器控制電路103具有控制光感測器106的功能。

光感測器驅動器電路110具有選擇配置在一特定列中之光感測器106的功能。此外，光感測器讀出電路109具有讀取選定列中之光感測器106的輸出信號之功能。

光感測器106包括一元件，其具有藉由接收光而產生電信號的功能（如光二極體）。另外，當以外部光或來自背光的光照射待測物體時，光感測器106接收反射光或傳送光。在此，在於光感測器106中設置紅（R）、綠（G）、及藍（B）的濾色器之情況中，當以外部光或來自背光的光照射待測物體時可個別檢測反射光或傳送光為紅（R

）色成分、綠（G）色成分、及藍（B）色成分。

接下來，參照第2圖說明光感測器106的電路結構之一範例。第2圖中所示的光感測器106包括光二極體204、電晶體205、及電晶體206。注意到可用於本發明中之光感測器106的電路結構不限於第2圖中所示的電路結構。

光二極體204的一電極電連接至佈線（亦稱為光二極體重設信號線）208，且光二極體204的另一電極透過佈線213電連接電晶體205的閘極。注意到在此實施例中，光二極體204的該一電極對應至陽極，且光二極體204的另一電極對應至陰極。然而，本發明不限於此結構。換言之，在本發明中，光二極體204的該一電極可對應至陰極，且光二極體204的另一電極可對應至陽極。電晶體205之源極及汲極之一電連接至佈線（亦稱為光二極體參考信號線）212，且電晶體205之源極及汲極之另一電連接至電晶體206之源極及汲極之一。在此，佈線212供應有參考電位且可稱為參考電源線。另外，電晶體206的閘極電連接至佈線（亦稱為閘極信號線）209，且電晶體206之源極及汲極之另一電連接至佈線211。此外，佈線209電連接至光感測器驅動器電路110。電晶體206之啓通/關閉由從光感測器驅動器電路110輸出之信號所控制。此外，佈線211電連接至光感測器讀出電路109。佈線211具有輸出從光感測器106獲得之電信號至光感測器讀出電路109的功能；因此，佈線211可稱為光感測器輸出信號線。

光二極體204可具有各種結構。例如，光二極體204

可為包括矽之 pin 二極體或包括矽之 pn 二極體。尤其，為了增加從入射光所產生之電信號的比率（此率稱為量子效率），較佳使用單晶矽（其具有較少晶體缺陷）作為矽。

電晶體 205 具有根據從光二極體 204 供應的電荷量來產生光感測器 106 的輸出信號之功能。此外，電晶體 206 作用為切換器，其選擇是否將電晶體 205 所產生的輸出信號供應至光感測器輸出信號線 211。

電晶體 205 及 206 各具有通道形成區域用的半導體層。半導體層之材料不特別限於某材料，並可使用矽、氧化物半導體、或之類。半導體層之材料可為非晶型或結晶型。例如，當電晶體 205 及 206 各具有通道形成區域用的結晶半導體層（較佳為結晶矽層，如單晶矽層）時，可從光感測器 106 迅速輸出信號至光感測器輸出信號線 211。在除了光感測器的讀出時期的時期中，較佳盡可能地透過電晶體 205 及 206 防止佈線 211 及 212 之間的導通。因此，電晶體 205 及 206 的至少一者較佳具有顯著低的關閉狀態電流。從此觀點來看，電晶體 205 及 206 的至少一者較佳具有通道形成區域用的氧化物半導體層，因為包括氧化物半導體層之電晶體具有顯著低的關閉狀態電流。

如第 3 圖中所示，光感測器讀出電路 109 包括第一至第九 A/D 轉換器（此後稱為 ADC）301 至 309、ADC 控制電路 310、及第一至第九輔助讀出電路 341 至 349。第一至第九光感測器信號線 311 至 319 對應至一行的光感測器 106 之佈

線 211。注意到第 3 圖繪示 A/D 轉換器之數量為九及輔助讀出電路之數量為九的情況；然而，本發明不限於此結構。例如，A/D 轉換器之數量及輔助讀出電路之數量可與一行之光感測器 106 的數量相同。

ADC 控制電路 310 從第一至第九 ADC 輸出信號線 321 至 329 的電位產生光感測器讀出電路 109 的輸出信號。詳言之，ADC 控制電路 310 選擇第一至第九 ADC 輸出信號線 321 至 329 之一並輸出該選定信號線的電位至輸出信號線 320。另外，ADC 控制電路 310 輸出至第一至第九 ADC 輸出信號線 331 至 339 的電位及輸出至第一至第九輔助讀出電路控制信號線 351 至 359 的電位。

接下來，說明第一至第九 ADC 301 至 309 的結構之範例。於下參照第 4 圖說明第一 ADC 301 作為一典型範例。注意到第二至第九 ADC 302 至 309 的結構可與第一 ADC 301 的結構類似。

第一 ADC 301 包括控制電壓之振盪電路 401（此後這類電路稱為 VCO）及計數器電路 402。

在 VCO 401 中，輸出信號之切換的週期（從「H」改變至「L」或從「L」改變至「H」之週期）隨第一光感測器信號線 311（亦即，從光感測器 106 輸出的信號）的輸入電位而變。VCO 401 的輸出信號係輸出至輸出信號線 403。在此，從當輸出信號從「L」改變至「H」時到當輸出信號再次從「L」改變至「H」時的時期為 VCO 401 的振盪週期。另外，VCO 401 的振盪頻率為 VCO 401 的振盪週期之倒

數。此外，無論第一光感測器信號線311的電位為何，VCO 401的輸出信號可藉由從停止信號線404供應的停止信號而具有恆定值。例如，當停止信號為「H」時，輸出信號可為「L」。

由VCO 401的輸出信號之輸入作為時脈信號來操作計數器電路402。依據VCO 401的振盪頻率來增加或減少計數器電路402中之計數值。可藉由從計數值增加及減少控制信號線407供應的計數值增加及減少控制信號來選擇計數值中之增加或減少。例如，可以一種方式設定計數值中之增加或減少，使得當計數值增加及減少控制信號為「H」時增加計數值，且當當計數值增加及減少控制信號為「L」時減少計數值。

可藉由從重設信號線405所供應的重設信號將計數器電路402中之計數值設定成初始值。例如，當重設信號為「H」時，初始值可為「0」。另外，計數器電路402中之計數值係藉由從設定信號線406所供應之設定信號輸出至第一ADC輸出信號線321作為數位值。例如，在當設定信號從「L」改變至「H」時，可將計數器電路402中之計數值輸出至第一ADC輸出信號線321作為數位值。

注意到停止信號線404、重設信號線405、設定信號線406、及計數值增加及減少控制信號線407、對應至第一ADC控制信號線331。

在此，當第一光感測器信號線311之電位為高（或低）時，VCO 401的振盪頻率為高（或低）。在某時期內之

計數值的絕對值為大（或小），因為由具有高（或低）頻率的時脈信號操作計數器電路402。因此，輸出至第一ADC輸出信號線321的數位值輸出為大（或小）。換言之，第一ADC 301具有輸出對應至第一光感測器信號線311（其為類比值）的電位之數位值的功能。

接下來，參照第5圖說明VCO 401及計數器電路402的範例。第5圖中之VCO 401包括NOR電路500、第一至第六n通道電晶體501至506、第一至第六p通道電晶體507至512、及第七至第十二n通道電晶體513至518。在此，第5圖中之VCO 401以一種方式操作，使得振盪頻率和第一光感測器信號線311之電位的增加成比例變高。此外，當停止信號線404的電位為「H」時，輸出信號可為「L」，無論第一光感測器信號線311的電位為何。

第一電壓控制電路包括第一n通道電晶體501、第一p通道電晶體507、及第七n通道電晶體513。藉由以第一光感測器信號線311的電位來控制第七n通道電晶體513的閘極電壓，第七n通道電晶體513的驅動狀態改變，因此第一電壓控制電路中之延遲時間改變。注意到第二至第六電壓控制電路具有與第一電壓控制電路類似的結構，並包括第二至第六n通道電晶體502至506、第二至第六p通道電晶體508至512、及第八至第十二n通道電晶體514至518。

注意到雖VCO 401包括七級：NOR電路500及第5圖中之第一至第六電壓控制電路，本發明不限於此結構。VCO 401可具有不同結構，只要級數為奇數。

另外，當第一光感測器信號線 311 的電位變低而使 VCO 的振盪頻率變高時，可改變第 5 圖中之電壓控制電路的結構。詳言之，可使用包括第一 p 通道電晶體、第二 p 通道電晶體、及第一 n 通道電晶體之電壓控制電路。第一 p 通道電晶體的源極及汲極之一電連接至高電源線。第一 p 通道電晶體的源極及汲極之另一電連接第二 p 通道電晶體的源極及汲極之一。第二 p 通道電晶體的源極及汲極之另一電連接至 n 通道電晶體的源極及汲極之一。n 通道電晶體的源極及汲極之另一電連接至低電源線（如，接地電位施加至其之佈線）。可將第一光感測器信號線 311 的電位輸入至第一 p 通道電晶體的閘極。可將 NOR 電路 500 的輸出信號輸入至第二 p 通道電晶體的閘極及 n 通道電晶體的閘極。在第二 p 通道電晶體的源極及汲極之該另一者與 n 通道電晶體的源極及汲極之該一者之間的電位可用為電壓控制電路的輸出信號。

此外，當以 NAND 電路取代 NOR 電路時，VCO 可具有無論第一光感測器信號線 311 的電位為何，當停止信號線 404 為「L」時輸出信號為「H」的結構。

第 5 圖中之計數器電路 402 包括第一至第四重設正反器 519 至 522、第一至第四正反器 523 至 526、及加法/減法電路 539。在第 5 圖中，第一至第四重設正反器 519 至 522 及加法/減法電路 539 構成 4 位元加法/減法計數器。在加法/減法計數器中之第零至第三位元中的值係輸出至信號線 531 至 534。當重設信號線 405 為「H」時，加法/減法計數器中之

計數值設定成初始值「0000」。另外，藉由透過輸出信號線403之VCO 401的輸出信號的輸入作為時脈信號來操作加法/減法計數器。在計數值增加及減少控制信號線407之電位為「H」（或「L」）的情況中，藉由添加「1」至輸出到信號線531至534之加法/減法計數器中的計數值所得（或從其減去「1」所得）之值係輸出到信號線527至530。當時脈信號從「L」改變至「H」時，該值改變成輸出至信號線531至534的值。

當設定信號線406之電位的位準從「L」改變至「H」時，將加法/減法計數器中的計數值儲存到第一至第四正反器523至526中並輸出至第零至第三位元信號線535至538作為數位值。注意到第零至第三位元信號線535至538構成第一ADC輸出信號線321。

注意到雖計數器電路402包括第5圖中之4位元加法/減法計數器及4位元正反器，本發明不限於此結構。換言之，在本發明中，可以給定數量的位元（ n 位元（ n ：自然數））構成計數器電路。另外，雖使用以設定信號線406之電位的位準從「L」至「H」的改變，亦即，以設定信號之上升邊緣操作之正反器來計算加法/減法計數器中之計數值，可使用以設定信號線406之電位的位準從「H」至「L」的改變，亦即，以設定信號之下降邊緣操作之正反器。替代地，可使用當設定信號為「H」或「L」時操作的位準敏感門鎖器。

接下來，說明第一至第九輔助讀出電路341至349的結

構之範例。將參照第6圖於下說明第一輔助讀出電路341的結構作為一典型範例。第二至第九輔助讀出電路342至349的結構與第一輔助讀出電路341的結構類似。

第一輔助讀出電路341包括p通道電晶體601及儲存電容器602。在第一輔助讀出電路341中，在光感測器部中之光感測器的操作之前將光感測器信號線之電位設定成參考電位。在第6圖中，當第一輔助讀出電路控制信號線351的電位為「L」時，第一光感測器信號線311可設定成具有參考電位（高電位）。注意到在第一光感測器信號線311之寄生電容為高時，不一定得設置儲存電容器602。注意到參考電位可為低電位。在那情況中，當使用n通道電晶體來取代p通道電晶體601且第一輔助讀出電路控制信號線351的電位為「H」時，第一光感測器信號線311的電位可設定成具有參考電位（低電位）。

接下來，說明在此實施例中之驅動半導體裝置的方法。在此實施例中之驅動半導體裝置的方法中，使用在計數器電路中從藉由在第一狀態中之光感測器所產生之電信號計算出之計數值，校正在計數器電路中從藉由在第二狀態中之光感測器所產生之電信號計算出之計數值。在此，當光感測器在第一狀態中，加法/減法計數器操作為減法計數器，以執行A/D轉換，並且當光感測器在第二狀態中，加法/減法計數器操作為加法計數器，以執行A/D轉換。因此，可校正A/D轉換器的輸出值。

接下來，參照第8圖中之時序圖詳細說明光感測器的

讀出操作之範例。在第8圖中，信號801至804分別對應至第2圖中的光二極體重設信號線208的電位、電連接至電晶體206的閘極之佈線（閘極信號線）209的電位、電連接至電晶體205的閘極之佈線213的電位、及光感測器輸出信號線211之電位。另外，信號805對應至第6圖中之第一輔助讀出電路控制信號線351的電位。此外，信號806至818分別對應至第5圖中之停止信號線404的電位、VCO的輸出信號線403的電位、重設信號線405的電位、計數值增加及減少控制信號線407的電位、信號線531的電位、信號線532的電位、信號線533的電位、信號線534的電位、設定信號線406的電位、第零位元信號線535的電位、第一位元信號線536的電位、第二位元信號線537的電位、第三位元信號線538的電位。

首先，在時間A1，當光二極體重設信號線208的電位（信號801）為「H」時，將光二極體204帶到導通之中並且電連接至電晶體205的閘極之佈線213的電位（信號803）為「H」。另外，當第一輔助讀出電路控制信號線351的電位（信號805）為「L」時，光感測器輸出信號線211的電位（信號804）預先充電至「H」。

在時間C1，當閘極信號線209的電位（信號802）為「H」時，啓通電晶體206並且經由電晶體205及電晶體206將光感測器參考信號線212及光感測器輸出信號線211帶到導通狀態中。在此實施例中，光感測器參考信號線212的電位低於為「H」之閘極信號線209的電位；因此，光感測器

輸出信號線 211 的電位（信號 804）從「H」逐漸下降。注意到在時間 C1 之前，第一輔助讀出電路控制信號線 351 之電位（信號 805）為「H」且終止光感測器輸出信號線 211 的預先充電。

在時間 D1，當閘極信號線 209 的電位（信號 802）為「L」時，關閉電晶體 206，所以在時間 D1 之後光感測器輸出信號線 211 的電位（信號 804）保持在固定位準。注意到光二極體重設信號線 208 的電位（信號 801）保持在「H」；因此，光感測器輸出信號線 211 的電位為當光線不進入光二極體時，亦即當取得黑色影像時之電位。

在時間 E1，當停止信號線 404 的電位（信號 806）從「H」改變至「L」時，VCO 401 開始在振盪頻率振盪，其係依據光感測器輸出信號線 211 的電位（信號 804），且輸出信號變成像信號 807。在此，當由 TVCO1 標示 VCO 的振盪週期時，VCO 的振盪頻率為 $1/TVCO1$ 。

注意到在時間 E1 之前在重設信號線 405 的電位（信號 808）從「H」改變至「L」的情況中，加法/減法計數器與 VCO 401 的振盪同時開始計數。在此，計數值增加及減少控制信號線 407 的電位（信號 809）為「L」；因此，加法/減法計數器操作為減法計數器。換言之，每次 VCO 401 的輸出信號從「L」改變至「H」時，計數值減一。注意到當重設信號線 405 的電位（信號 808）為「H」時，加法/減法計數器設定成第一初始值「0000」；因此，信號線 531 至 534 的電位（信號 809 至 812）皆為「L」。

在時間 G1，當停止信號線 404 的電位（信號 806）為「H」時，停止 VCO 401 的振盪及加法/減法計數器中之計數。

如上述，其中從時間 C1 至時間 D1 執行第一選擇操作並從時間 E1 至時間 G1 執行第一 A/D 轉換操作，同時光二極體重設信號線 208 的電位（信號 801）保持在「H」，並在第一 A/D 轉換操作中使用加法/減法計數器作為減法計數器來執行 A/D 轉換之操作（此後稱為「第一操作」）為在此實施例中驅動半導體裝置之方法的特徵之一。此外，在此說明書中，在第一操作時之光感測器的狀態稱為「第一狀態」。

另外，在驅動方法中，光不進入光二極體，亦即，取得黑色影像。因此，理想上，停止 VCO 401 的振盪且在時間 G1 之加法/減法計數器中的計數值（第一計數值）保持在第一初始值「0000」。然而，若有光感測器之變動或之類所造成之雜訊，則根據雜訊程度，在時間 G1 之加法/減法計數器中的計數值小於「0000」。在此，小於「0000」之負值，-1、-2、-3 可分別表示成「1111」、「1110」、及「1101」。例如，當在顯示裝置中取得黑色影像時之「過度白化」（取得之黑色影像看似白色的現象）的程度變高時，加法/減法計數器中之計數值變成小於「0000」。

接下來，在時間 B2，光二極體重設信號線 208 的電位（信號 801）為「L」，電連接至電晶體 205 之閘極的佈線 213（信號 803）的電位因為光二極體 204 之關閉狀態電流

的緣故而開始降低。當光進入光二極體 204 時，光二極體 204 之關閉狀態電流增加。電連接至電晶體 205 之閘極的佈線 213 的電位（信號 803）隨進入光二極體 204 之光量而變。換言之，流動在電晶體 205 之源極及汲極之間的電流量隨進入光二極體 204 之光量而變。

在時間 C2，當閘極信號線 209 的電位（信號 802）為「H」時，啓通電晶體 206 並且經由電晶體 205 及電晶體 206 將光感測器參考信號線 212 及光感測器輸出信號線 211 帶到導通狀態中。接著，降低光感測器輸出信號線 211 的電位（信號 804）。注意到在時間 C2 之前，第一輔助讀出電路控制信號線 351 之電位（信號 805）從「L」改變至「H」且終止光感測器輸出信號線 211 的預先充電。在此，光感測器輸出信號線 211 的電位（信號 804）降低的速率取決於流動在電晶體 205 之源極及汲極之間的電流。亦即，進入光二極體 204 之光量變成越大，光感測器輸出信號線 211 的電位（信號 804）降低的速率變得越低。

在時間 D2，當閘極信號線 209 的電位（信號 802）為「L」時，關閉電晶體 206，所以在時間 D2 之後光感測器輸出信號線 211 的電位（信號 804）保持在固定位準。

在時間 E2，當停止信號線 404 的電位（信號 806）從「H」改變至「L」時，VCO 401 開始在振盪頻率振盪，其係依據光感測器輸出信號線 211 的電位（信號 804），且輸出信號變成像信號 807。在此，當由 TVCO2 標示 VCO 的振盪週期時，VCO 的振盪頻率為 $1/TVCO2$ 。

在時間 E2，重設信號線 405 的電位（信號 808）為「L」，且加法/減法計數器與 VCO 401 的振盪同時開始計數。在此，計數值增加及減少控制信號線 407 的電位（信號 809）為「H」；因此，加法/減法計數器操作為加法計數器。換言之，每次 VCO 401 的輸出信號從「L」改變至「H」時，計數值加一。注意到在時間 E2 加法/減法計數器之計數值為第一計數值，且在時間 E2 之後加法/減法計數器使用第一計數值作為第二初始值來執行計數。

在時間 G2，當設定信號線 406 之電位（信號 814）的位準從「L」改變至「H」時，將加法/減法計數器中的計數值，亦即，信號線 531 至 534 之值儲存到第一至第四正反器 523 至 526 中，以改變第零至第三位元信號線 535 至 538 的電位（信號 815 至 818）。在此，第零至第三位元信號線 535 至 538 的電位分別為「H」、「L」、「H」、及「L」。在十位數表示法中其為「5」。

如上述，其中從時間 C2 至時間 D2 執行第二選擇操作並從時間 E2 至時間 G2 執行第二 A/D 轉換操作並在第二 A/D 轉換操作中使用加法/減法計數器作為加法計數器來執行 A/D 轉換之操作（此後稱為「第二操作」）為在此實施例中驅動半導體裝置之方法的特徵之一。此外，在此說明書中，在第二操作時之光感測器的狀態稱為「第二狀態」。

在此實施例中，當使用由第一 A/D 轉換所獲得之計數值作為第二初始值來執行第二 A/D 轉換時，可獲得一計數值，從其減去因光感測器或 A/D 轉換器之特性變動或之類

所造成之雜訊所產生之錯誤。換言之，可減少包括光感測器之半導體裝置的雜訊。

注意到在驅動方法中，在第一操作之後執行第二操作；然而，本發明不限於此驅動方法。換言之，在本發明中，可在第二操作之後執行第一操作。

另外，在第一操作中，在光不進入光感測器106的假設下獲得計數器中之計數值；然而，本發明不限於此結構。換言之，在本發明中，在第一操作中，可在強度足以使包括光感測器之半導體裝置中的計數值變最大之光進入光感測器106的假設下獲得計數器中之計數值。爲了在強度足以使包括光感測器之半導體裝置中的計數值變最大之光進入光感測器106的假設下獲得計數器中之計數值，例如，在大量時間過去之後，光二極體重設信號線208的電位爲「L」，且佈線213的電位爲「L」。注意到在那情況中，在第一操作中，在第一初始值爲「1111」且加法/減法計數器用爲減法計數器的同時，加法/減法計數器執行計數。

注意到在電晶體205之關閉狀態電流大幅變動的情況中，或在第2圖中之光感測器106中的光二極體204之黑電流或光二極體204之藉由微弱光線的光電流大幅變動的情況中，當在第一操作中在光線不進入光感測器106的假設下獲得計數器中之計數值時，可有效減少因光感測器或A/D轉換器之特性變動或之類所造成之雜訊的不利影響。此外，在電晶體205的臨限電壓大幅變動或在第2圖中之光

感測器 106 中的光二極體 204 之藉由密集光線的光電流大幅變的情況中，當在第一操作中在強度足以使包括光感測器之半導體裝置中的計數值變最大之光進入光感測器 106 的假設下獲得計數器中之計數值，可有效減少雜訊的不利影響。

（對照範例）

接下來，參照第 7 圖之時序圖說明當不校正 A/D 轉換器之輸出值時之光感測器的讀出操作的一範例。在第 7 圖中，信號 701 至 704 分別對應至第 2 圖中的光二極體重設信號線 208 的電位、電連接至電晶體 206 的閘極之佈線（閘極信號線）209 的電位、電連接至電晶體 205 的閘極之佈線 213 的電位、及光感測器輸出信號線 211 之電位。另外，信號 705 對應至第 6 圖中之第一輔助讀出電路控制信號線 351 的電位。此外，信號 706 至 718 分別對應至第 5 圖中之停止信號線 404 的電位、VCO 的輸出信號線 403 的電位、重設信號線 405 的電位、計數值增加及減少控制信號線 407 的電位、的電位、信號線 531 的電位、信號線 532 的電位、信號線 533 的電位、信號線 534 的電位、設定信號線 406 的電位、第零位元信號線 535 的電位、第一位元信號線 536 的電位、第二位元信號線 537 的電位、第三位元信號線 538 的電位。

在時間 A，當光二極體重設信號線 208 的電位（信號 701）為「H」時，將光二極體 204 帶到導通之中並且電連接至電晶體 205 的閘極之佈線 213 的電位（信號 703）為「H

」。另外，當第一輔助讀出電路控制信號線351的電位（信號705）為「L」時，光感測器輸出信號線211的電位（信號704）預先充電至「H」。換句話說，流動於電晶體205之源極與汲極間之電流量依據進入光二極體204之光量而變。

在時間B，當光二極體重設信號線208的電位（信號701）為「L」時，電連接至電晶體205之閘極的佈線213（信號703）的電位因為光二極體204之關閉狀態電流的緣故而開始降低。當光進入光二極體204時，光二極體204之關閉狀態電流增加。電連接至電晶體205之閘極的佈線213的電位（信號703）隨進入光二極體204之光量而變。

在時間C，當閘極信號線209的電位（信號702）為「H」時，啓通電晶體206並且經由電晶體205及電晶體206將光感測器參考信號線212及光感測器輸出信號線211帶到導通狀態中。接著，光感測器輸出信號線211的電位（信號704）下降。注意到在時間C之前，第一輔助讀出電路控制信號線351之電位（信號705）為「H」且終止光感測器輸出信號線211的預先充電。在此，光感測器輸出信號線211的電位（信號704）降低的速率取決於流動在電晶體205之源極及汲極之間的電流。亦即，進入光二極體204之光量變成越大，光感測器輸出信號線211的電位（信號704）降低的速率變得越低。

在時間D，當閘極信號線209的電位（信號702）為「L」時，關閉電晶體206，所以在時間D之後光感測器輸出信

號線 211 的電位（信號 704）保持在固定位準。

在時間 E，當停止信號線 404 的電位（信號 706）從「H」改變至「L」時，VCO 401 開始在振盪頻率振盪，其係依據光感測器輸出信號線 211 的電位（信號 704），且 VCO 401 之輸出信號變成像信號 707。在此，當由 TVCO 標示 VCO 的振盪週期時，VCO 的振盪頻率為 $1/TVCO$ 。

在時間 F，當重設信號線 405 的電位（信號 708）從「H」改變至「L」時，加法/減法計數器開始計數。在此，在時間 F 之計數值增加及減少控制信號線 407 的電位（信號 709）為「H」；因此，加法/減法計數器操作成加法計數器。換言之，每次 VCO 401 的輸出信號從「L」改變至「H」時，計數值加一。注意到當重設信號線 405 的電位為「H」時，加法/減法計數器設定成初始值「0000」；因此，信號 531 至 534 的電位（信號 710 至 713）皆為「L」。注意到藉由使重設信號線 405 的電位（信號 708）從「H」改變至「L」時的時序與當停止信號線 404 的電位（信號 706）從「H」改變至「L」時的時序同時或較早發生，可使其中加法/減法計數器執行計數的時期變長。因此，可實現高通量的 ADC，其為較佳。

在時間 G，當設定信號線 406 之電位（信號 714）的位準從「L」改變至「H」時，將加法/減法計數器中的計數值，亦即，信號線 531 至 534 之值儲存到第一至第四正反器 523 至 526 中，以改變第零至第三位元信號線 535 至 538 的電位（信號 715 至 718）。在此，第零至第三位元信號線 535

至 538 的電位分別為「H」、「L」、「H」、及「H」。在十位數表示法中其為「13」。

注意到在上述說明中，從時間 A 至時間 B 所執行之操作、從時間 B 至時間 C 所執行之操作、從時間 C 至時間 D 所執行之操作、及從時間 F 至時間 G 所執行之操作分別稱為重設操作、累積操作、選擇操作、及 A/D 轉換。

藉由如對照範例所述之驅動方法，與待測物體相關且從光感測器獲得之資料（類比信號）可轉換成將被輸出之數位信號。然而，由該驅動方法所獲得之數位信號反映製造程序所導致之各種的變動，諸如包括在每一畫素中之光感測器中的電晶體之特性的變動（如臨限電壓或啓通狀態電流）、光二極體之特性（如光電流）的變動、讀出信號線之電阻負載及寄生電容的變動、及 A/D 轉換器中的變動。因此，例如，在於包括光感測器的顯示裝置中採用這種驅動方法的情況中，由光感測器中之變動所導致的雜訊（固定圖案雜訊）像圖案般出現在所取得之影像中，所以甚至當取得全黑影像時可能出現白色圖案或甚至當取得全白影像時可能出現黑色圖案。

（實施例 2）

在此實施例中，說明為本發明之一實施例的半導體裝置之結構的範例。詳言之，說明包括具有光感測器之畫素部的顯示裝置（觸碰板）的範例。

如第 9 圖中所示，在此實施例中之觸碰板 100 包括畫素

部 101、顯示元件控制電路 102、及光感測器控制電路 103。畫素部 101 包括配置在矩陣中之複數畫素 104。畫素 104 包括顯示元件 105 及光感測器 106。然而，本發明不限於此結構。換言之，在此實施例中，在畫素部 101 中，顯示元件 105 之數量（在此為 1）對應至光感測器 106 的數量（在此為 1）；然而，本發明不限於此結構。另外，在此實施例中，顯示元件 105 及光感測器 106 設置在一區域（畫素部 101）中；然而，本發明不限於此結構。其中設置顯示元件 105 之影像的顯示部及其中設置光感測器 106 之區域感測器部可設置於不同區中。

顯示元件 105 包括切換元件、儲存電容器、包括液晶層之液晶元件、濾色器、及之類。電晶體可典型用為切換元件。詳言之，可使用薄膜電晶體或之類作為切換元件。在液晶顯示裝置中，利用透過施加電壓至液晶層使進入液晶層之光的偏極方向改變，做出通過液晶層之光線的對比（分級），以顯示影像。使用由光源（背光）及/或外部光從液晶顯示裝置的後側發射的光作為通過液晶層的光。此外，當通過液晶層之光線通過濾色器時，可產生特定顏色（如紅（R）、綠（G）、或藍（B））的灰階並顯示彩色影像。儲存電容器具有保持對應至施加於液晶層的電荷之功能。電晶體具有控制電荷到儲存電容器之注入或電荷從儲存電容器之射出的功能。

注意到雖顯示元件 105 包括液晶元件，顯示元件 105 可包括不同元件（如發光元件）來取代液晶元件。發光元件

為亮度受到電流或電壓控制之元件。發光元件的特定範例包括有機發光二極體（OLED）及無機電致發光（EL）元件。

顯示元件控制電路102控制顯示元件105並包括顯示元件驅動器電路107，其經由諸如視頻資料信號線（亦稱為源極信號線）的信號線輸入信號至顯示元件105，以及顯示元件驅動器電路108，其經由掃描線（亦稱為閘極信號線）輸入信號至顯示元件105。例如，在掃描線側上之顯示元件驅動器電路108具有選擇包括在配置於特定列中之畫素中的顯示元件之功能。在信號線側上之顯示元件驅動器電路107具有施加給定電位至包括在配置於特定列中之畫素中的顯示元件之功能。注意到在藉由掃描側上之顯示元件驅動器電路108施加高電位至其之顯示元件中，啓通電晶體，以供應來自在信號線側上之顯示元件驅動器電路107的電荷給顯示元件。

接下來，參照第10圖說明畫素104之電路圖的範例。畫素104包括具有電晶體201、儲存電容器202、及液晶元件203的顯示元件105，及具有光二極體204、電晶體205、及電晶體206之光感測器106。

電晶體201的閘極電連接至閘極信號線207。電晶體201之源極及汲極之一電連接至視頻資料信號線210。電晶體201之源極及汲極之另一電連接至儲存電容器202的一電極及液晶元件203的一電極。將儲存電容器202的另一電極及液晶元件203的另一電極各保持在某電位。液晶元件203

包括一對電極及設置在該對電極之間的液晶層。

當施加「H」至閘極信號線207時，電晶體201施加視頻資料信號線210的電位至儲存電容器202及液晶元件203。儲存電容器202保持所施加之電位。液晶元件203的透射率隨所施加的電位而變。

注意到光感測器106的結構、驅動方法（讀出方法）、及之類可與實施例1中所述的那些相同；因此，在此實施例中省略其之說明。當包括光感測器的顯示裝置以和實施例1中的類似方式加以驅動時，可減少雜訊並獲得高度準確的影像。

（實施例3）

在此實施例中，說明為本發明之一實施例的半導體裝置之結構的範例。詳言之，說明和實施例1中的光感測器106之電路結構不同之電路結構。

第11A圖中所示之光感測器對應於實施例1中之第2圖中的光感測器106，其中電晶體231設置在光二極體204的陰極與電晶體205的閘極之間。電晶體231的源極及汲極之一電連接至光二極體204的陰極。電晶體231的源極及汲極之另一電連接至電晶體205的閘極。電晶體231的閘極電連接至佈線232。

電晶體231具有保持累積在電晶體205的閘極中之電荷的功能。因此，在電晶體231為關閉之時期中，在電晶體231的源極及汲極之間流動的電流量較佳盡可能地小。亦

即，較佳電晶體 231 之關閉狀態電流顯著地小。從此觀點來看，電晶體 231 較佳包括通道形成區域用的氧化物半導體層。更佳地，電晶體 205 及 206 的每一個之通道形成區域包括結晶半導體層（較佳為如單晶矽層之結晶矽層）且電晶體 231 的通道形成區域包括氧化物半導體層。藉由這種結構，在電晶體 231 為啓通的時期中，可從光感測器 106 迅速輸出信號至光感測器輸出信號線 211，且在電晶體 231 為關閉的時期中，可防止電晶體 205 之閘極中累積的電荷外漏。然而，本發明不限於此結構。例如，電晶體 231 可包括含矽之不同的氧化物半導體層（較佳為如單晶矽層之結晶矽）或之類。

接下來，參照第 14 圖中的時序圖來說明驅動第 11A 圖中所示之光感測器 106 的方法之範例。注意到第 14 圖中所示的時序圖與第 8 圖中所示的時序圖有許多共同之處；因此，抽取不同的操作。

在第 14 圖中，信號 801 至 804 分別對應至第 11A 圖中的電連接至電晶體 206 之閘極的閘極信號線 209 之電位、電晶體 205 之閘極的電位、及光感測器輸出信號線 211 的電位。另外，信號 805 對應至第 6 圖中之第一輔助讀出電路控制信號線 351 的電位。此外，信號 831 對應至第 11A 圖中之佈線 232 的電位（亦即，施加至電晶體 231 的閘極之電位）。

首先，第 11A 圖中所示之光感測器 106 的第一操作可與實施例 1 中的第 2 圖中所示之光感測器 106 中的第一操作類似；因此，省略第一操作的說明。

在時間 B2，當光二極體重設信號線 208 的電位（信號 801）從「H」改變成「L」時，電晶體 205 之閘極的電位因為光二極體 204 之關閉狀態電流的緣故而開始降低。在那個情況中，電晶體 231 之閘極的電位（信號 831）為「H」，並且啓通電晶體 231。當光進入光二極體 204 時，光二極體 204 之關閉狀態電流增加。電晶體 205 之閘極的電位（信號 803）隨進入光二極體 204 之光量而變。換言之，流動在電晶體 205 之源極及汲極之間的電流量隨進入光二極體 204 之光量而變。

接著，在時間 H2，當電晶體 231 之閘極的電位為「L」時，關閉電晶體 231，所以在時間 H2 之後電晶體 205 的閘極之電位（信號 803）保持在固定的位準。

在此，在電晶體 231 的關閉狀態電流為高之情況中，難以將電晶體 205 的閘極之電位保持在固定位準。因此，如上述，電晶體 231 較佳包括通道形成區域用之氧化物半導體層。當包括通道形成區域用之氧化物半導體層之電晶體用為電晶體 231 時，可改善保持電晶體 205 之閘極中所累積之電荷的功能。因此，光感測器 106 可準確地轉換入射光成電信號。

在時間 C2，當閘極信號線 209 的電位（信號 802）為「H」時，啓通電晶體 206 並且經由電晶體 205 及電晶體 206 將光感測器參考信號線 212 及光感測器輸出信號線 211 帶到導通狀態中。接著，降低光感測器輸出信號線 211 的電位（信號 804）。注意到在時間 C2 之前，第一輔助讀出電路控

制信號線351之電位（信號805）從「H」改變至「L」並終止光感測器輸出信號線211的預先充電。在此，光感測器輸出信號線211的電位（信號804）降低的速率取決於流動在電晶體205之源極及汲極之間的電流。亦即，進入光二極體204之光量變成越大，光感測器輸出信號線211的電位（信號804）降低的速率變得越低。

在時間D2，當閘極信號線209的電位（信號802）為「L」時，關閉電晶體206，所以在時間D2之後光感測器輸出信號線211的電位（信號804）保持在固定位準。

在時間D2之後所執行之操作可與實施例1中的第2圖中所示之光感測器106的第二操作類似；故在此省略其之說明。

接著，第11B圖中所示的光感測器包括光二極體204、電晶體205、及電容器233。光二極體204的一電極（陽極）電連接至佈線208，且光二極體204的另一電極（陰極）電連接至電晶體205的閘極。電晶體205之源極及汲極之一電連接至佈線212，且電晶體205之源極及汲極之另一電連接至光感測器輸出信號線211。電容器233包括一對電極。電容器233之一電極電連接至光二極體204之另一電極（陰極）。電容器233之另一電極電連接至佈線234。

第12A圖中所示之光感測器對應至除了第11A圖中所示的光感測器外還包括電晶體241的結構。電晶體241之源極及汲極之一電連接至電晶體205的閘極。電晶體241之源極及汲極之另一電連接至佈線212。電晶體241的閘極電連

接至佈線 242。

電晶體 241 具有施加重設信號至電晶體 205 的閘極之功能。在除了供應重設信號的時期的時期中，流動在電晶體 241 之源極及汲極之間的電流量較佳盡可能地小，使電晶體 205 之閘極的電位不會波動。亦即，電晶體 241 較佳具有顯著小的關閉狀態電流。從此觀點來看，電晶體 241 較佳包括通道形成區域用的氧化物半導體層。然而，本發明不限於此結構。例如，電晶體 241 可包括含矽之不同的氧化物半導體層（較佳為如單晶矽層之結晶矽）或之類。

第 12B 圖中之光感測器中的電晶體 205 及電晶體 206 的連結關係與第 12A 圖中所示之光感測器中的連結關係不同。換言之，電晶體 205 之源極及汲極之該一者電連接至電晶體 206 之源極及汲極之該一者；電晶體 205 之源極及汲極之該另一者電連接至光感測器輸出信號線 211；且電晶體 205 的閘極電連接至電晶體 231 之源極及汲極之該一者。電晶體 206 之源極及汲極之該另一者電連接至佈線 212，且電晶體 206 的閘極電連接至佈線 243。

第 13A 圖中所示之光感測器對應至從其移除電晶體 206 之第 12A 圖中所示的光感測器。在第 13A 圖中，電晶體 241 之源極及汲極之該另一者電連接至佈線 212 並供應有與電晶體 205 之源極及汲極之該一者相同的電位；然而，本發明不限於此結構。換言之，像第 13B 圖中所示之光感測器，電晶體 241 之源極及汲極之該另一者可電連接至佈線 244，其供應有與佈線 212 之電位不同的電位。

第 13C 圖中之光感測器中的電晶體 241 的連結關係與第 13A 圖中所示之光感測器中的連結關係不同。換言之，電晶體 241 的源極及汲極之該一者電連接至電晶體 205 的閘極；電晶體 241 的源極及汲極之該另一者電連接至光感測器輸出信號線 211；且電晶體 241 的閘極電連接至佈線 242。

依此方式，在本發明中，可採用各種光感測器之電路結構。此外，可以在此實施例中所述的任何光感測器之電路結構取代實施例 1 或 2 中之光感測器 106 的電路結構。

（實施例 4）

在此實施例中，說明包括光感測器之半導體裝置的結構及其製造方法之範例。詳言之，說明實施例 1 中之第 2 圖中所示的光感測器係設置在基板上之半導體裝置的結構及其製造方法。

第 15 圖中所示之半導體裝置包括在基板 1001 上之具有光二極體 204、電晶體 205、及電晶體 206 的光感測器。

雖對於可用為基板 1001 的基板並無特別限制，基板需具有至少足以承受後續熱處理之耐熱性。在後續執行的熱處理之溫度為高之情況中，較佳使用具有高於或等於 730℃ 之應變點的基板。基板 1001 之特定範例包括玻璃基板、結晶玻璃基板、陶瓷基板、石英基板、藍寶石基板、塑膠基板、及之類。此外，玻璃基板之材料的特定範例包括矽酸鋁玻璃、鋁硼矽酸鹽玻璃、及鋇硼矽酸鹽玻璃。

光二極體 204 為側接面 pin 二極體，其包括半導體層

1005。半導體層 1005 包括具有 p 型傳導性的區域（p 型層 1021）、具有 i 型傳導性的區域（i 型層 1022）、及具有 n 型傳導性的區域（n 型層 1023）。注意到光二極體 204 可為 pn 二極體。爲了增加從入射光所產生之電信號的比率（此速率稱爲量子效率），半導體層 1005 較佳包括結晶矽（如多晶矽或單晶矽）。

爲從待檢測之物體發射的光、由待檢測物體反射的外部光、或從設置在半導體裝置中之光源發射並由待側物體反射的光之光 1202 進入光二極體 204 的半導體層 1005。光二極體 204 的特性取決於進入光二極體 204 的半導體層 1005 之光 1202 的量。在此，較佳設置擋光膜，以重疊光二極體 204 之半導體層（至少 i 型層 1022），且其中夾置絕緣膜，使得非應由光二極體 204 檢測到之光的光不會進入光二極體。例如，擋光膜較佳設置在光二極體 204 的下方，以重疊重疊光二極體 204 之半導體層（至少 i 型層 1022），且其中夾置絕緣膜。在使用包括光感測器及濾色器之顯示裝置來檢測彩色影像之情況中，提供擋光膜尤佳，因爲可防止使用相鄰畫素中之具有不同顏色的濾色器所獲得的光混合。

電晶體 205 爲頂部閘極電晶體。電晶體 205 包括半導體層 1006、作用爲閘極絕緣膜之絕緣膜 1007、及作用爲閘極電極之佈線 213。另外，雖對於半導體層 1006 之材料並無特別限制，較佳使用結晶半導體來實現具有高遷移率的電晶體 205。更佳地，使用多晶矽層或單晶矽層。此外，電

晶體 205 可為 p 通道電晶體或 n 通道電晶體。在此實施例中，使用包括結晶矽層之 n 通道電晶體作為電晶體 205。

電晶體 206 為底部閘極電晶體。電晶體 206 包括半導體層 1012、作用為閘極絕緣膜之絕緣膜 1011、及閘極電極 1010。電晶體 206 作用為切換器，其選擇是否將從電晶體 205 所產生之輸出信號供應置光感測器輸出信號線 211。電晶體 206 較佳具有明顯低的關閉狀態電流。因此，較佳使用氧化物半導體層作為半導體層 1012。更佳地，使用高純度氧化物半導體層作為半導體層 1012。在此實施例中，使用包括高純度氧化物半導體層之 n 通道電晶體作為電晶體 206。

另外，在光二極體 204 及電晶體 205 上方形成電晶體 206，其中絕緣膜 1009 夾置其間。當依照此方式在不同層中形成電晶體 206 及光二極體 204 時，可增加光二極體 204 的面積，所以可增加由光二極體 204 接收到之光的量。

此外，較佳形成電晶體 206 使電晶體 206 的至少部分重疊光二極體 204 之 p 型層 1021 或 n 型層 1023。此外，較佳形成電晶體 206，以不重疊光二極體 204 之 i 型層 1022。在此實施例中，如第 15 圖中所示，電晶體 206 的至少部分重疊光二極體 204 之 n 型層 1023 且形成電晶體 206 而不重疊光二極體 204 之 i 型層 1022。因此，可增加光二極體 204 的面積並可有效率地接收光。注意到同樣在 pn 二極體的情況中，當減少電晶體 206 重疊 pn 接面部分的面積時，可有效率地接收光。

注意到在高純度氧化物半導體層中，可將不利影響包括氧化物半導體之電晶體的電氣特性之雜質降至非常低的位準。氫為不利影響電氣特性之雜質的一典型範圍。氫為在氧化物半導體中可為載子施體的雜質。當氧化物半導體包括大量的氫時，氧化物半導體可能有n型傳導性。包括包含大量氫的氧化物半導體之電晶體為通常啓通。另外，電晶體的啓通/關閉比例不夠高。因此，在此說明書中，「高純度氧化物半導體」為盡可能地從其減少氫之本質或實質上本質氧化物半導體。作為高純度氧化物半導體之一範例，有載子濃度低於 $1 \times 10^{14} / \text{cm}^3$ ；較佳低於 $1 \times 10^{12} / \text{cm}^3$ 或；更佳低於 $1 \times 10^{11} / \text{cm}^3$ 或低於 $6 \times 10^{10} / \text{cm}^3$ 的氧化物半導體層。包括藉由大幅移除通道形成區域用之氧化物半導體層內所含之氫而得的高純度氧化物半導體之電晶體比例如包括通道形成區域用之矽的電晶體有低許多的關閉狀態電流。注意到在此實施例中，於下將包括高純度氧化物半導體之電晶體敘述成n通道電晶體。

接下來，於下說明包括高純度氧化物半導體之電晶體的關閉狀態電流之測量結果，其係使用測試元件群（亦稱為TEG）所獲得。

在TEG中，提供具有 L/W （通道長度 L 對通道寬度 W 的比例） $= 3 \mu\text{m} / 10000 \mu\text{m}$ 的薄膜電晶體，其中各具有 $L/W = 3 \mu\text{m} / 50 \mu\text{m}$ （厚度 d ：30 nm）之兩百個電晶體並聯連接。第16圖繪示該電晶體的初始特性。為了測量電晶體的初始特性，在基板溫度在室溫的條件下，當源極－閘極電

壓（此後稱為閘極電壓或 V_G ）改變時，源極－汲極電流（此後稱為汲極電流或 I_D ）之特性的改變，亦即測量之 V_G - I_D 特性，源極－汲極電壓（此後稱為汲極電壓或 V_D ）為 1 V 或 10 V，且 V_G 從 -20 改變至 +20 V。在此，藉由從 -20 至 +5 V 的範圍來顯示 V_G - I_D 特性之測量結果。

如第 16 圖中所示，具有 $10000\mu\text{m}$ 的頻道寬度 W 之電晶體在 1 V 及 10 V 的 V_D 具有 $1 \times 10^{-13}\text{A}$ 或更少的關閉狀態電流，其少於或等於測量裝置（半導體參數分析器，由 Agilent Technologies Inc. 所製造之 Agilent 4156C）之解析度（100 fA）。每微米通道寬度之關閉狀態電流對應至 $10\text{ aA}/\mu\text{m}$ 。

在此說明書中，關閉狀態電流（亦稱為漏電流）為在 n 通道電晶體之臨限電壓 V_{th} 的位準為正的情況中當在室溫施加從 -20 至 -5 V 的範圍中之給定閘極電壓時在 n 通道電晶體的源極及汲極之間流動的電流。注意到室溫為 15 至 25 °C。揭露在此說明書中的包括氧化物半導體層之電晶體在室溫具有 $100\text{ aA}/\mu\text{m}$ 或更少的每通道寬度（ W ）之電流，更佳地 $10\text{ zA}/\mu\text{m}$ 或更少。

注意到若已知關閉狀態電流量汲極電壓的位準，可使用歐姆定律來計算當電晶體為關閉時之電阻（關閉電阻 R ）。若已知通道形成區域之剖面 A 及通道長度 L ，從 $\rho = RA/L$ 的公式可計算出關閉狀態電阻率 ρ （ R 指示關閉電阻）。關閉狀態電阻率較佳為 $1 \times 10^9\ \Omega \cdot \text{m}$ 或更高（或 $1 \times 10^{10}\ \Omega \cdot \text{m}$ 或更高）。在此，可從 $A = dW$ 的公式來計算出剖面 A （ d 為通道形成區域之厚度且 W 為通道寬度）。

另外，包括高純度氧化物半導體之電晶體的溫度特性為合宜。典型上，在當溫度在從 -25 至 150°C 的範圍中改變時測量電晶體之電流－電壓特性的情況中，啓通狀態電流、關閉狀態電流、場效遷移率、次臨限值（S值）及臨限電壓幾乎不因溫度而改變及惡化。

此外，氧化物半導體層之能隙為 2 eV 或更多；較佳 2.5 eV 或更多；更佳 3 eV 或更多。

接下來，說明包括氧化物半導體之電晶體的熱載子惡化。

熱載子惡化為電晶體特性的惡化，例如，因為藉由從汲極附近的通道注入到閘極絕緣膜中使加速到高速之電子變成固定電荷的現象，或加速到高速之電子在閘極絕緣膜的界面形成捕陷能階的現象，而使臨限電壓波動或產生漏電流。熱載子惡化的因素為通道熱電子注入（CHE注入）及汲極突崩熱載子注入（DAHC注入）。

由於矽的帶隙小如 1.12 eV ，因突崩潰導致像突崩般輕易產生電子，且加速到高速而翻越阻障至閘極絕緣膜之電子的數量增加。相比之下，在此實施例中所述之氧化物半導體具有 3.15 eV 的大帶隙；因此，不會輕易發生突崩潰，且對熱載子惡化的電阻比矽要高。

接下來，說明在基板1001上製造具有光二極體204、電晶體205、及電晶體206的光感測器之方法。

首先，在基板1001上方形成半導體層1005及半導體層1006。較佳使用結晶半導體作為半導體層1005及半導體層

1006的材料。尤其，較佳使用多晶矽或單晶矽。

在此，說明使用單晶矽來在基板1001上方形成半導體層1005及半導體層1006之方法的範例。首先，在單晶矽基板的預定深度藉由離子照射或之類形成損壞區域。接著，單晶矽基板及基板1001附接在一起，以絕緣膜設置在其之間。之後，從損壞區域分離單晶矽基板，並在基板1001上方形成半導體膜。藉由蝕刻或之類將半導體膜處理（圖案化）成希望的形狀，以形成半導體層1005及半導體層1006。在此，較佳在蝕刻程序之前及/或之後加熱半導體層，以減少包含在已分離之半導體層中的晶體缺陷並且平坦化半導體層之表面。可使用雷射光、RTA（迅速熱退火）、或電爐作為加熱機構。如上述，可在相同程序中形成半導體層1005及半導體層1006；因此，可減少製程數量。因此，在相同表面上使用相同材料來形成半導體層1005及半導體層1006。

注意到較佳提供絕緣膜，其充當基板1001與半導體層1005及半導體層1006之間的基底膜。基底膜具有防止雜質元素從基板1001擴散的功能，並且可形成為具有包括選自氮化矽膜、氧化矽膜、氮氧化矽膜、或氧氮化矽膜的一或更多膜之單層結構或分層結構。

接著，在半導體層1005及半導體層1006上方形成絕緣膜1007。絕緣膜1007作用為電晶體205的閘極絕緣膜。絕緣膜1007可形成為具有包括選自氮化矽膜、氧化矽膜、氮氧化矽膜、或氧氮化矽膜的一或更多膜之單層結構或分層

結構。另外，可藉由電漿增進CVD、噴濺、或之類來形成絕緣膜1007。

接著，在絕緣膜1007中形成接觸孔，並接著形成佈線208及213。佈線208經由接觸孔電連接至p型層1021（光二極體204的陽極側）。佈線213經由接觸孔電連接至n型層1023（光二極體204的陰極側）。另外，佈線213充當電晶體205的閘極電極。

佈線208及213形成為具有包括諸如鉬、鈦、鉻、鉕、鎢、鋁、銅、鈹、或鈳的金屬材料或含有金屬材料做為主成分的合金材料之單層結構或分層結構。佈線208及213之兩層結構的特定範例包括其中鉬層堆疊在鋁層上方的結構、其中鉬層堆疊在銅層上方的結構、其中氮化鈦層或氮化鉕層堆疊在銅層上方的結構、以及其中鉬層堆疊在氮化鈦層上方的結構。作為三層結構的特定範例，有其中堆疊鎢層（或氮化鎢層）、鋁及矽的合金層（或鋁及鈦的合金層）、及氮化鈦層（或鈦層）的結構。注意到可使用透光導電膜來形成閘極電極。透光導電氧化物為透光導電膜的一特定範例。

接著，形成絕緣膜1009，以覆蓋絕緣膜1007及佈線208及213。絕緣膜1009可具有單層結構或分層結構。例如，絕緣膜1009可具有其中有機樹脂膜堆疊在無機絕緣膜上方的結構。無機絕緣膜具有防止雜質進入光二極體204或電晶體205的功能。有機樹脂膜具有平坦化表面之功能。作為無機絕緣膜的材料，可使用氧化矽層、氮化矽層、氧

氮化矽層、氮氧化矽層、或氧化鋁層。作為有機樹脂膜的材料，可使用諸如聚酰亞胺、丙烯酸樹脂、苯並環丁烯、聚酰胺、或環氧樹脂的耐熱有機材料。除了有機材料外，還可使用矽氧烷為基的樹脂。在此，矽氧烷為基樹脂對應至使用矽氧烷為基的材料作為起始材料所形成的包括 Si-O-Si 鍵的樹脂。矽氧烷為基樹脂可包括有機基（如烷基或芳基）或氟基作為替代物。另外，有機基可包括氟基。

對於形成無機絕緣膜之方法並無特別限制。可藉由電漿增進 CVD、噴濺、或之類來形成無機絕緣膜。此外，對於形成有機樹脂膜之方法並無特別限制。根據材料，可藉由諸如噴濺、SOG 方法、旋塗方法、浸塗方法、噴塗方法、或液滴釋放方法（如噴墨方法、網板印刷、或偏置印刷）之方法，以諸如醫生刀、捲繞塗佈機、簾式塗佈機、或刀式塗佈機的工具，形成有機樹脂膜。

接著，在絕緣膜 1009 上方形成閘極電極 1010。閘極電極的端部較佳變成錐形，因為可改善堆疊在其上之閘極絕緣膜的覆蓋。注意到可用為佈線 208 及 213 之材料可適當地用為閘極電極 1010 之材料。

接著，在閘極電極 1010 上方形成絕緣膜 1011。可藉由電漿增進 CVD、噴濺、或之類來形成絕緣膜 1011，其具有包括氮化矽膜、氧化矽膜、氮氧化矽膜、氧氮化矽膜、或氧化鋁膜之單層結構或分層結構。注意到為了使絕緣膜 1011 中不含有大量的氫，較佳藉由噴濺沉積絕緣膜 1011。在藉由噴濺沉積氧化矽膜的情況中，使用矽靶材或石英靶

材作為靶材，並使用氧及氫之混合氣體作為噴濺氣體。

替代地，絕緣膜 1011 可具有其中從閘極電極 1010 側依序堆疊氮化矽膜及氧化矽膜的結構。例如，可以一種方式形成 100 nm 厚的閘極絕緣膜，使得藉由噴濺形成具有 50 至 200 nm 之厚度的氮化矽膜（ SiN_y （ $y>0$ ））作為第一閘極絕緣層，並在第一閘極絕緣層上方堆疊具有 5 至 300 nm 之厚度的氧化矽膜（ SiO_x （ $x>0$ ））作為第二閘極絕緣層。

接下來，在絕緣膜 1011 上方形成半導體層。在此實施例中，藉由噴濺形成氧化物半導體層作為半導體層。

在此，為了使包含在氧化物半導體層中之氫、羥基、及濕氣盡可能的少，較佳藉由在噴濺設備中之預熱室中預熱基板 1001 作為沉積的預先處理來排除及抽空吸收至絕緣膜 1011 上的如氫或濕氣的雜質。注意到作為設置在預熱室中之抽空機構，低溫泵為較佳。

作為氧化物半導體層之沉積靶材，可使用含有氧化鋅作為主要成份之金屬氧化物。例如，可使用具有 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:1$ [莫耳比] 的成分比例之靶材。替代地，可使用具有 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:2$ [莫耳比] 或 $\text{In}_2\text{O}_3:\text{Ga}_2\text{O}_3:\text{ZnO}=1:1:4$ [莫耳比] 的成分比例之靶材。替代地，可使用含有在 2 至 10 wt% 的 SiO_2 的靶材。氧化物半導體靶材之填充速率為 90 % 至 100 %，較佳 95 % 至 99.9 %。藉由使用具有高填充速率之氧化物半導體靶材，可形成密實的氧化物半導體層。

注意到可在稀有氣體（典型為氬）周圍環境、氧周圍

環境、或稀有氣體及氧之周圍環境中沉積氧化物半導體層。在此，作為用於沉積氧化物半導體層之噴濺氣體，較佳使用高純度氣體，從其移除掉諸如氫、水、羥基、或氫化物的雜質至約 ppm 或 ppb 的濃度。

以於減壓下的處理室中把持基板；移除處理室中殘留的濕氣；引進噴濺氣體（從其移除了氫及濕氣）到處理室中；並使用金屬氧化物作為靶材的方式，在絕緣膜 1011 上方沉積氧化物半導體層。為了移除處理室中殘留的濕氣，較佳使用吸付真空泵。例如，較佳使用低溫泵、離子泵、或鈦昇華泵。作為抽空機構，可使用添加冷陷之渦輪泵。例如，使用低溫泵從處理室移除氫原子、含有氫原子之化合物（如水（ H_2O ））、（較佳，含有碳原子之化合物）、及之類。因此，可降低沉積在處理室中之氧化物半導體層中所含的雜質濃度。此外，當沉積氧化物半導體層時，可將基板保持在室溫或加熱至低於 $400^{\circ}C$ 的溫度。

作為氧化物半導體層之沉積條件的範例，可採用下列條件：基板在室溫；基板與靶材間的距離為 110 mm；壓力為 0.4 Pa；直流（DC）電為 0.5 kW；並使用含氧及氫之混合周圍環境（氧之流速為 15 sccm 且氫的流速為 30 sccm）。注意到使用脈衝式直流（DC）電源為佳，因為可減少塵埃並且膜厚度分佈均勻。氧化物半導體層的厚度為 2 至 200 nm，較佳 5 至 30 nm。注意到氧化物半導體膜之適當的厚度隨氧化物半導體材料而變，且可根據材料適當設定厚度。

雖在給定範例中使用為三金屬元素之氧化物的 In-Ga-

Zn-O爲基的氧化物作爲氧化物半導體，可使用下列的氧化物：爲四金屬元素的氧化物之In-Sn-Ga-Zn-O爲基的氧化物；爲三金屬元素的氧化物之In-Sn-Zn-O爲基的氧化物、In-Al-Zn-O爲基的氧化物、Sn-Ga-Zn-O爲基的氧化物、Al-Ga-Zn-O爲基的氧化物、或Sn-Al-Zn-O爲基的氧化物；爲兩金屬元素的氧化物之In-Zn-O爲基的氧化物、Sn-Zn-O爲基的氧化物、Al-Zn-O爲基的氧化物、Zn-Mg-O爲基的氧化物、Sn-Mg-O爲基的氧化物、或In-Mg-O爲基的氧化物；In-O爲基的氧化物；Sn-O爲基的氧化物；Zn-O爲基的氧化物；及之類。氧化物半導體可進一步含有矽。此外，氧化物半導體可爲非晶型或結晶型。此外，氧化物半導體可爲非單晶或單晶。

作爲氧化物半導體層，可使用由 $\text{InMO}_3(\text{ZnO})_m$ ($m > 0$) 所表示之薄膜。在此，M標示選自Ga、Al、Mn、或Co的一或更多金屬元素。例如，M可爲Ga、Ga及Al、Ga及Mn、或Ga及Co。

接著，在光微影程序中將氧化物半導體層處理成半導體層1012。注意到可藉由噴墨方法形成用於形成半導體層1012的阻劑。當藉由噴墨方法形成阻劑時，不使用光遮罩；因此可減少製造成本。

注意到作爲氧化物半導體層之蝕刻，可採用乾蝕刻、濕蝕刻、或乾蝕刻及濕蝕刻兩者。

在乾蝕刻的情況中，可使用平行板反應性離子蝕刻（RIE）方法或電感式耦合電漿（ICP）蝕刻方法。爲了將層

蝕刻成希望的形狀，適當地調整蝕刻條件（施加至線圈形電極之電力量、施加至基板側上之電極的電力量、基板側上之電極的溫度、及之類）。

作為乾蝕刻之蝕刻氣體，含有氯之氣體（氯為基之氣體，如氯（ Cl_2 ）、三氯化硼（ BCl_3 ）、四氯化矽（ SiCl_4 ）、或四氯化碳（ CCl_4 ））為佳；然而，可使用含有氟之氣體（氟為基之氣體，如四氟化碳（ CF_4 ）、六氟化硫（ SF_6 ）、三氟化氮（ NF_3 ）、或三氟甲烷（ CHF_3 ））、溴化氫（ HBr ）、氧（ O_2 ）、添加諸如氦（ He ）或氬（ Ar ）至其之這些氣體的任何者、或之類。

作為濕蝕刻之蝕刻劑，可使用磷酸、醋酸、及硝酸的混合溶液、過氧化氫混合物（31%的過氧化氫溶液：28%的氨水：水=5:2:2）、或之類。替代地，可使用 ITO-07N（由 KANTO CHEMICAL CO., INC. 所製造）。可根據氧化物半導體的材料適當地調整蝕刻條件（如蝕刻劑、蝕刻時間、及溫度）。

在濕蝕刻的情況中，藉由清理連同被蝕刻掉之材料一起移除蝕刻劑。可純化包括已移除之材料的蝕刻劑之廢液並可重複使用包含在廢液中之材料。當在蝕刻後從廢液收集到包含在氧化物半導體層中之材料（諸如銦之稀有金屬）並重複加以使用時，可有效率地使用資源。

在此實施例中，藉由使用磷酸、醋酸、及硝酸的混合溶液作為蝕刻劑的濕蝕刻來形成半導體層 1012。

接著，使半導體層 1012 受到第一熱處理，以使氧化物

半導體層脫水或脫氫。第一熱處理的溫度為 400°C 至 750°C ，較佳高於或等於 400°C 且低於基板之應變點。在此，將基板引入電爐中，其為熱處理設備之一，並在氮氣體環境中於 450°C 使氧化物半導體層受到熱處理一小時。因此，防止水或氫的混合物進入氧化物半導體層中並獲得氧化物半導體層。經由第一熱處理，可從半導體層1012移除氫、水、羥基、或之類。

注意到熱處理設備不限於電爐，且可設有從加熱器（如電阻式加熱器）藉由熱傳導或熱輻射來加熱待處理的物體之裝置。例如，可使用諸如氣體迅速熱退火（GRTA）設備或燈迅速熱退火（LRTA）設備的迅速熱退火（RTA）設備。LRTA設備為以從諸如鹵素燈、金屬鹵化物、氬弧燈、碳弧燈、高壓鈉燈、或高壓汞燈的燈所發射之光的輻射（電磁波）加熱待處理物體之設備。GRTA設備為使用高溫氣體來執行熱處理的設備。可用作惰性氣體（典型為諸如氬之稀有氣體）或氮氣作為氣體。

例如，作為第一熱處理，可以下列方式執行GRTA。將基板轉移到並放置在加熱至 650°C 至 700°C 的高溫之惰性氣體中，並在該處加熱數分鐘，並接著自己加熱至高溫的惰性氣體轉移並取出基板。GRTA允許在短時間中高溫的熱處理。

在第一熱處理中，較佳水、氫、或之類不包括在周圍環境中。替代地，較佳引進熱處理設備中之諸如氮、氬、氦、或氫的氣體之純度較佳為6N（99.9999%）或更高；較

佳 7N (99.99999%) 或更高 (亦即 , 雜質濃度為 1 ppm 或更低 , 較佳 0.1 ppm 或更低) 。

注意到根據第一熱處理之條件或氧化物半導體層之材料 , 可藉由第一熱處理結晶半導體層 1012 且其之晶體結構可改變成微晶結構或多晶結構。例如 , 氧化物半導體層可為具有 80% 或更多的結晶度之微晶氧化物半導體層。注意到即使當執行了第一熱處理 , 半導體層 1012 可能為無結晶之非晶氧化物半導體層。半導體層 1012 可能為氧化物半導體層 , 其中微晶部分 (具有 1 至 20 nm (典型 2 至 4 nm) 的粒徑) 混合到非晶氧化物半導體層中。

另外 , 在半導體層 1012 上執行的第一處理可在氧化物半導體層被處理成島狀氧化物半導體層之前於其上執行。在那情況中 , 在第一熱處理之後 , 從熱處理設備取出基板並執行第一光微影程序。替代地 , 可在氧化物半導體層上方形成佈線 211 及佈線 1014 之後或在佈線 211 及佈線 1014 上方形成絕緣膜 1031 之後執行第一熱處理。

雖執行第一熱處理的主要目的在於從氧化物半導體層移除諸如氫、水、或羥基的雜質 , 在第一熱處理中可能會在氧化物半導體層中產生氧缺陷。因此 , 較佳在第一熱處理之後執行過度氧化處理。詳言之 , 執行例如在氧周圍環境或含氮或氧之周圍環境 (例如 , 氮對氧的體積比為 4 比 1) 中之熱處理作為在第一熱處理之後的過度氧化處理。替代地 , 可採用在氧周圍環境中之電漿處理。

接著 , 在於絕緣膜 1007、絕緣膜 1009、及絕緣膜 1011

之中形成接觸孔之後形成導電膜。

注意到較佳在導電膜形成之前執行逆噴濺，以移除附著在半導體層 1012 及絕緣膜 1011 的表面上之阻劑殘餘。

可藉由噴濺、真空蒸發、或之類形成導電膜。作為導電膜之材料，可使用選自鋁、鉻、銅、鉭、鈦、鉬、或鎢的元素；含有該元素之合金；含有該些元素之複數個的組合之合金；或之類。替代地，可使用選自錳、鎂、鋅、銻、及釷的一或更多材料。替代地，可使用透光導電膜。透光導電氧化物為透光導電膜的一特定範例。

此外，導電膜可具有單層結構或兩或更多層之分層結構。例如，可提供含矽之鋁膜的單層結構、其中鈦膜堆疊在含矽之鋁膜上方的兩層結構、其中鈦膜、鋁膜、及鈦膜依此順序堆疊之三層結構、及之類。

接著，選擇性蝕刻導電膜以形成佈線 211、佈線 1014、及佈線 212。注意到必須適當調整每一材料及蝕刻條件，使得在蝕刻導電膜時不會移除半導體層 1012 且不暴露出形成在半導體層 1012 下方的絕緣膜 1011。因此，在此實施例中，使用 In-Ga-Zn-O 為基的氧化物半導體作為半導體層 1012，使用鈦膜作為導電膜，並使用過氧化氫氨混合物（在 28 wt% 的氨水：在 31 wt% 的過氧化氫溶液）作為導電膜之蝕刻劑，以不蝕刻掉半導體層 1012 的部份。然而，本發明不限於此結構。換言之，蝕刻半導體層 1012 的部份，所以可形成具有溝渠（或凹部）的氧化物半導體層。注意到包括具有溝渠（或凹部）的氧化物半導體層的這種電晶體

稱為通道蝕刻電晶體。

在藉由蝕刻形成佈線 211、佈線 1014、及佈線 212 之後，較佳執行使用如 N_2O 、 N_2 、或 Ar 之氣體的電漿處理，以移除氧化物半導體層 1012 的暴露部分之表面上所吸收之水或之類。此外，可使用氧及氬的混合氣體來執行電漿處理。在此實施例中，執行任一電漿處理。

接著，在電漿處理之後，在不暴露於空氣下形成絕緣膜 1031，其接觸半導體層 1012 的暴露區域、佈線 211、佈線 1014、及佈線 212。此時，較佳在移除殘留在處理室中之濕氣的同時形成絕緣膜 1031，使氫、羥基、或濕氣不包含在半導體層 1012 及絕緣膜 1031 中。為了移除殘留在處理室中之濕氣，較佳使用吸付真空泵。例如，較佳使用低溫泵、離子泵、或鈦昇華泵。作為抽空機構，可使用添加冷陷之渦輪泵。例如，使用低溫泵從處理室抽空氫原子、含有氫原子之化合物（如水（ H_2O ））、及之類。因此，可降低沉積在處理室中之絕緣膜 1031 中所含的雜質濃度。

在此實施例中，形成氧化物絕緣膜作為絕緣膜 1031。例如，以將其上形成半導體層 1012、佈線 211、佈線 1014、及佈線 212 的基板 1001 保持在室溫或加熱至低於 $100^\circ C$ 之溫度；引進從其移除氫及濕氣的包括高純度氧之噴濺氣體；並使用矽靶材的方式，形成氧化矽膜作為絕緣膜 1031。注意到取代氧化矽膜，可使用氧化矽膜、氧氮化矽膜、氧化鋁膜、氧氮化鋁膜、或之類作為氧化物絕緣膜。

例如，藉由在下列條件下的 DC 噴濺來沉積氧化矽膜：

使用具有 6N 純度之硼摻雜的矽靶材（具有 $0.01\ \Omega \cdot \text{cm}$ 之電阻率）；基板與靶材間的距離（T-S 距離）為 89 mm；壓力為 0.4 Pa；DC 電源為 6 kW；且周圍環境為氧周圍環境（氧流速為 100%）。氧化矽膜的厚度為 300 nm。注意到取代矽靶材，可使用石英（較佳合成石英）作為靶材。可使用氧或氧及氫的混合氣體作為噴濺氣體。

另外，較佳在絕緣膜 1031 及半導體層 1012 互相接觸的狀態中在 100 至 400°C 執行第二熱處理。藉由此熱處理，包含在半導體層 1012 中之諸如氫、濕氣、羥基、或氫化物之雜質擴散至絕緣膜 1031，以減少半導體層 1012 中所含之雜質。

經由上述步驟，可形成包括半導體層 1012 的電晶體 206，該氧化物半導體層之氫、濕氣、羥基、或氫化物的濃度降低。如此實施例中所述，當在沉積氧化物半導體層時移除反應周圍環境中殘留的濕氣時，可降低氧化物半導體層中之氫及氫化物的濃度。據此，可獲得本質或實質上本質的半導體。

（實施例 5）

在此實施例中，說明包括具有光感測器之半導體裝置的電子裝置之範例。電子裝置之特定範例包括顯示裝置、膝上型電腦、設有記錄媒體之影像再生裝置（尤其可再生儲存在諸如記憶卡或記憶棒的輔助記憶體裝置中之影像資料的裝置）、蜂巢式電話、可攜式遊戲機、個人數位助理

、電子書讀取器、如視訊相機及數位靜態相機的相機、導航系統、音頻再生裝置（如車用音頻裝備或音頻構件組）、影印機、傳真機、印表機、多功能印表機、自動收銀機（ATM）、販賣機、及之類。

本發明之一實施例的半導體裝置具有光感測器之高檢測準確性；因此，當安裝這種半導體裝置到電子裝置上時，可提供非常可靠的電子裝置。

此申請案根據在2010年1月15日向日本專利局申請的日本專利申請案序號2010-007249，其全部內容以引用方式包含於此。

【圖式簡單說明】

在附圖中：

第1圖繪示包括光感測器之半導體裝置的一範例；

第2圖繪示光感測器的一範例；

第3圖繪示包括光感測器讀出電路的一範例；

第4圖繪示包括光感測器讀出電路的一範例；

第5圖繪示包括光感測器讀出電路的一範例；

第6圖繪示包括光感測器讀出電路的一範例；

第7圖繪示包括光感測器之半導體裝置的時序圖之一範例；

第8圖繪示包括光感測器之半導體裝置的時序圖之一範例；

第9圖繪示包括光感測器之顯示裝置的一範例；

第 10 圖 繪 示 包 括 光 感 測 器 之 畫 素 的 一 範 例 ；

第 11 A 及 11 B 圖 繪 示 光 感 測 器 的 一 範 例 ；

第 12 A 及 12 B 圖 繪 示 光 感 測 器 的 一 範 例 ；

第 13 A 至 13 C 圖 繪 示 光 感 測 器 的 一 範 例 ；

第 14 圖 繪 示 包 括 光 感 測 器 之 半 導 體 裝 置 的 時 序 圖 之 一
範 例 ；

第 15 圖 為 繪 示 包 括 光 感 測 器 之 半 導 體 裝 置 的 一 範 例 之
剖 面 圖 ； 以 及

第 16 圖 繪 示 電 晶 體 的 電 氣 特 性 。

【 主 要 元 件 符 號 說 明 】

100：觸碰板

101：畫素部

102：顯示元件控制電路

103：光感測器控制電路

104：畫素

105：顯示元件

106：光感測器

107：顯示元件驅動器電路

108：顯示元件驅動器電路

109：光感測器讀出電路

110：光感測器驅動器電路

120：光感測器部

201：電晶體

- 202 : 儲存電容器
- 203 : 液晶元件
- 204 : 光二極體
- 205 : 電晶體
- 206 : 電晶體
- 207 : 閘極信號線
- 208 : 光二極體重設信號線
- 209 : 閘極信號線
- 210 : 視頻資料信號線
- 211 : 光感測器輸出信號線
- 212 : 光感測器參考信號線
- 213 : 佈線
- 231 : 電晶體
- 232 : 佈線
- 233 : 電容器
- 234 : 佈線
- 241 : 電晶體
- 242 : 佈線
- 243 : 佈線
- 244 : 佈線
- 301 : 數位/類比轉換器
- 302 : 數位/類比轉換器
- 303 : 數位/類比轉換器
- 304 : 數位/類比轉換器

- 305 : 數位 / 類 比 轉 換 器
- 306 : 數位 / 類 比 轉 換 器
- 307 : 數位 / 類 比 轉 換 器
- 308 : 數位 / 類 比 轉 換 器
- 309 : 數位 / 類 比 轉 換 器
- 310 : ADC 控 制 電 路
- 311 : 光 感 測 器 信 號 線
- 312 : 光 感 測 器 信 號 線
- 313 : 光 感 測 器 信 號 線
- 314 : 光 感 測 器 信 號 線
- 315 : 光 感 測 器 信 號 線
- 316 : 光 感 測 器 信 號 線
- 317 : 光 感 測 器 信 號 線
- 318 : 光 感 測 器 信 號 線
- 319 : 光 感 測 器 信 號 線
- 320 : 輸 出 信 號 線
- 321 : ADC 輸 出 信 號 線
- 322 : ADC 輸 出 信 號 線
- 323 : ADC 輸 出 信 號 線
- 324 : ADC 輸 出 信 號 線
- 325 : ADC 輸 出 信 號 線
- 326 : ADC 輸 出 信 號 線
- 327 : ADC 輸 出 信 號 線
- 328 : ADC 輸 出 信 號 線

329 : ADC輸出信號線
 331 : ADC控制信號線
 332 : ADC控制信號線
 333 : ADC控制信號線
 334 : ADC控制信號線
 335 : ADC控制信號線
 336 : ADC控制信號線
 337 : ADC控制信號線
 338 : ADC控制信號線
 339 : ADC控制信號線
 341 : 輔助讀出電路
 342 : 輔助讀出電路
 343 : 輔助讀出電路
 344 : 輔助讀出電路
 345 : 輔助讀出電路
 346 : 輔助讀出電路
 347 : 輔助讀出電路
 348 : 輔助讀出電路
 349 : 輔助讀出電路
 351 : 電路控制信號線
 352 : 電路控制信號線
 353 : 電路控制信號線
 354 : 電路控制信號線
 355 : 電路控制信號線

- 356 : 電路控制信號線
- 357 : 電路控制信號線
- 358 : 電路控制信號線
- 359 : 電路控制信號線
- 401 : 振盪電路 VCO
- 402 : 計數器電路
- 403 : 輸出信號線
- 404 : 停止信號線
- 405 : 重設信號線
- 406 : 設定信號線
- 407 : 計數值增加及減少控制信號線
- 500 : 非或電路
- 501 : 電晶體
- 502 : 電晶體
- 503 : 電晶體
- 504 : 電晶體
- 505 : 電晶體
- 506 : 電晶體
- 507 : 電晶體
- 508 : 電晶體
- 509 : 電晶體
- 510 : 電晶體
- 511 : 電晶體
- 512 : 電晶體

513 : 電 晶 體

514 : 電 晶 體

515 : 電 晶 體

516 : 電 晶 體

517 : 電 晶 體

518 : 電 晶 體

519 : 重 設 正 反 器

520 : 重 設 正 反 器

521 : 重 設 正 反 器

522 : 重 設 正 反 器

523 : 正 反 器

524 : 正 反 器

525 : 正 反 器

526 : 正 反 器

527 : 信 號 線

528 : 信 號 線

529 : 信 號 線

530 : 信 號 線

531 : 信 號 線

532 : 信 號 線

533 : 信 號 線

534 : 信 號 線

535 : 信 號 線

536 : 信 號 線

537 : 信號線

538 : 信號線

539 : 加法 / 減法 電路

601 : 電 晶 體

602 : 儲 存 電 容 器

701 : 電 位

702 : 電 位

703 : 電 位

704 : 電 位

705 : 電 位

706 : 電 位

707 : 電 位

708 : 電 位

709 : 電 位

710 : 電 位

711 : 電 位

712 : 電 位

713 : 電 位

714 : 電 位

715 : 電 位

716 : 電 位

717 : 電 位

718 : 電 位

801 : 電 位

802 : 電 位

803 : 電 位

804 : 電 位

805 : 電 位

806 : 電 位

807 : 電 位

808 : 電 位

809 : 電 位

810 : 電 位

811 : 電 位

812 : 電 位

813 : 電 位

814 : 電 位

815 : 電 位

816 : 電 位

817 : 電 位

818 : 電 位

831 : 電 位

1001 : 基 板

1005 : 半 導 體 層

1006 : 半 導 體 層

1007 : 絕 緣 膜

1009 : 絕 緣 膜

1010 : 閘 極 電 極

1011 : 絕緣膜

1012 : 半導體層

1014 : 佈線

1021 : p型層

1022 : i型層

1023 : n型層

1031 : 絕緣膜

1201 : 待檢測之物體

1202 : 照射光

空白頁

七、申請專利範圍：

1. 一種半導體裝置，包含：

類比/數位轉換器，包括振盪電路及計數器電路，其中該計數器電路組態成執行計數值之加法或減法；

光感測器，電連接至該振盪電路，以輸入第一信號至該振盪電路；以及

信號線，電連接至該計數器電路，該信號線被設置以選擇其中該計數器電路執行該計數值之該加法之狀態及其中該計數器電路執行該計數值之該減法之狀態中之一者，

其中該振盪電路組態成輸出藉由轉換該第一信號所得之第二信號至該計數器電路，該第二信號具有根據該第一信號的振盪頻率，

其中該計數器電路組態成藉由使用該第二信號為時脈信號來執行該計數值之該加法或藉由使用該第二信號為時脈信號來執行該計數值之該減法，

其中該光感測器包括光二極體和電晶體，

其中該光二極體為 pin 光二極體，

其中該電晶體包括經由絕緣膜與該光二極體的 p 型層或該光二極體的 n 型層重疊的區域，以及

其中該光二極體的 i 型層包括不與該電晶體重疊的區域。

2. 如申請專利範圍第 1 項所述之半導體裝置，

其中該 pin 光二極體包括矽。

3. 如申請專利範圍第 1 項所述之半導體裝置，

其中該計數器電路組態成，當該光感測器在第二狀態中時藉由執行該計數值之該加法且當該光感測器在該第一狀態中時藉由執行該計數值之該減法以校正輸出值。

4.如申請專利範圍第 1 項所述之半導體裝置，

其中該第一信號為類比信號，以及

其中該第二信號為數位信號。

5.如申請專利範圍第 1 項所述之半導體裝置，進一步包含：

讀出電路，該讀出電路包括：

電晶體；以及

電容器，電連接至該電晶體，

其中佈線電連接至該電晶體及該電容器。

6.一種半導體裝置，包含：

類比/數位轉換器，包括振盪電路及計數器電路，其中該計數器電路組態成執行計數值之加法或減法；

光感測器，包括光二極體、第一電晶體、及第二電晶體；以及

信號線，電連接至該計數器電路，該信號線被設置以選擇其中該計數器電路執行該計數值之該加法之狀態及其中該計數器電路執行該計數值之該減法之狀態中之一者，

其中該光二極體的第一端子電連接至第一佈線，

其中該光二極體的第二端子電連接至該第一電晶體的閘極，

其中該第一電晶體的源極及汲極之一電連接至第二佈

線，

其中該第一電晶體的該源極及該汲極之另一電連接至該第二電晶體的源極及汲極之一，

其中該第二電晶體的該源極及該汲極之另一電連接至組態成輸出第一信號的第三佈線，

其中該第二電晶體的閘極電連接至第四佈線，

其中該振盪電路組態成輸出藉由轉換該第一信號所得之第二信號至該計數器電路，該第二信號具有根據該第一信號的振盪頻率，

其中該計數器電路組態成藉由使用該第二信號為時脈信號來執行該計數值之該加法或藉由使用該第二信號為時脈信號來執行該計數值之該減法，

其中該光二極體為 pin 光二極體，

其中該第二電晶體包括經由絕緣膜與該光二極體的 p 型層或該光二極體的 n 型層重疊的區域，以及

其中該光二極體的 i 型層包括不與該第二電晶體重疊的區域。

7.如申請專利範圍第 6 項所述之半導體裝置，進一步包含在該光二極體的該第二端子與該第一電晶體的該閘極之間的第三電晶體，

其中該第三電晶體的源極及汲極之一電連接至該光二極體的該第二端子，

其中該第三電晶體的該源極及該汲極之另一電連接至該第一電晶體的閘極，以及

其中該第三電晶體的閘極電連接至第五佈線。

8.如申請專利範圍第 7 項所述之半導體裝置，

其中該第一電晶體及該第二電晶體包括了包括結晶矽之第一層，以及

其中該第三電晶體包括了包括氧化物半導體之第二層。

9.如申請專利範圍第 8 項所述之半導體裝置，其中該第二層具有低於 $1 \times 10^{14} / \text{cm}^3$ 的載子濃度。

10.如申請專利範圍第 6 項所述之半導體裝置，其中該第一電晶體及該第二電晶體的至少一者包括了包括氧化物半導體之層。

11.如申請專利範圍第 6 項所述之半導體裝置，其中該 pin 光二極體包括矽。

12.如申請專利範圍第 6 項所述之半導體裝置，

其中該計數器電路組態成，當該光感測器在第二狀態中時藉由執行該計數值之該加法且當該光感測器在該第一狀態中時藉由執行該計數值之該減法以校正輸出值。

13.如申請專利範圍第 6 項所述之半導體裝置，

其中該第一信號為類比信號，以及

其中該第二信號為數位信號。

14.如申請專利範圍第 6 項所述之半導體裝置，

其中該光二極體包括具有 n 型傳導性之第一區域及具有 p 型傳導性之第二區域，

其中該第二電晶體包括閘極電極，以及

其中該閘極電極重疊該第一區域及該第二區域之一。

15.如申請專利範圍第 6 項所述之半導體裝置，

其中該光二極體包括具有 n 型傳導性之第一區域及具有 p 型傳導性之第二區域，以及

其中該第一區域及該第二區域在相同表面上並接觸該相同表面。

16.如申請專利範圍第 6 項所述之半導體裝置，進一步包含：

讀出電路，該讀出電路包括：

第三電晶體；以及

電容器，電連接至該第三電晶體，

其中該第三佈線電連接至該第三電晶體及該電容器。

17.一種半導體裝置，包含：

類比/數位轉換器，包括振盪電路及計數器電路，其中該計數器電路組態成執行計數值之加法或減法；

畫素部，包括光感測器，該光感測器包括光二極體、第一電晶體、及第二電晶體；以及

信號線，電連接至該計數器電路，該信號線被設置以選擇其中該計數器電路執行該計數值之該加法之狀態及其中該計數器電路執行該計數值之該減法之狀態中之一者，

其中該光二極體的第一端子電連接至第一佈線，

其中該光二極體的第二端子電連接至該第一電晶體的閘極，

其中該第一電晶體的源極及汲極之一電連接至第二佈

線，

其中該第一電晶體的該源極及該汲極之另一電連接至該第二電晶體的源極及汲極之一，

其中該第二電晶體的該源極及該汲極之另一電連接至組態成輸出第一信號的第三佈線，

其中該第二電晶體的閘極電連接至第四佈線，

其中該振盪電路組態成輸出藉由轉換該第一信號所得之第二信號至該計數器電路，該第二信號具有根據該第一信號的振盪頻率，以及

其中該計數器電路組態成藉由使用該第二信號為時脈信號來執行該計數值之該加法或藉由使用該第二信號為時脈信號來執行該計數值之該減法，

其中該光二極體為 pin 光二極體，

其中該第二電晶體包括經由絕緣膜與該光二極體的 p 型層或該光二極體的 n 型層重疊的區域，以及

其中該光二極體的 i 型層包括不與該第二電晶體重疊的區域。

18.如申請專利範圍第 17 項所述之半導體裝置，進一步包含在該光二極體的該第二端子與該第一電晶體的該閘極之間的第三電晶體，

其中該第三電晶體的源極及汲極之一電連接至該光二極體的該第二端子，

其中該第三電晶體的該源極及該汲極之另一電連接至該第一電晶體的閘極，以及

其中該第三電晶體的閘極電連接至第五佈線。

19.如申請專利範圍第 18 項所述之半導體裝置，

其中該第一電晶體及該第二電晶體包括了包括結晶矽之第一層，以及

其中該第三電晶體包括了包括氧化物半導體之第二層。

20.如申請專利範圍第 19 項所述之半導體裝置，其中該第二層具有低於 $1 \times 10^{14} / \text{cm}^3$ 的載子濃度。

21.如申請專利範圍第 17 項所述之半導體裝置，其中該第一電晶體及該第二電晶體的至少一者包括了包括氧化物半導體之層。

22.如申請專利範圍第 17 項所述之半導體裝置，其中該 pin 光二極體包括矽。

23.如申請專利範圍第 17 項所述之半導體裝置，

其中該計數器電路組態成，當該光感測器在第二狀態中時藉由執行該計數值之該加法且當該光感測器在該第一狀態中時藉由執行該計數值之該減法以校正輸出值。

24.如申請專利範圍第 17 項所述之半導體裝置，

其中該第一信號為類比信號，以及

其中該第二信號為數位信號。

25.如申請專利範圍第 17 項所述之半導體裝置，

其中該第二電晶體包括閘極電極，以及

其中該閘極電極重疊該 n 型層及該 p 型層之一。

26.如申請專利範圍第 17 項所述之半導體裝置，

其中該 n 型層及該 p 型層在相同表面上並接觸該相同表面。

27.如申請專利範圍第 17 項所述之半導體裝置，進一步包含：

讀出電路，該讀出電路包括：

第三電晶體；以及

電容器，電連接至該第三電晶體，

其中該第三佈線電連接至該第三電晶體及該電容器。

28.一種半導體裝置，包含：

光感測器；以及

讀出電路，

其中該讀出電路包含類比/數位轉換器，

其中從該光感測器輸出的訊號係輸入到該讀出電路，

其中該光感測器包含光二極體和電晶體，

其中該光二極體為側接面 pin 二極體，

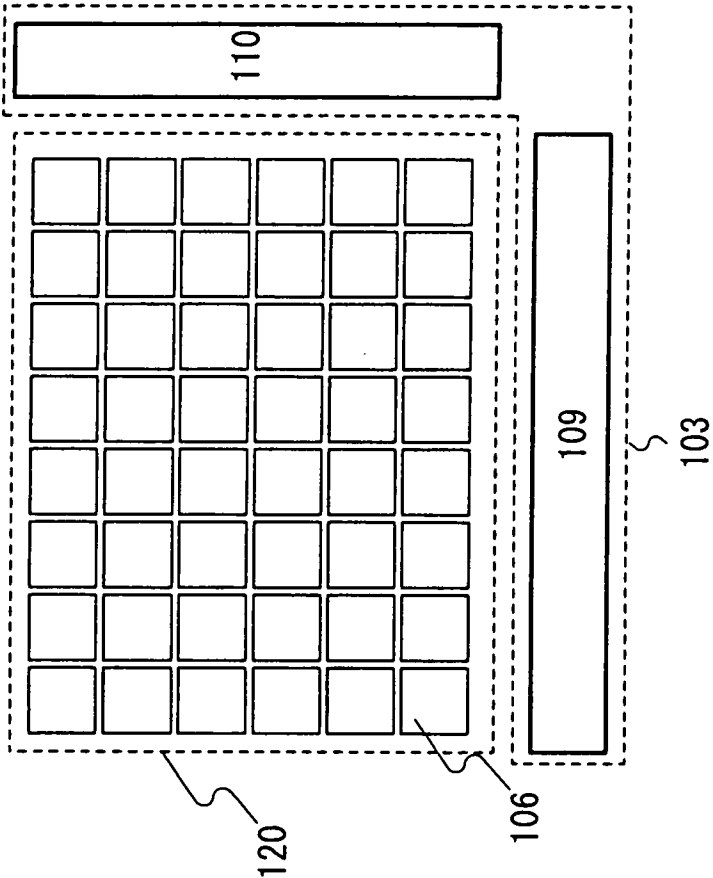
其中該電晶體包含通道形成區域中的氧化物半導體，

其中該電晶體包括與該光二極體的 p 型層或 n 型層重疊的區域，以及

其中該電晶體不與該光二極體的 i 型層重疊。

八、圖式：

第1圖



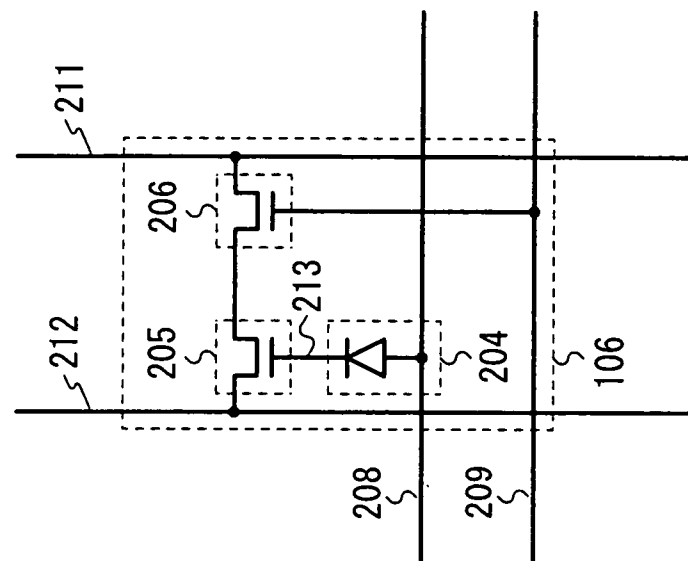
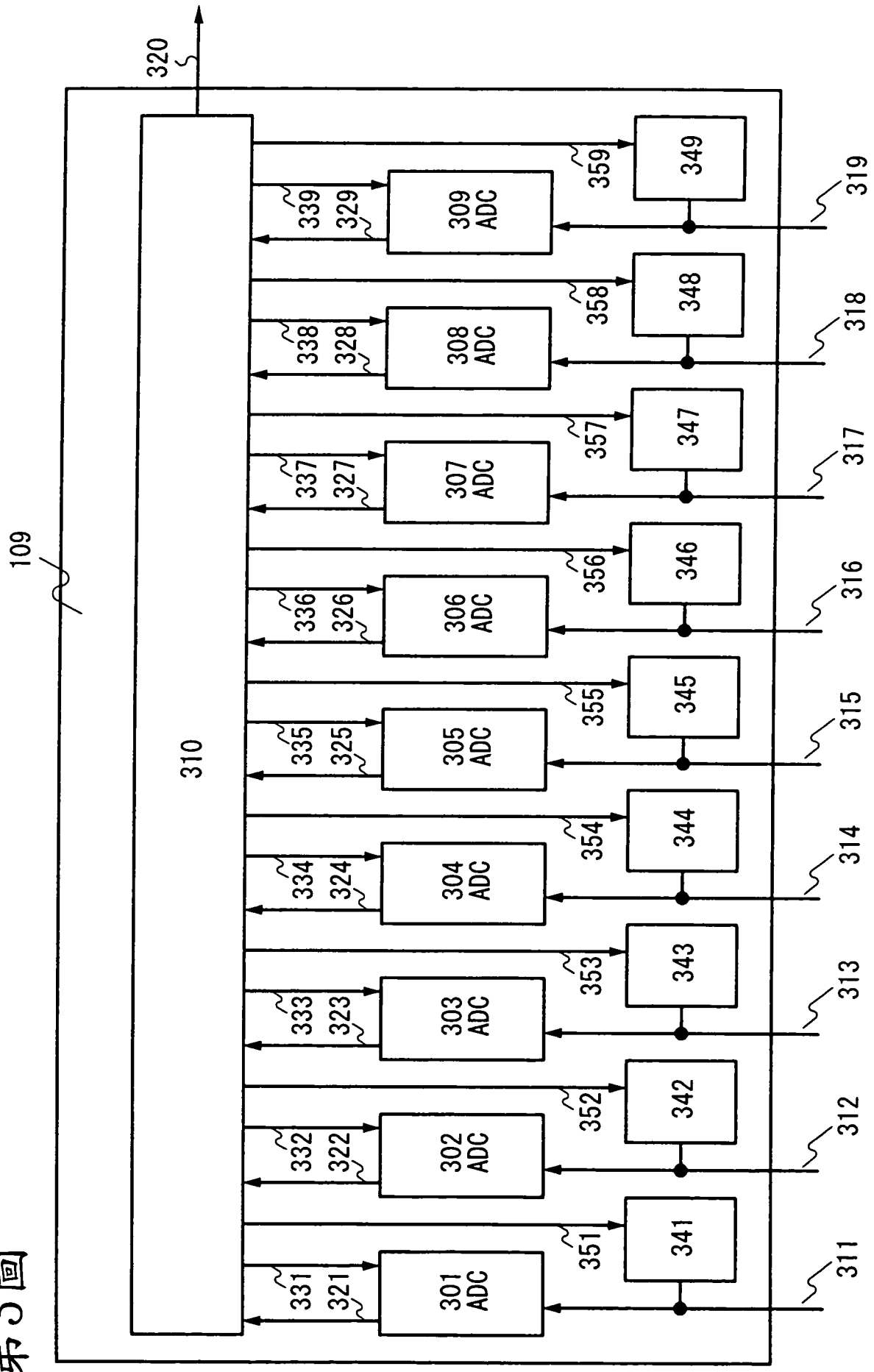
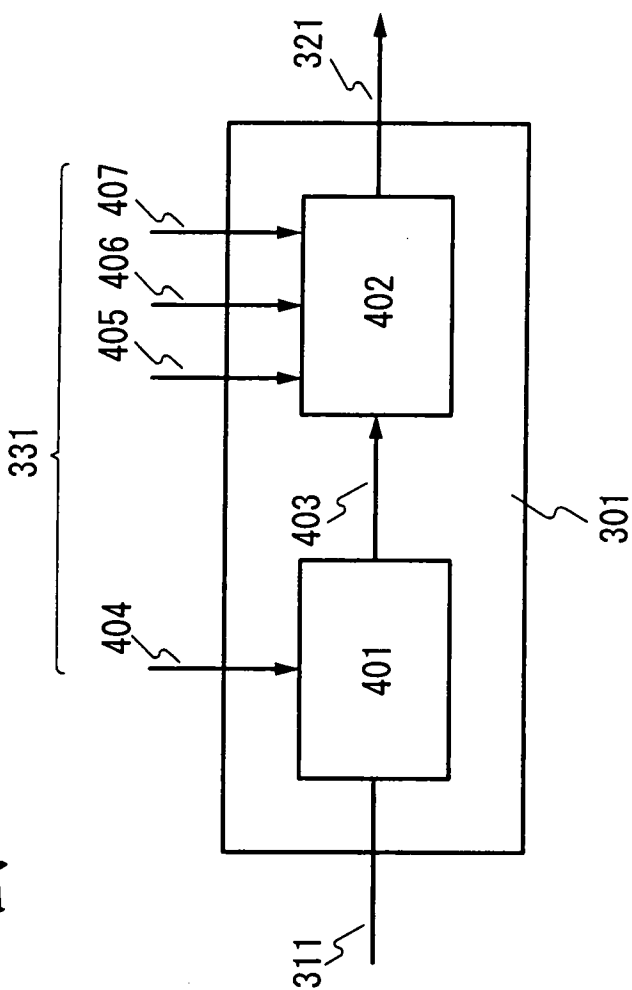


圖
第2

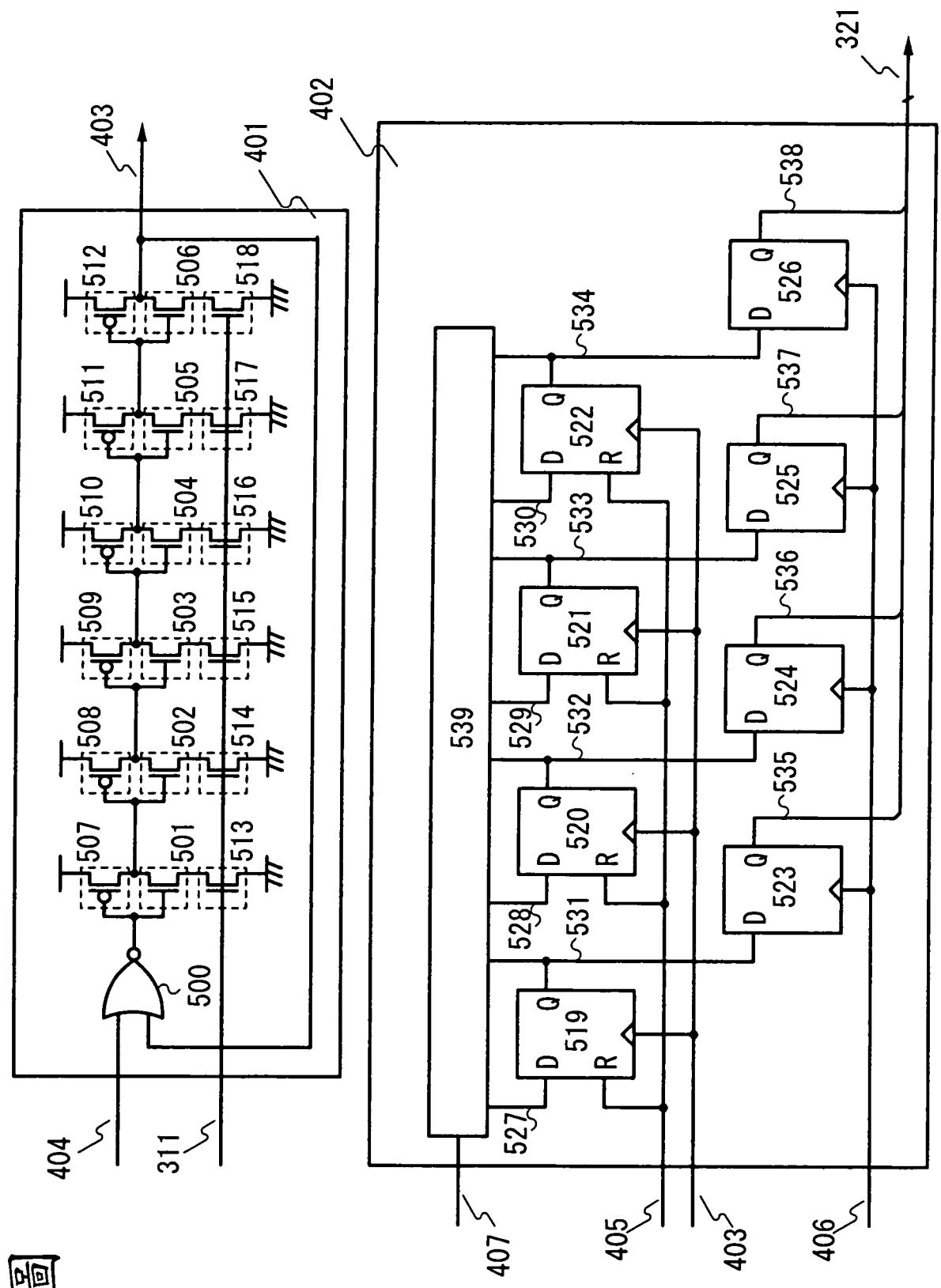
第3圖



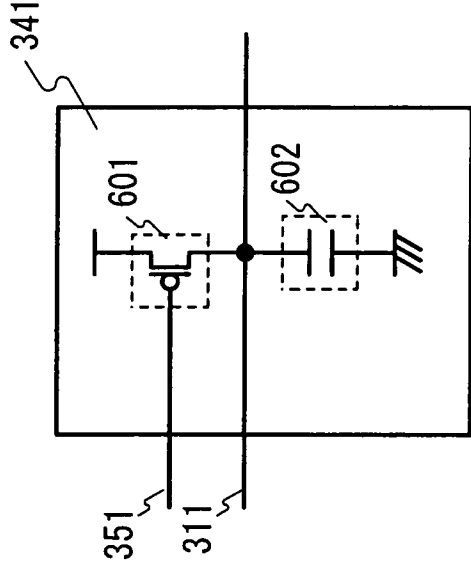
第4圖

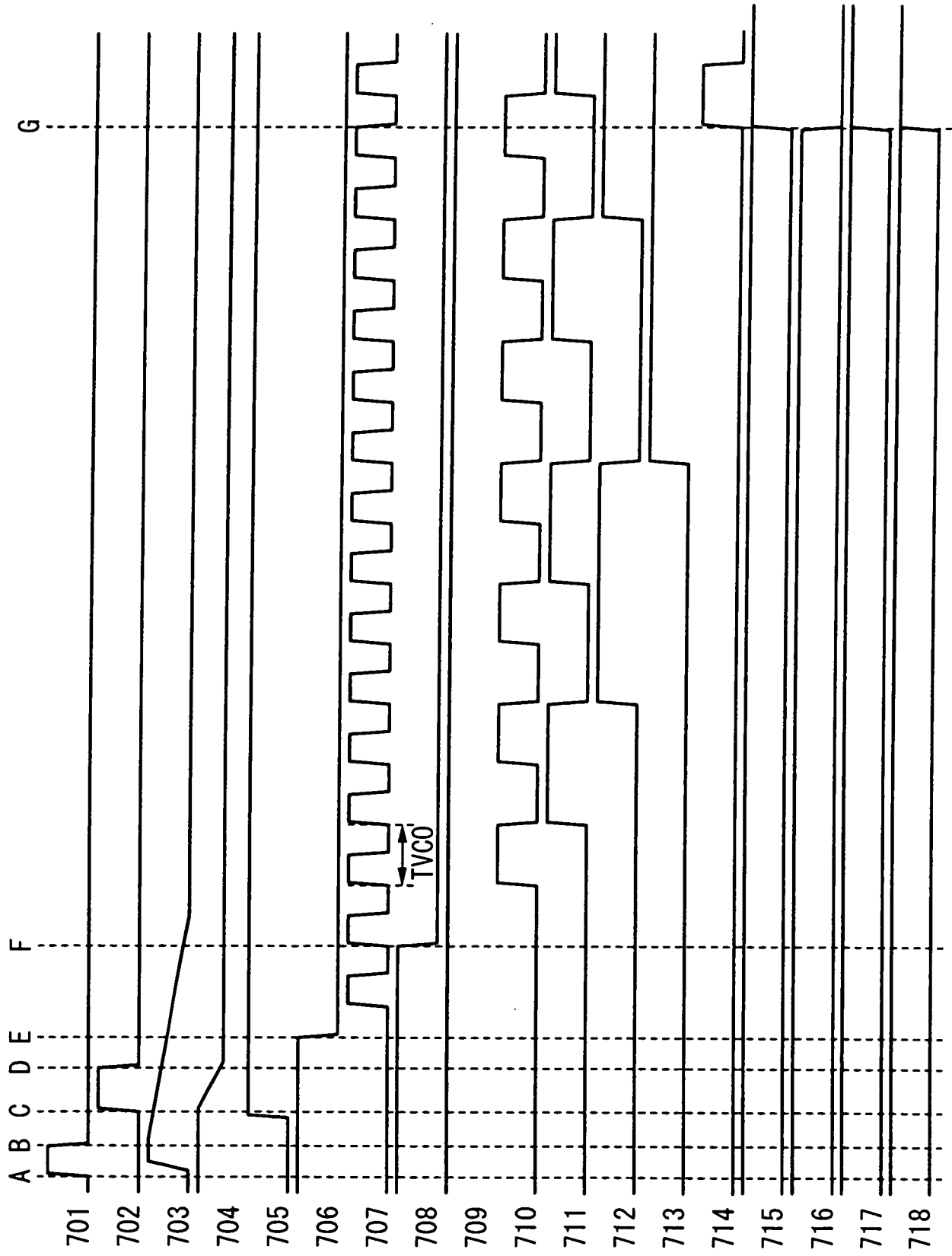


第5圖

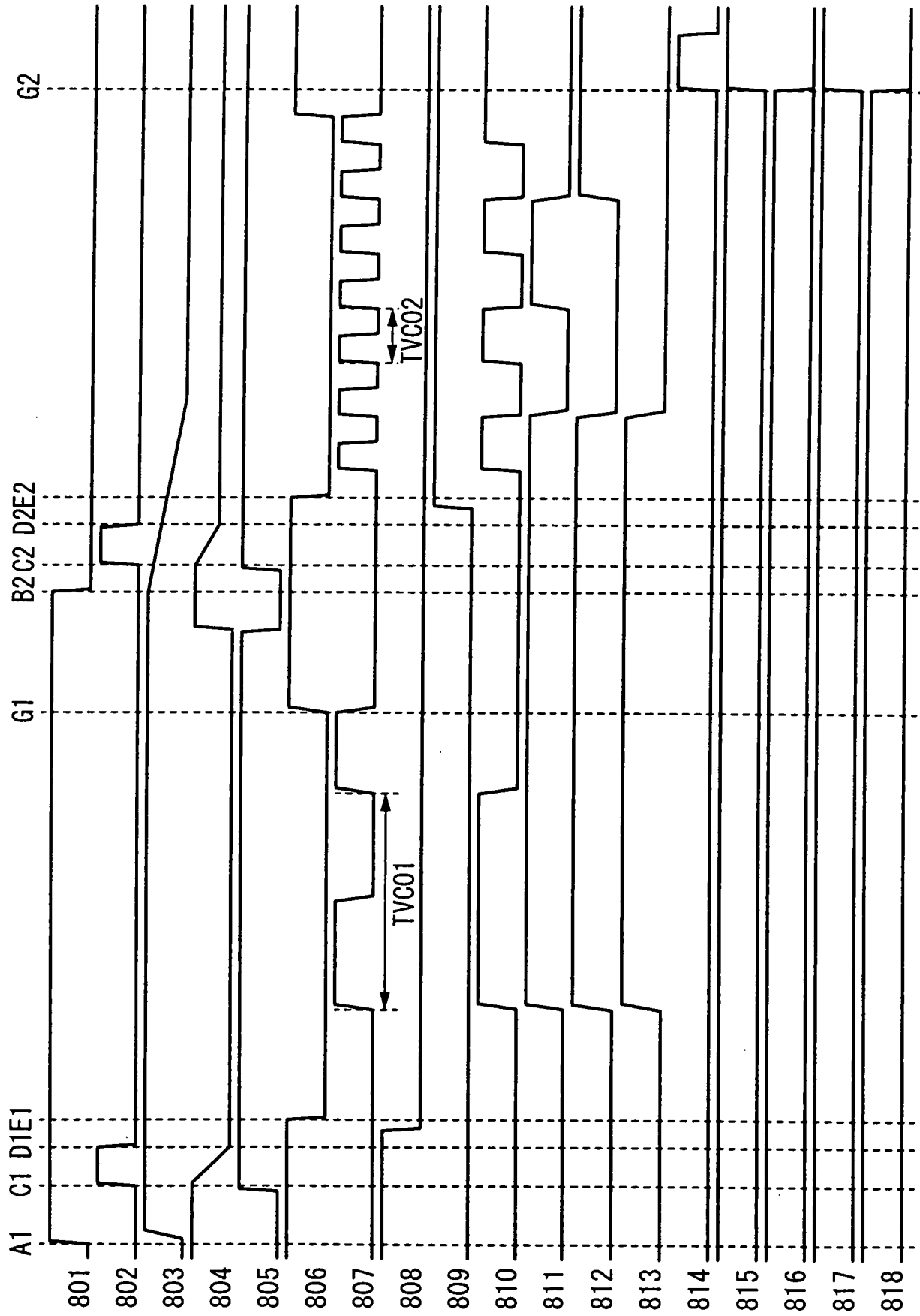


第6圖



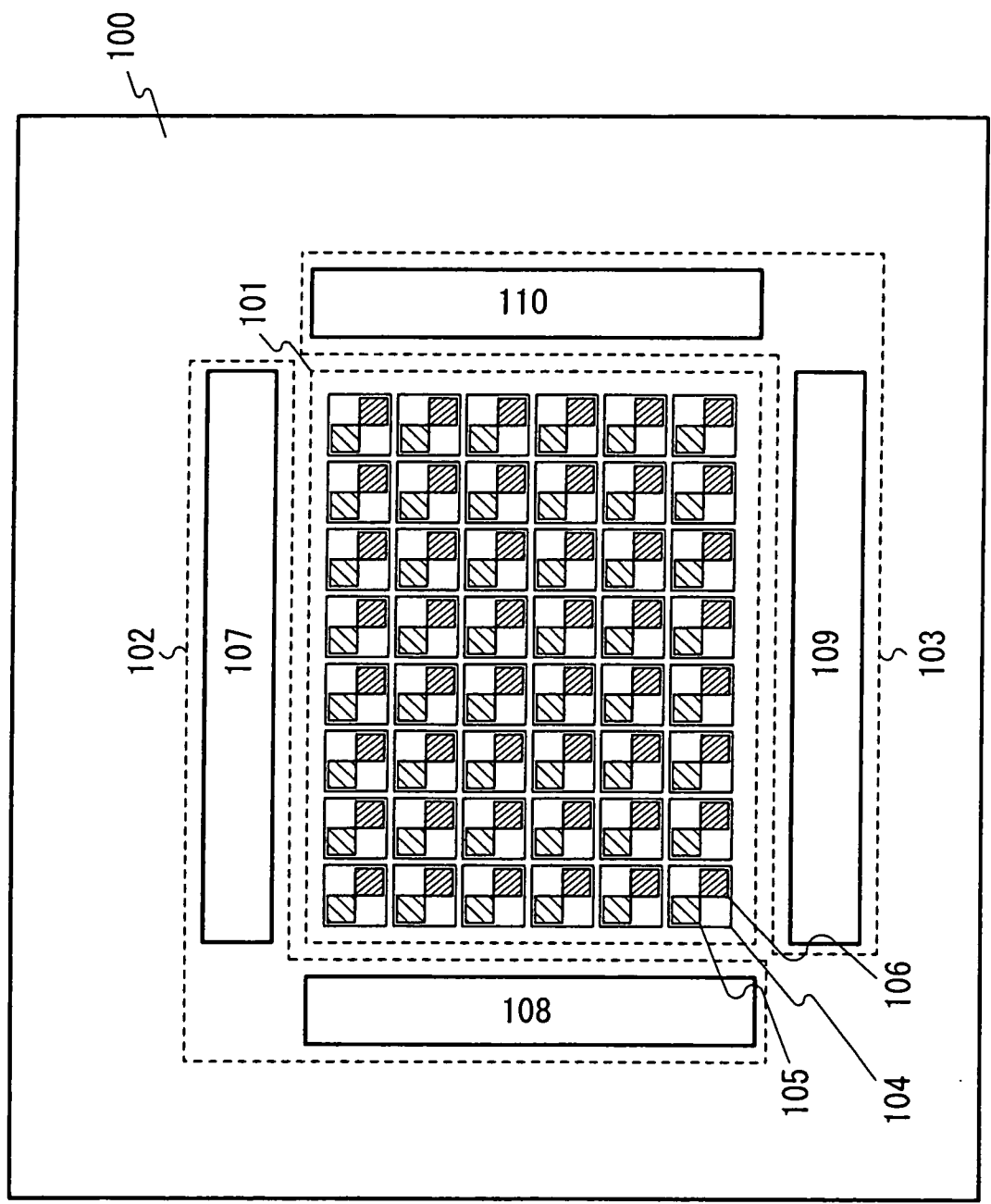


第7圖

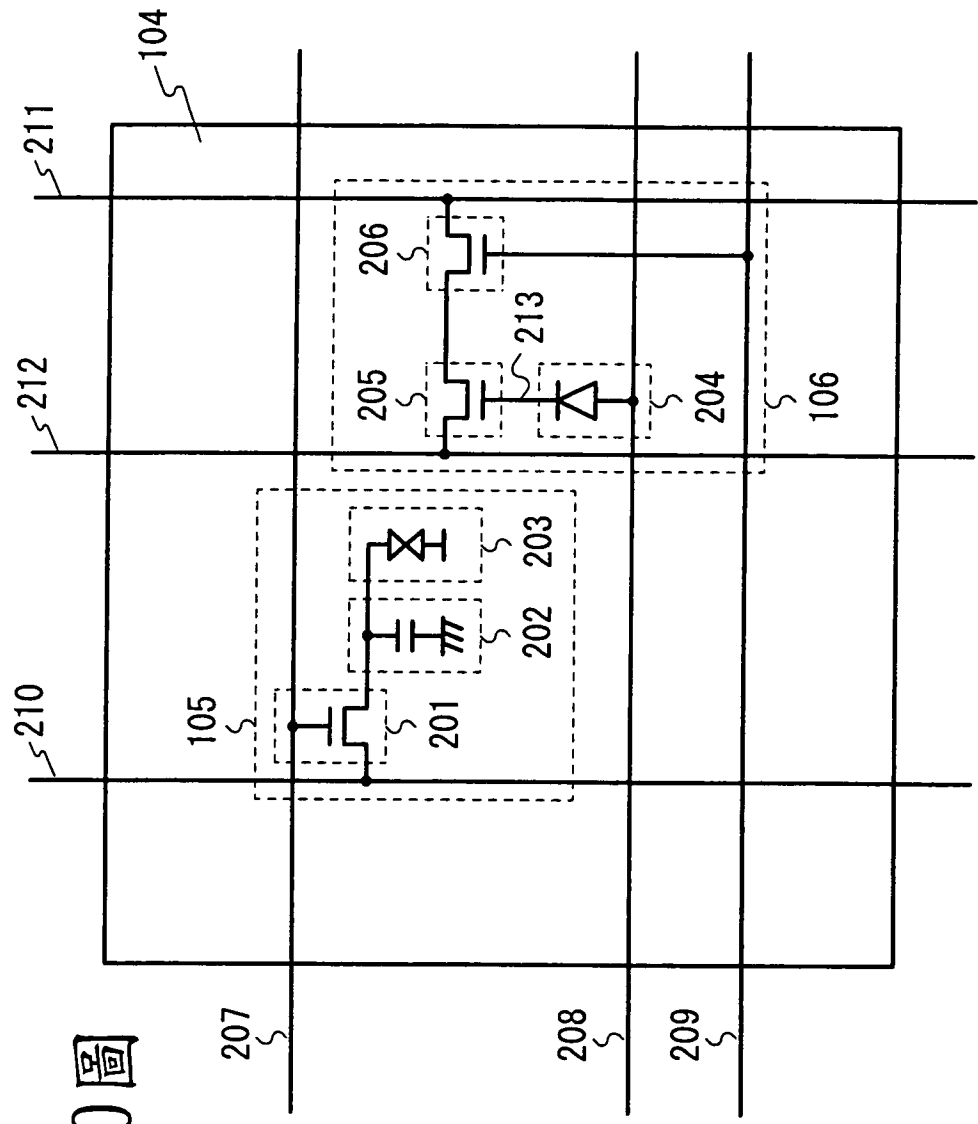


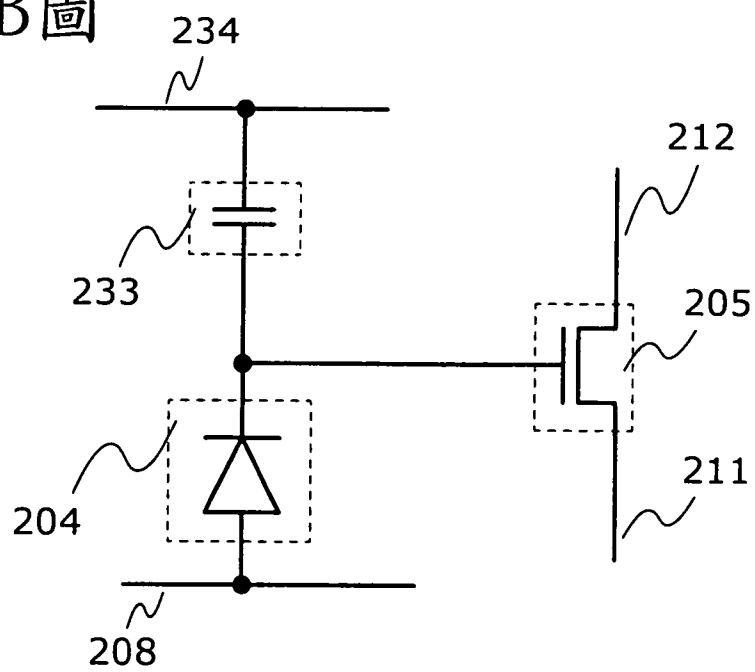
第8圖

第9圖

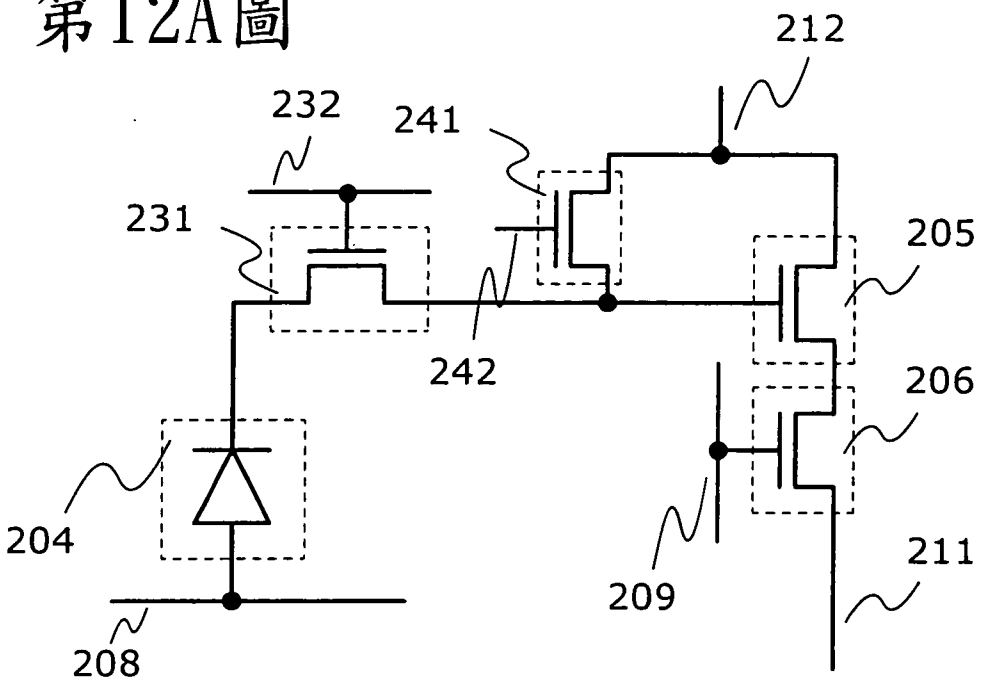


第10圖

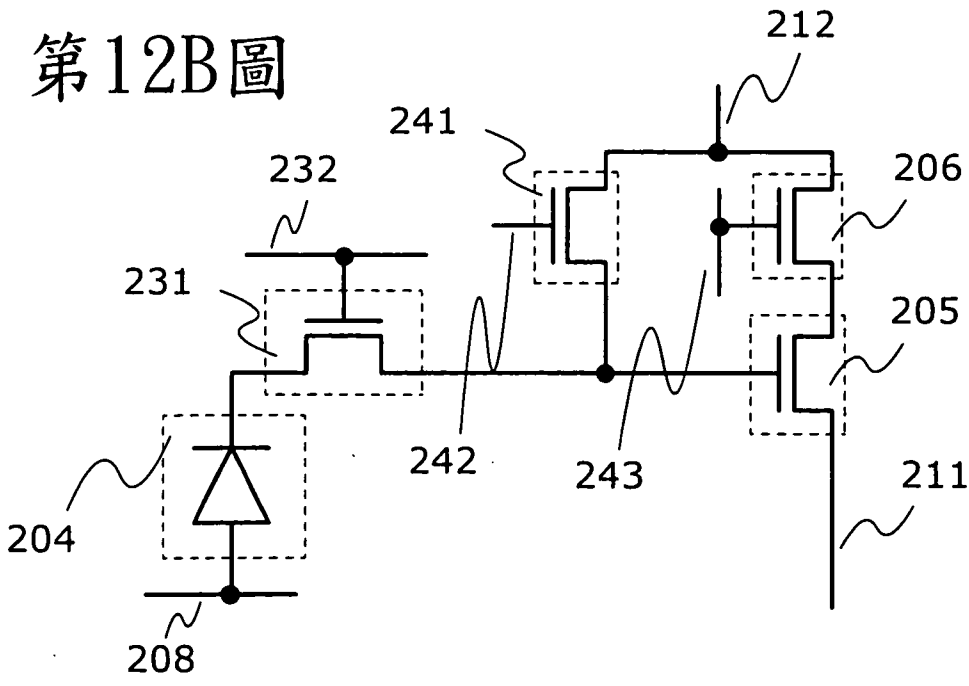




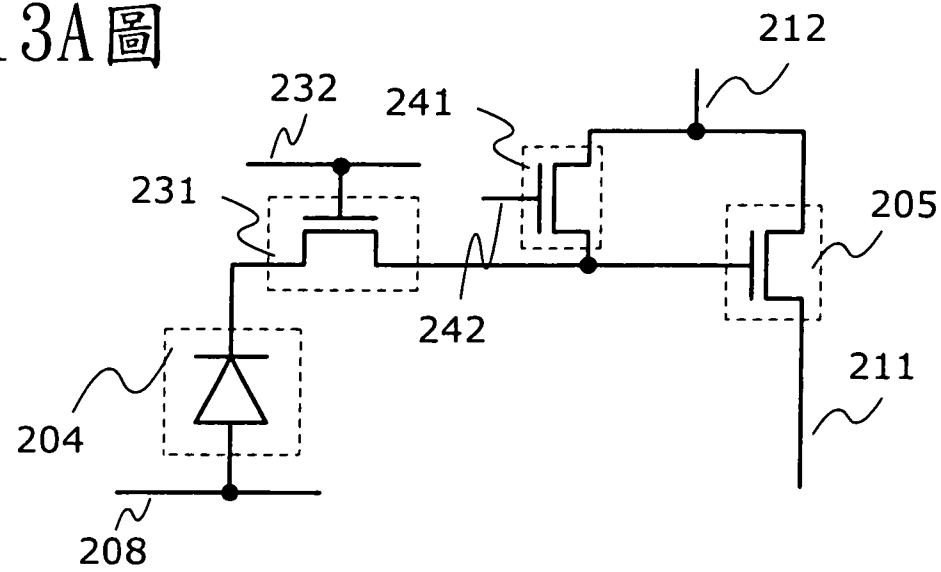
第12A圖



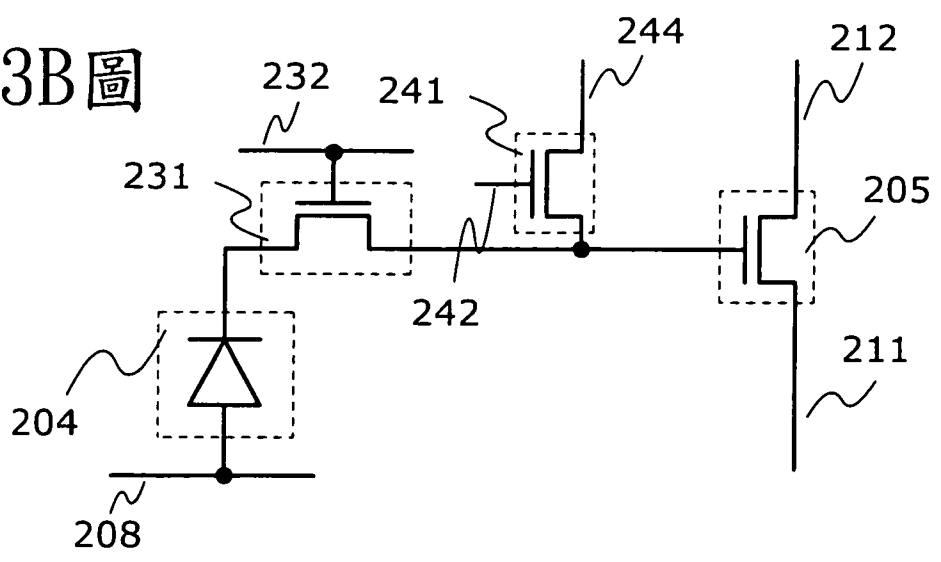
第12B圖



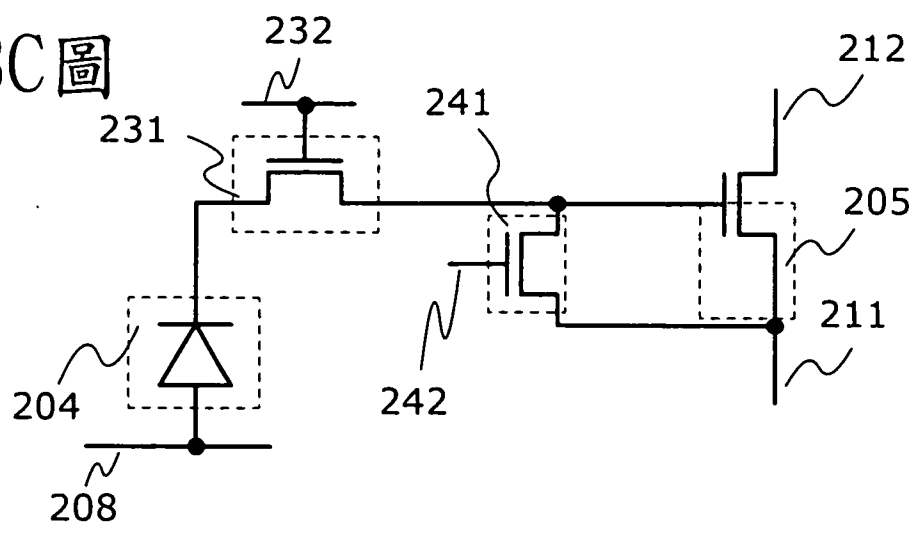
第13A圖



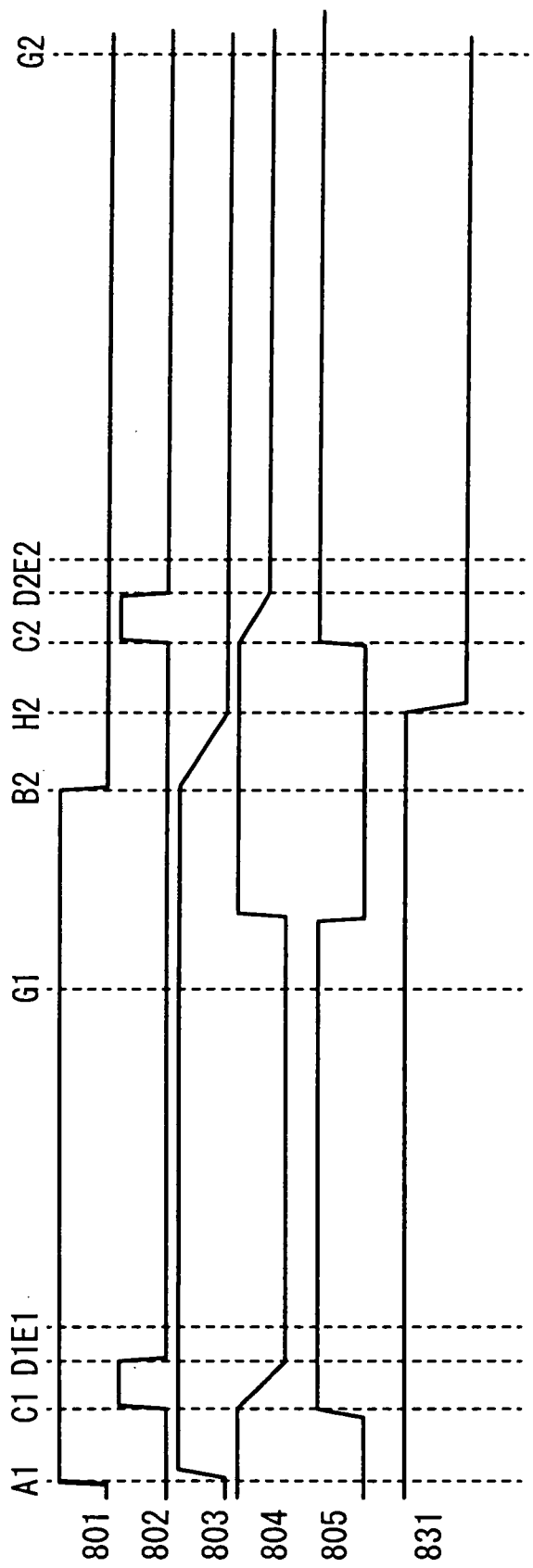
第13B圖



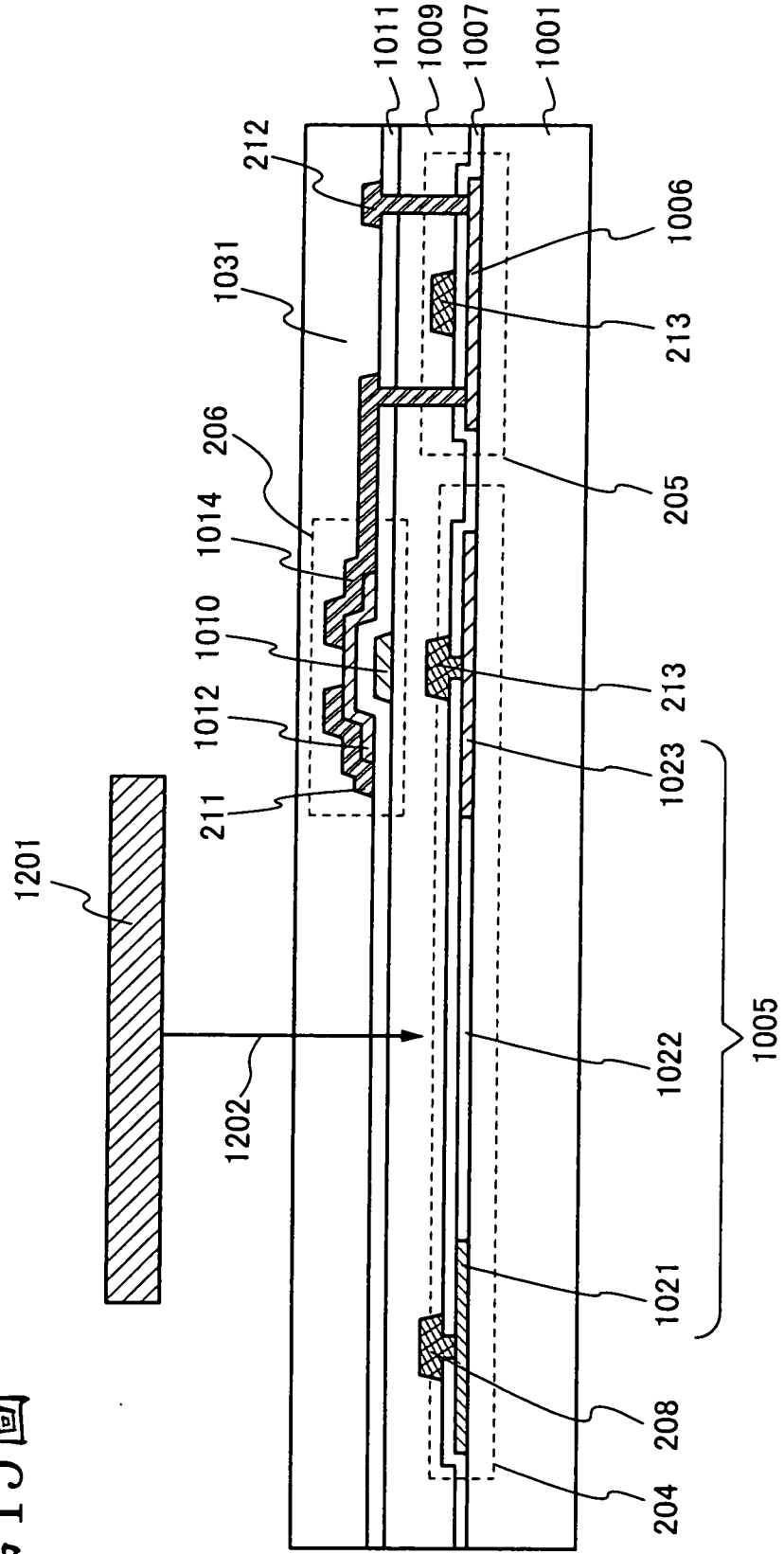
第13C圖



第14圖



第15圖



第16圖

