(19)中华人民共和国国家知识产权局

(12)发明专利

(10)授权公告号 CN 107665669 B
(45)授权公告日 2020.11.03

(21)申请号 201710826435.5

(22)申请日 2012.10.11

(65)同一申请的已公布的文献号
申请公布号 CN 107665669 A

(43)申请公布日 2018.02.06

(30)优先权数据
2011-228885 2011.10.18 JP

(62)分案原申请数据
201210383548.X 2012.10.11

(73)专利权人 精工爱普生株式会社
地址 日本东京都

(72)发明人 太田人嗣 石黑英人

(74)专利代理机构 北京三友知识产权代理有限公司 11127
代理人 邓毅 李庆泽

(51)Int.Cl.
*G09G 3/3225*(2016.01)
*G09G 3/3233*(2016.01)
*G09G 3/20*(2006.01)

审查员 冯莹

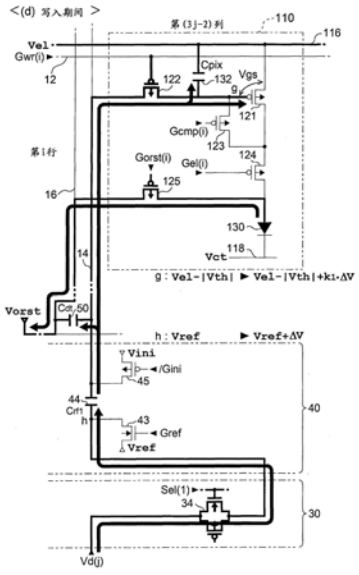
权利要求书2页 说明书15页 附图16页

(54)发明名称

电光学装置、电光学装置的驱动方法以及电子设备

(57)摘要

本发明涉及电光学装置、电光学装置的驱动方法以及电子设备。与数据线对应而设置第1保持电容以及第2保持电容。像素电路包括第1晶体管以及发光元件，其串联连接在高位侧的电源与低位侧的电源之间；第2晶体管，其连接在数据线与栅极节点之间，来进行导通或者截止；第3晶体管，其连接在第1晶体管中的栅极与漏极之间，来进行导通或者截止。在第1期间，对数据线供给初始电位，在第2期间，使第3晶体管导通，在第3期间，对第1保持电容的节点的另一端供给与灰度等级对应的电位的数据信号。




CN 107665669 B

1.一种电光学装置,包括:

控制电路,其将数字图像数据转换为模拟数据信号并且输出所述模拟数据信号;

第1开关,其设置有第1输入端和第1输出端,所述第1输入端被供给有所述模拟数据信号;

第2开关,其设置有第2输入端和第2输出端,所述第2输入端与所述第1开关的所述第1输出端连接;

第1电容,其具有与所述第1开关的所述第1输出端和所述第2开关的所述第2输入端连接的第1端;

第2电容,其具有第2端和第3端,所述第2端与所述第2开关的所述第2输出端连接,所述第3端与数据线连接;

扫描线;

像素电路,其形成在与所述扫描线和所述数据线的交叉部对应的第1位置处,所述像素电路包括发光元件;

馈送线,其馈送第1电位;

第3开关,其具有与所述馈送线连接的第4端以及与所述第2开关的所述第2输出端和所述第2电容的所述第2端连接的第5端;

第2馈送线,其馈送初始电位;

第4开关,其具有与所述第2馈送线连接的第6端和与所述第2电容的所述第3端连接的第7端;以及

第3电容,其具有与所述数据线和所述第2电容的所述第3端连接的一端、以及与馈送第2电位的第3馈送线连接的另一端。

2.根据权利要求1所述的电光学装置,所述像素电路还包括:

第1晶体管,其在与所述发光元件电连接时控制供给给所述发光元件的电流;以及

第2晶体管,其电连接在所述数据线与所述第1晶体管的栅极之间并且被配置成导通或截止。

3.根据权利要求2所述的电光学装置,所述像素电路还包括第3晶体管,其电连接在所述第1晶体管的漏极与所述第1晶体管的栅极之间并且被配置成导通或截止。

4.根据权利要求2所述的电光学装置,

其中,所述第1晶体管的栅极的电位范围比所述模拟数据信号的电位范围窄。

5.根据权利要求1所述的电光学装置,所述第3电容的容量大于所述第1电容的容量。

6.一种电光学装置,包括:

控制电路,其将数字图像数据转换为模拟数据信号并且输出所述模拟数据信号;

解复用器,其具有公共端子、第1输出端和第2输出端,所述公共端子与所述控制电路电连接;

第1开关,其具有第1输入端和第3输出端,所述第1输入端与所述解复用器的所述第1输出端连接;

第2开关,其具有第2输入端和第4输出端,所述第2输入端与所述解复用器的所述第2输出端连接;

第1存储电容,其与所述第1开关的所述第1输入端连接;

第2存储电容，其与所述第2开关的所述第2输入端连接；

第3存储电容，其具有第3端和第4端，所述第3端与所述第1开关的所述第3输出端连接；

第4存储电容，其具有第5端和第6端，所述第5端与所述第2开关的所述第4输出端连接；

第1像素电路，其具有第1发光元件；

第2像素电路，其具有第2发光元件；

第1数据线，其连接在所述第3存储电容的所述第4端与所述第1像素电路之间；

第2数据线，其连接在所述第4存储电容的所述第6端与所述第2像素电路之间；

馈送线，其馈送第1电位；

第3开关，其具有与所述馈送线连接的第7端以及与所述第3存储电容的所述第3端和所述第1开关的所述第3输出端连接的第8端；

第4开关，其具有与所述馈送线连接的第9端以及与所述第4存储电容的所述第5端和所述第2开关的所述第4输出端连接的第10端；

第2馈送线，其馈送初始电位；

第5开关，其具有与所述第2馈送线连接的第11端和与所述第3存储电容的所述第4端连接的第12端；

第6开关，其具有与所述第2馈送线连接的第13端和与所述第4存储电容的所述第6端连接的第14端；

第5存储电容，其具有与所述第1数据线和所述第3存储电容的所述第4端连接的一端、以及与馈送第2电位的第3馈送线连接的另一端；以及

第6存储电容，其具有与所述第2数据线和所述第4存储电容的所述第6端连接的一端、以及与馈送第2电位的第4馈送线连接的另一端。

7.根据权利要求6所述的电光学装置，所述第1像素电路还包括：

第1晶体管，其在与所述第1发光元件电连接时控制供给给所述第1发光元件的电流；以及

第2晶体管，其电连接在所述第1数据线与所述第1晶体管的栅极之间并且被配置成导通或截止。

8.根据权利要求7所述的电光学装置，所述第1像素电路还包括第3晶体管，所述第3晶体管电连接在所述第1晶体管的漏极与所述第1晶体管的栅极之间并且被配置成导通或截止。

9.根据权利要求7所述的电光学装置，

其中，所述第1晶体管的栅极的电位范围比所述模拟数据信号的电位范围窄。

10.根据权利要求6所述的电光学装置，

所述第5存储电容的容量大于所述第3存储电容的容量，并且

所述第6存储电容的容量大于所述第4存储电容的容量。

11.一种包括根据权利要求1～6中任意一项所述的电光学装置的电子设备。

# 电光学装置、电光学装置的驱动方法以及电子设备

[0001] 本申请是申请号为201210383548.X,申请日期为2012年10月16日,发明名称为“电光学装置、电光学装置的驱动方法以及电子设备”的发明专利申请的分案申请。

## 技术领域

[0002] 本发明涉及例如像素电路微细化时有效的电光学装置、电光学装置的驱动方法以及电子设备。

## 背景技术

[0003] 近年来,人们提出了各种使用了有机发光二极管(Organic Light Emitting Diode,以下称“OLED”)元件等发光元件的电光学装置。在该电光学装置中一般构成为,包括上述发光元件、晶体管等的像素电路对应于扫描线和数据线的交叉而与要显示的图像的像素对应设置。在这样的构成中,若与像素的灰度等级对应的电位的数据信号被施加给该晶体管的栅极,则该晶体管向发光元件供给栅极与源极间的电压所对应的电流。由此,该发光元件以与灰度等级对应的亮度发光。此时,若晶体管的阈值电压等特性在每个像素电路中有偏差,则会产生损害显示画面的一致性这样的显示不均。因此,人们提出一种补偿晶体管的特性的技术(例如参照专利文献1)。

[0004] 另外,对电光学装置强烈要求显示尺寸的小型化、显示的高精细化的情况较多。为了兼得显示尺寸的小型化与显示的高精细化,需要将像素电路微细化,故提出一种例如在硅集成电路设置电光学装置的技术(例如参照专利文献2)。

[0005] 专利文献1:日本特开2007－316462号公报

[0006] 专利文献2:日本特开2009－288435号公报

[0007] 然而,在将像素电路微细化时,需要以微小区域控制向发光元件的供给电流。供给发光元件的电流被晶体管的栅极与源极间的电压控制,但在微小区域中,相对于栅极与源极间的电压的微小变化,供给发光元件的电流较大地变化。

[0008] 另一方面,输出数据信号的电路为了以短时间对数据线进行充电,而提高了其驱动能力。这样,在具有较高的驱动能力的电路中,很难以非常高的精度输出数据信号。

## 发明内容

[0009] 本发明是鉴于上述的事情而完成的,其目的之一在于,提供一种不需要高精度的数据信号,但能够补偿晶体管的特性,并且能够高精度地供给对发光元件供给的电流的电光学装置、电光学装置的驱动方法以及电子设备。

[0010] 为了实现上述目的,本发明所涉及的电光学装置的特征在于,具有:多条扫描线;多条数据线;第1保持电容,其一端与上述数据线连接;第2保持电容,其分别保持上述多条数据线的每一条的电位;像素电路,其与多条扫描线和多条数据线的交叉对应设置;驱动电路,其驱动上述像素电路;上述像素电路包括:第1晶体管,其供给栅极与源极间的电压所对应的电流;发光元件,其以与由上述第1晶体管供给的电流对应的亮度发光;第2晶体管,其

在上述数据线与上述第1晶体管的栅极之间进行导通或者截止;第3晶体管,其在上述第1晶体管的栅极与漏极之间进行导通或者截止;上述第1晶体管与上述发光元件串联连接在高位侧的电源与低位侧的电源之间;上述驱动电路在第1期间内,使上述数据线与供给初始电位的第1供电线电连接,并使上述第1保持电容的另一端与供给规定电位的第2供电线电连接,上述驱动电路在继上述第1期间后的第2期间内,使上述数据线与上述第1供电线非电连接,并在维持上述第1保持电容的另一端与第2供电线的连接的状态下,使上述第2晶体管以及上述第3晶体管导通,上述驱动电路在继上述第2期间后的第3期间内,使上述第1保持电容的另一端与第2供电线非电连接,将与上述亮度对应的电位的信号供给给上述第1保持电容的另一端,上述驱动电路在上述第3期间后,使上述第2晶体管截止。

[0011] 根据本发明,在第1期间内,数据线、第1保持电容以及第2保持电容被初始化。在第2期间内,第2晶体管以及第3晶体管分别导通时,数据线以及第1晶体管的栅极成为与该第1晶体管的阈值电压对应的电位。在第3期间内,在使第2晶体管导通的状态下,向第1保持电容的另一端供给与亮度对应的电位的信号时,数据线以及第1晶体管的栅极从与阈值电压对应的电位移位以电容比对该第1保持电容的另一端的电位变动进行分压而得的量。因此,第1晶体管的栅极中的电位范围相对于第1保持电容的另一端的电位范围缩小。因此,根据本发明,不需要高精度的数据信号,另一方面能够补偿晶体管的特性,并且高精确地供给向发光元件供给的电流。

[0012] 在本发明中,优选如下的构成:与上述数据线对应而具有第3保持电容,上述驱动电路暂时保持上述第3期间之前供给的、与灰度等级对应的电位的数据信号,在上述第3期间内,将被第3保持电容保持的电位作为与上述亮度对应的电位的信号而供给给上述第1保持电容的另一端。

[0013] 作为该构成,优选如下的方式,即、与上述第3保持电容对应而具有第1开关以及第2开关,上述第1开关的输出端与上述第1保持电容的另一端连接,上述第1开关的输入端与上述第3保持电容的一端和上述第2开关的输出端连接,在上述第3期间之前对上述第2开关的输入端供给上述数据信号,上述驱动电路在上述第3期间之前,在使上述第1开关截止的状态下,使上述第2开关导通,在上述第3期间内,在使上述第2开关截止的状态下,使上述第1开关导通。

[0014] 在该方式中,至少在上述第1期间或者上述第2期间内,若向上述第2开关的输入端供给上述数据信号,则能够时间上并行执行数据信号的供给、和对栅极设置与第1晶体管的阈值电压对应的电位的动作。

[0015] 另外,在这样的方式中,上述数据线按多条为单位被分组化,与属于一组的多条数据线对应的上述第2开关的输入端共同连接,上述驱动电路可以配合上述数据信号的供给按规定的顺序使属于上述一组的多个第2开关导通。

[0016] 在本发明中,上述像素电路可以构成为具有第4晶体管,该第4晶体管在上述发光元件的2个端子中的上述第1晶体管侧的端子与供给规定的复位电位的第3供电线之间,进行导通或者截止。根据该构成,能够抑制寄生于发光元件的电容的保持电压的影响。

[0017] 在该构成中,可以是如下的方式:设置有多条上述第3供电线,所述第3供电线按上述多条数据线的每一条,沿着上述一条数据线而设置。

[0018] 在该方式中,若构成为上述第2保持电容的一端与上述数据线连接,上述第2保持

电容的另一端与上述第3供电线连接，例如利用数据线与第3供电线来夹持绝缘层而构成第2保持电容，则能够以小空间形成比较大的电容作为该第2保持电容。

[0019] 上述驱动电路可以构成为在上述第3期间内使上述第3晶体管截止。

[0020] 另外，上述像素电路具有第5晶体管，该第5晶体管在通过上述第1晶体管供给上述发光元件电流的电流路径中，进行导通或者截止，上述驱动电路可以使上述第4晶体管截止，使上述第5晶体管导通。由此，能够使在寄生于发光元件的电容复位的期间与对发光元件供给电流以使之发光的期间排他地形成。

[0021] 上述像素电路可以包括第4保持电容，该第4保持电容保持上述第1晶体管的栅极与源极间的电压。该第4保持电容可以是该第1晶体管的寄生电容，也可以是另外设置的电容元件。

[0022] 此外，本发明除了电光学装置外，还能够涉及电光学装置的驱动方法、具有该电光学装置的电子设备。作为电子设备，典型而言，能够列举头戴式显示器(HMD)、电子取景器等显示装置。

## 附图说明

[0023] 图1是表示本发明的第1实施方式所涉及的电光学装置的构成的立体图。

[0024] 图2是表示该电光学装置的构成的图。

[0025] 图3是表示该电光学装置中的像素电路的图。

[0026] 图4是表示该电光学装置的动作的时间图。

[0027] 图5是该电光学装置的动作说明图。

[0028] 图6是该电光学装置的动作说明图。

[0029] 图7是该电光学装置的动作说明图。

[0030] 图8是该电光学装置的动作说明图。

[0031] 图9是表示该电光学装置中的数据信号的振幅压缩的图。

[0032] 图10是表示该电光学装置中的晶体管的特性的图。

[0033] 图11是表示第2实施方式所涉及的电光学装置的构成的图。

[0034] 图12是表示该电光学装置的动作的时间图。

[0035] 图13是该电光学装置的动作说明图。

[0036] 图14是该电光学装置的动作说明图。

[0037] 图15是该电光学装置的动作说明图。

[0038] 图16是该电光学装置的动作说明图。

[0039] 图17是表示使用了实施方式等所涉及的电光学装置的HMD的立体图。

[0040] 图18是表示HMD的光学构成的图。

## 具体实施方式

[0041] 以下，参照附图，对用于实施本发明的方式进行说明。

[0042] 第1实施方式

[0043] 图1是表示本发明的实施方式所涉及的电光学装置10的构成的立体图。

[0044] 电光学装置10是例如在头戴式显示器中显示图像的微型显示器。关于电光学装置

10的详细内容将后述，电光学装置例如是在硅基板上形成有多个像素电路、驱动该像素电路的驱动电路等的有机EL装置，在像素电路中使用了作为发光元件的一个例子的OLED。

[0045] 电光学装置10被收容于显示部开口的框状的壳体72，并且与FPC(Flexible Printed Circuits:挠性电路板)基板74的一端连接。在FPC基板74通过COF(Chip On Film:覆晶薄膜)技术安装有半导体芯片的控制电路5，并且设置有多个端子76来与图示省略的上级电路连接。从该上级电路经由多个端子76与同步信号同步地供给图像数据。同步信号包括垂直同步信号、水平同步信号、点时钟信号。另外，图像数据例如以8位规定应显示的图像的像素的灰度等级。

[0046] 控制电路5兼具电光学装置10的电源电路与数据信号输出电路的功能。即、控制电路5除了向电光学装置10供给按照同步信号生成的各种控制信号、各种电位之外，还将数字图像数据变换为模拟数据信号向电光学装置10供给。

[0047] 图2是表示第1实施方式所涉及的电光学装置10的构成的图。如该图所示，电光学装置10大致分为扫描线驱动电路20、多路分配器30、电平移位电路40和显示部100。

[0048] 其中，在显示部100呈矩阵状地排列有与应显示的图像的像素对应的像素电路110。详细而言，在显示部100中，m行扫描线12在图中横向延伸而设置，另外，按每3列分组的(3n)列的数据线14在图中沿纵向延伸、并且与各扫描线12相互保持电绝缘而设置。而且，与m行扫描线12和(3n)列数据线14的交叉部对应地设置有像素电路110。因此，在本实施方式中，像素电路110以纵m行×横(3n)列呈矩阵状地排列。

[0049] 在此，m、n都是自然数。为了区别扫描线12以及像素电路110的矩阵中的行(row)，在图中从上开始依次称为1、2、3、…、(m－1)、m行。同样为了区别数据线14以及像素电路110的矩阵的列(Column)，在图中从左开始依次称为1、2、3、…、(3n－1)、(3n)列。另外，为了对数据线14的组进行一般化说明，而使用1以上n以下的整数j，从左数第(3j－2)列、第(3j－1)列以及第(3j)列的数据线14属于第j个组。

[0050] 此外，与同一行的扫描线12和属于同一组的3列数据线14的交叉对应的3个像素电路110分别对应于R(红)、G(绿)、B(蓝)的像素，这些3像素表现应显示的彩色图像的1点。即、在本实施方式中，构成为通过与RGB对应的OLED的发光利用加法混色来表现1点的彩色。

[0051] 在本实施方式中，按每一列沿着数据线14分别设置有供电线16(第3供电线)。对各供电线16均供给作为复位电位的电位Vorst。另外，按每一列设置有保持电容50。详细而言，保持电容的一端与数据线14连接，另一端与供电线16连接。因此，保持电容50作为保持数据线14的电位的第2保持电容发挥作用。

[0052] 此外，保持电容50优选如下的构成：利用构成数据线14的布线和构成供电线16的布线夹持绝缘体(电介质)而形成的构成。

[0053] 此外，关于保持电容50，图2中被设置在显示部100的外侧，但这只是等效电路，当然可以设置在显示部100的内侧，或者从内侧遍及外侧而设置。另外，图2中虽然省略，但将保持电容50的电容设为Cdt。

[0054] 另外，通过控制电路5向电光学装置10供给如下那样的控制信号。详细而言，向电光学装置10供给如下的信号、即：用于控制扫描线驱动电路20的控制信号Ctr；用于控制多路分配器30中的选择的控制信号Sel(1)、Sel(2)、Sel(3)；与Sel(1)、Sel(2)、Sel(3)信号处于逻辑反转的关系的控制信号/Sel(1)、/Sel(2)、/Sel(3)；用于控制电平移位电路40的负

逻辑的控制信号/Gini;和正逻辑的控制信号Gref。其中,实际上在控制信号Ctr中包括脉冲信号、时钟信号、使能信号等多个信号。

[0055] 另外,配合多路分配器30中的选择时机,数据信号Vd(1)、Vd(2)、…、Vd(n)通过控制电路5被与第1、第2、…、第n组对应而供给到电光学装置10。其中,将数据信号Vd(1)～Vd(n)可取的电位的最高值设为Vmax,将最低值设为Vmin。

[0056] 扫描线驱动电路20是根据控制信号Ctr生成用于在整个帧的期间逐行按顺序扫描扫描线12的扫描信号的电路。此处,将供给第1、第2、第3、…、第(m－1)、第m行的扫描线12的扫描信号分别表记为Gwr(1)、Gwr(2)、Gwr(3)、…、Gwr(m-1)、Gwr(m)。

[0057] 此外,除了扫描信号Gwr(1)～Gwr(m)之外,扫描线驱动电路20还按行生成与该扫描信号同步的各种控制信号,并供给给显示部100,但在图2中省略其图示。另外,帧的期间是指,电光学装置10显示1镜头(片段)的图像所需的期间,例如若同步信号所包括的垂直同步信号的频率为120Hz,则帧的期间是该1周期的8.3毫秒的期间。

[0058] 多路分配器30是按列设置的传输门34的集合体,按顺序向构成各组的3列供给数据信号。

[0059] 此处,与属于第j组的(3j－2)、(3j－1)、(3j)列对应的传输门34的输入端相互共用连接,分别向该共用端子供给数据信号Vd(j)。

[0060] 在控制信号Sel(1)是H电平时(控制信号/Sel(1)是L电平时),第j组中设置于作为左端列的(3j－2)列的传输门34导通(on)。同样地,在控制信号Sel(2)是H电平时(控制信号/Sel(2)是L电平时),第j组中设置于作为中央列的(3j－1)列的传输门34导通,在控制信号Sel(3)是H电平时(控制信号/Sel(3)是L电平时),第j组中设置于作为右端列的(3j)列的传输门34导通。

[0061] 电平移位电路40按列具有包括保持电容44、P沟道MOS型的晶体管45和N沟道MOS型的晶体管46的组,该电平移位电路是对从各列的传输门34的输出端输出的数据信号的电位进行移位的电路。此处,保持电容44的一端与对应列的数据线14和晶体管45的漏极节点连接,另一方面,保持电容44的另一端与传输门34的输出端和晶体管43的漏极节点连接。因此,保持电容44作为一端与数据线14连接的第1保持电容而发挥作用。另外,虽然图2中省略,但将保持电容44的电容设为Crf1。

[0062] 各列的晶体管45的源极节点涉及各列与供给电位Vini作为初始电位的供电线61共同连接,并涉及各列向栅极节点共同供给控制信号/Gini。因此,晶体管45构成为,在控制信号/Gini是L电平时,使数据线14与供电线61电连接,在控制信号/Gini是H电平时,使数据线14与供电线61非电连接。

[0063] 另外,各列的晶体管43的源极节点涉及各列与供给电位Vref作为规定电位的供电线62共同连接,并涉及各列向栅极节点共同供给控制信号Gref。因此,晶体管43构成为,在控制信号Gref是H电平时,使作为保持电容44的另一端的节点h与供电线62电连接,在控制信号Gref是L电平时,使作为保持电容44的另一端的节点h与供电线62非电连接。

[0064] 在本实施方式中,为了方便而分为扫描线驱动电路20、多路分配器30以及电平移位电路40,但是关于这些,还能够集中概括为驱动像素电路110的驱动电路。

[0065] 参照图3,对像素电路110进行说明。如果从电方面来看,各像素电路110是相互相同的构成,因此这里以位于第i行、第j组中的左端列的第(3j－2)列的、i行(3j－2)列的像

素电路110为例进行说明。

[0066] 其中,i是一般表示像素电路110排列的行时的符号,i是1以上m以下的整数。

[0067] 如图3所示,像素电路110包括P沟道MOS型的晶体管121～125、OLED130和保持电容132。对该像素电路110供给扫描信号Gwr(i)、和控制信号Gel(i)、Gcmp(i)、Gorst(i)。此处,扫描信号Gwr(i)、和控制信号Gel(i)、Gcmp(i)、Gorst(i)是分别与第i行对应而通过扫描线驱动电路20供给的信号。因此,只要是第i行即可,即也对关注的(3j－2)列以外的其他列的像素电路共同供给扫描信号Gwr(i)、和控制信号Gel(i)、Gcmp(i)、Gorst(i)。

[0068] 在i行(3j－2)列的像素电路110中的晶体管122中,栅极节点与第i行的扫描线12连接,漏极或者源极节点的一个与第(3j－2)列的数据线14连接,另一个与晶体管121中的栅极节点g、保持电容132的一端和晶体管123的漏极节点分别连接。此处,关于晶体管121的栅极节点,为了与其他的节点区分而表记为g。

[0069] 在晶体管121中,源极节点与供电线116连接,漏极节点与晶体管123的源极节点、和晶体管124的源极节点分别连接。这里,对供电线116供给在像素电路110中电源为高位侧的电位Vel。

[0070] 在晶体管123中,向栅极节点供给控制信号Gcmp(i)。

[0071] 在晶体管124中,向栅极节点供给控制信号Gel(i),漏极节点分别与晶体管125的源极节点和OLED130的阳极连接。

[0072] 在晶体管125中,向栅极节点供给与第i行对应的控制信号Gorst(i),漏极节点与第(3j－2)列对应的供电线16连接而被保持为电位Vorst。

[0073] 此处,晶体管121相当于第1晶体管,晶体管122相当于第2晶体管,晶体管123相当于第3晶体管。另外,晶体管125相当于第4晶体管,晶体管124相当于第5晶体管。

[0074] 保持电容132的另一端与供电线116连接。因此,保持电容132对晶体管121的源极与漏极间的电压进行保持。此处,在将保持电容132的电容表记为Cpix时,保持电容50的电容Cdt、保持电容44的电容Crf1和保持电容132的电容Cpix被设定为

[0075] Cdt＞Crf1＞＞Cpix。

[0076] 即、设定为Cdt比Crf1大,Cpix与Cdt以及Crf1相比十分小。

[0077] 其中,可以使用寄生于晶体管121的栅极节点g的电容作为保持电容132,还可以使用在硅基板中通过以相互不同的导电层夹持绝缘层而形成的电容。

[0078] 在本实施方式中,由于电光学装置10形成于硅基板,所以晶体管121～125的基板电位为电位Vel。

[0079] OLED130的阳极是按每个像素电路110独立设置的像素电极。与此相对,OLED130的阴极是涉及全部像素电路110共用的共用电极118,在像素电路110中被保持为电源为低位侧的电位Vct。

[0080] OLED130是在上述硅基板中通过阳极与具有透光性的阴极来夹持白色有机EL层而形成的元件。而且,在OLED130的出射侧(阴极侧)重叠有与RGB的任一对应的彩色滤光片。

[0081] 在这样的OLED130中,若电流从阳极流向阴极,则从阳极注入的空穴与从阴极注入的电子在有机EL层再结合而生成激子,并产生白色光。此时产生的白色光透过与硅基板(阳极)相反的一侧的阴极,经彩色滤光片的着色而被观察者侧视看见。

[0082] 第1实施方式的动作

[0083] 参照图4,对电光学装置10的动作进行说明。图4是用于说明电光学装置10中的各部的动作的时间图。

[0084] 如该图所示,扫描信号Gwr(1)～Gwr(m)依次被切换为L电平,在1帧的期间中按每个1水平扫描期间(H)依次扫描第1～第m行的扫描线12。

[0085] 1水平扫描期间(H)中的动作涉及各行的像素电路110而相同。因此,以下,在水平扫描第i行的扫描期间中,特别关注i行(3j－2)列的像素电路110来说明动作。

[0086] 在本实施方式中,若对第i行的扫描期间进行大致区分,则分为图4中的以(b)所示的初始化期间、以(c)所示的补偿期间和以(d)所示的写入期间。而且,在(d)的写入期间之后,隔开一段间隔而成为(a)所示的发光期间,在经过1帧的期间后,再次进入第i行的扫描期间。因此,如果按时间顺序来说,成为(发光期间)→初始化期间→补偿期间→写入期间→(发光期间)这样的周期的反复。

[0087] 此外,在图4中,关于第i行的前1行的第(i－1)行所对应的扫描信号Gwr(i-1)、和控制信号Gel(i-1)、Gcmp(i-1)、Gorst(i-1)的每一个,与第i行所对应的扫描信号Gwr(i)、控制信号Gel(i)、Gcmp(i)、Gorst(i)相比,分别成为领先1水平扫描期间(H)的波形。

[0088] 发光期间

[0089] 为了便于说明,从作为初始化期间的前提的发光期间开始说明。如图4所示,在第i行的发光期间中,扫描信号Gwr(i)是H电平,控制信号Gel(i)是L电平。另外,作为逻辑信号的控制信号Gel(i)、Gcmp(i)、Gorst(i)中的、控制信号Gel(i)是L电平,控制信号Gcmp(i)和Gorst(i)是H电平。

[0090] 因此,如图5所示,在i行(3j－2)列的像素电路110中,晶体管124导通,而晶体管122、123、125截止。因此,晶体管121向OLED130供给栅极与源极间的电压Vgs所对应的电流Ids。如后述那样,在本实施方式中,发光期间中的电压Vgs是根据数据信号的电位从晶体管121的阈值电压电平移位后的值。因此,在补偿了晶体管121的阈值电压的状态下向OLED130供给与灰度等级对应的电流。

[0091] 此外,第i行的发光期间是水平扫描第i行以外的期间,所以适当地变动数据线14的电位。但是,在第i行的像素电路110中,由于晶体管122截止,所以此处不考虑数据线14的电位变动。

[0092] 另外,在图5中,利用粗线表示动作说明中为重要的路径(以下的图6～图8、图13～图16中也相同)

[0093] 初始化期间

[0094] 接下来当进入第i行的扫描期间时,首先,作为第1期间(b)的初始化期间开始。在初始化期间内,与发光期间相比较,控制信号Gel(i)变为H电平,控制信号Gorst(i)变为L电平。

[0095] 因此,如图6所示那样,在i行(3j－2)列的像素电路110中,晶体管124截止,而晶体管125导通。由此,供给OLED130的电流的路径被切断,并且OLED130的阳极被复位成电位Vorst。

[0096] 如上述那样,OLED130是利用阳极与阴极来夹持有机EL层的构成,因此如图中虚线所示,在阳极与阴极之间并联寄生电容Coled。在发光期间内,电流流过OLED130时,该OLED130的阳极与阴极间的两端电压被该电容Coled保持,但该保持电压因晶体管125的导

通而被复位。因此，在本实施方式中，在之后的发光期间中电流再次流过OLED130时，难以受到由该电容Coled保持的电压的影响。

[0097] 详细而言，例如从高亮度的显示状态转为低亮度的显示状态时，如果是未复位的构成，则亮度高(大电流流过)时的高电压被保持，因此接下来即使想要使小电流流过，也会流过过度的电流，从而不能够成为低亮度的显示状态。与此相对，在本实施方式中，因晶体管125的导通，OLED130的阳极的电位被复位，所以提高了低亮度侧的再现性。

[0098] 此外，在本实施方式中，电位Vorst按照该电位Vorst与共用电极118的电位Vct之差低于OLED130的发光阈值电压的方式而被设定。因此，在初始化期间(接下来说明的补偿期间以及写入期间)，OLED130为截止(非发光)状态。

[0099] 另一方面，在初始化期间内，控制信号/Gini变为L电平，控制信号Gref变为H电平，因此如图6所示那样，在电平移动电路40中，晶体管45、43分别导通。因此，保持电容44的一端、即数据线14被初始化为电位Vini，保持电容44的另一端、即节点h被初始化为电位Vref。

[0100] 在本实施方式中，电位Vini按照(Vel－Vini)比晶体管121的阈值电压|Vth|大的方式被设定。此外，由于晶体管121是P沟道型，所以以源极节点的电位为基准的阈值电压Vth为负。因此，为了防止因以高低关系说明而产生混乱，而以绝对值的|Vth|表示阈值电压，从而以大小关系规定。

[0101] 另外，在本实施方式中，电位Vref被设定为下述那样的值，即：相对于数据信号Vd(1)～Vd(n)可取的电位，在之后的写入期间中，节点h的电位为上升变化那样的值，例如被设定为比最低值Vmin低。

[0102] 补偿期间

[0103] 在第i行的扫描期间中，接下来成为作为第2期间(c)的补偿期间。在补偿期间中，与初始化期间相比较，扫描信号Gwr(i)以及控制信号Gcmp(i)成为L电平。另一方面，在补偿期间中，在控制信号Gref被维持为H电平的状态下，控制信号/Gini变为H电平。

[0104] 因此，如图7所示那样，在电平移位电路40中，在晶体管43导通的状态下晶体管45截止，从而节点h被固定为电位Vref。另一方面，在i行(3j－2)列的像素电路110中晶体管122导通，从而栅极节点g与数据线14电连接，所以在补偿期间的最开始，栅极节点g成为电位Vini。

[0105] 由于在补偿期间中晶体管123导通，所以晶体管121成为二极管连接。因此，漏极电流在晶体管121中流动，对栅极节点g以及数据线14进行充电。详细而言，电流以供电线116→晶体管121→晶体管123→晶体管122→第(3j－2)列的数据线14这样的路径流动。因此，由于晶体管121的导通，处于相互连接状态的数据线14以及栅极节点g从电位Vini开始上升。

[0106] 但是，由于在上述路径流动的电流伴随栅极节点g接近电位(Vel－|Vth|)而难以流动，所以在到补偿期间的结束之前，数据线14以及栅极节点g在电位(Vel－|Vth|)饱和。因此，在到补偿期间的结束之前，保持电容132保持晶体管121的阈值电压|Vth|。

[0107] 写入期间

[0108] 初始化期间后，进入作为第3期间(d)的写入期间。在写入期间中，控制信号Gcmp(i)变为H电平，因此晶体管121的二极管连接被解除，另一方面，控制信号Gref变为L电平，所以晶体管43截止。因此，虽然从第(3j－2)列的数据线14至i行(3j－2)列的像素电路110

中的栅极节点g为止的路径成为浮置状态，但该路径中的电位被保持电容50、132维持为(Vel－|Vth|)。

[0109] 在第i行的写入期间中，如果以第j组来说，控制电路5按顺序将数据信号Vd(j)切换为与i行(3j－2)列、i行(3j－1)列、i行(3j)列的像素的灰度等级对应的电位。另一方面，控制电路5配合数据信号的电位切换，依次使控制信号Sel(1)、Sel(2)、Sel(3)排他地成为H电平。此外，图4中虽然省略但控制电路5还输出与控制信号Sel(1)、Sel(2)、Sel(3)成逻辑反转的关系的控制信号/Sel(1)、/Sel(2)、/Sel(3)。由此，在多路分配器30中，各组中的传输门34分别以左端列、中央列、右端列的顺序导通。

[0110] 此处，在左端列的传输门34通过控制信号Sel(1)、/Sel(1)导通时，如图8所示，保持电容44的另一端、即节点h从在初始化期间以及补偿期间被固定的电位Vref变化为数据信号Vd(j)的电位，即、与i行(3j－2)列的像素的灰度等级对应的电位。将此时的节点h的电位变化量表示为ΔV，将变化后的电位表示为(Vref+ΔV)。

[0111] 另一方面，由于栅极节点g经由数据线14与保持电容44的一端连接，所以成为从补偿期间的电位(Vel－|Vth|)向上升方向移位了节点h的电位变化量ΔV与电容比k1相乘而得到的值的值(Vel－|Vth|+k1·ΔV)。此时，若晶体管121的电压Vgs以绝对值表现，则成为从阈值电压|Vth|减去栅极节点g的电位上升的移位量而得到的值(|Vth|－k1·ΔV)。

[0112] 其中，电容比k1是Crf1/(Cdt+Crf1)。严格来说，也必须考虑保持电容132的电容Cpix，但由于将电容Cpix设定得与电容Crf1、Cdt相比较十分小，所以忽略电容Cpix。

[0113] 图9是表示写入期间的数据信号的电位与栅极节点g的电位的关系的图。如上述那样，从控制电路5供给的数据信号根据像素的灰度等级能够取最小值Vmin至最大值Vmax的电位范围。在本实施方式中，该数据信号并未直接写入栅极节点g，而是如图所示那样被电平移位后再写入栅极节点g。

[0114] 此时，栅极节点g的电位范围ΔVgate被压缩到数据信号的电位范围ΔVdata(＝Vmax－Vmin)与电容比k1相乘而得到的值。例如，以Crf1:Cdt＝1:9的方式设定了保持电容44、50的电容时，能够将栅极节点g的电位范围ΔVgate压缩到数据信号的电位范围ΔVdata的1/10。

[0115] 另外，关于使栅极节点g的电位范围ΔVgate相对于数据信号的电位范围ΔVdata向哪个方向移位多少，能够以电位Vp(＝Vel－|Vth|)、Vref决定。其原因在于数据信号的电位范围ΔVdata以电位Vref为基准按电容比k1被压缩，并且该压缩范围以电位Vp为基准被移位后的值成为栅极节点g的电位范围ΔVgate。

[0116] 这样，在第i行的写入期间中，向第i行的像素电路110的栅极节点g写入从补偿期间中的电位(Vel－|Vth|)移位了节点h的电位变化量ΔV与电容比k1相乘而得到的量的电位(Vel－|Vth|+k1·ΔV)。

[0117] 不久，扫描信号Gwr(i)成为H电平，晶体管122截止。由此，写入期间结束，栅极节点g的电位确定为移位后的值。

[0118] 发光期间

[0119] 第i行的写入期间结束之后，隔了1水平扫描期间间隔而进入发光期间。在该发光期间中，如上述那样，由于控制信号Gel(i)变为L电平，所以在i行(3j－2)列的像素电路110中，晶体管124导通。由于栅极与源极间的电压Vgs为(|Vth|－k1·ΔV)，所以如前面的图5

所示，在补偿了晶体管121的阈值电压的状态下向OLED130供给与灰度等级对应的电流。

[0120] 在第i行的扫描期间中，也在第(3j－2)列的像素电路110以外的第i行的其他像素电路110中，时间上并行执行这样的动作。另外，实际上，这样的第i行的动作在1帧的期间中按第1、第2、第3、…、第(m－1)、第m行的顺序被执行，并且以帧为单位反复进行。

[0121] 根据本实施方式，栅极节点g的电位范围ΔVgate相对于数据信号的电位范围ΔVdata缩小，所以即使不以高精度细化数据信号，也能够向晶体管121的栅极与源极间施加反映灰度等级的电压。因此，在微小的像素电路110中，即使在OLED130中流动的微小电流相对于晶体管121的栅极与源极间的电压Vgs的变化相对变化较大的情况下，也能够高精度地控制供给OLED130的电流。

[0122] 另外，如图3中虚线所示，实际上在数据线14与像素电路110中的栅极节点g之间寄生有电容Cprs。因此，若数据线14的电位变化幅度较大，则经由该电容Cprs向栅极节点g传播，产生所谓的串扰、不均等而使显示品位降低。该电容Cprs的影响在像素电路110被微细化时显著地出现。

[0123] 与此相对，在本实施方式中，由于数据线14的电位变化范围相对于数据信号的电位范围ΔVdata也缩小，所以能够抑制电容Cprs带来的影响。

[0124] 根据本实施方式，能够确保比扫描期间长的期间，例如2水平扫描期间作为使晶体管125导通的期间，即、OLED130的复位期间。所以能够在发光期间内使被保持在OLED130的寄生电容中的电压被充分初始化。

[0125] 另外，根据本实施方式，通过晶体管121供给给OLED130的电流Ids抵消阈值电压的影响。因此，根据本实施方式，即使晶体管121的阈值电压在每个像素电路110中有偏差，也通过补偿该偏差，再向OLED130供给与灰度等级对应的电流，由此抑制了损害显示画面的一致性那样的显示不均的产生，其结果能够进行高品位的显示。

[0126] 参照图10，对该抵消进行说明。如该图所示，晶体管121为了对供给OLED130的微小电流进行控制，而在弱反转区域(亚阈值区域)进行动作。

[0127] 图中，A表示阈值电压|Vth|较大的晶体管，B表示阈值电压|Vth|较小的晶体管。此外，图10中，栅极与源极间的电压Vgs是实线所表示的特性与电位Vel之差。另外，在图10中，以将从源极朝向漏极的方向为正(上)的对数表示纵刻度的电流。

[0128] 在补偿期间中，栅极节点g从电位Vini变为电位(Vel－|Vth|)。因此，阈值电压|Vth|大的晶体管A的动作点从S向Aa移动，而阈值电压|Vth|小的晶体管B的动作点从S向Ba移动。

[0129] 接下来，在向2个晶体管所属的像素电路110输入的数据信号的电位相同的情况下，换句话说在指定了相同灰度等级的情况下，在写入期间，从动作点Aa、Ba起的电位移位量都是相同的k1·ΔV。因此，晶体管A的动作点从Aa向Ab移动，晶体管B的动作点从Ba向Bb移动，电位移位后的动作点的电流与晶体管A、B都几乎在相同的Ids一致。

[0130] 第2实施方式

[0131] 在第1实施方式中，构成为通过多路分配器30直接向各列的保持电容44的另一端、即节点h供给数据信号。因此，在各行的扫描期间中，从控制电路5供给数据信号的期间等于写入期间，因此时间上的限制较大。

[0132] 因此，接下来，对能够缓和这样的时间上的限制的第2实施方式进行说明。此外，以

下为了避免重复说明，以与第1实施方式不同的部分为中心进行说明。

[0133] 图11是表示第2实施方式所涉及的电光学装置10的构成的图。

[0134] 该图所示的第2实施方式与图2所示的第1实施方式不同的点主要为，在电平移位电路40的各列中设置有保持电容41以及传输门42这一点。

[0135] 详细而言，在各列中，在传输门34的输出端与保持电容44的另一端之间夹设传输门42。即、传输门42的输入端与传输门34的输出端连接，传输门42的输出端与保持电容44的另一端连接。因此，传输门42作为第1开关发挥作用。

[0136] 此外，在从控制电路5供给的控制信号Gcpl为H电平时(控制信号/Gcpl为L电平时)，各列的传输门42一齐导通。

[0137] 另一方面，多路分配器30中的传输门34作为第2开关发挥作用。

[0138] 另外，在各列中，保持电容41的一端与传输门34的输出端(传输门42的输入端)连接，保持电容41的另一端共同接地到固定电位，例如电位Vss。图11中虽然省略，但将保持电容41的电容设为Crf2。此外，电位Vss相当于作为逻辑信号的扫描信号、控制信号的L电平。

[0139] 第2实施方式的动作

[0140] 参照图12，对第2实施方式所涉及的电光学装置10的动作进行说明。图12是用于说明第2实施方式中的动作的时间图。

[0141] 如该图所示，扫描信号Gwr(1)～Gwr(m)被依次切换为L电平，在1帧的期间中，按每个1水平扫描期间(H)依次扫描第1～第m行的扫描线12这一点与第1实施方式相同。另外，在第2实施方式中，第i行的扫描期间为(b)所示的初始化期间、(c)所示的补偿期间、和(d)所示的写入期间的顺序这一点也与第1实施方式相同。此外，在第2实施方式中，(d)的写入期间是从控制信号Gcpl从L变为H电平时(控制信号/Gcpl变成L电平时)至扫描信号从L变为H电平时为止的期间。

[0142] 在第2实施方式中，也与第1实施方式相同，如果以时间的顺序来说，为(发光期间)→初始化期间→补偿期间→写入期间→(发光期间)这样的周期的反复。但是，在第2实施方式中，与第1实施方式相比较，并不是数据信号的供给期间等于写入期间，而是数据信号的供给比写入期间领先，这一点有所不同。详细而言，在第2实施方式中，能够遍及(a)的初始化期间与(b)的补偿期间来供给数据信号这一点与第1实施方式不同。

[0143] 发光期间

[0144] 在第2实施方式中，如图12所示，在第i行的发光期间，扫描信号Gwr(i)为H电平，另外，控制信号Gel(i)为L电平，控制信号Gcmp(i)、Gorst(i)为H电平。

[0145] 因此，如图13所示，在i行(3j－2)列的像素电路110中，晶体管124导通，而晶体管122、123、125截止，所以该像素电路110中的动作基本与第1实施方式相同。即、晶体管121向OLED130供给栅极与源极间的电压Vgs所对应的电流Ids。

[0146] 初始化期间

[0147] 进入第i行的扫描期间，首先，(b)的初始化期间开始。

[0148] 在第2实施方式中，在初始化期间，与发光期间相比较，控制信号Gel(i)变化为H电平，控制信号Gorst(i)变化为L电平。

[0149] 因此，如图14所示，在i行(3j－2)列的像素电路110中，晶体管124截止，而晶体管125导通。由此，供给给OLED130的电流的路径被切断，并且因晶体管124的导通而使OLED130

的阳极被复位为电位Vorst，所以该像素电路110中的动作基本与第1实施方式相同。

[0150] 另一方面，在第2实施方式中，在初始化期间中，控制信号/Gini变为L电平，控制信号Gref变为H电平，并且控制信号Gcpl变为L电平。因此，如图14所示，在电平移位电路40中，晶体管45、43分别导通，并且传输门42截止。因此，保持电容44的一端、即数据线14被初始化为电位Vini，作为保持电容44的另一端、即节点h初始化为电位Vref。

[0151] 在第2实施方式中，关于电位Vref，与第1实施方式相同，设定为相对于数据信号Vd(1)～Vd(n)能够取的电位，在之后的写入期间，节点h的电位上升变化那样的值。

[0152] 如上述那样，在第2实施方式中，控制电路5遍及初始化期间以及补偿期间来供给数据信号。即、如果以第j组来说，控制电路5按顺序将数据信号Vd(j)切换为与i行(3j－2)列、i行(3j－1)列、i行(3j)列的像素的灰度等级对应的电位，另一方面，配合数据信号的电位切换而使控制信号Sel(1)、Sel(2)、Sel(3)依次排他地成为H电平。由此，在多路分配器30中，各组的传输门34分别按左端列、中央列、右端列的顺序导通。

[0153] 此处，在初始化期间，在属于第j组的左端列的传输门34通过控制信号Sel(1)而导通的情况下，如图14所示，数据信号Vd(j)被供给给保持电容41的一端，因此该数据信号被保持电容41保持。

[0154] 补偿期间

[0155] 在第i行的扫描期间中，接下来成为(c)的补偿期间。在第2实施方式中，在补偿期间中，与初始化期间相比较，扫描信号Gwr(i)变化为L电平，控制信号Gcmp(i)变化为L电平。

[0156] 因此，如图15所示，在i行(3j－2)列的像素电路110中，晶体管122导通，栅极节点g与数据线14电连接，另一方面因晶体管123的导通，晶体管121成为二极管连接。

[0157] 因此，电流在供电线116→晶体管121→晶体管123→晶体管122→第(3j－2)列的数据线14这样的路径中流动，栅极节点g从电位Vini开始上升，不久在(Vel－|Vth|)饱和。因此，在第2实施方式中，在补偿期间的结束之前，保持电容132保持晶体管121的阈值电压|Vth|。

[0158] 在第2实施方式中，在补偿期间中，由于在控制信号Gref维持H电平的状态下控制信号/Gini变为H电平，所以在电平移位电路40中，节点h固定为电位Vref。

[0159] 另外，在补偿期间中，在属于第j组的左端列的传输门34通过控制信号Sel(1)而导通的情况下，如图15所示，数据信号Vd(j)被保持电容41保持。

[0160] 此外，属于第j组的左端列的传输门34已经在初始化期间中通过控制信号Sel(1)导通的情况下，在补偿期间中，该传输门34不会导通，但在保持电容41保持数据信号Vd(j)这一点上没有改变。

[0161] 另外，若补偿期间结束，则控制信号Gcmp(i)成为H电平，由此解除晶体管121的二极管连接。

[0162] 在第2实施方式中，由于在从补偿期间结束到下一个写入期间开始为止的期间中，控制信号Gref变为L电平，所以晶体管43截止。因此，虽然从第(3j－2)列的数据线14至i行(3j－2)列的像素电路110中的栅极节点g为止的路径成为浮置状态，但该路径的电位被保持电容50、132维持为(Vel－|Vth|)。

[0163] 写入期间

[0164] 在第2实施方式中，在写入期间，控制信号Gcpl成为H电平(控制信号/Gcpl成为L电

平)。因此,如图16所示,由于在电平移位电路40中,传输门42导通,所以被保持电容41保持的数据信号被供给给保持电容44的另一端、即节点h。因此,节点h从补偿期间的电位Vref移位。即、节点h变化为电位(Vref+ΔV)。

[0165] 另一方面,栅极节点g由于经由数据线14与保持电容44的一端连接,所以成为从补偿期间的电位(Vel－|Vth|)向上升的方向移位了节点h的电位变化量ΔV与电容比k2相乘而得到的值的值。即、栅极节点g的电位成为从补偿期间的电位(Vel－|Vth|)向上升方向移位了节点h的电位变化量ΔV与电容比k2相乘而得到的值的值(Vel－|Vth|+k2·ΔV)。

[0166] 此外,在第2实施方式中,电容比k2是Cdt、Crf1、Crf2的电容比。如上述那样,忽略保持电容132的电容Cpix。

[0167] 另外,此时,若晶体管121的电压Vgs以绝对值表现,则成为从阈值电压|Vth|减去栅极节点g的电位上升的移位量而得到的值(|Vth|－k2·ΔV)。

[0168] 发光期间

[0169] 在第2实施方式中,在第i行的写入期间结束之后,隔了1水平扫描期间的间隔而进入发光期间。在该发光期间内,如上述那样,由于控制信号Gel(i)变为L电平,所以在i行(3j－2)列的像素电路110中,晶体管124导通。

[0170] 栅极与源极间的电压Vgs为(|Vth|－k2·ΔV),是通过数据信号的电位从晶体管121的阈值电压电平移位后的值。因此,如前面的图13所示,在补偿了晶体管121的阈值电压的状态下,向OLED130供给与灰度等级对应的电流。

[0171] 在第i行的扫描期间中,也在第(3j－2)列的像素电路110以外的第i行的其他像素电路110中时间上并行执行这样的动作。并且,实际上,在1帧的期间中,按第1、第2、第3、…、第(m－1)、第m行的顺序执行这样的第i行的动作,并且以帧为单位反复进行。

[0172] 根据第2实施方式,与第1实施方式相同,即使在微小的像素电路110中,在OLED130中流动的微小电流相对于晶体管121的栅极与源极间的电压Vgs相对变化较大的情况下,也能够高精度地控制供给OLED130的电流。

[0173] 根据第2实施方式,除了与第1实施方式相同,能够在发光期间,对被OLED130的寄生电容保持的电压充分地进行初始化之外,即使晶体管121的阈值电压在每个像素电路110中有偏差,也会抑制损害显示画面的一致性那样的显示不均的产生,其结果为,能够进行高品位的显示。

[0174] 根据第2实施方式,使保持电容41保持从控制电路5经由多路分配器30供给的数据信号的动作在从初始化期间到补偿期间的整个期间执行。因此,能够对在1水平扫描期间中应执行的动作,缓和时间上的限制。

[0175] 例如,在补偿期间中,伴随栅极与源极间电压Vgs接近阈值电压,在晶体管121中流动的电流降低,所以将栅极节点g缩小至电位(Vel－|Vth|)需要时间,但在第2实施方式中,与第1实施方式相比较,如图12所示那样,能够确保补偿期间较长。因此,根据第2实施方式,与第1实施方式相比较,能够高精度地补偿晶体管121的阈值电压的偏差。

[0176] 另外,也能够使数据信号的供给动作低速化。

[0177] 应用·变形例

[0178] 本发明并不局限于上述的实施方式、应用例等实施方式等,例如还能够进行如下所述的各种变形。另外,如下所述的变形的方式也能够适当地组合任意选择的一个或者多

个。

[0179] 控制电路

[0180] 在实施方式中，虽然供给数据信号的控制电路5与电光学装置10分开，但控制电路5也可以与扫描线驱动电路20、多路分配器30、和电平移位电路40一起集成化在硅基板上。

[0181] 基板

[0182] 在实施方式中，为在硅基板上集成了电光学装置10的构成，但也可以为在其他的半导体基板上集成的构成。另外，还可以应用多晶硅工艺在玻璃基板等上进行形成。无论选择哪个，像素电路110微细化，在晶体管121中，漏极电流相对于栅极电压Vgs的变化以指数函数的方式较大变化的构成均有效。

[0183] 控制信号Gcmp(i)

[0184] 在实施方式等中，如果以第i行来说，在写入期间中，使控制信号Gcmp(i)成为H电平，但也可以成为L电平。即、可以构成为并行执行基于使晶体管123导通的阈值补偿和向节点栅极g的写入。

[0185] 多路分配器

[0186] 在实施方式等中，构成为使数据线14每3列为一组，并且在各组中依次选择数据线14，来供给数据信号，但构成组的数据线数目可以是“2”，也可以是“4”以上。

[0187] 另外，也可以是不分组，即、不使用多路分配器30而按线顺序一齐向各列的数据线14供给数据信号的构成。

[0188] 晶体管的沟道型

[0189] 在上述的实施方式等中，使像素电路110中的晶体管121～125统一为P沟道型，但也可以统一为N沟道型。另外，也可以适当地组合P沟道型以及N沟道型。

[0190] 其他

[0191] 在实施方式等中，作为电气光学元件，例示了作为发光元件的OLED，但例如无机发光二极管LED(Light Emitting Diode:发光二极管)等、能够以与电流对应的亮度发光的元件即可。

[0192] 电子设备

[0193] 接下来，对应用了实施方式等、应用例所涉及的电光学装置10的电子设备进行说明。电光学装置10面向像素为小尺寸、高精细的显示的用途。因此，作为电子设备，以头戴式显示器为例进行说明。

[0194] 图17是表示头戴式显示器的外观的图，图18是表示其光学构成的图。

[0195] 首先，如图17所示，头戴式显示器300在外观上与一般眼镜相同，具有眼镜腿310、鼻架320、镜片301L、301R。另外，如图18所示，头戴式显示器300在鼻架320附近、即镜片301L、301R的里侧(图中下侧)设置有左眼用的电光学装置10L与右眼用的电光学装置10R。

[0196] 电光学装置10L的图像显示面被配置在图18中的左侧。由此，电光学装置10L的显示图像经由光学透镜302L从图中向9点钟方向射出。半透半反镜303L使电光学装置10L的显示图像向6点钟方向反射，并使从12点钟方向入射的光透过。

[0197] 电光学装置10R的图像显示被面配置在与电光学装置10L相反的右侧。由此，电光学装置10R的显示图像经由光学透镜302R从图中向3点钟方向射出。半透半反镜303R使电光学装置10R的显示图像向6点钟方向反射，并使从12点钟方向入射的光透过。

[0198] 在该构成中，头戴式显示器300的佩戴者能够以与外面的样子重叠的透过状态观察电光学装置10L、10R的显示图像。

[0199] 另外，在该头戴式显示器300中，当使电光学装置10L显示伴有视差的两眼图像中的、左眼用图像，使电光学装置10R显示右眼用图像时，则能够使佩戴者感觉显示的图像犹如具有纵深感和立体感(3D显示)。

[0200] 此外，除了头戴式显示器300外，电光学装置10还能够适用于摄像机、透镜交换式的数码相机等中的电子式取景器。

[0201] 符号说明

[0202] 10…电光学装置，12…扫描线，14…数据线，20…扫描线驱动电路，30…多路分配器，40…电平移动电路，41、44、50…保持电容，100…显示部，110…像素电路，116…供电线，118…共用电极，121～125…晶体管，130…OLED，132…保持电容，300…头戴式显示器。

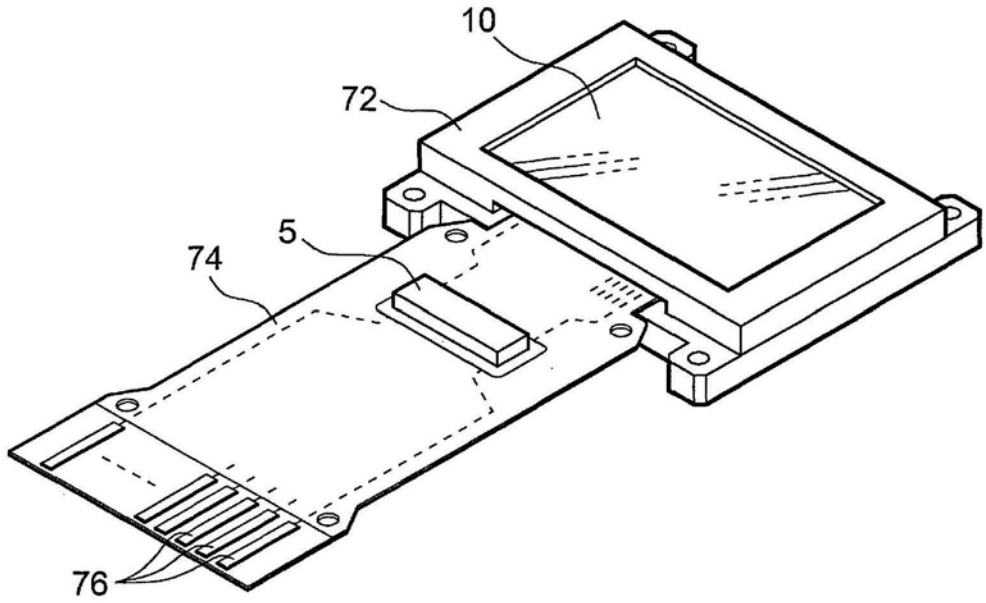



图1

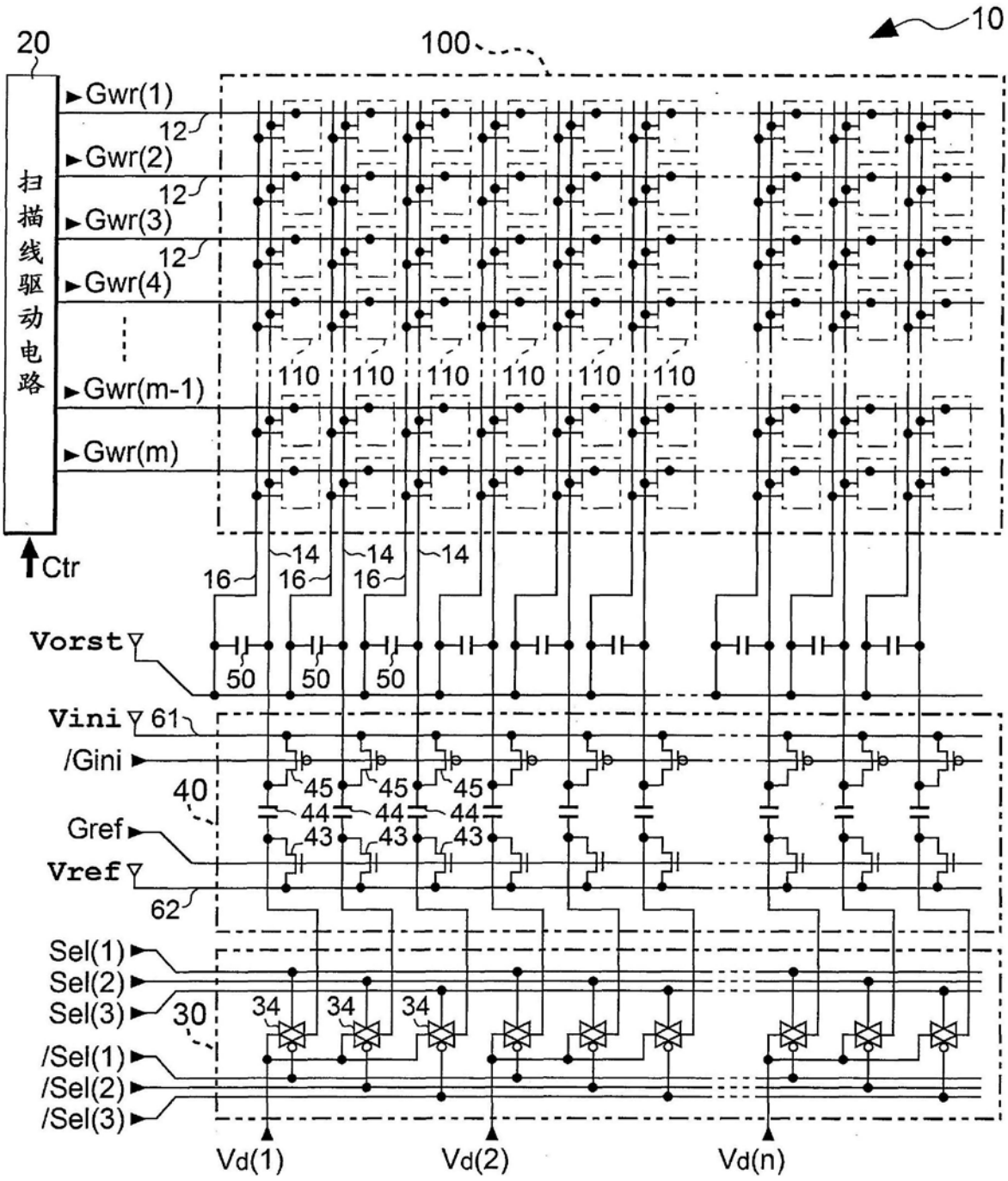

10
20
100
扫描线驱动电路
Gwr(1)
Gwr(2)
Gwr(3)
Gwr(4)
Gwr(m-1)
Gwr(m)
12
110
Ctr
14
16
Vorst
50
Vini
61
/Gini
40
45
44
43
Gref
Vref
62
Sel(1)
Sel(2)
Sel(3)
30
34
/Sel(1)
/Sel(2)
/Sel(3)
Vd(1)
Vd(2)
Vd(n)

图2

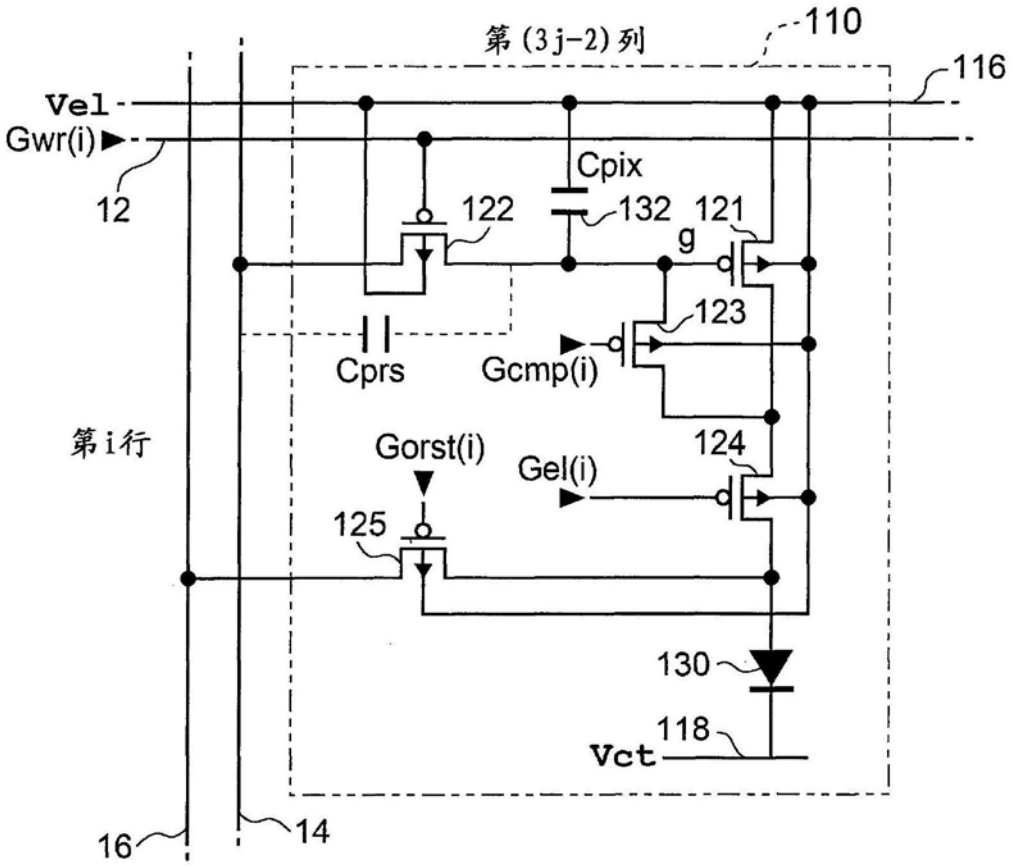

第(3j-2)列
110
116
Vel
Gwr(i)
12
Cpix
122
132
121
g
123
Cprs
Gcmp(i)
第i行
Gorst(i)
Gel(i)
124
125
130
118
Vct
16
14

图3

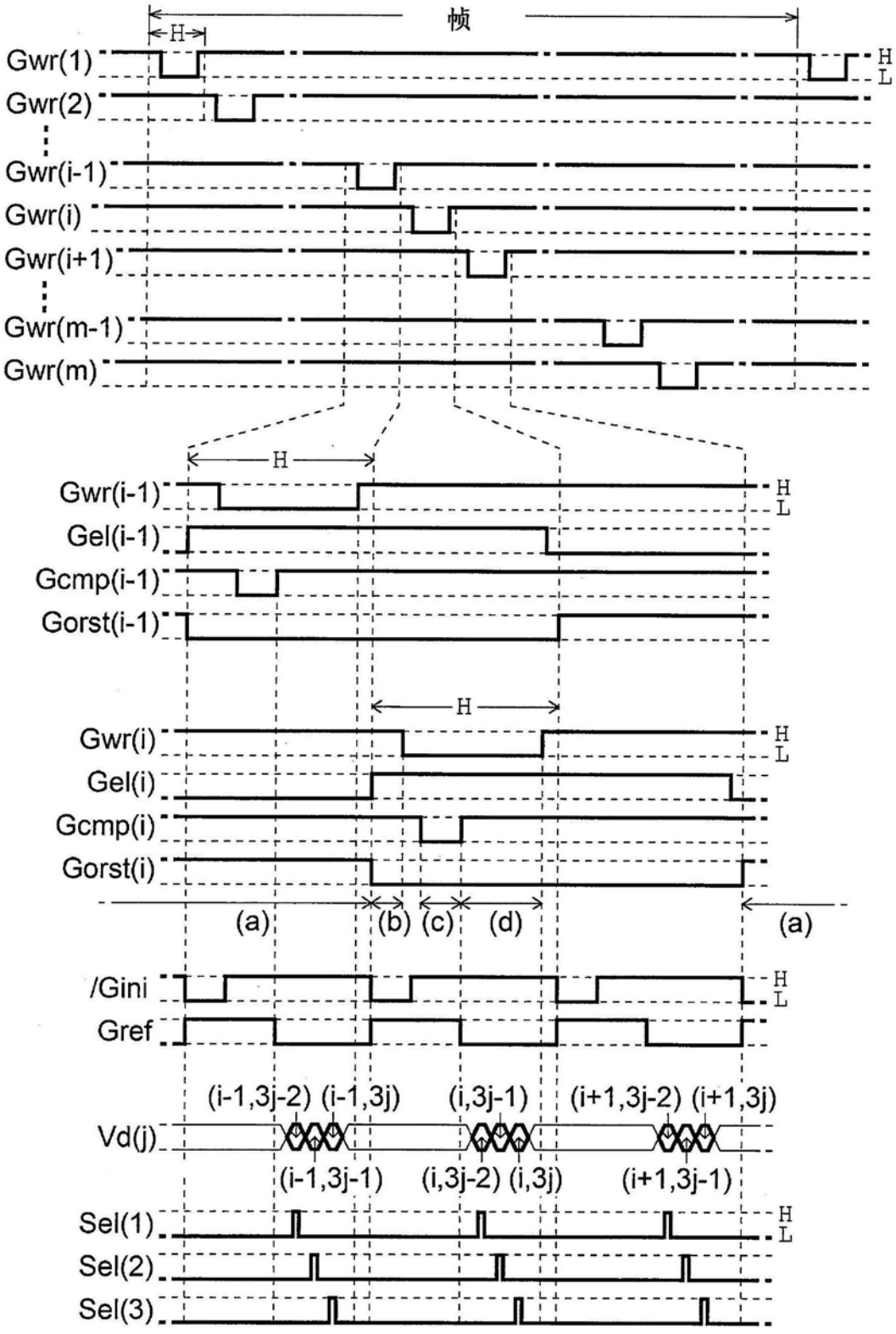

帧
H
Gwr(1)
Gwr(2)
Gwr(i-1)
Gwr(i)
Gwr(i+1)
Gwr(m-1)
Gwr(m)
H
L
Gel(i-1)
Gcmp(i-1)
Gorst(i-1)
Gwr(i)
Gel(i)
Gcmp(i)
Gorst(i)
(a)
(b)
(c)
(d)
/Gini
Gref
(i-1,3j-2)
(i-1,3j)
(i,3j-1)
(i+1,3j-2)
(i+1,3j)
Vd(j)
(i-1,3j-1)
(i,3j-2)
(i,3j)
(i+1,3j-1)
Sel(1)
Sel(2)
Sel(3)

图4

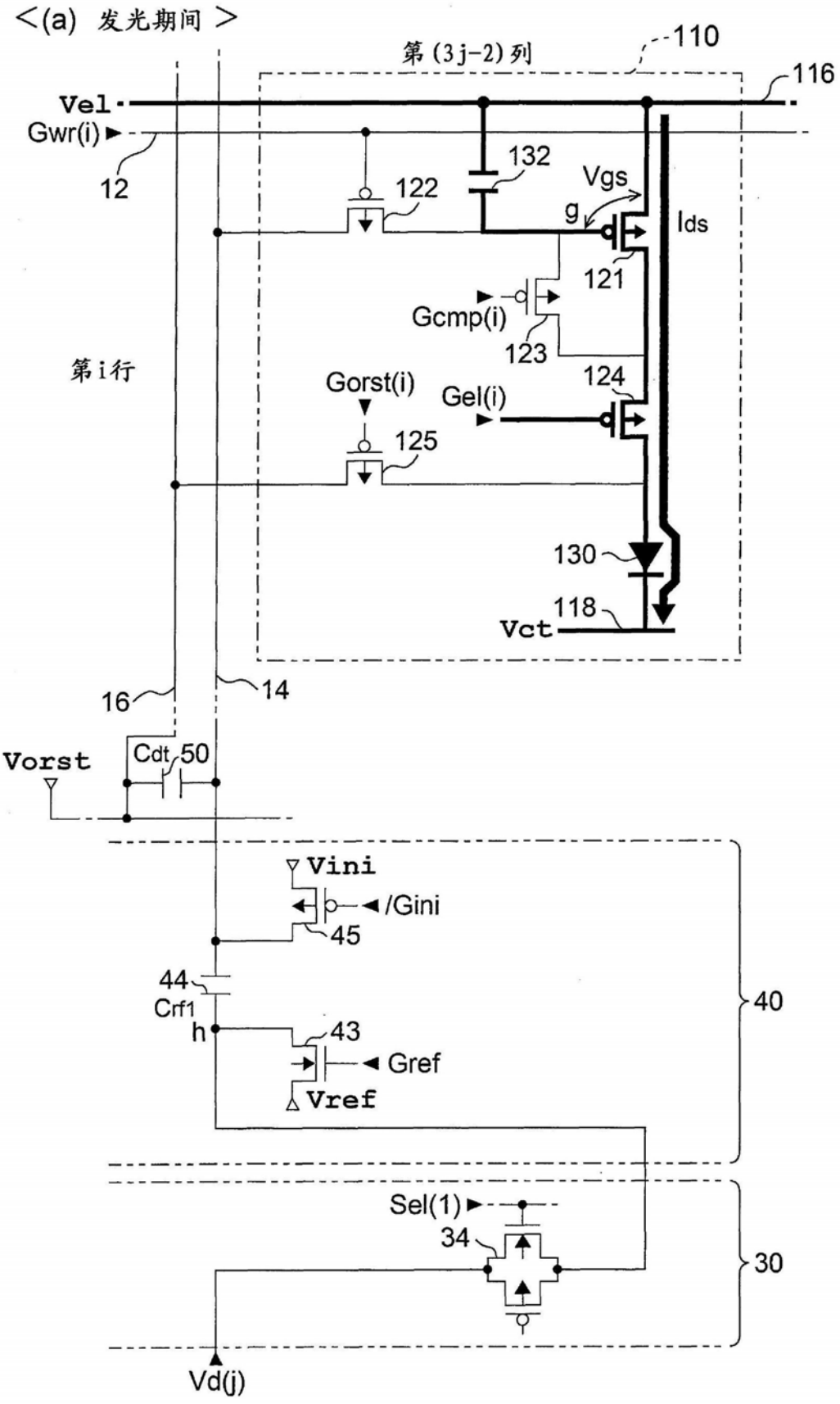

<(a) 发光期间 >
第(3j-2)列
110
116
Vel
Gwr(i)
12
122
132
Vgs
g
Ids
121
Gcmp(i)
123
第i行
Gorst(i)
Gel(i)
124
125
130
118
Vct
16
14
Vorst
Cdt
50
Vini
/Gini
45
44
Crf1
h
43
Gref
Vref
40
Sel(1)
34
30
Vd(j)

图5

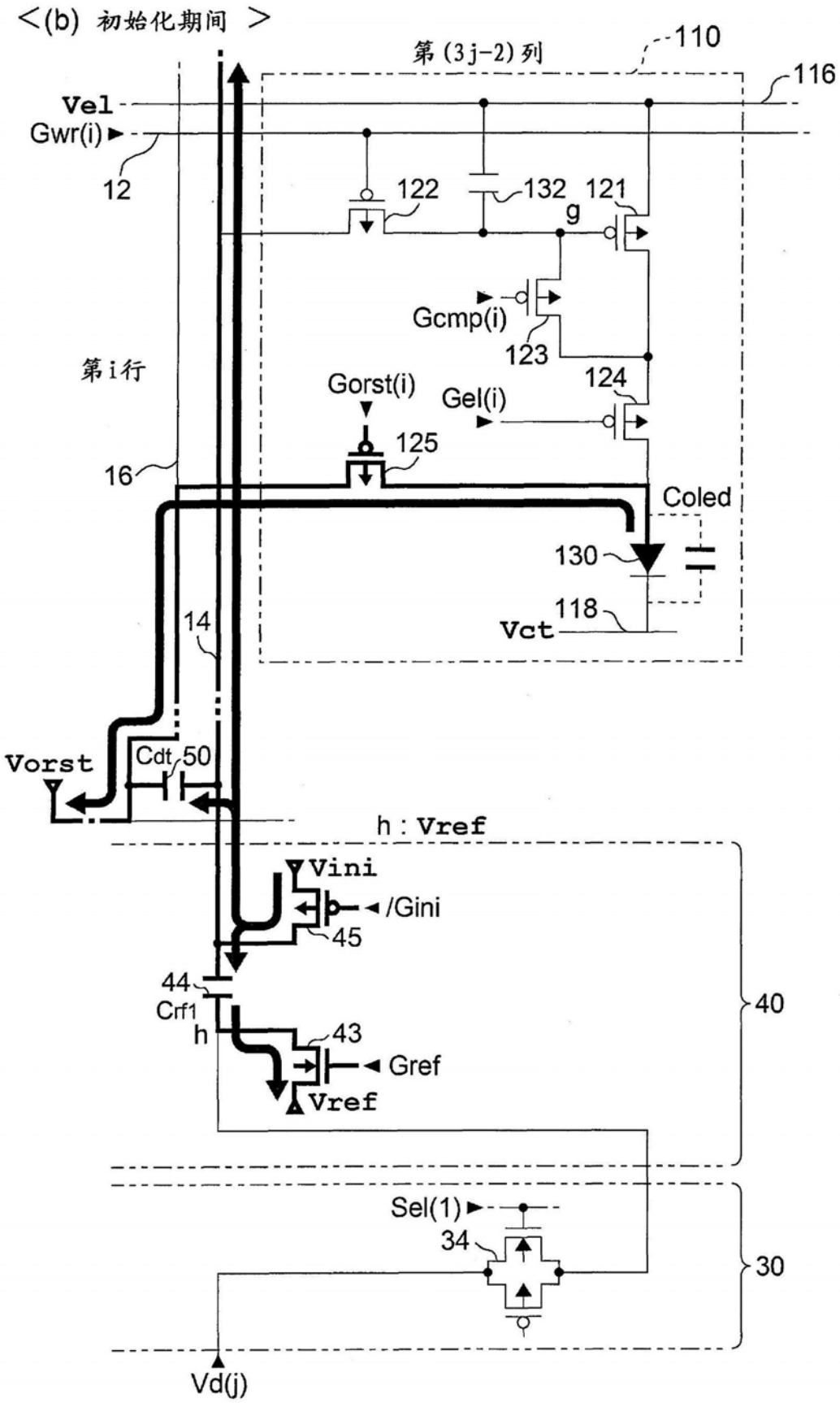

<(b) 初始化期间 >
第(3j-2)列
110
116
Vel
Gwr(i)
12
122
132
121
g
Gcmp(i)
123
第i行
Gorst(i)
Gel(i)
124
125
16
Coled
130
118
Vct
14
Vorst
Cdt
50
h : Vref
Vini
/Gini
45
44
Crf1
h
43
Gref
Vref
40
Sel(1)
34
30
Vd(j)

图6

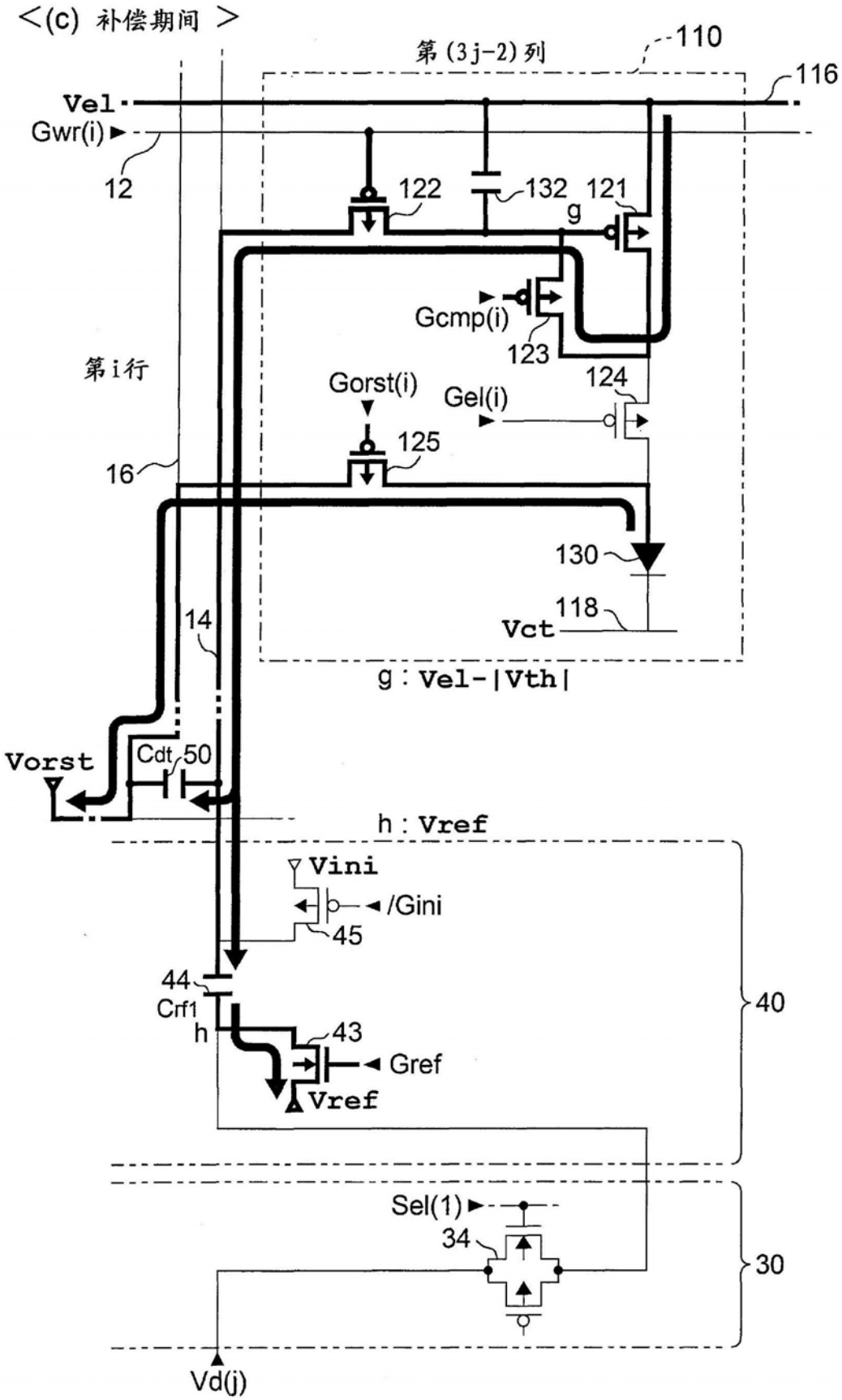

<(c) 补偿期间 >
第(3j-2)列
110
116
Vel
Gwr(i)
12
122
132
121
g
Gcmp(i)
123
第i行
Gorst(i)
Gel(i)
124
125
16
130
118
Vct
14
g : Vel-|Vth|
Vorst
Cdt
50
h : Vref
Vini
/Gini
45
44
Crf1
h
43
Gref
Vref
40
Sel(1)
34
30
Vd(j)

图7

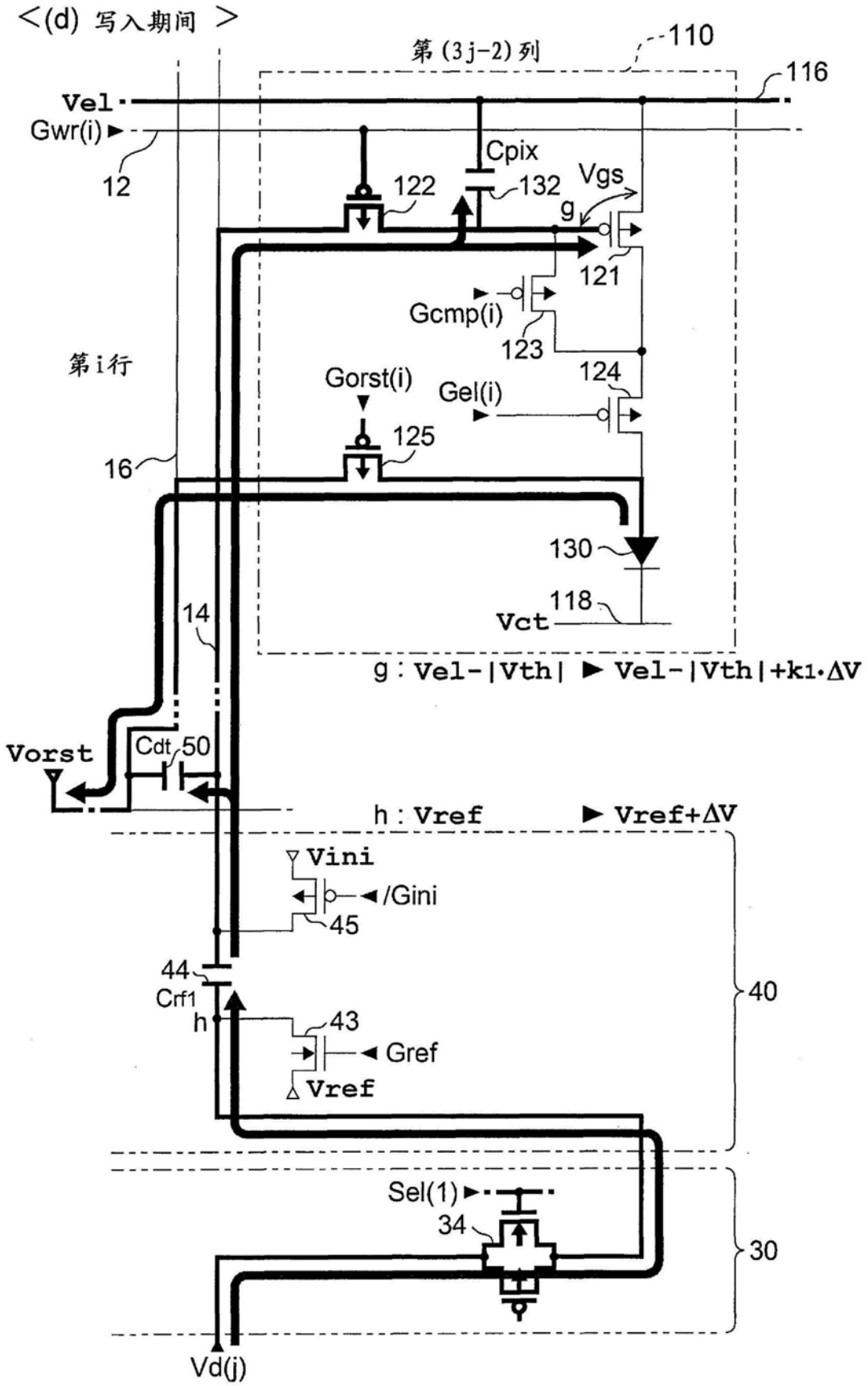

<(d) 写入期间 >
第(3j-2)列
110
116
Vel
Gwr(i)
12
122
Cpix
132
Vgs
g
121
Gcmp(i)
123
124
第i行
Gorst(i)
Gel(i)
125
16
130
118
Vct
14
g : Vel-|Vth| ► Vel-|Vth|+k1·ΔV
Vorst
Cdt
50
h : Vref ► Vref+ΔV
Vini
/Gini
45
44
Crf1
h
43
Gref
Vref
40
Sel(1)
34
30
Vd(j)

图8

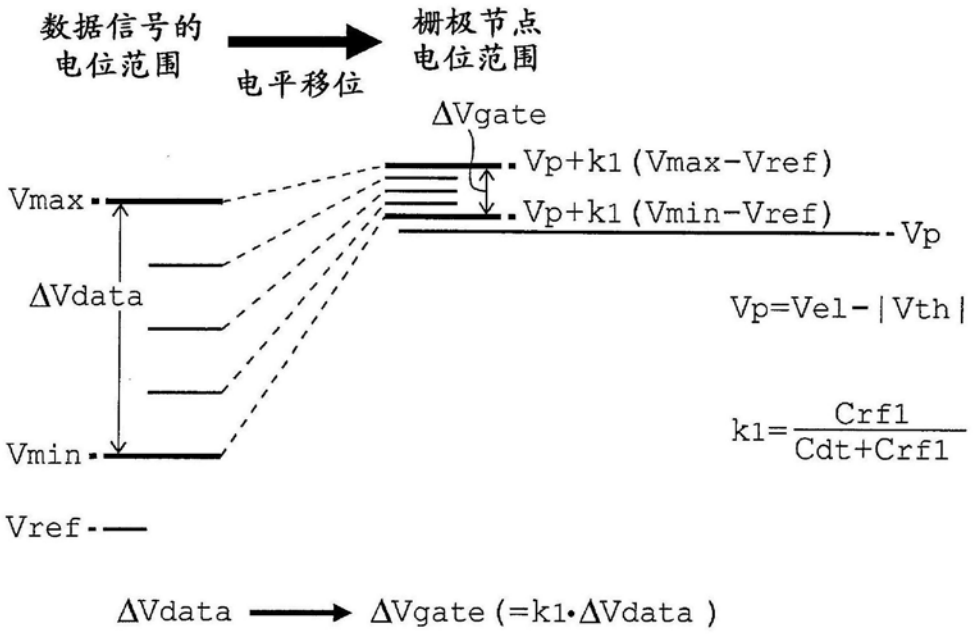

数据信号的
电位范围
电平移位
栅极节点
电位范围
ΔVgate
Vp+k1(Vmax-Vref)
Vp+k1(Vmin-Vref)
Vp
Vmax
ΔVdata
Vmin
Vref
Vp=Vel-|Vth|
k1=Crf1/(Cdt+Crf1)
ΔVdata ⟶ ΔVgate(=k1·ΔVdata)

图9

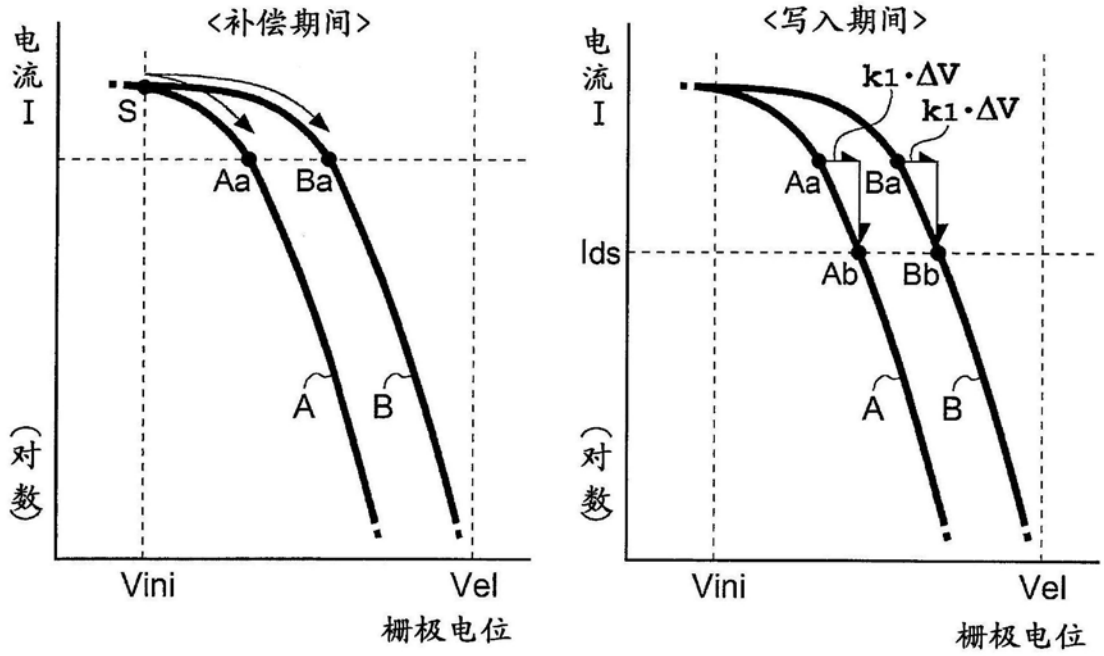

<补偿期间>
电流I
S
Aa
Ba
A
B
(对数)
Vini
Vel
栅极电位
<写入期间>
电流I
k1·ΔV
k1·ΔV
Aa
Ba
Ab
Bb
Ids
A
B
(对数)
Vini
Vel
栅极电位

图10

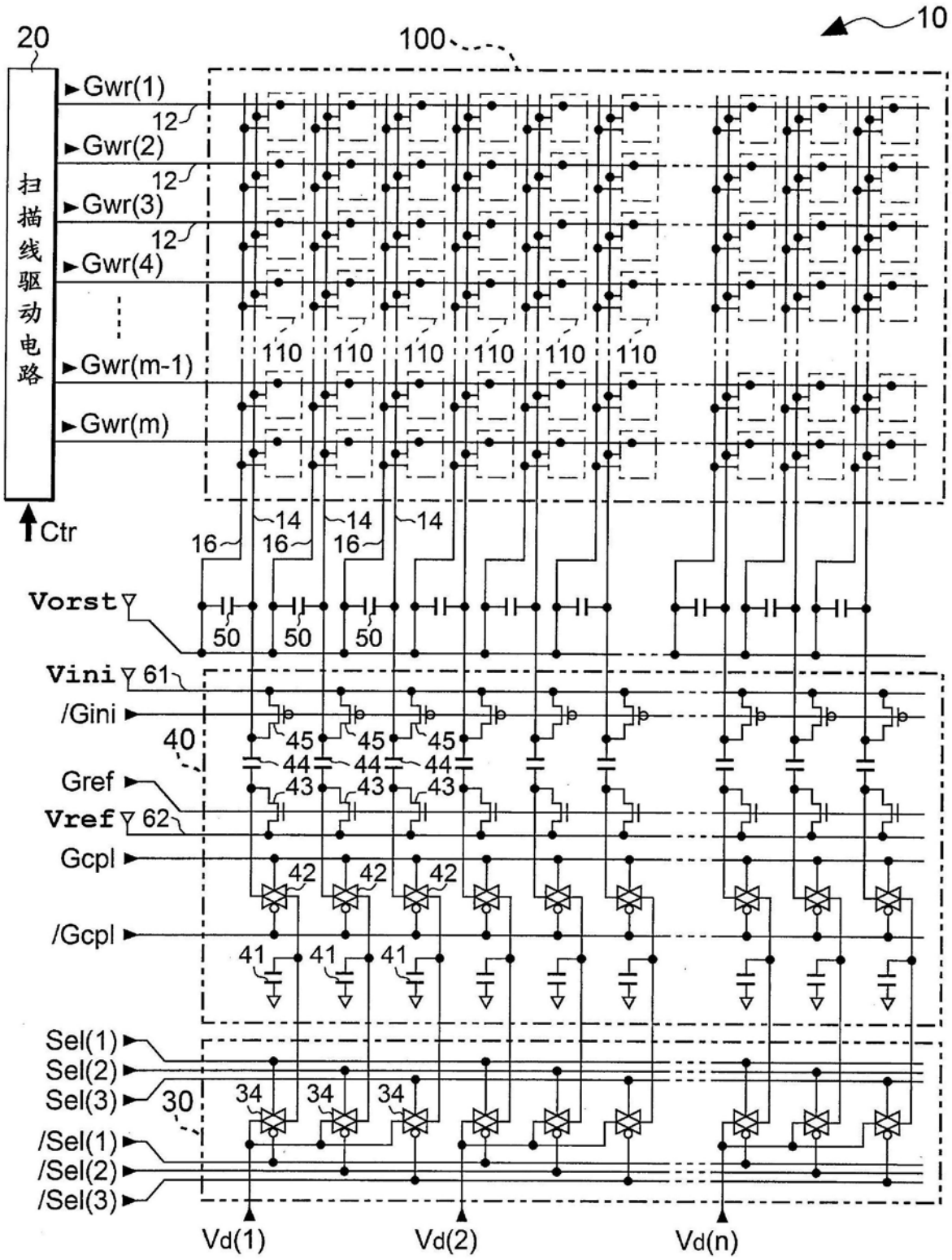

10
20
100
扫描线驱动电路
Gwr(1)
Gwr(2)
Gwr(3)
Gwr(4)
Gwr(m-1)
Gwr(m)
12
110
Ctr
14
16
Vorst
50
Vini
61
/Gini
40
45
44
43
Gref
Vref
62
Gcpl
42
/Gcpl
41
Sel(1)
Sel(2)
Sel(3)
30
34
/Sel(1)
/Sel(2)
/Sel(3)
Vd(1)
Vd(2)
Vd(n)

图11

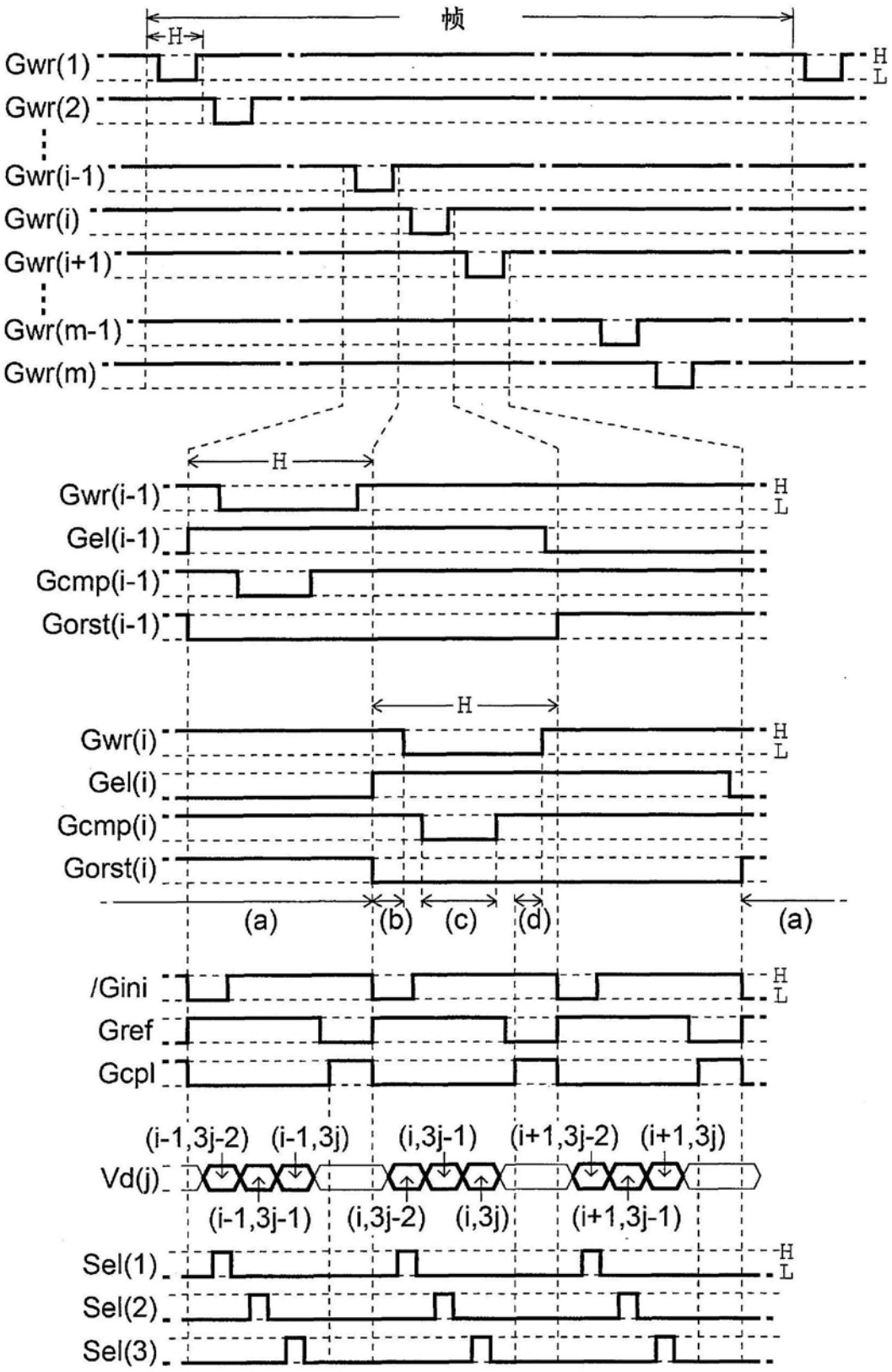

帧
H
Gwr(1)
Gwr(2)
Gwr(i-1)
Gwr(i)
Gwr(i+1)
Gwr(m-1)
Gwr(m)
H
L
Gel(i-1)
Gcmp(i-1)
Gorst(i-1)
Gwr(i)
Gel(i)
Gcmp(i)
Gorst(i)
(a)
(b)
(c)
(d)
/Gini
Gref
Gcpl
(i-1,3j-2)
(i-1,3j)
(i,3j-1)
(i+1,3j-2)
(i+1,3j)
Vd(j)
(i-1,3j-1)
(i,3j-2)
(i,3j)
(i+1,3j-1)
Sel(1)
Sel(2)
Sel(3)

图12

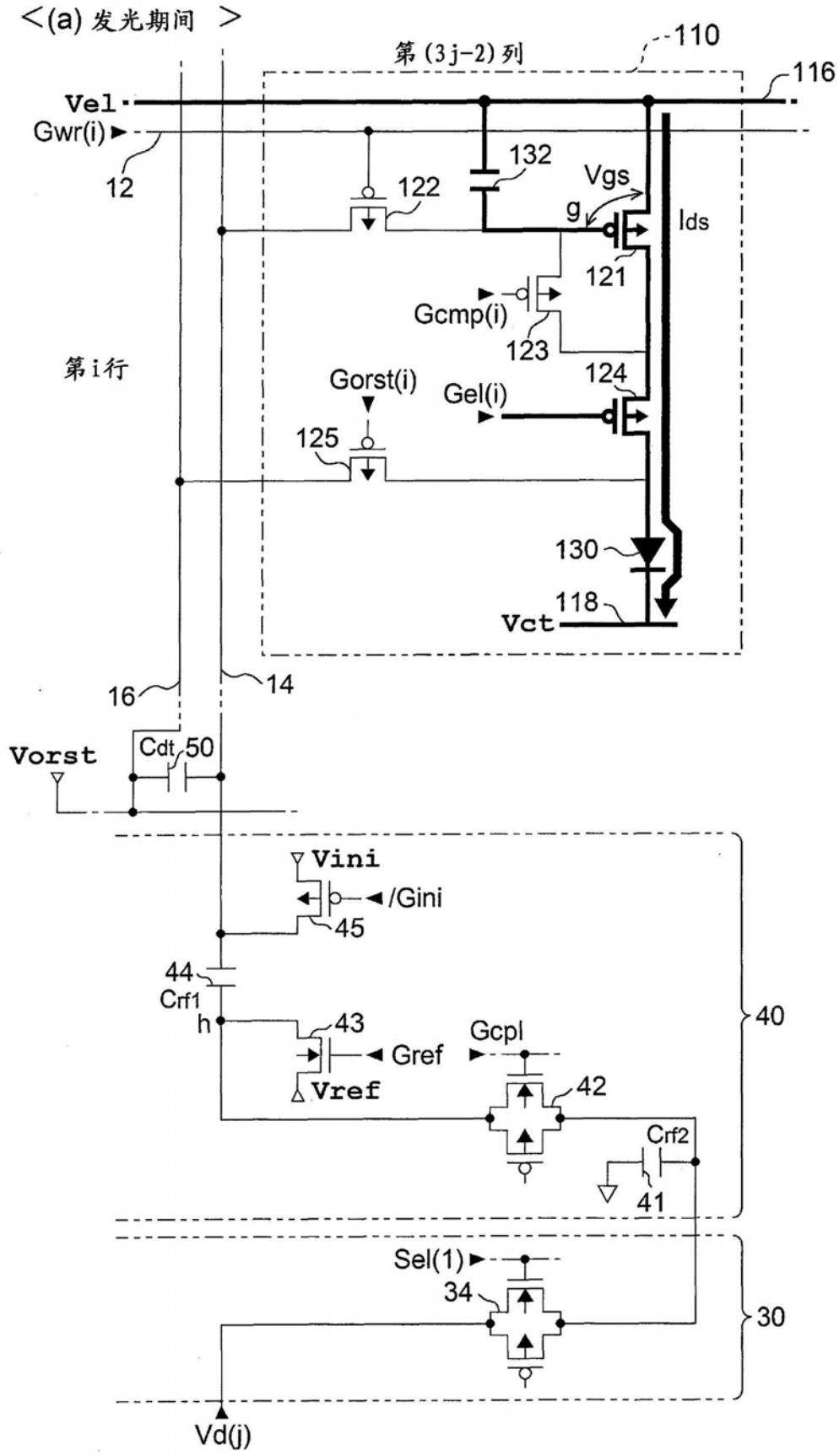

<(a) 发光期间 >
第(3j-2)列
110
116
Vel
Gwr(i)
12
122
132
Vgs
g
Ids
121
Gcmp(i)
123
第i行
Gorst(i)
Gel(i)
124
125
130
118
Vct
16
14
Vorst
Cdt
50
Vini
/Gini
45
44
Crf1
h
43
Gref
Vref
Gcpl
42
Crf2
41
40
Sel(1)
34
30
Vd(j)

图13

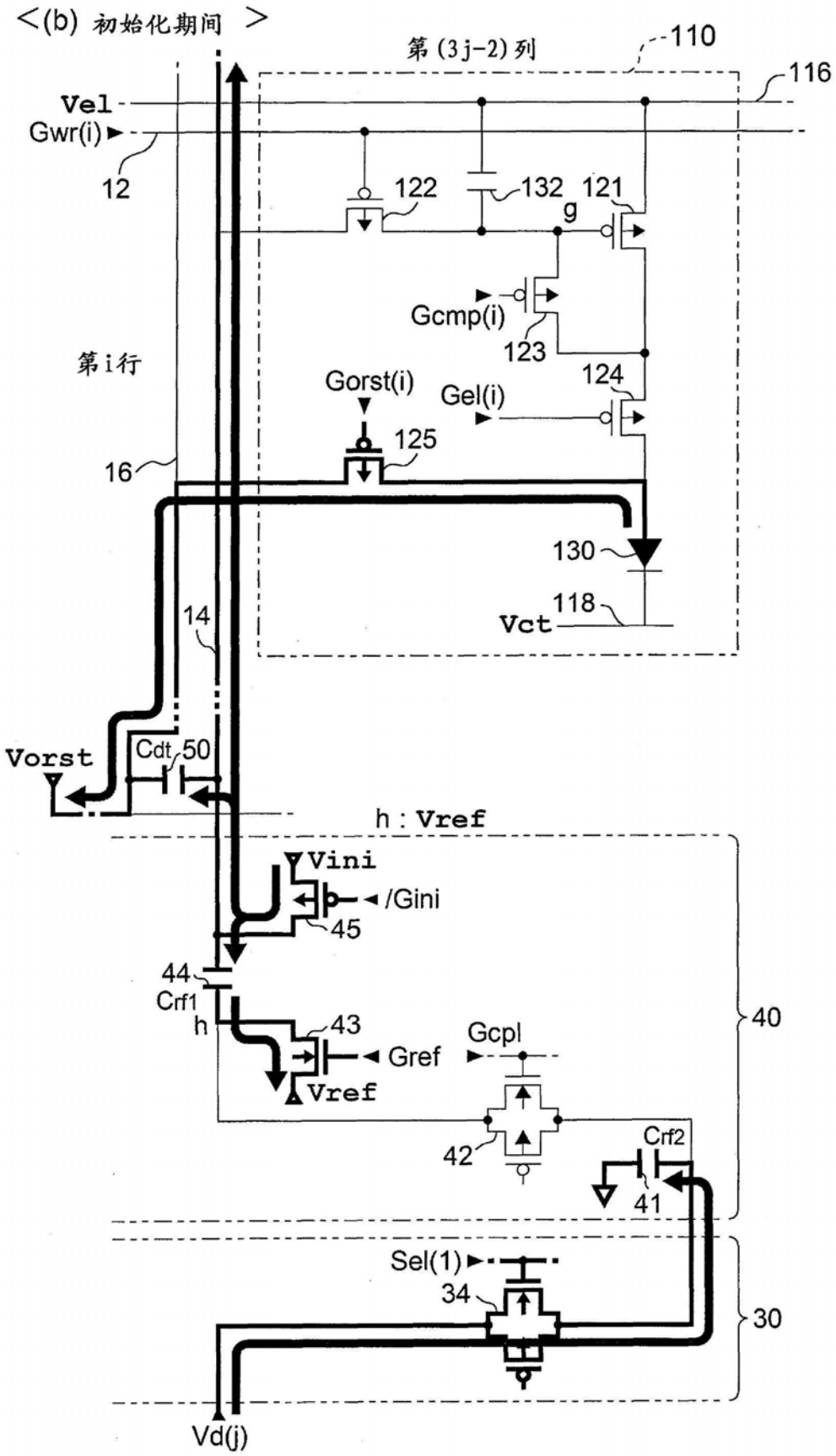

<(b) 初始化期间 >
第(3j-2)列
110
116
Vel
Gwr(i)
12
122
132
121
g
Gcmp(i)
123
124
第i行
Gorst(i)
Gel(i)
125
16
130
118
Vct
14
Vorst
Cdt
50
h : Vref
Vini
/Gini
45
44
Crf1
h
43
Gref
Vref
Gcpl
42
Crf2
41
40
Sel(1)
34
30
Vd(j)

图14

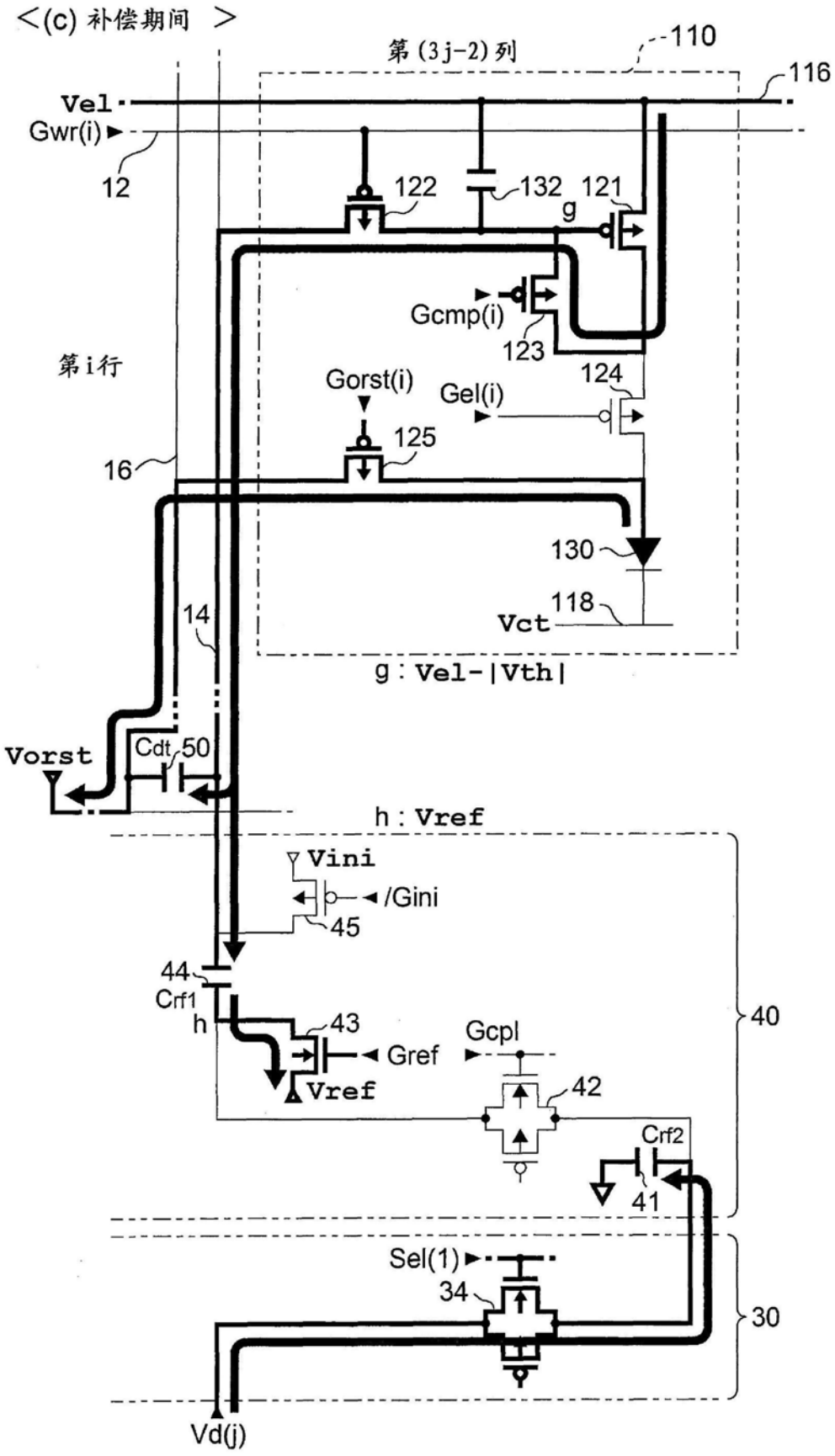

<(c) 补偿期间 >
第(3j-2)列
110
116
Vel
Gwr(i)
12
122
132
121
g
Gcmp(i)
123
124
第i行
Gorst(i)
Gel(i)
125
16
130
118
Vct
14
g : Vel-|Vth|
Vorst
Cdt
50
h : Vref
Vini
/Gini
45
44
Crf1
h
43
Gref
Vref
Gcpl
42
40
Crf2
41
Sel(1)
34
30
Vd(j)

图15

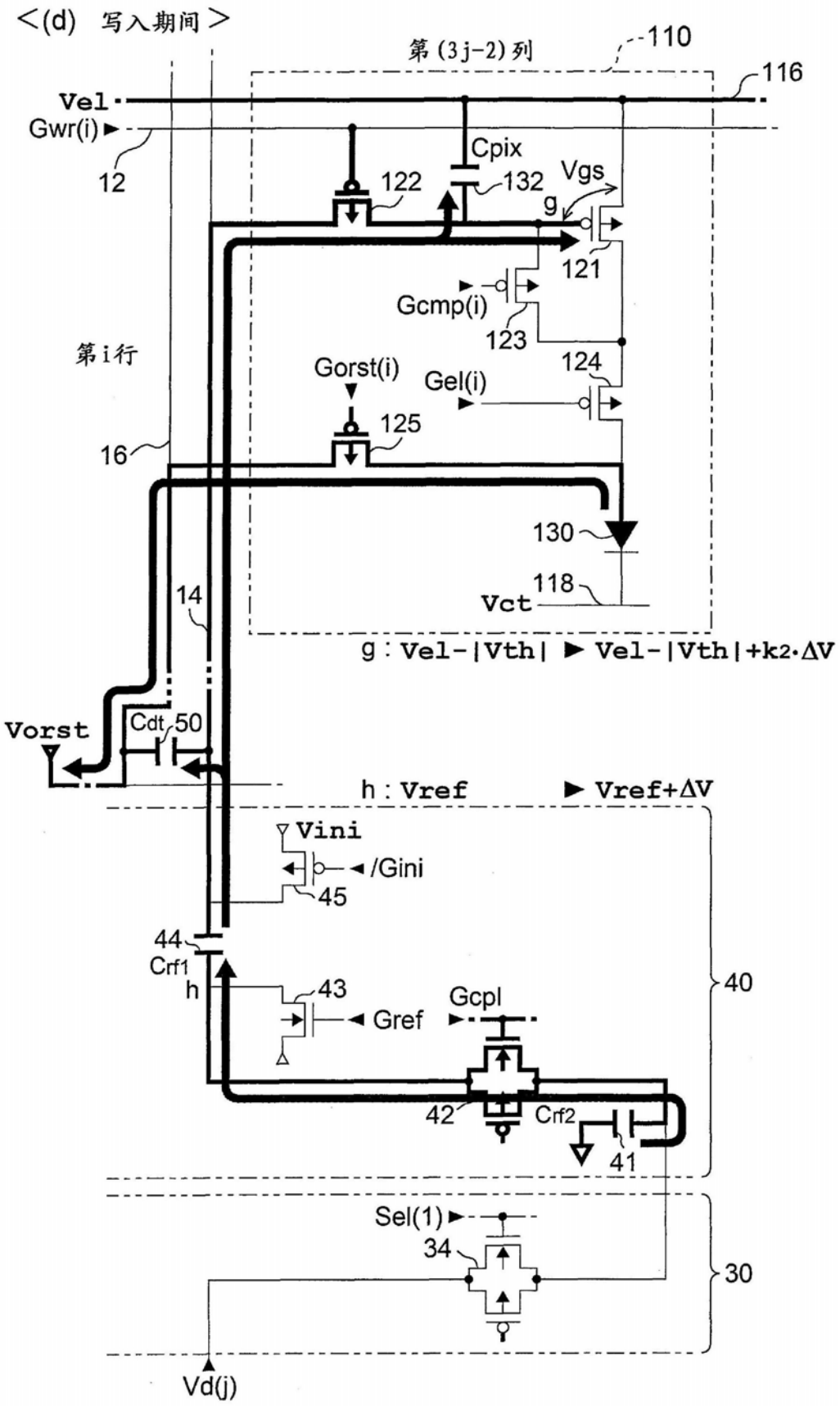

<(d) 写入期间>
第(3j-2)列
110
116
Vel
Gwr(i)
12
122
Cpix
132
Vgs
g
121
Gcmp(i)
123
第i行
Gorst(i)
Gel(i)
124
125
16
130
118
Vct
14
g : Vel-|Vth| ► Vel-|Vth|+k2·ΔV
Vorst
Cdt
50
h : Vref ► Vref+ΔV
Vini
/Gini
45
44
Crf1
h
43
Gref
Gcpl
40
42
Crf2
41
Sel(1)
34
30
Vd(j)

图16

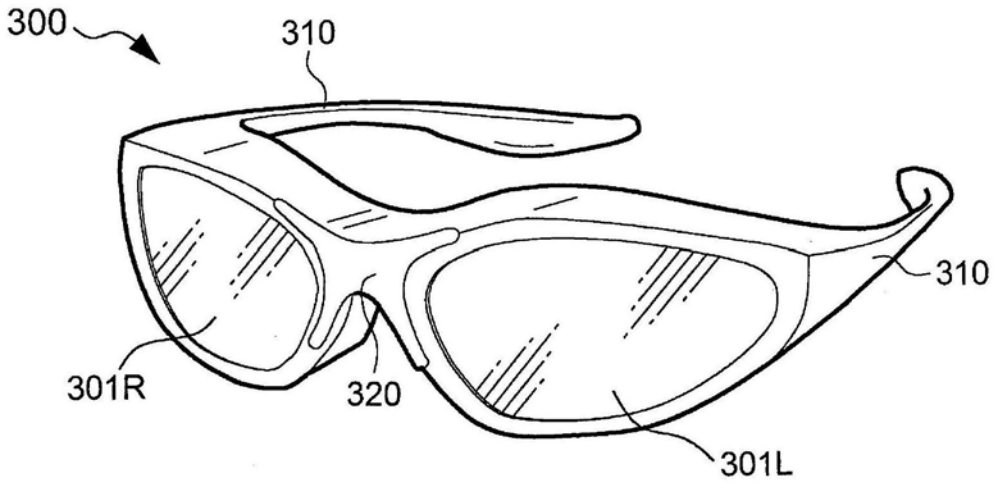

300
310
310
301R
320
301L

图17

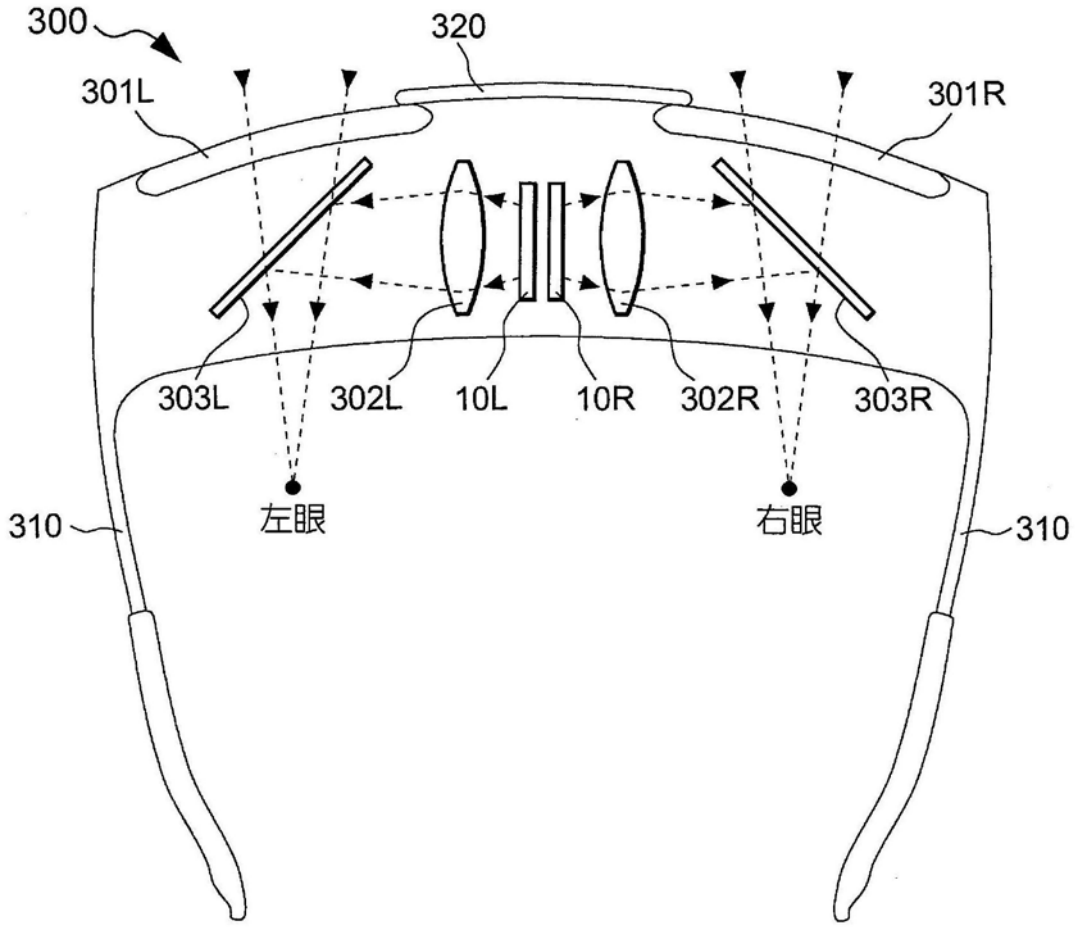

300
320
301L
301R
303L
302L
10L
10R
302R
303R
左眼
右眼
310
310

图18