

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号  
特許第5852272号  
(P5852272)

(45) 発行日 平成28年2月3日 (2016.2.3)

(24) 登録日 平成27年12月11日 (2015.12.11)

(51) Int.Cl.

F I

HO 4 B 1/40 (2015.01)

HO 4 B 1/18 (2006.01)

HO 4 B 1/40

HO 4 B 1/18 A

請求項の数 26 (全 25 頁)

(21) 出願番号	特願2014-561122 (P2014-561122)	(73) 特許権者	595020643
(86) (22) 出願日	平成25年3月7日 (2013.3.7)		クゥアルコム・インコーポレイテッド
(65) 公表番号	特表2015-513269 (P2015-513269A)		QUALCOMM INCORPORATED
(43) 公表日	平成27年4月30日 (2015.4.30)		ED
(86) 国際出願番号	PCT/US2013/029705		アメリカ合衆国、カリフォルニア州 92
(87) 国際公開番号	W02013/134555		121-1714、サン・ディエゴ、モア
(87) 国際公開日	平成25年9月12日 (2013.9.12)		ハウス・ドライブ 5775
審査請求日	平成27年4月23日 (2015.4.23)	(74) 代理人	100108855
(31) 優先権主張番号	13/413,897		弁理士 蔵田 昌俊
(32) 優先日	平成24年3月7日 (2012.3.7)	(74) 代理人	100109830
(33) 優先権主張国	米国 (US)		弁理士 福原 淑弘
早期審査対象出願		(74) 代理人	100103034
			弁理士 野河 信久
		(74) 代理人	100075672
			弁理士 峰 隆司

最終頁に続く

(54) 【発明の名称】 共有バイパスキャパシタ整合ネットワーク

(57) 【特許請求の範囲】

【請求項 1】

集積回路上の第 1 の増幅器と、  
前記集積回路上の第 2 の増幅器と、  
前記第 1 の増幅器に結合された第 1 のインダクタと、  
前記第 2 の増幅器に結合された第 2 のインダクタと、  
前記第 1 のインダクタと前記第 2 のインダクタと接地とに結合された第 1 のキャパシタと、を備え、

前記第 1 のキャパシタが、前記第 1 の増幅器のための第 1 の整合ネットワークと前記第 2 の増幅器のための第 2 の整合ネットワークとの間で共有され、各整合ネットワークが、各増幅器のために信号源の出力インピーダンスを整合させるインピーダンス整合を与え、  
前記第 1 のインダクタおよび前記第 2 のインダクタは、シャントインダクタであり、第 1 の入力  
が前記第 1 の増幅器に結合され、第 2 の入力  
が前記第 2 の増幅器に結合され、前記第 1 の入力  
が第 1 のデュプレクサに結合され、前記第 2 の入力  
が第 2 のデュプレクサに結合された、受信機。

【請求項 2】

前記第 1 のキャパシタが共有バイパスキャパシタである、請求項 1 に記載の受信機。

【請求項 3】

前記第 1 のデュプレクサおよび前記第 2 のデュプレクサがスイッチを介してアンテナに結合された、請求項 1 に記載の受信機。

## 【請求項 4】

集積回路上の第 1 の増幅器と、  
前記集積回路上の第 2 の増幅器と、  
前記第 1 の増幅器に結合された第 1 のインダクタと、  
前記第 2 の増幅器に結合された第 2 のインダクタと、  
前記第 1 のインダクタと前記第 2 のインダクタと接地とに結合された第 1 のキャパシタ  
と、  
第 1 の入力と前記第 1 の増幅器との間に結合された第 3 のインダクタと、  
第 2 の入力と前記第 2 の増幅器との間に結合された第 4 のインダクタとを備え、  
前記第 1 のキャパシタが、前記第 1 の増幅器のための第 1 の整合ネットワークと前記第 2 の増幅器のための第 2 の整合ネットワークとの間で共有され、各整合ネットワークが、  
各増幅器のために信号源の出力インピーダンスを整合させるインピーダンス整合を与え、  
前記第 1 のインダクタおよび前記第 2 のインダクタは、シャントインダクタである、受信機。

10

## 【請求項 5】

前記第 1 の増幅器が低雑音増幅器であり、前記第 2 の増幅器が低雑音増幅器である、請求項 1 および 4 のいずれか一項に記載の受信機。

## 【請求項 6】

集積回路上の第 1 の増幅器と、  
前記集積回路上の第 2 の増幅器と、  
前記第 1 の増幅器に結合された第 1 のインダクタと、  
前記第 2 の増幅器に結合された第 2 のインダクタと、  
前記第 1 のインダクタと前記第 2 のインダクタと接地とに結合された第 1 のキャパシタ  
と、を備え、  
前記第 1 のキャパシタが、前記第 1 の増幅器のための第 1 の整合ネットワークと前記第 2 の増幅器のための第 2 の整合ネットワークとの間で共有され、各整合ネットワークが、  
各増幅器のために信号源の出力インピーダンスを整合させるインピーダンス整合を与え、  
前記第 1 のインダクタおよび前記第 2 のインダクタは、シャントインダクタであり、前記第 1 の増幅器が、ハイバンド低雑音増幅器と、ミッドバンド低雑音増幅器と、ローバンド低雑音増幅器とのうちの 1 つであり、前記第 2 の増幅器が、ハイバンド低雑音増幅器と、  
ミッドバンド低雑音増幅器と、ローバンド低雑音増幅器とのうちの 1 つである、受信機。

20

30

## 【請求項 7】

前記受信機が基地局の一部であり、前記受信機が、無線周波数信号を受信するために使用される、請求項 1、4、および 6 のいずれか一項に記載の受信機。

## 【請求項 8】

前記受信機がワイヤレス通信デバイスの一部であり、前記受信機が、無線周波数信号を受信するために使用される、請求項 1、4、および 6 のいずれか一項に記載の受信機。

## 【請求項 9】

前記第 1 のインダクタ、前記第 2 のインダクタおよび前記第 1 のキャパシタがインピーダンス整合ネットワークを形成する、請求項 1、4、および 6 のいずれか一項に記載の受信機。

40

## 【請求項 10】

前記集積回路上の第 3 の増幅器と、  
前記集積回路上の第 4 の増幅器と、  
前記第 3 の増幅器に結合された第 3 のインダクタと、  
前記第 4 の増幅器に結合された第 4 のインダクタと、  
前記第 3 のインダクタと前記第 4 のインダクタと接地とに結合された第 2 のキャパシタとをさらに備える、請求項 1、4、および 6 のいずれか一項に記載の受信機。

## 【請求項 11】

受信機におけるインピーダンス整合のための方法であって、

50

ソースからの信号を受信することと、前記信号が前記ソースと負荷との間のインピーダンス整合を必要とする、

前記信号をインピーダンス整合ネットワークに与えることと、前記インピーダンス整合ネットワークが複数の増幅器のための第1のキャパシタを共有し、前記インピーダンス整合ネットワークが、前記複数の増幅器のために信号源の出力インピーダンスを整合させるインピーダンス整合を与える、

前記インピーダンス整合ネットワークの出力を前記複数の増幅器のうちの1つに与えることとを備え、

前記受信機は、前記複数の増幅器、複数のインダクタ、および前記第1のキャパシタを備え、前記インダクタの各々は、対応する増幅器に結合され、前記第1のキャパシタは、前記インダクタと接地に結合され、前記インダクタは、シャントインダクタであり、前記方法が電子デバイスによって実行され、前記電子デバイスは、

集積回路上の第1の増幅器と、

前記集積回路上の第2の増幅器と、

前記第1の増幅器に結合された第1のインダクタと、

前記第2の増幅器に結合された第2のインダクタとを備える前記受信機を備え、前記第1のキャパシタが、前記第1のインダクタと前記第2のインダクタと接地とに結合され、前記第1のキャパシタが、前記第1の増幅器のための第1の整合ネットワークと前記第2の増幅器のための第2の整合ネットワークとの間で共有され、第1の入力が前記第1の増幅器に結合され、第2の入力が前記第2の増幅器に結合され、前記第1の入力が第1のデュプレクサに結合され、前記第2の入力が第2のデュプレクサに結合された、受信機におけるインピーダンス整合のための方法。

【請求項12】

前記複数の増幅器が集積回路上にあり、前記第1のキャパシタが共有バイパスキャパシタである、請求項11に記載の方法。

【請求項13】

前記第1のデュプレクサおよび前記第2のデュプレクサがスイッチを介してアンテナに結合された、請求項11に記載の方法。

【請求項14】

受信機におけるインピーダンス整合のための方法であって、

ソースからの信号を受信することと、前記信号が前記ソースと負荷との間のインピーダンス整合を必要とする、

前記信号をインピーダンス整合ネットワークに与えることと、前記インピーダンス整合ネットワークが複数の増幅器のための第1のキャパシタを共有し、前記インピーダンス整合ネットワークが、前記複数の増幅器のために信号源の出力インピーダンスを整合させるインピーダンス整合を与える、

前記インピーダンス整合ネットワークの出力を前記複数の増幅器のうちの1つに与えることと、を備え、

前記受信機は、前記複数の増幅器、複数のインダクタ、および前記第1のキャパシタを備え、前記インダクタの各々は、対応する増幅器に結合され、前記第1のキャパシタは、前記インダクタと接地に結合され、前記インダクタは、シャントインダクタであり、前記方法が電子デバイスによって実行され、前記電子デバイスは、

集積回路上の第1の増幅器と、

前記集積回路上の第2の増幅器と、

前記第1の増幅器に結合された第1のインダクタと、

前記第2の増幅器に結合された第2のインダクタと、

第1の入力と前記第1の増幅器との間に結合された第3のインダクタと、

第2の入力と前記第2の増幅器との間に結合された第4のインダクタと、を備える前記受信機を備え、前記第1のキャパシタが、前記第1のインダクタと前記第2のインダクタと接地とに結合され、前記第1のキャパシタが、前記第1の増幅器のための第1の整合ネ

10

20

30

40

50

ットワークと前記第 2 の増幅器のための第 2 の整合ネットワークとの間で共有される、受信機におけるインピーダンス整合のための方法。

【請求項 15】

前記第 1 の増幅器が低雑音増幅器であり、前記第 2 の増幅器が低雑音増幅器である、請求項 11 および 14 のいずれか一項に記載の方法。

【請求項 16】

受信機におけるインピーダンス整合のための方法であって、

ソースからの信号を受信することと、前記信号が前記ソースと負荷との間のインピーダンス整合を必要とする、

前記信号をインピーダンス整合ネットワークに与えることと、前記インピーダンス整合ネットワークが複数の増幅器のための第 1 のキャパシタを共有し、前記インピーダンス整合ネットワークが、前記複数の増幅器のために信号源の出力インピーダンスを整合させるインピーダンス整合を与える、

前記インピーダンス整合ネットワークの出力を前記複数の増幅器のうちの 1 つに与えることと、を備え、

前記受信機は、前記複数の増幅器、複数のインダクタ、および前記第 1 のキャパシタを備え、前記インダクタの各々は、対応する増幅器に結合され、前記第 1 のキャパシタは、前記インダクタと接地に結合され、前記インダクタは、シャントインダクタであり、前記方法が電子デバイスによって実行され、前記電子デバイスは、

集積回路上の第 1 の増幅器と、

前記集積回路上の第 2 の増幅器と、

前記第 1 の増幅器に結合された第 1 のインダクタと、

前記第 2 の増幅器に結合された第 2 のインダクタと、を備える前記受信機を備え、前記第 1 のキャパシタが、前記第 1 のインダクタと前記第 2 のインダクタと接地とに結合され、前記第 1 のキャパシタが、前記第 1 の増幅器のための第 1 の整合ネットワークと前記第 2 の増幅器のための第 2 の整合ネットワークとの間で共有され、前記第 1 の増幅器が、ハイバンド低雑音増幅器と、ミッドバンド低雑音増幅器と、ローバンド低雑音増幅器とのうちの 1 つであり、前記第 2 の増幅器が、ハイバンド低雑音増幅器と、ミッドバンド低雑音増幅器と、ローバンド低雑音増幅器とのうちの 1 つである、受信機におけるインピーダンス整合のための方法。

【請求項 17】

前記電子デバイスが基地局であり、前記受信機が、無線周波数信号を受信するために使用される、請求項 11、14、および 16 のいずれか一項に記載の方法。

【請求項 18】

前記電子デバイスがワイヤレス通信デバイスであり、前記受信機が、無線周波数信号を受信するために使用される、請求項 11、14、および 16 のいずれか一項に記載の方法。

【請求項 19】

前記第 1 のインダクタ、前記第 2 のインダクタおよび前記第 1 のキャパシタがインピーダンス整合ネットワークを形成する、請求項 11、14、および 16 のいずれか一項に記載の方法。

【請求項 20】

前記受信機が、

前記集積回路上の第 3 の増幅器と、

前記集積回路上の第 4 の増幅器と、

前記第 3 の増幅器に結合された第 3 のインダクタと、

前記第 4 の増幅器に結合された第 4 のインダクタと、

前記第 3 のインダクタと前記第 4 のインダクタと接地とに結合された第 2 のキャパシタとをさらに備える、請求項 11、14、および 16 のいずれか一項に記載の方法。

【請求項 21】

集積回路上の第 1 の増幅器と、前記集積回路上の第 2 の増幅器と、前記第 1 の増幅器に結合された第 1 のインダクタと、前記第 2 の増幅器に結合された第 2 のインダクタと、第 1 のキャパシタとを備える受信機と、前記第 1 のキャパシタが、前記第 1 のインダクタと前記第 2 のインダクタと接地とに結合され、前記第 1 のキャパシタが、前記第 1 の増幅器のための第 1 の整合ネットワークと前記第 2 の増幅器のための第 2 の整合ネットワークとの間で共有され、第 1 の入力の前記第 1 の増幅器に結合され、第 2 の入力の前記第 2 の増幅器に結合され、前記第 1 の入力の前記第 1 のデュプレクサに結合され、前記第 2 の入力の前記第 2 のデュプレクサに結合された、

ソースからの信号を受信するための手段と、前記信号が前記ソースと負荷との間のインピーダンス整合を必要とする、

10

前記信号をインピーダンス整合ネットワークに与えるための手段と、前記インピーダンス整合ネットワークが前記第 1 および第 2 の増幅器のための前記第 1 のキャパシタを共有し、前記インピーダンス整合ネットワークが、前記第 1 および第 2 の増幅器のために信号源の出力インピーダンスを整合させるインピーダンス整合を与える、

前記インピーダンス整合ネットワークの出力を前記第 1 および第 2 の増幅器のうちの 1 つに与えるための手段とを備える、装置。

【請求項 2 2】

集積回路上の第 1 の増幅器と、前記集積回路上の第 2 の増幅器と、前記第 1 の増幅器に結合された第 1 のインダクタと、前記第 2 の増幅器に結合された第 2 のインダクタと、第 1 のキャパシタと、第 3 のインダクタと、第 4 のインダクタとを備える受信機と、前記第 1 のキャパシタが、前記第 1 のインダクタと前記第 2 のインダクタと接地とに結合され、前記第 1 のキャパシタが、前記第 1 の増幅器のための第 1 の整合ネットワークと前記第 2 の増幅器のための第 2 の整合ネットワークとの間で共有され、前記第 3 のインダクタが、第 1 の入力と第 1 の増幅器との間で結合され、前記第 4 のインダクタが、第 2 の入力と第 2 の増幅器の間で結合され、第 1 のキャパシタが共有される、

20

ソースからの信号を受信するための手段と、前記信号が前記ソースと負荷との間のインピーダンス整合を必要とする、

前記信号をインピーダンス整合ネットワークに与えるための手段と、前記インピーダンス整合ネットワークが前記第 1 および第 2 の増幅器のための前記第 1 のキャパシタを共有し、前記インピーダンス整合ネットワークが、前記第 1 および第 2 の増幅器のために信号源の出力インピーダンスを整合させるインピーダンス整合を与える、

30

前記インピーダンス整合ネットワークの出力を前記増幅器のうちの 1 つに与えるための手段と、を備える、装置。

【請求項 2 3】

集積回路上の第 1 の増幅器と、前記集積回路上の第 2 の増幅器と、前記第 1 の増幅器に結合された第 1 のインダクタと、前記第 2 の増幅器に結合された第 2 のインダクタと、第 1 のキャパシタとを備える受信機と、前記第 1 のキャパシタが、前記第 1 のインダクタと前記第 2 のインダクタと接地とに結合され、前記第 1 のキャパシタが、前記第 1 の増幅器のための第 1 の整合ネットワークと前記第 2 の増幅器のための第 2 の整合ネットワークとの間で共有され、前記第 1 の増幅器が、ハイバンド低雑音増幅器と、ミッドバンド低雑音増幅器と、ローバンド低雑音増幅器とのうちの 1 つであり、前記第 2 の増幅器が、ハイバンド低雑音増幅器と、ミッドバンド低雑音増幅器と、ローバンド低雑音増幅器とのうちの 1 つである、

40

ソースからの信号を受信するための手段と、前記信号が前記ソースと負荷との間のインピーダンス整合を必要とする、

前記信号をインピーダンス整合ネットワークに与えるための手段と、前記インピーダンス整合ネットワークが前記第 1 および第 2 の増幅器のための前記第 1 のキャパシタを共有し、前記インピーダンス整合ネットワークが、前記第 1 および第 2 の増幅器のために信号源の出力インピーダンスを整合させるインピーダンス整合を与える、

前記インピーダンス整合ネットワークの出力を前記第 1 および第 2 の増幅器のうちの 1

50

つに与えるための手段と、を備える、装置。

【請求項 2 4】

その上に命令を有するコンピュータ可読記憶媒体であって、前記命令は、  
電子デバイスに、ソースからの信号を受信させるためのコードと、前記信号が前記ソースと負荷との間のインピーダンス整合を必要とする、

前記電子デバイスに、前記信号をインピーダンス整合ネットワークに与えさせるためのコードと、前記インピーダンス整合ネットワークが第 1 の増幅器および第 2 の増幅器のための第 1 のキャパシタを共有し、前記インピーダンス整合ネットワークが、前記第 1 および第 2 の増幅器のために信号源の出力インピーダンスを整合させるインピーダンス整合を与える、

10

前記電子デバイスに、前記インピーダンス整合ネットワークの出力を前記増幅器のうちの 1 つに与えさせるためのコードとを備え、

前記電子デバイスは、前記第 1 の増幅器と、前記第 2 の増幅器と、前記第 1 の増幅器に結合された第 1 のインダクタと、前記第 2 の増幅器に結合された第 2 のインダクタと、前記第 1 のキャパシタとを備える受信機を備え、前記第 1 のキャパシタは、前記第 1 のインダクタと、前記第 2 のインダクタと、接地とに結合され、前記第 1 のインダクタおよび前記第 2 のインダクタは、シャントインダクタであり、第 1 の入力の前記第 1 の増幅器に結合され、第 2 の入力の前記第 2 の増幅器に結合され、前記第 1 の入力の前記第 1 のデュプレクサに結合され、前記第 2 の入力の前記第 2 のデュプレクサに結合された、コンピュータ可読記憶媒体。

20

【請求項 2 5】

その上に命令を有するコンピュータ可読記憶媒体であって、前記命令は、  
電子デバイスに、ソースからの信号を受信させるためのコードと、前記信号が前記ソースと負荷との間のインピーダンス整合を必要とする、

前記電子デバイスに、前記信号をインピーダンス整合ネットワークに与えさせるためのコードと、前記インピーダンス整合ネットワークが第 1 の増幅器および第 2 の増幅器のための第 1 のキャパシタを共有し、前記インピーダンス整合ネットワークが、前記第 1 および第 2 の増幅器のために信号源の出力インピーダンスを整合させるインピーダンス整合を与える、

前記電子デバイスに、前記インピーダンス整合ネットワークの出力を前記第 1 および第 2 の増幅器のうちの 1 つに与えさせるためのコードとを備え、

30

前記電子デバイスは、前記第 1 の増幅器と、前記第 2 の増幅器と、前記第 1 の増幅器に結合された第 1 のインダクタと、前記第 2 の増幅器に結合された第 2 のインダクタと、前記第 1 のキャパシタと、第 3 のインダクタと、第 4 のインダクタとを備える受信機を備え、前記第 1 のキャパシタは、前記第 1 のインダクタと、前記第 2 のインダクタと、接地とに結合され、前記第 1 のインダクタおよび前記第 2 のインダクタは、シャントインダクタであり、前記第 3 のインダクタが、第 1 の入力と第 1 の増幅器との間で結合され、前記第 4 のインダクタが、第 2 の入力と第 2 の増幅器との間で結合された、コンピュータ可読記憶媒体。

【請求項 2 6】

40

その上に命令を有するコンピュータ可読記憶媒体であって、前記命令は、  
電子デバイスに、ソースからの信号を受信させるためのコードと、前記信号が前記ソースと負荷との間のインピーダンス整合を必要とする、

前記電子デバイスに、前記信号をインピーダンス整合ネットワークに与えさせるためのコードと、前記インピーダンス整合ネットワークが第 1 の増幅器および第 2 の増幅器のための第 1 のキャパシタを共有し、前記インピーダンス整合ネットワークが、前記第 1 および第 2 の増幅器のために信号源の出力インピーダンスを整合させるインピーダンス整合を与える、

前記電子デバイスに、前記インピーダンス整合ネットワークの出力を前記第 1 および第 2 の増幅器のうちの 1 つに与えさせるためのコードとを備え、

50

前記電子デバイスは、前記第 1 の増幅器と、前記第 2 の増幅器と、前記第 1 の増幅器に結合された第 1 のインダクタと、前記第 2 の増幅器に結合された第 2 のインダクタと、前記第 1 のキャパシタとを備える受信機を備え、前記第 1 のキャパシタは、前記第 1 のインダクタと、前記第 2 のインダクタと、接地とに結合され、前記第 1 のインダクタおよび前記第 2 のインダクタは、シャントインダクタであり、前記第 1 の増幅器が、ハイバンド低雑音増幅器と、ミッドバンド低雑音増幅器と、ローバンド低雑音増幅器とのうちの 1 つであり、前記第 2 の増幅器が、ハイバンド低雑音増幅器と、ミッドバンド低雑音増幅器と、ローバンド低雑音増幅器とのうちの 1 つである、コンピュータ可読記憶媒体。

【発明の詳細な説明】

【技術分野】

10

【0001】

[0001]本開示は、一般に電子通信に関する。より詳細には、本開示は、共有バイパスキャパシタ整合ネットワークのためのシステムおよび方法に関する。

【背景技術】

【0002】

[0002]ワイヤレス通信システムは、音声、ビデオ、データなど、様々なタイプの通信コンテンツを提供するために広く展開されている。これらのシステムは、1 つまたは複数の基地局との複数の端末の同時通信をサポートすることが可能な多元接続システムであり得る。

【0003】

20

[0003]端末または基地局は、1 つまたは複数の集積回路を含み得る。これらの集積回路は、ワイヤレス通信のために必要なアナログおよびデジタル回路を含み得る。そのような回路はインダクタおよびキャパシタを含み得る。集積回路を構築するために使用される技術が進歩するにつれて、トランジスタなどの集積回路上の能動素子はサイズが縮小し続ける。インダクタおよびキャパシタなどの集積回路上の受動素子は、能動素子と比較してサイズが縮小し得ない。したがって、漸進的技術を用いて構築された集積回路では、受動素子のための集積回路上の面積の割合を増加させる必要があり得る。

【0004】

[0004]端末および基地局がより費用がかかるようになるにつれて、設計者は、構成要素の数、および / または構成要素によって使用されるボード面積を低減することによって、コストを低減することを期待する。構成要素が取り外されるかまたは共有され得る場合、端末および / または基地局のコストは低減され得る。端末または基地局内の回路から余分な構成要素を取り外すことによって、利益が実現され得る。

30

【発明の概要】

【0005】

[0005]受信機について説明する。本受信機は集積回路上の第 1 の増幅器を含む。本受信機は集積回路上の第 2 の増幅器をも含む。本受信機は、第 1 の増幅器に結合された第 1 のインダクタをさらに含む。本受信機は、第 2 の増幅器に結合された第 2 のインダクタをも含む。本受信機は、第 1 のインダクタと第 2 のインダクタと接地とに結合された第 1 のキャパシタをさらに含む。第 1 のキャパシタは、第 1 の増幅器のための第 1 の整合ネットワークと第 2 の増幅器のための第 2 の整合ネットワークとの間で共有される。

40

【0006】

[0006]第 1 のインダクタおよび第 2 のインダクタはシャントインダクタであり得る。第 1 のキャパシタは共有バイパスキャパシタであり得る。第 1 の入力第 1 の増幅器に結合され得、第 2 の入力第 2 の増幅器に結合され得る。第 1 の入力は第 1 のデュプレクサに結合され得る。第 2 の入力は第 2 のデュプレクサに結合され得る。第 1 のデュプレクサおよび第 2 のデュプレクサは、スイッチを介してアンテナに結合され得る。

【0007】

[0007]本受信機は、第 1 の入力と第 1 の増幅器との間に結合された第 3 のインダクタを含み得る。本受信機は、第 1 の入力と第 2 の増幅器との間に結合された第 4 のインダクタ

50

をも含み得る。第1の増幅器と第2の増幅器は両方とも低雑音増幅器であり得る。第1の増幅器は、ハイバンド低雑音増幅器と、ミッドバンド低雑音増幅器と、ローバンド低雑音増幅器とのうちの1つであり得る。第2の増幅器は、ハイバンド低雑音増幅器と、ミッドバンド低雑音増幅器と、ローバンド低雑音増幅器とのうちの1つであり得る。

【0008】

[0008]本受信機は、基地局の一部またはワイヤレス通信デバイスの一部であり得る。本受信機は、無線周波数信号を受信するために使用され得る。第1のインダクタ、第2のインダクタおよび第1のキャパシタはインピーダンス整合ネットワークを形成し得る。

【0009】

[0009]本受信機は集積回路上の第3の増幅器を含み得る。本受信機は集積回路上の第4の増幅器をも含み得る。本受信機は、第3の増幅器に結合された第3のインダクタをさらに含み得る。本受信機は、第4の増幅器に結合された第4のインダクタをも含み得る。本受信機は、第3のインダクタと第4のインダクタと接地とに結合された第2のキャパシタをさらに含み得る。

【0010】

[0010]インピーダンス整合のための方法についても説明する。信号がソースから受信される。信号は、ソースと負荷との間のインピーダンス整合を必要とする。信号は、複数の増幅器のための第1のキャパシタを共有するインピーダンス整合ネットワークに与えられる。インピーダンス整合ネットワークの出力が増幅器のうちの1つに与えられる。

【0011】

[0011]複数の増幅器は集積回路上にあり得る。第1のキャパシタは共有バイパスキャパシタであり得る。本方法は電子デバイスによって実行され得る。

【0012】

[0012]装置について説明する。本装置は、ソースからの信号を受信するための手段を含む。信号は、ソースと負荷との間のインピーダンス整合を必要とする。本装置は、信号をインピーダンス整合ネットワークに与えるための手段をも含む。インピーダンス整合ネットワークは、複数の増幅器のための第1のキャパシタを共有する。本装置は、インピーダンス整合ネットワークの出力を増幅器のうちの1つに与えるための手段をさらに含む。

【0013】

[0013]インピーダンス整合のためのコンピュータプログラム製品について説明する。本コンピュータプログラム製品は、命令をその上に有する非一時的コンピュータ可読媒体を含む。命令は、電子デバイスに、ソースからの信号を受信させるためのコードを含む。信号は、ソースと負荷との間のインピーダンス整合を必要とする。命令は、電子デバイスに、信号をインピーダンス整合ネットワークに与えさせるためのコードをも含む。インピーダンス整合ネットワークは、複数の増幅器のための第1のキャパシタを共有する。命令は、電子デバイスに、インピーダンス整合ネットワークの出力を増幅器のうちの1つに与えさせるためのコードをさらに含む。

【図面の簡単な説明】

【0014】

【図1】[0014]本システムおよび方法において使用するための電子デバイスのブロック図。

【図2】[0015]本システムおよび方法において使用するためのワイヤレスデバイスのブロック図。

【図3】[0016]共有バイパスキャパシタ整合ネットワークを使用するインピーダンス整合のための方法の流れ図。

【図4】[0017]集積回路に結合された共有バイパスキャパシタ整合ネットワークの一構成を示すブロック図。

【図5】[0018]集積回路に結合された共有バイパスキャパシタ整合ネットワークの別の構成を示すブロック図。

【図6】[0019]集積回路に結合された共有バイパスキャパシタ整合ネットワークのまた別

10

20

30

40

50



の構成を示すブロック図。

【図 7】[0020]基地局内に含まれ得るいくつかの構成要素を示す図。

【図 8】[0021]ワイヤレス通信デバイス内に含まれ得るいくつかの構成要素を示す図。

【発明を実施するための形態】

【0015】

[0022]第3世代パートナーシッププロジェクト(3GPP:3rd Generation Partnership Project)は、グローバルに適用可能な第3世代(3G)モバイルフォン仕様を定義することを目的とする電気通信協会のグループ間のコラボレーションである。3GPPロングタームエボリューション(LTE:Long Term Evolution)は、ユニバーサルモバイルテレコミュニケーションズシステム(UMTS:Universal Mobile Telecommunications System)モバイルフォン規格を改善することを目的とした3GPPプロジェクトである。3GPPは、次世代のモバイルネットワーク、モバイルシステムおよびモバイルデバイスのための仕様を定義し得る。3GPP LTEでは、移動局またはモバイルデバイスは「ユーザ機器」(UE)と呼ばれることがある。

【0016】

[0023]3GPP仕様は、ユニバーサルモバイルテレコミュニケーションズシステム(UMTS)として一般に知られている発展型モバイル通信用グローバルシステム(GSM(登録商標):Global System for Mobile Communications)仕様に基づく。3GPP規格はリリースとして構造化されている。したがって、3GPPについての説明では、しばしば、あるリリースまたは別のリリースにおける機能に言及する。たとえば、リリース99は、符号分割多元接続(CDMA:code division multiple access)エアインターフェースを組み込んだ、最初のUMTS第3世代(3G)ネットワークを規定する。リリース6は、動作をワイヤレスローカルエリアネットワーク(LAN)ネットワークと一体化し、高速アップリンクパケットアクセス(HSPA)を追加する。リリース8は、デュアルダウンリンクキャリアを導入し、リリース9は、デュアルキャリア動作をUMTSのためのアップリンクに拡張する。

【0017】

[0024]CDMA2000は、ワイヤレスデバイス間でボイス、データおよびシグナリングを送るために符号分割多元接続(CDMA)を使用する第3世代(3G)技術規格のファミリーである。CDMA2000は、CDMA2000 1X、CDMA2000 EV-DO Rev.0、CDMA2000 EV-DO Rev.AおよびCDMA2000 EV-DO Rev.Bを含み得る。1xまたは1xRTTはコアCDMA2000ワイヤレスエアインターフェース規格を指す。1xは、より詳細には1xRadio Transmission Technologyを指し、IS-95において使用されるのと同じ無線周波(RF)帯域幅を示す。1xRTTは、64個の追加のトラフィックチャネルを順方向リンクに追加する。EV-DOは、エボリューションデータオプティマイズド(Evolution-Data Optimized)を指す。EV-DOは、無線信号を介したデータのワイヤレス送信のための電気通信規格である。

【0018】

[0025]基地局は、1つまたは複数のワイヤレス通信デバイスと通信する局である。基地局は、アクセスポイント、ブロードキャスト送信機、ノードB、進化型ノードBなどとも呼ばれることがあり、それらの機能の一部または全部を含み得る。各基地局は、特定の地理的エリアに通信カバレッジを与える。基地局は、1つまたは複数のワイヤレス通信デバイスに通信カバレッジを与え得る。「セル」という用語は、その用語が使用されるコンテキストに応じて基地局および/またはそのカバレッジエリアを指すことができる。

【0019】

[0026]ワイヤレス通信デバイスは、端末、アクセス端末、ユーザ装置(UE)、加入者ユニット、局などと呼ばれることもあり、それらの機能の一部または全部を含み得る。ワイヤレス通信デバイスは、セルラーフォン、携帯情報端末(PDA)、ワイヤレスデバイス、ワイヤレスモデム、ハンドヘルドデバイス、ラップトップコンピュータなどであり得

10

20

30

40

50

る。

【0020】

[0027]ワイヤレスシステム（たとえば、多元接続システム）における通信は、ワイヤレスリンクを介した送信によって達成され得る。そのような通信リンクは、単入力単出力（SISO）、多入力単出力（MISO）または多入力多出力（MIMO）システムを介して確立され得る。多入力多出力（MIMO）システムは、それぞれ、データ伝送のための複数（NT）個の送信アンテナと複数（NR）個の受信アンテナとを装備した、（1つまたは複数の）送信機と（1つまたは複数の）受信機とを含む。多入力多出力（MIMO）システムでは、複数の送信アンテナおよび受信アンテナによって生成された追加の次元数を利用した場合、性能の改善（たとえば、スループットの向上、容量の増大または信頼性の改善）が可能である。

10

【0021】

[0028]ワイヤレス通信システムは、多入力単出力（MISO）と多入力多出力（MIMO）の両方を利用し得る。ワイヤレス通信システムは、利用可能なシステムリソース（たとえば、帯域幅および送信電力）を共有することによって複数のワイヤレス通信デバイスとの通信をサポートすることが可能な多元接続システムであり得る。そのような多元接続システムの例としては、符号分割多元接続（CDMA）システム、広帯域符号分割多元接続（W-CDMA（登録商標））システム、時分割多元接続（TDMA）システム、周波数分割多元接続（FDMA）システム、直交周波数分割多元接続（OFDMA）システム、シングルキャリア周波数分割多元接続（SC-FDMA）システム、第3世代パートナーシッププロジェクト（3GPP）ロングタームエボリューション（LTE）システム、および空間分割多元接続（SDMA）システムがある。

20

【0022】

[0029]「ネットワーク」および「システム」という用語は、しばしば互換的に使用される。CDMAネットワークは、ユニバーサル地上波無線アクセス（UTRA：Universal Terrestrial Radio Access）、cdma2000などの無線技術を実装し得る。UTRAは、W-CDMAと低チップレート（LCR）とを含み、cdma2000は、IS-2000、IS-95およびIS-856規格をカバーする。TDMAネットワークは、モバイル通信用グローバルシステム（GSM）などの無線技術を実装し得る。OFDMAネットワークは、Evolved UTRA（E-UTRA）、IEEE802.11、IEEE802.16、IEEE802.20、Flash-OFDM（登録商標）などの無線技術を実装し得る。UTRA、E-UTRA、およびGSMは、ユニバーサルモバイルテレコミュニケーションシステム（UMTS）の一部である。ロングタームエボリューション（LTE）は、E-UTRAを使用するUMTSのリリースである。UTRA、E-UTRA、GSM、UMTSおよびLTEは、「第3世代パートナーシッププロジェクト」（3GPP）と称する団体からの文書に記載されている。cdma2000は、「第3世代パートナーシッププロジェクト2」（3GPP2：3rd Generation Partnership Project 2）という名称の組織の文書に記載されている。明快のために、本技法のいくつかの態様について以下ではLTEに関して説明し、以下の説明の大部分でLTE用語を使用する。

30

40

【0023】

[0030]図1は、本システムおよび方法において使用するための電子デバイス102のブロック図である。電子デバイス102は、基地局、ワイヤレス通信デバイス、または電気を使用する他のデバイスであり得る。電子デバイス102は無線周波数（RF）受信機120を含み得る。受信機120は、複数の低雑音増幅器（LNA）106をもつ集積回路104を含み得る。集積回路104は、ハイバンド低雑音増幅器（LNA）106と、ミッドバンド低雑音増幅器（LNA）106と、ローバンド低雑音増幅器（LNA）106との組合せを含み得る。一構成では、集積回路104は、10個の低雑音増幅器（LNA）106を含み得る。受信機120は共有バイパスキャパシタ整合ネットワーク108をも含み得る。集積回路104上の2つ以上の低雑音増幅器（LNA）106が共有バイパ

50

スキャパシタ整合ネットワーク 108 に結合され得る。一構成では、集積回路 104 上の低雑音増幅器 (LNA) 106 のすべてが共有バイパスキャパシタ整合ネットワーク 108 に結合され得る。

【0024】

[0031]受信機 120 は整合ネットワークを含み得る。整合ネットワークは、インピーダンス整合を使用して信号源の出力インピーダンスを電気負荷の入力インピーダンスに整合させ得る。インピーダンス整合は、電力伝達を最大化し、および/または負荷からの反射を最小化し得る。受信機 120 では、アンテナと低雑音増幅器 (LNA) 106 との間に整合ネットワークが必要とされ得る。

【0025】

[0032]整合回路設計は、しばしば、複数のインダクタ構成要素を伴う。インダクタは受動デバイスであり、集積回路プロセスサイズが減少するとき、受動デバイスのサイズは同じままである。したがって、より小さい集積回路プロセスサイズでは、インダクタが、使用されるダイ面積を左右し得る。インダクタの大きいフォームファクタは、プレーナ技術への統合を実現不可能にする。したがって、(共有バイパスキャパシタ整合ネットワーク 108 などの)整合ネットワークは集積回路 104 上に含まれ得ない。整合ネットワークは、キャパシタとインダクタとを異なる組合せで使用して、ソースと負荷との間のインピーダンスを整合させ得る。

【0026】

[0033]整合ネットワークは、差動エンド (DE: differential ended) である低雑音増幅器 (LNA) 106 と、シングルエンド (SE: single ended) である低雑音増幅器 (LNA) 106 とのために使用され得る。各差動エンド (DE) 低雑音増幅器 (LNA) 106 のために、整合ネットワーク中に 3 つのインピーダンス整合構成要素があり得る。また、各シングルエンド (SE) 低雑音増幅器 (LNA) 106 のために、整合ネットワーク中に 3 つのインピーダンス整合構成要素があり得る。いくつかの電子デバイス 102 は、10 個以上の低雑音増幅器 (LNA) 106 をもつ集積回路 104 を使用し得る。したがって、整合ネットワークは、多数のインダクタおよび/またはキャパシタを含み得る。たとえば、10 個の低雑音増幅器 (LNA) 106 をもつ集積回路 104 の場合、整合ネットワークは、30 個のインピーダンス整合構成要素を含み得る。整合ネットワーク中のインピーダンス整合構成要素の数を低減することによって、電子デバイス 102 のコストが低減され得る。整合ネットワーク中のインピーダンス整合構成要素の数を低減する 1 つのそのような方法は、共有バイパスキャパシタ整合ネットワーク 108 中で共有バイパスキャパシタ 112 を使用することである。共有バイパスキャパシタ 112 は、2 つ以上の低雑音増幅器 (LNA) 106 の間で共有され得る。一構成では、共有バイパスキャパシタ 112 が集積回路 104 上のすべての低雑音増幅器 (LNA) 106 の間で共有され得る。共有バイパスキャパシタ整合ネットワーク 108 はまた、各低雑音増幅器 (LNA) 106 のためにシャントインダクタ 110 を含み得る。

【0027】

[0034]図 2 は、本システムおよび方法において使用するためのワイヤレスデバイス 202 のブロック図である。図 2 のワイヤレスデバイス 202 は、図 1 の電子デバイス 102 の一構成であり得る。ワイヤレスデバイス 202 は基地局またはワイヤレス通信デバイスであり得る。

【0028】

[0035]ワイヤレスデバイス 202 はアンテナ 214 を含み得る。ワイヤレスデバイス 202 は、アンテナ 214 を使用してマルチバンド信号を受信し得る。ワイヤレスデバイス 202 は複数のデュプレクサ 216 を含み得る。各デュプレクサ 216 は、異なる帯域のために使用され得る。(受信帯域に応じて)適切なデュプレクサ 216 がアンテナ 214 に結合されることを保証するために、デュプレクサ 216 とアンテナ 214 との間にスイッチ 218 が結合され得る。スイッチ 218 は、ワイヤレスデバイス 202 が、アンテナ 214 から出力された信号を、適切なデュプレクサ 216 とワイヤレスデバイス 202 上

10

20

30

40

50

の集積回路 204 上の低雑音増幅器 (LNA) 206 とに切り替えることを可能にし得る。アンテナ 214 と低雑音増幅器 (LNA) 206 との間にインピーダンス整合ネットワークが必要とされ得る。

【0029】

[0036]ワイヤレスデバイス 202 は、デュプレクサ 216 に結合された共有バイパスキャパシタ整合ネットワーク 208 を含み得る。共有バイパスキャパシタ整合ネットワーク 208 はインピーダンス整合ネットワークであり得る。共有バイパスキャパシタ整合ネットワーク 208 は、シャントインダクタ 110 と共有バイパスキャパシタ 112 とを含み得る。共有バイパスキャパシタ 112 を使用することによって、整合ネットワーク中のバイパスキャパシタの数が低減され、ワイヤレスデバイス 202 の総コストを低減し得る。たとえば、共有バイパスキャパシタ 112 を使用することによりバイパスキャパシタの数が 4 だけ低減した場合、達成されるコスト削減は、4 つのバイパスキャパシタについての節約されるコストと、(構成要素のコストの約 10 倍になり得る)節約されるボード面積とを含み得る。

【0030】

[0037]共有バイパスキャパシタ整合ネットワーク 208 は、ワイヤレスデバイス 202 の集積回路 204 上の 1 つまたは複数の低雑音増幅器 (LNA) 206 に結合され得る。一構成では、低雑音増幅器 (LNA) 206 の各々は、異なる帯域のために使用され得る。低雑音増幅器 (LNA) 206 は集積回路 204 上のミキサ 222 に結合され得る。ミキサ 222 は、DIV2/4 段 224 から、低雑音増幅器 (LNA) 206 から受信した信号をベースバンド周波数にダウンコンバートするために使用されるダウンコンバート周波数を受信し得る。ミキサ 222 は、集積回路 204 上の受信機 (Rx) ベースバンドフィルタ 226 に結合され得る。共有バイパスキャパシタ整合ネットワーク 208、低雑音増幅器 (LNA) 206、ミキサ 222、DIV2/4 段 224 および受信機 (Rx) ベースバンドフィルタ 226 は、ワイヤレスデバイス 202 上の受信機 220 の一部であり得る。

【0031】

[0038]図 3 は、共有バイパスキャパシタ整合ネットワーク 108 を使用するインピーダンス整合のための方法 300 の流れ図である。方法 300 は電子デバイス 102 上で実行され得る。電子デバイス 102 は、302 において、ソースから、ソースと負荷との間のインピーダンス整合を要求する信号を受信する。電子デバイス 102 は、304 において、その信号を、複数の低雑音増幅器 (LNA) 106 のためのバイパスキャパシタ 112 を共有する共有バイパスキャパシタ整合ネットワーク 108 に与える。低雑音増幅器 (LNA) 106 のうちの 1 つは負荷であり得る。電子デバイス 102 は、次いで、306 において、共有バイパスキャパシタ整合ネットワーク 108 の出力を低雑音増幅器 (LNA) 106 のうちの 1 つに与える。

【0032】

[0039]図 4 は、集積回路 404 に結合された共有バイパスキャパシタ整合ネットワーク 408 の一構成を示すブロック図である。図 4 の共有バイパスキャパシタ整合ネットワーク 408 は、図 1 の共有バイパスキャパシタ整合ネットワーク 108 の一構成であり得る。図 4 の集積回路 404 は、図 1 の集積回路 104 の一構成であり得る。集積回路 404 は、第 1 のハイバンド低雑音増幅器 (LNA) 406 a と、第 2 のハイバンド低雑音増幅器 (LNA) 406 b と、第 3 のハイバンド低雑音増幅器 (LNA) 406 c と、第 1 のミッドバンド低雑音増幅器 (LNA) 406 d と、第 2 のミッドバンド低雑音増幅器 (LNA) 406 e と、第 3 のミッドバンド低雑音増幅器 (LNA) 406 f と、第 1 のローバンド低雑音増幅器 (LNA) 406 g と、第 2 のローバンド低雑音増幅器 (LNA) 406 h と、第 3 のローバンド低雑音増幅器 (LNA) 406 i とを含み得る。図示された構成では、ハイバンド低雑音増幅器 (LNA) 406 a ~ c、ミッドバンド低雑音増幅器 (LNA) 406 d ~ f およびローバンド低雑音増幅器 (LNA) 406 g ~ i の各々は、単一の共有バイパスキャパシタ 412 を共有し得る。

## 【 0 0 3 3 】

[0040]第1のハイバンド低雑音増幅器(LNA)406aは第1のハイバンド入力428aに結合され得る。第1のハイバンド入力428aは、ハイバンドのためのデュプレクサ216に結合され得る。第1のハイバンド低雑音増幅器(LNA)406aはまた、インダクタ410aに結合され得る。インダクタ410aはシャントインダクタ110であり得る。インダクタ410aと接地との間に共有バイパスキャパシタ412が結合され得る。第2のハイバンド低雑音増幅器(LNA)406bは第2のハイバンド入力428bに結合され得る。第2のハイバンド入力428bは、ハイバンドのためのデュプレクサ216に結合され得る。第2のハイバンド低雑音増幅器(LNA)406bはまた、インダクタ410bに結合され得る。インダクタ410bはシャントインダクタ110であり得る。インダクタ410bはまた、共有バイパスキャパシタ412に結合され得る。第3のハイバンド低雑音増幅器(LNA)406cは第3のハイバンド入力428cに結合され得る。第3のハイバンド入力428cは、ハイバンドのためのデュプレクサ216に結合され得る。第3のハイバンド低雑音増幅器(LNA)406cはまた、インダクタ410cに結合され得る。インダクタ410cはシャントインダクタ110であり得る。インダクタ410cはまた、共有バイパスキャパシタ412に結合され得る。一構成では、第1のハイバンド低雑音増幅器(LNA)406a、第2のハイバンド低雑音増幅器(LNA)406bおよび第3のハイバンド低雑音増幅器(LNA)406cは、それぞれ、ハイバンドの異なる部分を表し得る。ハイバンド低雑音増幅器(LNA)406a~cの各々は、異なるデュプレクサ216に結合され得る。

10

20

## 【 0 0 3 4 】

[0041]第1のミッドバンド低雑音増幅器(LNA)406dは第1のミッドバンド入力428dに結合され得る。第1のミッドバンド入力428dは、ミッドバンドのためのデュプレクサ216に結合され得る。第1のミッドバンド低雑音増幅器(LNA)406dはまた、インダクタ410dに結合され得る。インダクタ410dはシャントインダクタ110であり得る。インダクタ410dは共有バイパスキャパシタ412に結合され得る。第2のミッドバンド低雑音増幅器(LNA)406eは第2のミッドバンド入力428eに結合され得る。第2のミッドバンド入力428eはまた、ミッドバンドのためのデュプレクサ216に結合され得る。第2のミッドバンド低雑音増幅器(LNA)406eはまた、インダクタ410eに結合され得る。インダクタ410eはシャントインダクタ110であり得る。インダクタ410eはまた、共有バイパスキャパシタ412に結合され得る。第3のミッドバンド低雑音増幅器(LNA)406fは第3のミッドバンド入力428fに結合され得る。第3のミッドバンド入力428fは、ミッドバンドのためのデュプレクサ216に結合され得る。第3のミッドバンド低雑音増幅器(LNA)406fはインダクタ410fに結合され得る。インダクタ410fはシャントインダクタ110であり得る。インダクタ410fはまた、共有バイパスキャパシタ412に結合され得る。一構成では、第1のミッドバンド低雑音増幅器(LNA)406d、第2のミッドバンド低雑音増幅器(LNA)406eおよび第3のミッドバンド低雑音増幅器(LNA)406fは、それぞれ、ミッドバンドの異なる部分を表し得る。ミッドバンド低雑音増幅器(LNA)406d~fの各々は、異なるデュプレクサ216に結合され得る。

30

40

## 【 0 0 3 5 】

[0042]第1のローバンド低雑音増幅器(LNA)406gは第1のローバンド入力428gに結合され得る。第1のローバンド入力428gは、ローバンドのためのデュプレクサ216に結合され得る。第1のローバンド低雑音増幅器(LNA)406gはまた、インダクタ410gに結合され得る。インダクタ410gはシャントインダクタ110であり得る。インダクタ410gはまた、共有バイパスキャパシタ412に結合され得る。第2のローバンド低雑音増幅器(LNA)406hは第2のローバンド入力428hに結合され得る。第2のローバンド入力428hはまた、ローバンドのためのデュプレクサ216に結合され得る。第2のローバンド低雑音増幅器(LNA)406hはまた、インダクタ410hに結合され得る。インダクタ410hはシャントインダクタ110であり得る

50

。インダクタ 4 1 0 h はまた、共有バイパスキャパシタ 4 1 2 に結合され得る。第 3 のローバンド低雑音増幅器 ( L N A ) 4 0 6 i は第 3 のローバンド入力 4 2 8 i に結合され得る。第 3 のローバンド入力 4 2 8 i は、ローのためのデュプレクサ 2 1 6 に結合され得る。第 3 のローバンド低雑音増幅器 ( L N A ) 4 0 6 i はインダクタ 4 1 0 i に結合され得る。インダクタ 4 1 0 i はシャントインダクタ 1 1 0 であり得る。インダクタ 4 1 0 i はまた、共有バイパスキャパシタ 4 1 2 に結合され得る。したがって、低雑音増幅器 ( L N A ) 4 0 6 の各々は、単一の共有バイパスキャパシタ 4 1 2 を共有し得る。一構成では、第 1 のローバンド低雑音増幅器 ( L N A ) 4 0 6 g、第 2 のローバンド低雑音増幅器 ( L N A ) 4 0 6 h および第 3 のローバンド低雑音増幅器 ( L N A ) 4 0 6 i は、それぞれ、ローバンドの異なる部分を表し得る。ローバンド低雑音増幅器 ( L N A ) 4 0 6 g ~ i の各々は、異なるデュプレクサ 2 1 6 に結合され得る。

10

**【 0 0 3 6 】**

[0043] ノード 4 2 8 a における D C 電圧が、共有バイパスキャパシタ 4 1 2 を共有する低雑音増幅器 ( L N A ) 4 0 6 をバイアスするのを防ぐために、各低雑音増幅器 ( L N A ) 4 0 6 は、この D C バイアスを防ぐために使用され得る内部スイッチを含み得る。

**【 0 0 3 7 】**

[0044] 図 5 は、集積回路 5 0 4 に結合された共有バイパスキャパシタ整合ネットワーク 5 0 8 の別の構成を示すブロック図である。図 5 の共有バイパスキャパシタ整合ネットワーク 5 0 8 は、図 1 の共有バイパスキャパシタ整合ネットワーク 1 0 8 の一構成であり得る。図 5 の集積回路 5 0 4 は、図 1 の集積回路 1 0 4 の一構成であり得る。集積回路 5 0 4 は、第 1 のハイバンド低雑音増幅器 ( L N A ) 5 0 6 a と、第 2 のハイバンド低雑音増幅器 ( L N A ) 5 0 6 b と、第 3 のハイバンド低雑音増幅器 ( L N A ) 5 0 6 c と、第 1 のミッドバンド低雑音増幅器 ( L N A ) 5 0 6 d と、第 2 のミッドバンド低雑音増幅器 ( L N A ) 5 0 6 e と、第 3 のミッドバンド低雑音増幅器 ( L N A ) 5 0 6 f と、第 1 のローバンド低雑音増幅器 ( L N A ) 5 0 6 g と、第 2 のローバンド低雑音増幅器 ( L N A ) 5 0 6 h と、第 3 のローバンド低雑音増幅器 ( L N A ) 5 0 6 i とを含み得る。共有バイパスキャパシタ整合ネットワーク 5 0 8 は、第 1 の共有バイパスキャパシタ 5 1 2 a と、第 2 の共有バイパスキャパシタ 5 1 2 b と、第 3 の共有バイパスキャパシタ 5 1 2 c とを含み得る。図示された構成では、ハイバンド低雑音増幅器 ( L N A ) 5 0 6 a ~ c の各々は第 1 の共有バイパスキャパシタ 5 1 2 a を共有し得、ミッドバンド低雑音増幅器 ( L N A ) 5 0 6 d ~ f の各々は第 2 の共有バイパスキャパシタ 5 1 2 b を共有し得、ローバンド低雑音増幅器 ( L N A ) 5 0 6 g ~ i の各々は第 3 の共有バイパスキャパシタ 5 1 2 c を共有し得る。

20

30

**【 0 0 3 8 】**

[0045] 第 1 のハイバンド低雑音増幅器 ( L N A ) 5 0 6 a と第 1 のハイバンド入力 5 2 8 a との間にインダクタ 5 3 0 a が結合され得る。第 1 のハイバンド入力 5 2 8 a はデュプレクサ 2 1 6 に結合され得る。第 1 のハイバンド入力 5 2 8 a と第 1 の共有バイパスキャパシタ 5 1 2 a との間にシャントインダクタ 5 1 0 a が結合され得る。第 1 の共有バイパスキャパシタ 5 1 2 a はまた、接地に結合され得る。第 2 のハイバンド低雑音増幅器 ( L N A ) 5 0 6 b と第 2 のハイバンド入力 5 2 8 b との間にインダクタ 5 3 0 b が結合され得る。第 2 のハイバンド入力 5 2 8 b はデュプレクサ 2 1 6 に結合され得る。第 2 のハイバンド入力 5 2 8 b と第 1 の共有バイパスキャパシタ 5 1 2 a との間にシャントインダクタ 5 1 0 b が結合され得る。第 3 のハイバンド低雑音増幅器 ( L N A ) 5 0 6 c と第 3 のハイバンド入力 5 2 8 c との間にインダクタ 5 3 0 c が結合され得る。第 3 のハイバンド入力 5 2 8 c はデュプレクサ 2 1 6 に結合され得る。第 3 のハイバンド入力 5 2 8 c と第 1 の共有バイパスキャパシタ 5 1 2 a との間にシャントインダクタ 5 1 0 c が結合され得る。ハイバンド低雑音増幅器 ( L N A ) 5 0 6 a ~ c の各々は、異なるデュプレクサ 2 1 6 に結合され得る。

40

**【 0 0 3 9 】**

[0046] 第 1 のミッドバンド低雑音増幅器 ( L N A ) 5 0 6 d と第 1 のミッドバンド入力

50

5 2 8 dとの間にインダクタ5 3 0 dが結合され得る。第1のミッドバンド入力5 2 8 dはデュプレクサ2 1 6に結合され得る。第1のミッドバンド入力5 2 8 dと第2の共有バイパスキャパシタ5 1 2 bとの間にシャントインダクタ5 1 0 dが結合され得る。第2の共有バイパスキャパシタ5 1 2 bはまた、接地に結合され得る。第2のミッドバンド低雑音増幅器(LNA)5 0 6 eと第2のミッドバンド入力5 2 8 eとの間にインダクタ5 3 0 eが結合され得る。第2のミッドバンド入力5 2 8 eはデュプレクサ2 1 6に結合され得る。第2のミッドバンド入力5 2 8 eと第2の共有バイパスキャパシタ5 1 2 bとの間にシャントインダクタ5 1 0 eが結合され得る。第3のミッドバンド低雑音増幅器(LNA)5 0 6 fと第3のミッドバンド入力5 2 8 fとの間にインダクタ5 3 0 fが結合され得る。第3のミッドバンド入力5 2 8 fはデュプレクサ2 1 6に結合され得る。第3のミッドバンド入力5 2 8 fと第2の共有バイパスキャパシタ5 1 2 bとの間にシャントインダクタ5 1 0 fが結合され得る。ミッドバンド低雑音増幅器(LNA)5 0 6 d ~ fの各々は、異なるデュプレクサ2 1 6に結合され得る。

【0040】

[0047]第1のローバンド低雑音増幅器(LNA)5 0 6 gと第1のローバンド入力5 2 8 gとの間にインダクタ5 3 0 gが結合され得る。第1のローバンド入力5 2 8 gはデュプレクサ2 1 6に結合され得る。第1のローバンド入力5 2 8 gと第3の共有バイパスキャパシタ5 1 2 cとの間にシャントインダクタ5 1 0 gが結合され得る。第3の共有バイパスキャパシタ5 1 2 cはまた、接地に結合され得る。第2のローバンド低雑音増幅器(LNA)5 0 6 hと第2のローバンド入力5 2 8 hとの間にインダクタ5 3 0 hが結合され得る。第2のローバンド入力5 2 8 hはデュプレクサ2 1 6に結合され得る。第2のローバンド入力5 2 8 hと第3の共有バイパスキャパシタ5 1 2 cとの間にシャントインダクタ5 1 0 hが結合され得る。第3のローバンド低雑音増幅器(LNA)5 0 6 iと第3のローバンド入力5 2 8 iとの間にインダクタ5 3 0 iが結合され得る。第3のローバンド入力5 2 8 iはデュプレクサ2 1 6に結合され得る。第3のローバンド入力5 2 8 iと第3の共有バイパスキャパシタ5 1 2 cとの間にシャントインダクタ5 1 0 iが結合され得る。ローバンド低雑音増幅器(LNA)5 0 6 g ~ iの各々は、異なるデュプレクサ2 1 6に結合され得る。

【0041】

[0048]図6は、集積回路6 0 4に結合された共有バイパスキャパシタ整合ネットワーク6 0 8のまた別の構成を示すブロック図である。図6の共有バイパスキャパシタ整合ネットワーク6 0 8は、図1の共有バイパスキャパシタ整合ネットワーク1 0 8の一構成であり得る。図6の集積回路6 0 4は、図1の集積回路1 0 4の一構成であり得る。集積回路6 0 4は、第1の低雑音増幅器(LNA)6 0 6 aと第2の低雑音増幅器(LNA)6 0 6 bとを含み得る。共有バイパスキャパシタ整合ネットワーク6 0 8は、共有バイパスキャパシタ6 1 2と、第1のシャントインダクタ6 1 0 aと、第2のシャントインダクタ6 1 0 bと、第1のインダクタ6 3 0 aと、第2のインダクタ6 3 0 bとを含み得る。

【0042】

[0049]第1のインダクタ6 3 0 aは、第1の低雑音増幅器(LNA)入力6 2 8 aと第1の低雑音増幅器(LNA)6 0 6 aとの間に結合され得る。第1のシャントインダクタ6 1 0 aは、第1の低雑音増幅器(LNA)入力6 2 8 aと共有バイパスキャパシタ6 1 2との間に結合され得る。共有バイパスキャパシタ6 1 2はまた、接地に結合され得る。第2のインダクタ6 3 0 bは、第2の低雑音増幅器(LNA)入力6 2 8 bと第2の低雑音増幅器(LNA)6 0 6 bとの間に結合され得る。第2のシャントインダクタ6 1 0 bは、第2の低雑音増幅器(LNA)入力6 2 8 bと共有バイパスキャパシタ6 1 2との間に結合され得る。

【0043】

[0050]図7に、基地局7 0 2内に含まれ得るいくつかの構成要素を示す。基地局は、アクセスポイント、ブロードキャスト送信機、ノードB、進化型ノードBなどとも呼ばれることがあり、それらの機能の一部または全部を含み得る。基地局7 0 2はプロセッサ7 0

10

20

30

40

50

3を含む。プロセッサ703は、汎用シングルまたはマルチチップマイクロプロセッサ（たとえば、ARM）、専用マイクロプロセッサ（たとえば、デジタル信号プロセッサ（DSP））、マイクロコントローラ、プログラマブルゲートアレイなどであり得る。プロセッサ703は中央処理ユニット（CPU）と呼ばれることがある。図7の基地局702中に単一のプロセッサ703のみを示しているが、代替構成では、プロセッサの組合せ（たとえば、ARMとDSP）が使用され得る。

【0044】

[0051]基地局702はメモリ705をも含む。メモリ705は、電子情報を記憶することが可能な任意の電子的構成要素であり得る。メモリ705は、ランダムアクセスメモリ（RAM）、読取り専用メモリ（ROM）、磁気ディスク記憶メディア、光記憶メディア、RAM中のフラッシュメモリデバイス、プロセッサに含まれるオンボードメモリ、EPROMメモリ、EEPROM（登録商標）メモリ、レジスタなど、およびそれらの組合せとして実施され得る。

【0045】

[0052]データ707aおよび命令709aがメモリ705に記憶され得る。命令709aは、本明細書で開示する方法を実装するためにプロセッサ703によって実行可能であり得る。命令709aを実行することは、メモリ705に記憶されたデータ707aの使用を含み得る。プロセッサ703が命令709aを実行すると、命令709bの様々な部分がプロセッサ703上にロードされ得、様々ないくつかのデータ707bがプロセッサ703上にロードされ得る。

【0046】

[0053]基地局702はまた、基地局702との間での信号の送信および受信を可能にするために、送信機711と受信機713とを含み得る。送信機711と受信機713とはトランシーバ715と総称されることがある。アンテナ717はトランシーバ715に電氣的に結合され得る。基地局702はまた、複数の送信機、複数の受信機、複数のトランシーバおよび/または複数のアンテナを含み得る（図示せず）。

【0047】

[0054]基地局702はデジタル信号プロセッサ（DSP）721を含み得る。基地局702は通信インターフェース723をも含み得る。通信インターフェース723は、ユーザが基地局702と対話することを可能にし得る。

【0048】

[0055]基地局702の様々な構成要素は、電力バス、制御信号バス、ステータス信号バス、データバスなどを含み得る、1つまたは複数のバスによって互いに結合され得る。明快のために、図7では様々なバスはバスシステム719として示してある。

【0049】

[0056]図8は、ワイヤレス通信デバイス802に含まれ得る特定の構成要素を示す。ワイヤレス通信デバイス802は、アクセス端末、移動局、ユーザ機器（UE）などであり得る。ワイヤレス通信デバイス802はプロセッサ803を含む。プロセッサ803は、汎用シングルまたはマルチチップマイクロプロセッサ（たとえば、ARM）、専用マイクロプロセッサ（たとえば、デジタル信号プロセッサ（DSP））、マイクロコントローラ、プログラマブルゲートアレイなどであり得る。プロセッサ803は中央処理ユニット（CPU）と呼ばれることがある。図8のワイヤレス通信デバイス802中に単一のプロセッサ803のみが示されているが、代替構成では、プロセッサの組合せ（たとえば、ARMとDSP）が使用され得る。

【0050】

[0057]ワイヤレス通信デバイス802はメモリ805をも含む。メモリ805は、電子情報を記憶することが可能な任意の電子的構成要素であり得る。メモリ805は、ランダムアクセスメモリ（RAM）、読取り専用メモリ（ROM）、磁気ディスク記憶媒体、光記憶媒体、RAM中のフラッシュメモリデバイス、プロセッサに含まれるオンボードメモリ、EPROMメモリ、EEPROMメモリ、レジスタなど、およびそれらの組合せとし



て実施され得る。

【 0 0 5 1 】

[0058]データ 8 0 7 a および命令 8 0 9 a がメモリ 8 0 5 に記憶され得る。命令 8 0 9 a は、本明細書で開示する方法を実装するためにプロセッサ 8 0 3 によって実行可能であり得る。命令 8 0 9 a を実行することは、メモリ 8 0 5 に記憶されたデータ 8 0 7 a の使用を含み得る。プロセッサ 8 0 3 が命令 8 0 9 a を実行すると、命令 8 0 9 b の様々な部分がプロセッサ 8 0 3 上にロードされ得、様々なデータ 8 0 7 b がプロセッサ 8 0 3 上にロードされ得る。

【 0 0 5 2 】

[0059]ワイヤレス通信デバイス 8 0 2 はまた、ワイヤレス通信デバイス 8 0 2 との間での信号の送信および受信を可能にするために、送信機 8 1 1 と受信機 8 1 3 とを含み得る。送信機 8 1 1 と受信機 8 1 3 とはトランシーバ 8 1 5 と総称されることがある。アンテナ 8 1 7 はトランシーバ 8 1 5 に電氣的に結合され得る。ワイヤレス通信デバイス 8 0 2 はまた、複数の送信機、複数の受信機、複数のトランシーバおよび/または複数のアンテナを含み得る（図示せず）。

【 0 0 5 3 】

[0060]ワイヤレス通信デバイス 8 0 2 はデジタル信号プロセッサ（DSP）8 2 1 を含み得る。ワイヤレス通信デバイス 8 0 2 は通信インターフェース 8 2 3 をも含み得る。通信インターフェース 8 2 3 は、ユーザがワイヤレス通信デバイス 8 0 2 と対話することを可能にし得る。

【 0 0 5 4 】

[0061]ワイヤレス通信デバイス 8 0 2 様々な構成要素は、電力バス、制御信号バス、ステータス信号バス、データバスなどを含み得る、1 つまたは複数のバスによって互いに結合され得る。明快のために、図 8 では様々なバスはバスシステム 8 1 9 として示してある。

【 0 0 5 5 】

[0062]本明細書で説明した技法は、直交多重化方式に基づく通信システムを含む様々な通信システムに使用され得る。そのような通信システムの例としては、直交周波数分割多元接続（OFDMA）システム、シングルキャリア周波数分割多元接続（SC-FDMA）システムなどがある。OFDMAシステムは、全システム帯域幅を複数の直交サブキャリアに区分する変調技法である、直交周波数分割多重（OFDM）を利用する。これらのサブキャリアは、トーン、ビンなどと呼ばれることもある。OFDMでは、各サブキャリアはデータで独立して変調され得る。SC-FDMAシステムは、システム帯域幅にわたって分散されたサブキャリア上で送信するためのインターリーブFDMA（IFFDMA）、隣接するサブキャリアのブロック上で送信するための局所FDMA（LFDMA）、または隣接するサブキャリアの複数のブロック上で送信するための拡張FDMA（EFDMA）を利用し得る。概して、変調シンボルは、OFDMでは周波数領域で、SC-FDMAでは時間領域で送られる。

【 0 0 5 6 】

[0063]上記の説明では、様々な用語とともに参照番号を時々使用した。用語が参照番号とともに使用されている場合、これは、図のうちの1 つまたは複数に示された特定の要素を指すものとされ得る。用語が参照番号なしに使用されている場合、これは、概して特定の図に限定されない用語を指すものとされ得る。

【 0 0 5 7 】

[0064]「判断」という用語は、多種多様なアクションを包含し、したがって、「判断」は、計算、算出、処理、導出、調査、ルックアップ（たとえば、テーブル、データベースまたは別のデータ構造でのルックアップ）、確認などを含むことができる。また、「判断」は、受信（たとえば、情報を受信すること）、アクセス（たとえば、メモリ中のデータにアクセスすること）などを含むことができる。また、「判断」は、解決、選択、選定、確立などを含むことができる。

## 【 0 0 5 8 】

[0065]「に基づいて」という句は、別段に明示されていない限り、「のみに基づいて」を意味しない。言い換えれば、「に基づいて」という句は、「のみに基づいて」と「に少なくとも基づいて」の両方を表す。

## 【 0 0 5 9 】

[0066]本明細書で説明した機能は、1つまたは複数の命令としてプロセッサ可読媒体またはコンピュータ可読媒体上に記憶され得る。「コンピュータ可読媒体」という用語は、コンピュータまたはプロセッサによってアクセスされ得る任意の利用可能な媒体を指す。限定ではなく、例として、そのような媒体は、RAM、ROM、EEPROM、フラッシュメモリ、CD-ROMまたは他の光ディスクストレージ、磁気ディスクストレージまたは他の磁気ストレージデバイス、あるいは命令またはデータ構造の形態の所望のプログラムコードを記憶するために使用され得、コンピュータまたはプロセッサによってアクセスされ得る、任意の他の媒体を備え得る。本明細書で使用されるディスク(disk)およびディスク(disc)は、コンパクトディスク(disc)(CD)、レーザーディスク(登録商標)(disc)、光ディスク(disc)、デジタル多用途ディスク(disc)(DVD)、フロッピー(登録商標)ディスク(disk)、およびBlu-ray(登録商標)ディスク(disc)を含み、ディスク(disk)は通常、データを磁氣的に再生し、ディスク(disc)は、データをレーザーで光学的に再生する。コンピュータ可読媒体は有形で非一時的であり得ることに留意されたい。「コンピュータプログラム製品」という用語は、コンピューティングデバイスまたはプロセッサによって実行、処理または計算され得るコードまたは命令(たとえば、「プログラム」と組み合わせたコンピューティングデバイスまたはプロセッサを指す。本明細書で使用する「コード」という用語は、コンピューティングデバイスまたはプロセッサによって実行可能であるソフトウェア、命令、コードまたはデータを指すことがある。

## 【 0 0 6 0 】

[0067]ソフトウェアまたは命令はまた、伝送媒体を介して送信され得る。たとえば、ソフトウェアが、同軸ケーブル、光ファイバーケーブル、ツイストペア、デジタル加入者回線(DSL)、または赤外線、無線、およびマイクロ波などのワイヤレス技術を使用して、ウェブサイト、サーバ、または他のリモートソースから送信される場合、同軸ケーブル、光ファイバーケーブル、ツイストペア、DSL、または赤外線、無線、およびマイクロ波などのワイヤレス技術は、伝送媒体の定義に含まれる。

## 【 0 0 6 1 】

[0068]本明細書で開示した方法は、説明した方法を達成するための1つまたは複数のステップまたはアクションを備える。本方法のステップおよび/またはアクションは、特許請求の範囲から逸脱することなく互いに交換され得る。言い換えれば、本明細書で説明した方法の適切な動作のためにステップまたはアクションの特定の順序が必要とされない限り、特定のステップおよび/またはアクションの順序および/または使用は、特許請求の範囲を逸脱することなく修正され得る。

## 【 0 0 6 2 】

[0069]さらに、図3によって示されたものなど、本明細書で説明する方法および技法を実行するためのモジュールおよび/または他の適切な手段は、デバイスによってダウンロードされ、および/または他の方法で取得され得ることを諒解されたい。たとえば、デバイスは、本明細書で説明した方法を実行するための手段の転送を可能にするために、サーバに結合され得る。代替的に、本明細書で説明した様々な方法は、記憶手段をデバイスに結合するかまたは与えるときにデバイスが様々な方法を獲得し得るように、記憶手段(たとえば、ランダムアクセスメモリ(RAM)、読取り専用メモリ(ROM)、コンパクトディスク(disc)(CD)またはフロッピーディスク(disk)などの物理的記憶媒体など)によって提供され得る。さらに、本明細書で説明した方法および技法をデバイスに与えるための任意の他の好適な技法が利用され得る。

## 【 0 0 6 3 】

[0070]特許請求の範囲は、上記に示した正確な構成および構成要素に限定されないことを理解されたい。特許請求の範囲から逸脱することなく、本明細書で説明されたシステム、方法、および装置の動作および詳細において、様々な修正、変更および変形が行われ得る。

【 0 0 6 4 】

[0071]いかなるクレーム要素も、その要素が「手段」という語句を使用して明確に具陳されていない限り、または方法クレームの場合には、その要素が「ステップ」という語句を使用して具陳されていない限り、米国特許法第 1 1 2 条第 6 項の規定の下で解釈されるべきではない。

以下に、出願当初の特許請求の範囲に記載された発明を付記する。

10

[ C 1 ]

集積回路上の第 1 の増幅器と、  
前記集積回路上の第 2 の増幅器と、  
前記第 1 の増幅器に結合された第 1 のインダクタと、  
前記第 2 の増幅器に結合された第 2 のインダクタと、  
前記第 1 のインダクタと前記第 2 のインダクタと接地とに結合された第 1 のキャパシタと、を備え、

前記第 1 のキャパシタが、前記第 1 の増幅器のための第 1 の整合ネットワークと前記第 2 の増幅器のための第 2 の整合ネットワークとの間で共有される、受信機。

20

[ C 2 ]

前記第 1 のインダクタおよび前記第 2 のインダクタがシャントインダクタであり、前記第 1 のキャパシタが共有バイパスキャパシタである、C 1 に記載の受信機。

[ C 3 ]

第 1 の入力の前記第 1 の増幅器に結合され、第 2 の入力の前記第 2 の増幅器に結合された、C 1 に記載の受信機。

[ C 4 ]

前記第 1 の入力第 1 のデュプレクサに結合され、前記第 2 の入力第 2 のデュプレクサに結合された、C 3 に記載の受信機。

[ C 5 ]

前記第 1 のデュプレクサおよび前記第 2 のデュプレクサがスイッチを介してアンテナに結合された、C 4 に記載の受信機。

30

[ C 6 ]

第 1 の入力と前記第 1 の増幅器との間に結合された第 3 のインダクタと、  
第 1 の入力と前記第 2 の増幅器との間に結合された第 4 のインダクタとをさらに備える、C 1 に記載の受信機。

[ C 7 ]

前記第 1 の増幅器が低雑音増幅器であり、前記第 2 の増幅器が低雑音増幅器である、C 1 に記載の受信機。

[ C 8 ]

前記第 1 の増幅器が、ハイバンド低雑音増幅器と、ミッドバンド低雑音増幅器と、ローバンド低雑音増幅器とのうちの 1 つであり、前記第 2 の増幅器が、ハイバンド低雑音増幅器と、ミッドバンド低雑音増幅器と、ローバンド低雑音増幅器とのうちの 1 つである、C 1 に記載の受信機。

40

[ C 9 ]

前記受信機が基地局の一部であり、前記受信機が、無線周波数信号を受信するために使用される、C 1 に記載の受信機。

[ C 1 0 ]

前記受信機がワイヤレス通信デバイスの一部であり、前記受信機が、無線周波数信号を受信するために使用される、C 1 に記載の受信機。

[ C 1 1 ]

50

前記第 1 のインダクタ、前記第 2 のインダクタおよび前記第 1 のキャパシタがインピーダンス整合ネットワークを形成する、C 1 に記載の受信機。

[ C 1 2 ]

前記集積回路上の第 3 の増幅器と、  
前記集積回路上の第 4 の増幅器と、  
前記第 3 の増幅器に結合された第 3 のインダクタと、  
前記第 4 の増幅器に結合された第 4 のインダクタと、  
前記第 3 のインダクタと前記第 4 のインダクタと接地とに結合された第 2 のキャパシタとをさらに備える、C 1 に記載の受信機。

[ C 1 3 ]

ソースからの信号を受信することであって、前記信号が前記ソースと負荷との間のインピーダンス整合を必要とする、受信することと、  
前記信号をインピーダンス整合ネットワークに与えることであって、前記インピーダンス整合ネットワークが複数の増幅器のための第 1 のキャパシタを共有する、与えることと

、  
前記インピーダンス整合ネットワークの出力を前記増幅器のうちの 1 つに与えることとを備える、インピーダンス整合のための方法。

[ C 1 4 ]

前記複数の増幅器が集積回路上にあり、前記第 1 のキャパシタが共有バイパスキャパシタである、C 1 3 に記載の方法。

[ C 1 5 ]

前記方法が電子デバイスによって実行される、C 1 3 に記載の方法。

[ C 1 6 ]

前記電子デバイスは、  
集積回路上の第 1 の増幅器と、  
前記集積回路上の第 2 の増幅器と、  
前記第 1 の増幅器に結合された第 1 のインダクタと、  
前記第 2 の増幅器に結合された第 2 のインダクタとを備える受信機を備え、前記第 1 のキャパシタが、前記第 1 のインダクタと前記第 2 のインダクタと接地とに結合され、前記第 1 のキャパシタが、前記第 1 の増幅器のための第 1 の整合ネットワークと前記第 2 の増幅器のための第 2 の整合ネットワークとの間で共有される、C 1 5 に記載の方法。

[ C 1 7 ]

前記第 1 のインダクタおよび前記第 2 のインダクタがシャントインダクタである、C 1 6 に記載の方法。

[ C 1 8 ]

第 1 の入力の前記第 1 の増幅器に結合され、第 2 の入力の前記第 2 の増幅器に結合された、C 1 6 に記載の方法。

[ C 1 9 ]

前記第 1 の入力第 1 のデュプレクサに結合され、前記第 2 の入力第 2 のデュプレクサに結合された、C 1 8 に記載の方法。

[ C 2 0 ]

前記第 1 のデュプレクサおよび前記第 2 のデュプレクサがスイッチを介してアンテナに結合された、C 1 9 に記載の方法。

[ C 2 1 ]

前記受信機が、  
第 1 の入力前記第 1 の増幅器との間に結合された第 3 のインダクタと、  
第 1 の入力前記第 2 の増幅器との間に結合された第 4 のインダクタとをさらに備える、C 1 6 に記載の方法。

[ C 2 2 ]

前記第 1 の増幅器が低雑音増幅器であり、前記第 2 の増幅器が低雑音増幅器である、C

10

20

30

40

50

1 6 に記載の方法。

[ C 2 3 ]

前記第 1 の増幅器が、ハイバンド低雑音増幅器と、ミッドバンド低雑音増幅器と、ローバンド低雑音増幅器とのうちの 1 つであり、前記第 2 の増幅器が、ハイバンド低雑音増幅器と、ミッドバンド低雑音増幅器と、ローバンド低雑音増幅器とのうちの 1 つである、C 1 6 に記載の方法。

[ C 2 4 ]

前記電子デバイスが基地局であり、前記受信機が、無線周波数信号を受信するために使用される、C 1 6 に記載の方法。

[ C 2 5 ]

前記電子デバイスがワイヤレス通信デバイスであり、前記受信機が、無線周波数信号を受信するために使用される、C 1 6 に記載の方法。

[ C 2 6 ]

前記第 1 のインダクタ、前記第 2 のインダクタおよび前記第 1 のキャパシタがインピーダンス整合ネットワークを形成する、C 1 6 に記載の方法。

[ C 2 7 ]

前記受信機が、  
前記集積回路上の第 3 の増幅器と、  
前記集積回路上の第 4 の増幅器と、  
前記第 3 の増幅器に結合された第 3 のインダクタと、  
前記第 4 の増幅器に結合された第 4 のインダクタと、  
前記第 3 のインダクタと前記第 4 のインダクタと接地とに結合された第 2 のキャパシタとをさらに備える、C 1 6 に記載の方法。

[ C 2 8 ]

ソースからの信号を受信するための手段であって、前記信号が前記ソースと負荷との間のインピーダンス整合を必要とする、受信するための手段と、

前記信号をインピーダンス整合ネットワークに与えるための手段であって、前記インピーダンス整合ネットワークが複数の増幅器のための第 1 のキャパシタを共有する、与えるための手段と、

前記インピーダンス整合ネットワークの出力を前記増幅器のうちの 1 つに与えるための手段とを備える、装置。

[ C 2 9 ]

前記複数の増幅器が集積回路上にあり、前記第 1 のキャパシタが共有バイパスキャパシタである、C 2 8 に記載の装置。

[ C 3 0 ]

前記装置は、  
集積回路上の第 1 の増幅器と、  
前記集積回路上の第 2 の増幅器と、  
前記第 1 の増幅器に結合された第 1 のインダクタと、  
前記第 2 の増幅器に結合された第 2 のインダクタとを備える受信機を備え、前記第 1 のキャパシタが、前記第 1 のインダクタと前記第 2 のインダクタと接地とに結合され、前記第 1 のキャパシタが、前記第 1 の増幅器のための第 1 の整合ネットワークと前記第 2 の増幅器のための第 2 の整合ネットワークとの間で共有される、C 2 8 に記載の装置。

[ C 3 1 ]

インピーダンス整合のためのコンピュータプログラム製品であって、前記コンピュータプログラム製品が、その上に命令を有する非一時的コンピュータ可読媒体を備え、前記命令は、

電子デバイスに、ソースからの信号を受信させるためのコードであって、前記信号が前記ソースと負荷との間のインピーダンス整合を必要とする、受信させるためのコードと、

前記電子デバイスに、前記信号をインピーダンス整合ネットワークに与えさせるための

10

20

30

40

50

コードであって、前記インピーダンス整合ネットワークが複数の増幅器のための第 1 のキャパシタを共有する、与えさせるためのコードと、

前記電子デバイスに、前記インピーダンス整合ネットワークの出力を前記増幅器のうちの 1 つに与えさせるためのコードとを備える、コンピュータプログラム製品。

[ C 3 2 ]

前記複数の増幅器が集積回路上にあり、前記第 1 のキャパシタが共有バイパスキャパシタである、C 3 1 に記載のコンピュータプログラム製品。

[ C 3 3 ]

前記電子デバイスは、

集積回路上の第 1 の増幅器と、

前記集積回路上の第 2 の増幅器と、

前記第 1 の増幅器に結合された第 1 のインダクタと、

前記第 2 の増幅器に結合された第 2 のインダクタとを備える受信機を備え、前記第 1 のキャパシタが、前記第 1 のインダクタと前記第 2 のインダクタと接地とに結合され、前記第 1 のキャパシタが、前記第 1 の増幅器のための第 1 の整合ネットワークと前記第 2 の増幅器のための第 2 の整合ネットワークとの間で共有される、C 3 1 に記載のコンピュータプログラム製品。

10

【図 1】

図 1

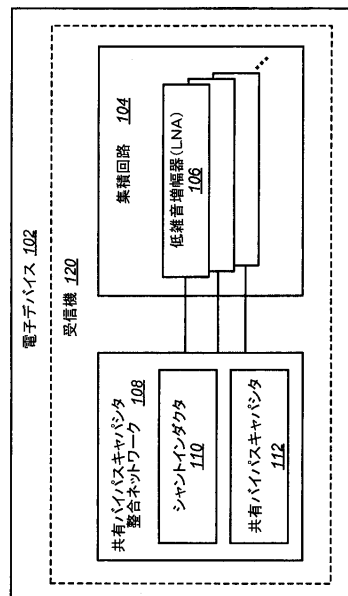


FIG. 1

【図 2】

図 2

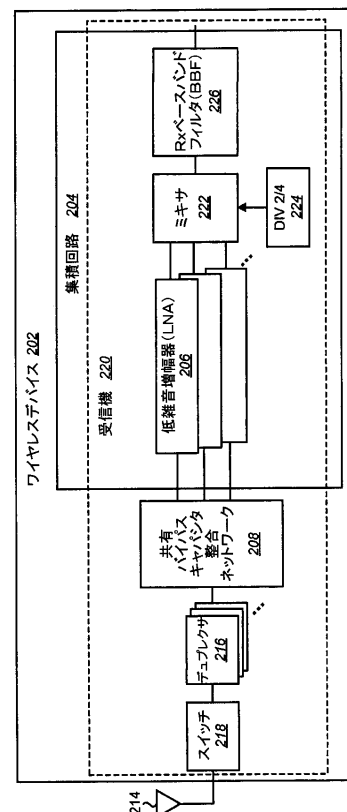


FIG. 2

【図 3】

図 3

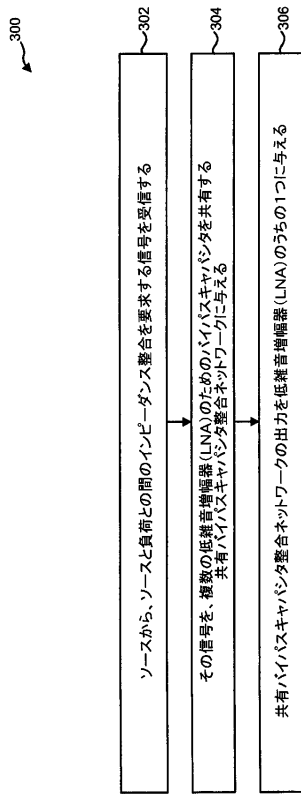


FIG. 3

【図 4】

図 4

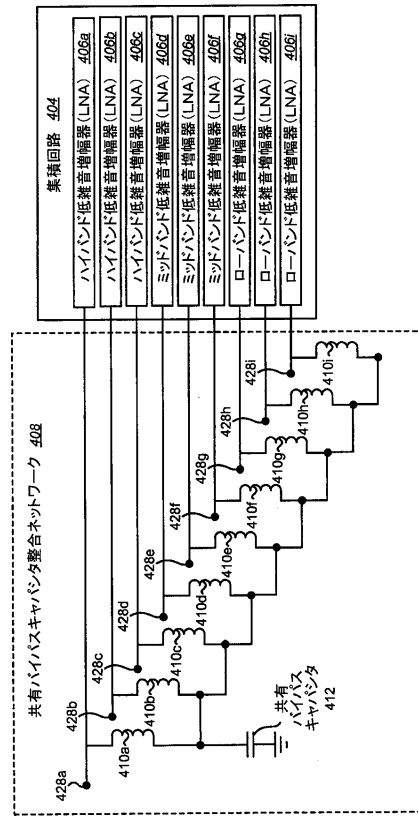


FIG. 4

【図 5】

図 5

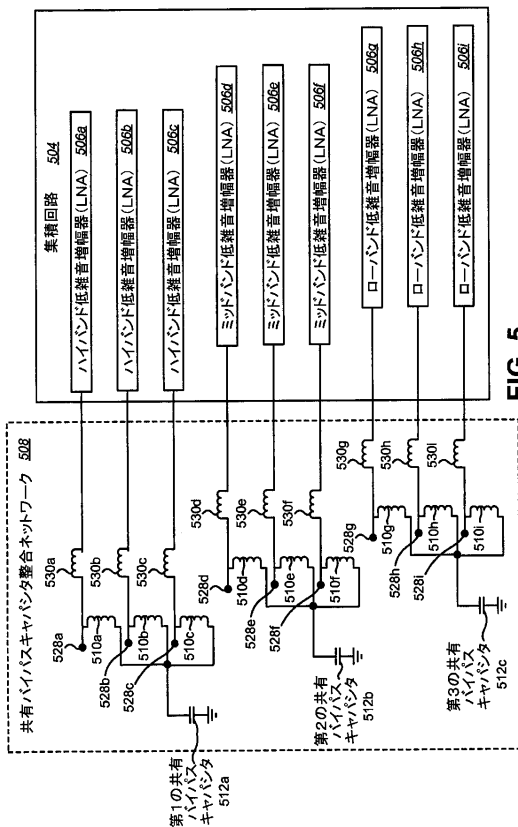


FIG. 5

【図 6】

図 6

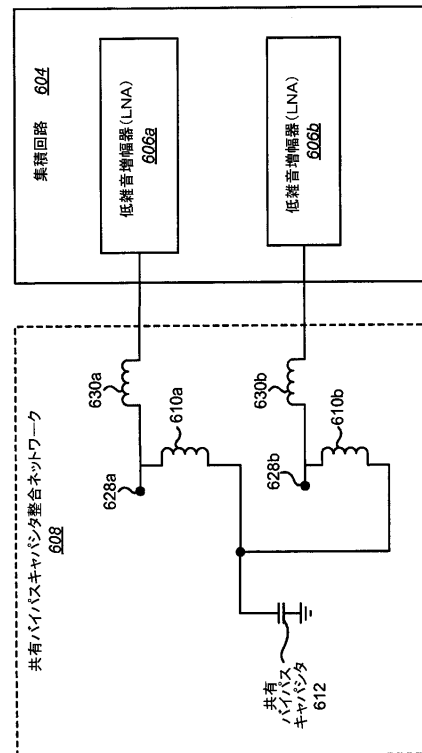


FIG. 6

【図 7】

図 7

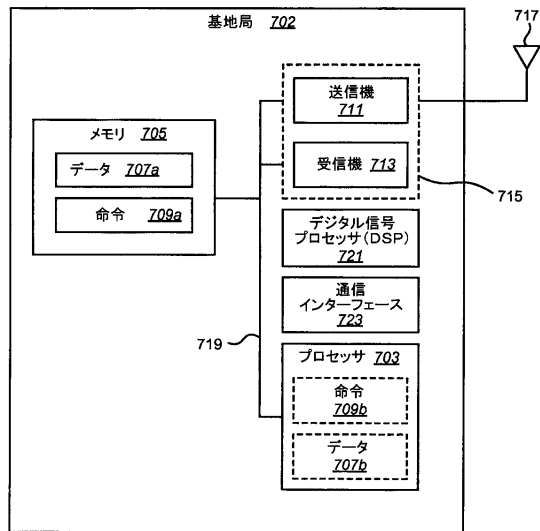


FIG. 7

【図 8】

図 8

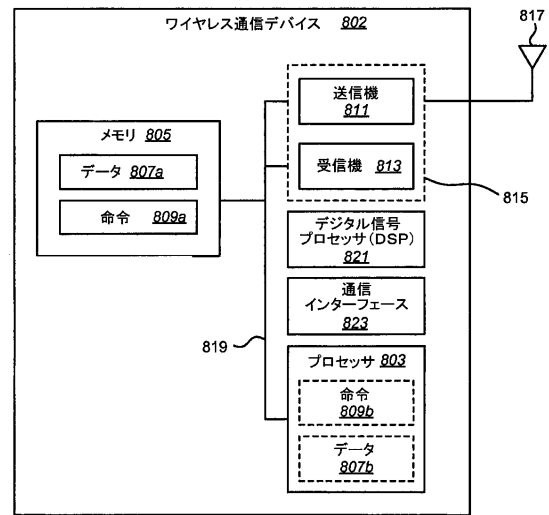


FIG. 8



## フロントページの続き

- (74)代理人 100153051  
弁理士 河野 直樹
- (74)代理人 100140176  
弁理士 砂川 克
- (74)代理人 100158805  
弁理士 井関 守三
- (74)代理人 100179062  
弁理士 井上 正
- (74)代理人 100124394  
弁理士 佐藤 立志
- (74)代理人 100112807  
弁理士 岡田 貴志
- (74)代理人 100111073  
弁理士 堀内 美保子
- (72)発明者 グデム、プラサド・スリニバサ・シバ  
アメリカ合衆国、カリフォルニア州 92121、サン・ディエゴ、モアハウス・ドライブ 57  
75
- (72)発明者 チョクシ、オジャス・エム.  
アメリカ合衆国、カリフォルニア州 92121、サン・ディエゴ、モアハウス・ドライブ 57  
75

審査官 野元 久道

- (56)参考文献 特開2005-143089(JP,A)  
国際公開第2011/017368(WO,A1)

- (58)調査した分野(Int.Cl., DB名)  
H04B 1/40  
H04B 1/18