

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：97112856

※ 申請日期：97/04/09

※IPC 分類：H01L 23/12(2006.01)
H05k 3/40(2006.01)

一、發明名稱：(中文/英文)

佈線基板之製造方法，半導體裝置之製造方法及佈線基板

WIRING BOARD MANUFACTURING METHOD, SEMICONDUCTOR DEVICE
MANUFACTURING METHOD AND WIRING BOARD

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

新光電氣工業股份有限公司

SHINKO ELECTRIC INDUSTRIES CO., LTD. (新光電氣工業株式会社)

代表人：(中文/英文)

黑岩護 / Mamoru KUROIWA (黑岩護)

住居所或營業所地址：(中文/英文)

日本國長野縣長野市小島田町 80 番地

80, OSHIMADA-MACHI, NAGANO-SHI, NAGANO 381-2287, JAPAN

國 籍：(中文/英文)

日本 / Japan

三、發明人：(共 3 人)

姓 名：(中文/英文)

(1) 小林和弘 / Kazuhiro KOBAYASHI

(2) 中村順一 / Junichi NAKAMURA

(3) 金子健太郎 / Kentaro KANEKO

國 籍：(中文/英文)

(1)~(3) 日本 / Japan

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 日本；2007/04/13；2007-105965

2.

3.

4.

5.

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

一種半導體裝置 100 具有在一佈線基板 120 上覆晶安裝一半導體晶片 110 之結構。該佈線基板 120 具有一多層結構，其中配置複數個佈線層及複數個絕緣層，以及具有一種結構，其中提供一第一層 122、一第二層 124、一第三層 126 及一第四層 128 之絕緣層。該第一層 122 具有一第一絕緣層 121 及一第二絕緣層 123。在該第一絕緣層 121 與該第二絕緣層 123 間之界面的整個周圍上形成一突出部 132，該突出部 132 在一第一電極墊 130 之一表面側上從外周圍朝徑向(周圍方向)突出。

六、英文發明摘要：

A semiconductor device 100 has such a structure that a semiconductor chip 110 is flip-chip mounted on a wiring board 120. The wiring board 120 has a multilayer structure in which a plurality of wiring layers and a plurality of insulating layers are arranged, and has a structure in which insulating layers of a first layer 122, a second layer 124, a third layer 126 and a fourth layer 128 are provided. The first layer 122 has a first insulating layer 121 and a second insulating layer 123. A protruded portion 132 which is protruded in a radial direction (a circumferential direction) from an outer periphery at one surface side of a first electrode pad 130 is formed on a whole periphery over a boundary surface between the first insulating layer 121 and the second insulating layer 123.

七、指定代表圖：

(一)本案指定代表圖為：第 (2) 圖。

(二)本代表圖之元件符號簡單說明：

100	半導體裝置	110	半導體晶片
120	佈線基板	121	第一絕緣層
122	第一層	123	第二絕緣層
124	第二層	126	第三層
128	第四層	130	第一電極墊
132	突出部	134	介層
140	佈線層	142	介層
150	佈線層	152	介層
160	第二電極墊	170	金層
172	鎳層	174	銅層
180	焊料凸塊		

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

九、發明說明：

【發明所屬之技術領域】

本發明係有關於一種佈線基板之製造方法、一種半導體裝置之製造方法及該佈線基板，以及更特別地，是有關於一種構成用以增加多層基板之一電極墊形成部的可靠性之佈線基板的製造方法、一種半導體裝置之製造方法及該佈線基板。

【先前技術】

例如，已知有一種在基板上形成複數個電極、然後形成一具有與該等電極相通之孔的防焊層、以一熱處理(回流)熔化一在該等孔之每一孔的開口上所放置之焊球且接合該因而熔化之焊球至該孔中之電極及在該防焊層之一表面上以一突出狀態形成一焊料凸塊之製造方法做為形成一用以連接一裸晶至一基板或連接一封裝基板至一母板之 BGA(球柵陣列)球的方法中之一。

另一方面，亦已發展一種具有在多層基板上安裝之裸晶的封裝，其中減少該裸晶之尺寸及增加整合度(例如，見專利文件 1)。

圖 1 顯示一傳統佈線基板之結構的實施例。在圖 1 所示之佈線基板的結構中，以一第一絕緣層 12 覆蓋一電極墊 10 之外周圍及以一第二絕緣層 13 覆蓋該電極墊 10 之上表面方式配置複數層，以及一從該電極墊 10 之上表面的中心向上延伸之介層 14 穿過該第二絕緣層 13 及因而連接至在上部之一佈線部 16。該電極墊 10 具有一種結構，其

中配置一金層 17 及一鎳層 18，且以從該第一絕緣層 12 暴露該金層 17 之一表面及該介層 14 連接至該鎳層 18 之方式來提供它們。

再者，在某些情況中，經由一焊料凸塊在該電極墊 10 上安裝一半導體晶片，以及在其它情況中使一焊球或一插針接合至該電極墊 10。因此，在一具有多層結構之佈線基板中，使用該電極墊 10 做為一裸晶裝載墊或一外部連接墊。

[專利文件 1]

日本專利第 3635219 號(JP-A-2000-323613)。

然而，在圖 1 所示之佈線基板中，該電極墊 10 之外周圍係相對平滑。因此，對該第一絕緣層 12 有小的黏著。當經由一回流處理來實施加熱時，根據該第一絕緣層 12 與該電極墊 10 間之熱膨脹的差異而有可能施加一熱應力，導致與該電極墊 10 之外周圍接觸的邊界部分的剝離產生及該第一絕緣層 12 之一部分的破損。

再者，在與該電極墊 10 之一角落部分(B 部分)的外周圍接觸之第一絕緣層 12 的部分因該回流處理之加熱而斷裂之情況中，可能發生從該電極墊 10 之一角落部分(A 部分)朝該第二絕緣層 13 產生一裂縫 20 的問題。

此外，在放大該裂縫 20 之情況中，有可能切斷在該第二絕緣層 13 上所提供之佈線部 16。

【發明內容】

因此，考量該等情況，本發明之一目的係要提供可解決

該等問題之一種佈線基板之製造方法、一種半導體裝置之製造方法及該佈線基板。

為了解決該等問題，本發明具有下面手段。

依據本發明之第一態樣，提供一種佈線基板之製造方法，包括：

- 一 第一步驟，形成一第一絕緣層於一支撐基板上；
- 一 第二步驟，形成一用以暴露該支撐基板之開口於該第一絕緣層上；
- 一 第三步驟，形成一電極墊於該開口上，該電極墊具有一從該第一絕緣層上所提供之開口朝周圍方向突出之突出部；
- 一 第四步驟，形成一第二絕緣層於該第一絕緣層上，在該第一絕緣層上形成有該電極墊；
- 一 第五步驟，形成一電性連接至該電極墊之佈線層於該第二絕緣層上；以及
- 一 第六步驟，移除該支撐基板，以暴露該電極墊。

依據本發明之第二態樣，提供一種佈線基板之製造方法，包括：

- 一 第一步驟，形成一光阻於一支撐基板上；
- 一 第二步驟，形成一用以暴露該支撐基板之開口於該光阻上；
- 一 第三步驟，形成一電極墊於該開口上，該電極墊具有一從該光阻上所提供之開口朝周圍方向突出之突出部；
- 一 第四步驟，移除該光阻；

一第五步驟，形成一絕緣層，以覆蓋該電極墊之一表面；

一第六步驟，形成一電性連接至該電極墊之佈線層於該絕緣層之一表面上；以及

一第七步驟，移除該支撐基板，以暴露該電極墊。

依據本發明之第三態樣，提供一佈線基板之製造方法，進一步包括：

在該第一絕緣層之開口上實施一粗化處理的步驟。

依據本發明之第四態樣，提供一佈線基板之製造方法，進一步包括：

移除該光阻及然後在該電極之表面上實施一粗化處理的步驟。

依據本發明之第五態樣，提供如該第一態樣之一佈線基板之製造方法，其中

該支撐基板係由一金屬所形成；

該第三步驟包括在該支撐基板與該電極墊間形成一具有相同於該支撐基板之型態的金屬層之步驟，以及

該第六步驟用以移除該支撐基板及以該電極墊之一暴露表面構成一凹部之方式移除該金屬層。

依據本發明之第六態樣，提供如該第二態樣之一佈線基板之製造方法，其中

該支撐基板係由一金屬所形成；

該第三步驟包括在該支撐基板與該電極墊間形成一具有相同於該支撐基板之型態的金屬層之步驟，以及

該第七步驟用以移除該支撐基板及以該電極墊之一暴

露表面構成一凹部之方式移除該金屬層。

依據本發明之第七態樣，提供一種使用如該第一態樣至第六態樣中任何一態樣之佈線基板之製造方法來製造一半導體裝置之方法，包括下列步驟：

經由一焊料凸塊安裝一半導體晶片於該電極墊上。

依據本發明之第八態樣，提供一種佈線基板，包括：

一電極墊；以及

一絕緣層，配置用以覆蓋該電極墊之一表面，其中

在該電極墊上形成一突出部，該突出部在該絕緣層所包圍之該電極墊的一表面側上從外周圍朝周圍方向突出。

依據本發明之第九態樣，提供如第八態樣之佈線基板，其中

以與該絕緣層之一表面成凹形之方式形成一在該電極墊之另一表面側的暴露表面；以及

在該絕緣層之該表面上形成一凹部。

依據本發明之第十態樣，提供如第八或第九態樣之佈線基板，其中

該絕緣層包括：

一第一絕緣層，具有一上面形成有該電極墊之開口；

一第二絕緣層，配置在該電極墊之一表面及該第一絕緣層之一表面上，以及其中

使該電極墊之突出部突出至該開口之外部，以便將該突出部提供於該第一絕緣層與該第二絕緣層間。

依據本發明，可阻止在該絕緣層上所產生之裂縫從該電

極墊之外周圍的角落部分經由該突出部前進，其中該突出部從該絕緣層所包圍之電極墊的外周圍朝周圍方向突出，藉以防止該佈線層因該裂縫而斷開。

【實施方式】

下面將參考圖式以描述用以實施本發明之最佳模式。

[第一實施例]

圖 2 係顯示一應用依據本發明之一佈線基板的第一實施例之半導體裝置的縱向剖面圖。如圖 2 所示，一半導體裝置 100 具有此一結構：例如在一佈線基板 120 上覆晶安裝一半導體晶片 110。該佈線基板 120 具有一配置有複數個佈線層及複數個絕緣層之多層結構，以及具有一種結構，其中依據該實施例在垂直方向上配置具有佈線層之一第一層 122、一第二層 124、一第三層 126 及一第四層 128 之個別絕緣層。此外，該第一層 122 具有一種結構，其中在一第一電極墊 130 上配置一第一絕緣層 121 及一第二絕緣層 123。該等絕緣層之每一絕緣層係由一絕緣樹脂（例如，一環氧樹脂或一聚醯亞胺樹脂）所形成。

在上面要實施焊接之該第一絕緣層 121 及該第四層 128 之絕緣層可以由一做為一防焊層之絕緣樹脂所形成（由一丙烯酸樹脂或一環氧樹脂所形成）。此外，在該半導體裝置 100 中，可以在該半導體晶片 110 與該佈線基板 120 間填充一具有絕緣特性之底部填充樹脂。

在最上層之第一層 122 具有該第一電極墊 130 及一介層 134，其中該半導體晶片 110 之一端覆晶連接至該第一電

極墊 130 及該介層 134。此外，在該第一層 122 下方所提供之第二層 124 具有連接至該介層 134 之一佈線層 140 及一介層 142。再者，在該第二層 124 下方所提供之第三層 126 具有連接至該介層 142 之一佈線層 150 及一介層 152。此外，在該第三層 126 下方所提供之第四層 128 具有一連接至該介層 152 之第二電極墊 160。

並且，該第一層 122 具有形成用以包圍該第一電極墊 130 之外周圍的第一絕緣層 121，以及在該第一絕緣層 121 與該第二絕緣層 123 間形成一突出部 132，其中該突出部 132 在該第一電極墊 130 之一表面側上從外周圍朝徑向（周圍方向）突出。該突出部 132 之形成係採取一 L 形狀，其中如從側面觀看該 L 形狀從該第一電極墊 130 之外周圍以直角彎曲（亦即，該突出部 132 具有一有帽狀物之蕁形形狀，該帽狀物之上表面係彎曲的），以及該 L 型部可阻止在該第一絕緣層 121 中之裂縫的前進。此外，該第一電極墊 130 之另一表面側係一從該第一絕緣層 121 暴露之暴露表面，以及一焊料凸塊 180 連接至該第一電極墊 130 之另一表面側。

該第一電極墊 130 具有一 3-層結構，其中配置對焊料具有高接合特性之金、鎳及銅層 170、172 及 174。於是，在該第一電極墊 130 之另一表面側上暴露該金層 170 之表面。

該突出部 132 如下面所述係由該銅層 174 所形成，以及在該銅層 174 上實施電解電鍍之步驟時係與該第一電極

墊 130 整體形成。此外，從該佈線基板 120 之上表面側(一半導體晶片安裝側)暴露該金層 170，以及該半導體晶片 110 之焊料凸塊 180 連接至該金層 170。

該半導體晶片 110 之該端經由該焊料凸塊 180 焊接至該金層 170 及因而電性連接至該第一電極墊 130。該焊料凸塊 180 係藉由在該第一電極墊 130 上放置一焊球及實施一回流(一熱處理)所形成。

在該第一絕緣層 121 與該第二絕緣層 123 間之界面的整個周圍上形成該突出部 132，其中該突出部 132 在該第一電極墊 130 之一表面側上從外周圍朝徑向(周圍方向)突出。該突出部 132 係形成具有大於該第一電極墊 130 之外徑的直徑。在該實施例中，如果該第一電極墊 130 例如具有約 70 至 100 μm 之介層直徑及約 5 μm 之厚度，則該突出部 132 係以與該第一絕緣層 121 重疊之範圍為約 2 至 10 μm (適當為 5 μm)及厚度為約 2 至 10 μm (適當為 5 μm)之方式所形成。

該突出部 132 在該第一電極墊 130 之一表面側上從外周圍朝徑向突出，以便該突出部 132 阻擋因該回流處理所造成之熱應力的前進方向，及例如沿著該第一絕緣層 121 與該第二絕緣層 123 間之界面的方向上吸收該熱應力。因此，縱使產生剝離，以致於使覆蓋該第一電極墊 130 之外周圍的該第一絕緣層 121 之一部分斷裂，可防止在該第二絕緣層 123 上產生裂縫。

該第一電極墊 130 可以具有一種結構，其中以使該金層

170 暴露至該佈線基板 120 之表面的方式配置該金層 170 及該鎳層 172。此外，對於該第一電極墊 130，亦可使用金/鈮/鎳、錫/鎳、及錫-銀(錫與銀之合金)及錫來取代該金層 170 及該鎳層 172。再者，該第一電極墊 130 可以只由該等金屬所形成。此外，不用說可使用該等金屬之每一金屬而沒有限制及該等個別金屬之組合係不受限於該組合。

將參考圖 3A 至 3N 以描述在該半導體裝置 100 中所使用之佈線基板 120 的製造方法。圖 3A 至 3N 係用以說明依據該第一實施例之佈線基板 120 的製造方法(第一至第十四)之視圖。在圖 3A 至 3N 中，在面向下方向上配置該等個別層，其中在該佈線基板 120 之下表面上提供該第一電極墊 130(垂直相反於圖 2 所示之疊層結構的方向)。

在圖 3A 中，首先，準備一由具有一預定厚度之一平銅板或一銅箔所形成之支撐基板 200。在該支撐基板 200 之上表面上疊合一樹脂膜(例如，一環氧樹脂或一聚醯亞胺樹脂)成為一防鍍層，以便形成該第一絕緣層 121。

在圖 3B 中，提供一用以形成一第一電極墊之開口 220，以便暴露該支撐基板 200 之一部分至該第一絕緣層 121。該開口 220 之內徑對應於該第一電極墊 130 之外徑。在該第一絕緣層 121 由一熱固性樹脂所形成之情況中，以一雷射光束形成該開口 220。在該第一絕緣層 121 係由一感光樹脂所形成之情況中，以微影技術形成該開口 220。

在圖 3C 中，實施一粗化處理，以粗化該第一絕緣層 121

之表面及該開口 220 之內壁。較佳，以該粗化處理所獲得表面粗糙度應該設定成例如具有 $Ra = \text{約 } 0.25 \text{ 至 } 0.75 \mu\text{m}$ 。

在圖 3D 中，該支撐基板 200 係用以做為一饋電層，以實施電解電鍍，以便在該開口 220 中之該支撐基板 200 上沉積金，以形成金層 170，以及再者，在該金層 170 之表面上沉積鎳，以配置該鎳層 172。

此外，在圖 3E 中，該支撐基板 200 係用以做為該饋電層，以實施電解銅電鍍，以便在該開口 220 中之該鎳層 172 上沉積銅，以配置該銅層 174。結果，形成具有一包括該金層 170、該鎳層 172 及該銅層 174 之 3-層結構的第一電極墊 130。

該銅層 174 具有一以該電解銅電鍍配置在該開口 220 中之圓柱形部 174a、一經由銅之成長從該第一絕緣層 121 之上表面向上隆起之隆起部 174b 及一從該隆起部 174b 朝徑向(周圍方向)突出且在該第一絕緣層 121 之上表面上所形成之凸緣部 174c(構成該突出部 132)。使該第一絕緣層 121 之表面及該開口 220 之內壁經歷該粗化處理，以便可增加該圓柱形部 174a 及該凸緣部 174c 之黏著及可防止因熱應力所產生之剝離。

在該銅層 174 中之該隆起部 174b 之高度及該凸緣部 174c 之水平方向上的突出長度可根據該電解銅電鍍所需時間設定成具有任意尺寸。此外，因為該隆起部 174b 之上表面根據銅之沉積的程度而具有不同形狀，所以它是一平面、一曲面或一具有凹凸部之波狀面，以及為了方便說

明，在該實施例中，它是採用一曲面。

在圖 3F 中，在該第一絕緣層 121 之表面及該電極墊 130 之表面上疊合一樹脂膜（例如，一環氧樹脂或一聚醯亞胺樹脂），以便形成該第二絕緣層 123。

在圖 3G 中，在該第二絕緣層 123 上照射一雷射光束，例如以暴露該第一電極墊 130 之表面的一部分（該銅層 174 之隆起部 174b）之方式形成一介層孔 260。

在圖 3H 中，藉由非電解銅電鍍在該第二絕緣層 123 之一表面、該介層孔 260 之內表面及該銅層 174 之經由該介層孔 260 所暴露之上表面上形成一種子層 282。對於一形成該種子層 282 之方法，可以使用另一薄膜形成方法（一濺鍍方法或一 CVD 方法）或者可以形成一不同於銅之導電金屬。隨後，在該第二絕緣層 123 之表面（上表面）上疊合一乾膜光阻 270 成為一防鍍層。然後，在該乾膜光阻 270 上實施圖案化（曝光及顯影），以形成一用以形成一佈線圖案之開口 280，其中經由該開口 280 暴露該種子層 282 之一部分。可以應用一液態光阻來取代該乾膜光阻 270。

在圖 3I 中，藉由饋電該種子層 282 來實施電解銅電鍍，以便在該用以形成一佈線圖案之開口 280 中之介層孔 260 及種子層 282 上沉積銅，以形成該介層 134 及該佈線圖案層 140。

在圖 3J 中，從該第二絕緣層 123 移除該乾膜光阻 270 及除了在該佈線圖案層 140 下方所提供之種子層 282 之外的其它種子層 282。結果，在該第二絕緣層 123 上留下該

佈線圖案層 140。在圖 3J 及後繼圖式中，未顯示該種子層 282。

在圖 3K 中，在該第二絕緣層 123 及該佈線圖案層 140 之表面上實施一粗化處理及然後疊合一包含一為主要成分之環氧樹脂的膜狀所謂增層樹脂 284(可相應於所需硬度或彈性來適當地改變一填充物之含量)，以形成該第二層 124 之絕緣層。之後，照射一雷射光束，例如以暴露該佈線圖案層 140 之表面的一部分之方式形成一介層孔 290。

接著，重複圖 3G 至 3K 之步驟，以形成該第二層 124 之介層 142 及該第三層 126 之佈線圖案層 150。此外，在配置至少四絕緣及佈線層之情況中，較佳應該相應地重複圖 3G 至 3K 之步驟。

在圖 3L 中，在該第三層 126 之絕緣層的表面(上表面)上以銅非電解電鍍形成一種子層 314，以及隨後，疊合一乾膜光阻 300 做為一防鍍層。可以應用一液態光阻以取代該乾膜光阻 300。此外，對於一形成該種子層 314 之方法，可以使用一不同於該非電解銅電鍍之薄膜形成方法或可以以一不同於銅之導電金屬來形成該種子層 314。

然後，在該乾膜光阻 300 上實施圖案化(曝光及顯影)，以暴露該種子層 314 之一部分的方式形成一用以形成一第二電極墊之開口 310。接下來，藉由饋電該種子層 314 來實施電解銅電鍍，以在一介層孔 312 及該開口 310 中沉積銅，藉此形成該介層 152 及該第二電極墊 160。

在圖 3M 中，移除該乾膜光阻 300 及除了在該第二電極墊 160 下方所提供之種子層 314 之外的其它種子層 314。在圖 3M 及後繼圖式中所實施之步驟中，將銅合併於在該第二電極墊 160 下方所提供之種子層 314 中。因此，省略該種子層 314。

接著，將一防焊層 320 施加至該第三層 126 之絕緣層的表面(上表面)及因而形成該第四層 128 之絕緣層，以及然後，以暴露該第二電極墊 160 之一部分方式形成一開口 330。

在圖 3N 中，藉由濕式蝕刻移除該支撐基板 200，以便獲得該佈線基板 120。對於該支撐基板 200，亦可允許在垂直方向上黏貼兩個支撐基板 200 及在該兩個支撐基板 200 之上及下表面側的兩個表面上配置該佈線基板 120。在該情況中，將該兩個支撐基板 200 分割成兩個部分及藉由濕式蝕刻移除該兩個支撐基板 200。

然後，如圖 2 所示，將一焊球放置在該佈線基板 120 之第一電極墊 130 上及實施一回流，以便使該半導體晶片 110 之每一端經由該焊料凸塊 180 連接至該電極墊 130 及因而在該佈線基板 120 上安裝該半導體晶片 110。適當地選擇在該佈線基板 120 上安裝該半導體晶片 110 之步驟。例如，具有下面情況：依據顧客之需求將該半導體晶片 110 安裝在該佈線基板 120 上及在該佈線基板 120 所要送達之顧客處將該半導體晶片 110 安裝在該佈線基板 120 上。

此外，可以以打線接合取代該焊料凸塊 180 以在該佈線基板 120 上安裝該半導體晶片 110。再者，可以藉由焊接一插針來取代該焊料凸塊 180 以在該佈線基板 120 上安裝該半導體晶片 110。

此外，在一回流中因該焊料凸塊 180 之形成而產生一熱應力之情況中，因為在該第一電極墊 130 之一表面側上從外周圍朝徑向(周圍方向)突出形成該突出部 132，所以該突出部 132 阻擋該熱應力之前進方向及在沿著該第一絕緣層 121 與該第二絕緣層 123 間之界面的方向上吸收該熱應力。因此，在依據該第一實施例之佈線基板 120 中，可防止在該第二絕緣層 123 上產生裂縫。

圖 4 係顯示該第一實施例之變形的圖式。如圖 4 所示，在該變形中，在相反於該第一實施例之情況的垂直方向上使用該佈線基板 120。更特別地，經由該焊料凸塊 180 在該第二電極墊 160 上安裝該半導體晶片 110 及經由一焊球之回流在該第一電極墊 130 上形成一焊料凸塊 340。

在如圖 2 及 4 所示之佈線基板 120 中可以在該第一電極墊 130 或該第二電極墊 160 上安裝該半導體晶片 110。

在該變形中，在該第二電極墊 160 上可以提供一配置有金及鎳層之電鍍層(以使該金層暴露至一表面之方式)。此外，亦可使用金/鈮/鎳、錫/鎳、及錫-銀(錫與銀之合金)及錫來取代該金層 170 及該鎳層 172。再者，該第一電極墊 130 可以只由該等金屬所形成。此外，每一金屬固然不受限於該等金屬但是該等金屬係可被使用的，以及該等個

別金屬之組合係不受限於該組合。

再者，在該變形中，亦可在圖 3M 之步驟中藉由裝載該半導體晶片 110 至該佈線基板 120 上及然後移除該支撐基板 200 以完成該半導體裝置。

並且，在該變形中，可以在該半導體晶片 110 與該佈線基板 120 間填充一具有絕緣特性之底部填充樹脂。

此外，可以以打線接合取代焊料凸塊 180 以在該佈線基板 120 上安裝該半導體晶片 110。再者，可以藉由焊接一插針來取代該焊料凸塊 180 以在該佈線基板 120 上安裝該半導體晶片 110。

[第二實施例]

圖 5 係顯示一應用該佈線基板之第二實施例之半導體裝置之縱向剖面圖。在圖 5 中，相同於圖 1 之部分具有相同元件符號，因而將省略其敘述。

如圖 5 所示，在一依據該第二實施例之用於一半導體裝置 400 之佈線基板 420 中，形成一電極開口(一凹部)430，其中使一第一電極墊 130 之一表面(在一金層 170 側上之端面)離一第一絕緣層 121 之一表面成凹形。因此，以在該電極開口 430 中所插入之焊球藉由實施一回流(一熱處理)在該金層 170 上形成一焊料凸塊 180。在依據該第二實施例之半導體裝置 400 中，在一半導體晶片 110 與該佈線基板 420 間可以填充一具有絕緣特性之底部填充樹脂。

將參考圖 6A 至 6G 以描述半導體裝置 400 中所使用之佈

線基板 420 的製造方法。圖 6A 至 60 係用以說明依據該第二實施例之佈線基板 420 之製造方法(第一至第十五)的圖式。在圖 6A 至 60 中，在面向下方向上配置該等個別層，其中在該佈線基板 420 之下表面上提供該第一電極墊 130(垂直相反於圖 5 所示之疊層結構的方向)。

圖 6A 至 6C 所示之步驟相同於依據該第一步驟之圖 3A 至 3C 的步驟。在圖 6A 中，準備一由具有預定厚度之平銅板或銅箔所形成之支撐基板 200，以及在該支撐基板 200 之上表面上疊合一樹脂膜(例如，一環氧樹脂或一聚醯亞胺樹脂)成為一防鍍層，以便形成該第一絕緣層 121。

在圖 6B 中，形成一用以形成一第一電極墊之開口 220，以便暴露該支撐基板 200 之一部分至該第一絕緣層 121(以一雷射光束或微影技術)。該開口 220 之內徑對應於該第一電極墊 130 之外徑。

在圖 6C 中，實施一粗化處理，以粗化該第一絕緣層 121 之表面及該開口 220 之內壁。較佳，以該粗化處理所獲得表面粗糙度應該設定成例如具有 $Ra = \text{約 } 0.25 \text{ 至 } 0.75 \mu\text{m}$ 。

在圖 6D 中，該支撐基板 200 係用以做為一用於該開口 220 之內部的饋電層，以實施電解銅電鍍，以便在該開口 220 中之該支撐基板 200 上沉積銅，以形成一銅層 440。

在圖 6E 中，該支撐基板 200 係用以做為該饋電層，以實施電解電鍍，以便在該開口 220 中之該銅層 440 上沉積金，以形成該金層 170，以及再者，在該金層 170 之表面上沉積鎳，以配置一鎳層 172。

再者，在圖 6F 中，該支撐基板 200 係用以做為該饋電層，以實施該電解電鍍，以便為了形成一第一電極墊在該開口 220 中之該鍍層 172 上沉積銅，以配置一銅層 174。該銅層 174 具有一以該電解銅電鍍配置在該開口 220 中之圓柱形部 174a、一經由銅之成長從該第一絕緣層 121 之上表面向上隆起之隆起部 174b 及一從該隆起部 174b 朝徑向(周圍方向)突出且在該第一絕緣層 121 之上表面上所形成之凸緣部 174c(構成該突出部 132)。

在該銅層 174 中之該隆起部 174b 之高度及該凸緣部 174c 之水平方向上的突出長度可根據該電解銅電鍍所需時間設定成具有任意尺寸。

因為在圖 6G 至 6N 所示之步驟中配置每一絕緣層及每一佈線層及實施相同於依據該第一實施例之圖 3F 至 3M 所示之步驟的處理，所以省略其敘述。

在圖 6O 中，藉由濕式蝕刻移除該支撐基板 200 及亦移除該銅層 440，以便獲得該佈線基板 420。在依據該第二實施例之佈線基板 420 中，移除該銅層 440，以便在一下表面側(一晶片安裝側)上形成與該第一絕緣層 121 之表面成為凹形之電極開口 430。

對於該支撐基板 200，亦可允許在垂直方向上黏貼兩個支撐基板 200 及在該兩個支撐基板 200 之上及下表面側的兩個表面上配置該佈線基板 420。在該情況中，將該兩個支撐基板 200 分割成兩個部分及藉由濕式蝕刻移除該兩個支撐基板 200。

然後，如圖 5 所示，將一焊球放置在該電極開口 430 之金層 170 上及實施一回流，以便使該半導體晶片 110 之每一端經由該焊料凸塊 180 連接至該第一電極墊 130 及因而在該佈線基板 420 上安裝該半導體晶片 110。適當地選擇在該佈線基板 420 上安裝該半導體晶片 110 之步驟。例如，具有下面情況：依據顧客之需求將該半導體晶片 110 安裝在該佈線基板 420 上及在該佈線基板 420 所要送達之顧客處將該半導體晶片 110 安裝在該佈線基板 420 上。

因此，在依據該第二實施例之佈線基板 420 中，在該下表面側(該晶片安裝側)上形成與該第一絕緣層 121 之表面成凹形之電極開口 430。因此，當要安裝該半導體晶片 110 時，藉由在該電極開口 430 上實施一回流(一熱處理)以將該焊料凸塊 180 接合至該第一電極墊 130 之金層 170 側。結果，使該焊料凸塊 180 可靠地接合至該第一電極墊 130 及亦藉由該電極開口 430 之周邊部分增加徑向上之接合強度。

此外，可以以打線接合取代該焊料凸塊 180 以在該佈線基板 420 上安裝該半導體晶片 110。再者，可以藉由焊接一插針來取代該焊料凸塊 180 以在該佈線基板 420 上安裝該半導體晶片 110。

並且，在該第二實施例中，在一回流中因該焊料凸塊 180 之形成而產生一熱應力之情況中，因為在整個周圍上朝徑向(周圍方向)突出形成從該第一電極墊 130 之外周圍所突出之突出部 132，所以該突出部 132 阻擋該熱應力

之前進方向及在沿著該第一絕緣層 121 與該第二絕緣層 123 間之界面的方向上吸收該熱應力。因此，在依據該第二實施例之佈線基板 420 中，可以相同於該第一實施例之方式防止在該第二絕緣層 123 上產生裂縫。

圖 7 係顯示該第二實施例之變形的圖式，如圖 7 所示，在該變形中，在相反於該第二實施例之情況的垂直方向上使用該佈線基板 420。更特別地，經由該焊料凸塊 180 在一第二電極墊 160 上安裝該半導體晶片 110 及經由一焊球之回流在該第一電極墊 130 上形成一焊料凸塊 340。在此情況中，該焊料凸塊 340 在徑向上具有因該電極開口 430 之周邊部分而增加之接合強度。

在如圖 5 及 7 所示之佈線基板 420 中可以在該第一電極墊 130 或該第二電極墊 160 上安裝該半導體晶片 110。

在該變形中，在該第二電極墊 160 上可以提供一配置有金及鎳層之電鍍層（以使該金層暴露至一表面之方式）。此外，亦可使用金/鈮/鎳、錫/鎳、及錫-銀（錫與銀之合金）及錫來取代該金層 170 及該鎳層 172。再者，該第一電極墊 130 可以只由該等金屬所形成。此外，每一金屬固然不受限於該等金屬但是該等金屬係可被使用的，以及該等個別金屬之組合係不受限於該組合。

再者，在該變形中，亦可在圖 6N 之步驟中藉由裝載該半導體晶片 110 至該佈線基板 420 上，及然後移除該支撐基板 200 以完成該半導體裝置。

並且，在該變形中，可以在該半導體晶片 110 與該佈線

基板 420 間填充一具有絕緣特性之底部填充樹脂。

此外，可以以打線接合取代焊料凸塊 180 以在該佈線基板 420 上安裝該半導體晶片 110。再者，可以藉由焊接一插針來取代該焊料凸塊 180 以在該佈線基板 420 上安裝該半導體晶片 110。

[第三實施例]

圖 8 係顯示一應用該佈線基板之第三實施例之半導體裝置之縱向剖面圖。在圖 8 中，相同於圖 1 之部分具有相同元件符號，因而將省略其敘述。

如圖 8 所示，在一依據該第三實施例之用於一半導體裝置 500 之佈線基板 520 中，一第一層 122 之絕緣層只形成一層。在依據該第三實施例之半導體裝置 500 中，在該半導體晶片 110 與該佈線基板 520 間可以填充一具有絕緣特性之底部填充樹脂。

將參考圖 9A 至 90 以描述於該半導體裝置 500 中所使用之佈線基板 520 的製造方法。圖 9A 至 90 係用以說明依據該第三實施例之佈線基板 520 之製造方法(第一至第十五)的視圖。在圖 9A 至 90 中，在面向下方向上配置該等個別層，其中在該佈線基板 520 之下表面上提供一第一電極墊 130(垂直相反於圖 5 所示之疊層結構的方向)。

在圖 9A 中，準備一由具有一預定厚度之平銅板或銅箔所形成之支撐基板 200，以及在該支撐基板 200 之上表面上疊合一樹脂膜(光阻)210(例如，一環氧樹脂或一聚醯亞胺樹脂)成為一防鍍層。

在圖 9B 中，形成一用以暴露該支撐基板 200 之一部分至該樹脂膜 210 之開口 220(以微影技術)。該開口 220 之內徑對應於該第一電極墊 130 之外徑。

在圖 9C 中，該支撐基板 200 係用以做為一饋電層，以實施電解電鍍，以便在該開口 220 中之該支撐基板 200 上沉積金，以形成一金層 170，以及再者，在該金層 170 之表面上沉積鎳，以配置一鎳層 172。

再者，在圖 9D 中，該支撐基板 200 係用以做為該饋電層，以實施電解電鍍，以便在該開口 220 中之該鎳層 172 上沉積銅，以配置一銅層 174，藉以形成該第一電極墊 130。該銅層 174 具有一以該電解銅電鍍配置在該開口 220 中之圓柱形部 174a、一經由銅之成長從該樹脂膜 210 之上表面向上隆起之隆起部 174b 及一從該隆起部 174b 朝徑向(周圍方向)突出且在該樹脂膜 210 之上表面(在該開口 220 之上端的周邊部分)上所形成之凸緣部 174c。該凸緣部 174c 具有比該圓柱形部 174a 之上端的外周圍大之直徑且構成一突出部 132。

在該銅層 174 中之該隆起部 174b 之高度及該凸緣部 174c 之水平方向上的突出長度可根據該電解銅電鍍所需時間設定成具有任意尺寸。

在圖 9E 中，從該支撐基板 200 移除該樹脂膜 210，以便在該支撐基板 200 上留下該第一電極墊 130。

在圖 9F 中，在該支撐基板 200 及該電極墊 130 之表面上實施一粗化處理，以粗化該支撐基板 200 及該電極墊

130 之表面。較佳，以該粗化處理所獲得表面粗糙度應該設定成例如具有 $Ra = \text{約 } 0.25 \text{ 至 } 0.75 \mu\text{m}$ 。

在圖 9G 中，在該支撐基板 200 及該電極墊 130 之經歷該粗化處理之表面上疊合一樹脂膜 230 (例如，一環氧樹脂或一聚醯亞胺樹脂)，以及因而形成該第一層 122 之絕緣層。藉由使用一真空疊層方法或一真空型熱壓在該支撐基板 200 及該電極墊 130 之表面上疊合該樹脂膜 230。基於此理由，藉由以一真空裝置對該支撐基板 200 及該第一電極墊 130 之上表面及外周圍表面施壓以接合該樹脂膜 230。結果，以黏附狀態在該第一電極墊 130 中之突出部 132 的下側疊合該樹脂膜 230 而沒有空隙，以便可防止空隙之產生。此外，粗化該支撐基板 200 及該第一電極墊 130 之表面。因此，可增加該樹脂膜 230 對該電極墊 130 之黏著，以便可防止因熱應力而產生剝離。

在圖 9H 中，在該第一層 122 之絕緣層 (該樹脂膜 230) 上照射一雷射光束，以例如以暴露該第一電極墊 130 之表面的一部分 (該銅層 174 之隆起部 174b) 之方式形成一介層孔 260。

在圖 9I 中，藉由非電解銅電鍍在該第一層 122 之絕緣層的一表面、該介層孔 260 之內表面及該銅層 174 之經由該介層孔 260 所暴露之上表面上形成一種子層 282。對於一形成該種子層 282 之方法，可以使用另一薄膜形成方法 (一濺鍍方法或一 CVD 方法) 或者可以形成一不同於銅之導電金屬。隨後，在該種子層 282 之表面 (上表面) 上疊合一乾膜光阻 270 成為一防鍍層。然後，在該乾膜光阻 270

上實施圖案化(曝光及顯影)，以形成一用以形成一佈線圖案之開口 280，其中經由該開口 280 暴露該種子層 282 之一部分。可以應用一液態光阻來取代該乾膜光阻 270。

在圖 9J 中，藉由饋電該種子層 282 來實施電解銅電鍍，以便在該開口 280 中之介層孔 260 及種子層 282 上沉積銅，以形成一介層 134 及一佈線圖案層 140。

在圖 9K 中，移除該乾膜光阻 270 及除了在該佈線圖案層 140 下方所提供之種子層 282 之外的其它種子層 282。結果，在該第一層 122 之絕緣層上留下該佈線圖案層 140。在圖 9K 及後繼圖式中，未顯示該種子層 282。

在圖 9L 中，在該第一層 122 之絕緣層及該佈線圖案層 140 之表面上實施一粗化處理及然後疊合一包含一為主要成分之環氧樹脂的膜狀所謂增層樹脂 284(可相應於所需硬度或彈性來適當地改變一填充物之含量)，以形成一第二層 124 之絕緣層。之後，照射一雷射光束，以例如以暴露該佈線圖案層 140 之表面的一部分之方式形成一介層孔 290。

接著，重複圖 9H 至 9L 之步驟，以形成該第二層 124 之一介層 142 及一第三層 126 之一佈線圖案層 150。此外，在配置至少四絕緣及佈線層之情況中，較佳應該相應地重複圖 9H 至 9L 之步驟。

在圖 9M 中，在該第三層 126 之絕緣層的表面(上表面)上以銅非電解電鍍形成一種子層 314，以及隨後，疊合一乾膜光阻 300 做為一防鍍層。可以應用一液態光阻以取代

該乾膜光阻 300。此外，對於一形成該種子層 314 之方法，可以使用一不同於該非電解銅電鍍之薄膜形成方法或可以以一不同於銅之導電金屬來形成該種子層 314。

然後，在該乾膜光阻 300 上實施圖案化(曝光及顯影)，以暴露該種子層 314 之一部分的方式形成一用以形成一第二電極墊之開口 310。接下來，藉由饋電該種子層 314 來實施電解銅電鍍，以在一介層孔 312 及該開口 310 中沉積銅，藉此形成一介層 152 及一第二電極墊 160。

在圖 9N 中，移除該乾膜光阻 300 及除了在該第二電極墊 160 下方所提供之種子層 314 之外的其它種子層 314。在圖 9N 及後繼圖式中所實施之步驟中，將銅合併於在該第二電極墊 160 下方所提供之種子層 314 中。因此，省略該種子層 314。

接著，在該第三層 126 之絕緣層的表面(上表面)上疊合一防焊層 320 及因而形成一第四層 128 之絕緣層，以及然後，以暴露該第二電極墊 160 之一部分方式形成一開口 330。

在圖 90 中，藉由濕式蝕刻移除該支撐基板 200，以便獲得該佈線基板 520。對於該支撐基板 200，亦可允許在垂直方向上黏貼兩個支撐基板 200 及在該兩個支撐基板 200 之上及下表面側的兩個表面上配置該佈線基板 520。在該情況中，將該兩個支撐基板 200 分割成兩個部分及藉由濕式蝕刻移除該兩個支撐基板 200。

然後，如圖 8 所示，將一焊球放置在該佈線基板 520 之

第一電極墊 130 上及實施一回流，以便使該半導體晶片 110 之每一端經由一焊料凸塊 180 連接至該電極墊 130 及因而在該佈線基板 520 上安裝該半導體晶片 110。適當地選擇在該佈線基板 520 上安裝該半導體晶片 110 之步驟。例如，具有下面情況：依據顧客之需求將該半導體晶片 110 安裝在該佈線基板 520 上及在該佈線基板 520 所要送達之顧客處將該半導體晶片 110 安裝在該佈線基板 520 上。

並且，在該第三實施例中，在一回流中因該焊料凸塊 180 之形成而產生一熱應力之情況中，因為在該第一電極墊 130 之一表面側上從外周圍朝徑向(周圍方向)突出形成該突出部 132，所以該突出部 132 阻擋該熱應力之前進方向。因此，可防止在該第一層 122 之絕緣層上產生裂縫。

此外，可以以打線接合取代該焊料凸塊 180 以在該佈線基板 520 上安裝該半導體晶片 110。再者，可以藉由焊接一插針來取代該焊料凸塊 180 以在該佈線基板 520 上安裝該半導體晶片 110。

圖 10 係顯示該第三實施例之變形的圖式。如圖 10 所示，在該變形中，在相反於該第三實施例之情況的垂直方向上使用該佈線基板 520。更特別地，經由該焊料凸塊 180 在該第二電極墊 160 上安裝該半導體晶片 110 及經由一焊球之回流在該第一電極墊 130 上形成一焊料凸塊 340。

在如圖 8 及 10 所示之佈線基板 520 中可以在該第一電極墊 130 或該第二電極墊 160 上安裝該半導體晶片 110。

在該變形中，在該第二電極墊 160 上可以提供一配置有金及鎳層之電鍍層（以使該金層暴露至一表面之方式）。此外，亦可使用金/鈮/鎳、錫/鎳、及錫-銀（錫與銀之合金）及錫來取代該金層 170 及該鎳層 172。再者，該第一電極墊 130 可以只由該等金屬所形成。此外，每一金屬固然不受限於該等金屬但是該等金屬係可被使用的，以及該等個別金屬之組合係不受限於該組合。

再者，在該變形中，亦可在圖 9N 之步驟中藉由裝載該半導體晶片 110 至該佈線基板 520 上及然後移除該支撐基板 200 以完成該半導體裝置。

並且，在該變形中，可以在該半導體晶片 110 與該佈線基板 520 間填充一具有絕緣特性之底部填充樹脂。

此外，可以以打線接合取代焊料凸塊 180 以在該佈線基板 520 上安裝該半導體晶片 110。再者，可以藉由焊接一插針來取代該焊料凸塊 180 以在該佈線基板 520 上安裝該半導體晶片 110。

[第四實施例]

圖 11 係顯示一應用該佈線基板之第四實施例的半導體裝置之縱向剖面圖。在圖 11 中，相同於該等實施例之每一實施例的部分具有相同元件符號，因而將省略其敘述。

如圖 11 所示，在一依據該第四實施例之用於一半導體裝置 600 的佈線基板 620 中，形成一電極開口（一凹部）430，其中使一第一電極墊 130 之一表面（在一金層 170 側上之端面）與一第一層 122 之一表面成凹形。因此，以

一在該電極開口 430 中所插入之焊球藉由實施一回流(一熱處理)在該金層 170 上形成一焊料凸塊 180。在依據該第四實施例之半導體裝置 600 中，在一半導體晶片 110 與該佈線基板 620 間可以填充一具有絕緣特性之底部填充樹脂。

雖然該半導體裝置 600 中所使用之佈線基板 620 的製造方法相同於依據該第三實施例之圖 9A 至 90 所示之步驟，但是不同之處在於：在圖 9C 之步驟中將該銅層配置在該支撐基板 200 上及在圖 90 之步驟中一起移除該銅層與該支撐基板 200。

於是，在該第四實施例中，該支撐基板 200 在圖 9C 之步驟中係用以做為一用於一開口 220 之內部的饋電層，以實施電解銅電鍍，以便在該開口 220 中之該支撐基板 200 上沉積銅，以形成一銅層 440(見圖 6D)。隨後，該支撐基板 200 係用以做為該饋電層，以實施電解電鍍，以便在該開口 220 中之該銅層 440 上沉積金，以形成該金層 170，以及再者，在該金層 170 之表面上沉積鎳，以配置一鎳層 172。再者，該支撐基板 200 係用以做為該饋電層，以實施該電解電鍍，以便為了形成一第一電極墊在該開口 220 中之該鎳層 172 上沉積銅，以配置一銅層 174。

此外，在圖 90 之步驟中，藉由濕式蝕刻移除該支撐基板 200 及亦移除該銅層 440，以便獲得該佈線基板 620。在該佈線基板 620 中，移除該銅層 440，以便在一下表面側(一晶片安裝側)上形成與該第一層 122 之表面成凹形

之電極開口 430(見圖 60)。

並且，在該第四實施例中，對於該支撐基板 200，亦可允許在垂直方向上黏貼兩個支撐基板 200 及在該兩個支撐基板 200 之上及下表面側的兩個表面上配置該佈線基板 620。在該情況中，將該兩個支撐基板 200 分割成兩個部分及藉由濕式蝕刻移除該兩個支撐基板 200。

然後，如圖 11 所示，將一焊球放置在該電極開口 430 之金層 170 上及實施一回流，以便使該半導體晶片 110 之每一端經由該焊料凸塊 180 連接至該第一電極墊 130 及因而在該佈線基板 620 上安裝該半導體晶片 110。適當地選擇在該佈線基板 620 上安裝該半導體晶片 110 之步驟。例如，具有下面情況：依據顧客之需求將該半導體晶片 110 安裝在該佈線基板 620 上及在該佈線基板 620 所要送達之顧客處將該半導體晶片 110 安裝在該佈線基板 620 上。

在依據該第四實施例之佈線基板 620 中，在該下表面側(該晶片安裝側)上形成與該第一層 122 之表面成凹形之電極開口 430。因此，當要安裝該半導體晶片 110 時，藉由在該電極開口 430 上實施一回流(一熱處理)以將該焊料凸塊 180 接合至該第一電極墊 130 之金層 170 側。結果，使該焊料凸塊 180 可靠地接合至該第一電極墊 130 及亦藉由該電極開口 430 之周邊部分增加徑向上之接合強度。

並且，在該第四實施例中，在一回流中因該焊料凸塊 180 之形成而產生一熱應力之情況中，因為在整個周圍上

朝徑向(周圍方向)突出形成在該第一電極墊 130 之一表面側上從外周圍所突出之突出部 132，所以該突出部 132 阻擋該熱應力之前進方向。因此，可防止在該第一層 122 之絕緣層上產生裂縫。

此外，可以以打線接合取代焊料凸塊 180 以在該佈線基板 620 上安裝該半導體晶片 110。再者，可以藉由焊接一插針來取代該焊料凸塊 180 以在該佈線基板 620 上安裝該半導體晶片 110。

圖 12 係顯示該第四實施例之變形的圖式。如圖 12 所示，在該變形中，在相反於該第四實施例之情況的垂直方向上使用該佈線基板 620。更特別地，經由該焊料凸塊 180 在一第二電極墊 160 上安裝該半導體晶片 110 及經由一焊球之回流在該第一電極墊 130 上形成一焊料凸塊 340。在此情況中，因為形成該電極開口 430，所以該焊料凸塊 340 具有與該第一層 122 之表面成凹形之電極開口(凹部)430 的周邊部分而增加在徑向上之接合強度。

在如圖 11 及 12 所示之佈線基板 620 中可以在該第一電極墊 130 或該第二電極墊 160 上安裝該半導體晶片 110。

在該變形中，在該第二電極墊 160 上可以提供一配置有金及鎳層之電鍍層(以使該金層暴露至一表面之方式)。此外，亦可使用金/鈮/鎳、錫/鎳、及錫-銀(錫與銀之合金)及錫來取代該金層 170 及該鎳層 172。再者，該第一電極墊 130 可以只由該等金屬所形成。此外，每一金屬固然不受限於該等金屬但是該金屬係可被使用的，以及該等個別

金屬之組合不受限於該組合。

再者，在該變形中，亦可移除該支撐基板 200 前所實施之步驟中藉由裝載該半導體晶片 110 至該佈線基板 620 上及然後移除該支撐基板 200 以完成該半導體裝置。

並且，在該變形中，可以在該半導體晶片 110 與該佈線基板 620 間填充一具有絕緣特性之底部填充樹脂。

此外，可以以打線接合取代焊料凸塊 180 以在該佈線基板 620 上安裝該半導體晶片 110。再者，可以藉由焊接一插針來取代該焊料凸塊 180 以在該佈線基板 620 上安裝該半導體晶片 110。

當然除了一用於半導體晶片裝載之電極墊之外，依據本發明之電極墊還可應用至一用於外部連接之電極墊（例如，BGA（球柵陣列）、PGA（針柵陣列）或 LGA（平面柵格陣列））。

此外，除了具有形成該焊料凸塊 180 之結構的半導體裝置之外，本發明還可應用至一具有下面結構之半導體裝置：將一電子零件裝載至一基板上或在一基板上形成一佈線圖案。因此，當然本發明亦可例如應用至一要經由一焊料凸塊接合至一基板之覆晶或一多層基板或一經由一焊料凸塊接合一電路板之中介層（interposer）。

【圖式簡單說明】

圖 1 係顯示一傳統佈線基板之結構的實施例之視圖。

圖 2 係顯示一應用依據本發明之一佈線基板的第一實施例之半導體裝置的縱向剖面圖。

圖 3A 係用以說明一依據該第一實施例之佈線基板的製造方法(第一)之視圖。

圖 3B 係用以說明一依據該第一實施例之佈線基板的製造方法(第二)之視圖。

圖 3C 係用以說明一依據該第一實施例之佈線基板的製造方法(第三)之視圖。

圖 3D 係用以說明一依據該第一實施例之佈線基板的製造方法(第四)之視圖。

圖 3E 係用以說明一依據該第一實施例之佈線基板的製造方法(第五)之視圖。

圖 3F 係用以說明一依據該第一實施例之佈線基板的製造方法(第六)之視圖。

圖 3G 係用以說明一依據該第一實施例之佈線基板的製造方法(第七)之視圖。

圖 3H 係用以說明一依據該第一實施例之佈線基板的製造方法(第八)之視圖。

圖 3I 係用以說明一依據該第一實施例之佈線基板的製造方法(第九)之視圖。

圖 3J 係用以說明一依據該第一實施例之佈線基板的製造方法(第十)之視圖。

圖 3K 係用以說明一依據該第一實施例之佈線基板的製造方法(第十一)之視圖。

圖 3L 係用以說明一依據該第一實施例之佈線基板的製造方法(第十二)之視圖。

圖 3M 係用以說明一依據該第一實施例之佈線基板的製造方法(第十三)之視圖。

圖 3N 係用以說明一依據該第一實施例之佈線基板的製造方法(第十四)之圖式。

圖 4 係顯示該第一實施例之變形的視圖。

圖 5 係顯示一應用該佈線基板之第二實施例的半導體裝置之縱向剖面圖。

圖 6A 係用以說明一依據該第二實施例之佈線基板的製造方法(第一)之視圖。

圖 6B 係用以說明一依據該第二實施例之佈線基板的製造方法(第二)之視圖。

圖 6C 係用以說明一依據該第二實施例之佈線基板的製造方法(第三)之視圖。

圖 6D 係用以說明一依據該第二實施例之佈線基板的製造方法(第四)之視圖。

圖 6E 係用以說明一依據該第二實施例之佈線基板的製造方法(第五)之視圖。

圖 6F 係用以說明一依據該第二實施例之佈線基板的製造方法(第六)之視圖。

圖 6G 係用以說明一依據該第二實施例之佈線基板的製造方法(第七)之視圖。

圖 6H 係用以說明一依據該第二實施例之佈線基板的製造方法(第八)之視圖。

圖 6I 係用以說明一依據該第二實施例之佈線基板的製

造方法(第九)之視圖。

圖 6J 係用以說明一依據該第二實施例之佈線基板的製造方法(第十)之視圖。

圖 6K 係用以說明一依據該第二實施例之佈線基板的製造方法(第十一)之視圖。

圖 6L 係用以說明一依據該第二實施例之佈線基板的製造方法(第十二)之視圖。

圖 6M 係用以說明一依據該第二實施例之佈線基板的製造方法(第十三)之視圖。

圖 6N 係用以說明一依據該第二實施例之佈線基板的製造方法(第十四)之視圖。

圖 6O 係用以說明一依據該第二實施例之佈線基板的製造方法(第十五)之視圖。

圖 7 係顯示該第二實施例之變形的視圖。

圖 8 係顯示一應用該佈線基板之第三實施例的半導體裝置之縱向剖面圖。

圖 9A 係用以說明一依據該第三實施例之佈線基板的製造方法(第一)之視圖。

圖 9B 係用以說明一依據該第三實施例之佈線基板的製造方法(第二)之視圖。

圖 9C 係用以說明一依據該第三實施例之佈線基板的製造方法(第三)之視圖。

圖 9D 係用以說明一依據該第三實施例之佈線基板的製造方法(第四)之視圖。

圖 9E 係用以說明一依據該第三實施例之佈線基板的製造方法(第五)之視圖。

圖 9F 係用以說明一依據該第三實施例之佈線基板的製造方法(第六)之視圖。

圖 9G 係用以說明一依據該第三實施例之佈線基板的製造方法(第七)之視圖。

圖 9H 係用以說明一依據該第三實施例之佈線基板的製造方法(第八)之視圖。

圖 9I 係用以說明一依據該第三實施例之佈線基板的製造方法(第九)之視圖。

圖 9J 係用以說明一依據該第三實施例之佈線基板的製造方法(第十)之視圖。

圖 9K 係用以說明一依據該第三實施例之佈線基板的製造方法(第十一)之視圖。

圖 9L 係用以說明一依據該第三實施例之佈線基板的製造方法(第十二)之視圖。

圖 9M 係用以說明一依據該第三實施例之佈線基板的製造方法(第十三)之視圖。

圖 9N 係用以說明一依據該第三實施例之佈線基板的製造方法(第十四)之視圖。

圖 9O 係用以說明一依據該第三實施例之佈線基板的製造方法(第十五)之視圖。

圖 10 係顯示該第三實施例之變形的視圖。

圖 11 係顯示一應用該佈線基板之第四實施例的半導體

裝置之縱向剖面圖。

圖 12 係顯示該第四實施例之變形的視圖。

【主要元件符號說明】

10	電極墊
12	第一絕緣層
13	第二絕緣層
14	介層
16	佈線部
17	金層
18	鎳層
20	裂縫
100	半導體裝置
110	半導體晶片
120	佈線基板
121	第一絕緣層
122	第一層
123	第二絕緣層
124	第二層
126	第三層
128	第四層
130	第一電極墊
132	突出部
134	介層
140	佈線層

142	介層
150	佈線層
152	介層
160	第二電極墊
170	金層
172	鎳層
174	銅層
174a	圓柱形部
174b	隆起部
174c	凸緣部
180	焊料凸塊
200	支撐基板
210	樹脂膜
220	開口
230	樹脂膜
260	介層孔
270	乾膜光阻
280	開口
282	種子層
284	膜狀所謂增層樹脂
290	介層孔
300	乾膜光阻
310	開口
312	介層孔

314	種子層
320	防焊層
330	開口
340	焊料凸塊
400	半導體裝置
420	佈線基板
430	電極開口
440	銅層
500	半導體裝置
520	佈線基板
600	半導體裝置
620	佈線基板

十、申請專利範圍：

1. 一種佈線基板之製造方法，其特徵在於，包括：

第一步驟，於支撐基板上形成第一絕緣層；

第二步驟，於上述第一絕緣層上形成使上述支撐基板露出之第一開口；

第三步驟，藉由將金屬所構成之上述支撐基板作為饋電層之電解電鍍，在設置於上述第一絕緣層之上述第一開口內沉積電極墊之圓柱形部，並進一步繼續進行電解電鍍而形成隆起部及突出部，該隆起部係沉積於較上述圓柱形部上方且較上述第一絕緣層之上表面朝上方隆起，該突出部係從上述隆起部之外周圍朝上述第一開口之周圍方向突出；

第四步驟，於設置有上述電極墊之上述第一絕緣層上形成第二絕緣層；

第五步驟，於上述第二絕緣層上形成用以使上述電極墊之上述隆起部露出之第二開口；

第六步驟，於上述第二開口及上述第二絕緣層上形成電性連接至上述電極墊之上述隆起部之佈線層；以及

第七步驟，移除上述支撐基板，使上述電極墊之上述圓柱形部及上述第一絕緣層露出。

2. 一種佈線基板之製造方法，其特徵在於，包括：

第一步驟，於支撐基板上形成光阻；

第二步驟，於上述光阻上形成使上述支撐基板露出之第一開口；

第三步驟，藉由將金屬所構成之上述支撐基板作為饋電層之電解電鍍，在設置於上述光阻之上述第一開口內沉積電極墊之圓柱形部，並進一步繼續進行電解電鍍而形成隆起部及突出部，該隆起部係沉積於較上述圓柱形部上方且較上述光阻之上表面朝上方隆起，該突出部係從上述隆起部之外周圍朝上述第一開口之周圍方向突出；

第四步驟，剝離上述光阻；

第五步驟，以覆蓋上述電極墊表面之方式形成絕緣層；

第六步驟，於上述絕緣層上形成用以使上述電極墊之上述隆起部露出之第二開口；

第七步驟，於上述第二開口及上述絕緣層之表面上形成電性連接至上述電極墊之上述隆起部之佈線層；以及

第八步驟，移除上述支撐基板，使上述電極墊之上述圓柱形部及上述絕緣層露出。

3. 如申請專利範圍第 1 項之佈線基板之製造方法，其中，包括：

在上述第一絕緣層之上述第一開口進行粗化處理的步驟。

4. 如申請專利範圍第 2 項之佈線基板之製造方法，其中，包括：

於剝離上述光阻後，在上述電極墊之表面進行粗化處理的步驟。

5. 如申請專利範圍第 1 項之佈線基板之製造方法，其中，

上述第三步驟包括在上述支撐基板上疊層一金屬層，並進一步在上述一金屬層與上述圓柱形部之間疊層另一金屬層之步驟；該一金屬層係由與上述支撐基板相同的金屬所構成；該另一金屬層係由與上述支撐基板不同的金屬所構成；

上述第七步驟包括移除上述支撐基板，並進一步以使疊層於上述電極墊之上上述圓柱形部之上上述另一金屬層的露出面形成凹部之方式，選擇性地移除上述一金屬層之步驟。

6. 如申請專利範圍第 2 項之佈線基板之製造方法，其中，

上述第三步驟包括在上述支撐基板上疊層一金屬層，並進一步在上述一金屬層與上述圓柱形部之間疊層另一金屬層之步驟；該一金屬層係由與上述支撐基板相同的金屬所構成；該另一金屬層係由與上述支撐基板不同的金屬所構成；

上述第八步驟包括移除上述支撐基板，並進一步以使疊層於上述電極墊之上上述圓柱形部之上上述另一金屬層的露出面形成凹部之方式，選擇性地移除上述一金屬層之步驟。

7. 一種半導體裝置之製造方法，其係使用上述申請專利範圍第 1 至 6 項中任一項所記載之佈線基板之製造方法者，其特徵在於，其包括：

經由焊料凸塊將半導體晶片安裝於上述電極墊上之步

驟。

8. 一種佈線基板，其包括：電極墊；以及以覆蓋上述電極墊表面之方式所疊層之一層絕緣層；其特徵在於，

上述電極墊包括：

圓柱形部，形成於上述絕緣層之開口內；

隆起部，以較上述圓柱形部朝上方隆起之方式形成；

突出部，從上述隆起部之外周圍朝上述開口之周圍方向突出；且

上述圓柱形部、上述隆起部、上述突出部係由相同金屬形成為一體，

上述絕緣層至少覆蓋上述圓柱形部之側面、以及上述突出部之表面。

9. 如申請專利範圍第 8 項之佈線基板，其中，

上述電極墊之另一表面側的露出面係形成於較上述絕緣層之表面凹陷的位置上，並在上述絕緣層之表面上形成凹部。

十一、圖式：

圖 1

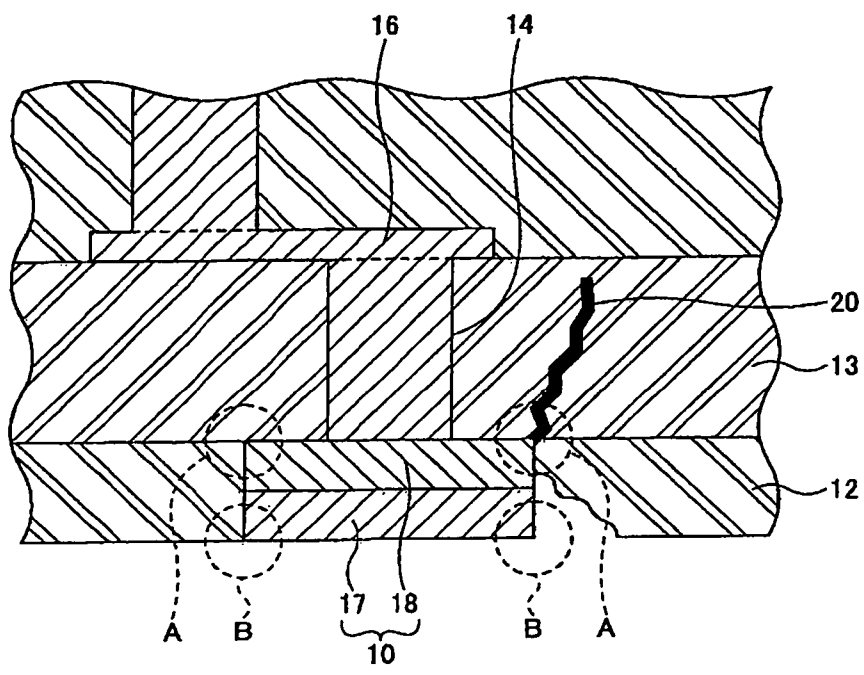


圖 2

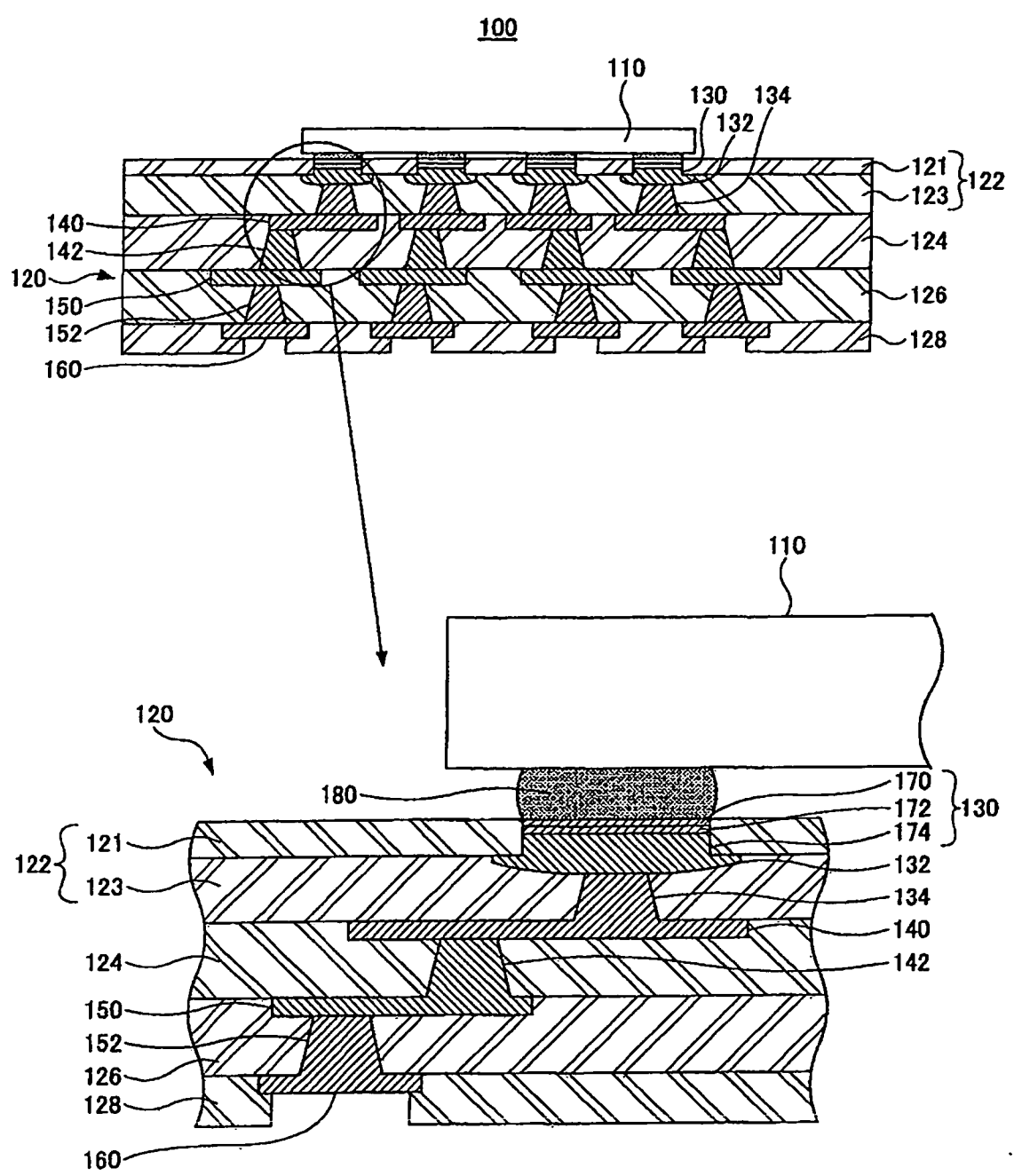


圖 3A

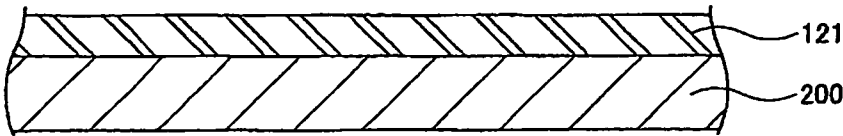


圖 3B

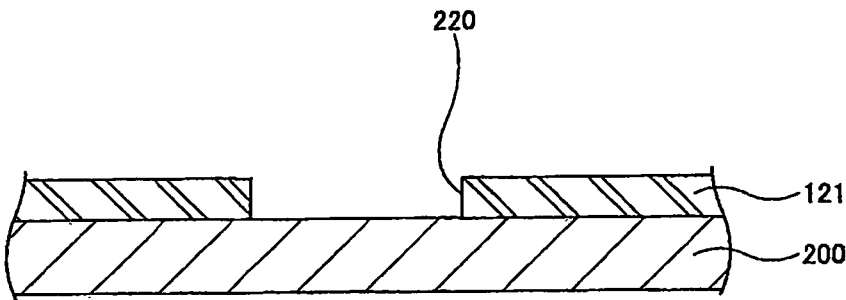


圖 3C

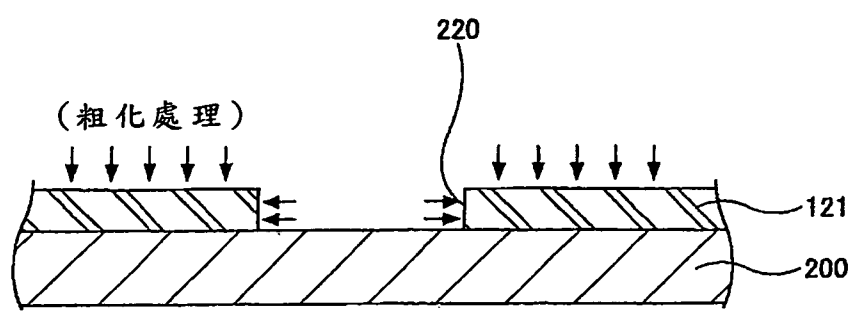


圖 3D

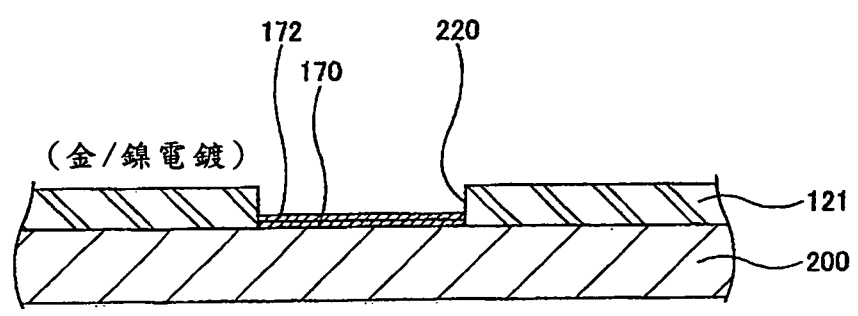


圖 3E

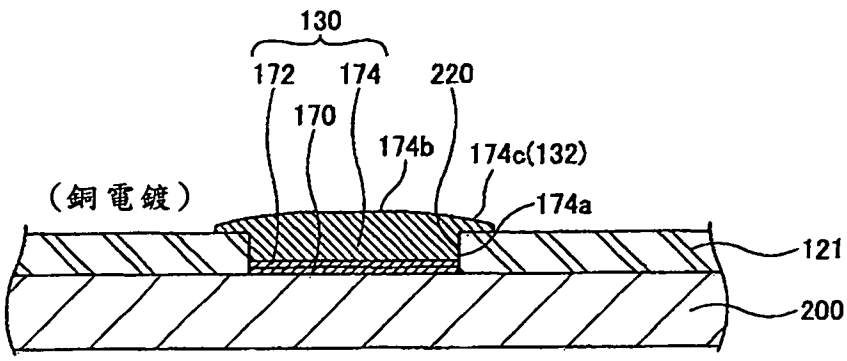


圖 3F

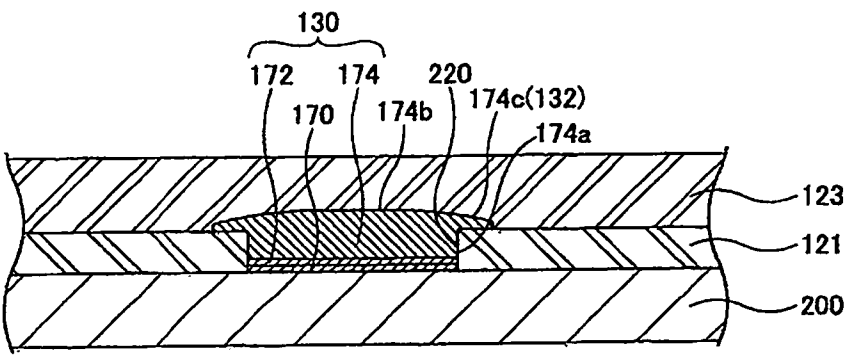


圖 3G

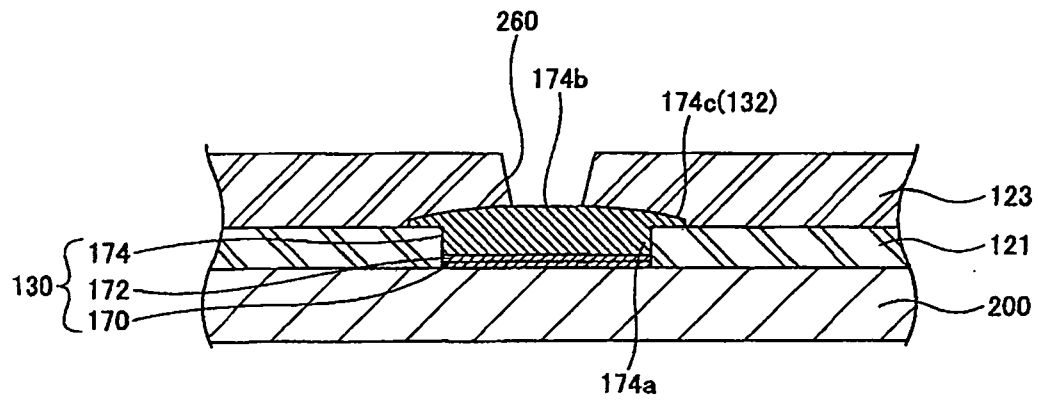


圖 3H

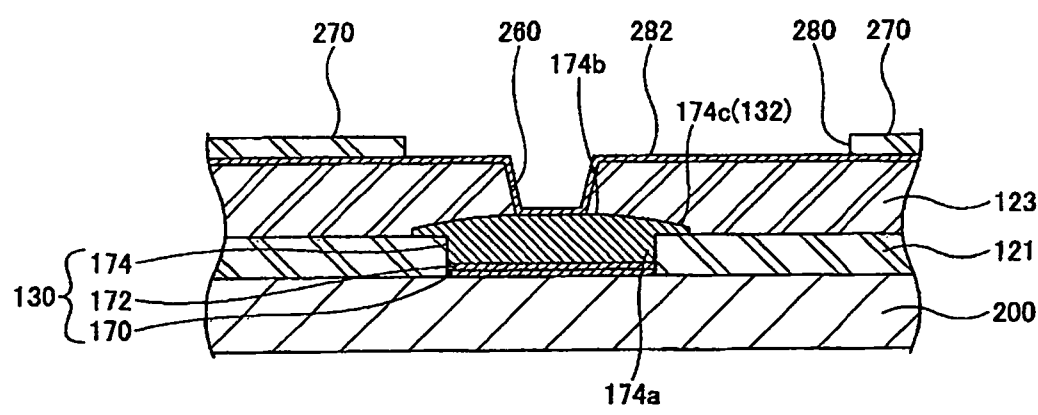


圖 3I

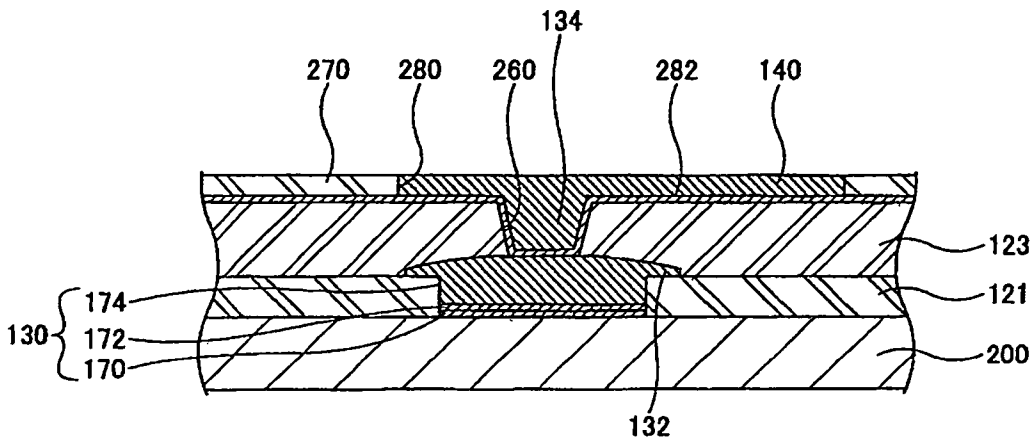


圖 3J

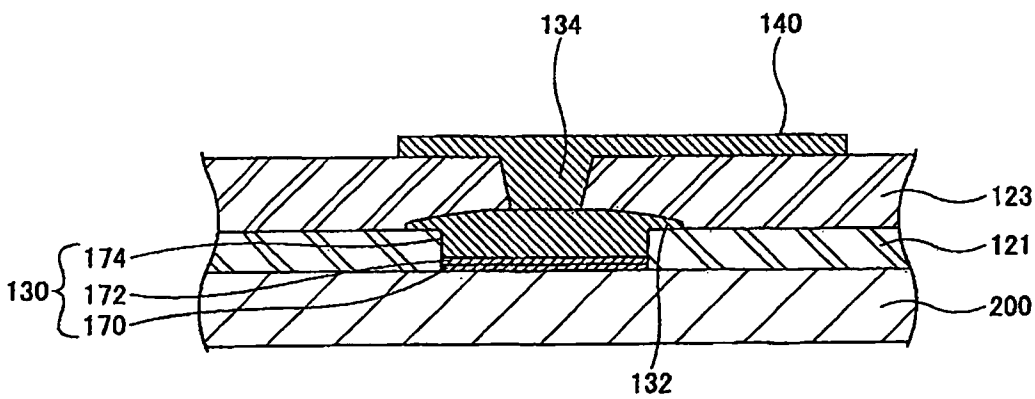


圖 3K

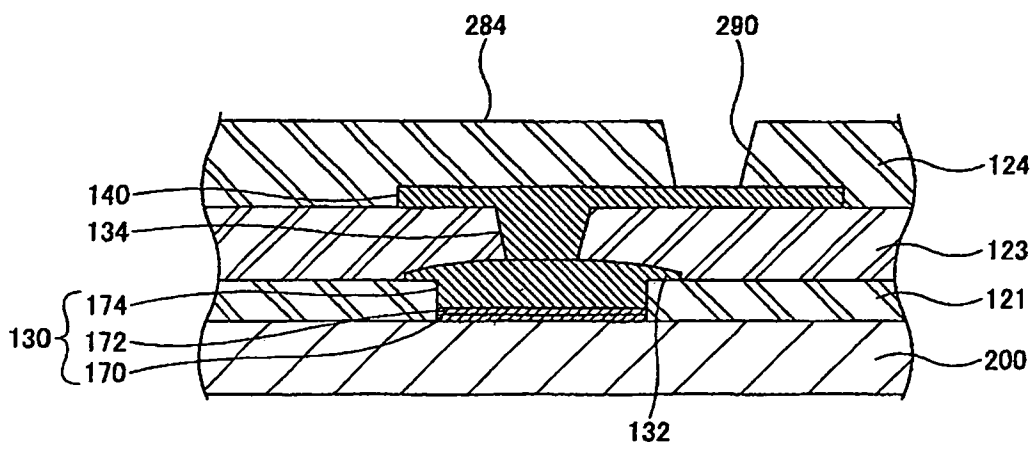


圖 3L

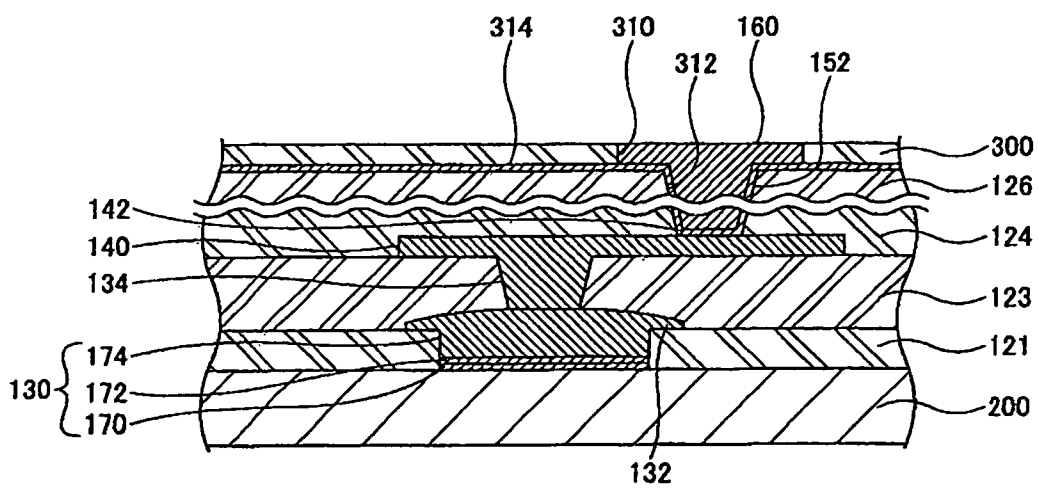


圖 3M

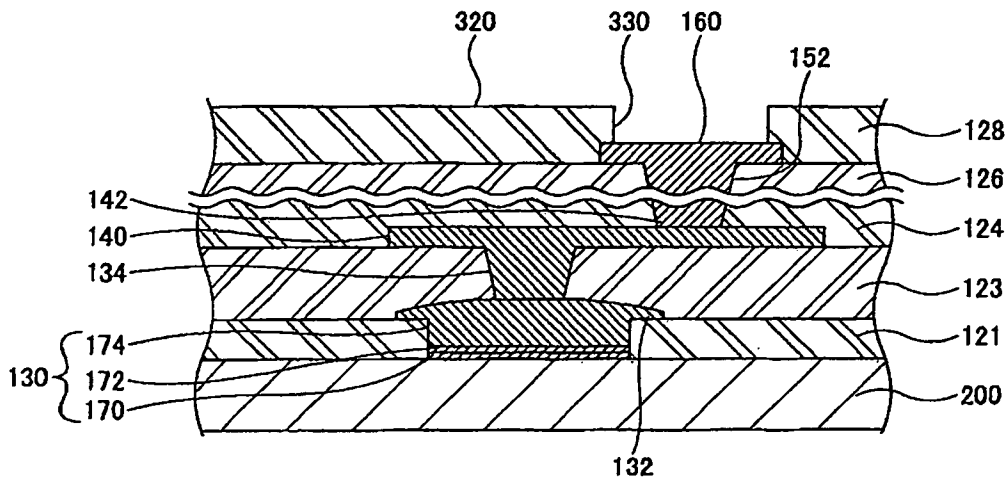


圖 3N

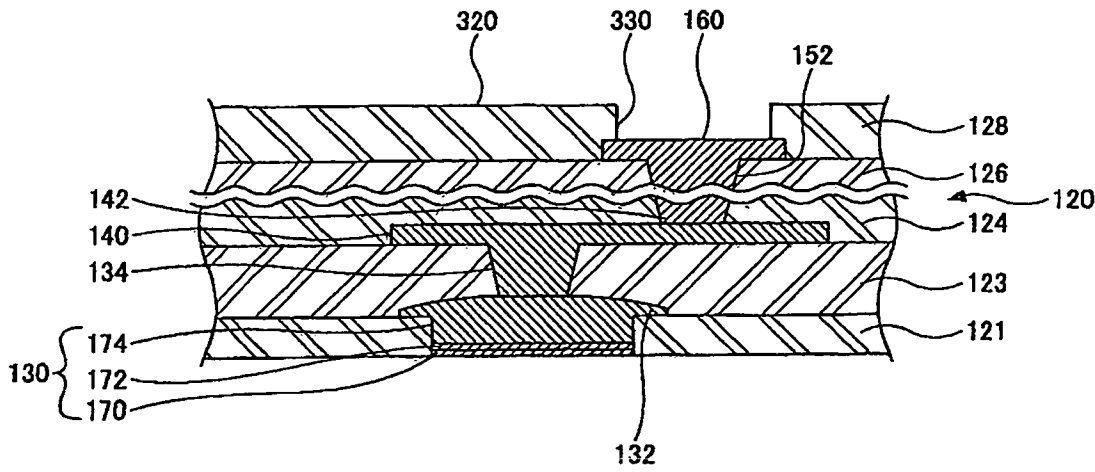


圖 4

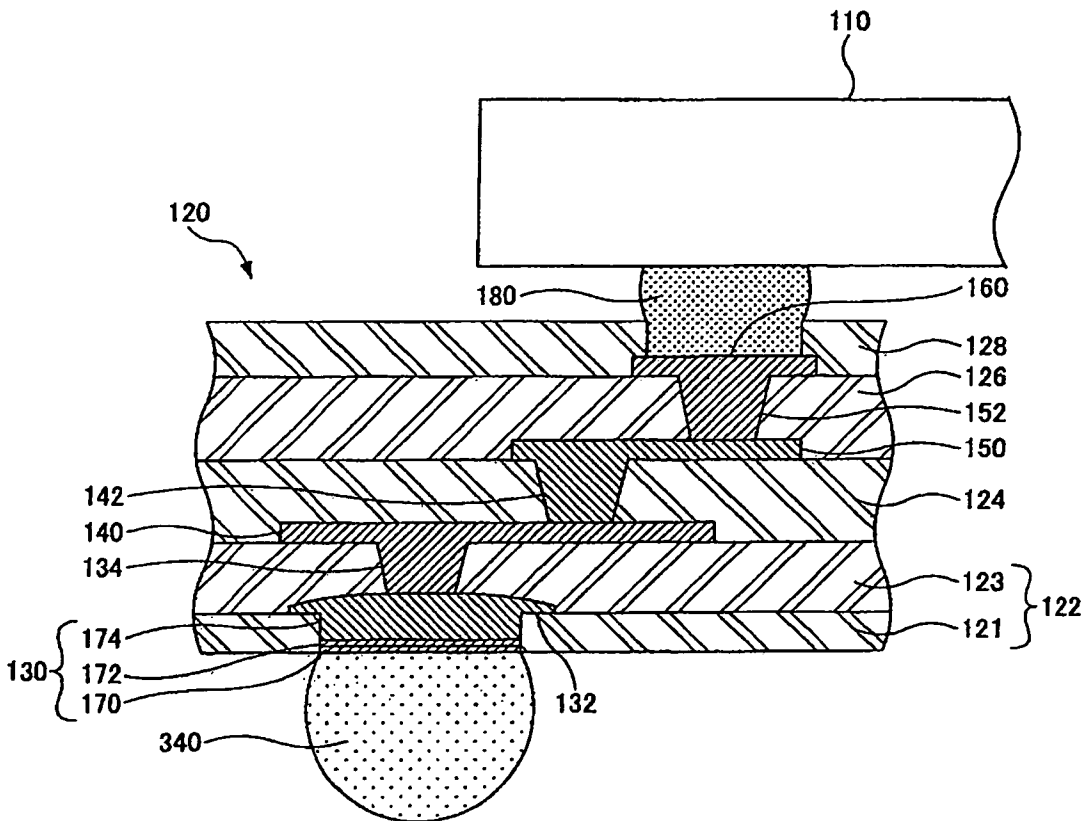


圖 5

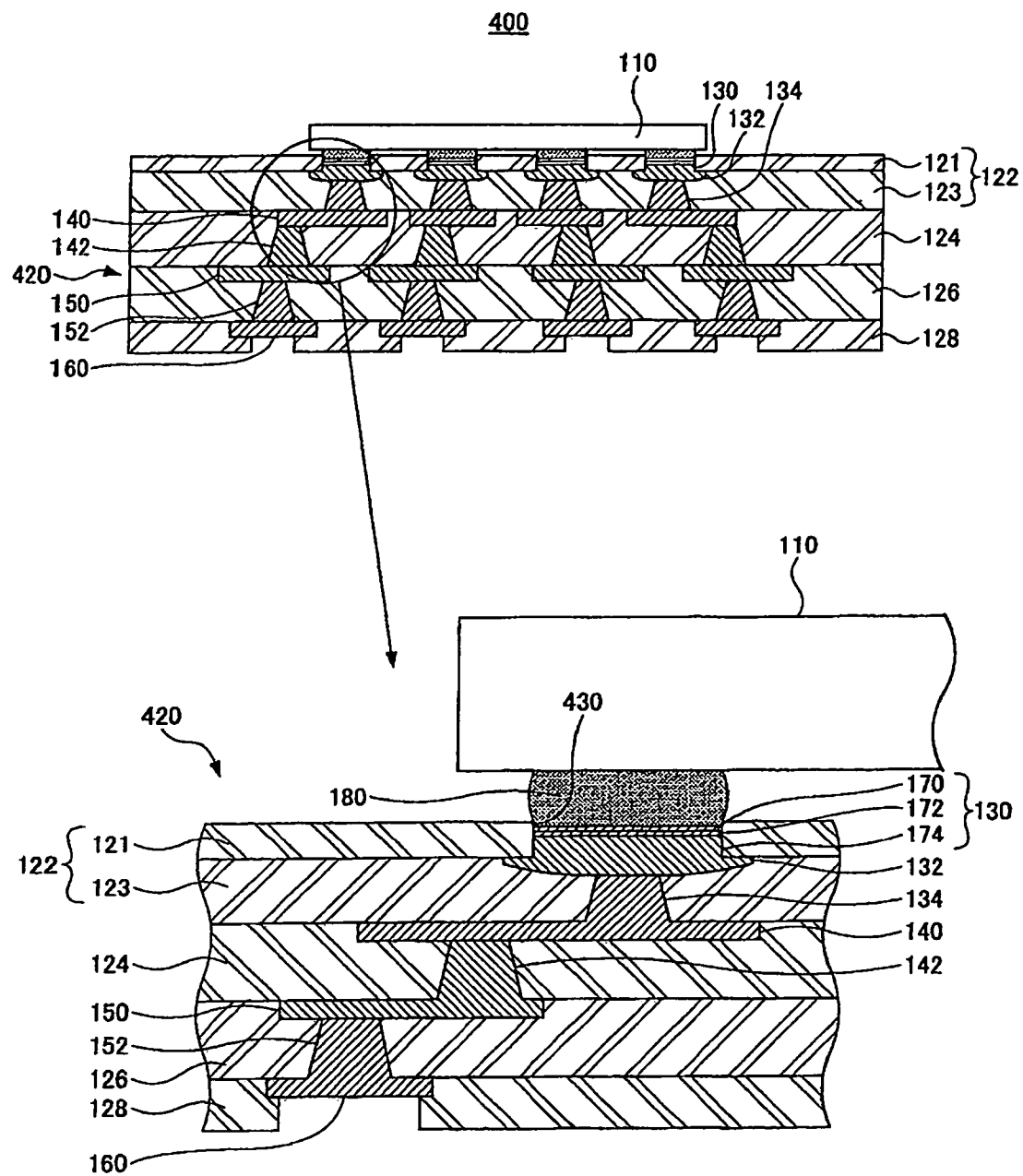


圖 6A

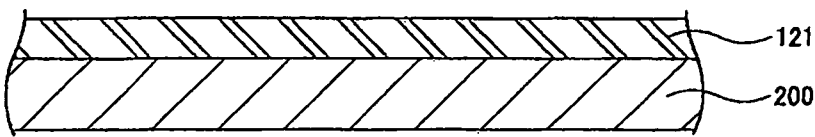


圖 6B

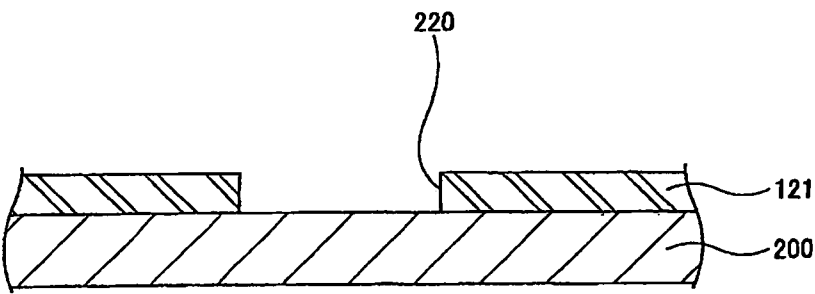


圖 6C

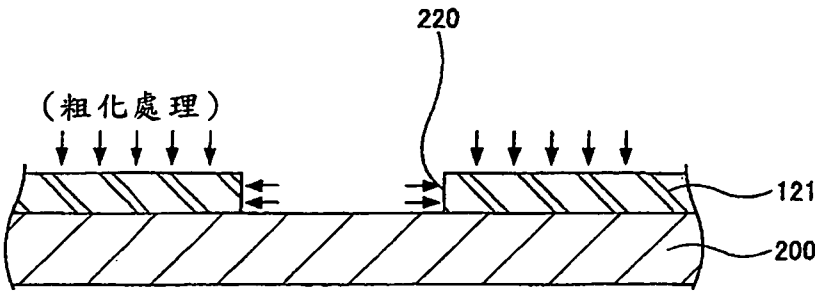


圖 6D

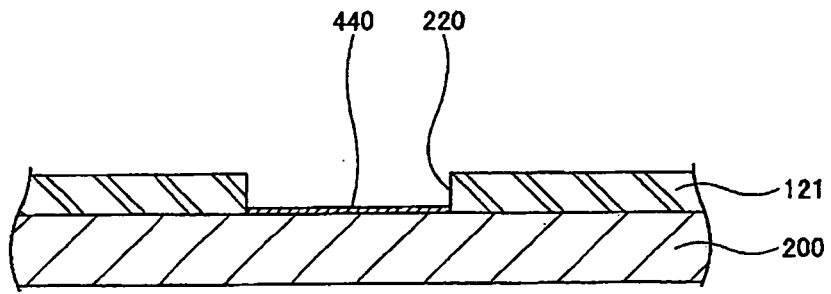


圖 6E

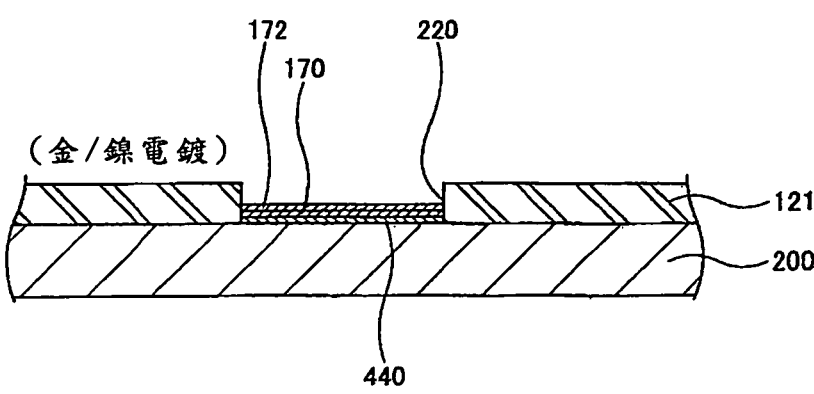


圖 6F

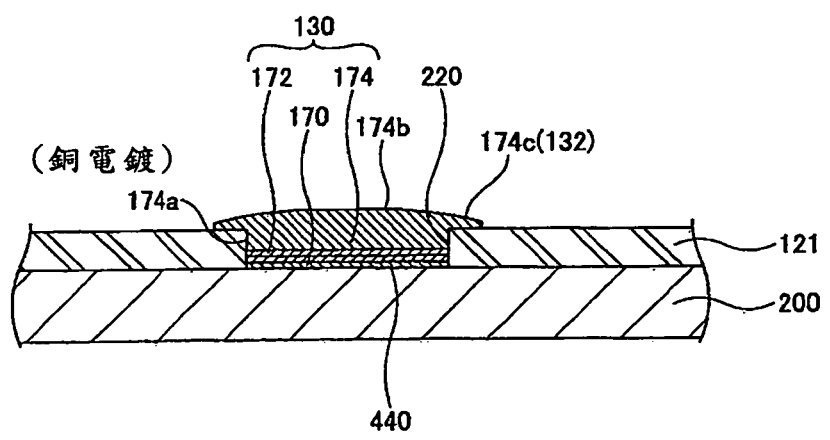


圖 6G

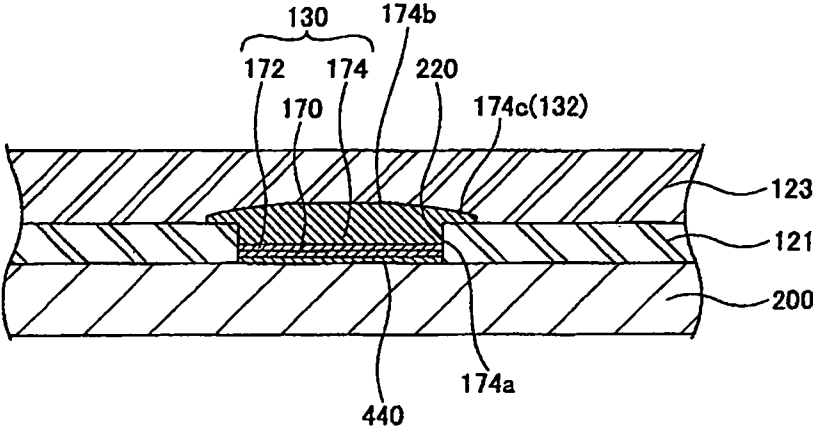


圖 6H

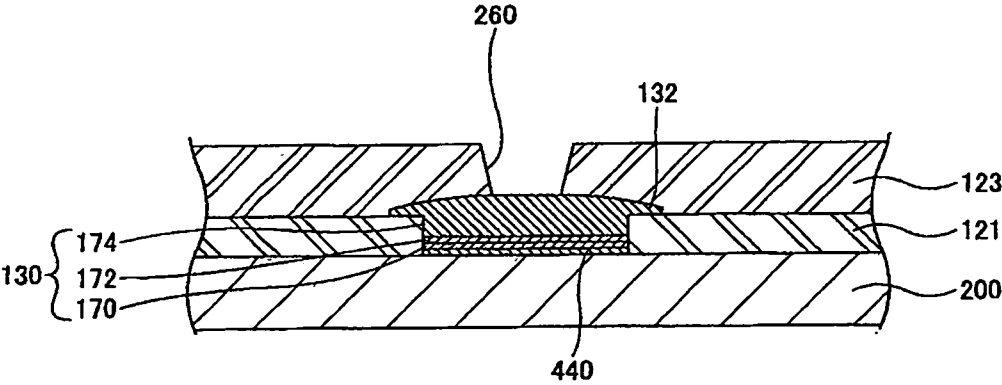


圖 6I

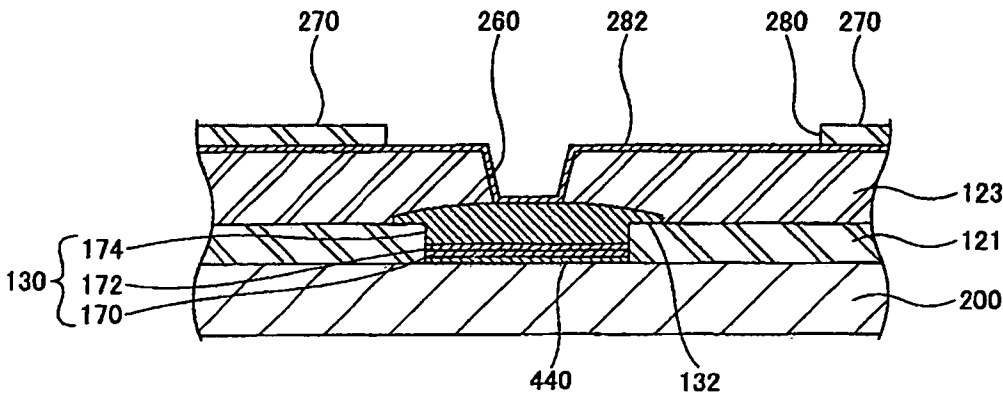


圖 6J

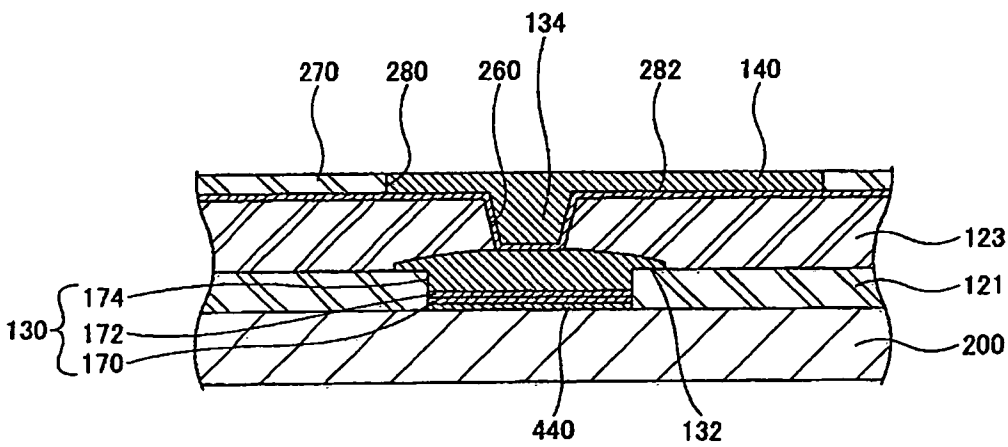


圖 6K

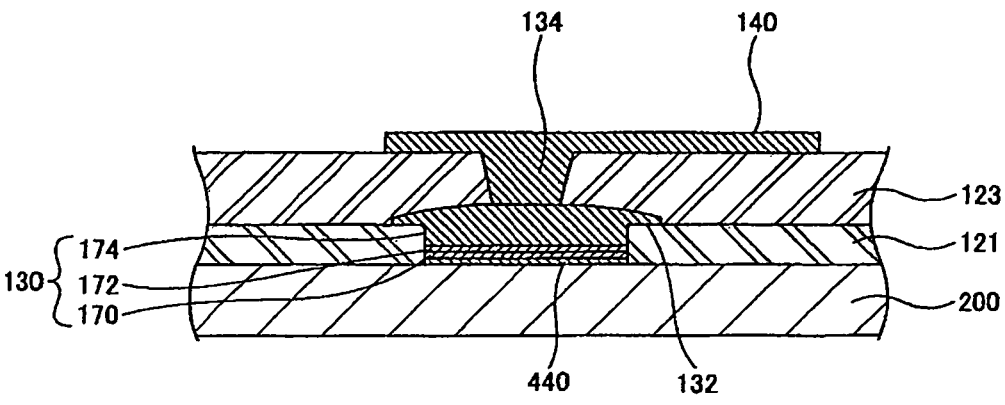


圖 6L

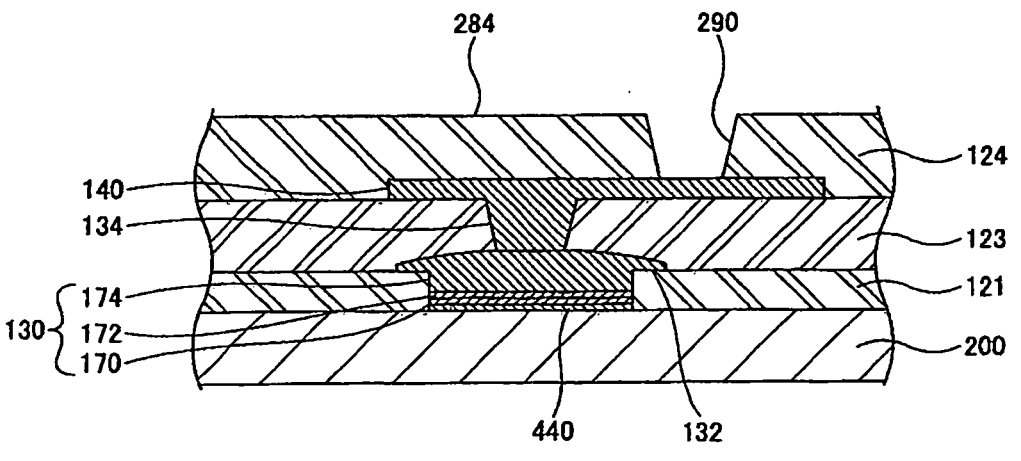


圖 6M

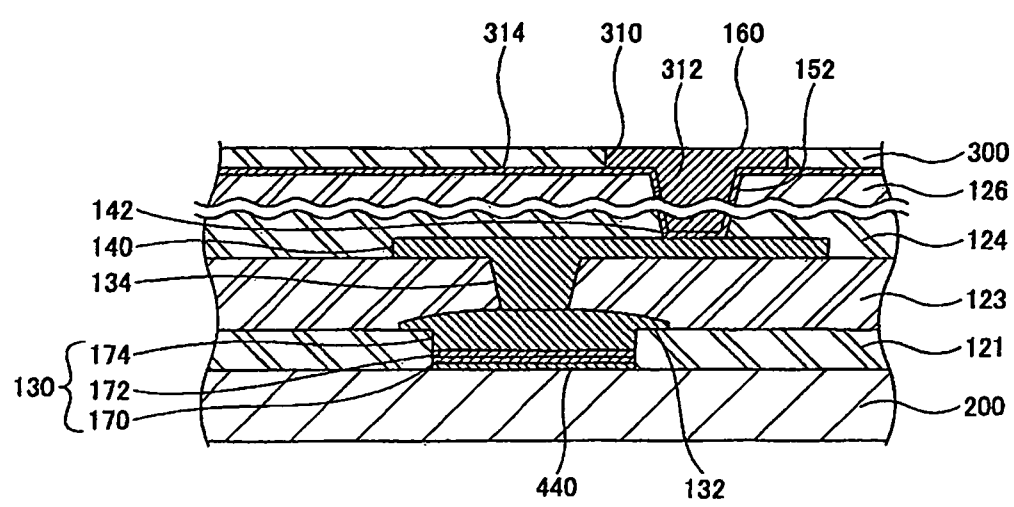


圖 6N

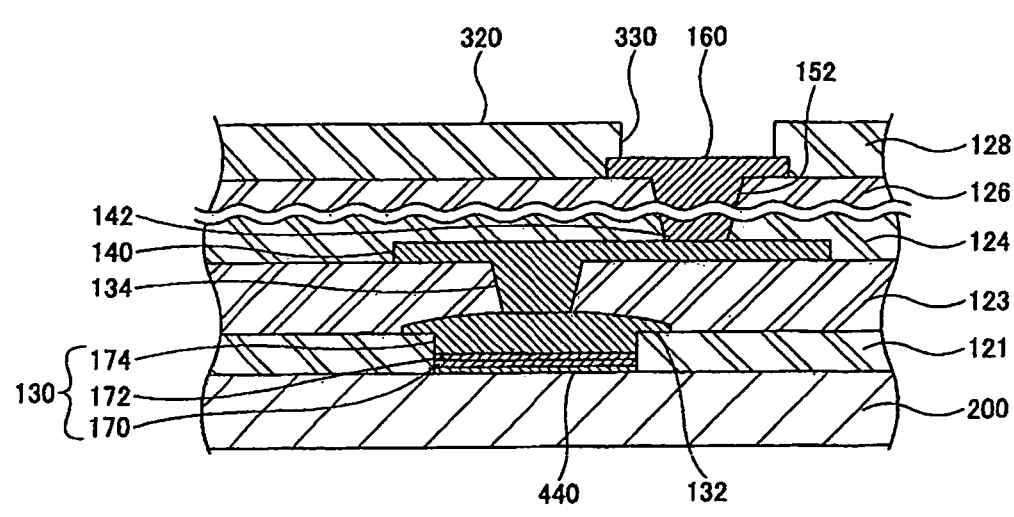


圖 60

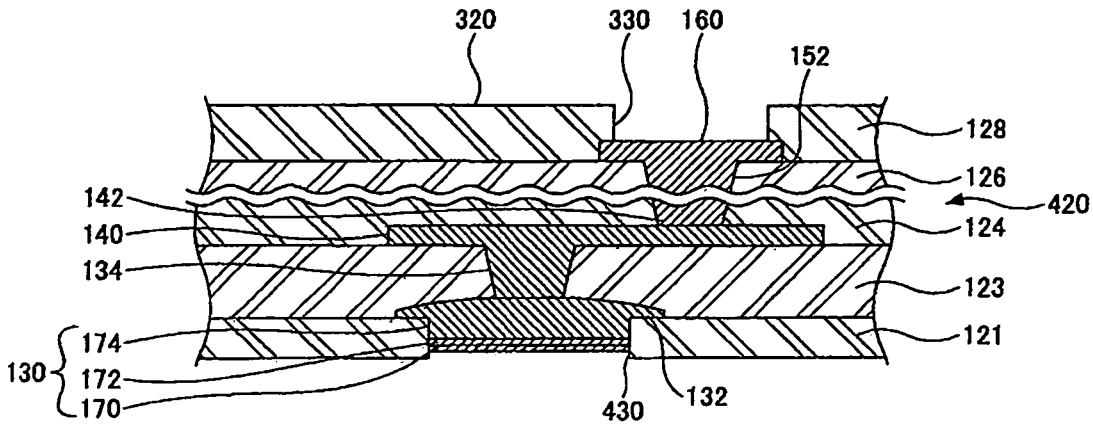


圖 7

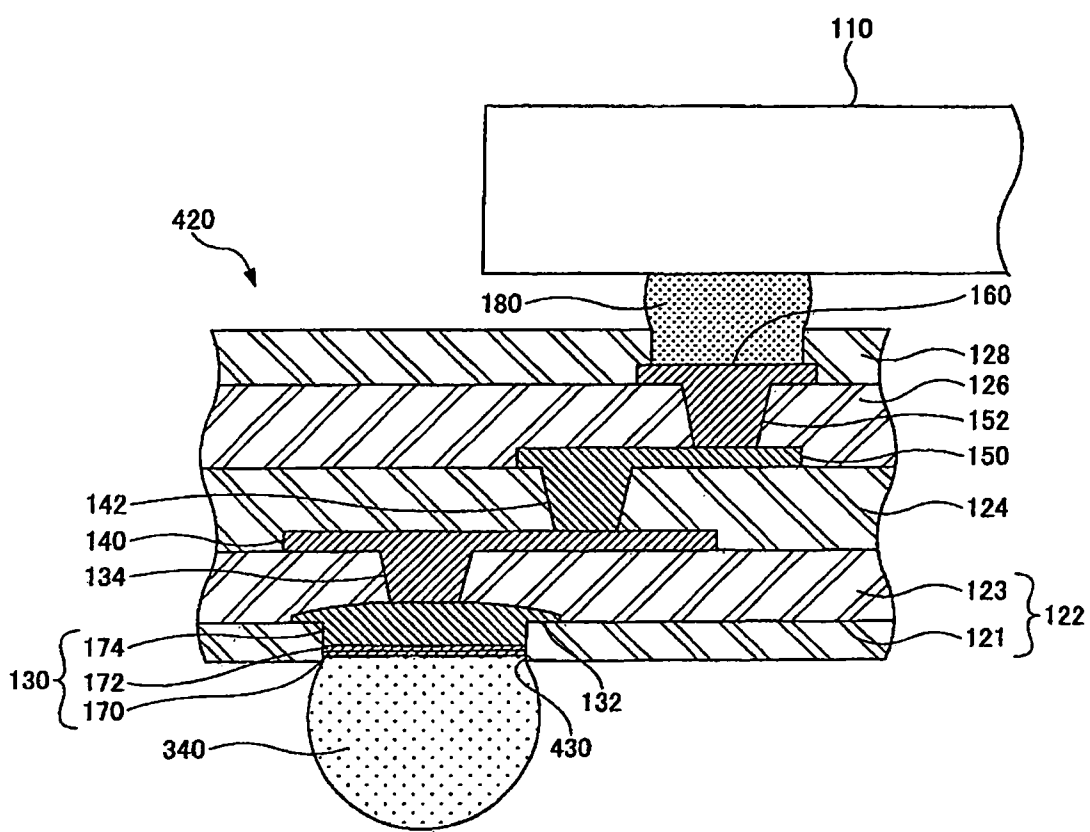


圖 8

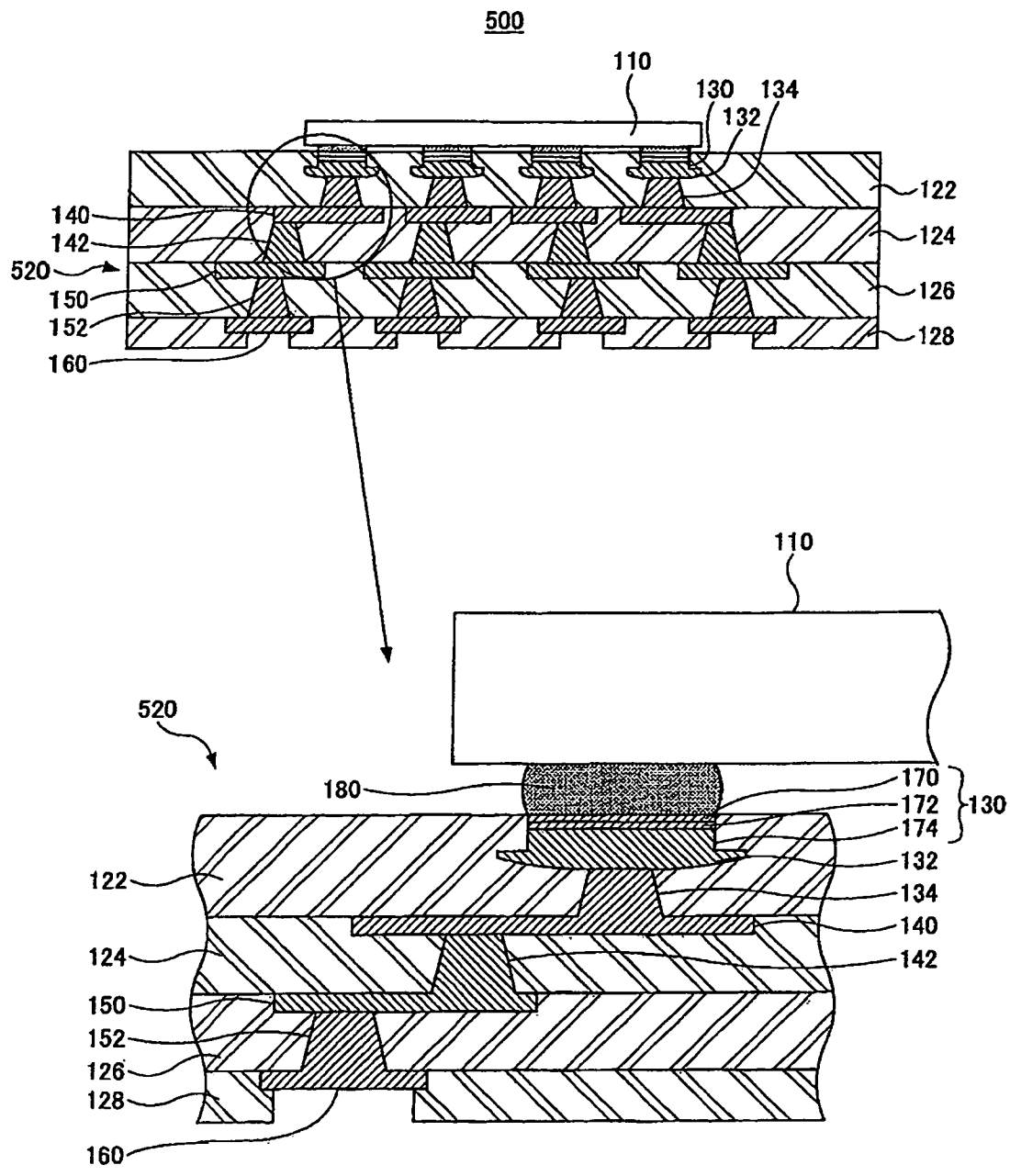


圖 9A

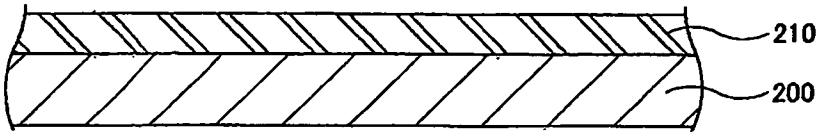


圖 9B

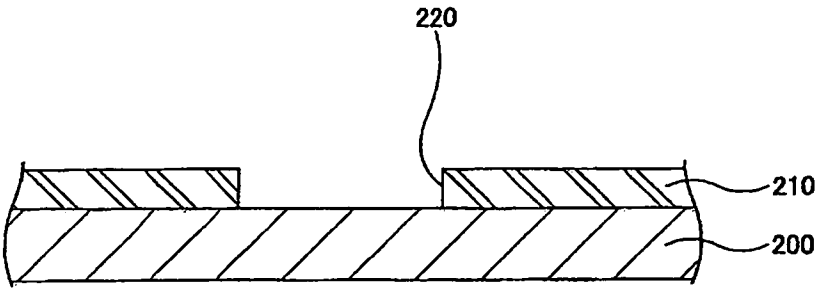


圖 9C

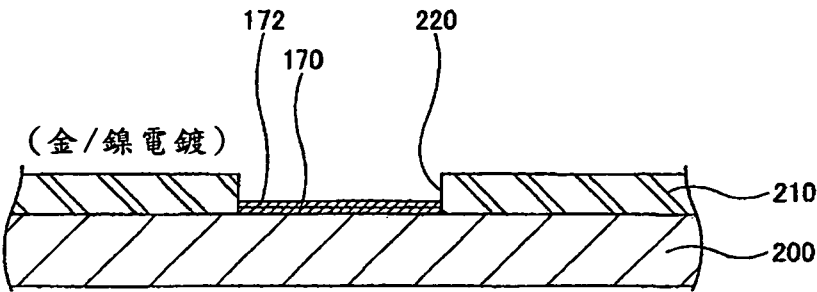


圖 9D

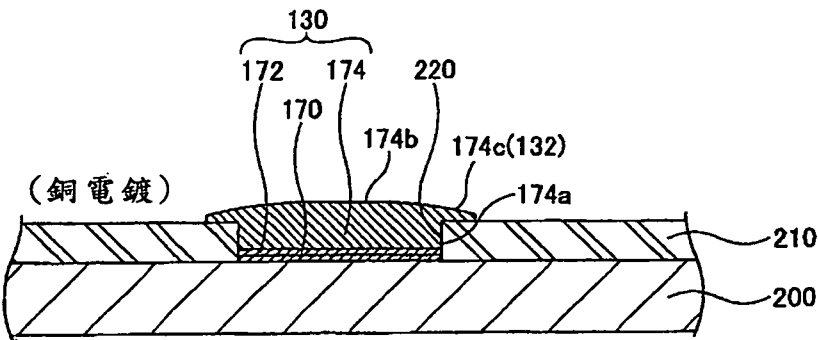


圖 9E

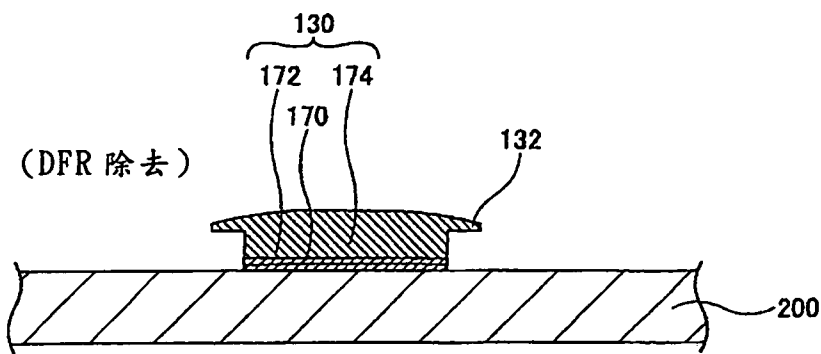


圖 9F

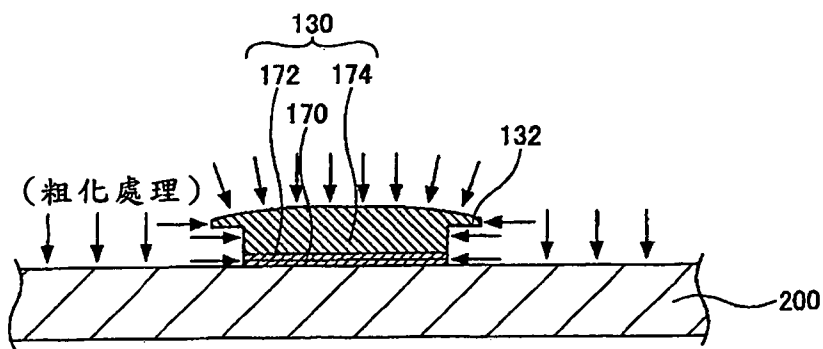


圖 9G

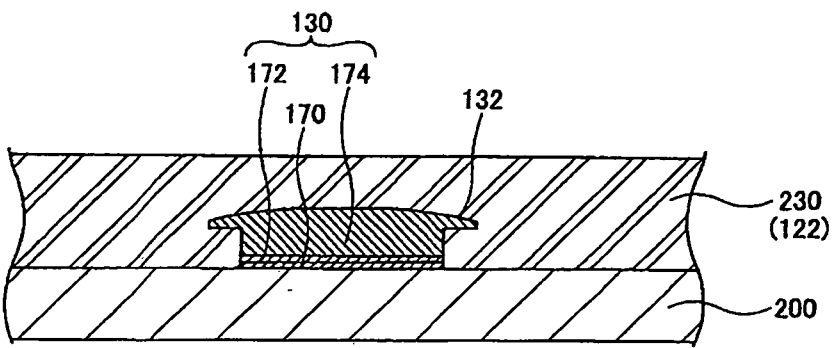


圖 9H

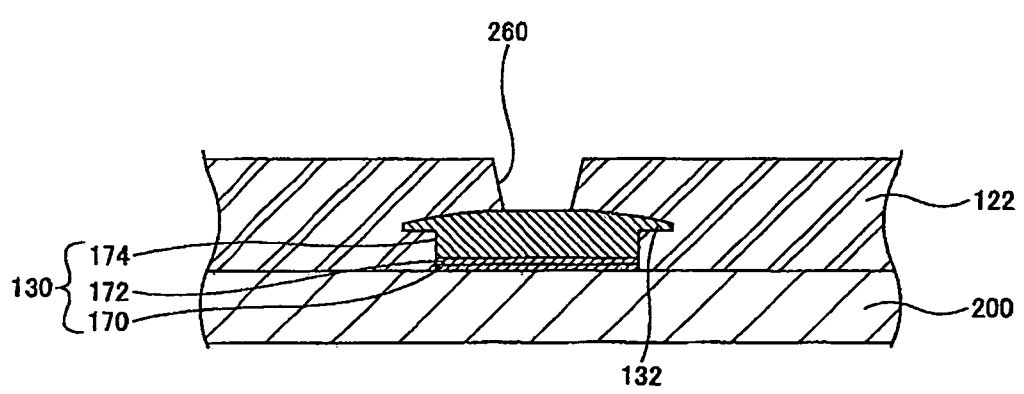


圖 9I

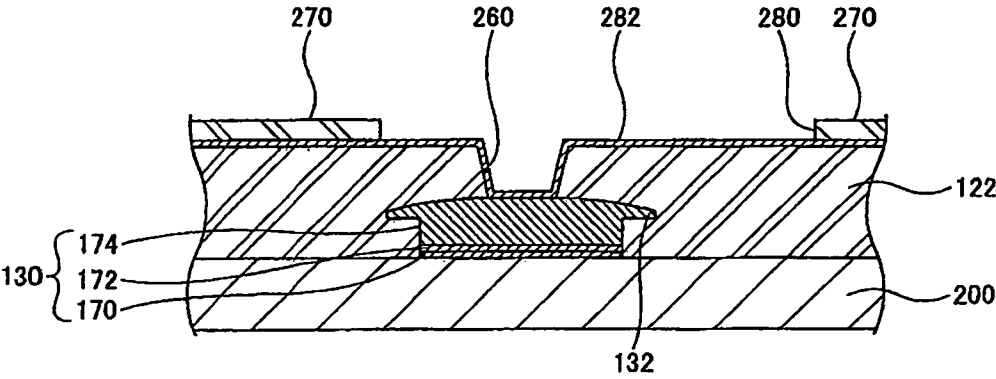


圖 9J

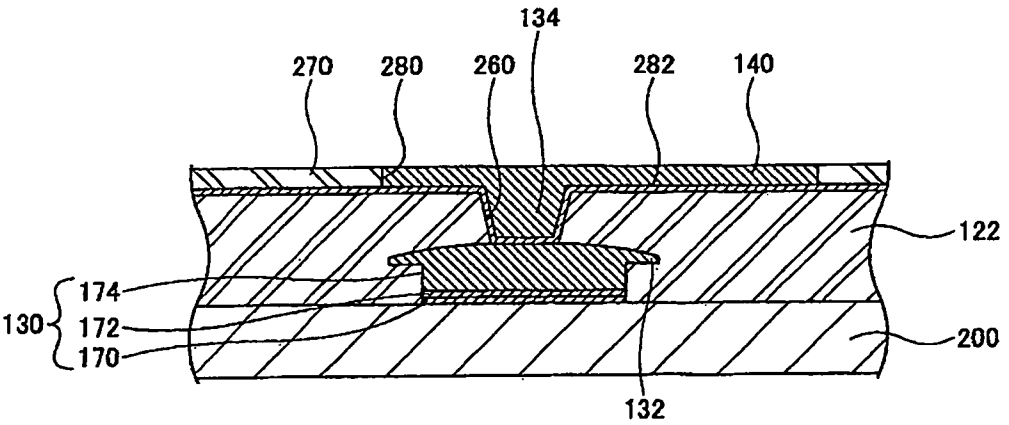


圖 9K

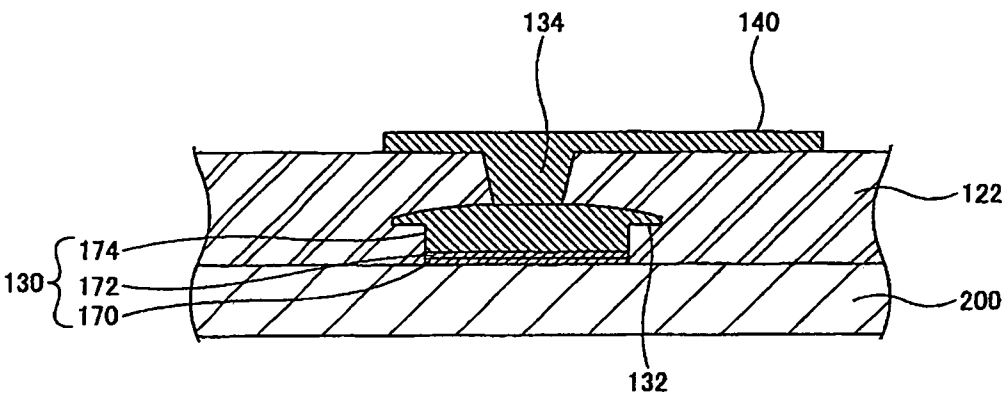


圖 9L

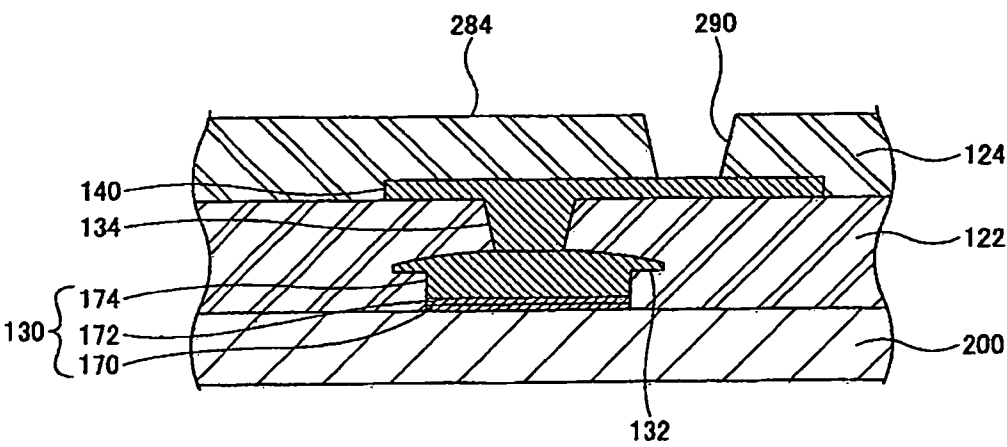


圖 9M

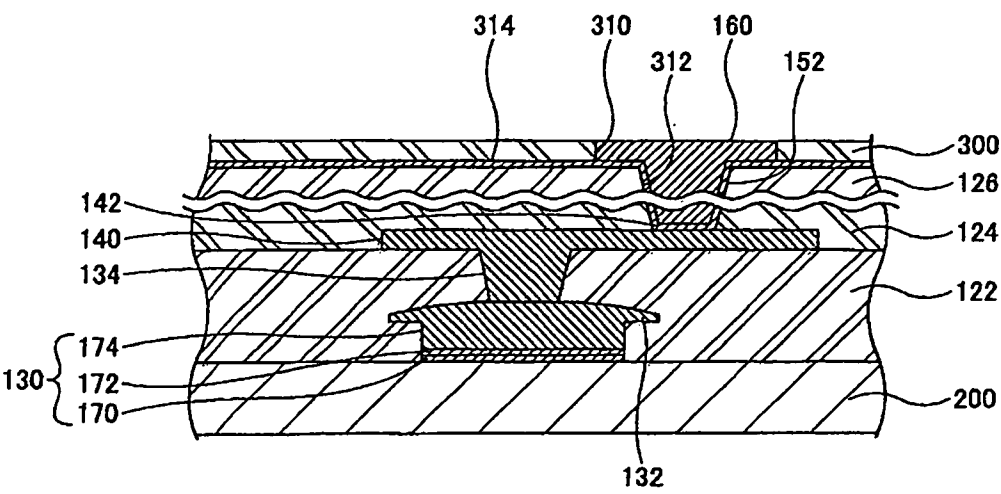


圖 9N

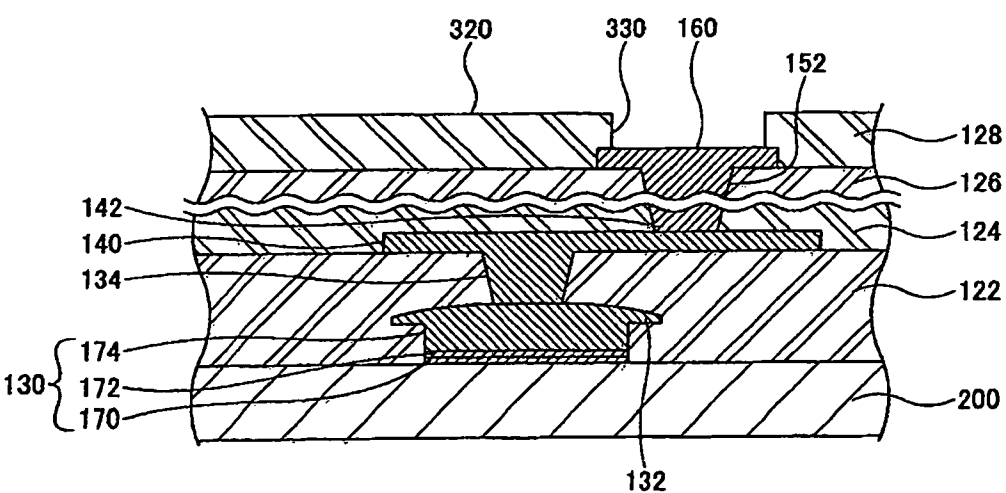


圖 90

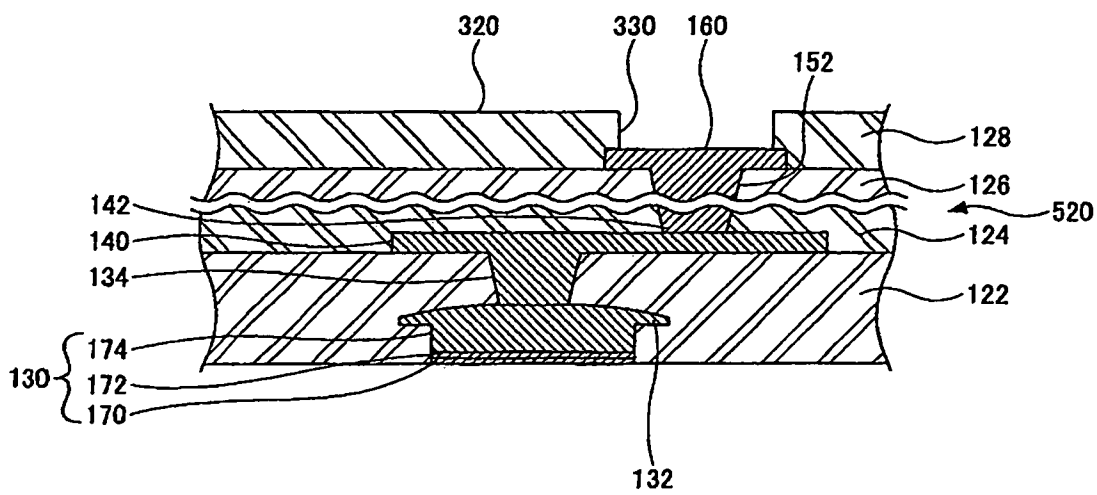


圖 10

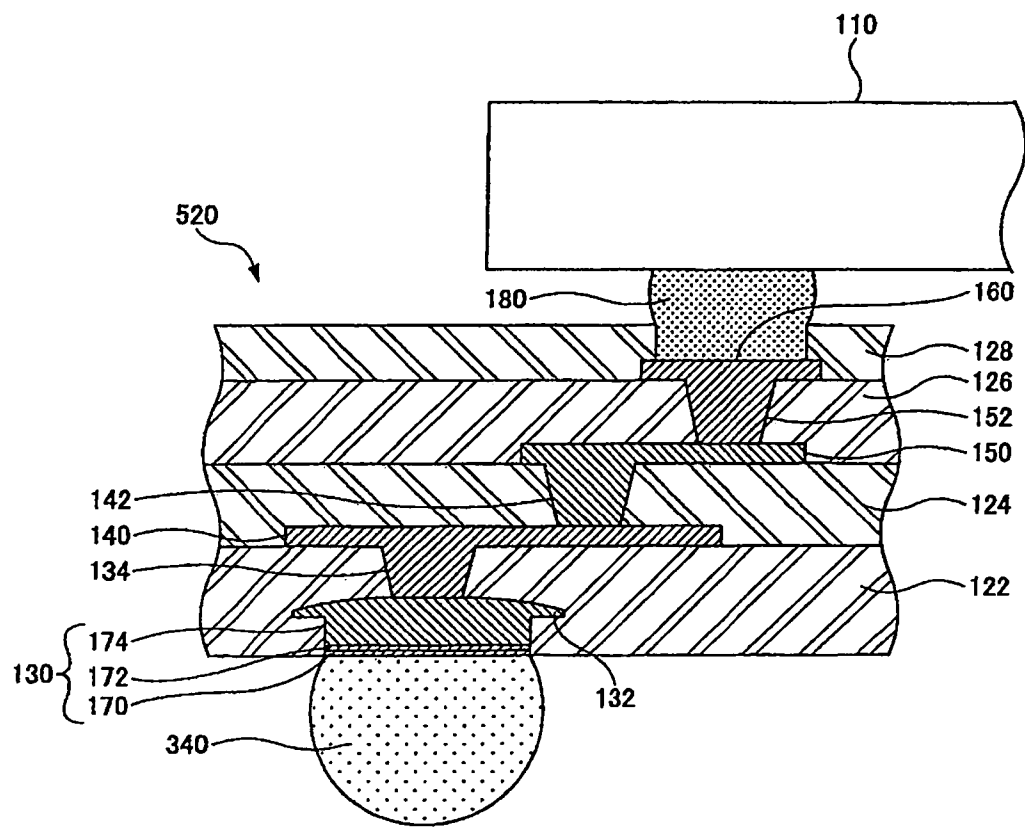


圖 12

