(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0083427
(43) 공개일자 2016년07월12일

(51) 국제특허분류(Int. Cl.)
H03L 7/081 (2006.01) *H03K 5/13* (2014.01)
(21) 출원번호 10-2014-0194796
(22) 출원일자 2014년12월31일
심사청구일자 2014년12월31일

(71) 출원인
울산과학기술원
울산광역시 울주군 언양읍 유니스트길 50
(72) 발명자
최재혁
울산광역시 남구 신정로203번길 61 101동 44층 4401호 (신정동,두산위브더제니스)
김민아
울산광역시 중구 우정3길 9 105동 1104호 (우정동,선경1차아파트)
(74) 대리인
특허법인 프렌즈드림

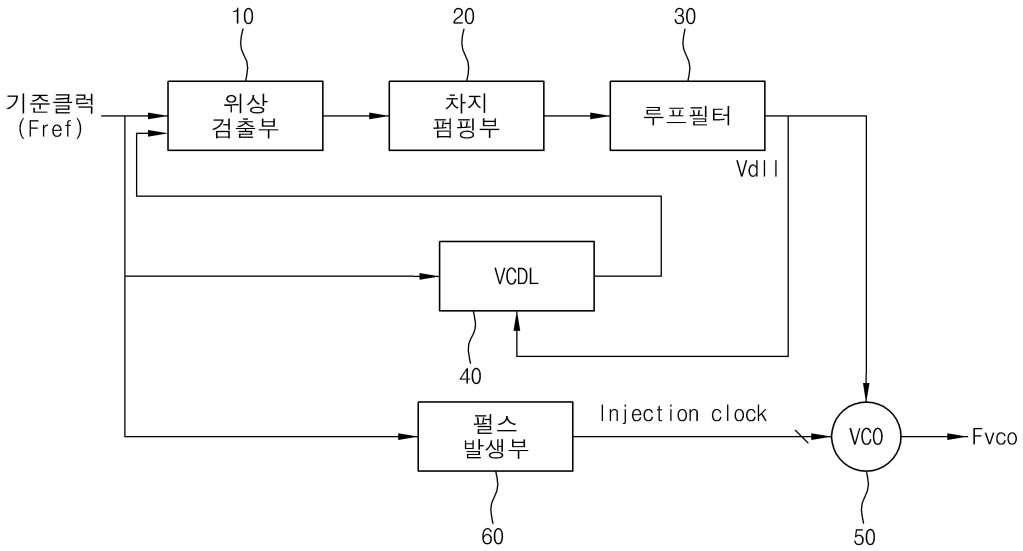
전체 청구항 수 : 총 10 항

(54) 발명의 명칭 **주파수 미세 조정이 가능한 인젝션 락킹 기반 주파수 체배기 및 그 구동방법**

(57) 요 약

본 발명은 지연 고정 루프 회로에 루프형 전압 제어 발진기가 구비되도록 하고 루프형 전압 제어 발진기에 인젝션 펄스를 순차적으로 인가함으로써 더욱 세밀한 수로 주파수가 체배될 수 있도록 한 인젝션 락킹 기반 주파수 체배기 및 그 구동방법에 관한 것으로, 외부로부터의 기준 클럭과 자체 피드백 클럭신호의 위상과 주파수 비교 결과에 따라 제어전압을 생성 및 출력하는 지연 고정 루프; 상기 기준 클럭을 이용해 적어도 한 클럭펄스 단위로 인젝션 클럭을 순차적으로 출력하는 펄스 발생부; 및 상기 펄스 발생부로부터 순차적으로 입력되는 인젝션 클럭 및 상기 지연 고정 루프로부터의 제어전압에 응답하여 출력신호의 주파수를 변경시켜 체배 주파수를 출력하는 VCO(Voltage Controlled Oscillator)를 구비한 것을 특징으로 한다.

대 표 도 - 도1



이 발명을 지원한 국가연구개발사업
과제고유번호 1711016026
부처명 미래창조과학부
연구관리전문기관 한국연구재단
연구사업명 신진연구자지원
연구과제명 Injection-Locking 기술 기반 CMOS 77GHz/24GHz 듀얼모드 차량용 레이더 송수신 IC 연구
기 여 율 1/1
주관기관 울산과학기술대학교
연구기간 2014.09.01 ~ 2015.08.31

명 세 서

청구범위

청구항 1

외부로부터의 기준 클럭과 자체 피드백 클럭신호의 위상 비교 결과에 따라 제어전압을 생성 및 출력하는 지연 고정 루프;

상기 기준 클럭을 이용해 적어도 한 클럭펄스 단위로 인젝션 클럭을 순차적으로 출력하는 펄스 발생부; 및

상기 펄스 발생부로부터 순차적으로 입력되는 인젝션 클럭 및 상기 지연 고정 루프로부터의 제어전압에 응답하여 출력신호의 주파수를 변경시켜 체배 주파수를 출력하는 VCO(Voltage Controlled Oscillator)를 구비한 것을 특징으로 하는 인젝션 락킹 기반 주파수 체배기.

청구항 2

제 1 항에 있어서,

상기 지연 고정 루프는

상기 기준 클럭과 상기 피드백 클럭신호의 위상과 주파수의 차이를 검출하는 위상 검출부,

상기 위상 검출부의 검출신호를 입력받아 충/방전신호를 출력하는 차지펌핑부,

상기 차지펌핑부로부터의 충/방전신호에 의해 충/방전되어 상기 제어전압을 출력하는 루프 필터(Loop Filter), 및

상기 루프필터의 충/방전에 의하여 출력되는 상기 제어전압을 배수 분조하여 상기 위상 검출부에 상기 피드백 클럭신호로 공급하는 전압제어 지연라인을 구비한 것을 특징으로 하는 인젝션 락킹 기반 주파수 체배기.

청구항 3

제 1 항에 있어서,

상기 VCO는

서로 직렬 구조로 연결되면서도 루프형으로 배치된 복수의 인버터, 및

상기 직렬 연결된 각각의 인버터 사이 노드들에 각각 접속되도록 배치되며 상기 펄스 발생부로부터 순차적으로 입력되는 인젝션 펄스에 순차적으로 응답하여 상기 각 인버터 간의 노드들을 순차적으로 접지 단자로 연결시키는 복수의 스위칭 소자를 구비한 것을 특징으로 하는 인젝션 락킹 기반 주파수 체배기.

청구항 4

제 3 항에 있어서,

상기 펄스 발생부는

상기 기준 클럭의 주파수를 이용하여 인젝션 펄스를 생성하고, 상기 인젝션 펄스를 상기 각 인버터 간에 배치된 각 스위칭 소자에 순차적으로 공급함으로써 각 스위칭 소자를 순차적으로 턴-온 시키는 것을 특징으로 하는 인젝션 락킹 기반 주파수 체배기.

청구항 5

제 4 항에 있어서,

상기 펄스 발생부는

상기 인젝션 펄스가 인가되는 위치를 다음 인젝션 펄스가 인가될 때마다 순차적으로 바꿔줌으로써,

루프형으로 형성된 상기 VCO의 각 스위칭 소자들 또한 인젝션 펄스가 인가될 때마다 순차적으로 턴-온되도록 한

것을 특징으로 하는 인젝션 락킹 기반 주파수 체배기.

청구항 6

지연 고정 루프를 이용하여 외부로부터의 기준 클럭과 자체 피드백 클럭신호의 위상 비교 결과에 따라 제어전압을 생성 및 출력하는 단계;

펄스 발생부를 이용하여 상기 기준 클럭에 따라 적어도 한 클럭펄스 단위로 인젝션 클럭을 순차적으로 출력하는 단계; 및

VCO(Voltage Controlled Oscillator)로 순차 입력되는 인젝션 클럭 및 상기 지연 고정 루프로부터의 제어전압에 응답하여 출력 신호의 주파수를 변경시켜 체배 주파수를 출력하는 단계를 포함한 것을 특징으로 하는 인젝션 락킹 기반 주파수 체배기의 구동방법.

청구항 7

제 6 항에 있어서,

상기 제어전압을 생성 및 출력하는 단계는

위상 검출부를 통해 상기 기준 클럭과 상기 피드백 클럭신호의 위상 차이를 검출하는 단계,

차지 펌핑부를 통해 상기 위상 검출부의 검출신호를 입력받아 충/방전신호를 출력하는 단계,

루프 필터를 통해 상기 충/방전신호에 의해 충/방전되도록 하여 상기 제어전압을 출력하는 단계,

상기 루프필터에서 출력되는 상기 제어전압을 배수 분조하여 상기 위상 검출부에 상기 피드백 클럭신호로 공급하는 단계를 포함한 것을 특징으로 하는 인젝션 락킹 기반 주파수 체배기의 구동방법.

청구항 8

제 6 항에 있어서,

상기 체배 주파수를 출력하는 단계는

서로 직렬 구조로 연결되면서도 루프형으로 배치된 복수의 인버터, 및 상기 직렬 연결된 각각의 인버터 사이 노드들에 각각 접속되도록 배치되며 상기 펄스 발생부로부터 순차적으로 입력되는 인젝션 펄스에 순차적으로 응답하여 상기 각 인버터 간의 노드들을 순차적으로 접지 단자로 연결시키는 복수의 스위칭 소자를 구비한 상기 VCO를 이용해 상기 체배 주파수를 출력하는 것을 특징으로 하는 인젝션 락킹 기반 주파수 체배기의 구동방법.

청구항 9

제 8 항에 있어서,

상기 인젝션 클럭을 순차적으로 출력하는 단계는

상기 기준 클럭의 주파수를 이용하여 인젝션 펄스를 생성하고,

상기 인젝션 펄스를 상기 각 인버터 간에 배치된 각 스위칭 소자에 순차적으로 공급함으로써 각 스위칭 소자를 순차적으로 턴-온 시키는 단계를 포함한 것을 특징으로 하는 인젝션 락킹 기반 주파수 체배기의 구동방법.

청구항 10

제 9 항에 있어서,

상기 인젝션 클럭을 순차적으로 출력하는 단계는

상기 인젝션 펄스가 인가되는 위치를 다음 인젝션 펄스가 인가될 때마다 순차적으로 바꿔줌으로써,

루프형으로 형성된 상기 VCO의 각 스위칭 소자들 또한 인젝션 펄스가 인가될 때마다 순차적으로 턴-온되도록 한 것을 특징으로 하는 인젝션 락킹 기반 주파수 체배기의 구동방법.

발명의 설명

기 술 분 야

[0001] 본 발명은 지연 고정 루프 회로와 루프형 전압 제어 발진기가 구비되도록 하고, 지연 고정 루프 회로의 지연 소자들이 공통의 제어전압을 공유함과 아울러 루프형 전압 제어 발진기에 인젝션 펄스를 순차적으로 인가함으로써, PVT 변화에 따른 루프형 전압 제어 발진기의 자주 주파수의 변화를 교정시켜줄 뿐만 아니라 더욱 세밀한 수로 주파수가 체배될 수 있도록 한 인젝션 락킹 기반 주파수 체배기 및 그 구동방법에 관한 것이다.

배 경 기 술

[0002] 일반적으로 통신용 반도체 소자의 경우 하나의 기준 주파수로부터 여러가지 주파수를 생성할 수 있는 주파수 합성기가 필요하다. 이러한 주파수 합성기의 구조에는 대표적으로 지연 고정 루프(Phase Locked Loop), 지연 고정 루프(Delay Locked Loop), 인젝션 락킹을 기반으로 한 주파수 체배기 등이 있다.

[0003] 이 중, 지연 고정 루프는 지터(jitter)특성과 위상 응답(phase response)특성 등이 좋으므로 직렬 데이터(serial data)를 복구하는데 많이 이용된다. 기준 클럭보다 빠른 주파수의 직렬 데이터가 입력되는 경우에, 기준 클럭을 받아들여 다중 위상을 갖는 동일 주파수의 클럭을 생성하여 기준클럭에 동기 되어 전송되는 직렬 데이터를 복구하게 된다. 대부분의 응용에서 사용되는 기준 클럭은 낮은 주파수에서부터 높은 주파수까지 넓은 범위를 가지므로, 지연 고정 루프는 넓은 범위에서 다중 위상 클럭을 생성할 수 있어야 한다.

[0004] 인젝션 락킹을 기반으로 한 주파수 체배기의 경우는 기준 신호를 인젝션 시켜줌으로써 전압 제어 발진기의 순간적인 위상변화를 바로 잡아주며 이에 따라 기준 신호 주파수의 조화 주파수를 생성한다.

[0005] 하지만, 종래의 기술 방식으로는 주파수 체배율이 정수로 한정되기 때문에 출력 주파수 해상도가 세분화 될 수 없는 문제가 있었다. 또한, 실시간 공정, 전압, 및 온도(PVT; process, voltage, and temperature) 변화로 인한 전압 제어 발진기 자주 주파수 변동은 노이즈 성능을 저하시키며, 심하게는 전압 제어 발진기의 자주 주파수가 락킹 범위를 벗어나도록 한다. 따라서, 최근에는 PVT 변화에 강하면서도 주파수 체배율을 더욱 세분화할 수 있도록 한 주파수 체배기가 요구되고 있다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, 동일한 지연 소자로 이루어진 지연 고정 루프 회로와 루프형 전압 제어 발진기가 구비되도록 하고, 지연 소자들이 공통의 제어전압을 공유하도록 함과 아울러 루프형 전압 제어 발진기에 인젝션 펄스를 순차적으로 인가함으로써, PVT 변화에 따른 루프형 전압 제어 발진기의 자주 주파수의 변화를 교정시켜줄 뿐만 아니라 더욱 세밀한 수로 주파수가 체배될 수 있도록 한 인젝션 락킹 기반 주파수 체배기 및 그 구동방법을 제공하는데 그 목적이 있다.

과제의 해결 수단

[0007] 상기와 같은 목적을 달성하기 위한 본 발명의 실시 예에 따른 인젝션 락킹 기반 주파수 체배기는 외부로부터의 기준 클럭과 자체 피드백 클럭신호의 위상과 주파수 비교 결과에 따라 제어전압을 생성 및 출력하는 지연 고정 루프; 상기 기준 클럭을 이용해 적어도 한 클럭펄스 단위로 인젝션 클럭을 순차적으로 출력하는 펄스 발생부; 및 상기 펄스 발생부로부터 순차적으로 입력되는 인젝션 클럭 및 상기 지연 고정 루프로부터의 제어전압에 응답하여 출력신호의 주파수를 변경시켜 체배 주파수를 출력하는 VCO(Voltage Controlled Oscillator)를 구비한 것을 특징으로 한다.

[0008] 또한, 상기와 같은 목적을 달성하기 위한 본 발명의 실시 예에 따른 인젝션 락킹 기반 주파수 체배기의 구동방법은 지연 고정 루프를 이용하여 외부로부터의 기준 클럭과 자체 피드백 클럭신호의 위상과 주파수 비교하고 그 결과에 따라 제어전압을 생성 및 출력하는 단계; 펄스 발생부를 이용하여 상기 기준 클럭에 따라 적어도 한 클럭펄스 단위로 인젝션 클럭을 순차적으로 출력하는 단계; 및 VCO(Voltage Controlled Oscillator)로 순차 입력되는 인젝션 클럭 및 상기 지연 고정 루프로부터의 제어전압에 응답하여 출력 신호의 주파수를 변경시켜 체배 주파수를 출력하는 단계를 포함한 것을 특징으로 한다.

발명의 효과

[0009] 상기와 같은 다양한 기술 특징을 갖는 본 발명의 실시 예에 따른 인젝션 락킹 기반 주파수 체배기 및 그 구동방

법은 동일한 지연 소자로 이루어진 지연 고정 루프 회로와 루프형 전압 제어 발진기가 구비되도록 하고, 루프형 전압 제어 발진기에 인젝션 펄스를 순차적으로 인가함으로써 PVT 변화에 따라 루프형 전압 제어 발진기의 자주 주파수를 교정 시켜줄 뿐만 아니라, 더욱 세밀한 수로 주파수가 체배되도록 할 수 있다. 즉, 본 발명은 인젝션 락킹 기반 주파수 체배기의 PVT 내성을 향상시키며 주파수 체배율을 더욱 세분화시킬수 있다.

도면의 간단한 설명

[0010] 도 1은 본 발명의 실시예에 따른 인젝션 락킹 기반 주파수 체배기를 나타낸 구성도.

도 2는 도 1에 도시된 펄스 발생부 및 VCO 구조를 구체적으로 나타낸 구성도.

도 3은 본 발명의 실시예에 의한 인젝션 락킹 기반 주파수 체배기의 구동 방법을 나타낸 순서도.

발명을 실시하기 위한 구체적인 내용

[0011] 본 발명은 다양한 변환을 가할 수 있고 여러 가지 실시예를 가질 수 있는 바, 특정 실시예들을 도면에 예시하고 상세한 설명에 상세하게 설명하고자 한다. 그러나, 이는 본 발명을 특정한 실시 형태에 대해 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변환, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다.

[0012] 본 발명에서 사용한 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[0013] 이하, 본 발명의 실시예를 첨부한 도면들을 참조하여 상세히 설명하기로 한다.

[0014] 도 1은 본 발명의 실시예에 따른 인젝션 락킹 기반 주파수 체배기를 나타낸 구성도이다.

[0015] 도 1의 인젝션 락킹 기반 주파수 체배기는 외부로부터의 기준 클럭(Fref)과 자체 피드백 클럭신호(Fvcdl)의 위상 비교 결과에 따라 제어전압(Vdll)을 생성 및 출력하는 지연 고정 루프, 기준 클럭(Fref)을 이용해 적어도 한 클럭펄스 단위로 인젝션 클럭을 순차적으로 출력하는 펄스 발생부(60), 및 펄스 발생부(60)로부터 순차적으로 입력되는 인젝션 클럭 및 지연 고정 루프로부터의 제어전압(Vdll)에 응답하여 출력신호(Fvco)의 주파수를 변경시켜 체배 주파수를 출력하는 VCO(Voltage Controlled Oscillator, 50)를 구비한다.

[0016] 지연 고정 루프는 기준 클럭(Fref)과 자체 피드백 클럭신호(Fvcdl)의 위상과 주파수 비교 결과에 상응하는 제어전압(Vdll)을 생성하게 되는데, 이를 위해 지연 고정 루프는 기준 클럭(Fref)과 피드백 클럭신호(Fvcdl)의 위상과 주파수의 차이를 검출하는 위상 검출부(10), 위상 검출부(10)의 검출신호를 입력받아 충/방전신호를 출력하는 차지펌핑부(20), 차지펌핑부(20)로부터의 충/방전신호에 의해 충/방전되어 제어전압(Vdll)을 출력하는 루프필터(Loop Filter)(30), 및 루프필터(30)의 충/방전에 의하여 출력되는 제어전압(Vdll)을 배수 분조하여 위상 검출부(10)에 상기 피드백 클럭신호로 공급하는 전압제어 지연라인(Voltage Controled Delay Line, 40)을 구비한다.

[0017] 구체적으로, 위상 검출부(10)는 기준 클럭신호(Fref)와 자체 피드백 클럭신호(Fvcdl)의 위상/주파수 차이를 검출하여 업 검출신호와 다운 검출신호를 생성한다. 업 검출신호는 피드백 클럭신호(Fvcdl)의 위상이 기준 클럭(Fref)의 위상보다 뒤서는 경우, 그 위상 차이 만큼에 해당하는 펄스 폭을 가지는 신호이고, 다운 검출신호는 피드백 클럭신호(Fvcdl)의 위상이 기준클럭(Fref)의 위상보다 앞서는 경우 그 위상 차이 만큼에 해당하는 펄스 폭을 가지는 신호이다.

[0018] 차지 펌핑부(20)는 업 검출신호와 다운 검출신호에 대응하는 차지 펌핑 동작을 통해 루프필터(30)를 충전 또는 방전시키며, 이에 따라 루프 필터(30)에서 출력되는 발진 제어전압의 전압레벨이 달라지게 된다. 다시 말하면, 업 검출신호에 응답하여 발진 제어전압의 전압레벨은 높아지고 다운 검출신호에 응답하여 발진 제어전압의 전압레벨은 낮아진다.

[0019] 루프필터(30)는 VCO(50)를 제어하기 위한 제어전압 생성부로 동작된다. 구체적으로, 루프필터(30)는 차지 펌핑부(120)의 포지티브 차지 펌핑 동작에 의해 공급된 전하만큼 충전하여 그에 대응하는 발진 제어전압(Vdll)을 생성하고, 네가티브 차지 펌핑 동작에 의해 빠져나간 전하만큼 방전하여 그에 대응하는 발진 제어전압(Vdll)을 생성하도록 동작된다. 다시 말하면, 루프필터(30)의 발진 제어전압(Vdll)은 차지펌핑부(20)의 충전 동작에 의해 전압레벨이 높아지고 방전 동작에 의해 전압레벨이 낮아지게 된다.

[0020] 위상 검출부(10)는 기준 클럭(Fref)과 피드백 클럭신호(Fvcdl)의 위상 차이를 다시 검출하도록 동작되면서, 위

와 같은 동작을 반복적으로 수행하면서 기준 클럭(Fref)과 동기화된 발진 제어전압(Vdll)을 출력한다.

[0021] 전압제어 지연라인(40)은 기준 클럭의 주기(Tref)만큼의 지연 시간을 갖게 되어 기준 클럭(Fref)과 동기화된 형태의 DLL 클럭신호(Fvcdl)를 출력하게 된다. 이렇게, 기준 클럭(Fref)과 DLL 클럭신호(Fvcd)가 동기화되는 것을 "지연 락킹"이라 한다.

[0022] 전압제어 지연라인(40)은 입력된 신호 즉, 기준 클럭(Fref)을 입력받아 일정 시간 지연시킨 신호를 출력하게 되는데, 이때 지연 시간은 발진 제어전압(Vdll)에 따라 조절된다. 발진 제어전압(Vdll)이 높을수록 지연시간이 짧으며, 발진 제어전압(Vdll)이 낮을수록 지연시간이 길어진다.

[0023] 지연 고정 루프에서는 루프를 돌면서 지속적으로 교정작업을 통해 전압제어 지연라인(40)의 지연 기간이 기준 클럭의 주기(Tref)와 같아지도록 발진 제어전압(Vdll)이 조절된다. 예를 들어, 지연 고정 루프가 락(lock) 되면, 전압제어 지연라인(40)의 지연 기간이 기준 클럭의 주기(Tref)와 같아지게 되는데, 전압제어 지연라인(40)은 여러 개의 지연 소자들로 이루어 지기 때문에 한 개의 지연소자가 갖는 지연 시간은 기준 클럭의 주기(Tref)/(전압제어 지연라인의 지연소자 개수)로 고정된다.

[0024] 지연 고정 루프의 전압제어 지연라인(40)과 VCO(50)가 동일한 지연 소자(replica delay cells)로 이루어지고, 공통의 제어 전압(Vdll) 또한 공유하기 때문에 지연 고정 루프가 락(lock) 되면서 결정되는 정보[지연소자 하나의 딜레이 = Tref/(전압제어 지연라인의 지연소자 개수)]가 VCO(50)의 지연소자에 전달된다.

[0025] 루프형 VCO(50)에서 지연소자 하나의 딜레이가 Td 일때 VCO(50)의 자주 주파수는 1/2/(VCO의 지연소자 개수)/Td 이기 때문에 지연 고정 루프가 락 되면 VCO의 자주주파수는 기준주파수의 [(VCDL의 지연소자 개수)/2/(VCO의 지연소자 개수)] 배가 된다. 따라서 전압제어 지연라인(40)의 지연소자 개수를 바꿀 수 있도록 설계하여 VCO(50)의 자주 주파수를 인젝션 락킹의 목표 주파수가 되도록 조절할 수 있다. 예를 들어, VCO(50)가 5개의 지연소자로 이루어진 경우, VCDL의 지연소자를 40개로 하면 VCO의 주파수는 기준주파수의 4 배(=40/2/5 배)가 되고 전압제어 지연라인(40)의 지연소자를 41개로 스위칭하면 VCO(50)의 주파수는 기준 주파수의 4.1 배(=41/2/5 배)가 된다. 지연 소자간의 미스매치로 인해 생기는 오차는 아주 작기 때문에 VCO(50)의 주파수는 인젝션 락킹 범위를 벗어나지 않는다.

[0026] 지연소자 하나의 딜레이(Td)가 DLL에 의해 일정하게 유지되기 때문에 PVT 변화가 있더라도 VCO 자주주파수는 변하지 않는다. 여기서, VCO(50)에 인젝션을 할 때, 목표 주파수(인젝션 됐을 때 VCO의 주파수)와 자주 주파수(인젝션이 되지 않을 때 VCO의 주파수)의 차이가 크면 VCO(50)의 노이즈 성능이 저하되고, 심하면 인젝션 락이 되지 않을 수도 있다. 하지만, 본 발명에서의 구조(전압제어 지연라인과 VCO의 지연소자를 동일하게 하고 같은 제어전압을 사용)를 도입하면 PVT 변화가 있더라도 VCO(50)의 자주 주파수가 항상 목표주파수에 가까이 있도록 할 수 있다.

[0027] 한편, VCO(50)는 높은 전압레벨의 루프필터(30)의 제어전압에 대응하여 높은 주파수의 출력신호(Fvco)를 생성하고 낮은 전압레벨의 발진 제어전압에 대응하여 낮은 주파수의 출력신호(Fvco)를 생성한다. 이러한 발진 제어전압(Vdll)의 전압레벨과 VCO(50)의 출력 주파수 관계는 설계에 따라 달라질 수 있다. 즉, 낮은 전압레벨의 발진 제어전압에 대응하여 높은 주파수의 출력신호(Fvco)를 생성하고, 높은 전압레벨의 발진 제어전압에 대응하여 낮은 주파수의 출력신호(Fvco)를 생성하는 것도 가능하다.

[0028] 본 발명에서는 주파수 체배 분주율을 더욱 세분화시키기 위해 루프형 VCO(50)를 적용하고, 루프형 VCO(50)에 인젝션 펄스를 순차적으로 인가함으로써, 더욱 세밀한 수로 주파수가 체배 되도록 한다.

[0029] 루프형 VCO(50)에 인젝션 펄스를 순차적으로 인가하기 위한 구성으로는 펄스 발생부(60)를 이용한다. 펄스 발생부(60)는 기준 클럭(Fref)을 이용해 적어도 한 클럭펄스 단위로 인젝션 클럭을 순차적으로 생성하고, 순차적으로 루프형 VCO(50)로 공급한다. 이에, 루프형 VCO(50)는 펄스 발생부(60)로부터 순차적으로 입력되는 인젝션 클럭 및 지연 고정 루프로부터의 제어 전압(Vdll)에 응답하여 출력신호(Fvco)의 주파수를 변경시켜 체배 주파수를 출력한다.

[0030] 도 2는 도 1에 도시된 펄스 발생부 및 VCO 구조를 구체적으로 나타낸 구성도이다.

[0031] 도 2에 도시된 VCO(50)는 서로 직렬 구조로 연결되면서도 루프형으로 배치된 복수의 인버터(51), 및 직렬 연결된 각각의 인버터(51) 사이 노드들에 각각 접속되도록 배치되며 펄스 발생부(60)로부터 순차적으로 입력되는 인젝션 펄스에 순차적으로 응답하여 각 인버터(51) 간의 노드들을 순차적으로 접지 단자로 연결시키는 복수의 스위칭 소자(T1 내지 T5)를 구비한다.

[0032] 펄스 발생부(60)는 입력되는 기준 클럭(Fref)의 주파수를 이용하여 인젝션 펄스를 생성하고, 인젝션 펄스를 각 인버터(51) 간에 배치된 각 스위칭 소자(T1 내지 T5)에 순차적으로 공급함으로써 각 스위칭 소자(T1 내지 T5)를 순차적으로 턴-온 시킨다.

[0033] 펄스 발생부(60)는 인젝션 펄스가 인가되는 위치를 다음 인젝션 펄스가 인가될 때마다 순차적으로 바꿔줌으로써, 루프형 VCO(50)의 각 스위칭 소자(T1 내지 T5)들 또한 인젝션 펄스가 인가될 때마다 순차적으로 턴-온되도록 한다.

[0034] 인젝션 체배 주파수가 N이고, VCO(50)의 자주 주파수가 목표 주파수(N × 인젝션 펄스의 주파수)에 가까우면 VCO(50)에 인젝션 펄스를 인가함으로써, VCO(50) 주파수를 목표 주파수로 락킹 시킬 수 있다. 따라서, N이 4인 경우에는 인젝션 펄스가 인가되는 위치는 제 1 스위칭 소자(T1)가 될 수 있으며, N이 4로 고정된 경우에는 인젝션 펄스가 계속 제 1 스위칭 소자(T1) 위치로 인가된다.

[0035] 반면, N이 4+1/10으로 설정된 경우, 첫번째 인젝션 펄스가 인가되는 위치는 제 2 스위칭 소자(T2)가 될 수 있으며, 다음 인젝션 펄스들은 제 3, 4, 5 그리고 제 1 스위칭 소자 순서(T2 → T3 → T4 → T5 → T1 → T2 → T3 → T4 ...)로 순차 인가된다.

[0036] 또한, N이 4+2/10으로 설정된 경우, 첫번째 인젝션 펄스가 인가되는 위치는 제 3 스위칭 소자(T3)가 될 수 있으며, 다음 인젝션 펄스들은 제 5, 2, 4 그리고 제 1 스위칭 소자 순서(T3 → T5 → T2 → T4 → T1 → T3 → T5 → T2 ...)로 순차 인가된다.

[0037] 이하에서는 상술한 구성을 이용하여 본 발명의 실시예에 의한 인젝션 락킹 기반 주파수 체배기의 구동 방법에 대하여 설명한다.

[0038] 도 3은 본 발명의 실시예에 의한 인젝션 락킹 기반 주파수 체배기의 구동 방법을 나타낸 순서도이다.

[0039] 도 3에 도시된 바와 같이, 위상 검출부(10)는 먼저 기준 클럭(Fref)과 피드백 클럭신호(Fvcdl)의 위상/주파수를 비교한 검출신호를 출력한다.(ST1) 그리고, 차지 펌핑부(20)는 위상 검출부(10)의 비교 검출신호에 의하여 루프필터(30)를 충/방전시키기 위한 펌핑 전류를 생성한다.(ST2)

[0040] 루프필터(30)에서 생성된 제어 전압(Vdll)은 전압제어 지연라인(40)의 제어 전압으로 인가되면서도 루프 바깥의 VCO(50)로 공급된다.(ST3) 위상 검출부(10)는 기준 클럭(Fref)과 주파수가 분주된 피드백 클럭신호(Fvcdl)의 위상 차이를 다시 검출하도록 동작되면서, 위와 같은 동작을 반복적으로 수행하면서 전압제어 지연라인(40)의 지연 시간이 기준 클럭 주파수(Tref)와 같아지도록 하는 제어전압(Vdll)을 출력한다. 여기서, 제어전압(Vdll)은 VCO로 전달됨으로써 VCO(50)의 자주 주파수가 [(VCDL의 지연소자 개수)/2/(VCO의 지연소자 개수) * 기준 클럭(Fref)과 주파수] 의 값을 유지할 수 있도록 한다.

[0041] 한편, 펄스 발생부(60)는 입력되는 기준 클럭(Fref)의 주파수의 인젝션 펄스를 생성하고, 분주된 인젝션 펄스를 각 인버터(51) 간에 배치된 각 스위칭 소자(T1 내지 T5)에 순차적으로 공급함으로써, 각 스위칭 소자(T1 내지 T5)를 순차적으로 턴-온 시킨다.(ST4) 즉, 펄스 발생부(60)는 분주된 인젝션 펄스가 인가되는 위치를 다음 인젝션 펄스가 인가될 때마다 순차적으로 바꿔줌으로써, 루프형 VCO(50)의 각 스위칭 소자(T1 내지 T5)들 또한 인젝션 펄스가 인가될 때마다 순차적으로 턴-온되도록 한다.

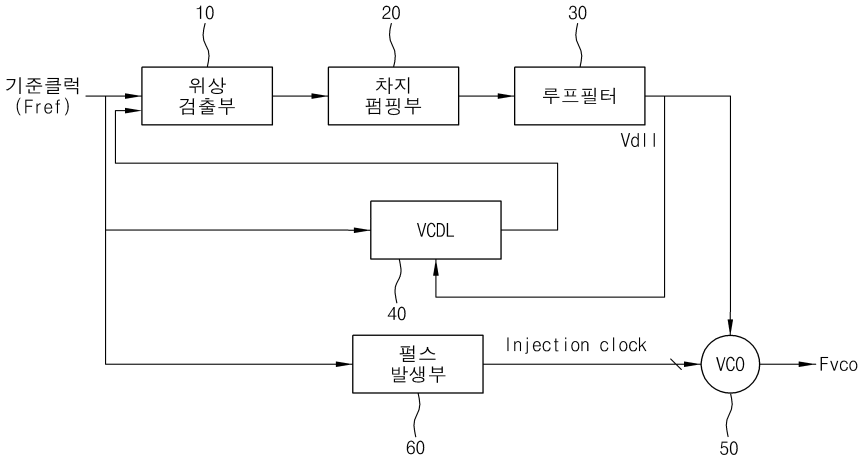
[0042] 이에, VCO(50)에 루프형으로 배치된 복수의 인버터(51)는 각 스위칭 소자(T1 내지 T5)의 턴-온 위치에 따라서 순차적으로 기준신호를 인젝션 받음으로써, 기준신호의 정수배 만이 아니라 분수배의 체배 주파수 또한 출력할 수 있다.

[0043] 이상에서 상술한 바와 같이, 상기와 같은 다양한 기술 특징을 갖는 본 발명의 실시 예에 따른 인젝션 락킹 기반 주파수 체배기 및 그 구동방법은 동일한 지연 소자로 이루어진 지연 고정 루프 회로와 루프형 전압 제어 발진기가 구비되도록 하고 루프형 전압 제어 발진기에 인젝션 펄스를 순차적으로 인가함으로써 PVT 변화에 따라 루프형 전압 제어 발진기의 자주 주파수를 교정 시켜줄 뿐만 아니라 더욱 세밀한 수로 주파수가 체배되도록 할 수 있다. 즉, 본 발명은 인젝션 락킹 기반 주파수 체배기의 PVT 내성을 향상시키며 주파수 체배율을 더욱 세분화시킬수 있다.

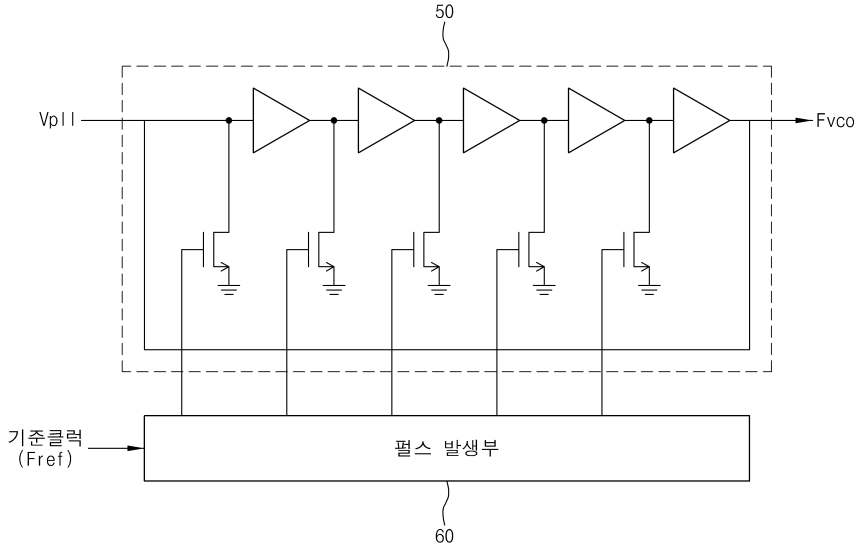
[0044] 상기에서는 본 발명의 실시예를 참조하여 설명하였지만, 해당 기술 분야에서 통상의 지식을 가진 자라면 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면

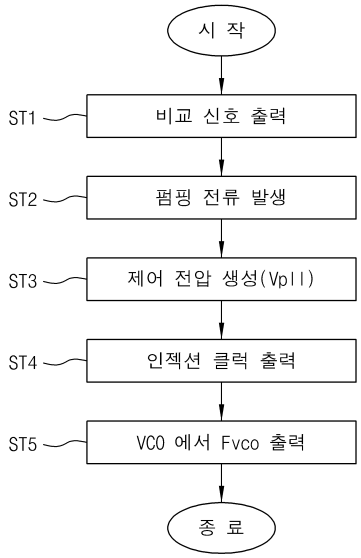
도면1


10
20
30
기준클럭
(Fref)
위상
검출부
차지
펌핑부
루프필터
Vdll
VCDL
40
펄스
발생부
Injection clock
VCO
Fvco
60
50

도면2


50
Vpll
Fvco
기준클럭
(Fref)
펄스 발생부
60

도면3


시 작
ST1
비교 신호 출력
ST2
펌핑 전류 발생
ST3
제어 전압 생성(Vpll)
ST4
인젝션 클럭 출력
ST5
VCO 에서 Fvco 출력
종 료