

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第3612759号
(P3612759)

(45) 発行日 平成17年1月19日(2005. 1. 19)

(24) 登録日 平成16年11月5日(2004.11.5)

(51) Int.Cl. ⁷	F I
GO6F 17/10	GO6F 17/10 F
H03D 1/00	H03D 1/00 A
H03D 3/00	H03D 3/00 A

請求項の数 2 (全 19 頁)

(21) 出願番号 特願平6-320191	(73) 特許権者 000006013 三菱電機株式会社 東京都千代田区丸の内二丁目2番3号
(22) 出願日 平成6年12月22日(1994.12.22)	
(65) 公開番号 特開平8-180039	(74) 代理人 100113077 弁理士 高橋 省吾
(43) 公開日 平成8年7月12日(1996.7.12)	(74) 代理人 100112210 弁理士 稲葉 忠彦
審査請求日 平成11年8月27日(1999.8.27)	(74) 代理人 100108431 弁理士 村上 加奈子
前置審査	(74) 代理人 100128060 弁理士 中鶴 一隆
	(72) 発明者 永田 洋男 鎌倉市上町屋325番地 三菱電機株式会 社 鎌倉製作所内
	最終頁に続く

(54) 【発明の名称】 振幅検出装置

(57) 【特許請求の範囲】

【請求項1】

固定小数点の複素データの実部を入力するIch(In-phase Channel)入力端子と、当該複素データの虚部を入力するQch(Quadrature Channel)入力端子と、IchデータとQchデータの平方和を計算する平方和演算器と、上記平方和演算器から出力される平方和データの桁上げを行うシフトアップデータおよび当該平方和演算器から出力される平方和データの桁下げを行うシフトダウンデータを、平方和データとの対応関係を表す真理値表に基いて出力するシフト量演算器と、上記平方和演算器から出力される平方和データと上記シフト量演算器から出力されるシフトアップデータとの倍精度乗算を行い、当該乗算結果のMSB(Most Significant Bit)とLSB(Least Significant Bit)の間の特定長のビットデータを出力する倍精度乗算器と、当該倍精度乗算器の出力するビットデータをアドレスとして、当該アドレスに対応する平方根データを出力する平方根演算器と、当該平方根データに上記シフト量演算器から出力されるシフトダウンデータを乗じる単精度乗算器と、当該単精度乗算結果を複素データの振幅データとして出力する振幅出力端子を備えたことを特徴とする振幅検出装置。

【請求項2】

固定小数点の複素データの実部を入力するIch入力端子と、複素データの虚部を入力するQch入力端子と、当該IchデータとQchデータの平方和を計算する平方和演算器と、上記平方和演算器から出力される平方和データの桁上げを行うシフトアップデータおよび当該平方和演算器から出力される平方和データの桁下げを行うシフトダウンデータを

、平方和データとの対応関係を表す真理値表に基いて出力するシフト量演算器と、上記平方和演算器から出力される平方和データと上記シフト量演算器から出力されるシフトアップデータとの倍精度乗算を行い、当該乗算結果のMSB(Most Significant Bit)とLSB (Least Significant Bit)の間のビットデータを出力する倍精度乗算器と、当該倍精度乗算器の出力するビットデータをアドレスとして、当該アドレスに対応する平方根データを出力する平方根演算器と、当該平方根データに上記シフト量演算器から出力されるシフトダウンデータを乗じる第1の単精度乗算器と、当該第1の単精度乗算結果からシフトアップデータとバイアスデータを計算するバイアス量演算器と、上記第1の単精度乗算器の単精度乗算結果に上記バイアス量演算器から出力されるシフトアップデータを乗じて、乗算結果の上位ビットと下位ビットの間のビットデータを出力する第2の単精度乗算器と、上記第2の単精度乗算器の出力するビットデータをアドレスとして、当該アドレスに対応する対数関数データを出力する対数関数演算器と、当該対数関数データに上記バイアスデータを加算する単精度加算器と、当該単精度加算器の加算結果の下位ビットを対数振幅データとして出力する対数振幅出力端子を備えたことを特徴とする振幅検出装置。

10

【発明の詳細な説明】

【0001】

【産業上の利用分野】

この発明は、大量のデータを高速・高精度に処理する要求があるレーダ信号処理システムの中で、固定小数点の複素データから振幅データないし対数振幅データを計算する振幅検出装置に関するものである。

20

【0002】

【従来の技術】

図7は従来の振幅検出装置を示すブロック図である。図において、1は複素データの実部を入力するI c h入力端子、2は複素データの虚部を入力するQ c h入力端子、7は単精度乗算器、8は複素データの振幅を出力する振幅出力端子、10は振幅データの対数を計算する対数関数演算器、11は単精度加算器、12は対数振幅データを出力する対数振幅出力端子、13は実数データの絶対値を計算する絶対値演算器、14は2個の実数データを比較して大きい方を選択する最大値演算器、15は2個の実数データを比較して小さい方を選択する最小値演算器、16は所望の定数を発生する定数発生器である。

【0003】

30

まず、従来の振幅検出装置の動作について説明する。I c h入力端子1から入力する複素データの実部をX、Q c h入力端子2から入力する複素データの虚部をYとおくと、絶対値演算回路13は実部データXおよび虚部データYの絶対値 $|X|$ および $|Y|$ を計算する。最大値演算器14および最小値演算器15は $|X|$ と $|Y|$ の中から、それぞれ大きい値および小さい値を計算する。定数発生器16が発生する定数をK($K = 0.4092$)とおくと、単精度乗算器7は最小値演算器15が計算した最小値と定数Kの乗算を行う。単精度加算器11は最大値演算器14が計算した最大値と単精度乗算器7が計算した乗算結果の加算を行う。振幅出力端子8は単精度加算器11が計算した加算結果を複素データ $X + jY$ (ここでjは虚数単位)の振幅データとして出力する。対数振幅出力端子12は対数関数演算器10が計算した振幅データの対数を対数振幅データとして出力する。このようにして求められた振幅データRおよび対数振幅データSはそれぞれ“数1”、“数2”で与えられる。

40

【0004】

【数1】

$$R = \max(|X|, |Y|) + K \times \min(|X|, |Y|)$$

ただし、 $K = 0.4092$

$|X| \geq |Y|$ のとき

$$\max(|X|, |Y|) = |X|$$

$$\min(|X|, |Y|) = |Y|$$

$|X| < |Y|$ のとき

$$\max(|X|, |Y|) = |Y|$$

$$\min(|X|, |Y|) = |X|$$

10

【0005】

【数2】

20

$$S = \log(R/R_{\min}) \times \frac{S_{\max}}{\log(R_{\max}/R_{\min})}$$

ただし、 $R_{\min}$ 、 $R_{\max}$ 、 $S_{\max}$ は R 、 S のフルスケールを表わす定数。

$$R_{\min} \leq R \leq R_{\max}$$

$$0 \leq S \leq S_{\max}$$

30

【0006】

次に、従来の振幅検出装置における検出誤差について説明する。いま、複素データの振幅を1としたとき、“数1”による振幅データ R は図8の実線に示す通り、8種類の円弧を組み合わせた曲線で表わされる。検出誤差は複素データの位相 θ ($0 \leq \theta < 2\pi$) によって変動するが、平均値が“数3”の通り5.3%、最大値は“数4”の通り8.0%となる。

【0007】

【数3】

$$\begin{aligned}
 \text{平均値: } R &= \frac{1}{\pi/4} \int_0^{\pi/4} (\cos \theta + K \cdot \sin \theta) d\theta \\
 &= \frac{4}{\pi} \left\{ \frac{\sqrt{2}}{2} - K \left(\frac{\sqrt{2}}{2} - 1 \right) \right\} \\
 &\approx 1.053
 \end{aligned}$$

ただし、 $K = 0.4092$

10

【0008】

【数4】

$$\begin{aligned}
 \frac{dR}{d\theta} &= -\sin \theta + K \cdot \cos \theta \\
 \theta &= \tan^{-1} K \text{ のとき } \frac{dR}{d\theta} = 0
 \end{aligned}$$

$$\text{最大値: } R = \cos(\tan^{-1} K) + K \cdot \sin(\tan^{-1} K)$$

$$\approx 1.080$$

ただし、 $K = 0.4092$

20

【0009】

一方、対数関数演算器10には振幅データRをアドレスとして、対数振幅データSを出力するROM(Read Only Memory)が使用されている。単精度加算器11の出力データ長を16ビットとすると、16ビットのアドレスと64kワード(ここで、1ワードは16ビット、1kワードは1024ワード)のメモリ容量を持つROMが必要となるが、ハードウェア量の肥大化を考えれば、現実的な値ではない。そこで、従来の振幅検出装置では単精度加算器11の出力データから下位ビットを切り捨て、残る上位ビットをROMのアドレスとして入力している。“表1”には、標準的な市販部品で実現可能な12ビットアドレス・4kワードROMの真理値表を示す。

30

【0010】

【表1】

ア ド レ ス		デ ー タ	
2進表示 MSB LSB	10進表示	2進表示 MSB LSB	10進表示
0000 0000 0000	0	0000 0000 0000 0000	0
0000 0000 0001	1	0000 0000 0000 0000	0
0000 0000 0010	2	0001 0000 0000 0000	4096
0000 0000 0011	3	0001 1001 0101 1100	6492
0000 0000 0100	4	0010 0000 0000 0000	8192
0000 0000 0101	5	0010 0101 0010 0111	9511
0000 0000 0110	6	0010 1001 0101 1100	10588
0000 0000 0111	7	0010 1100 1110 1011	11499
0000 0000 1000	8	0011 0000 0000 0000	12288
0000 0000 1001	9	0011 0010 1011 1000	12984
0000 0000 1010	10	0011 0101 0010 0111	13607
0000 0000 1011	11	0011 0111 0101 1010	14170
0000 0000 1100	12	0011 1001 0101 1100	14684
0000 0000 1101	13	0011 1011 0011 0101	15157
0000 0000 1110	14	0011 1100 1110 1011	15595
0000 0000 1111	15	0011 1110 1000 0011	16003
0000 0001 0000	16	0100 0000 0000 0000	16384
⋮	⋮	⋮	⋮
0000 0010 0000	32	0101 0000 0000 0000	20480
⋮	⋮	⋮	⋮
0000 0100 0000	64	0110 0000 0000 0000	24576
⋮	⋮	⋮	⋮
0000 1000 0000	128	0111 0000 0000 0000	28672
⋮	⋮	⋮	⋮
0001 0000 0000	256	1000 0000 0000 0000	32768
⋮	⋮	⋮	⋮
0010 0000 0000	512	1001 0000 0000 0000	36864
⋮	⋮	⋮	⋮
0100 0000 0000	1024	1010 0000 0000 0000	40960
⋮	⋮	⋮	⋮
1000 0000 0000	2048	1011 0000 0000 0000	45056
⋮	⋮	⋮	⋮
1111 1111 1111	4095	1011 1111 1111 1111	49151

MSB:Most Significant Bit
LSB:Least Significant Bit

【 0 0 1 1 】

さらに、振幅データ R と対数振幅データ S の関係を表わしたグラフを図 9 に示す。R 16 の小振幅領域では下位 4 ビットを切り捨てた影響からその対数が常に S = 0 となり、対数振幅データ S の単調増加性は消失していることが分かる。

【 0 0 1 2 】

10

20

30

40

50

【発明が解決しようとする課題】

上記のような振幅検出装置では、平均 5 . 3 %、最大 8 . 0 % の振幅検出誤差を有するため、振幅データの S / N 比 (S i g n a l t o N o i s e R a t i o) を劣化させるという問題点があった。

【 0 0 1 3 】

また、対数振幅データの全領域で単調増加性を保持するためには、対数関数演算器のメモリ容量が肥大化するという問題点があった。

【 0 0 1 4 】

この発明は、かかる課題を解決するためになされたものであり、振幅検出誤差を低減することおよび対数関数演算器のメモリ容量を削減することを目的としている。

10

【 0 0 1 5 】

【課題を解決するための手段】

この発明による振幅検出装置は、複素データにおける実部と虚部の平方和を求め、その平方根から振幅データを計算する機能を持つものである。

【 0 0 1 6 】

また、対数関数演算器の入力データには振幅値に応じた乗算を加え、出力データには乗数に応じた加算を行う機能を持つものである。

【 0 0 1 7 】

【作用】

複素データにおける実部と虚部の平方和を求め、その平方根から振幅データを計算することによって、従来の振幅検出装置よりも振幅検出誤差を低減することができる。

20

【 0 0 1 8 】

また、対数関数演算器の入力データには振幅値に応じた乗算を加え、出力データには乗数に応じた加算を施すことによって、対数関数演算器のメモリ容量を削減することができる。

【 0 0 1 9 】

【実施例】

実施例 1 .

図 1 はこの発明の一実施例を示すブロック図である。図において、1, 2, 7, 8 は従来の振幅検出装置と全く同一のものである。3 は I c h データと Q c h データの平方和を計算する平方和演算器、4 は平方和データからシフトアップデータとシフトダウンデータを計算するシフト量演算器、5 は平方和データとシフトアップデータを乗じる倍精度乗算器、6 は倍精度乗算結果の平方根を計算する平方根演算器である。

30

【 0 0 2 0 】

まず、図 1 に示した振幅検出装置の動作について説明する。I c h 入力端子 1 から入力する複素データの実部を X、Q c h 入力端子 2 から入力する複素データの虚部を Y とおく。X, Y を符号付き 16 ビット固定小数点データとすると、平方和演算器 3 が出力する平方和データ $X^2 + Y^2$ は符号なし 31 ビット固定小数点データとなる。シフト量演算器 4 が出力するシフトアップデータ A およびシフトダウンデータ B と平方和データ $X^2 + Y^2$ の関係を表わした真理値表を“表 2”及び“表 3”に示す。

40

【 0 0 2 1 】

【表 2】

$x^2 + y^2$								シフトレジスタ: A							
2進表示				2進表示				2進表示				2進表示			
MSB			LSB	MSB			LSB	MSB			LSB	MSB			LSB
000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0001	0000	0000	0000	0000	0000
000	0000	0000	0000	0000	1111	1111	1111	0000	0000	0001	0000	0000	0000	0000	0000
000	0000	0000	0000	0000	0001	0000	0000	0000	0000	0000	0100	0000	0000	0000	0000
000	0000	0000	0000	0011	1111	1111	1111	0000	0000	0000	0100	0000	0000	0000	0000
000	0000	0000	0000	0100	0000	0000	0000	0000	0000	0000	0001	0000	0000	0000	0000
000	0000	0000	0000	1111	1111	1111	1111	0000	0000	0000	0001	0000	0000	0000	0000
000	0000	0000	0001	0000	0000	0000	0000	0000	0000	0000	0000	0100	0000	0000	0000
000	0000	0000	0011	1111	1111	1111	1111	0000	0000	0000	0000	0100	0000	0000	0000
000	0000	0000	0001	0000	0000	0000	0000	0000	0000	0000	0000	0001	0000	0000	0000
000	0000	0000	0011	1111	1111	1111	1111	0000	0000	0000	0000	0100	0000	0000	0000
000	0000	0100	0000	0000	0000	0000	0000	0000	0000	0000	0000	0001	0000	0000	0000
000	0000	1111	1111	1111	1111	1111	1111	0000	0000	0000	0000	0001	0000	0000	0000
000	0001	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0100	0000	0000
000	0011	1111	1111	1111	1111	1111	1111	0000	0000	0000	0000	0000	0000	0100	0000
000	0100	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0001	0000	0000
000	1111	1111	1111	1111	1111	1111	1111	0000	0000	0000	0000	0000	0000	0001	0000
001	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0100
011	1111	1111	1111	1111	1111	1111	1111	0000	0000	0000	0000	0000	0000	0000	0100
100	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0001
111	1111	1111	1111	1111	1111	1111	1111	0000	0000	0000	0000	0000	0000	0000	0001

MSB: Most Significant Bit
LSB: Least Significant Bit

【 0 0 2 2 】

【 表 3 】

$X^2 + Y^2$								シフトカウンタ:B			
2進表示								2進表示			
MSB							LSB	MSB			LSB
000	0000	0000	0000	0000	0000	0000	0000	0000	0000	0100	0000
000	0000	0000	0000	0000	1111	1111	1111	0000	0000	0100	0000
000	0000	0000	0000	0000	0001	0000	0000	0000	0000	1000	0000
000	0000	0000	0000	0000	0011	1111	1111	0000	0000	1000	0000
000	0000	0000	0000	0000	0100	0000	0000	0000	0001	0000	0000
000	0000	0000	0000	0000	1111	1111	1111	0000	0001	0000	0000
000	0000	0000	0000	0001	0000	0000	0000	0000	0010	0000	0000
000	0000	0000	0000	0011	1111	1111	1111	0000	0010	0000	0000
000	0000	0000	0100	0000	0000	0000	0000	0000	0100	0000	0000
000	0000	0000	1111	1111	1111	1111	1111	0000	0100	0000	0000
000	0000	0001	0000	0000	0000	0000	0000	0000	1000	0000	0000
000	0000	0011	1111	1111	1111	1111	1111	0000	1000	0000	0000
000	0000	0100	0000	0000	0000	0000	0000	0001	0000	0000	0000
000	0000	1111	1111	1111	1111	1111	1111	0001	0000	0000	0000
000	0001	0000	0000	0000	0000	0000	0000	0010	0000	0000	0000
000	0011	1111	1111	1111	1111	1111	1111	0010	0000	0000	0000
000	0100	0000	0000	0000	0000	0000	0000	0100	0000	0000	0000
000	1111	1111	1111	1111	1111	1111	1111	0100	0000	0000	0000
001	0000	0000	0000	0000	0000	0000	0000	1000	0000	0000	0000
011	1111	1111	1111	1111	1111	1111	1111	1000	0000	0000	0000
100	0000	0000	0000	0000	0000	0000	0000	1111	1111	1111	1111
111	1111	1111	1111	1111	1111	1111	1111	1111	1111	1111	1111

MSB:Most Significant Bit
LSB:Least Significant Bit

【 0 0 2 3 】

倍精度乗算器 5 では、3 1 ビットの平方和データ $X^2 + Y^2$ と、3 2 ビットのシフトアップデータ A との倍精度乗算を行う、乗算結果 $A \cdot (X^2 + Y^2)$ のデータ長は 6 3 ビットであるが、上位の 3 2 ビットは常に 0 である。そこで、後段の平方根演算器 6 には 3 1 ビット目 (MSB を 6 3 ビット目、LSB を 0 ビット目と数える。MSB: Most Significant Bit, LSB: Least Significant Bit) から 2 0 ビット目までの 1 2 ビットデータを乗算結果 Z として出力する。

【 0 0 2 4 】

平方根演算器 6 は、12 ビットの倍精度乗算結果 Z をアドレスとして、16 ビットの平方根データ U を出力する ROM で実現する。ROM のアドレスとデータの間を “ 表 4 ” に、倍精度乗算結果 Z と平方根データ U の間を 図 3 に示す。

【 0 0 2 5 】

【 表 4 】

ア ド レ ス		デ ー タ	
2進表示 MSB LSB	10進表示	2進表示 MSB LSB	10進表示
0000 0000 0000	0	0000 0000 0000 0000	0
0000 0000 0001	1	0000 0100 0000 0000	1024
0000 0000 0010	2	0000 0101 1101 0000	1448
0000 0000 0011	3	0000 0110 1110 1110	1774
0000 0000 0100	4	0000 1000 0000 0000	2048
0000 0000 0101	5	0000 1000 1111 0010	2290
0000 0000 0110	6	0000 1001 1100 1100	2508
0000 0000 0111	7	0000 1010 1001 0101	2709
0000 0000 1000	8	0000 1011 0101 0000	2896
0000 0000 1001	9	0000 1100 0000 0000	3072
0000 0000 1010	10	0000 1100 1010 0110	3238
0000 0000 1011	11	0000 1101 0100 0100	3396
0000 0000 1100	12	0000 1101 1101 1011	3547
0000 0000 1101	13	0000 1110 0110 1100	3692
0000 0000 1110	14	0000 1110 1111 0111	3831
0000 0000 1111	15	0000 1111 0111 1110	3966
0000 0001 0000	16	0001 0000 0000 0000	4096
⋮	⋮	⋮	⋮
0000 0010 0000	32	0001 0110 1010 0001	5793
⋮	⋮	⋮	⋮
0000 0100 0000	64	0010 0000 0000 0000	8192
⋮	⋮	⋮	⋮
0000 1000 0000	128	0010 1101 0100 0001	11585
⋮	⋮	⋮	⋮
0001 0000 0000	256	0100 0000 0000 0000	16384
⋮	⋮	⋮	⋮
0010 0000 0000	512	0101 1010 1000 0010	23170
⋮	⋮	⋮	⋮
0100 0000 0000	1024	1000 0000 0000 0000	32768
⋮	⋮	⋮	⋮
1000 0000 0000	2048	1011 0101 0000 0101	46341
⋮	⋮	⋮	⋮
1111 1111 1111	4095	1111 1111 1111 1000	65528

MSB:Most Significant Bit
LSB:Least Significant Bit

【 0 0 2 6 】

単精度乗算器 7 では、 1 6 ビットのシフトダウンデータ B と、 1 6 ビットの平方根データ U との単精度乗算を行う。乗算結果 B ・ U のデータ長は 3 2 ビットとなるが、後段の振幅

10

20

30

40

50

出力端子 8 には上位の 16 ビットを振幅データ V として出力する。これまで述べてきたデータ X, Y, A, B, Z, U, V をデータフロー図に整理したものを図 4 に示す。最終的に得られた振幅データ V を X, Y, A, B で表わすと、“数 5”の通りとなる。

【0027】

【数 5】

$$V = \frac{B \cdot \sqrt{A \cdot (X^2 + Y^2)}}{65536}$$

10

【0028】

一方、“表 2”および“表 3”に示す通り、A, B には“数 6”の関係が成立することから、振幅データ V は“数 7”と表わされる。

【0029】

【数 6】

$$B \cdot \sqrt{A} = 65536$$

20

【0030】

【数 7】

$$V = \sqrt{X^2 + Y^2}$$

$$= |X + jY|$$

30

【0031】

次に、図 4 のデータフローで求められた振幅データ V の振幅検出誤差について説明する。I c h データ X および Q c h データ Y は符号付き 16 ビット固定小数点データであるから、その量子化誤差は最大値が 0.0015%、平均値が 0.0009% であるが、平方和データ $X^2 + Y^2$ を計算する過程で量子化誤差の最大値は 4 倍の 0.0061%、平均値は 2 倍の 0.0018% に増加する。なお、平方和データ $X^2 + Y^2$ とシフトアップデータ A を乗算する過程ではデータの桁上げが行われているだけであるため、乗算結果 $A \cdot (X^2 + Y^2)$ の量子化誤差は平方和データ $X^2 + Y^2$ の量子化誤差に等しい。これに対して、平方根演算器 6 に使用される ROM のアドレス Z は 12 ビットであることから最大 0.0122%、平均 0.0070% の量子化誤差を持つ。また、図 3 に示す通り、Z に対する平方根データ U の変化率 dU/dZ は、 $Z = 4096$ で 8 であるから、平方根データ U の量子化誤差は符号なし 16 ビット固定小数点データの 8 倍すなわち最大 0.0061%、平均 0.0035% となる。平方根データ U とシフトダウンデータ B を乗算する過程ではデータの桁下げが行われているだけであるため、乗算結果 $B \cdot U$ の量子化誤差は平方根データ U の量子化誤差に等しい。上記に示した各演算器の量子化誤差を合計すると、最大値は 0.0244%、平均値は 0.0075% と算出することができる。従来の振幅検出装置と比較して、振幅検出誤差の最大値は約 1/300、平均値は約 1/700 に改善していることが分かる。

40

【0032】

実施例 2.

50

図 2 はこの発明の他の実施例を示すブロック図である。図において、1, 2, 7, 8, 10, 11, 12 は従来の振幅検出装置と全く同一のものである。3 は I c h データと Q c h データの平方根を計算する平方和演算器、4 は平方和データからシフトアップデータとシフトダウンデータを計算するシフト量演算器、5 は平方和データとシフトアップデータを乗じる倍精度乗算器、6 は倍精度乗算結果の平方根を計算する平方根演算器、7 は平方根データとシフトダウンデータないし振幅データとシフトアップデータを乗じる単精度乗算器、9 は振幅データからシフトアップデータとバイアスデータを計算するバイアス量演算器である。

【0033】

まず、図 2 に示した振幅検出装置の動作について説明する。I c h 入力端子 1 から入力する複素データの実部を X、Q c h 入力端子 2 から入力する複素データの虚部を Y とおく。X, Y を符号付き 16 ビット固定小数点データとすると、平方和演算器 3 が出力する平方和データ $X^2 + Y^2$ は符号なし 31 ビット固定小数点データとなる。シフト量演算器 4 が出力するシフトアップデータ A およびシフトダウンデータ B と平方和データ $X^2 + Y^2$ の関係を表わした真理値表は前述の表 2 及び“表 3”の通り。

10

【0034】

倍精度乗算器 5 では、31 ビットの平方和データ $X^2 + Y^2$ と、32 ビットのシフトアップデータ A との倍精度乗算を行う、乗算結果 $A \cdot (X^2 + Y^2)$ のデータ長は 63 ビットであるが、上位の 32 ビットは常に 0 である。そこで、後段の平方根演算器 6 には 31 ビット目 (MSB を 63 ビット目、LSB を 0 ビット目と数える) から 20 ビット

20

【0035】

平方根演算器 6 は、12 ビットの倍精度乗算結果 Z をアドレスとして、16 ビットの平方根データ U を出力する ROM で実現する。ROM のアドレスとデータの関係は“表 4”に、倍精度乗算結果 Z と平方根データ U の関係は図 3 に示す通りとなる。

【0036】

単精度乗算器 7 では、16 ビットのシフトダウンデータ B と、16 ビットの平方根データ U との単精度乗算を行う。乗算結果 $B \cdot U$ のデータ長は 32 ビットとなるが、後段のバイアス量演算器 9 には上位の 16 ビットを振幅データ V として出力する。これまで述べてきたデータ X, Y, A, B, Z, U, V をデータフロー図に整理したものを図 4 に示す。単精度乗算器 7 から得られた振幅データ V を X, Y, A, B で表わすと、“数 5”の通りとなる。

30

【0037】

一方、“表 2”および“表 3”に示す通り、A, B には“数 6”の関係が成立することから、振幅データ V は“数 7”と表わされる。

【0038】

バイアス量演算器 9 は振幅データ V の値に応じて、“表 5”に示すシフトアップデータ C および“表 6”に示すバイアスデータ D を出力する。

【0039】

【表 5】

40

$(X^2 + Y^2)^{1/2}$		ビット77777777:C			
MSB	2進表示 LSB	10進表示	MSB	2進表示 LSB	10進表示
0000	0000 0000 0000	0	0000	0000 0001 0000	16
	⋮	⋮		⋮	⋮
0000	1111 1111 1111	4095	0000	0000 0001 0000	16
0001	0000 0000 0000	4096	0000	0000 0000 1000	8
	⋮	⋮		⋮	⋮
0001	1111 1111 1111	8191	0000	0000 0000 1000	8
0010	0000 0000 0000	8192	0000	0000 0000 0100	4
	⋮	⋮		⋮	⋮
0011	1111 1111 1111	16383	0000	0000 0000 0100	4
0100	0000 0000 0000	16384	0000	0000 0000 0010	2
	⋮	⋮		⋮	⋮
0111	1111 1111 1111	32767	0000	0000 0000 0010	2
1000	0000 0000 0000	32768	0000	0000 0000 0001	1
	⋮	⋮		⋮	⋮
1111	1111 1111 1111	65535	0000	0000 0000 0001	1

MSB: Most Significant Bit
LSB: Least Significant Bit

【 0 0 4 0 】

【 表 6 】

$(X^2 + Y^2)^{1/2}$		ハーフワードD	
2進表示 MSB LSB	10進表示	2進表示 MSB LSB	10進表示
0000 0000 0000 0000	0	0000 0000 0000 0000	0
⋮	⋮	⋮	⋮
0000 1111 1111 1111	4095	0000 0000 0000 0000	0
0001 0000 0000 0000	4096	0001 0000 0000 0000	4096
⋮	⋮	⋮	⋮
0001 1111 1111 1111	8191	0001 0000 0000 0000	4096
0010 0000 0000 0000	8192	0010 0000 0000 0000	8192
⋮	⋮	⋮	⋮
0011 1111 1111 1111	16383	0010 0000 0000 0000	8192
0100 0000 0000 0000	16384	0011 0000 0000 0000	12288
⋮	⋮	⋮	⋮
0111 1111 1111 1111	32767	0011 0000 0000 0000	12288
1000 0000 0000 0000	32768	0100 0000 0000 0000	16384
⋮	⋮	⋮	⋮
1111 1111 1111 1111	65535	0100 0000 0000 0000	16384

MSB:Most Significant Bit
LSB:Least Significant Bit

【 0 0 4 1 】

単精度乗算器 7 では、16 ビットの振幅データ V と 16 ビットのシフトアップデータ C との単精度乗算を行う。乗算結果 $C \cdot V$ のデータ長は 32 ビットであるが、上位 16 ビットは常に 0 である。そこで、後段の対数関数演算器 10 には 15 ビット目から 4 ビット目の 12 ビットデータを乗算結果 R として出力する。

【 0 0 4 2 】

対数関数演算器 10 は、12 ビットの単精度乗算結果 R をアドレスとして、16 ビットの前数データ S を出力する ROM で実現する。ROM のアドレスとデータの関係は“表 1”に、単精度乗算結果 R と対数データ S の関係は図 9 に示す通りとなる。

【 0 0 4 3 】

単精度加算器 11 では、16 ビットのバイアスデータ D と、16 ビットの前数データ S との単精度加算を行う。加算結果 $D + S$ のデータ長は 17 ビットとなるが、MSB は常に 0 であるため、後段の対数振幅出力端子 12 には下位 16 ビットを対数振幅データ W として出力する。これまでに述べてきたデータ V, C, D, R, S, W をデータフロー図に整理したものを図 5 に示す。最終的に得られた対数振幅データ W を V, C, D で表わすと、“数 8”の通りとなる。

【 0 0 4 4 】

【 数 8 】

$$V = D + 4096 \cdot \frac{\log(C \cdot V / 16)}{\log 2}$$

10

20

30

40

50

【 0 0 4 5 】

一方、“表 5”および“表 6”に示す通り、C、Dには“数 9”の関係が成立することから、対数振幅データWは“数 10”と表わされる。

【 0 0 4 6 】

【数 9】

$$D + 4096 \cdot \frac{\log C}{\log 2} = 16384$$

【 0 0 4 7 】

10

【数 10】

$$W = 4096 \cdot \frac{\log V}{\log 2}$$

$$= 4096 \cdot \frac{\log |X + jY|}{\log 2}$$

20

【 0 0 4 8 】

さらに、振幅データVと対数振幅データWの関係を表わしたグラフを図 6 に示す。図 2 による振幅検出装置は従来の振幅検出装置と同じ対数関数演算器を使用しているにも関わらず、対数関数が定義されるVの全領域で対数振幅データWの単調増加性は保たれていることが分かる。

【 0 0 4 9 】

【発明の効果】

この発明は、以上説明したように構成されているので、以下に記載されたような効果を奏する。

【 0 0 5 0 】

30

従来の振幅検出装置よりも振幅検出誤差を低減することができる。

【 0 0 5 1 】

また、対数関数演算器のメモリ容量を増やすことなく、全領域の単調増加性を保つことができる。

【図面の簡単な説明】

【図 1】この発明の一実施例を示すブロック図である。

【図 2】この発明の他の実施例を示すブロック図である。

【図 3】図 1 に示した平方根演算器の入出力特性を表わすグラフである。

【図 4】図 1 に示した振幅検出装置の平方根演算を表わすデータフロー図である。

【図 5】図 2 に示した振幅検出装置の対数関数演算を表わすデータフロー図である。

40

【図 6】図 2 に示した対数関数演算器の入出力特性を表わすグラフである。

【図 7】従来の振幅検出装置を示すブロック図である。

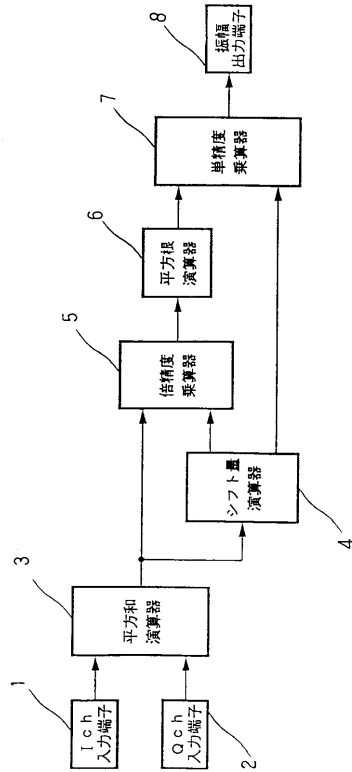
【図 8】従来の振幅検出装置による振幅の入出力特性を表わすグラフである。

【図 9】従来の振幅検出装置による対数振幅の入出力特性を表わすグラフである。

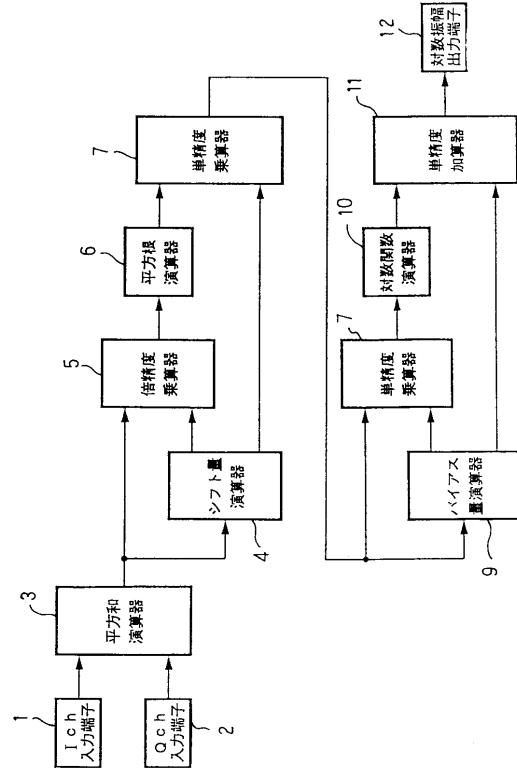
【符号の説明】

1 I c h 入力端子、2 Q c h 入力端子、3 平方和演算器、4 シフト量演算器、5 倍精度乗算器、6 平方根演算器、7 単精度乗算器、8 振幅出力端子、9 バイアス量演算器、10 対数関数演算器、11 単精度加算器、12 対数振幅出力端子。

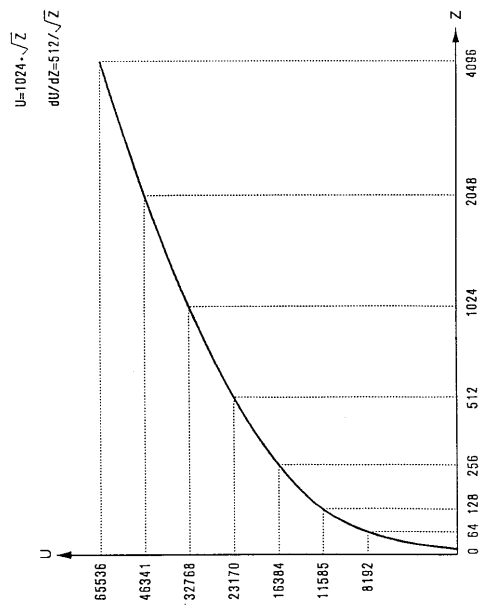
【図 1】



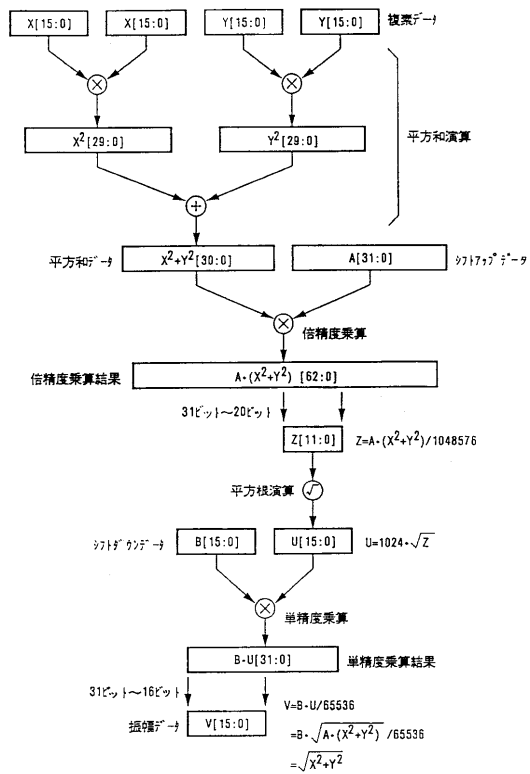
【図 2】



【図 3】

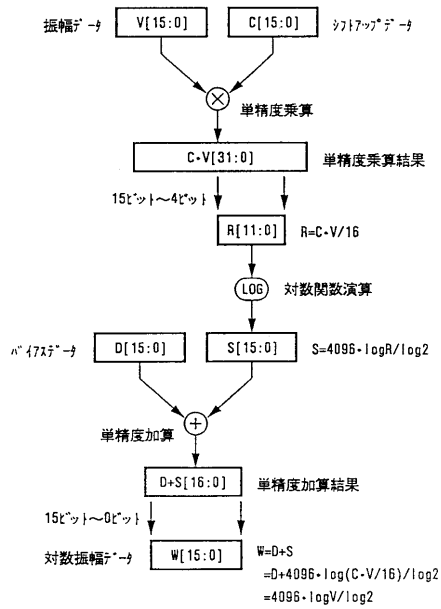


【図 4】



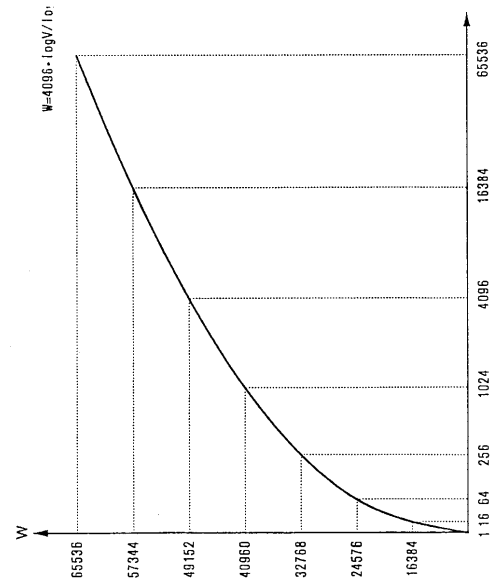
(注) $X[15:0]$ は X の 16 ビット長が 16 ビット、 $X[15]$ がMSB、 $X[0]$ がLSBであることを表す。

【図 5】

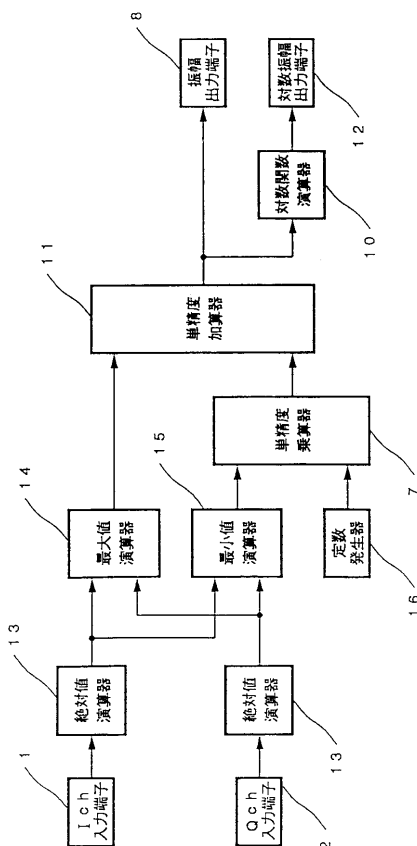


(注) $V[15:0]$ は V のビット長が16ビット、 $V[15]$ がMSB、 $V[0]$ がLSBであることを表す。

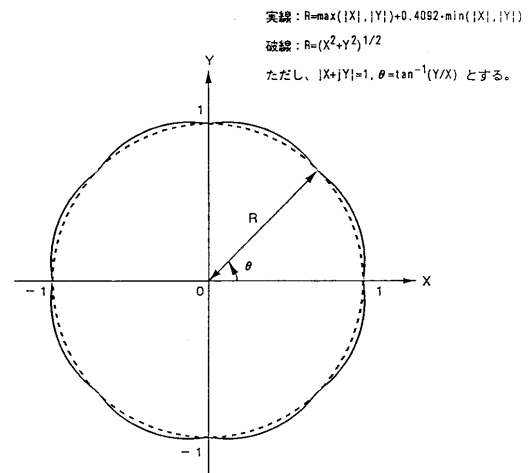
【図 6】



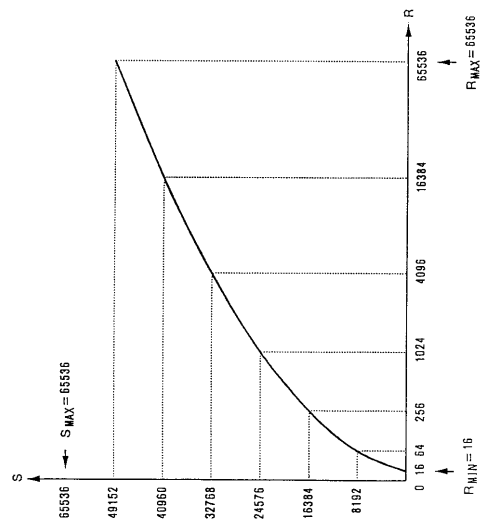
【図 7】



【図 8】



【 図 9 】



フロントページの続き

審査官 鳥居 稔

- (56)参考文献 特開昭59-216247(JP,A)
特開昭61-115169(JP,A)
特開平06-078012(JP,A)
特開平03-077133(JP,A)

(58)調査した分野(Int.Cl.⁷, DB名)

G06F 17/10-18
G06F 7/38-72
H03D 1/00—5/00