



19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA

11 Número de publicación: **2 284 658**

51 Int. Cl.:
H04L 27/20 (2006.01)
H04L 27/34 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

86 Número de solicitud europea: **01946645 .7**
86 Fecha de presentación : **21.06.2001**
87 Número de publicación de la solicitud: **1295450**
87 Fecha de publicación de la solicitud: **26.03.2003**

54 Título: **Transmisor de banda ultra ancha.**

30 Prioridad: **21.06.2000 US 599969**

45 Fecha de publicación de la mención BOPI:
16.11.2007

45 Fecha de la publicación del folleto de la patente:
16.11.2007

73 Titular/es: **Pulse-Link, Incorporated**
9155 Brown Deer Road, Suite 8
San Diego, California 92121, US

72 Inventor/es: **Aiello, Roberto;**
Rogerson, Gerald;
Sparrell, Carlton y
Tuft, Jacob

74 Agente: **Elzaburu Márquez, Alberto**

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín europeo de patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre concesión de Patentes Europeas).

DESCRIPCIÓN

Transmisor de banda ultra ancha.

5 **Antecedentes de la invención****1. Campo de la invención**

Esta invención se refiere en general a un transmisor de datos inalámbrico. Más en particular, la invención se refiere a un sistema de transmisor de banda ultra ancha para transmitir señales de banda base de acuerdo con el preámbulo de la reivindicación 1 (véase el documento US-A-5.952.956).

2. La técnica anterior

La comunicación inalámbrica se basa cada vez más en la transmisión de datos en formatos digitales. Típicamente, una corriente de datos es modulada sobre una frecuencia portadora, y la señal portadora modulada es transmitida a través de un canal de comunicaciones desde un transmisor a un receptor. En general, estos sistemas de comunicaciones utilizan portadoras moduladas convencionales de banda estrecha para comunicación de red inalámbrica.

Existen importantes desventajas asociadas con la utilización de frecuencias portadoras moduladas convencionales de banda estrecha. En particular, en ambientes de múltiples trayectos tales como habitaciones interiores y edificios, la comunicación de datos se degrada a causa de la propagación por múltiples trayectos o el desvanecimiento y puede dar por resultado una recepción pobre de señales. Además, el uso rápidamente creciente de productos inalámbricos de consumo ha “abarrotaado las ondas aéreas” y dará por resultado una interferencia creciente con la recepción de datos. Todavía más, las portadoras moduladas de banda estrecha se basan en el uso de componentes relativamente costosos tales como filtros de alta calidad, osciladores locales precisos de alta frecuencia y amplificadores de potencia.

Originalmente se desarrollaron señales de espectro disperso para comunicaciones digitales que se utilizaron para comunicaciones militares a fin de proporcionar resistencia a las interferencias o al ocultamiento de la señal transmitiendo la señal a baja potencia y de este modo hacer difícil que un oyente involuntario detecte su presencia en el ruido. Más recientemente, se han desarrollado señales de espectro disperso para proporcionar comunicaciones fiables en una diversidad de aplicaciones civiles, incluidas comunicaciones vehiculares móviles.

Hay varios tipos de señales de espectro disperso. En un tipo, los elementos básicos de un sistema de comunicaciones digitales de espectro disperso incluyen un codificador de canales, un modulador, un decodificador de canales, un desmodulador y dos generadores de secuencia sincronizada, el primero que conecta con el modulador en el extremo de transmisión y el segundo que conecta con un desmodulador en el extremo de recepción. Estos dos generadores producen una secuencia de valor binario que se usa para cambiar periódicamente la frecuencia portadora y por tanto extender la frecuencia de las señales transmitidas en el modulador y seguir la frecuencia portadora de las señales recibidas en el desmodulador.

En el espectro disperso de frecuencia esperada basada en portadora el ancho de banda de canal disponible está subdividido en un gran número de segmentos de frecuencia no solapados. En cualquier intervalo de señales la portadora de señal transmitida ocupa uno de los segmentos de frecuencia disponibles. La selección de los segmentos de frecuencia en cada intervalo de señales es realizada en secuencia o de manera pseudoaleatoria según la salida desde el generador de pseudoruidos. La sintonización del receptor sigue la esperanza de frecuencia de la portadora transmitida.

Otro sistema alternativo de comunicaciones de espectro disperso utiliza señales de banda base. En la comunicación de espectro disperso de banda base, la información puede ser transmitida en cortos impulsos, modulada por técnicas de modulación relativamente sencillas, con potencia dispersa a través de una banda de frecuencia. Con el espectro de señales disperso a través de una banda de frecuencia, pueden evitarse el desvanecimiento selectivo y otras desventajas de la comunicación de banda estrecha. Se ha usado previamente tecnología de banda base en aplicaciones de radar, en que un solo impulso corto es dirigido a un blanco. El impulso corto, disperso a través de un ancho de banda grande, ha reducido en gran medida la densidad de potencia espectral y, por tanto, tiene una probabilidad reducida de detección e interferencia.

La banda ultra ancha (UWB) es una tecnología inalámbrica para transmitir grandes cantidades de datos digitales a través de un espectro amplio de bandas de frecuencia con una potencia muy baja. La UWB es una prolongación de la tecnología convencional de espectro disperso. La distinción principal es que mientras que las señales convencionales de espectro disperso requieren unos pocos megahercios hasta aproximadamente 20 a 30 MHz de ancho de banda, la UWB usa muchísimo más espectro desde unos pocos megahercios a varios gigahercios. Por consiguiente, los sistemas de comunicaciones UWB transmiten impulsos digitales que son temporizados de manera muy precisa sobre una señal a través de un espectro muy ancho. El transmisor y el receptor tienen que ser coordinados para enviar y recibir en el momento apropiado. Una de las aplicaciones de la UWB es permitir comunicaciones de voz y datos de baja potencia a tasas de bits muy altas.

La transmisión de datos digitales de impulsos cortos a través de un espectro UWB evitaría los problemas asociados con comunicaciones de datos de banda estrecha, y el coste y la complejidad de las comunicaciones de espectro disper-

so. Hasta ahora no se han encontrado disponibles arquitecturas de transmisión baratas para realizar tales transmisiones de datos.

Por consiguiente, hay necesidad de un sistema de transmisor de banda base UWB y un método que puedan transmitir datos en forma de cortos impulsos UWB que puedan ser usados con una red de dispositivos transceptores de nodo, que no sea sensible al desvanecimiento por múltiples trayectos o a interferencias con un sistema de comunicaciones de banda estrecha, que pueda ser usado para aplicaciones interiores, y que sea relativamente sencillo y barato de implementar. La presente invención satisface estas necesidades, así como también otras, y supera en general las deficiencias halladas en la técnica antecedente.

Por tanto, sería beneficioso realizar una invención que tuviera un transmisor de banda base que transmitiera datos en forma de impulsos ultra cortos de espectro disperso.

Sería también beneficioso proporcionar un transmisor de banda base capaz de transmitir señales usando diferentes técnicas de modulación.

Asimismo, sería beneficioso proporcionar un transmisor de banda base capaz de transmitir señales con frecuencias variables de repetición de impulsos.

Sería beneficioso proporcionar un transmisor de banda base capaz de transmitir por dos métodos de modulación diferentes tal como modulación on-off keying y modulación de amplitud de impulsos.

Sería beneficioso proporcionar un transmisor de banda base que permitiera la sincronización con un reloj maestro de un dispositivo transceptor maestro remoto en una red de múltiples dispositivos transceptores.

Asimismo, se descubrirán los beneficios de la invención en la parte que sigue de la memoria descriptiva en la que la descripción detallada tiene la finalidad de describir totalmente la realización preferida de la invención sin imponerla limitaciones.

Sumario de la invención

La presente invención es un sistema de transmisor según la reivindicación 1, que comprende una unidad de modulación de datos, una unidad de transmisor y una antena. La unidad de modulación de datos está configurada para generar una corriente de impulsos de datos digitales que está sincronizada con un reloj maestro. La unidad de transmisor está acoplada a la unidad de modulación de datos. La unidad de transmisor está configurada para recibir la corriente digital de datos de impulsos y genera una corriente de impulsos de RF para transmisión. La antena está acoplada a la unidad de transmisor y está configurada para transmitir la corriente de impulsos de RF.

La unidad de modulación de datos está configurada para soportar corrientes de impulsos que tengan diferentes técnicas de modulación. Las diferentes técnicas de modulación incluyen modulación on-off keying y modulación de amplitud de impulsos. La unidad de modulación de datos incluye un módulo de modulación de amplitud de impulsos que está configurado para variar la amplitud de un impulso modulado. La unidad de modulación de datos puede estar también configurada de manera que incluya un módulo de frecuencia de repetición de impulsos que está configurado para variar la frecuencia de repetición de impulsos. Más aún, la unidad de modulación de datos puede estar configurada para incluir un módulo de modulación de amplitud de impulsos y un módulo de frecuencia de repetición de impulsos.

La presente invención incluye una capa de Control de acceso al medio de transmisor (MAC) que comprende una unidad de sincronización de reloj, al menos un divisor de frecuencia, al menos una unidad de asignación de segmentos, y un multiplexor/demultiplexor. La unidad de sincronización de reloj tiene un dispositivo de regulación de tiempo con una velocidad de reloj. El al menos un divisor de frecuencia está acoplado a la unidad de sincronización de reloj en la que el al menos un divisor de frecuencia está configurado para reducir la velocidad de reloj a fin de obtener una frecuencia de repetición de impulsos deseada. El multiplexor/demultiplexor está acoplado operativamente a la al menos una unidad de asignación de segmentos y el multiplexor/demultiplexor está configurado para mezclar señales salientes generadas por las unidades de asignación de segmentos y distribuir señales entrantes.

La presente invención describe también un sistema de transmisor configurado para transmitir señales moduladas en amplitud de impulsos, que comprende una interfaz de reloj, un sistema generador de impulsos, un sistema de excitación, una interfaz de datos y un amplificador o atenuador de ganancia variable. La interfaz de reloj está configurada para generar una señal de reloj. El sistema generador de impulsos está acoplado a la interfaz de reloj y genera una forma de impulso para impulsos entrantes. El sistema de excitación acoplado al sistema generador de impulsos está configurado para amplificar y combinar los impulsos entrantes. La interfaz de datos está configurada para generar una señal de datos. El amplificador o atenuador de ganancia variable está acoplado operativamente a la interfaz de datos y está acoplado al sistema de excitación. El amplificador o atenuador de ganancia variable proporciona un medio para obtener la amplitud deseada de las transmisiones moduladas en amplitud de impulsos.

Breve descripción de las figuras del dibujo

La presente invención se comprenderá de manera más completa con referencia a los siguientes dibujos que son solamente para fines ilustrativos.

La figura 1 es un sistema de red inalámbrica que tiene una pluralidad de dispositivos transceptores móviles.

La figura 2 es un diagrama de bloques funcional de la capa física de un nodo que tiene un transmisor y un componente de modulación de datos.

La figura 3 es una trama TDMA generada por el transmisor de banda ultra ancha.

La figura 4 es un diagrama de bloques del sistema de transmisión de la presente invención.

La figura 5a es un diagrama de bloques del sistema generador de impulsos del transmisor de banda ultra ancha.

La figura 5b es un diagrama de bloques del sistema de excitación de transmisor del transmisor de banda ultra ancha.

La figura 6a presenta un método para generar una señal de banda base.

La figura 6b es una señal de banda base ilustrativa generada por el transmisor.

La figura 7 presenta un diagrama de bloques de un módulo de frecuencia de repetición de impulsos.

La figura 8 es un diagrama de bloques de un módulo de modulación de amplitud de impulsos.

La figura 9a proporciona un ejemplo ilustrativo de una señal de salida con una frecuencia de repetición de impulsos variable.

La figura 9b proporciona ejemplos ilustrativos de señales de salida que usan diferentes técnicas de modulación.

Descripción detallada de las realizaciones preferidas

Los versados en la técnica con conocimientos normales reconocerán que la siguiente descripción de la presente invención es solamente ilustrativa y no es en ningún modo limitativa. A las personas versadas les sugerirán fácilmente otras realizaciones de la invención.

La presente invención proporciona un sistema de Acceso Múltiple por división de Tiempo (TDMA) y un método que permite compartir un medio inalámbrico que puede identificar y funcionar en un entorno con tasas de bits variables. La presente invención proporciona un sistema y un método capaces de soportar dispositivos con requisitos de ancho de banda muy diferentes. Algunos dispositivos, tales como receptores de televisión, requieren comunicación de datos de elevado ancho de banda. El coste más alto asociado con una televisión permite que el diseño de un receptor de televisión tenga técnicas de modulación de elevadas tasas de datos. Otros dispositivos, tales como termostatos domésticos, tienen requisitos menores de ancho de banda y requieren técnicas de modulación más sencillas para posibilidad de conexión a coste más bajo.

La presente invención funciona dentro de una red que permite que los dispositivos funcionen a diferentes tasas de bits y empleen técnicas de modulación diferentes y permite compartir el mismo medio inalámbrico. Adicionalmente, los transceptores de la presente invención son capaces de negociar enlaces entre ellos que dependen de características ambientales tales como el ruido y la reflexión. Más aún, la presente invención permite que la retrocompatibilidad sea introducida en la red de manera que los dispositivos más nuevos comuniquen con los dispositivos más antiguos. El sistema trabaja preferiblemente en un entorno de banda base o de banda ultra ancha. Sin embargo, el sistema y el método pueden operar en otros entornos que usen señales portadoras.

El sistema y método TDMA de la presente invención se comprenderán de manera más completa haciendo referencia en primer lugar a la figura 1 que muestra un sistema de red inalámbrica 10 que comprende una pluralidad de transceptores móviles 12a-12d, también identificados como dispositivos de radio A-D, en que cada transceptor tiene una antena correspondiente 14a-14d. Un transceptor 12a actúa como transceptor o dispositivo "maestro", mientras que los restantes transceptores 12b, 12c y 12d actúan como transceptores "esclavos". Los versados en la técnica apreciarán que los términos transceptor y dispositivos pueden usarse de manera intercambiable. El nodo con transceptor particular 12a-12d que actúa como transceptor maestro puede cambiar dependiendo de la manera en que se use el sistema de red 10, y así los componentes y el hardware de cada transceptor 12a-12d son generalmente iguales.

A título de ejemplo y no de limitación, en el sistema de red 10 se muestra el ejemplo ilustrativo de cuatro transceptores 12a-12d. El transceptor maestro 12a realiza la operación de gestionar las comunicaciones de red entre transceptores 12b-12d sincronizando las comunicaciones entre los transceptores que usen un reloj maestro 13. Por consiguiente, el transceptor maestro 12a mantiene comunicaciones con los transceptores esclavos 12b a 12d. Adicionalmente, los transceptores esclavos pueden comunicarse entre ellos mismos, como se ilustra mediante las comunicaciones típicas

entre el transceptor esclavo 12c y el transceptor esclavo 12d. Los sistemas y métodos para comunicaciones se describen con mayor detalle en lo que sigue.

La presente invención prevé que el transceptor maestro no necesita incluir hardware de comunicaciones dedicado para proporcionar enlaces abiertos simultáneos entre él mismo y todos los transceptores esclavos. Sin embargo, el transceptor maestro tiene que mantener comunicaciones con los transceptores esclavos de manera que todos los transceptores de la red estén apropiadamente sincronizados. El presente diseño garantiza que pueden difundirse medios a muchos nodos al mismo tiempo. Los versados en la técnica y que tengan el beneficio de esta descripción apreciarán que el sistema de red 10 puede comprender un número mayor de transceptores, variando el número real de transceptores del sistema de red 10 dependiendo de la aplicación particular del sistema 10.

Haciendo ahora referencia a la figura 2, así como también a la figura 1, se muestra un diagrama de bloques funcional de la implementación de “capa Física” de un dispositivo de nodo con transceptor 12 de acuerdo con la presente invención. La “capa Física” como se describe aquí se refiere a la capa Física de acuerdo con el Modelo de Referencia de Interconexión de Sistemas Abiertos (OSI).

Cada dispositivo de nodo con transceptor 12a-12d está estructurado y configurado como dispositivo transceptor 12 de la figura 2. El dispositivo de nodo con transceptor 12 comprende un circuito integrado o dispositivo de hardware similar que desempeña las funciones descritas en lo que sigue. El dispositivo transceptor 12 comprende una antena 14 acoplada a un transmisor 16 y un receptor 18. El transmisor 16 está conectado a una unidad de modulación de datos 20. El control de ganancia de transmisor 21 está acoplado al transmisor 16. Tanto el transmisor 16 como la unidad de modulación de datos 20 están acoplados con una interfaz a una Capa de Enlace de Datos (DLL) 22. El receptor 18 acoplado a la antena 14 comprende generalmente una sección extrema frontal de RF 24, un detector de impulsos 26, una unidad de desmodulación de datos o de recuperación de datos 28. En asociación con el receptor 18 está incluido un control de ganancia de receptor 30.

Una unidad de control de trama 32 y una unidad de sincronización de reloj 34 están acopladas operativamente al receptor 18 y a la unidad de modulación de datos 20 asociada con el transmisor 16. El transmisor 16 y el receptor 18 están acoplados operativamente a la antena 14, de preferencia a través de un conmutador de RF (no mostrado).

La interfaz de Capa de Enlace de Datos 22 comprende circuitos que proporcionan una interfaz o capa superior de intercambio de comunicaciones entre la Capa Física de la red 10, como incorporada en el transceptor 12, y las capas “superiores” de acuerdo con el modelo de referencia OSI. La capa inmediatamente “por encima” de la Capa Física es la Capa de Enlace de Datos. La información de salida desde la Capa de Enlace de Datos es comunicada a la unidad de modulación de datos 20 a través de la interfaz 22. Los datos de entrada desde el receptor 18 son comunicados a la Capa de Enlace de Datos a través de la interfaz 22.

La unidad de modulación de datos 20 comprende circuitos que convierten la información recibida desde la interfaz 22 en una corriente modulada de impulsos. El modulador de datos 20 puede emplear diversas formas de modulación de impulsos. Un esquema de modulación que puede ser usado es la modulación on-off keying en que la presencia y ausencia de impulsos, respectivamente, representa los “unos” y los “ceros” para información digital. En esta situación, la unidad de modulación de datos 20 hace que sea generado un impulso en el tiempo de bit apropiado para representar un “uno”, o hace que la ausencia de un impulso represente un “cero”. En otra realización, se emplea modulación de amplitud de impulsos en que la amplitud de un impulso representa un valor digital. El número de bits que puede ser representado por un impulso depende del margen dinámico y de la relación de señal a ruido disponibles. En lo que sigue se describe con más detalle el método de modulación de datos.

La corriente de impulsos generada por el modulador de datos 20 y transmitida por el transmisor 16 es sincronizada por un reloj maestro asociado con la función de sincronización de reloj 34, y es enviada en un segmento de tiempo apropiado de acuerdo con una definición de trama proporcionada por la unidad de control de trama 32, como se describe con más detalle en lo que sigue. A fin de mantener una red sincronizada, un dispositivo tiene que servir para la función de ser un reloj maestro y mantener el reloj maestro para la red 10.

El transmisor 16 es preferiblemente un dispositivo transmisor de banda ancha que genera una corriente modulada de impulsos de banda ultra ancha desde la unidad de modulación de datos 20 y transmite la corriente modulada configurada de impulsos de banda ultra ancha a través de la antena 14 como una corriente de impulsos electromagnéticos de radiofrecuencia (RF). En la realización preferida, los datos son transmitidos a través de impulsos que tienen un tiempo de ascenso de 100 picosegundos y un ancho de 200 picosegundos, que corresponde a un ancho de banda de entre aproximadamente 2,5 GHz y 5 GHz. El control de ganancia de transmisor 21 comprende preferiblemente un circuito de control de potencia.

La antena 14 comprende un transductor de radiofrecuencia (RF) y está estructurada y configurada para transmisión y recepción. Durante la recepción, la antena 14 convierte los impulsos de RF en señales de tensión correspondientes. Durante la transmisión la antena 14 convierte una corriente eléctrica que contiene información de impulsos en impulsos correspondientes de RF de banda ultra ancha. En una realización preferida, la antena 14 está estructurada y configurada como una antena plana terrestre que tiene un borde con una muesca o parte recortada que funciona a una frecuencia de espectro amplio a aproximadamente 3,75 GHz. La estructura y configuración de la antena 14 pueden variar para acomodar diversos márgenes espectrales de frecuencias. La antena 14 puede comprender alternativamente

una configuración de “doble antena” en que la transmisión y recepción se producen desde partes o regiones diferentes de la antena 14.

La unidad de sincronización de reloj 34 incluye una función de reloj (no mostrada) que mantiene un dispositivo de reloj o de regulación de tiempo (tampoco mostrado). El reloj es preferiblemente un dispositivo convencional de cristal oscilante controlado por tensión que funciona a un múltiplo de la tasa de bits del sistema 10. En el caso del transceptor maestro 12a, el reloj en la unidad de sincronización de reloj sirve de reloj maestro 13 (figura 1) para la red 10. Como se ha hecho notar anteriormente, cualquier nodo con transceptor 12a-12d puede actuar de transceptor maestro de la red. Con el receptor 18 está incluida una función de recuperación de reloj, descrita más en detalle en lo que sigue, en que la información de regulación de tiempo desde el reloj maestro es recuperada.

La unidad de control de trama 32 comprende circuitos que realizan las operaciones de generar y mantener información de trama de tiempo con respecto a los datos transmitidos. La unidad de control de trama 32 es utilizada por el nodo con transceptor que está actuando de transceptor maestro dividiendo la información de impulsos transmitida en “tramas”. La transmisión de datos entre varios transceptores de nodo 12a-12d es realizada preferiblemente a través de un protocolo de Control de acceso al medio que utiliza una definición de trama de Acceso Múltiple con División de Tiempo (TDMA).

Según la definición de trama TDMA, los datos son transmitidos como impulsos cortos de RF y son divididos en tramas de datos discretas, en que cada trama de datos es subdividida aún más en “segmentos”. La definición de trama es proporcionada a los transceptores 12a-12d desde la Capa de Enlace de Datos a través de la interfaz 22. La definición de trama TDMA es definida por el software de subcapa de Control de acceso al medio (MAC) asociado con la Capa de Enlace de Datos. La unidad de control de trama 32 en el transceptor maestro 12a genera y mantiene la información de trama de tiempo a través del uso de símbolos de “Inicio de Trama” (SOF), que son usados por los transceptores esclavos 12b-12d para identificar las tramas en la corriente de datos entrante.

En términos más generales, el receptor preferido 18 incluye un módulo extremo frontal de RF 24, una unidad de detección de impulsos 26 y una unidad de desmodulación de datos 28. El receptor 18 detecta impulsos modulados de banda ultra ancha generados por el transmisor. El aparato receptor comprende una sección extrema frontal de RF 28, una unidad de detección de impulsos 26 y una unidad de recuperación de datos 24. Se ofrece en lo que sigue una descripción más detallada del receptor preferido de la presente invención.

El transceptor 12 incluye además circuitos que proporcionan medios para controlar la ganancia de las señales recibidas y transmitidas mostrada como unidades de control de ganancia 30 y 21, respectivamente. La unidad de control de ganancia de transmisión 21 realiza la operación de controlar la salida de potencia del transmisor 12 y la unidad de control de ganancia de recepción 30 realiza la operación de controlar la ganancia de entrada del receptor 18. La ganancia optimizada de cada unidad de control depende de hacer máximas las demandas de potencia de las comunicaciones del transceptor al tiempo que se reduce al mínimo el consumo de energía de cada unidad de control.

Como se describe más en detalle en lo que sigue, la capa física del sistema 10 incluye una unidad de transmisor 16 y una unidad de modulación de datos 20, la terminación de las cuales puede modificar la frecuencia de repetición de impulsos y la técnica de modulación de las señales de banda base. Preferiblemente, la unidad de transmisor 16 y la unidad de modulación de datos 20 están configuradas para modificar el esquema de modulación de la red 10 desplazándose desde modulación on-off keying a modulación de amplitud de impulsos, y viceversa. Adicionalmente, el receptor 18 puede detectar la frecuencia variable de repetición de impulsos y las diferentes técnicas de modulación generada por el transmisor 16.

Haciendo referencia a la figura 3, se muestra en ella una trama ilustrativa TDMA susceptible de ser usada en la presente invención. La trama TDMA 50 es una disposición de trama ilustrativa proporcionada por el protocolo de Control de acceso al medio (MAC) de la presente invención. El protocolo MAC de la presente invención proporciona servicios en la subcapa MAC de la capa de Enlace de Datos de acuerdo con el modelo de referencia de Interconexión de Sistemas Abiertos (OSI). La subcapa de Control de Enlace Lógico (LLT) es la parte (superior) de la capa de Enlace de Datos y proporciona servicios de enlace virtuales a la capa de Red del modelo de referencia OSI. Las tramas de transmisión de datos para los transceptores 12a-12d son proporcionadas por el protocolo MAC ejecutado dentro de cada transceptor de la red. El protocolo MAC proporciona una definición de trama TDMA y una función de control de trama. La arquitectura TDMA divide el tiempo de transmisión de datos en “tramas” de datos discretas. Las tramas se subdividen aún más en “segmentos”.

La trama TDMA 50 es una disposición de tramas ilustrativa proporcionada por el protocolo de capa MAC de la presente invención. En general la capa MAC de la presente invención proporciona al transceptor maestro 12 las funciones y rutinas para realizar la operación de gestionar cada trama TDMA 50 que sea comunicada en el sistema de red 10. En la realización preferida, la trama TDMA 50 comprende una sección de Inicio de Trama 52, una sección de órdenes 54, y una sección de segmento de datos 56. La sección de segmento de datos 56 se subdivide aún más en una pluralidad de segmentos de datos 60a a 60n.

La arquitectura de la definición de trama TDMA 50 proporciona comunicaciones de datos isócronas entre el transceptor maestro 12a y el transceptor esclavo 12b-12d. Los versados en la técnica apreciarán que comunicación de datos isócrona se refiere a procesos en que los datos tienen que ser entregados dentro de ciertas restricciones de tiempo. La

ES 2 284 658 T3

comunicación de datos isócrona está soportada por la definición de trama 50 compartiendo el tiempo de transmisión de manera que a cada transceptor 12a-12d se le permite transmitir datos durante un segmento de tiempo asignado específico.

La comunicación asíncrona está también soportada por la definición de trama 50. Las personas versadas en la técnica apreciarán que la comunicación de datos asíncrona se refiere a comunicaciones en que los datos pueden ser transmitidos de manera intermitente en lugar de en una corriente constante. Dentro de la trama TDMA, el segmento puede ser asignado para que sea de acceso aleatorio usando una técnica tal como Acceso Múltiple por Detección de Portadora con Evitación de Colisiones (CSMA-CA). Para el caso ilustrativo CSMA-CA, el transceptor maestro 12a origina un segmento que ha de ser usado como segmento de acceso aleatorio. El transceptor maestro 12a comunica luego a través del segmento de órdenes a todos los dispositivos capaces de acceso aleatorio que este segmento está ahora disponible para acceso aleatorio. El transceptor maestro 12a comunica también el inicio y la duración o longitud del segmento de órdenes. El segmento de acceso aleatorio podría utilizarse para todos los dispositivos de Protocolo Internet (IP), por ejemplo, de tal manera que todos los dispositivos capaces IP escucharán y transmitirán usando solamente el segmento de acceso aleatorio para tráfico IP. Cada dispositivo IP en la red escucha este segmento. Si no se detecta ninguna comunicación en este segmento durante cierto número de tramas, este canal se considera "libre". Un dispositivo que desee transmitir espera hasta que el canal esté libre antes de retransmitir y luego comienza la transmisión de paquetes transmitiendo al segmento de acceso aleatorio cada trama hasta que la transmisión se haya completado. Se conocen en la técnica diversos esquemas para la evitación de colisiones.

La sección de Inicio de Trama 52 incluye un segmento de sincronización 58 y un segmento de tiempo 59. El segmento de sincronización 58 identifica el inicio de cada nueva trama TDMA y sincroniza el transceptor maestro 12a con el transceptor esclavo 12b a 12d. El segmento de sincronización 58 desde el transceptor maestro 12a incluye un código de sincronización maestro que es generado al menos una vez por trama. Preferiblemente, el código de sincronización maestro comprende un régimen de bits singular que identifica al transceptor maestro como la fuente de transmisión con información de tiempo asociada con el reloj maestro de la unidad de sincronización de reloj del transceptor maestro. A título de ejemplo y no de limitación, el código de sincronización maestro usa un código de 10 bits que comprende "011111110". Preferiblemente, la sincronización del transceptor maestro 12a es realizada con Modulación On-Off Keying en que los 1 están representados por impulsos de amplitud completa y los 0 están representados por la falta de impulsos.

Pueden usarse diversos esquemas de codificación conocidos en la técnica para garantizar que el código de sincronización maestro dentro del segmento de sincronización 58 no aparecerá en ningún otro lugar en la secuencia de datos de la trama TDMA 50. Por ejemplo, un esquema común de codificación es 4B/5B, en que un valor de 4 bits está codificado como un valor de 5 bits. Varios criterios o "normas" especificadas en una codificación 4B/5B, tal como que "cada valor de 5 bits codificado pueda contener no más de tres unos o tres ceros" y que "cada valor de 5 bits codificado no pueda terminar con tres unos o tres ceros", aseguran que una corriente de impulsos no tendrá una cadena de seis o más unos o ceros. Pueden utilizarse también otras técnicas de codificación conocidas en el ramo para el código de sincronización maestro incluido relleno de bits o relleno de ceros.

El segmento de tiempo 59 incluye un campo de bits que es incrementado por un contador de segmentos de tiempo (no mostrado) en el transceptor maestro 12a. El segmento de tiempo es usado por el transceptor maestro 12a y los transceptores esclavos 12b a 12d para coordinar la asignación o cambios en los parámetros de segmentos. El segmento de tiempo 59 permite que el transceptor maestro 12a reasigne dinámicamente los parámetros de tiempo de segmento y longitud de datos. En el funcionamiento, el transceptor maestro 12a determina un intervalo de tiempo predeterminado requerido para la modificación del tiempo de segmento de datos y/o de la longitud de segmento de datos a los transceptores esclavos. Adicionalmente, el transceptor maestro programa que cada dispositivo esclavo participante haga el cambio al nuevo tiempo/longitud en un tiempo específico que es proporcionado por un código de tiempo residente en el segmento de tiempo 59.

La sección de órdenes 54 contiene un mensaje de protocolo intercambiado entre los transceptores 12a a 12d de la red 10, que son usados por el transceptor maestro 12a para gestionar las comunicaciones de red. El flujo de mensajes de protocolo en el segmento de órdenes 54 puede ser dirigido, por ejemplo, por una petición de retransmisión de secuencia o esquema de protocolos "SRQ", en que está prevista confirmación de transacciones de protocolo a continuación de completarse una secuencia de protocolos entera.

Los segmentos de datos 60a a 60n son asignados por el transceptor maestro 12a a los transceptores esclavos peticionarios 12b a 12d. Los segmentos de datos 60a a 60n están estructurados y configurados además para ser dispuestos dinámicamente y permitir la reasignación del tiempo de inicio relativo y la longitud de los segmentos de datos 60a a 60n dentro de la sección de segmentos de datos 56 de la trama 50. Esta disposición permite que el transceptor maestro 12a gestione dinámicamente el uso de la sección de segmentos de datos 56 para optimizar las posibilidades de ancho de banda del medio de transporte de la red y los transceptores de la red. Así, el transceptor maestro 12a puede asignar un segmento de datos más ancho a un transceptor esclavo que puede utilizar un ancho de banda mayor. Recíprocamente, el transceptor maestro 12a puede asignar también un segmento de datos menor a un transceptor esclavo que tenga más posibilidades de ancho de banda más limitado. La granularidad para los segmentos de datos 60a a 60n es un (1) bit. La granularidad para los segmentos de datos 60a a 60n es asignada por el transceptor maestro 12a.

ES 2 284 658 T3

Cada segmento de datos 60a a 60n tiene un subsegmento de sincronización de datos correspondiente 62a a 62n y un subsegmento de carga de datos 64a a 64n. La carga de datos 64a a 64n contiene los datos reales codificados o información de bits que es transmitida desde el transceptor fuente al transceptor blanco. Los subsegmentos de sincronización de datos 62a a 62n son usados por cada transceptor para proporcionar señales de sincronización de temporización a un transceptor blanco correspondiente a fin de acomodar los retardos de propagación entre los transceptores fuente y blanco. Los retardos de propagación varían en longitud dependiendo de la distancia entre los transceptores fuente y blanco. Como se ha descrito anteriormente, el código de sincronización maestro proporciona señales de temporización que permiten que los transceptores esclavos sincronicen con el reloj maestro del transceptor maestro 12a. Igualmente, los símbolos dentro del subsegmento de sincronización de datos 62a a 62n son símbolos que permiten que los transceptores esclavos blanco sincronicen con los transceptores esclavos fuente correspondientes usando algoritmos de sincronización similares tales como detectores y controladores de desfase. Una sincronización apropiada de transceptor blanco a transceptor fuente es fundamental para intercambio de comunicación de datos fiable entre los transceptores esclavos.

Cada segmento de datos 60a a 60n tiene un tiempo de inicio de segmento correspondiente 66a a 66n y una longitud de segmento correspondiente 68a a 68n. El tiempo de inicio de segmento 66a a 66n corresponde a la posición de tiempo dentro de la sección de segmento de datos 56 de la trama en cuyo punto el dispositivo comienza su transmisión. La longitud de segmento 68a a 68n medida desde el tiempo de inicio de segmento proporciona la posición de tiempo dentro de la trama en que se termina la transmisión para el segmento de datos de cada trama. Las longitudes de segmento 68a a 68n corresponden al ancho de banda asignado a los dispositivos dentro de la sección de segmento de datos 56 de la trama y puede ser de longitudes variables como asignadas por el transceptor maestro 12a.

La unidad de control de tramas 32 en los transceptores esclavos 12b a 12d proporciona medios de trama tales como contadores locales, correlacionadores, funciones de bucle de bloqueo de fase, y detectores y controladores de desfase que permiten la sincronización de trama entre los transceptores esclavos 12b a 12d y el transceptor maestro 12a de manera que sea restablecida cuando el transceptor maestro 12a altere el tamaño o longitud de la trama 50.

Haciendo de nuevo referencia a la figura 1, así como también a la figura 3, cada dispositivo funciona como una máquina de estado finito que tiene al menos tres estados: fuera de línea, en línea y ocupado. Cada transceptor esclavo mantiene y sigue su estado almacenando internamente su información de estado, usualmente en memoria de acceso aleatorio (RAM) (no mostrada) u otros medios de memoria conocidos en la memoria. El estado de cada transceptor esclavo es mantenido además y seguido por el transceptor maestro 12a almacenando los estados de los esclavos en una tabla principal que es bien conocida en la técnica y que es almacenada en RAM.

Cada transceptor esclavo tiene que registrarse primero con el transceptor maestro 12 antes de que el transceptor esclavo pueda ocuparse en comunicación de datos con los otros transceptores esclavos de la red. Una vez que se considera que un transceptor está "en línea", está preparado para comunicación. Un transceptor esclavo que está en el estado de "en línea" está preparado para enviar o recibir datos desde los otros dispositivos de la red 10. Adicionalmente, un transceptor esclavo está en el estado de "en línea", si no está actualmente ocupado en comunicación con otros transceptores esclavos. Un transceptor esclavo está "ocupado" cuando el transceptor está actualmente comunicando con uno o más transceptores esclavos. Por ejemplo, cuando un transceptor esclavo fuente está transmitiendo datos de señales de audio a un transceptor esclavo blanco, ambos transceptores esclavos fuente y blanco están en el estado de "ocupado".

Los transceptores esclavos 12b a 12d usan el segmento de órdenes para pedir transmisión de datos e indicar su estado de puesta en marcha (en línea), estado ocupado, o estado desconectado (fuera de línea). Los segmentos de datos se usan para transmisión de datos entre los transceptores de nodo de la red. En general, a cada dispositivo de transmisión de las redes se le asigna uno o más segmentos de datos correspondientes dentro de la trama en que el dispositivo puede transmitir datos directamente a otro transceptor esclavo sin necesidad de un esquema de "almacén y envío" como se usa actualmente en la técnica anterior.

Haciendo referencia a la figura 4, se muestra en ella un diagrama de bloques del sistema de transmisor de la presente invención que puede usarse en un transceptor maestro o en un transceptor esclavo. El sistema de transmisor 70 incluye una unidad de modulación de datos 20 acoplada a un transmisor 16, una unidad de control de ganancia de transmisión 21 que está también acoplada al transmisor 16, y una antena 14 que recibe señales desde el transmisor 16 para transmisión a través de la antena 14. La unidad de modulación de datos 20 comprende además un módulo de modulación de amplitud de impulsos 72, un módulo de frecuencia de repetición de impulsos 74 y un módulo de transmisión 76. El módulo de frecuencia de repetición de impulsos está configurado para proporcionar una frecuencia de repetición de impulsos variable al sistema de transmisor 70. El módulo de modulación de amplitud de impulsos está configurado para proporcionar técnicas de modulación en que la amplitud de impulsos puede variarse dependiendo del valor representado por el impulso modulado en amplitud de impulsos. El módulo de transmisión 76 está en comunicación directa con el módulo de amplitud de impulsos 72 y el módulo de frecuencia de repetición de impulsos 74. El módulo de modulación de amplitud de impulsos 72 está acoplado a un sistema de control de amplitud 75. El módulo de modulación de amplitud de impulsos 72, el sistema de control de amplitud 75 y el módulo de frecuencia de repetición de impulsos 74 se describen con más detalle en lo que sigue. Preferiblemente, la unidad de modulación de datos 20 está configurada para generar una corriente digital de datos de impulsos. Preferiblemente, la corriente digital de datos de impulsos generada por la unidad de modulación de datos 20 incluye un módulo de transmisión configurado

ES 2 284 658 T3

para generar un impulso de reloj y un módulo de modulación en amplitud de impulsos configurado para generar una corriente de datos para una amplitud de impulsos deseada.

El módulo de transmisión 76 proporciona la posibilidad de distinguir entre técnicas de modulación diferentes tales como modulación de amplitud de impulsos (PAM) y modulación on-off keying (OOK). Si el módulo de transmisión detecta que una señal es modulada por OOK, la señal de OOK es comunicada directamente al transmisor 16. Si el módulo de transmisión detecta que una señal es modulada por PAM, entonces la señal de transmisión es comunicada al módulo PAM 72.

Adicionalmente, el módulo de transmisión 76 comunica con un módulo de frecuencia de repetición de impulsos 72. De preferencia, los impulsos de transmisión son impulsos de reloj digital que son comunicados a la frecuencia de repetición de impulsos particular. El módulo de frecuencia de repetición de impulsos 72 realiza la función de variar la frecuencia de repetición de impulsos y la correspondiente tasa de bits para comunicaciones. La tasa de bits es variada dependiendo de las demandas ambientales y de red. Otro beneficio proporcionado por el módulo de frecuencia de repetición de impulsos 72 es reducir la cantidad de interferencia generada por el transmisor de banda base modificando periódicamente la tasa de repetición de impulsos del transmisor de banda base.

El módulo de transmisión 76 genera las señales de impulsos de transmisión que son comunicadas al sistema generador de impulsos 78 de transmisor 16. Los impulsos de transmisión son impulsos de reloj digital que son comunicados a una frecuencia de repetición de impulsos particular. Adicionalmente, el módulo de transmisión 76 proporciona la posibilidad de distinguir entre técnicas de modulación diferentes tales como modulación de amplitud de impulsos (PAM) y modulación on-off keying OOK. Si el módulo de transmisión detecta que una señal es modulada por OOK, la señal OOK es comunicada directamente al sistema de excitación de transistor 79. Si el módulo de transmisión detecta que una señal es modulada por PAM entonces la señal de transmisión es comunicada al módulo PAM 72.

La técnica de modulación para la corriente de impulsos generada por el modulador de datos 20 está sincronizada por el reloj maestro 13 asociado con la unidad de sincronización de reloj 34, y es enviada en un segmento de tiempo apropiado según una definición de trama proporcionada por la unidad de control de trama 32. Para mantener una red sincronizada, un dispositivo tiene que servir para la función de ser un reloj maestro y mantener el reloj maestro 13 para la red 10.

La unidad de modulación de datos 20 puede emplear diversas formas de modulación de impulsos. En el caso más sencillo se usa modulación on-off keying en que la presencia y ausencia de impulsos representan los “unos” y “ceros”, respectivamente, de la información digital. En esta situación típica, la unidad de modulación de datos 20 hace que se genere un impulso en el tiempo de bit apropiado para representar un “uno” o hace que la ausencia de un impulso represente un “cero”.

Otro método de modulación que puede usarse es la modulación de amplitud de impulsos en que la amplitud de un impulso está representada por un valor digital. El sistema de control de amplitud 75 recibe señales de datos desde el módulo de amplitud de impulsos 72 en que las señales de datos proporcionan datos acerca de la amplitud de impulsos deseada que ha de ser generada por el sistema de control de amplitud 75. Dos sistemas de control de amplitud ilustrativos descritos con más detalle en lo que sigue incluyen un amplificador de ganancia variable y un atenuador.

Con referencia a la figura 5a así como también a la figura 4, se muestra en ellas un diagrama de bloques del sistema generador de impulsos para el transmisor de banda ultra ancha. En su realización preferida, la presente invención es un generador de señales de banda base que genera una señal de RF de salida desde impulsos de datos digitales. El generador de señales de banda base de la presente invención comprende un circuito de elevación y un circuito de bajada que generan la señal de salida de banda base de RF que se aproxima a la forma de la función de transferencia de filtro asociada con la antena 14. El circuito de elevación incluye un sistema generador de impulsos 78 y un sistema de excitación 79 que produce excursiones de señales de sentido positivo y excursiones de señales de sentido negativo. La composición de las excursiones de señales de sentido positivo y de las excursiones de señales de sentido negativo generan la señal de banda base de salida de RF que se aproxima a la forma de la función de transferencia de filtro asociada con la antena 14.

A título de ejemplo y no de limitación, la señal de banda base de salida puede tener un ancho de banda de contenido espectral que se adapta al ancho de banda de filtro entre 2,5 GHz a 5,0 GHz. Obsérvese que en la realización preferida el filtro es una antena que transmite señales entre 2,5 GHz y 5,0 GHz.

Como se describió previamente, los circuitos de subida y los circuitos de bajada incluyen también un sistema generador de impulsos 78. A título de ejemplo y no de limitación, el sistema generador de impulsos incluye cuatro generadores de impulsos 80, 82, 84 y 86. En el funcionamiento, el sistema generador de impulsos 78 presenta el borde ascendente de un impulso de transmisión de entrada 88 a uno o más generadores de impulsos. El sistema generador de impulsos genera señales de salida que son presentadas al sistema de excitación como señales de conexión de elevación 90, señales de desconexión de elevación 92, señales de conexión de bajada 94 y señales de desconexión de bajada 96.

Preferiblemente, cada generador de impulsos típico incluye cuatro pares de circuitos acoplados de retardo de borde que están acoplados entre sí. A título de ejemplo, el generador de impulsos 80 incluye circuitos de retardo de borde 98 a 112, que funcionan por pares. Preferiblemente, el generador de impulsos 80 está compuesto de cuatro (4) pares de

circuitos de retardo de borde en que cada par de circuitos de retardo de borde incluye un circuito de retardo de borde que genera un borde delantero y otro circuito de retardo de borde que genera un borde trasero. A título de ejemplo, el primer par de circuitos de retardo de borde del generador de impulsos 80 incluye un primer circuito de retardo de borde 98 que genera el borde delantero de la señal de impulsos retardada y el segundo circuito de retardo de borde 100 que genera el borde trasero para la señal de impulsos retardada. Los versados en la técnica que tengan el beneficio de esta descripción deberán apreciar que cada par de circuitos de retardo de borde genera los bordes delantero y trasero para cada señal de impulsos retardada. Más en particular, cada circuito de retardo de borde puede comprender un banco conmutado de condensadores que proporcionan un retardo de borde programable. Los versados en la técnica que tengan el beneficio de esta descripción apreciarán que las salidas desde cada par de circuitos de retardo de borde se combinan para producir una serie compuesta de impulsos de salida retardada para el generador de impulsos 80. Cada uno de los generadores de impulsos restantes 82, 84 y 86 genera cada uno también una serie compuesta de impulsos de salida retardada. Los impulsos de salida retardada desde los generadores de impulso 80, 82, 84 y 86 son presentados como señales de conexión de elevación 90 (identificados como Pon), señales de desconexión de elevación 92 (identificados como Poff), señales de conexión de bajada 94 (identificadas como Non) y señales de desconexión de bajada 96 (identificadas como Noff) al sistema de excitación 79. El sistema de excitación 79 combina estas señales de conexión de elevación 90, señales de desconexión de elevación 92, señales de conexión de bajada 94 y señales de desconexión de bajada 96 para generar un perfil de onda que es comunicado a la antena 14.

Haciendo referencia a la figura 5b, se muestra en ella un ejemplo ilustrativo de un sistema de excitación de transistor para el transmisor de banda ultra ancha. El sistema de excitación de transistor combina y amplifica las señales generadas por el sistema generador de impulsos para producir una corriente de impulsos modulada configurada para transmisión por la antena 14. Preferiblemente, el sistema de excitación está también acoplado operativamente al módulo de modulación de amplitud de impulsos. El sistema de excitación que recibe el circuito de elevación que genera la excursión de señales de sentido positivo incluye un transistor pnp bipolar 120. El transistor pnp 120 es un transistor de elevación en una configuración de emisor común que recibe las señales de elevación en su base 122. En general, las señales de elevación son una combinación de las señales Pon 90 y las señales Noff 96. El circuito de bajada que genera la excursión de señales de sentido negativo incluye un transistor npn bipolar 124. El transistor npn 124 es un transistor de bajada en una configuración de emisor común que recibe las señales de bajada en su base 126. En general, las señales de bajada son una combinación de las señales Poff 92 y las señales Non 94. Las salidas desde los transistores bipolares están acopladas capacitivamente a la carga 128.

Preferiblemente, la señal de salida producida por el generador de señales funciona entre 2,5 GHz y 5,0 GHz. A estas frecuencias de funcionamiento, la capacitancia base-emisor en cada transistor 120 y 124 impide que se desconecten rápidamente los transistores bipolares. A fin de asegurar desconexiones rápidas del transistor pnp 120 y el transistor npn 124, el transistor de la presente invención genera señales de “desconexión” que son presentadas a los transistores 120 y 124 y están representadas como señales Poff 92 y señales Noff 96. Las señales de conexión descargan la capacitancia base-emisor en cada transistor 120 y 124. La descarga de la carga capacitiva de base-emisor desconecta los transistores. Adicionalmente, pueden ser generadas señales de “conexión” sin tener que generar simultáneamente las señales de “desconexión” en que haya poca o ninguna carga capacitiva de base-emisor.

Haciendo referencia a la figura 6a así como también a la figura 5a y a la figura 5b, se muestra en ellas un método para emplear el generador de impulsos y el sistema de excitación de transistor de la figura 5a y la figura 5b, respectivamente. El método 150 incluye un proceso 50 en el que el impulso de transmisión de entrada 88 para transmisión es comunicado al sistema generador de impulsos 78.

El método prosigue entonces hasta el bloque de tratamiento 154 en que se producen excursiones de señales positivas generadas por un circuito de tracción. El sistema generador de impulsos 78 comprende una pluralidad de generadores de impulsos 80, 82, 84 y 86 que producen señales de conexión de elevación 90 (identificadas como Pon), señales de desconexión de elevación 92 (identificadas como Poff), señales de conexión de bajada 94 (identificadas como Non) y señales de desconexión de bajada 96 (identificadas como Noff), respectivamente. Las excursiones de señales positivas son generadas preferiblemente por un transistor pnp bipolar 120. El transistor pnp es un transistor de elevación en una configuración de emisor común que recibe las señales de elevación en su base 122. En general, las señales de elevación son una combinación de señales de conexión de elevación (Pon) 90 y las señales de desconexión de bajada (Noff) 96. Luego el método prosigue al proceso 156.

En el proceso 156, son generadas excursiones de señales negativas por un circuito de bajada. El circuito de bajada que genera la excursión de señales de sentido negativo incluye un transistor npn bipolar 124. El transistor npn 124 es un transistor de bajada en una configuración de emisor común que recibe las señales de bajada en su base 126. Generalmente, las señales de bajada son una combinación de las señales de desconexión de elevación (Poff) 92 y las señales de conexión de bajada (Non 94). El método prosigue luego al proceso 158.

En el proceso 158, las excursiones de señales positivas y negativas son combinadas para generar una señal de banda base. Preferiblemente, las excursiones de señales positivas y negativas son combinadas y amplificadas por el sistema de excitación 79 para generar una corriente de impulsos de RF. El método prosigue luego al proceso 160.

En el proceso 160, la corriente de impulsos de RF desde el proceso 158 es comunicada a una antena 14 para transmisión. Preferiblemente, la corriente de impulsos de RF es una señal de banda base que es un doblete como se muestra en la figura 6b.

Haciendo referencia a la figura 7, se muestra en ella un diagrama de bloques de un módulo de frecuencia de repetición de impulsos y un módulo de modulación de amplitud de impulsos que es residente en la capa de Control de acceso al medio (MAC) 170 del transmisor de la presente invención. En general, el MAC 170 está previsto en la Capa de Enlace de Datos, que está situada entre la Capa de Red y la Capa Física del modelo de referencia OSI. El MAC 170 de la presente invención proporciona los circuitos para variar la frecuencia de repetición de impulsos.

El MAC 170 comprende un circuito integrado o dispositivo de equipo físico similar que proporciona las funciones descritas en esta memoria. Los versados en la técnica apreciarán que algunos servicios del MAC pueden ser implementados en software. Las funciones del MAC implementadas aquí se refieren a las funciones del MAC implementadas en equipo físico que son peculiares de la presente invención. El hardware de MAC incluye una función de sincronización de reloj 34 (figura 2) que está acoplada a una pluralidad de divisores de frecuencia 174, 176, 178 y 180 en que cada divisor de frecuencia está configurado para reducir la velocidad de reloj. Una pluralidad de unidades de asignación de segmento 182, 184, 186 y 188 que tienen diferentes frecuencias de repetición de impulsos y diferentes técnicas de modulación están cada una de ellas acopladas a divisores de frecuencia 174, 176, 178 y 180, respectivamente. Cada unidad de asignación de segmento 182 a 188 está acoplada operativamente a una unidad de multiplexor/desmultiplexor 190 que está acoplada operativamente a una interfaz a la Capa Física 192.

La función de sincronización de reloj 34 está configurada para sincronizar un reloj local dispuesta en el transmisor con el reloj 13 del transceptor maestro 12a. La función de sincronización de reloj 34 produce un reloj de alta velocidad que es un múltiplo de la frecuencia de repetición de impulsos más alta soportada por el transmisor de la presente invención. Cada divisor de frecuencia programable 174 a 180 es capaz de generar una frecuencia de repetición de impulsos variable reduciendo el reloj de alta velocidad asociado con la función de sincronización de reloj 34.

Cada unidad de asignación de segmento 182 a 188 puede tener una frecuencia de repetición de impulsos diferente y diferente técnica de modulación. Preferiblemente, cada unidad de asignación de segmento 182 a 188 tiene también un reloj común sin reducir (no mostrado) para servir como referencia para calcular el lugar de inicio de cada segmento basándose en una base de tiempo uniforme. Adicionalmente, cada unidad de asignación de segmento 182 a 188 está programada para proporcionar una corriente de símbolos a la capa física y transmitir impulsos de datos y confirmación de reloj a la frecuencia de repetición de impulsos apropiada.

Todavía más, cada unidad de asignación de segmentos 182 a 188 proporciona datos en el ancho de datos apropiado para soportar diferentes técnicas de modulación. A título de ejemplo, para modulación on-off keying, serán suministrados datos a una tasa de un bit por ciclo de reloj. Adicionalmente para una señal modulada en amplitud de impulsos que tenga cuatro (4) niveles, la técnica de modulación prevé que se comuniquen dos bits por ciclo de reloj. Para señales moduladas en amplitud de impulsos que tengan ocho (8) niveles, la técnica de modulación prevé que se comuniquen tres bits por ciclo de reloj.

En el funcionamiento, cada unidad de asignación de segmentos tiene un momento de iniciación asociado, una longitud y una técnica de modulación. Cuando tiene lugar el momento de iniciación, la unidad de asignación de segmentos se encargará de controlar la capa física a través de comunicaciones con el multiplexor/desmultiplexor 190. Cada unidad de asignación de segmentos proporciona señales de datos que tienen el ancho apropiado y la frecuencia de repetición de impulsos apropiada en forma de control de datos y reloj. Al final de un segmento ilustrativo, determinado por la longitud del segmento, la unidad de asignación de segmentos deja el control y la siguiente unidad de asignación de segmentos tiene la oportunidad de encargarse de controlar durante su respectivo tiempo de transmisión designado. Los versados con conocimientos normales en la técnica apreciarán que la unidad de asignación de segmentos descrita en esta invención no se confina a comunicaciones isócronas como se ha descrito anteriormente.

Adicionalmente, los versados en la técnica con conocimientos ordinarios que tengan el beneficio de esta descripción apreciarán que la información de datos y reloj suministrada por el MAC 170 a la capa física será alimentada al sistema de generación de impulsos 78 y al sistema de excitación 79 que generarán el perfil de onda apropiado en el momento apropiado y con la amplitud apropiada.

El Multiplexor/Desmultiplexor 190 realiza la operación de mezclar corrientes de bits salientes procedentes de las unidades de asignación de segmentos 182 a 188 en una sola señal transmitida al módulo de transmisión 76 y luego al sistema de generación de impulsos 78 y al sistema de excitación 79.

Haciendo referencia a la figura 8a, se muestra un diagrama de bloques de una realización de un sistema de control de amplitud que tiene un amplificador de ganancia variable 204. Un módulo de transmisión que genera un impulso de reloj en el momento apropiado comunica al impulso de reloj al sistema generador de impulsos 78 del transmisor 16. La salida desde el sistema generador de impulsos 78 es presentada por un sistema de excitación 79 que genera una corriente de impulsos de RF que es comunicada a un amplificador de ganancia variable 204. El amplificador de ganancia variable 204 está acoplado operativamente a la antena de transmisión 14. Un módulo de modulación de amplitud de impulsos 72 está acoplado al amplificador de ganancia variable 204. El amplificador de ganancia variable 204 amplifica el impulso generado por el sistema de excitación 79.

En el funcionamiento, al sistema generador de impulsos 78 le es suministrada una señal de reloj o estroboscópica desde el módulo de transmisión 76. El módulo de transmisión 76 genera un impulso de reloj que es comunicado al sistema generador de impulsos 78. El módulo de modulación de amplitud de impulsos 72 está configurado para generar

una corriente de datos que es comunicada al sistema de control de amplitud que tiene un amplificador de ganancia variable 204. La salida desde el sistema de excitación 79 es presentada por el amplificador de ganancia variable 204 que proporciona la ganancia requerida a fin de generar un impulso de RF para transmisión por la antena 14 que tiene la amplitud deseada.

Con referencia a la figura 8b, se muestra en ella un diagrama de bloques alternativo de otro sistema de control de amplitud que tiene un atenuador 214. Un módulo de transmisión que genera un impulso de reloj en el momento apropiado comunica el impulso de reloj al sistema de generador de impulsos 78. La salida desde el generador de impulsos 78 es presentada a un sistema de excitación 79 que genera una corriente de impulsos de RF a una amplitud máxima. La salida de amplitud máxima desde el sistema de excitación 79 es comunicada a un atenuador digitalmente controlado 214 que está acoplado a la antena 14. Un módulo de modulación de amplitud de impulsos 72 está acoplado al atenuador 214 que atenúa el perfil de onda generado por el sistema de excitación 79. El atenuador 214 reduce la amplitud del perfil de onda cuando resulte necesario para proporcionar la señal correcta para transmisión por la antena 14.

En el funcionamiento, al sistema de generador de impulsos 78 le es suministrada una señal de reloj o estroboscópica desde el módulo de transmisión 76. El módulo de transmisión 76 genera un impulso de reloj que es comunicado al sistema de generador de impulsos 78. El módulo de modulación de amplitud de impulsos 72 está configurado para generar una corriente de datos que es comunicada al sistema de control de amplitud que tiene un atenuador 214. La salida desde el sistema de excitación 79 es presentada luego al atenuador 214 que reduce la amplitud de los impulsos de RF según la salida generada por la interfaz de datos 216.

La presente invención está configurada para ampliar diversas frecuencias de repetición de impulsos y diversas técnicas de modulación. Haciendo otra vez referencia a la figura 7, la figura 8a, la figura 8b y la figura 3, cuando un nuevo segmento de datos, tal como el segmento de datos 64b (figura 3), ha de ser transmitido a la unidad de asignación de segmentos por ejemplo la unidad de asignación de segmentos 184 es activada y envía señales al módulo de modulación de datos 20 la técnica de modulación que ha de ser empleada. Si la técnica de modulación es modulación on-off keying, la interfaz de datos del módulo de modulación de amplitud de impulsos 72 será inhabilitada y el amplificador 206 o el atenuador 214 será ajustado a un valor fijo, típicamente plena potencia. Si la técnica de modulación es modulación de amplitud de impulsos, la interfaz de datos del modulador de modulación de amplitud de impulsos 72 será habilitado para soportar el número de bits usados para modulación de amplitud de impulsos. Por ejemplo, si el transmisor soporta modulación de amplitud de impulsos de cuatro (4) niveles (2 bits) y modulación de amplitud de impulsos de ocho (8) niveles, uno u otro, dos o tres bits de la interfaz son habilitados. A título de ejemplo y no de limitación, la interfaz de datos será vinculada típicamente a "1" lógico, de manera que los símbolos 001, 011, 101 y 111 se usan para las señales moduladas en amplitud de impulsos de cuatro niveles (4). En una realización alternativa, la unidad de modulación de amplitud de impulsos puede ser reconfigurada para que ignore un bit del valor de tres bits y genere cuatro salidas de tensión equiespaciadas que representan los símbolos 00, 01, 10 y 11. Los versados en la técnica apreciarán que hay otras alternativas para los cuatro símbolos ilustrativos.

Haciendo referencia a la figura 9a, así como también a la figura 3 y a la figura 1, se muestra en ellas un ejemplo ilustrativo típico de los tiempos de dos segmentos TDMA que tienen diferentes frecuencias de repetición de impulsos. Un primer segmento TDMA típico 220 y un segundo segmento TDMA típico 222 proporcionan comunicaciones dentro de un segmento de datos.

Con el fin de acomodar frecuencias de repetición de impulsos variables para cada segmento TDMA, el código de sincronización maestro sincroniza comunicaciones entre dispositivos transceptores que usen una unidad de sincronización de reloj 34 que funcione a una frecuencia de repetición de impulsos nominal que el sistema 10 soportará. El transmisor 16 y el receptor 18 son capaces de una frecuencia que multiplique el reloj desde la unidad de sincronización de reloj 34 para soportar frecuencias de repetición de impulsos más altas. Las frecuencias de repetición de impulsos empleadas pueden depender del ancho de banda particular que los dispositivos demanden, las limitaciones de ruido o la reflexión de las señales.

El reloj_1 de bit cliente, 224 proporciona los tiempos para la frecuencia de repetición de impulsos asociada con el Segmento TDMA N+1, 222. Las señales transmitidas por el segmento TDMA 222 son transmitidas durante el borde delantero del reloj_1 de bit cliente, 224. El reloj_2 de bit cliente 226 proporciona la regulación de tiempo para frecuencia de repetición de impulsos asociada con el segmento TDMA N 220. Las señales transmitidas por el Segmento TDMA N 220 son transmitidas durante el borde delantero del reloj_2 de bit de cliente 226. La frecuencia de repetición de impulsos para el Segmento TDMA N, 220, es dos veces mayor, es decir, más rápida que la frecuencia de repetición de impulsos para el Segmento TDMA N+1, 222. La frecuencia de repetición de impulsos para el Segmento TDMA N, 220, y el Segmento TDMA N+1, 222, es identificada por los impulsos de frecuencia, identificados por flechas, mostradas en la línea 228.

Haciendo referencia 9b se muestra en ella un ejemplo típico de los tiempos de transceptor que tiene un método de modulación diferente para cada segmento TDMA. Un reloj de bit cliente 230 proporciona la regulación de tiempo para los dos segmentos TDMA típicos en la sección de segmentos de datos de la trama TDMA. Las dos tramas TDMA típicas son identificadas como Segmento TDMA N, 232 y Segmento TDMA N+1, 234. Los versados en la técnica que tengan el beneficio de esta descripción apreciarán que para el Segmento TDMA N, 232, la señal transmitida emplea modulación de amplitud de impulsos representada por los símbolos en la línea 236. La regulación de tiempo para cada

ES 2 284 658 T3

uno de los impulsos que tienen diferente amplitud es establecida por el reloj de bit cliente 230. Adicionalmente, los versados en la técnica apreciarán que para el Segmento TDMA N+1 234 la señal transmitida emplea modulación on-off keying representada por los símbolos en la línea 236. La regulación de tiempo para cada uno de los impulsos que funcionan con modulación on-off keying es establecida otra vez por el reloj de bit cliente 230.

5

Las técnicas descritas en lo que antecede usan diferentes frecuencias de repetición de impulsos de bit y técnicas de modulación para comunicaciones de banda base o comunicaciones de banda ultra ancha. Una técnica de modulación adicional llamada modulación de posición de impulsos es bien conocida en el ramo y puede emplearse también con el sistema y método presentes. Durante la modulación de posición de impulsos, los impulsos son transmitidos a cierta frecuencia de símbolos básica, por ejemplo, 20 MHz. A una frecuencia de repetición de símbolos de 20 MHz esos impulsos están separados 50 nanosegundos. Un impulso que falle exactamente cuando se esperaba puede indicar un “1” binario, mientras que un impulso que se retarde un tiempo pequeño en delta puede indicar un “0” binario.

10

El sistema de la presente invención puede ser ampliado para uso con señales portadoras y otra técnica de modulación. Por consiguiente, aunque se han mostrado y descrito realizaciones y aplicaciones de esta invención, a los versados en la técnica les resultará evidente que son posibles muchas más modificaciones que las mencionadas en lo que antecede sin apartarse de los conceptos de esta invención.

15

20

25

30

35

40

45

50

55

60

65

REIVINDICACIONES

1. Un sistema de transmisor (12) que tiene

una unidad de modulación de datos (20) configurada para generar una corriente digital de datos de impulsos que está sincronizada con un reloj maestro,

una unidad de transmisor (16) acoplada a dicha unidad de modulación de datos (20), y

una antena (14) acoplada a dicha unidad de transmisor (20), dicha antena configurada para transmitir una corriente de impulsos de radiofrecuencia RF, en que dicha unidad de transmisor (20) comprende:

circuitos configurados para recibir dicha corriente digital de datos de impulsos y generar una corriente de impulsos de radiofrecuencia RF de Banda Ultra Ancha, **caracterizado** por medios (32, 34) para implementar una capa de protocolo MAC que proporciona una trama de acceso múltiple por división de tiempo.

2. El sistema de transmisor de la reivindicación 1, en el que dicha unidad de modulación de datos (20) comprende además un módulo de modulación de amplitud de impulsos (72) que está configurado para variar la amplitud de dicha corriente digital de datos de impulsos.

3. El sistema de transmisor de la reivindicación 1, en el que dicha unidad de modulación de datos (20) comprende además un módulo de frecuencia de repetición de impulsos (74) que está configurado para variar la frecuencia de repetición de impulsos (72) de dicha corriente digital de datos de impulsos.

4. El sistema de transmisor de la reivindicación 3, en el que dicha unidad de modulación de datos (20) comprende además un módulo de transmisión (76) acoplado operativamente entre dicho módulo de frecuencia de repetición de impulsos (74) y un módulo de modulación de amplitud de impulsos (72), estando configurado dicho módulo de transmisión para distinguir entre diferentes técnicas de modulación.

5. El sistema de transmisor de la reivindicación 4, en el que dicho módulo de transmisión (76) está configurado para comunicar dicha corriente digital de datos de impulsos a dicha unidad de transmisor.

6. El sistema de transmisor de la reivindicación 4, en el que dicha unidad de transmisor (20) comprende además un sistema generador de impulsos (78) acoplado operativamente a dicho módulo de transmisión (76), estando configurado dicho sistema generador de impulsos para generar dicha corriente de impulsos de Banda Ultra Ancha para transmisión por dicha antena.

7. El sistema de transmisor de la reivindicación 6, en el que dicho sistema generador de impulsos (78) está configurado para generar una pluralidad de señales de conexión de elevación, una pluralidad de señales de desconexión de elevación, una pluralidad de señales de conexión de bajada y una pluralidad de señales de desconexión de bajada.

8. El sistema de transmisor de la reivindicación 7, en el que dicha unidad de transmisor comprende además un sistema de excitación (79) acoplado operativamente a dicho sistema generador de impulsos (78) y configurado para combinar dicha pluralidad de señales de conexión de elevación, dicha pluralidad de señales de desconexión de elevación, dicha pluralidad de señales de conexión de bajada y dicha pluralidad de señales de desconexión de bajada para generar dicha corriente de impulsos de banda ultra ancha.

9. El sistema de transmisor de la reivindicación 8, en el que dicho sistema de excitación (79) está acoplado operativamente a dicho módulo de modulación de amplitud de impulsos (72), y dicho módulo de modulación de amplitud de impulsos está configurado para generar una amplitud de impulsos deseada para dicha corriente digital de datos de impulsos.

10. El sistema de transmisor de la reivindicación 1, en el que los medios para implementar una capa de protocolo MAC 170 comprenden:

una unidad de sincronización de reloj (34) que tiene un dispositivo de temporización con una velocidad de reloj;

al menos un divisor de frecuencia (174-180) acoplado a dicha unidad de sincronización de reloj, estando configurado dicho divisor de frecuencia para reducir dicha velocidad de reloj a fin de generar una frecuencia de repetición de impulsos deseada;

al menos una unidad de asignación de segmentos (182-188) acoplada a dicho al menos un divisor de frecuencia; y

un multiplexor/desmultiplexor (190) acoplado operativamente a dicha al menos una unidad de asignación de segmentos, estando configurado dicho multiplexor/desmultiplexor para mezclar una pluralidad de señales salientes y estando configurado para distribuir una pluralidad de señales entrantes, y

una interfaz de capa de enlace de datos que conecta dicha capa de protocolo MAC a dicha unidad de modulación de datos.

11. El sistema de transmisor de la reivindicación 11, en el que cada una de dicha al menos una unidad de asignación de segmentos tiene una frecuencia de repetición de impulsos particular.

12. El sistema de transmisor de la reivindicación 10, en el que cada una de dicha al menos una unidad de asignación de segmentos (182-188) está configurada para soportar diferentes técnicas de modulación.

13. El sistema de transmisor de la reivindicación 10, en el que cada una de dicha al menos una unidad de asignación de segmentos (182-188) está configurada para soportar modulación de amplitud de impulsos.

14. El sistema de transmisor de la reivindicación 10, en el que cada una de dicha al menos una unidad de asignación de segmentos (182-188) está configurada para soportar modulación on-off keying.

15. El sistema de transmisor (20) de la reivindicación 1 configurado para transmitir señales moduladas en amplitud de impulsos, que comprende:

una interfaz de reloj (34) configurada para generar una señal de reloj;

un sistema generador de impulsos (78) en dicha unidad de transmisor, acoplado operativamente a dicha interfaz de reloj, estando configurado dicho sistema generador de impulsos para perfilar una pluralidad de impulsos entrantes;

un sistema de excitación (79) en dicha unidad de transmisor acoplado operativamente a dicho sistema generador de impulsos, estando configurado dicho sistema de excitación para amplificar y combinar dicha pluralidad de impulsos entrantes; y

un amplificador de ganancia variable (204) acoplado operativamente a dicha unidad de modulación de datos y acoplado operativamente a dicho sistema de excitación, estando configurado dicho amplificador de ganancia variable para proporcionar una ganancia regulable a dicho sistema de excitación a fin de obtener una amplitud.

16. El sistema de transmisor de la reivindicación 15, que comprende además un módulo de frecuencia de repetición de impulsos (74), estando dicho módulo de frecuencia de repetición de impulsos acoplado operativamente a dicho sistema generador de impulsos y estando configurado para generar frecuencias de repetición de impulsos variables.

17. El sistema de transmisor de la reivindicación 1, que comprende:

una interfaz de reloj (34) configurada para generar una señal de reloj;

un sistema generador de impulsos (78) acoplado operativamente a dicha interfaz de reloj, estando configurado dicho sistema generador de impulsos para perfilar una pluralidad de impulsos entrantes;

un sistema de excitación (79) acoplado operativamente a dicho sistema generador de impulsos, estando configurado dicho sistema de excitación para amplificar y combinar dicha pluralidad de impulsos entrantes a fin de generar una pluralidad de señales de salida; y

un atenuador (75) acoplado operativamente a dicha unidad de modulación de datos y acoplado operativamente a dicho sistema de excitación, estando configurado dicho atenuador para reducir la amplitud de dicha pluralidad de señales de salida y proporcionar una pluralidad de señales de salida modificadas que tienen una amplitud deseada.

18. El sistema de transmisor según la reivindicación 17, que comprende además un módulo de frecuencia de repetición de impulsos (74), estando acoplado operativamente dicho módulo de frecuencia de repetición de impulsos a dicho sistema generador de impulsos y estando configurado para generar frecuencias de repetición de impulsos variables.

19. El sistema de transmisor de la reivindicación 1, que comprende además:

un sistema de control de amplitud acoplado operativamente a dicha unidad de transmisor y un módulo de modulación de amplitud de impulsos, estando configurado dicho sistema de control de amplitud para generar una amplitud modificada de dicha corriente de impulsos de RF.

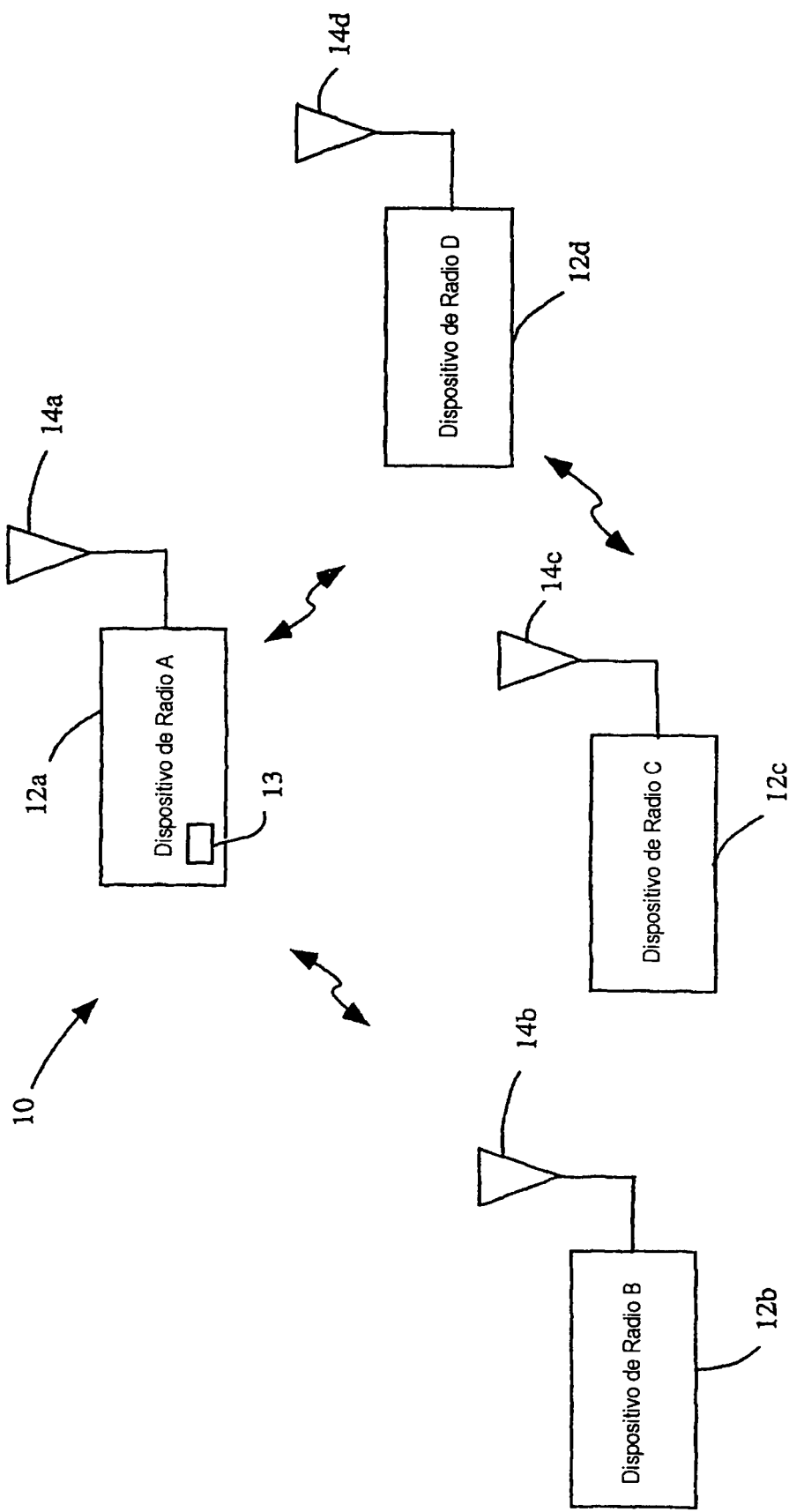


Fig. 1

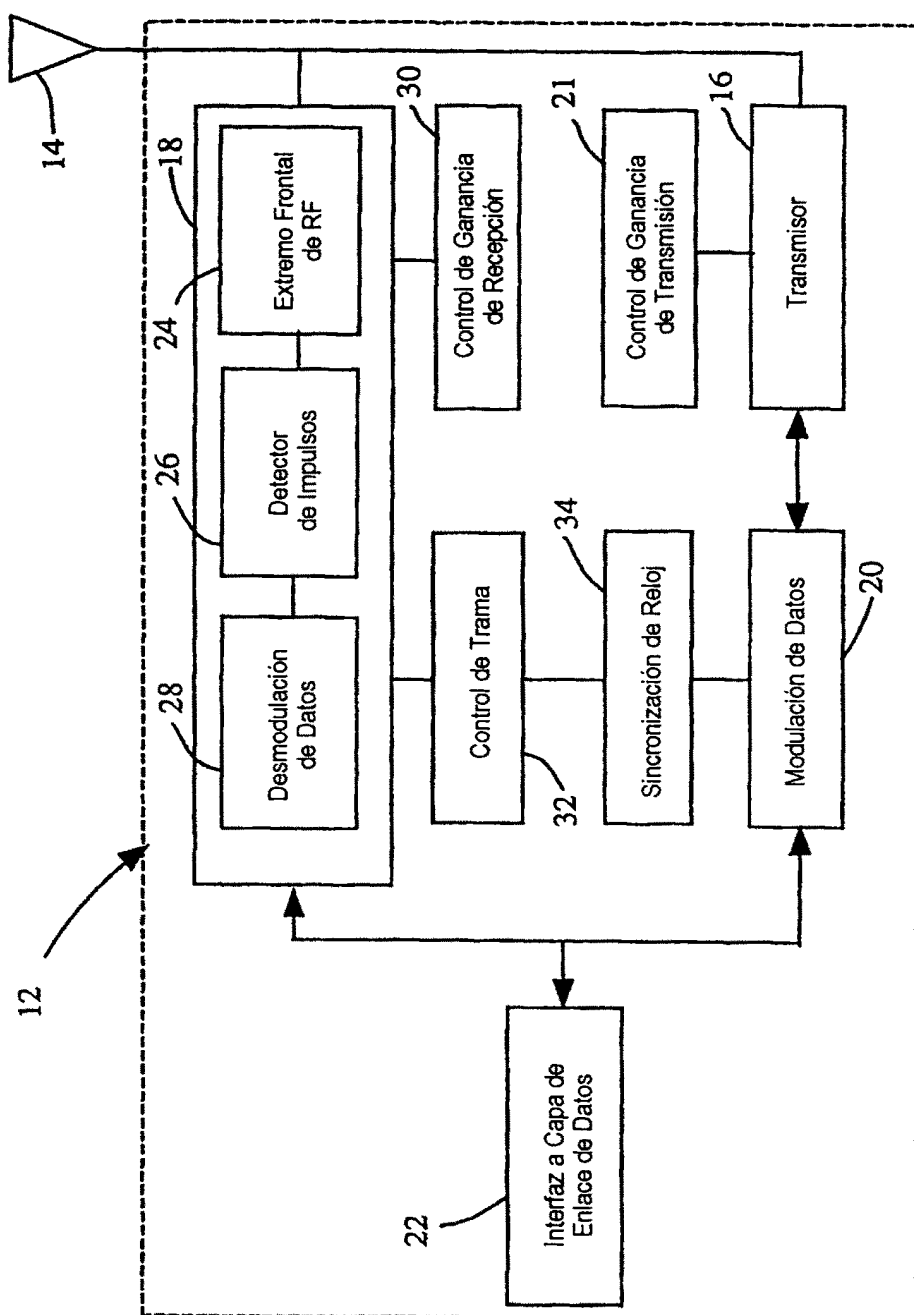


Fig. 2

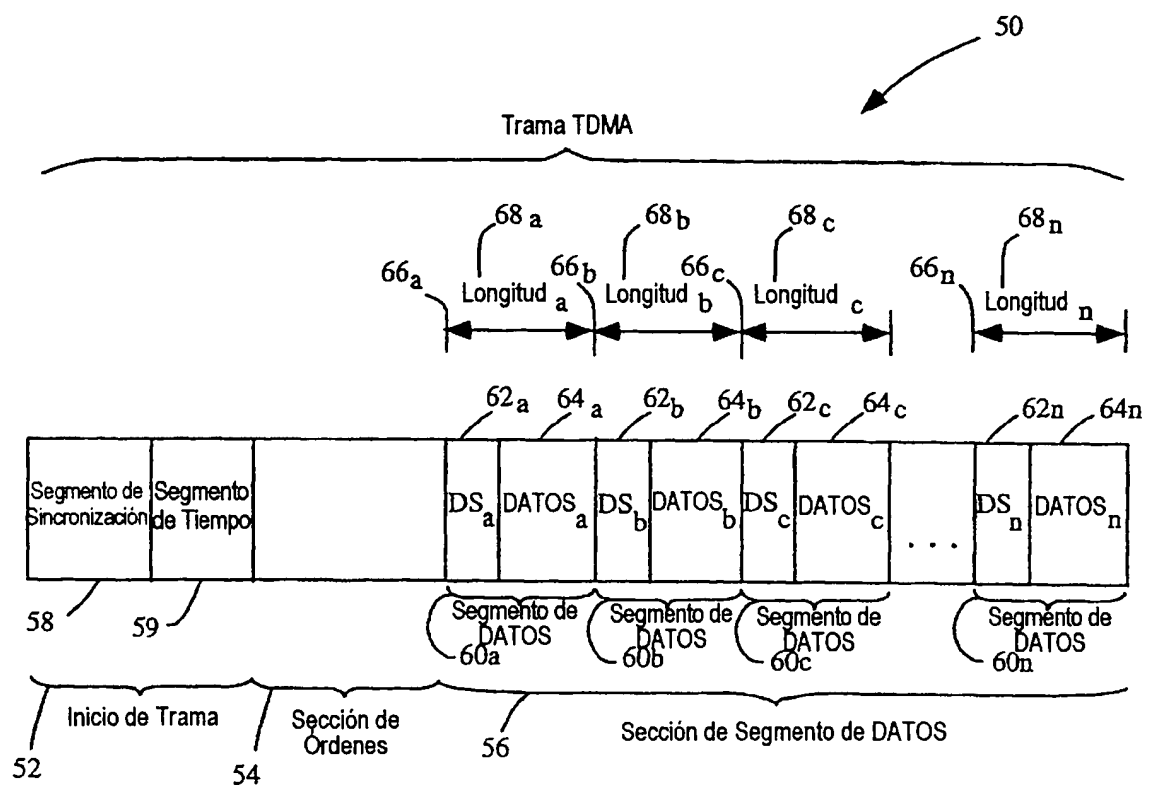


Fig. 3

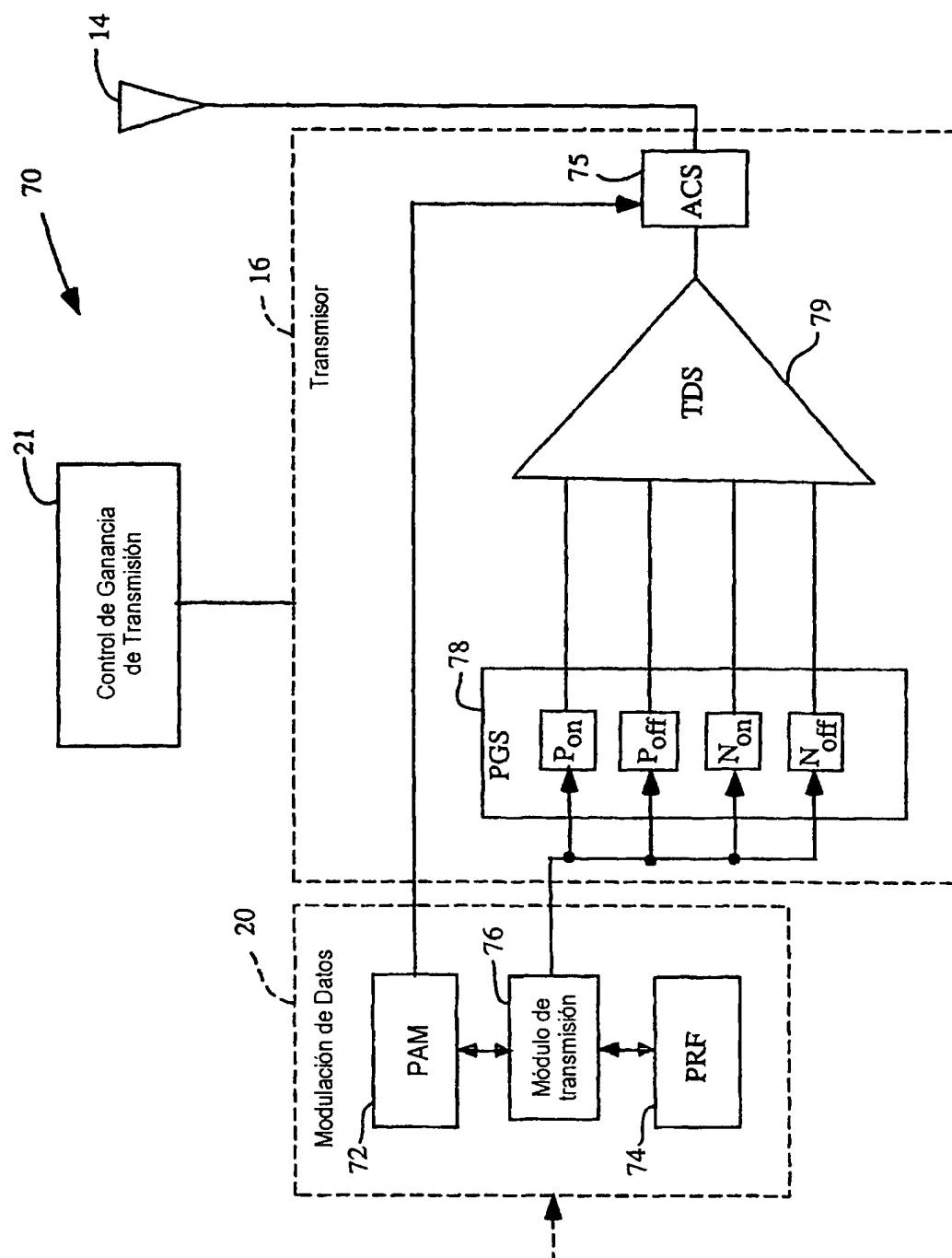


Fig. 4

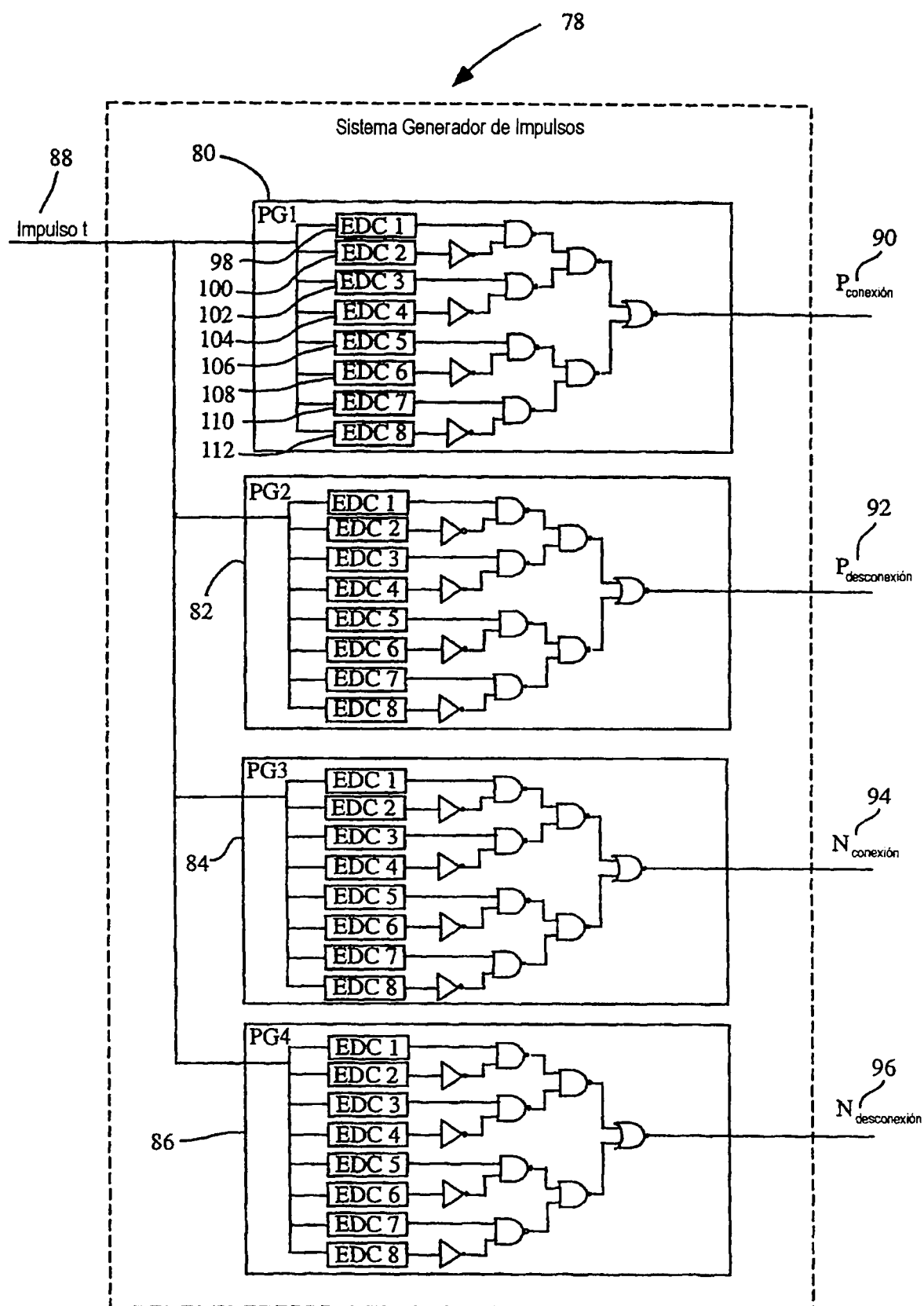


Fig. 5A

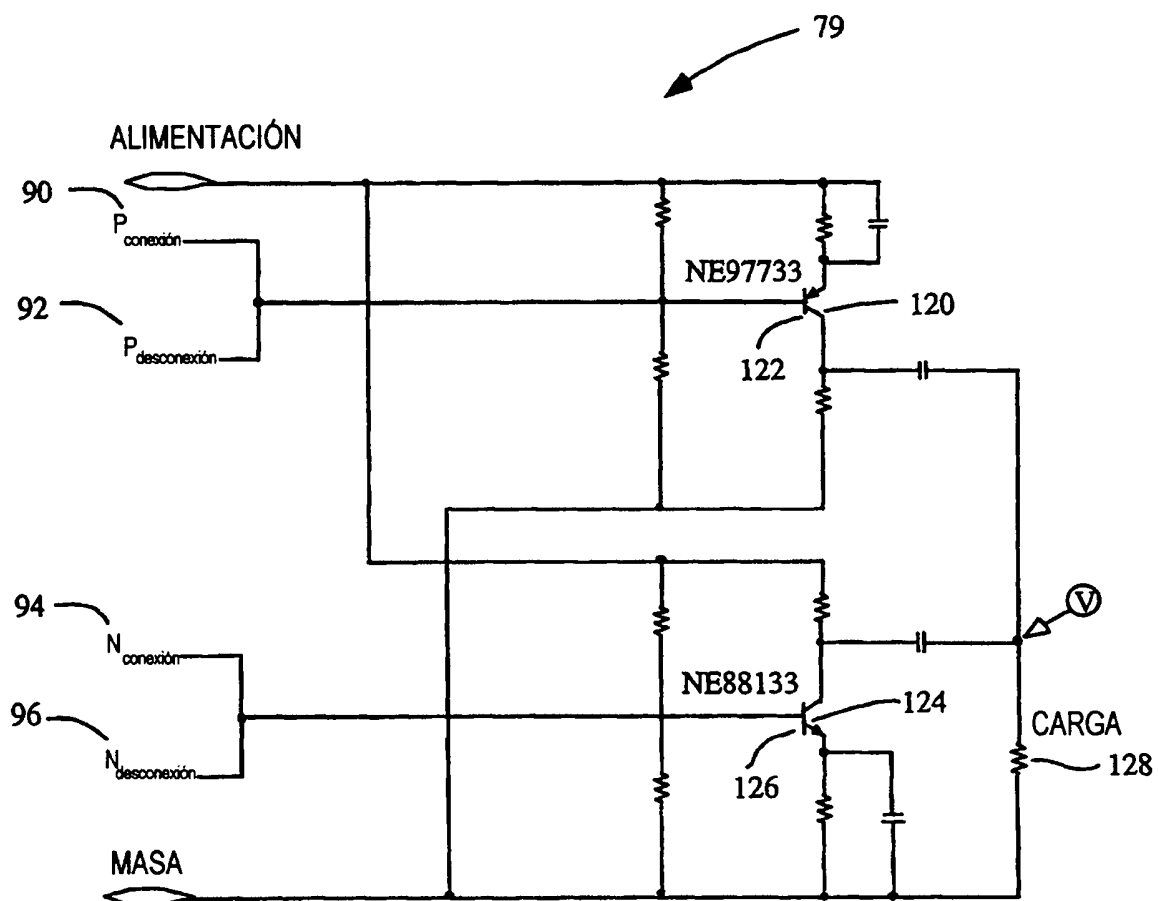


Fig. 5B

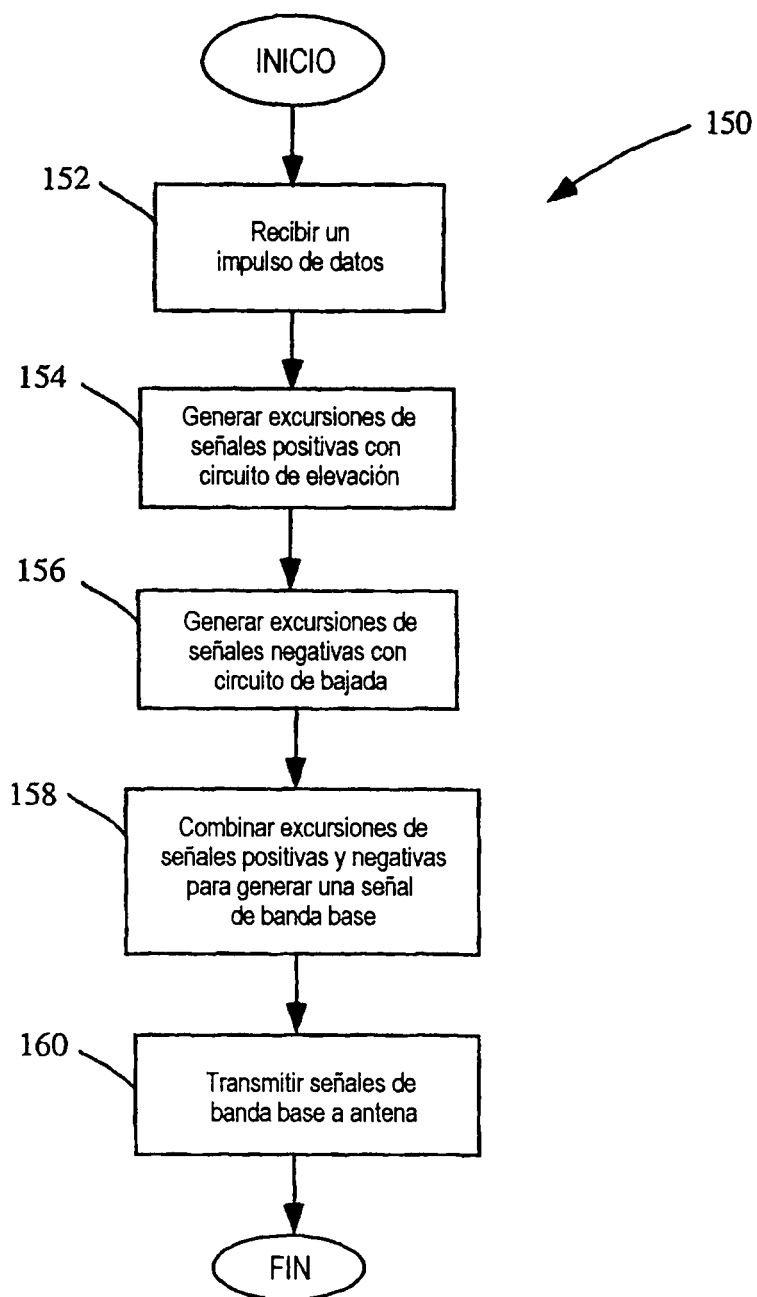


Fig.6A



Fig.6B

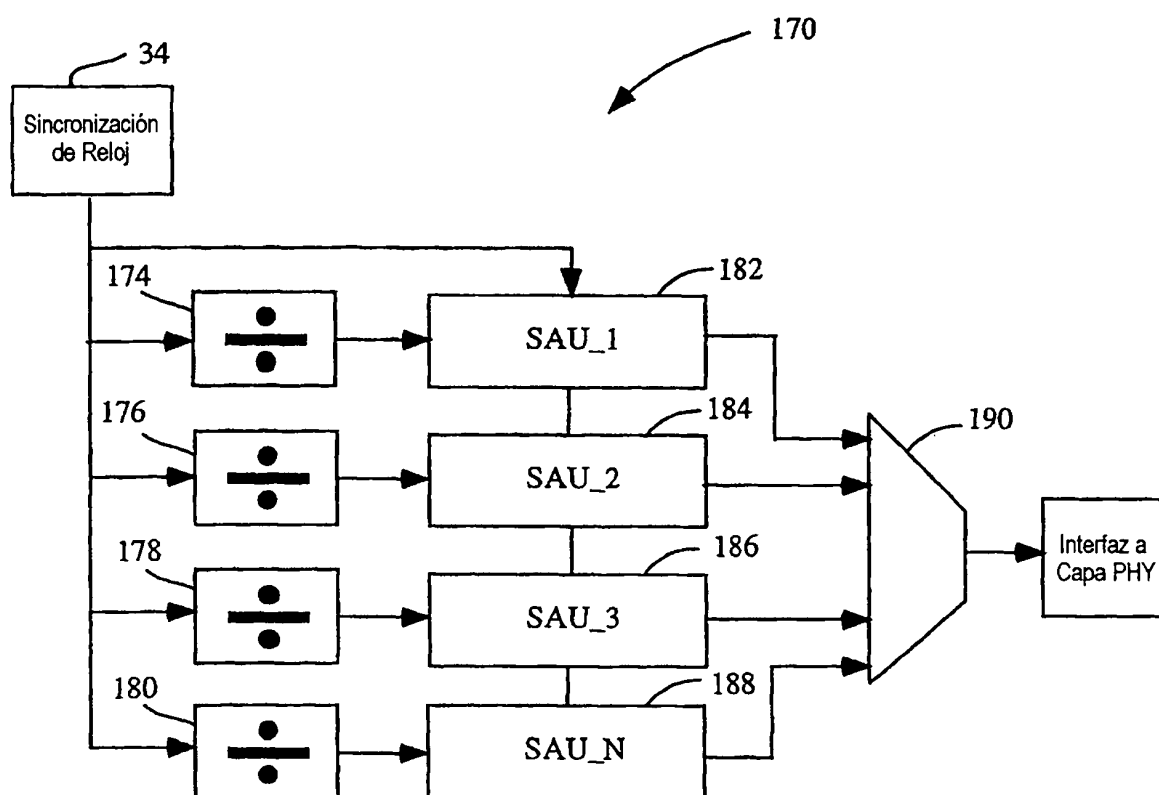


Fig.7

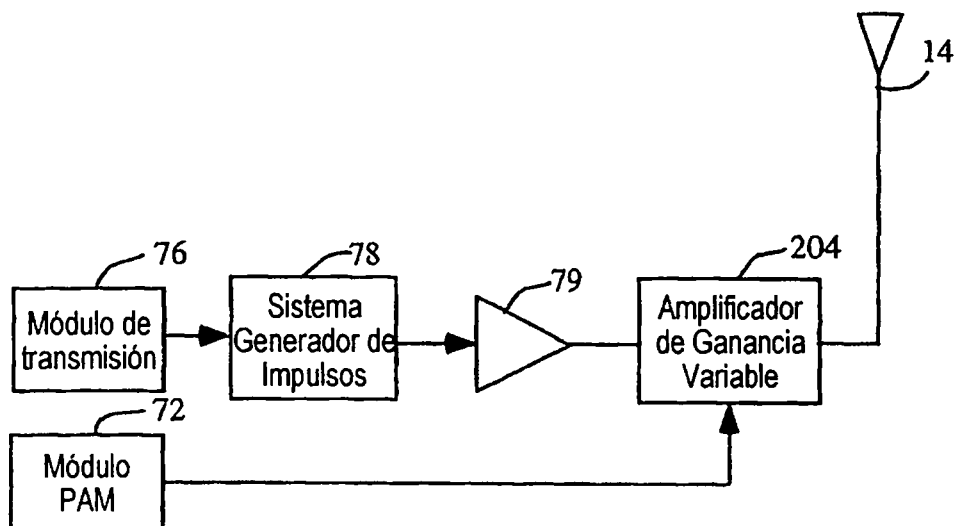


Fig. 8A

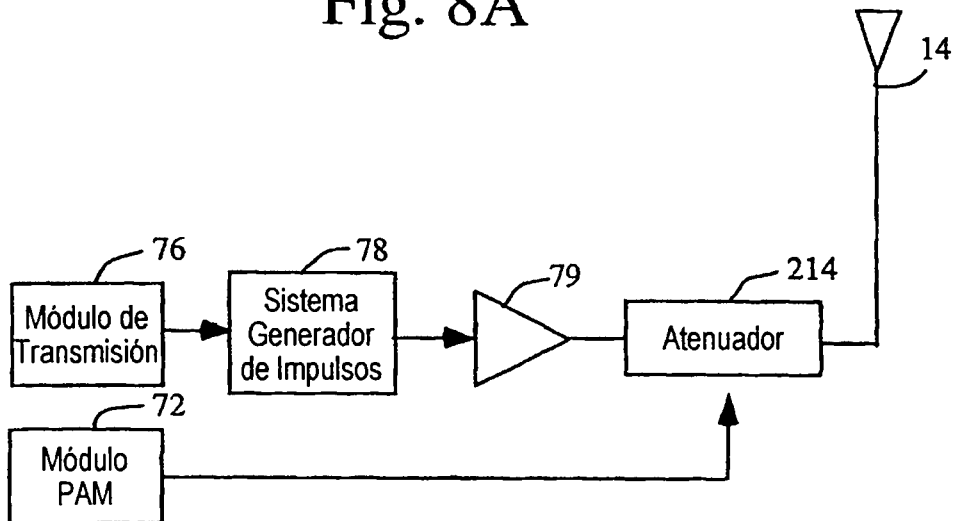


Fig. 8B

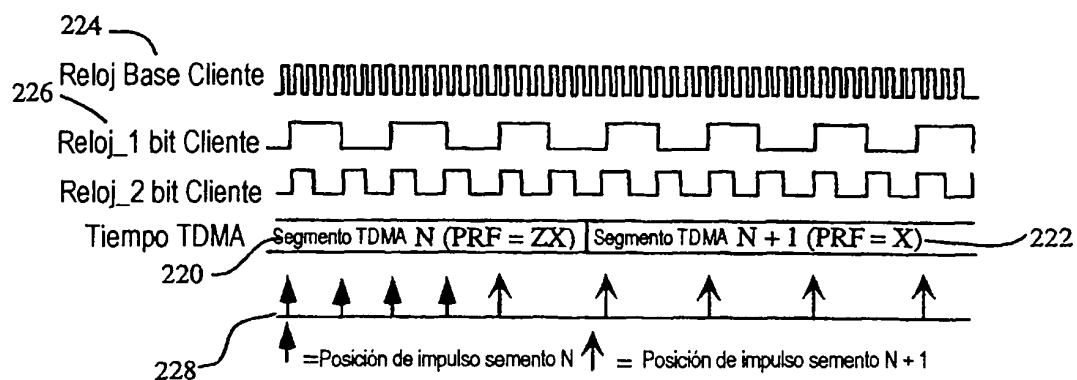


Fig. 9A

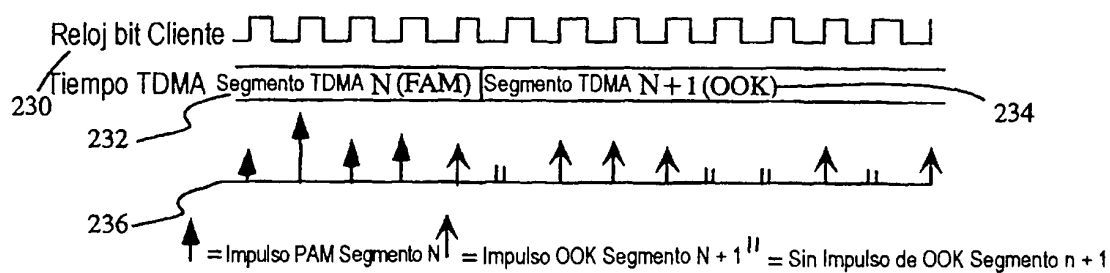


Fig. 9B