

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5691706号
(P5691706)

(45) 発行日 平成27年4月1日(2015.4.1)

(24) 登録日 平成27年2月13日(2015.2.13)

(51) Int.Cl.

F 1

G09G 3/34 (2006.01)

G09G 3/34

C

G09G 3/20 (2006.01)

G09G 3/20

641G

G02F 1/167 (2006.01)

G09G 3/20

631D

G09G 3/20

612U

G09G 3/20

612B

請求項の数 16 (全 26 頁) 最終頁に続く

(21) 出願番号

特願2011-62597 (P2011-62597)

(22) 出願日

平成23年3月22日(2011.3.22)

(65) 公開番号

特開2012-198404 (P2012-198404A)

(43) 公開日

平成24年10月18日(2012.10.18)

審査請求日

平成25年12月9日(2013.12.9)

(73) 特許権者 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(74) 代理人 110000752

特許業務法人朝日特許事務所

(72) 発明者 武藤 幸太

長野県諏訪市大和3丁目3番5号 セイコ
ーエプソン株式会社内

(72) 発明者 山田 裕介

長野県諏訪市大和3丁目3番5号 セイコ
ーエプソン株式会社内

審査官 中村 直行

最終頁に続く

(54) 【発明の名称】制御装置、表示装置および電子機器

(57) 【特許請求の範囲】

【請求項 1】

複数の走査線および複数のデータ線の交差に対応して設けられた複数の画素を有する電気光学装置を制御するための信号を前記電気光学装置に出力する出力手段と、

メモリーに記憶されているデータに応じた電圧を前記複数のデータ線に印加させるための信号を出力するように前記出力手段を制御し、第1条件が満たされたときに前記信号により書き込まれる画像が、第2条件が満たされたときに前記信号により書き込まれる画像よりも、前記データ線の延在方向における階調変化の空間周波数が高い制御手段と
を有する制御装置。

【請求項 2】

前記メモリーに記憶されているデータにより示される、前記複数の画素の各々における階調値に対して減色処理をし、前記第1条件が満たされたときの前記減色処理により得られる画像が、前記第2条件が満たされたときの前記減色処理により得られる画像よりも、前記空間周波数が高い減色処理手段

を有する請求項1に記載の制御装置。

【請求項 3】

第1ディザマトリクスおよび前記データ線の延在方向の階調変化の空間周波数が前記第1ディザマトリクスよりも低い第2ディザマトリクスを記憶した第1記憶手段を有し、

前記減色処理手段は、前記第1条件が満たされたときは前記第1ディザマトリクスを用い、前記第2条件が満たされたときは前記第2ディザマトリクスを用いて前記減色処理を

行う

ことを特徴とする請求項 2 に記載の制御装置。

【請求項 4】

前記第 1 条件が満たされたときの前記減色処理および前記第 2 条件が満たされたときの前記減色処理の階調数が共通である

ことを特徴とする請求項 2 または 3 に記載の制御装置。

【請求項 5】

前記複数の画素の階調は、当該画素へ電圧を複数回印加する書き込み動作により変更され、

前記制御手段は、前記電気光学装置に新たに表示する画像を表す画像データを記憶する第 2 記憶手段から読み出された前記画像データと、進行中の前記書き込み動作によって前記電気光学装置に表示される予定の画像を示す予定画像データを記憶する第 3 記憶手段から読み出された前記予定画像データとの比較結果を用いて、前記複数の画素において階調を変更する画素を判断し、

前記制御手段は、前記階調を変更する画素と判断された画素が前記書き込み動作中ではない場合には、前記画像データの定める階調となるように当該画素に対して前記書き込み動作を開始するための前記信号を出力するように前記出力手段を制御し、前記階調を変更する画素と判断された画素が前記書き込み動作中である場合には、進行中の前記書き込み動作が終了した後、前記画像データの定める階調となるように当該画素に対して前記書き込み動作を開始するための前記信号を出力するように前記出力手段を制御し、

前記第 2 条件は、前記書き込み動作が進行中の画素があるという条件である

ことを特徴とする請求項 1 ないし 4 のいずれか一項に記載の制御装置。

【請求項 6】

前記第 1 条件は、前記書き込み動作が進行中の画素がなくなったという条件である

ことを特徴とする請求項 5 に記載の制御装置。

【請求項 7】

前記第 1 条件が満たされた場合、前記制御手段は、前記第 2 条件に従って書き込まれた画像を、前記第 1 条件に従って書き直す

ことを特徴とする請求項 6 に記載の制御装置。

【請求項 8】

前記第 2 条件は、前記画像の更新頻度がしきい値以上という条件である

ことを特徴とする請求項 1 ないし 4 のいずれか一項に記載の制御装置。

【請求項 9】

前記第 1 条件は、前記画像の更新頻度がしきい値未満という条件である

ことを特徴とする請求項 8 に記載の制御装置。

【請求項 10】

前記第 1 条件は、前記しきい値以上の頻度での前記画像の更新が終了したという条件である

ことを特徴とする請求項 9 に記載の制御装置。

【請求項 11】

前記第 2 条件は、前記制御装置に電力を供給する電池の残量がしきい値未満という条件である

ことを特徴とする請求項 1 ないし 4 のいずれか一項に記載の制御装置。

【請求項 12】

前記第 1 条件は、前記電池の残量がしきい値以上という条件である

ことを特徴とする請求項 11 に記載の制御装置。

【請求項 13】

前記第 2 条件は、前記画像が文字の画像という条件である

ことを特徴とする請求項 1 ないし 4 のいずれか一項に記載の制御装置。

【請求項 14】

10

20

30

40

50

前記第1条件は、前記画像が写真の画像という条件であることを特徴とする請求項1_3に記載の制御装置。

【請求項15】

請求項1ないし1_4のいずれか一項に記載の制御装置と、前記電気光学装置とを有する表示装置。

【請求項16】

請求項1_5に記載の表示装置を有する電子機器。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、電気光学装置の駆動に関する。

【背景技術】

【0002】

電気光学素子を用いた表示装置が知られている。例えば特許文献1は、電気泳動素子を用いた電子ペーパーにおいて、面積階調により多階調表示を行う技術を開示している。

【先行技術文献】

【特許文献】

【0003】

【特許文献1】特開2006-243478号公報

20

【発明の開示】

【発明が解決しようとする課題】

【0004】

特許文献1の技術によれば、面積階調により表示を行った場合に、消費電力が多くなってしまうときがあった。

これに対し本発明は、より低消費電力で面積階調による表示を行う技術を提供する。

【課題を解決するための手段】

【0005】

本発明は、複数の走査線および複数のデータ線の交差に対応して設けられた複数の画素を有する電気光学装置を制御するための信号を前記電気光学装置に出力する出力手段と、メモリーに記憶されているデータに応じた電圧を前記複数のデータ線に印加させるための信号を出力するように前記出力手段を制御し、第1条件が満たされたときに前記信号により書き込まれる画像が、第2条件が満たされたときに前記信号により書き込まれる画像よりも、前記データ線の延在方向における階調変化の空間周波数が高い制御手段とを有する制御装置を提供する。

30

この制御装置によれば、第2条件を用いない場合と比較してより低消費電力で面積階調による表示を行うことができる。

【0006】

好ましい態様において、この制御装置は、前記メモリーに記憶されているデータにより示される、前記複数の画素の各々における階調値に対して減色処理をし、前記第1条件が満たされたときの前記減色処理により得られる画像が、前記第2条件が満たされたときの前記減色処理により得られる画像よりも、前記空間周波数が高い減色処理手段を有してもよい。

40

この制御装置によれば、減色処理により面積階調表現された画像を、第2条件を用いない場合と比較してより低消費電力で表示することができる。

【0007】

別の好ましい態様において、この制御装置は、第1ディザマトリクスおよび前記データ線の延在方向の階調変化の空間周波数が前記第1ディザマトリクスよりも低い第2ディザマトリクスを記憶した第1記憶手段を有し、前記減色処理手段は、前記第1条件が満たされたときは前記第1ディザマトリクスを用い、前記第2条件が満たされたときは前記第2

50

ディザマトリクスを用いて前記減色処理を行ってもよい。

この制御装置によれば、ディザマトリクスを用いた減色処理により面積階調表現された画像を、第2条件を用いない場合と比較してより低消費電力で表示することができる。

【0008】

さらに別の好ましい態様において、前記複数の画素の階調は、当該画素へ電圧を複数回印加する書き込み動作により変更され、前記制御手段は、前記電気光学装置に新たに表示する画像を表す画像データを記憶する第2記憶手段から読み出された前記画像データと、進行中の前記書き込み動作によって前記電気光学装置に表示される予定の画像を示す予定画像データを記憶する第3記憶手段から読み出された前記予定画像データとの比較結果を用いて、前記複数の画素において階調を変更する画素を判断し、前記制御手段は、前記階調を変更する画素と判断された画素が前記書き込み動作中ではない場合には、前記画像データの定める階調となるように当該画素に対して前記書き込み動作を開始するための前記信号を出力するように前記出力手段を制御し、前記階調を変更する画素と判断された画素が前記書き込み動作中である場合には、進行中の前記書き込み動作が終了した後、前記画像データの定める階調となるように当該画素に対して前記書き込み動作を開始するための前記信号を出力するように前記出力手段を制御し、前記第2条件は、前記書き込み動作が進行中の画素があるという条件であってもよい。

この制御装置によれば、体感的な書き替え速度を向上させつつ、面積階調表現された画像を、第2条件を用いない場合と比較してより低消費電力で表示することができる。

【0009】

さらに別の好ましい態様において、前記第1条件は、前記書き込み動作が進行中の画素がなくなったという条件であってもよい。

この制御装置によれば、書き込み動作が進行中の場合の消費電力を、書き込み動作が進行中の場合よりも抑えることができる。

【0010】

さらに別の好ましい態様において、前記第1条件が満たされた場合、前記制御手段は、前記第2条件に従って書き込まれた画像を、前記第1条件に従って書き直してもよい。

この制御装置によれば、書き込み動作が終了した後で、より高品質の画像を表示することができる。

【0011】

さらに別の好ましい態様において、前記第2条件は、前記画像の更新頻度がしきい値以上という条件であってもよい。

この制御装置によれば、画像の更新頻度が高い場合の消費電力を抑制することができる。

【0012】

さらに別の好ましい態様において、前記第1条件は、前記画像の更新頻度がしきい値未満という条件であってもよい。

この制御装置によれば、画像の更新頻度が低い場合と比較して、画像の更新頻度が高い場合画像の更新頻度が多い場合の消費電力を抑制することができる。

【0013】

さらに別の好ましい態様において、前記第1条件は、前記しきい値以上の頻度での前記画像の更新が終了したという条件であってもよい。

この制御装置によれば、低い更新頻度で画像が更新されている間は、消費電力を抑制することができる。

【0014】

さらに別の好ましい態様において、前記第2条件は、前記制御装置に電力を供給する電池の残量がしきい値未満という条件であってもよい。

この制御装置によれば、電池の残量が少なくなった後の消費電力を低減することができる。

【0015】

10

20

30

40

50

さらに別の好ましい態様において、前記第1条件は、前記電池の残量がしきい値以上という条件であってもよい。

この制御装置によれば、電池の残量が多い場合と比較して、電池の残量が少なくなった後の消費電力を低減することができる。

【0016】

さらに別の好ましい態様において、前記第2条件は、前記画像が文字の画像という条件であってもよい。

この制御装置によれば、文字の画像を書き込むときに低消費電力動作をすることができる。

【0017】

さらに別の好ましい態様において、前記第1条件は、前記画像が写真的画像という条件であってもよい。

この制御装置によれば、写真的画像を書き込むときと比較して、文字の画像を書き込むときの低消費電力動作をすることができる。

【0018】

また、本発明は、上記いずれかの制御装置と、前記電気光学装置とを有する表示装置を提供する。

この表示装置によれば、第2条件を用いない場合と比較してより低消費電力で面積階調による表示を行うことができる。

【0019】

さらに、本発明は、前記表示装置を有する電子機器を提供する。

この電子機器によれば、第2条件を用いない場合と比較してより低消費電力で面積階調による表示を行うことができる。

【0020】

さらに、本発明は、複数の走査線および複数のデータ線の交差に対応して設けられた複数の画素を有する電気光学装置の駆動方法であって、メモリーに記憶されているデータに応じた電圧を前記複数のデータ線に印加させるための信号を出力するように前記出力手段を制御するステップを有し、第1条件が満たされたときに前記信号により書き込まれる画像が、第2条件が満たされたときに前記信号により書き込まれる画像よりも、前記データ線の延在方向における階調変化の空間周波数が高いことを特徴とする駆動方法を提供する。

この駆動方法によれば、第2条件を用いない場合と比較してより低消費電力で面積階調による表示を行うことができる。

【図面の簡単な説明】

【0021】

【図1】一実施形態に係る電子機器1000の外観を示した図。

【図2】電子機器1000のハードウェア構成を示すブロック図。

【図3】表示部1の断面構造を示す模式図。

【図4】表示部1の回路の構成を示す図。

【図5】画素13の等価回路を示す図。

【図6】コントローラー2の機能構成を示す図。

【図7】電子機器1000の動作を示すフローチャート。

【図8】パターンディザ法を説明する図。

【図9】低省電力型のディザマトリクスを例示する図。

【図10】第1動作モードにおいて書き込まれる画像を例示する図。

【図11】走査線11およびデータ線12に供給される信号を例示する図。

【図12】第2動作モードにおいて書き込まれる画像を例示する図。

【図13】走査線11およびデータ線12に供給される信号を例示する図。

【図14】コントローラー2の機能構成を示すブロック図。

【図15】コントローラー2による表示部1の駆動処理を示すフローチャート。

10

20

30

40

50

- 【図16】メモリーに記憶されているデータを例示する図。
- 【図17】2値化データ記憶領域53の書き替えが行われた状態を例示する図。
- 【図18】記憶領域B11のデータが書き替えられた状態を例示する図。
- 【図19】記憶領域B12のデータが書き替えられた状態を例示する図。
- 【図20】すべての画素についてデータが書き替えられた状態を例示する図。
- 【図21】図20の状態から1フレームの電圧印加後の状態を例示する図。
- 【図22】書き込みデータ記憶領域のデータの書き替えが終了した状態を例示する図。
- 【図23】2回目のステップS23の処理が行われた直後の状態を示した図。
- 【図24】2値化データ記憶領域53のデータが書き替えられた状態を例示する図。
- 【図25】すべての画素についてデータの書き替えが終了した状態を例示する図。 10
- 【図26】図25の状態からステップS23の処理が行われた状態を例示する図。
- 【図27】所定回数の電圧の印加が終了した状態を例示する図。
- 【図28】すべての画素についてデータの書き替えが完了した状態を例示する図。
- 【図29】図28の状態から画素の書き替えが行われた状態を例示する図。
- 【図30】図29の状態から処理が1フレーム進んだ状態を例示する図。 20
- 【図31】図30の状態から処理が進められた状態を例示する図。
- 【図32】変形例3に係る低消費電力型ディザマトリクスを例示する図。
- 【発明を実施するための形態】
- 【0022】
1. 構成 20
- 図1は、一実施形態に係る電子機器1000の外観を示した図である。電子機器1000は、画像を表示する表示装置を有する。この例で、電子機器1000は、電子書籍（文書の一例）を閲覧するための装置、いわゆる電子ブックリーダーである。電子書籍は複数ページの画像を含むデータである。電子機器1000は、電子書籍をある単位（例えば1ページずつ）で表示部1に表示する。電子書籍に含まれる複数ページのうち、表示の対象となる一のページを、「選択ページ」という。選択ページは、ユーザーによるボタン9A～9Fの操作に応じて変更される。すなわち、ユーザーは、ボタン9A～9Fの操作により、電子書籍のページをめくること（ページ送りまたはページ戻し）ができる。
- 【0023】
- 図2は、電子機器1000のハードウェア構成を示すブロック図である。電子機器1000は、表示部1と、コントローラー2と、制御部3と、VRAM（Video Random Access Memory）4と、RAM（Random Access Memory）5と、記憶部8と、操作部9と、バスBUSBとを有する。表示部1は、画像を表示する表示素子を含むディスプレイパネルを有する。この例で、表示素子は、電圧の印加等によりエネルギーを与えなくても表示を保持するメモリー性の表示素子として、電気泳動粒子を用いた表示素子を有する。この表示素子により、表示部1は、モノクロ複数階調（この例では白黒2階調）の像を表示する。コントローラー2は、表示部1を制御する。制御部3は、電子機器1000の各部を制御する装置、例えば、CPU（Central Processing Unit）、ROM（Read Only Memory）、およびRAMを有するマイクロコンピュータである。CPUは、RAMをワークエリアとして、ROMまたは記憶部8に記憶されたプログラムを実行する。VRAM4は、表示部1に表示させる画像を示す画像データを記憶するメモリーである。RAM5は、データを記憶するメモリーであり、この例では特に、書き込みデータを記憶する書き込みデータ記憶領域51、予定画像データを記憶する予定画像データ記憶領域52、および2値化後の画像データを記憶する2値化データ記憶領域53とを有する。書き込みデータおよび予定画像データの詳細は後述する。記憶部8は、電子書籍のデータ（書籍データ）を記憶する不揮発性のメモリーである。記憶部8は、複数の電子書籍のデータを記憶することができる。操作部9は、ユーザーの指示を入力するための入力装置であり、例えば、タッチスクリーン、キーパッド、またはボタンを含む。図1に示したボタン9A～9Fは、操作部9の具体例の一つである。バスBUSBは、構成要素間でデータまたは信号を伝送する伝送路である。 30
- 【0024】 40

図3は、表示部1の断面構造を示す模式図である。表示部1は、第1基板100と、電気泳動層110と、第2基板120とを有する。第1基板100および第2基板120は、電気泳動層110を挟持するための基板である。

【0025】

第1基板100は、基板101と、接着層102と、回路層103とを有する。基板101は、絶縁性及び可撓性を有する材料、例えばポリカーボネートで形成されている。基板101は、軽量性、可撓性、弾性及び絶縁性を有するものであれば、ポリカーボネート以外の樹脂材料により形成されてもよい。別の例で、基板101は、可撓性を有しないガラスにより形成されてもよい。接着層102は、基板101と回路層103とを接着する層である。回路層103は、電気泳動層110を駆動するための回路を有する層である。回路層103は、画素電極104を有する。

10

【0026】

電気泳動層110は、バインダー112と、マイクロカプセル111とを有する。マイクロカプセル111は、バインダー112によって固定されている。バインダー112としては、マイクロカプセル111との親和性が良好で電極との密着性が優れ、かつ絶縁性を有する材料が用いられる。マイクロカプセル111は、内部に分散媒および電気泳動粒子が格納されたカプセルである。マイクロカプセル111は、柔軟性を有する材料、例えばアラビアゴム・ゼラチン系の化合物またはウレタン系の化合物等が用いられる。なお、マイクロカプセル111と画素電極104との間には、接着剤により形成された接着層が設けられてもよい。

20

【0027】

分散媒は、水、アルコール系溶媒（メタノール、エタノール、イソプロパノール、ブタノール、オクタノール、メチルセルソルブなど）、エステル類（酢酸エチル、酢酸ブチルなど）、ケトン類（アセトン、メチルエチルケトン、メチルイソブチルケトンなど）、脂肪族炭化水素（ペンタン、ヘキサン、オクタンなど）、脂環式炭化水素（シクロヘキサン、メチルシクロヘキサンなど）、芳香族炭化水素（ベンゼン、トルエン、長鎖アルキル基を有するベンゼン類（キシレン、ヘキシルベンゼン、ヘプチルベンゼン、オクチルベンゼン、ノニルベンゼン、デシルベンゼン、ウンデシルベンゼン、ドデシルベンゼン、トリデシルベンゼン、テトラデシルベンゼンなど））、ハロゲン化炭化水素（塩化メチレン、クロロホルム、四塩化炭素、1,2-ジクロロエタンなど）、またはカルボン酸塩である。別の例で、分散媒は、その他の油類であってもよい。また、分散媒は、これらの物質が混合されたものでもよい。さらに別の例で、分散媒には、界面活性剤などが配合されてもよい。

30

【0028】

電気泳動粒子は、分散媒中で電界によって移動する性質を有する粒子（高分子またはコロイド）である。本実施形態においては白の電気泳動粒子と黒の電気泳動粒子がマイクロカプセル111内に格納されている。黒の電気泳動粒子は、例えば、アニリンブラックやカーボンブラック等の黒色顔料を含む粒子であり、本実施形態では正に帯電されている。白の電気泳動粒子は、例えば、二酸化チタンや酸化アルミニウム等の白色顔料を含む粒子であり、本実施形態では負に帯電されている。

40

【0029】

第2基板120は、フィルム121と、透明電極122とを有する。フィルム121は、電気泳動層110の封止および保護をするものである。フィルム121は、透明で絶縁性を有する材料、例えばポリエチレンテレフタレートにより形成される。透明電極122は、透明で導電性を有する材料、例えば酸化インジウムスズ（Indium Tin Oxide、ITO）により形成される。

【0030】

図4は、表示部1の回路の構成を示す図である。表示部1は、m本の走査線11と、n本のデータ線12と、m×n個の画素13と、走査線駆動回路15と、データ線駆動回路16とを有する。m×n個の画素13により、表示領域14が形成される。走査線駆動回

50

路 1 5 およびデータ線駆動回路 1 6 は、コントローラー 2 により制御される。走査線 1 1 は、行方向 (x 方向) に沿って配置されており、走査信号を伝達する。走査信号は、m 本の走査線 1 1 の中から一の走査線 1 1 を順次排他的に選択する信号である。データ線 1 2 は、列方向 (y 方向) に沿って配置されており (延在しており)、データ信号を伝達する。データ信号は、各画素の階調に応じた信号である。走査線 1 1 とデータ線 1 2 とは絶縁されている。画素 1 3 は、走査線 1 1 およびデータ線 1 2 の交差に対応して設けられており、データ信号に応じた階調を示す。なお、複数の走査線 1 1 のうち一の走査線 1 1 を他と区別する必要があるときは、第 1 行、第 2 行、・・・、第 m 行の走査線 1 1 という。データ線 1 2 についても同様である。

【0031】

10

図 5 は画素 1 3 の等価回路を示す図である。画素 1 3 は、トランジスター 1 3 4 と、保持容量 1 3 5 と、画素電極 1 0 4 と、電気泳動層 1 1 0 と、透明電極 1 2 2 とを有する。トランジスター 1 3 4 は、画素電極 1 0 4 へのデータの書き込みを制御するスイッチング素子、例えば n チャンネルの TFT (Thin Film Transistor) である。トランジスター 1 3 4 のゲート、ソース、およびドレインはそれぞれ、走査線 1 1 、データ線 1 2 、および画素電極 1 0 4 に接続されている。L (Low) レベルの走査信号 (非選択信号) がゲートに入力されているとき、トランジスター 1 3 4 のソースとドレインは絶縁する。H (High) レベルの走査信号 (選択信号) がゲートに入力されると、トランジスター 1 3 4 のソースとドレインは導通し、画素電極 1 0 4 にデータ電圧 (データ信号が示す電圧) が書き込まれる。また、トランジスター 1 3 4 のドレインには保持容量 1 3 5 も接続されている。保持容量 1 3 5 は、データ電圧に応じた電荷を保持する。画素電極 1 0 4 は、画素 1 3 に一つずつ設けられており、透明電極 1 2 2 と対向している。透明電極 1 2 2 は、すべての画素 1 3 に共通であり、電位 V_{com} が与えられる。画素電極 1 0 4 と透明電極 1 2 2 との間には電気泳動層 1 1 0 が挟まれている。電気泳動層 1 1 0 には、画素電極 1 0 4 と透明電極 1 2 2 との電位差に相当する電圧が印加される。マイクロカプセル 1 1 1 において、電気泳動層 1 1 0 に印加されている電圧に応じて電気泳動粒子が移動し、階調表現をする。透明電極 1 2 2 の電位 V_{com} に対して画素電極 1 0 4 の電位が正 (例えば +15 V) である場合、負に帯電している白の電気泳動粒子が画素電極 1 0 4 側に移動し、正に帯電している黒の電気泳動粒子が透明電極 1 2 2 側に移動する。このとき第 2 基板 1 2 0 側から表示部 1 を見ると、画素が黒に見える。透明電極 1 2 2 の電位 V_{com} に対して画素電極 1 0 4 の電位が負 (例えば -15 V) である場合、正に帯電している黒の電気泳動粒子が画素電極 1 0 4 側に移動し、負に帯電している白の電気泳動粒子が透明電極 1 2 2 側に移動する。このとき、画素が白に見える。

【0032】

20

なお、以下の説明においては、走査線駆動回路 1 5 が第 1 行の走査線を選択してから第 m 行の走査線の選択が終了するまでの期間を「フレーム期間」または単に「フレーム」という。各走査線 1 1 は、1 フレームに一回づつ選択され、各画素 1 3 には 1 フレームに一回づつデータ信号が供給される。

【0033】

30

図 6 は、コントローラー 2 の機能構成を示す図である。コントローラー 2 は、出力部 2 5 1 と、制御部 2 5 2 と、減色処理部 2 5 3 と、記憶部 2 5 4 とを有する。出力部 2 5 1 は、表示部 1 (電気光学装置) を制御するための信号を表示部 1 に (より具体的には、走査線駆動回路 1 5 およびデータ線駆動回路 1 6 に) 出力する。制御部 2 5 2 は、VRAM 4 に記憶されているデータに応じた電圧をデータ線 1 2 に印加させるための信号を出力するように出力部 2 5 1 を制御する。ここでは、第 1 条件が満たされたときにこの信号により書き込まれる画像が、第 2 条件が満たされたときにこの信号により書き込まれる画像よりも、データ線 1 2 の延在方向における階調変化の空間周波数が高い。減色処理部 2 5 3 は、VRAM 4 に記憶されているデータにより示される、m 行 n 列の画素 1 3 の各々における階調値に対して減色処理をする。第 1 条件が満たされたときの減色処理により得られる画像は、第 2 条件が満たされたときの減色処理により得られる画像よりも、データ線 1

40

50

2の延在方向における空間周波数が高い。記憶部254は、ベイヤー型ディザマトリクス（第1ディザマトリクスの一例）および縦型ディザマトリクス（第2ディザマトリクスの一例）を記憶している。減色処理部253は、第1条件が満たされたときは第1ディザマトリクスを用い、第2条件が満たされたときは第2ディザマトリクスを用いて減色処理を行う。これらの機能は、ハードウェアにより実現される。別の例で、コントローラー2がプロセッサを有し、プログラムを実行することによりこれらの機能を実現してもよい。

【0034】

2. 動作

図7は、電子機器1000の動作を示すフローチャートである。図7のフローは、例えば、ある電子書籍を表示する指示をユーザーが電子機器1000に入力したことを契機として開始される。ステップS100において、制御部3は、表示される電子書籍を特定する。また、制御部3は、この電子書籍に含まれる複数のページの中から、一のページを選択ページとして選択する。表示される電子書籍および選択ページは、例えばユーザーの指示に応じて特定される。

10

【0035】

ステップS110において、制御部3は、対象となる電子書籍の書籍データから、選択ページのデータを取得する。制御部3は、取得したデータから、m行n列の画素13の各々における階調値を示すラスターデータを生成する。制御部3は、生成したラスターデータをVRAM4に書き込む。VRAM4にデータを書き込むと、制御部3は、コントローラー2に対して画像書き替えの指示をする。制御部3からの指示を受けると、コントローラー2は、画像の書き替えを行う。書き替え動作の詳細は後述する。

20

【0036】

ステップS120において、コントローラー2は、画像書き替えの指示があったか判断する。画像書き替えの指示は、制御部3から出力される。制御部3は、ユーザーの指示に応じて、例えば、ユーザーがページ送りのボタン9を押下して選択ページを変更する指示を入力すると、VRAM4を書き替えた後、画像書き替えの指示を出力する。画像書き替えの指示があった場合（ステップS120：YES）、コントローラー2は、処理をステップS130に移行する。画像書き替えの指示がなかった場合（ステップS120：NO）、コントローラー2は、画像書き替えの指示があるまで待機する。

30

【0037】

ステップS130において、コントローラー2は、書き替え指示が、第1条件および第2条件を含む複数の条件のうちどの条件を満たしているか判断する。この例では、第1条件として、高速のページ送りが行われているという条件が、第2条件として、通常のページ送りが行われているという条件が用いられる。「高速のページ送り」とは、直近の書き替え指示が入力された時刻から、新たな書き替え指示が入力されるまでの時間がしきい値以下であるような書き替え指示が入力されたことをいう。「通常のページ送り」とは、高速のページ送りではないページ送り、すなわち、直近の書き替え指示が入力された時刻から、新たな書き替え指示が入力されるまでの時間がしきい値より長いような書き替え指示が入力されたことをいう。この場合、コントローラー2は、直近の書き替え指示があった時刻をRAM5に記憶している。第1条件が満たされたと判断した場合（ステップS130：A）、コントローラー2は、処理をステップS140に移行する。第2条件が満たされたと判断した場合（ステップS130：B）、コントローラー2は、処理をステップS150に移行する。

40

【0038】

この例で、コントローラー2は、第1動作モードおよび第2動作モードを含む複数の動作モードのうち、いずれか一の動作モードに従って減色処理を行う。「減色処理」とは、p階調のデータをq階調のデータに変換する処理（ $p > q$ ）をいう。この例で、コントローラー2は、減色処理の一例として、ディザマトリクス（ディザバターンまたはディザテーブルともいう）を用いてデータを2値化する、バターンディザ法を用いた2値化処理を行う。

50

【0039】

図8は、パターンディザ法を説明する図である。ここでは、0から15の16階調の元データを、0から1の2階調のデータに変換する例を説明する。簡単のため、画像データが4行4列の画素により構成され、ディザマトリクスが4行4列のマトリクスである例を用いる。図8(A)は、元データを例示する図である。この例で、元データにおいて、第1列～第4列の階調値は、それぞれ、「0」、「5」、「10」、および「15」である。図8(B)は、ディザマトリクスを例示する図である。図8(B)は、いわゆるベイヤー(Bayer)型のディザマトリクスを示している。ディザマトリクスにおいて、基本的には、階調値に相当する数値(0～15の16個の数値。以下「ディザ値」という)が、ある規則に従って配置されている。なお、図8(B)の例では、ディザ値「0」は使用されず、1～15の15個の数値が用いられている。このため、中間階調に相当するディザ値「8」がディザマトリクスにおいて2回登場している。

【0040】

ディザマトリクスを用いた2値化処理は以下のように行われる。まず、元データの階調値と、ディザマトリクスのディザ値とが加算される。加算は、対応する画素およびセルについて行われる。例えば、元データにおける第i行第j列の画素の階調値と、ディザマトリクスにおける第i行第j列のセルのディザ値とが加算される。図8(C)は、両者が加算された状態を示している。次に、この加算値に対し、しきい値を基準として2値化が行われる。しきい値としては、階調数に応じた数値、この例では「16」が用いられる。すなわち、加算値が16未満である画素の階調値は「0」に変換され、加算値が16以上である画素の階調値は「1」に変換される。図8(D)は、2値化後の状態を示している。なお、ディザマトリクスにおいてディザ値「0」が用いられない理由は、階調値「15」の画素については、加算値が必ずしきい値以上となるようにするためにある。仮に、階調値「15」の画素にディザ値「0」が加算された場合を考えると、加算値は「15」でありしきい値以上とならず、最大階調値を有する画素の階調が「0」に変換される可能性が生じてしまう。このような事態を避けるため、ディザ値「0」は用いられない。

【0041】

図8では、説明を簡単にするため、元データの画素数とディザマトリクスのセル数が同じである例を用いて説明した。しかし、両者は異なっていてもよい。例えば、800行480列の画素からなる画像を、16行16列のセルからなるディザマトリクスを用いて2値化する場合、元データの画像は16行16列のブロックに区分され、各ブロックにおいて上述の処理が行われる。

【0042】

本実施形態において、コントローラー2は、第1ディザマトリクスおよび第2ディザマトリクスを含む複数のディザマトリクスを内部メモリーに記憶している。コントローラー2は、第1動作モードにおいては第1ディザマトリクスを、第2動作モードにおいては第2ディザマトリクスを用いて2値化処理を行う。この例では、第1ディザマトリクスとしてベイヤー型のディザマトリクスが、第2ディザマトリクスとして縦型のディザマトリクスが用いられる。縦型のディザマトリクスは、低消費電力型のディザマトリクスの一例である。ここで、「低消費電力型のディザマトリクス」とは、第1ディザマトリクスと比較して、データ線12の延在方向に相当する方向(図中列方向すなわち縦方向)の階調値の変化の空間周波数が低いディザマトリクスをいう。

【0043】

図9は、低省電力型のディザマトリクスを例示する図である。図9(A)はベイヤー型のディザマトリクスを、図9(B)は低消費電力型のディザマトリクスを示している。図9(C)は、すべての画素の階調値が「8」(中間階調値)であるデータを図9(A)のディザマトリクスを用いて2値化処理した処理後の画像を、図9(D)は同じデータを図9(B)のディザマトリクスを用いて2値化処理した処理後の画像を、それぞれ示している。図9(C)と図9(D)とを比較するとわかるように、低消費電力型のディザマトリクスを用いて2値化処理した画像の方が、列方向の階調変化の空間周波数が低い。すなわ

10

20

30

40

50

ち、低消費電力型のディザマトリクスを用いて2値化処理した画像の方が、列方向に同じ階調値が連続している割合が高い。

【0044】

再び図7を参照する。ステップS140において、コントローラー2は、第1動作モードで2値化処理（減色処理）を行う。コントローラー2は、2値化した画像データを、RAM5の2値化データ記憶領域53に書き込む。ステップS160において、コントローラー2は、画素13に対する書き込み動作を行う。

【0045】

図10は、第1動作モードにおいて書き込まれる画像を例示する図である。図10(A)は書き替え前の画像を、図10(B)は書き替え後の画像を示している。説明を簡単にするため、5行4列の画素のみを示している。第1動作モードにおいては空間周波数の高いディザマトリクスを用いて2値化処理が行われるので、書き替え前後で階調値が異なる場合において、ある列に着目したときに階調変化の頻度が高くなることがある。図10は最も分かりやすい例を示している。この例では、5行4列のすべての画素の階調が変更され、かつ、変更後の階調は、列方向において白と黒が1画素ずつ交互に出現している。

10

【0046】

図11は、図10の例において走査線11およびデータ線12に供給される信号を例示する図である。あるフレームにおいて、第1行から第5行の走査線11が順次排他的に選択される。列方向（縦方向）に隣接する画素の階調が1画素ずつ変化しているので、データ線12に供給される信号は、1水平期間ごとに30Vの振幅で電圧が変化する信号である。データ線12は寄生容量を有しているので、このように高い周波数で電圧が変化すると、低周波数で電圧が変化する場合と比較してより高い電力を消費する。

20

【0047】

再び図7を参照する。ステップS150において、コントローラー2は、第2動作モードで2値化処理（減色処理）を行う。コントローラー2は、2値化した画像データを、RAM5の2値化データ記憶領域53に書き込む。ステップS160において、コントローラー2は、画素13に対する書き込み動作を行う。

【0048】

図12は、第2動作モードにおいて書き込まれる画像を例示する図である。図12(A)は書き替え前の画像を、図12(B)は書き替え後の画像を示している。第2動作モードにおいては、第1動作モードよりも空間周波数の低いディザマトリクスを用いて2値化処理が行われるので、書き替え前後で階調値が異なる画素の割合は第1動作モードよりも小さい。また、書き替え前後で階調値が異なる場合において、ある列に着目したときの階調変化の頻度は、第1動作モードよりも低い。

30

【0049】

図13は、図12の例において走査線11およびデータ線12に供給される信号を例示する図である。例えば第1列の画素13についてみると、第1行、第4行および第5行は階調が変更されず、第2行および第3行は、黒から白へ階調が変更される。この間、第1列のデータ線12に供給される信号の電圧は、2回しか変化しておらず、振幅は15Vである。図11の第1動作モードの例（第1列のデータ線12に供給される信号の電圧が6回変化しており、その振幅が30Vである）と比較して、消費電力が低いのは明らかである。

40

【0050】

次に、ステップS110およびS160等における画像の書き込み動作の詳細を説明する。電子機器1000において、白（低濃度または低階調）から黒（高濃度または高階調）または黒から白への、画素の表示状態は、複数フレームに渡る電圧の印加（電荷の蓄積）により変化する。すなわち、1フレームだけの電圧の印加では、画素は所望の表示状態にはならない。

【0051】

図14は、コントローラー2の機能構成を示すブロック図である。コントローラー2は

50

、書き替え判断部 201 と、書込状態判断部 202 と、書込制御部 203 と、データ更新部 204 と、予定画像更新部 205 を有する。これらの機能は、ハードウェアにより実現される。別の例で、コントローラー 2 にプロセッサーを設け、このプロセッサーがプログラムを実行することにより各ロックが実現されてもよい。コントローラー 2 は、図 6 で説明した機能に加えて、これらの機能を有している。

【0052】

書き替え判断部 201 は、2 値化データ記憶領域 53 に記憶されている画像データと、予定画像データ記憶領域 52 に記憶されている画像データとを比較し、両者が異なるか否か判断する。書込状態判断部 202 は、書込データ記憶領域 51 に記憶されているデータを参照し、画素を黒から白または白から黒へ変化させるための書き替え動作が進行中か否か判断する。書込データ記憶領域 51 は、各画素について黒から白へ表示状態を変更する動作が進行中であるか否かを示すデータ（第 1 書込データ）を記憶する白書込データ記憶領域 51A と、各画素について白から黒へ表示状態を変更する動作が進行中であるか否かを示すデータ（第 2 書込データ）を記憶する黒書込データ記憶領域 51B とを有する。

10

【0053】

書込制御部 203 は、所望の画素の画素電極 104 に対してデータ信号が供給されるように走査線駆動回路 15 とデータ線駆動回路 16 を制御する。データ更新部 204 は、白書込データ記憶領域 51A と黒書込データ記憶領域 51B にデータを書き込む。予定画像更新部 205 は、予定画像データ記憶領域 52 に記憶されている画像データを 2 値化データ記憶領域 53 に記憶されている画像データで上書きする。

20

【0054】

図 15 は、コントローラー 2 による表示部 1 の駆動処理を示すフローチャートである。以下において、表示部 1 における第 i 行第 j 列の画素を、画素 $P_{i,j}$ という。2 値化データ記憶領域 53 において、画素 $P_{i,j}$ の階調を示すデータを記憶する領域を、記憶領域 A_{i,j} という。この例で、記憶領域 A_{i,j} に記憶されるデータは、0（黒）または 7（白）の 2 値である。予定画像データ記憶領域 52 において、画素 $P_{i,j}$ の予定画像データを記憶する領域を、記憶領域 B_{i,j} という。予定画像データとは、進行中の書き込み処理が終了したときの表示部 1 の状態を示すデータをいう。この例で、記憶領域 B_{i,j} に記憶されるデータは、0（黒）または 7（白）の 2 値である。書込データ記憶領域 51 は、白書込データ記憶領域 51A および黒書込データ記憶領域 51B とを有する。白書込データ記憶領域 51A は、第 1 書込データとして階調を黒から白に書き替える画素における残り電圧印加回数を記憶する。黒書込データ記憶領域 51B は、第 2 書込データとして階調を白から黒に書き替える画素における残り電圧印加回数を記憶する。白書込データ記憶領域 51A において、画素 $P_{i,j}$ の残り電圧印加回数を示すデータを記憶する領域を、記憶領域 C_{i,j} という。黒書込データ記憶領域 51B において、画素 $P_{i,j}$ の残り電圧印加回数を示すデータを記憶する領域を、記憶領域 D_{i,j} という。

30

【0055】

ステップ S11 および S12 において、書込状態判断部 202 は、変数 i および j の値を初期化する。この例では、変数 i および j は、i = 1 および j = 1 に初期化される。ステップ S13 において、書込状態判断部 202 は、変数 i および j で特定される画素 $P_{i,j}$ を選択する。例えば、変数 i の値が 1 であり、変数 j の値が 1 である場合、画素 $P_{1,1}$ が選択される。

40

【0056】

ステップ S14 において、書込状態判断部 202 は、記憶領域 C_{i,j} に記憶されている第 1 書込データと、記憶領域 D_{i,j} に記憶されている第 2 書込データの両方が 0 であるか判断する。すなわち、書込状態判断部 202 は、画素 $P_{i,j}$ について書き込み処理が継続中ではないか判断する。画素 $P_{i,j}$ について第 1 書込データと第 2 書込データの両方が 0 である場合（ステップ S14 : YES）、書込状態判断部 202 は、処理をステップ S16 に移行する。画素 $P_{i,j}$ について第 1 書込データおよび第 2 書込データの一方が 0 でない場合（ステップ S14 : NO）、書込状態判断部 202 は、処理をステップ S15 に移

50

行する。

【0057】

ステップS15において、データ更新部204は、第1書込データおよび第2書込データのうち、値が0以外のデータから1を減算する。なお、第1書込データおよび第2書込データのうち、値が0のデータについては、データ更新部204は、1を減算しない。ステップS19において、データ更新部204は、変数jの値がデータ線の本数nと同じであるか否か判断する。変数jの値がnでない場合(ステップS19: NO)、データ更新部204は、変数jの値に1を加える(ステップS20)。変数jの値に1を加えると、データ更新部204は、処理をステップS13に移行する。変数jの値がnである場合(ステップS19: YES)、データ更新部204は、処理をステップS21に移行する。ステップS21において、データ更新部204は、変数iの値が走査線の本数mと同じであるか判断する。変数iの値がmでない場合(ステップS21: NO)、データ更新部204は、変数iの値に1を加える(ステップS22)。変数iの値に1を加えると、データ更新部204は、処理をステップS12へ移行する。変数iの値がmである場合(ステップS21: YES)、データ更新部204は、処理をステップS23に移行する。ステップS23において、書込制御部203は、走査線駆動回路15とデータ線駆動回路16とを制御して画素駆動回路を駆動する。

【0058】

ステップS16(判断工程)において、書き替え判断部201は、記憶領域Aijに記憶されているデータと、記憶領域Bijに記憶されているデータとが同じであるか判断する。これらのデータが異なっている場合(ステップS16: NO)、書き替え判断部201は、処理をステップS17に移行する。

【0059】

ステップS17(データ更新工程)において、データ更新部204は、画素Pijの階調を記憶領域Aijの階調に変更するまでに必要な画素への電圧の印加回数を書込データ記憶領域51に書き込む。ステップS18において、予定画像更新部205は、記憶領域Bijの内容を記憶領域Aijに記憶されている内容で上書きする。

【0060】

図16は、メモリーに記憶されているデータを例示する図である。ここでは、表示部1の一部である4行4列の画素P11～P44を例として説明する。この例では、画素の階調は0～7の8段階で表される。階調7は白に、階調0は黒にそれぞれ対応している。図面を見やすくするため画素に数値が記載されているが、この数字が表示されているわけではない。図16の例では、画素P11、P12、P21、およびP22は黒であり、それ以外の画素は白である。書き込みが進行中の画素はなく、すべての画素について書き込みは完了した状態である。

【0061】

図17は、2値化データ記憶領域53の書き替えが行われた状態を例示する図である。この例では、画素P33、P34、P43、およびP44が黒であり、それ以外の画素は白である。2値化データ記憶領域53の書き替え、すなわち、2値化データ記憶領域53へのデータの書き込み(データ書き込み工程)は、制御部3により行われる。いま、図17の状態でステップS13において画素P11が選択された場合を例として説明する。この場合、記憶領域C11およびD11に記憶されているデータは共に0なので、ステップS14における判断結果はYESである。次に、記憶領域A11のデータと記憶領域B11のデータとは同じでないので、ステップS16における判断結果はNOである。ステップS17において、記憶領域C11に、記憶領域B11のデータが書き込まれる。ステップS18において、記憶領域B11に記憶領域A11のデータが書き込まれる。

【0062】

図18は、記憶領域B11のデータが書き替えられた状態を例示する図である。次に、対象となる画素が画素P12に更新される。記憶領域C12およびD12に記憶されているデータは共に0なので、ステップS14における判断結果はYESである。次に、記憶

領域 A 1 2 のデータと記憶領域 B 1 2 のデータとは同じでないので、ステップ S 1 6 における判断結果は NO である。ステップ S 1 7 において、記憶領域 C 1 2 に、電圧印加回数（この例では 7 回）を示すデータが書き込まれる。ステップ S 1 8 において、記憶領域 B 1 2 に記憶領域 A 1 2 のデータが書き込まれる。

【 0 0 6 3 】

図 1 9 は、記憶領域 B 1 2 のデータが書き替えられた状態を例示する図である。同様にして処理が画素 P 4 4 まで進むと、予定画像データ記憶領域 5 2 に記憶されているデータは 2 値化データ記憶領域 5 3 に記憶されているデータと同じになる。

【 0 0 6 4 】

図 2 0 は、すべての画素についてデータが書き替えられた状態を例示する図である。黒から白に階調を書き替える画素については、記憶領域 C i j (C 1 1, C 1 2, C 2 1, 10 および C 2 2) に記憶されているデータが「 7 」になっている。白から黒に階調を書き替える画素については、記憶領域 D i j (D 3 3, D 3 4, D 4 3, および D 4 4) に記憶されているデータが「 7 」になっている。記憶領域 C i j および D i j において、それ以外の画素についてのデータは「 0 」になっている。

【 0 0 6 5 】

データの書き替えが終わると、書き制御部 2 0 3 は表示部 1 を駆動する。第 i 行の走査線が選択されたときに、記憶領域 C i j のデータが 0 以外である画素については、透明電極 1 2 2 の電位 V c o m を基準として画素電極 1 0 4 の電位が低くなる電圧を印加させる制御を、書き制御部 2 0 3 が行う。記憶領域 D i j のデータが 0 以外である画素については、透明電極 1 2 2 の電位 V c o m を基準として画素電極 1 0 4 の電位（以下、透明電極 1 2 2 の電位 V c o m を基準とした、画素電極 1 0 4 と透明電極 1 2 2 と電位差を単に「 画素の電圧 」という）が高くなる電圧を印加させる制御を、書き制御部 2 0 3 が行う。例えば、画素 P 1 1 については、記憶領域 C 1 1 に記憶されているデータが 0 ではない。したがって、第 1 行の走査線が選択されたとき、第 1 列のデータ線には画素の電圧を - 1 5 V とする電圧が印加される。別の例で、画素 P 3 3 については、記憶領域 D 3 3 に記憶されているデータが 0 ではない。したがって、第 3 行の走査線が選択されたとき、第 3 列のデータ線には画素の電圧を + 1 5 V とする電圧が印加される。さらに、記憶領域 C i j のデータも記憶領域 D i j のデータも 0 である画素 P i j に対しては、画素の電圧を 0 V とする電圧が第 j 行のデータ線に印加される。 20 30

【 0 0 6 6 】

図 2 1 は、図 2 0 の状態から 1 フレームの電圧印加後の状態を例示する図である。表示部 1 の画素において、荷電粒子が移動したことにより階調が変化している。この例では、画素 P 1 1, P 1 2, P 2 1, および P 2 2 が黒から 1 フレームの電圧印加分明るい階調になり、画素 P 3 3, P 3 4, P 4 3, および P 4 4 が白から 1 フレームの電圧印加分暗い階調になっている。

【 0 0 6 7 】

1 フレームの電圧印加が修了すると、コントローラー 2 における処理は、再びステップ S 1 1 から繰り返される。図 2 1 の状態でステップ S 1 3 において画素 P 1 1 が選択された場合、記憶領域 C 1 1 に記憶されているデータは 0 ではないので、ステップ S 1 4 における判断結果は NO である。ステップ S 1 5 において、記憶領域 C 1 1 に記憶されているデータ（ 0 ではないデータ）から 1 が減算され、記憶領域 C 1 1 のデータは 6 になる。同様にして、すべての画素について記憶領域のデータが書き替えられる。 40

【 0 0 6 8 】

図 2 2 は、すべての画素について書き制御部記憶領域のデータの書き替えが終了した状態を例示する図である。図 2 1 の状態と比較すると、記憶領域 C 1 1, C 1 2, C 2 1, および C 2 2 のデータ、並びに記憶領域 D 3 3, D 3 4, D 4 3, および D 4 4 のデータが 6 になっている点が異なっている。

【 0 0 6 9 】

図 2 3 は、図 2 2 に示した状態から 2 回目のステップ S 2 3 の処理が行われた直後の状 50

態を示した図である。図22の状態と比較すると、記憶領域C11、C12、C21、およびC22のデータ、並びに記憶領域D33、D34、D43、およびD44のデータが5になっている点が異なっている。さらに、表示部1における画素P11、P12、P21、およびP22の階調が3になっており、画素P33、P34、P43、およびP44の階調が4になっている点が図22の状態と異なっている。ここで、図23の状態のとき(2回目のステップS23の処理が行われた直後)に2値化データ記憶領域53のデータが書き替えられた場合の動作を考える。

【0070】

図24は、2値化データ記憶領域53のデータが書き替えられた状態を例示する図である。この例では、第1行および第4行の画素がすべて白に、第2行および第3行の画素がすべて黒である。この状態で、コントローラー2は、ステップS11からの処理を実行する。例えば、ステップS13において画素P21が選択された場合、ステップS14における判断結果はNOである。ステップS15において、記憶領域C21のデータは1が減算されて4になる。別の例で、ステップS13において画素P23が選択された場合、ステップS14における判断結果はYESである。さらに、ステップS16における判断結果葉NOである。したがって、処理はステップS17に進む。ステップS17において、記憶領域D23のデータとして7が書き込まれる。ステップS18において、記憶領域B23のデータとして、記憶領域A23のデータが書き込まれる。このように、2値化データ記憶領域53のデータが書き替えられても、書き込み動作が進行中の画素(図24の例では、画素P11、P12、P21、P22、P33、P34、P43、およびP44)については、進行中の書き込み動作(書き替えられる前の2値化データ記憶領域53のデータに基づく画素の書き込み動作)がそのまま進められる。一方、書き込み動作が進行中でない画素(画素P13、P14、P23、P24、P31、P32、P41、およびP42)については、書き替えられた2値化データ記憶領域53のデータに基づく画素の書き込み動作が行われる。

【0071】

図25は、図24の状態からすべての画素についてデータの書き替えが終了した状態を例示する図である。図24の状態と比較すると、記憶領域B23、B24、B31、およびB32のデータが0に書き替えられている点が異なっている。また、記憶領域C11、C12、C21、C22、D33、D34、D43、およびD44のデータが4に書き替えられている点が異なっている。さらに、記憶領域D23、D24、D31、およびD32のデータが7に書き替えられている点が異なっている。

【0072】

図26は、図25の状態からステップS23の処理が行われた状態を例示する図である。2値化データ記憶領域53のデータの書き替え前から既に書き込み動作が進行中であった画素(画素P11、P12、P21、P22、P33、P34、P43、およびP44)については、書き替え後の2値化データ記憶領域53のデータによらず、従前の書き込み動作が継続される。2値化データ記憶領域53のデータの書き替え後に書き替えが必要になった画素のうち、2値化データ記憶領域53のデータの書き替え前には書き込み動作が行われていなかった画素(画素P13、P14、P31、およびP32)については、書き替え後の2値化データ記憶領域53のデータに基づく画素の書き替えが開始される。

【0073】

図27は、図26からさらに書き込み動作が進められ、2値化データ記憶領域53のデータの書き替え前から既に書き込み動作が進行中であった画素(画素P11、P12、P21、P22、P33、P34、P43、およびP44)について、所定回数の電圧の印加が終了した状態を例示する図である。この状態では、書き込みデータ記憶領域51においては、記憶領域D23、D24、D31、およびD32のデータは3であり、これ以外の記憶領域のデータは0である。表示部1において、画素P23、P24、P31、およびP32の階調は2である。画素P33、P34、P43、およびP44の階調は0である。それ以外の画素の階調は7である。この状態で、ステップS13において画素P21が選

10

20

30

40

50

択された場合を例として考える。この場合、ステップS14における判断結果はYESである。さらに、ステップS16における判断結果はNOである。ステップS17において、記憶領域D21のデータとして7が書き込まれる。ステップS18において、記憶領域B21に記憶領域A21のデータと同じ0がデータとして書き込まれる。

【0074】

図28は、すべての画素についてデータの書き替えが完了した状態を例示する図である。図27と比較すると、記憶領域B21およびB22の値が7になっており、記憶領域B43およびB44のデータが0になっている点が異なっている。また、記憶領域C43、C44、D21、およびD22のデータが7になっている点が異なっている。さらに、記憶領域D23、D24、D31、およびD32のデータが2になっている点が異なっている。

10

【0075】

図29は、図28の状態から画素の書き替えが行われた状態を例示する図である。図28の状態と比較すると、画素P23、P24、P31、およびP32の階調が1になっている点が異なっている。また、画素P21およびP22の階調が6になっており、画素P43およびP44の階調が1になっている点が異なっている。

【0076】

図30は、図29の状態から処理が1フレーム進んだ状態を例示する図である。図29の状態と比較すると、画素P23、P24、P31、およびP32の階調が0になっている点が異なっている。また、画素P21およびP22の階調が5になっており、画素P43およびP44の階調が2になっている点が異なっている。さらに、記憶領域C43、C44、D21、およびD22のデータが6になっている点が異なっている。さらに、記憶領域D23、D24、D31、およびD32のデータが1になっている点が異なっている。

20

【0077】

図31は、図30の状態から処理が進められた状態を例示する図である。この状態では、2値化データ記憶領域53のデータと表示部1の階調とが一致している。また、書き込みデータ記憶領域に記憶されているデータはすべて0であり、すべての画素について書き込み処理が終了していることが示されている。

30

【0078】

まとめると、表示書き込み動作において、表示部1は、複数の画素を有し、画素へ電圧を複数回印加する書き込み動作により画素の階調が変更される。この表示書き込み動作は、表示部1に新たに表示する画像を表す画像データと、進行中の書き込み動作によって表示部1に表示される予定の画像を示す予定画像データとを比較し、複数の画素において階調を変更する画素を判断するステップ(ステップS16)と、階調を変更する画素と判断された画素が書き込み動作中ではない場合には、画像データの定める階調となるようにその画素に対して書き込み動作を開始し、判断工程において階調を変更する画素と判断された画素が書き込み動作中である場合には、進行中の書き込み動作が終了した後、画像データの定める階調となるようにその画素に対して書き込み動作を開始するステップ(ステップS23)とを有する。

40

【0079】

本実施形態によれば、先に書き替えが開始された領域と新たに書き替えを行う領域とが部分的に重なった場合でも、新たに書き替えを開始する時に書き替えが進行中でなかった部分については、書き替えが直ぐに開始される。したがって、ユーザーには表示速度が早く感じられる。また、本実施形態によれば、单一のフレーム内において、正電圧が印加される画素と負電圧が印加される画素を共存させることができる(このように、单一のフレームで正電圧と負電圧の両方を選択できる駆動を、「両極駆動」という)。

【0080】

以上で説明したように、本実施形態によれば、状況に応じて第1動作モード(相対的に高消費電力)と第2動作モード(相対的に低消費電力)とが使い分けられる。第1動作モ

50

ードのみ、単一の動作モードが用いられる場合と比較して、より低消費電力で、面積階調による表示を行うことができる。

【0081】

3. 他の実施形態

本発明は上述の実施形態に限定されるものではなく、種々の形態で実施が可能である。以下、変形例をいくつか説明する。以下の変形例のうち、2つ以上のものが組み合わせて用いられてもよい。

【0082】

3-1. 変形例1

画像の書き込み動作は図15のフローで説明したものに限定されない。変形例1において、RAM5は、書き替え前の画像データを記憶する記憶領域と、書き替え後の画像データを記憶する記憶領域とを有する。これらのデータは、いずれも2値化処理されたものである。コントローラー2は、これらのデータを画素13毎に対比し、白から黒に書き替える画素13に対応するデータ線12に+15Vの電圧を印加し、黒から白に書き替える画素13に対応するデータ線12に-15Vの電圧を印加するように、データ線駆動回路16を制御する。変形例1の書き込み動作は、図15のフローと異なり、書き込み動作の途中でVRAM4のデータが書き替えられた場合(例えば、図24のような場合)には、7回の電圧印加が完了するまで従前の書き込み動作が継続される。従前の書き込み動作が完全に終了した後で、書き替えられたVRAM4のデータに基づく書き込み動作が新たに開始される。この例によれば、書き込みデータ記憶領域51が不要であるので、図15のフローと比較するとメモリーの使用量およびメモリーへのアクセスが低減される。しかし、図15のフローと比較すると書き替えにかかる時間が長くなる。

10

20

【0083】

3-2. 変形例2

第1条件および第2条件は実施形態で説明したものに限定されない。変形例2において、図15のフローが終了したとき、すなわち、2値化データ記憶領域53と予定画像データ記憶領域52に記憶されたデータが対応した状態になり、かつ、書き込みデータ記憶領域51に記憶されている電圧印加回数がすべて0になったとき、2値化データ記憶領域53に記憶されているデータに従って、再度、画像が書き直される。第1条件は、最初の書き込み動作が進行中であるという条件、すなわち、書き込みデータ記憶領域51に0以外の電圧印加回数が記憶されているという条件である。第2条件は、最初の書き込み動作が終了したという条件、すなわち、書き込みデータ記憶領域51に記憶されている電圧印加回数がすべて0になったという条件である。変形例2によれば、図15のフローに従った書き込み動作が進行中のときは第2動作モードで2値化処理が行われ、図15のフローが終了した後は、第1動作モードで2値化処理が行われる。

30

【0084】

この例において、コントローラー2は、図15に従った書き込み動作を終了すると、VRAM4に記憶されているデータを、第1ディザマトリクスを用いて2値化処理する(すなわち、第1動作モードで2値化処理する)。第1動作モードで2値化処理が行われると、コントローラー2は、画像の書き込みを行うための動作をする。このときの動作は、図15のフローによらず、以下のように行われる。まず、コントローラー2は、リフレッシュ処理(リセット処理)を行う。リフレッシュ処理は、全ての画素13の階調を黒に変更する処理(黒リフレッシュ処理)と、全ての画素13の階調を白に変更する処理(白リフレッシュ処理)とを含む。黒リフレッシュ処理において、7フレームの間、画素13の電圧を+15Vとする電圧がすべてのデータ線12に印加される。白リフレッシュ処理において、7フレームの間、画素13の電圧を+15Vとする電圧がすべてのデータ線12に印加される。この例では、黒リフレッシュ処理の後に白リフレッシュ処理が行われる。リフレッシュ処理が終わると、コントローラー2は、2値化データ記憶領域53に記憶されているデータに応じた電圧を、画素13に書き込むための処理を行う。2値化データ記憶領域53に記憶されているデータにより階調が黒であることが示される画素13に対応す

40

50

るデータ線 1 2 には、画素 1 3 の電圧を + 1 5 V とする電圧が、7 フレームの間、印加される。

【 0 0 8 5 】

この例によれば、選択ページが変更され、ページ送りが頻繁に行われる等、書き込み動作が継続中の場合は、低消費電力型のディザマトリクスを用いて 2 値化処理が行われる。図 1 5 のフローによる書き込み動作は、変形例 1 の書き込み動作と比較して高速な書き替えが可能である。さらに、書き込み動作が継続中のときは第 2 動作モードで 2 値化処理が行われるので、低消費電力で高速の書き込みを行うことができる。ページ送りが終わった後は、第 1 動作モードで 2 値化処理された画像を用いて書き替えが行われるので、より高画質の画像を表示することができる。

10

【 0 0 8 6 】

なお、変形例 1 において、リフレッシュ処理は省略されてもよい。別の例で、第 1 動作モードで 2 値化処理された画像による、画像の書き直しは、直近の書き替え指示が入力された時刻から、しきい値以上の時間が経過した後で行われてもよい。この場合、コントローラー 2 は、直近の書き替え指示が入力されてからの経過時間を監視している。直近の書き替え指示が入力された時刻からしきい値以上の時間が経過すると、コントローラー 2 は、第 1 動作モードで 2 値化処理された画像による画像の書き直しを行うように、走査線駆動回路 1 5 およびデータ線駆動回路 1 6 を制御する。

【 0 0 8 7 】

3 - 3 . 変形例 3

20

図 3 2 は、変形例 3 に係る低消費電力型ディザマトリクスを例示する図である。第 2 動作モードで用いられるディザマトリクスは、実施形態で説明したものに限定されない。図 9 (B) では、同じ階調の画素 1 3 が縦方向 (列方向、データ線 1 2 の延在方向) に連續しやすい傾向の、いわゆる縦型のディザマトリクスを例示した。縦型のディザマトリクスに代わり、図 3 2 に示すディザマトリクスが用いられてもよい。図 3 2 (A) 、 (C) 、および (E) は、いわゆる渦巻き型のディザマトリクスを示している。図 3 2 (B) 、 (D) 、および (F) は、図 3 2 (A) 、 (C) 、および (E) のディザマトリクスを用いて、全ての画素 1 3 の階調が中間階調である画像を 2 値化処理した例を示している。渦巻き型のディザマトリクスは、ベイヤー型のディザマトリクスと比較して、白と黒 (2 階調の場合) の境界線が少なくなる傾向を有している。渦巻き型のディザマトリクスを用いて 2 値化処理された画像は、縦型のディザマトリクスを用いて 2 値化処理された画像と比較すると、白黒の境界が少なくなる傾向にある。このため、にじみによる残像 (中間階調のずれ) と輪郭残像が少なくなる。例えば動画を表示する際には、縦型のディザマトリクスを用いる場合よりも視認性を向上させることができる。なお、渦巻き型のディザマトリクスは、縦型のディザマトリクスよりも縦方向の空間周波数は高いが、ベイヤー型のディザマトリクスよりも縦方向の空間周波数は低い。したがって、消費電力の観点では、ベイヤー型のディザマトリクスよりも有利である点に変わりはない。また、別の例で、縦型または渦巻き型以外のディザマトリクスが第 2 動作モードにおいて用いられてもよい。第 1 動作モードで用いられるディザマトリクスよりも縦方向の空間周波数が低いものであれば、どのようなディザマトリクスが用いられてもよい。

30

【 0 0 8 8 】

3 - 4 . 変形例 4

40

第 1 条件として動画を表示しているという条件が、第 2 条件として静止画を表示しているという条件が用いられてもよい。実施形態で説明したようにページ送りの指示により画像が更新されるにせよ、動画表示により一定の周期で画像が更新されるにせよ、要は、画像の更新頻度がしきい値以上であるという条件が第 2 条件として用いられてもよい。このとき、画像の更新頻度がしきい値未満であるという条件が第 1 条件として用いられてもよい。変形例 2 における第 1 条件は、しきい値以上の頻度での画像の更新が終了したという条件であるといえる。

【 0 0 8 9 】

50

3 - 5 . 変形例 5

第2条件として、電池残量がしきい値未満になったという条件が用いられてもよい。この場合、電子機器1000は、電池から供給される電力により動作する。コントローラー2は電池残量を監視しており、書き替え指示が入力されたときの電池残量に応じて、第1動作モードおよび第2動作モードのいずれにて2値化処理を行うか決定する。この例では、電池残量がしきい値未満になると、第2動作モードにより2値化処理が行われる。また、この場合、第1条件として、書き替え指示が入力されたときの電池残量がしきい値以上であるという条件が用いられる。

【0090】

3 - 6 . 変形例 6

10

第1条件として写真の画像を表示しているという条件が、第2条件として文字の画像を表示しているという条件が用いられてもよい。あるいは逆に、第1条件として文字の画像を表示しているという条件が、第2条件として写真の画像を表示しているという条件が用いられてもよい。

【0091】

3 - 7 . 変形例 7

第1条件および第2条件は、表示される画像において用いられている書体（フォント）に応じて決められてもよい。例えば、第1条件として明朝体など文字が細い書体が用いられているという条件が、第2条件としてゴシック体など、文字が太い書体が用いられているという条件が用いられてもよい。

20

【0092】

3 - 8 . 変形例 8

第1条件および第2条件は、ユーザーによる操作部9の操作に応じて決められてもよい。例えば、ボタン9が押され続けている間は第2動作モードによる高速ページ送りが行われ、ユーザーがボタン9から指を離したときに（ボタン9の押下が停止されたときに）第1動作モードにより高品質画像への書き直しが行われてもよい。

【0093】

3 - 9 . 変形例 9

用いられる条件の数は2つに限定されない。3つ以上の条件に応じて、3つ以上の動作モードが切り替えられてもよい。例えば、縦方向の空間周波数が大きいものから順に、第1ディザマトリクス、第2ディザマトリクス、第3ディザマトリクスの3つのディザマトリクスをそれぞれ用いる、第1動作モード、第2動作モード、第3動作モードに従って2値化処理が行われてもよい。この場合、例えば、電池残量に応じて2つのしきい値 t_{h1} および t_{h2} が設定される（ $t_{h1} > t_{h2}$ ）。書き替え指示が入力されたときの電池残量Cについて、第1条件は $C > t_{h1}$ という条件であり、第2条件は $t_{h1} > C > t_{h2}$ という条件であり、第3条件は $t_{h2} > C$ という条件である。

30

【0094】

3 - 10 . 変形例 10

操作部9の構成は実施形態で説明したものに限定されない。操作部9は、表示部1においてスタイルスペンで触れられた位置の情報を取得する位置入力装置を有していてもよい。電子機器1000は、この位置入力装置で得た位置情報によりスタイルスペンの位置や移動軌跡を取得し、取得した位置や移動軌跡に応じて電子機器1000の各部を制御してもよい。

40

【0095】

3 - 11 . 他の変形例

電子機器1000は、電子ブックリーダーに限定されない。電子機器1000は、パソコン用コンピューター、PDA（Personal Digital Assistant）、携帯電話、スマートフォン、タブレット端末、または携帯ゲーム機であってもよい。これらの電子機器において、図6に示される機能は、制御部3がプログラムを実行することにより実現されてもよい。このプログラムは、磁気記録媒体（磁気テープ、磁気ディスク（HDD（Hard Disk Dr

50

ive)、F D (Flexible Disk))など)、光記録媒体(光ディスク(C D (Compact Disc))、D V D (Digital Versatile Disk))など)、光磁気記録媒体、半導体メモリーなどのコンピューター読み取り可能な記録媒体に記憶した状態で提供されてもよい。別の例で、このプログラムは、通信回線を介して電子機器1000にダウンロードされてもよい。こうして取得されたプログラムは、電子機器1000にインストールされて使用される。また、実施形態においてコントローラー2の機能として説明されたものの一部または全部を、制御部3が有していてもよい。また別の例で、表示部1とコントローラー2を組み合わせたものが表示装置として提供されてもよい。

【0096】

画素の等価回路は、実施形態で説明されたものに限定されない。画素電極104と透明電極122との間に制御された電圧を印加できる構成であれば、スイッチング素子および容量素子はどのように組み合わせられてもよい。また、この画素を駆動する方法は、実施形態で説明した両極駆動に限定されない。単一のフレームにおいては単一の極性の電圧が画素に印加される、片極駆動が行われてもよい。

10

【0097】

画素の構造は、実施形態で説明したものに限定されない。例えば、荷電粒子の極性は実施形態で説明したものに限定されない。黒の電気泳動粒子が負に帯電し、白の電気泳動粒子が正に帯電していてもよい。この場合は、画素に印加する電圧の極性は実施形態で説明したものと逆になる。また、表示素子は、マイクロカプセルを用いた電気泳動方式の表示素子に限定されない。液晶素子または有機E L (Electro Luminescence) 素子など、他の表示素子が用いられてもよい。実施形態において、表示部1はモノクロ2階調表示の機能を有していたが、モノクロ3階調以上またはカラー表示の機能を有していてもよい。別の例で、表示部1はパッシブマトリクス方式によるものであってもよい。

20

【0098】

図6に示した電子機器1000機能の一部、または、図7等のフローチャートで説明した処理の一部は、省略されてもよい。また、減色処理はパターンディザ法に限定されない。誤差拡散法等、パターンディザ法以外の処理が用いられてもよい。要は、表示部1に書き込まれる画像の、データ線12の延在方向の空間周波数が異なる処理が切り替えて用いられるものであればよい。

【0099】

30

表示部1に表示される画像は、電子書籍の画像に限定されない。表示部1に表示される画像は、論文、報告書、資料、図表、写真、ウェブサイトなどであってもよい。また、実施形態では時間データが書籍データに対応して記憶部8に記憶されている例を説明したが、時間データは書籍データとは異なる記憶装置に記憶されてもよい。

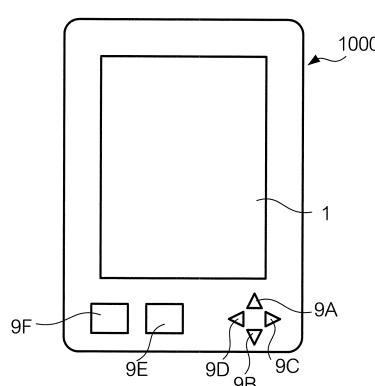
【符号の説明】

【0100】

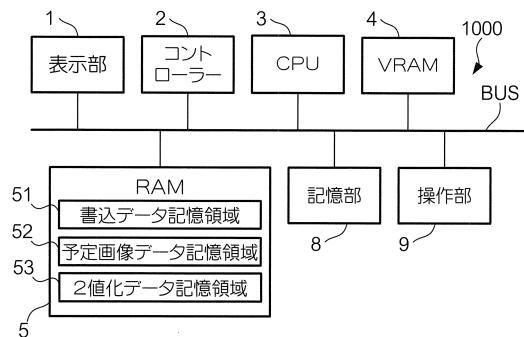
1...表示部、2...コントローラー、3...制御部、4...V R A M、5...R A M、8...記憶部、9...操作部、11...走査線、12...データ線、13...画素、14...表示領域、15...走査線駆動回路、16...データ線駆動回路、51...書き込みデータ記憶領域、52...予定画像データ記憶領域、53...2値化データ記憶領域、100...第1基板、101...基板、102...接着層、103...回路層、104...画素電極、110...電気泳動層、111...マイクロカプセル、112...バインダー、120...第2基板、121...フィルム、122...透明電極、134...トランジスター、135...保持容量、201...書き替え判断部、202...書き込み状態判断部、203...書き込み制御部、204...データ更新部、205...予定画像更新部、1000...電子機器

40

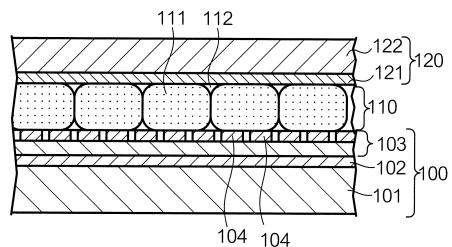
【図1】



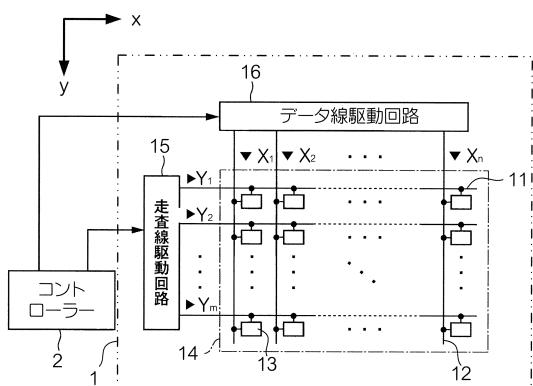
【図2】



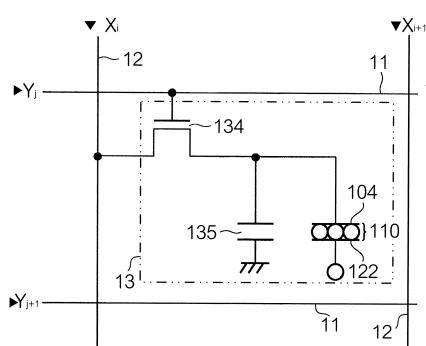
〔 3 〕



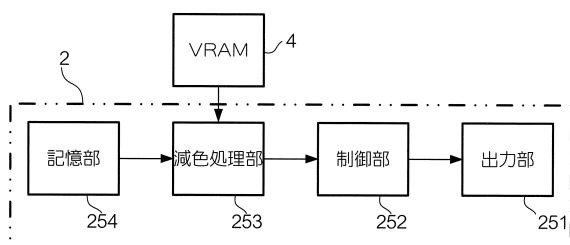
【 図 4 】



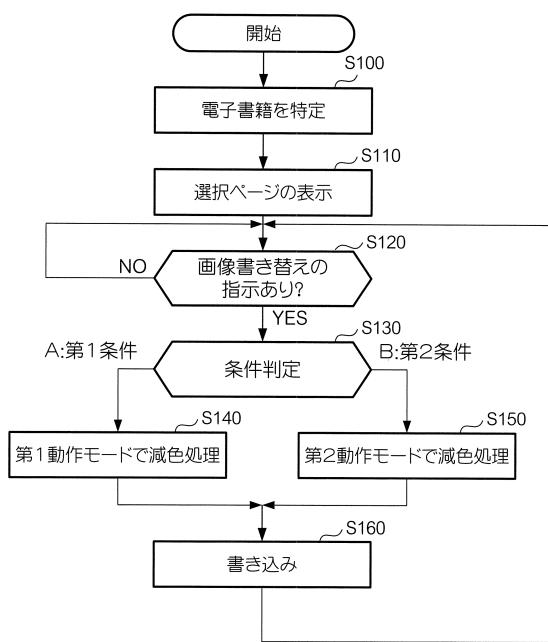
【 図 5 】



〔 6 〕



【図7】



【図8】

0	5	10	15
0	5	10	15
0	5	10	15
0	5	10	15

1	8	3	10
12	5	14	7
4	11	2	9
15	8	13	6

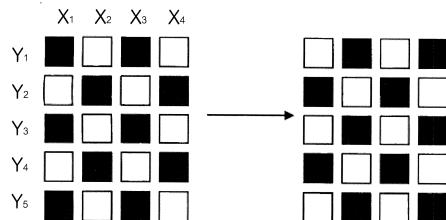
1	13	13	25
12	10	24	22
4	16	12	24
15	13	23	21

【図9】

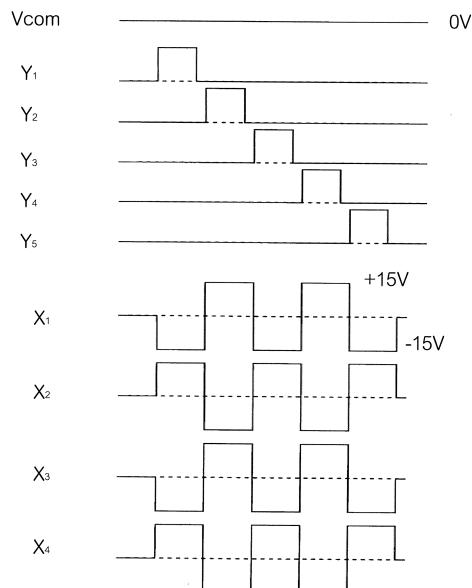
1	8	3	10
12	5	14	7
4	11	2	9
15	8	13	6

1	8	2	9
3	10	4	11
5	12	6	13
7	14	8	15

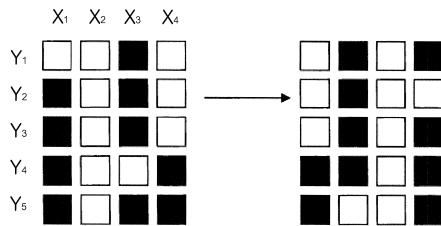
【図10】



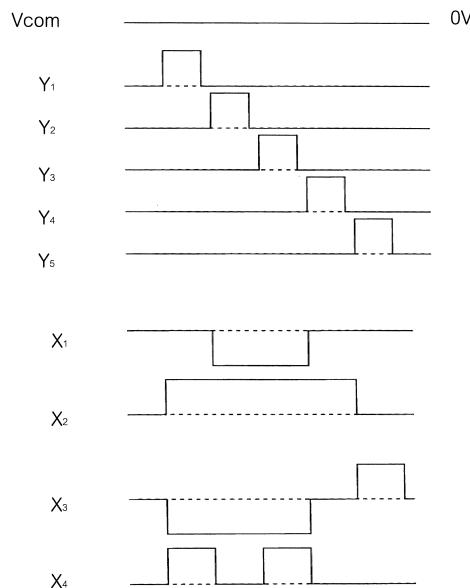
【図11】



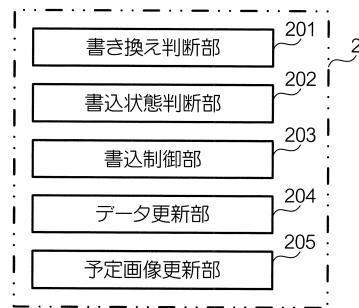
【図12】



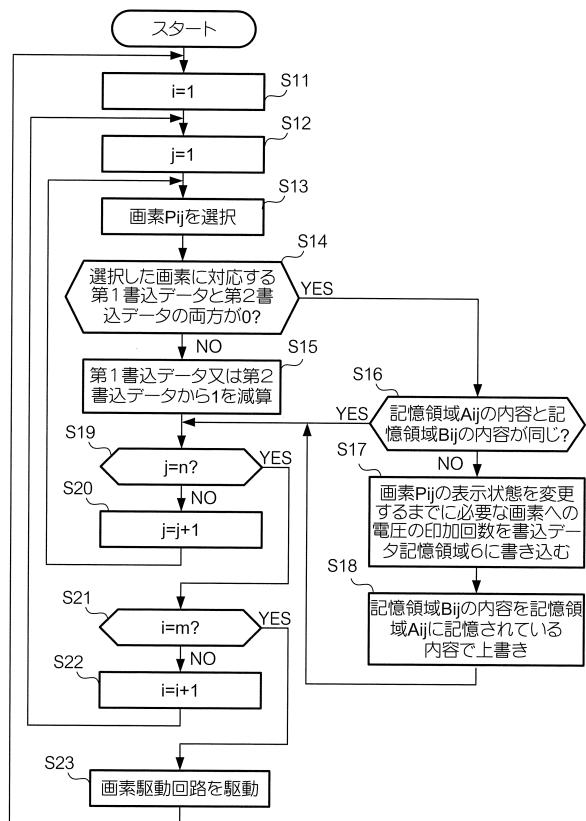
【図13】



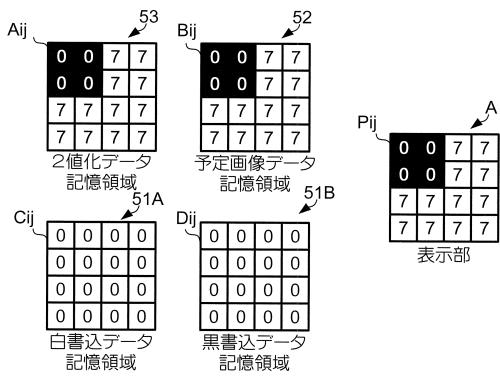
【図14】



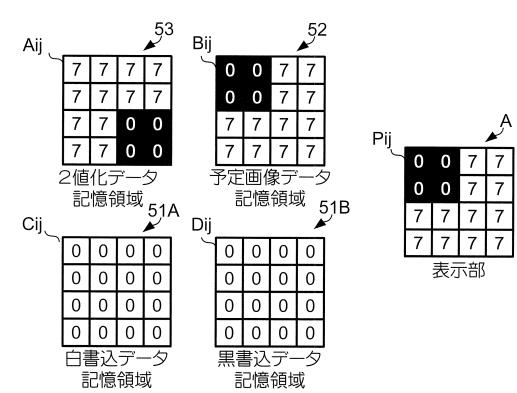
【図15】



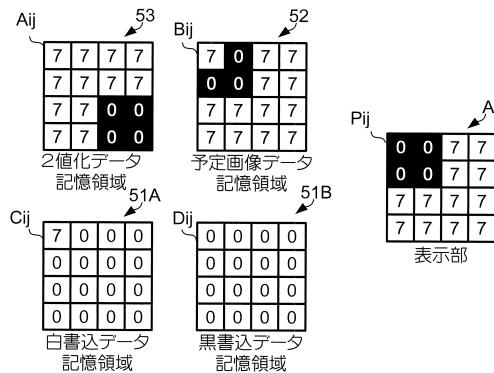
【図16】



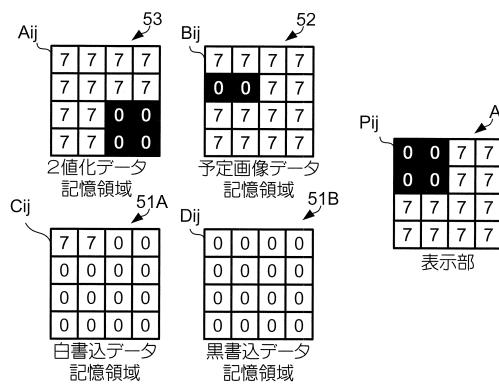
【図17】



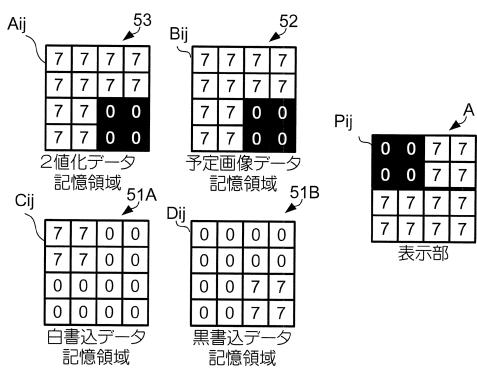
【図18】



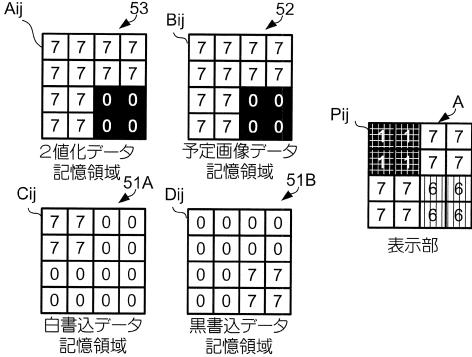
【図19】



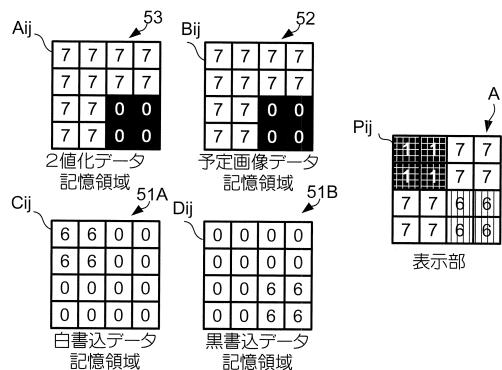
【図20】



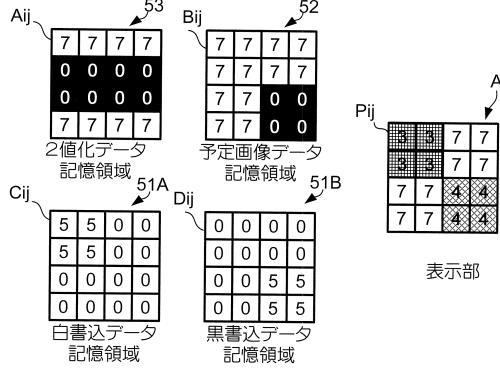
【図21】



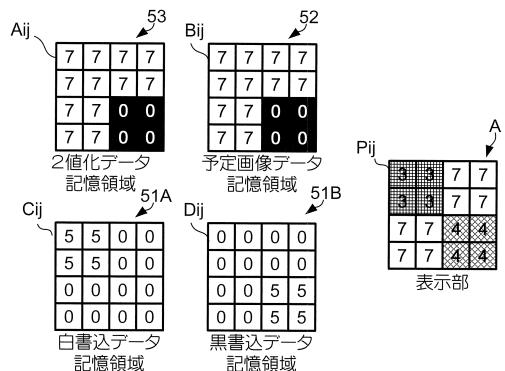
【図22】



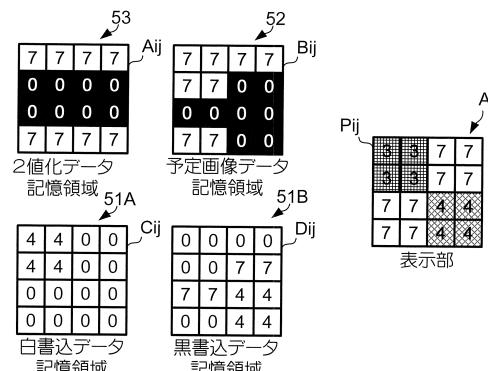
【図24】



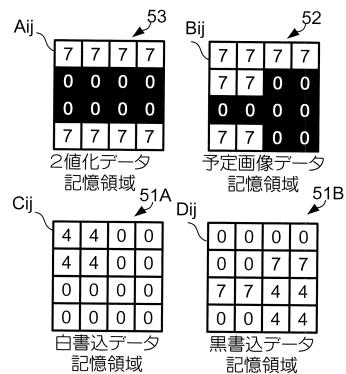
【図23】



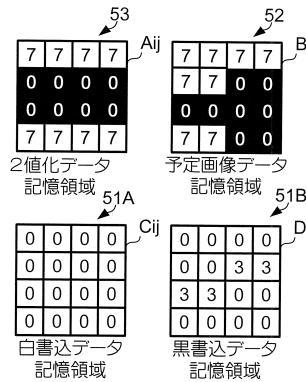
【図25】



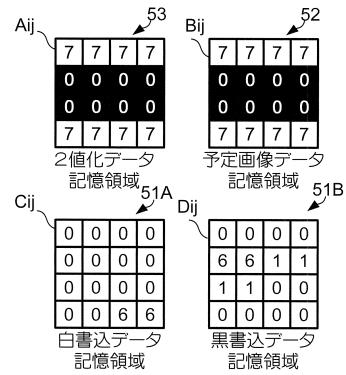
【図26】



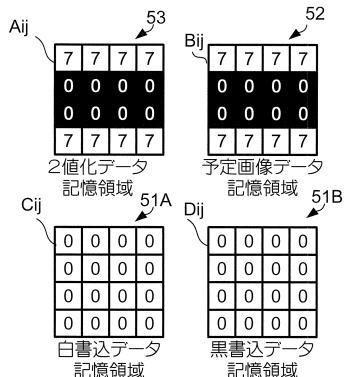
【図27】



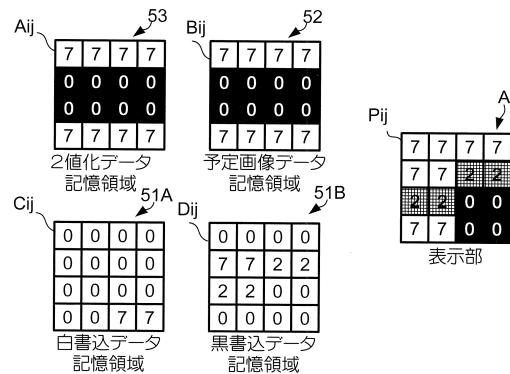
【図30】



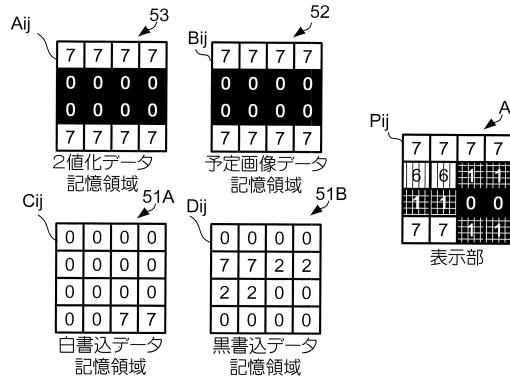
【図31】



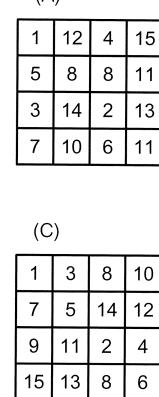
【図28】



【図29】



【図32】



(E)
15
14
13
12
5
1
4
11
6
2
3
10
7
8
9

(F)

フロントページの続き

(51)Int.Cl.

F I

G 0 9 G	3/20	6 4 1 P
G 0 9 G	3/20	6 1 1 A
G 0 9 G	3/20	6 2 1 K
G 0 2 F	1/167	

(56)参考文献 特開2002-229528 (JP, A)

特開2003-316334 (JP, A)

特開2000-284755 (JP, A)

特開平11-167096 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G 0 9 G	3 / 0 0	-	5 / 4 2
G 0 2 F	1 / 1 6 7		