

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2016-122799

(P2016-122799A)

(43) 公開日 平成28年7月7日(2016.7.7)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/52 (2006.01)	HO 1 L 21/52 A	5 F 0 4 7
HO 1 L 23/50 (2006.01)	HO 1 L 23/50 U	5 F 0 6 7
	HO 1 L 23/50 D	

審査請求 未請求 請求項の数 17 O L (全 14 頁)

(21) 出願番号 特願2014-263451 (P2014-263451)
 (22) 出願日 平成26年12月25日 (2014.12.25)

(71) 出願人 000116024
 ローム株式会社
 京都府京都市右京区西院溝崎町2 1 番地
 (74) 代理人 100087701
 弁理士 稲岡 耕作
 (74) 代理人 100101328
 弁理士 川崎 実夫
 (74) 代理人 100149766
 弁理士 京村 順二
 (72) 発明者 芳我 基治
 京都市右京区西院溝崎町2 1 番地 ローム
 株式会社内
 Fターム(参考) 5F047 AA11 AB02 BA18 BC02 BC12
 BC13 CB01
 5F067 AA16 BE02 DC15 DC17 DC18
 DC20 EA04

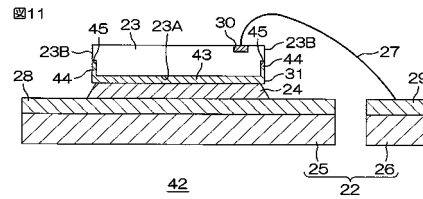
(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 Pb系接合材で接合されたCu系ダイパッドおよび半導体チップを備える構成において、ダイパッドと半導体チップとの間におけるボイドの発生を防止できると共に、半導体チップにおけるクラックの発生を防止することができる半導体装置を提供すること。

【解決手段】 Cu系ダイパッド25と、ダイパッド25上の半導体チップ23と、ダイパッド25と半導体チップ23との間のPb系接合材24と、半導体チップ23の裏面23A上の裏面メタル31とを含み、裏面メタル31は、半導体チップ23の側面23Bに形成された第2部分44を含む、半導体装置42を提供する。

【選択図】 図11



【特許請求の範囲】

【請求項 1】

Cu系ダイパッドと、
前記ダイパッド上の半導体チップと、
前記ダイパッドと前記半導体チップとの間の、Pb系接合材と、
前記半導体チップの裏面上の裏面金属層とを含み、
前記裏面金属層は、前記半導体チップの側面に形成された側面金属層を含む、半導体装置。

【請求項 2】

前記半導体チップは、前記側面の裏面側に、内側に窪んだ段部を有しており、
前記側面金属層は、前記段部に入り込み、前記段部外の前記側面と面一に形成されている、請求項 1 に記載の半導体装置。

10

【請求項 3】

前記裏面金属層は、Cuの拡散を抑制するためのバリア層を含む、請求項 1 または 2 に記載の半導体装置。

【請求項 4】

前記裏面金属層は、前記半導体チップの裏面に形成され、前記半導体チップとの間にオーミックコンタクトを形成するオーミック金属層を含み、
前記バリア層は、前記オーミック金属層上に積層されている、請求項 3 に記載の半導体装置。

20

【請求項 5】

前記オーミック金属層は、Auを含む、請求項 4 に記載の半導体装置。

【請求項 6】

前記バリア層は、Ti、VおよびCrからなる群から選択される少なくとも一種を含む、請求項 3 ~ 5 のいずれか一項に記載の半導体装置。

【請求項 7】

前記バリア層は、1000 ~ 2000 である、請求項 3 ~ 6 のいずれか一項に記載の半導体装置。

【請求項 8】

前記ダイパッド上の、Cuの拡散を抑制するための第 2 バリア層をさらに含む、請求項 1 ~ 7 のいずれか一項に記載の半導体装置。

30

【請求項 9】

前記第 2 バリア層上に積層された表面めっき層をさらに含む、請求項 8 に記載の半導体装置。

【請求項 10】

前記第 2 バリア層は、NiおよびTiからなる群から選択される少なくとも一種を含む、請求項 8 または 9 に記載の半導体装置。

【請求項 11】

前記半導体チップの側部の直下における前記ダイパッド上に形成され、前記接合材の濡れ性が低い材料からなる表面絶縁層をさらに含む、請求項 1 ~ 8 のいずれか一項に記載の半導体装置。

40

【請求項 12】

前記表面絶縁層は、平面視において前記半導体チップよりも小さい開口を前記半導体チップの内方領域に有し、当該開口の周囲を前記表面絶縁層の材料部分が取り囲んでおり、
前記接合材は、前記開口と前記半導体チップの裏面との間に形成され、断面視において逆テーパ形状を有している、請求項 11 に記載の半導体装置。

【請求項 13】

前記表面絶縁層の開口内の表面めっき層をさらに含む、請求項 12 に記載の半導体装置。

【請求項 14】

50

前記表面絶縁層は、表面樹脂層を含む、請求項 1 1 ~ 1 3 のいずれか一項に記載の半導体装置。

【請求項 1 5】

前記半導体チップは、その裏面を形成する S i 基板を含む、請求項 1 ~ 1 4 のいずれか一項に記載の半導体装置。

【請求項 1 6】

前記接合材は、2 4 2 ~ 3 4 2 の融点を有する高融点はんだを含む、請求項 1 ~ 1 5 のいずれか一項に記載の半導体装置。

【請求項 1 7】

前記接合材は、8 5 w t % 以上の P b、および 1 0 w t % 以下の S n を含む、請求項 1 ~ 1 6 のいずれか一項に記載の半導体装置。

10

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、P b系接合材を介してC u系ダイパッドに接合された半導体チップを備える半導体装置に関する。

【背景技術】

【0 0 0 2】

特許文献 1 は、半導体チップと、半導体チップに接合されたダイパッドと、半導体チップと電気的に接続された複数のリードと、これらを封止する樹脂パッケージとを備える半導体装置を開示している。半導体チップの裏面には裏面メタルが形成されており、この裏面メタルにダイパッド上の接合材を接合することによって、半導体チップとダイパッドとの接合が得られている。

20

【先行技術文献】

【特許文献】

【0 0 0 3】

【特許文献 1】特開 2 0 1 0 - 2 5 8 2 3 1 号公報

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 4】

特許文献 1 の発明では、B i S n系材料からなる接合材を使用することによって、接合材の鉛フリー化を図っている。ただし、レアメタルに分類される B i の使用が P b を使用する場合に比べてコスト上昇を招くため、現状では、P b系接合材も一般的に使用されている。

30

一方、本願発明者の研究によれば、C u系ダイパッドにP d系接合材を使用すると、ダイパッドと半導体チップとの間にボイドが形成されると共に、半導体チップにクラックが発生する場合があることがわかった。具体的には、半導体チップ - ダイパッド間にC uの拡散経路が形成され、特に半導体チップの側部において、半導体チップの構成材料とC uとが合金化する。そして、当該C u合金が下方に成長してダイパッドに当接し、これにより、半導体チップが突き上げられる。その結果、半導体チップが浮いた状態になり、半導体チップ - ダイパッド間にボイドが形成される。ボイドが形成された領域では半導体チップが接合材で支持されていないので、たとえば、封止用樹脂の注入圧力によって半導体チップが撓み、場合によってはクラックが発生する。

40

【0 0 0 5】

本発明の一実施形態は、P b系接合材で接合されたC u系ダイパッドおよび半導体チップを備える構成において、ダイパッドと半導体チップとの間におけるボイドの発生を防止できると共に、半導体チップにおけるクラックの発生を防止することができる半導体装置を提供する。

【課題を解決するための手段】

【0 0 0 6】

50

本発明の一実施形態は、Cu系ダイパッドと、前記ダイパッド上の半導体チップと、前記ダイパッドと前記半導体チップとの間の、Pb系接合材と、前記半導体チップの裏面上の裏面金属層とを含み、前記裏面金属層は、前記半導体チップの側面に形成された側面金属層を含む、半導体装置を提供する。

この構成によれば、半導体チップの側面に接合材が濡れ上がっても、当該側面に側面金属層が形成されているため、半導体チップの構成材料とCuとの接触を抑制することができる。これにより、半導体チップの構成材料とCuとの合金化を抑制できるので、半導体チップ-ダイパッド間におけるボイドの発生を防止することができる。その結果、接合材によって半導体チップを下方からしっかりと支持できるので、半導体チップが撓んでクラックが発生することを防止することができる。

10

【0007】

本発明の一実施形態では、前記半導体チップは、前記側面の裏面側に、内側に窪んだ段部を有しており、前記側面金属層は、前記段部に入り込み、前記段部外の前記側面と面に形成されている。

本発明の一実施形態では、前記裏面金属層は、Cuの拡散を抑制するためのバリア層を含む。

【0008】

この構成によれば、半導体チップとダイパッドとの間にバリア層が配置されているため、半導体チップ-ダイパッド間にCuの拡散経路が形成されることを抑制することができる。これにより、半導体チップの構成材料とCuとの合金化を抑制することができる。

20

本発明の一実施形態では、前記裏面金属層は、前記半導体チップの裏面に形成され、前記半導体チップとの間にオーミックコンタクトを形成するオーミック金属層を含み、前記バリア層は、前記オーミック金属層上に積層されている。

【0009】

本発明の一実施形態では、前記オーミック金属層は、Auを含む。

本発明の一実施形態では、前記バリア層は、Ti、VおよびCrからなる群から選択される少なくとも一種を含む。

本発明の一実施形態では、前記バリア層は、1000 ~ 2000 である。

本発明の一実施形態は、前記ダイパッド上の、Cuの拡散を抑制するための第2バリア層をさらに含む。

30

【0010】

この構成によれば、第2バリア層によってもCuの拡散を抑制できるので、より効果的に、Cuの拡散経路が形成されることを抑制することができる。

本発明の一実施形態は、前記第2バリア層上に積層された表面めっき層をさらに含む。

本発明の一実施形態では、前記第2バリア層は、NiおよびTiからなる群から選択される少なくとも一種を含む。

【0011】

本発明の一実施形態は、前記半導体チップの側部の直下における前記ダイパッド上に形成され、前記接合材の濡れ性が低い材料からなる表面絶縁層をさらに含む。

この構成によれば、ダイパッドの表面において、半導体チップの側部の直下領域およびその外方領域に接合材が濡れ難くなる。これにより、半導体チップの側面に接合材が濡れ上がることを抑制することができる。その結果、半導体チップ-ダイパッド間にCuの拡散経路が形成されても、半導体チップの構成材料とCuとの接触を抑制できるので、Cuの合金化を抑制することができる。

40

【0012】

本発明の一実施形態では、前記表面絶縁層は、平面視において前記半導体チップよりも小さい開口を前記半導体チップの内方領域に有し、当該開口の周囲を前記表面絶縁層の材料部分が取り囲んでおり、前記接合材は、前記開口と前記半導体チップの裏面との間に形成され、断面視において逆テーパ形状を有している。

この構成によれば、半導体チップの側部の全周に亘って、接合材が濡れ上がることを抑

50

制することができる。

【0013】

本発明の一実施形態は、前記表面絶縁層の開口内の表面めっき層をさらに含む。

本発明の一実施形態では、前記表面絶縁層は、表面樹脂層を含む。

本発明の一実施形態では、前記半導体チップは、その裏面を形成するSi基板を含む。

本発明の一実施形態では、前記接合材は、 $242 \sim 342$ の融点を有する高融点はんだを含む。

【0014】

本発明の一実施形態では、前記接合材は、85wt%以上のPb、および10wt%以下のSnを含む。

10

【図面の簡単な説明】

【0015】

【図1】図1は、半導体装置の製造ラインに設置されるダイボンドの模式図である。

【図2】図2は、参考例に係る半導体装置の模式的な平面図である。

【図3A】図3Aは、図2の半導体装置の断面図(III A - III A線断面図)である。

【図3B】図3Bは、図2の半導体装置の断面図(III B - III B線断面図)である。

【図4A】図4Aは、図2の半導体装置の半導体チップの直下にボイドが発生した状態を示す図である。

【図4B】図4Bは、図2の半導体チップの側部全体に亘ってSi-Cu合金が形成されていることを示す図である。

20

【図5】図5は、図2の半導体チップにクラックが発生した状態を示す図である。

【図6】図6は、本発明の一実施形態に係る半導体装置の模式的な断面図である。

【図7】図7は、本発明の一実施形態に係る半導体装置の模式的な断面図である。

【図8】図8は、本発明の一実施形態に係る半導体装置の模式的な断面図である。

【図9】図9は、本発明の一実施形態に係る半導体装置の模式的な平面図である。

【図10】図10は、図9の半導体装置の断面図(図9のX-X線断面図)である。

【図11】図11は、本発明の一実施形態に係る半導体装置の模式的な断面図である。

【図12】図12は、図11の半導体装置の製造工程のダイシングに関連する工程を説明するための図である。

【図13】図13は、本発明の一実施形態に係る半導体装置の模式的な断面図である。

30

【図14】図14は、本発明の一実施形態に係る半導体装置の模式的な断面図である。

【図15】図15は、本発明の一実施形態に係る半導体装置の模式的な断面図である。

【図16】図16は、本発明の一実施形態に係る半導体装置の模式的な断面図である。

【発明を実施するための形態】

【0016】

以下では、本発明の実施の形態を、添付図面を参照して詳細に説明する。

まず、前述した発明を解決しようとする課題を、図1～図5を参照して詳細に説明する。

。

図1は、半導体装置1の製造ラインに設置されるダイボンド2の模式図である。

たとえば、ダイボンド2は、半導体装置1を搬送するための搬送路3を備えている。搬送路3には、ヒータ4が内蔵されている。なお、搬送路3を流れる半導体装置1は、樹脂パッケージ等によって封止される前の半製品であるが、以下の説明では便宜上、半製品である旨を省略する断りをせずに、半導体装置1として説明する。

40

【0017】

半導体装置1は、ヒータ4によって加熱されながら搬送路3上を搬送されるが、たとえばボンディング動作に異常が発生したとき等に、ダイボンド2の警報装置(アラーム)が作動し、ヒータ4の加熱が継続されたまま搬送路3だけが停止することがある。この際、半導体装置1を搬送路3から一時的に退避させる構造をダイボンド2が備えていれば、図1に矢印で示すように半導体装置1を退避させることによって、半導体装置1がヒータ4の熱に晒されることを防止することができる。

50

【 0 0 1 8 】

一方、ダイボンダ 2 に当該退避構造がなければ、搬送路 3 の停止状態からダイボンダ 2 が復帰するまで、半導体装置 1 はヒータ 4 によって加熱され続ける。その結果、半導体装置 1 には、通常よりも長い加熱履歴が残ることになる。本願発明者は、この種の加熱履歴の増加が、ダイパッドと半導体チップとの間におけるボイドの発生、延いては、半導体チップにおけるクラックの発生の要因となることを見出した。

【 0 0 1 9 】

図 2 は、参考例に係る半導体装置 5 の模式的な平面図である。図 3 A および図 3 B は、図 2 の半導体装置 5 の断面図（それぞれ、III A - III A 線断面図および III B - III B 線断面図）である。

図 2、図 3 A および図 3 B に示すように、前述のボイドおよびクラックの発生メカニズムを検証するための半導体装置 5 は、主に、ダイパッド 6 と、半導体チップ 7 と、接合材 8 とを備えている。

【 0 0 2 0 】

ダイパッド 6 は、Cu 合金からなり、四角板状に形成されている。ダイパッド 6 の表面は、約 10 μm の Ag めっき層 9 で覆われている。

半導体チップ 7 は、Si 基板からなり、扁平な直方体形状に形成されている。半導体チップ 7 の表面には、複数の電極パッド 10 が形成されている。電極パッド 10 には、ボンディングワイヤ等（図示せず）の配線部材が接続される。一方、半導体チップ 7 の裏面は、裏面メタル 11 で覆われている。

【 0 0 2 1 】

裏面メタル 11 は、(Si 基板) / Au / Ni / Ag / Au の 4 層構造を有している。各層の厚さは、Si 側の Au が 700 ~ 1300 であり、Ni が 1500 ± 10% であり、Ag が 10000 ± 10% であり、他方の Au が 700 ~ 1000 である。

接合材 8 は、Pb はんだからなり、具体的には、Pb - 3 Sn - 1 Ag はんだからなる。

【 0 0 2 2 】

そして、半導体装置 5 の構造に基づいて作製したサンプルを、減圧リフロー炉（神港精機株式会社製 N₂ 雰囲気 設定温度 390 ）の中で 10 分間、熱処理した。この熱処理は、図 1 を用いて説明した加熱履歴の増加による不具合を検証するための実験である。熱処理の結果、ダイパッド 6 と半導体チップ 7 との間の部分で、図 4 A および図 4 B に示すような様態変化が起こった。

【 0 0 2 3 】

図 4 A は、図 2 の半導体装置 5 の半導体チップ 7 の直下にボイド 13 が発生した状態を示す図である。図 4 B は、図 2 の半導体チップ 7 の側部全体に亘って Si - Cu 合金 12 が形成されていることを示す図である。

すなわち、図 4 A に示すように、頂部を半導体チップ 7 の側部に持ち、Ag めっき層 9 を貫通してダイパッド 6 に埋め込まれた Si - Cu 合金 12 が確認された。さらに Si - Cu 合金 12 は、図 4 B に示すように、半導体チップ 7 の側部のほぼ全周に亘って確認された。この Si - Cu 合金 12 の形状および組成は、走査電子顕微鏡（株式会社日立ハイテクノロジーズ製 SU6600）およびエネルギー分散型 X 線マイクロアナライザ（株式会社堀場製作所製 EMAX X - Max 80）によって確認した。そして、Si - Cu 合金 12 が下方に成長してダイパッド 6 に当接している結果、半導体チップ 7 が突き上げられて浮いた状態になり、半導体チップ 7 - ダイパッド 6 間にボイド 13 が形成されていた。

【 0 0 2 4 】

上記の様態変化は、次に示すフローによって引き起こされたと考えられる。まず、長時間の熱処理によって、ダイパッド 6 の表面の Ag めっき層 9 および半導体チップ 7 の裏面の裏面メタル 11 の構成金属が、接合材 8 に溶け込んだり接合材 8 中の Sn と反応して合

10

20

30

40

50

金14, 15を形成したりする。これにより、当初はダイパッド6の表面および半導体チップ7の裏面それぞれを覆うように形成されていたAgめっき層9および裏面メタル11に、Cuが拡散し得る経路(孔)が形成される。そして、ダイパッド6中のCuが当該経路を通して、半導体チップ7に到達する。半導体チップ7では、裏面メタル11で覆われずに露出している側部のSi表面から合金化が進行し、その結果、頂部を半導体チップ7の側部に持つSi-Cu合金12が、半導体チップ7の周縁(エッジ)全体から柱状に延びて半導体チップ7を突き上げ、ポイド13が形成される。

【0025】

ポイド13が形成された領域では半導体チップ7が接合材8で支持されていないので、たとえば、封止用樹脂の注入圧力によって、図5に示すように半導体チップ7が撓み、クラック16が発生する。

つまり、図1のケースに当てはめれば、ダイボンダ2における加熱履歴の増加によってSi-Cu合金12が形成された後、当該半導体装置5(半製品)が封止工程へ進むと、図5のようなクラック16が発生するおそれがある。そこで、本願発明者は、たとえ半導体装置の加熱履歴が増加してもポイドおよびクラックの発生を防止できる手法として、(1)Cuの拡散経路が形成されることを抑制する、(2)接合材(はんだ)が半導体チップの側面に濡れ上がることを抑制する、または(3)半導体チップ(Si)とCuとの接触を抑制することが好ましいと見出した。

【0026】

次に、上記(1)~(3)の手法を具現化するための構造を説明する。

(1)Cuの拡散経路が形成されることを抑制する構造

図6は、本発明の一実施形態に係る半導体装置21の模式的な断面図である。

半導体装置21は、フレーム22と、半導体チップ23と、接合材24とを備えている。

【0027】

フレーム22は、Cu系の金属薄板からなる。たとえば、Cu-Fe系合金、Cu-Zr系合金のようにCuを主成分として含む金属の他、Fe等のCu以外の金属を主成分として含み、Cuを副成分として含む金属(たとえば、Cuが添加された42アロイ等)であってもよい。たとえば、フレーム22の厚さは、100 μ m~600 μ mであってよい。また、フレーム22は、ダイパッド25と、リード26とを含む。半導体チップ23は、ダイパッド25に支持されると共に、リード26とはボンディングワイヤ27を介して接続されている。リード26は、図6ではダイパッド25の片側にしか形成されていないが、むしろ、ダイパッド25の両側に形成されていてもよいし、ダイパッド25を取り囲むように形成されていてもよい。

【0028】

ダイパッド25およびリード26の表面は、それぞれ、表面めっき層28および表面めっき層29で覆われている。表面めっき層28および表面めっき層29は、同じめっき工程で形成されるものである。表面めっき層28, 29は、ボンディングワイヤ27がAuワイヤまたはCuワイヤである場合はAgめっき層またはPdめっき層であることが好ましく、ボンディングワイヤ27がAlワイヤである場合はNiめっき層であってもよい。Niめっき層は酸化されやすく、その酸化膜も厚いので、ワイヤボンディング時の超音波で破ることは難しい。しかしながら、Alワイヤの場合には、比較的高い出力で超音波を印加するので、Niめっき層上の酸化膜を破って接合することができる。たとえば、表面めっき層28, 29の厚さは、5 μ m~15 μ mであってよい。

【0029】

半導体チップ23は、Si基板からなる。半導体チップ23は、扁平な直方体形状に形成されており、ダイパッド25に対向する裏面23Aと、その周囲を区画する側面23Bとを有している。半導体チップ23の表面には、電極パッド30が形成されている。電極パッド30には、ボンディングワイヤ27が接続されている。一方、半導体チップ23の裏面23Aは、本発明の裏面金属層の一例としての裏面メタル31で覆われている。

【0030】

裏面メタル31は、本発明のオーミック金属層の一例としてのオーミックメタル32、本発明のバリア層の一例としてのバリアメタル33および表面層34を含む。

オーミックメタル32は、半導体チップ23の裏面23A(Si表面)に形成され、半導体チップ23(Si)との間にオーミックコンタクトを形成している。オーミックメタル32は、たとえば、Auを含む。なお、オーミックメタル32の材料は、半導体チップ23(この実施形態では、Si)に対するオーミック特性を考慮して適宜の材料を選択すればよい。つまり、半導体チップ23がSi基板以外の基板で構成される場合には、その基板に対するオーミック特性を考慮すればよい。たとえば、オーミックメタル32の厚さは、500 ~ 1500 であってよい。

10

【0031】

バリアメタル33は、オーミックメタル32と表面層34との間に配置されている。この実施形態では、オーミックメタル32に接するようにオーミックメタル32上に積層されている。バリアメタル33は、たとえば、Ti、VおよびCrからなる群から選択される少なくとも一種を含む。たとえば、バリアメタル33の厚さは、1000 ~ 2000 であってよい。

【0032】

表面層34は、裏面メタル31の最表面を形成しており、接合材24に接合される層である。表面層34は、たとえば、Au、AgおよびPdからなる群から選択される少なくとも一種を含む。なお、表面層34の材料は、接合材24に対する接合性を考慮して適宜の材料を選択すればよい。

20

裏面メタル31は、Ni層を含んでいてもよい。Ni層は、Siノジュールを低減するための層であり、バリアメタル33は、Ni等のSiノジュール低減層と表面層34との間に配置されていてもよいし、Siノジュール低減層とオーミックメタル32との間に配置されていてもよい。

【0033】

接合材24は、Pbはんだだからなり、たとえば、242 ~ 342 の融点を有する高融点はんだを含む。たとえば、接合材24は、85wt%以上のPb、および10wt%以下のSnを含んでいてもよく、具体的には、Pb-3Sn-1Ag、Pb-Sn-1Agであってよい。

30

なお、図6では図示を省略するが、半導体装置21は、フレーム22、半導体チップ23および接合材24等が封止樹脂で封止されることによって、樹脂パッケージとして構成されていてもよい。樹脂パッケージの形式は、特に制限されず、たとえば、QFP、QFN、SOP等の公知のものを適宜選択すればよい。

【0034】

以上、半導体装置21によれば、半導体チップ23とダイパッド25との間にバリアメタル33が配置されている。そのため、裏面メタル31の表面層34や表面めっき層28に、Cuが拡散し得る経路(孔)が形成されても、当該経路が半導体チップ23に到達することを抑制することができる。これにより、半導体チップ23のSiとCuとの合金化を抑制できるので、半導体チップ23-ダイパッド25間におけるポイド(図4Aおよび図5のポイド13を参照)の発生を防止することができる。その結果、接合材24によって半導体チップ23を下方からしっかりと支持できるので、半導体チップ23が撓んでクラック(図5のクラック16参照)が発生することを防止することができる。

40

【0035】

上記の構成では、バリアメタル33によって物理的にCuの拡散を防止するので、たとえば、接合材24中にCuとの反応性が高い金属(たとえば、Sn等)が少なかったり、接合材24の総量が少なかったりして、一般的にCuの拡散経路が形成され易い条件においても、Cuの拡散経路の形成を良好に抑制することができる。

図7は、本発明の一実施形態に係る半導体装置35の模式的な断面図である。図7において、前述の図6で説明した構成要素については同一の参照符号を付し、その説明を省略

50

する。

【0036】

半導体装置35では、ダイパッド25と表面めっき層28との間、およびリード26と表面めっき層29との間に、それぞれ、本発明の第2バリア層の一例としての第2バリアメタル36および第2バリアメタル37が形成されている。

第2バリアメタル36, 37は、たとえば、NiおよびTiからなる群から選択される少なくとも一種を含む。たとえば、第2バリアメタル36, 37の厚さは、500 ~ 2000 nm であってよい。第2バリアメタル36, 37は、製造工程の関係上、同じ工程で形成することが好ましいが、各工程が別々に行われてもよい。

【0037】

半導体装置35によれば、半導体チップ23側のバリアメタル33に加えて、ダイパッド25側の第2バリア層36によってもCuの拡散を抑制できるので、より効果的に、Cuの拡散経路が半導体チップ23に到達することを抑制することができる。

図8は、本発明の一実施形態に係る半導体装置38の模式的な断面図である。図8において、前述の図6および図7で説明した構成要素については同一の参照符号を付し、その説明を省略する。

【0038】

半導体装置38では、半導体チップ23側のバリアメタル33が形成されておらず、ダイパッド25側にのみ選択的に、第2バリア層36, 37が形成されている。これにより、ダイパッド25側におけるCuの拡散抑制効果を楽しむことができる。

(2) 接合材(はんだ)が半導体チップの側面に濡れ上がることを抑制する構造

図9は、本発明の一実施形態に係る半導体装置39の模式的な平面図である。図10は、図9の半導体装置39の断面図(図9のX-X線断面図)である。図9および図10において、前述の図6で説明した構成要素については同一の参照符号を付し、その説明を省略する。

【0039】

半導体装置39では、ダイパッド25の表面に表面絶縁層40が形成されている。表面絶縁層40は、その中央部に開口41を有する環状に形成されている。図9では、平面視四角形状のダイパッド25の形状に合わせて、平面視四角環状に形成されている。

表面絶縁層40の開口41は、半導体チップ23の平面サイズよりも小さく形成されている。この開口41には、表面めっき層28が埋め込まれている。表面めっき層28は、上面が開口41の開口端と同じ位置かそれよりも深い位置になるように形成されている。これにより、表面めっき層28は、開口41の周縁部の表面絶縁層40上にオーバーラップしないようになっている。すなわち、半導体チップ23の直下には、半導体チップ23の平面サイズよりも小さい表面めっき層28が形成されている。表面めっき層28の周囲の領域は表面絶縁層40で構成されており、半導体チップ23の周縁全体に対向している。

【0040】

表面絶縁層40は、接合材24(はんだ)の濡れ性が低い材料、たとえば、ポリイミド、エポキシ等の樹脂で構成されていてもよい。また、表面絶縁層40の厚さは、たとえば、20 μm ~ 200 μm であってよい。表面絶縁層40を形成するには、たとえば、樹脂ペーストをダイパッド25に塗布して熱処理するか、めっき工程の前処理として樹脂テープを貼ればよい。

【0041】

半導体装置39によれば、半導体チップ23の直下における接合材24の接合領域(この実施形態では、表面めっき層28の表面領域)がチップサイズよりも小さく、平面視で半導体チップ23の内方領域に収まっている。さらに、当該接合領域の周囲が、はんだ濡れ性が低い表面絶縁層40で取り囲まれている。そのため、ダイパッド25の表面において、半導体チップ23の側部(周縁部)の直下領域およびその外方領域に接合材24が濡れ難くなる。これにより、接合材24を、断面視において、ダイパッド25から半導体チップ23へ向かって広がる逆テーパ形状に形成できるので、半導体チップ23の側面23

10

20

30

40

50

Bに接合材24が濡れ上がることを抑制することができる。その結果、半導体チップ23 - ダイパッド25間にCuの拡散経路が形成されても、半導体チップ23のSiとCuとの接触を抑制できるので、Cuの合金化を抑制することができる。したがって、接合材24によって半導体チップ23を下方からしっかりと支持できるので、半導体チップ23が撓んでクラック(図5のクラック16参照)が発生することを防止することができる。

(3) 半導体チップ(Si)とCuとの接触を抑制する構造

図11は、本発明の一実施形態に係る半導体装置42の模式的な断面図である。図12は、図11の半導体装置12の製造工程のダイシングに関連する工程を説明するための図である。図11および図12において、前述の図6で説明した構成要素については同一の参照符号を付し、その説明を省略する。

10

【0042】

半導体装置42では、裏面メタル31が、半導体チップ23の側面23Bにも形成されている。すなわち、裏面メタル31は、半導体チップ23の裏面23Aに形成された第1部分43と、半導体チップ23の側面23Bに形成された本発明の側面金属層の一例としての第2部分44とを含む。より具体的には、半導体チップ23は、側面23Bの裏面23A側に、内側に窪んだ段部45(半導体チップ23の裏面23Aおよび側面23Bの両側に開放した段部)を有しており、第2部分44は、その段部45に入り込み、段部45外の側面23Bと面一に形成されている。

【0043】

そして、このような裏面メタル31を形成するには、たとえば、図12に示すように、ダイシングラインに沿ってウエハ46をハーフカットすることによって溝47を形成する。次に、スパッタや、めっきによって、ウエハ46の裏面23A上の全体に裏面メタル31の材料を形成する。その後、溝47を形成したときに使用したブレードよりも狭い幅のブレードでウエハ46を切断する。これにより、溝47が分離されて段部45となると共に、裏面メタル31が当該段部45に入り込んだ構成が得られる。

20

【0044】

半導体装置42によれば、半導体チップ23の側面23Bに接合材24が濡れ上がっても、当該側面23Bに裏面メタル31の第2部分44が形成されているため、半導体チップ23のSiとCuとの接触を抑制することができる。これにより、Cuの合金化を抑制することができる。その結果、半導体チップ23 - ダイパッド25間にCuの拡散経路が形成されても、半導体チップ23のSiとCuとの接触を抑制できるので、Cuの合金化を抑制することができる。したがって、接合材24によって半導体チップ23を下方からしっかりと支持できるので、半導体チップ23が撓んでクラック(図5のクラック16参照)が発生することを防止することができる。

30

【0045】

以上、本発明の実施形態を説明したが、本発明は他の形態で実施することもできる。

たとえば、前述の実施形態で示した構成は、異なる実施形態間で組み合わせることができる。具体的には、図13の半導体装置48は、図6の構成と図10の構成とを組み合わせたものであり、図14の半導体装置49は、さらに図7の構成を追加したものである。また、図15の半導体装置50は、図6の構成と図11の構成とを組み合わせたものであり、図16の半導体装置51は、図10の構成と図11の構成とを組み合わせたものである。

40

【0046】

その他、特許請求の範囲に記載された事項の範囲で種々の設計変更を施すことが可能である。

【符号の説明】

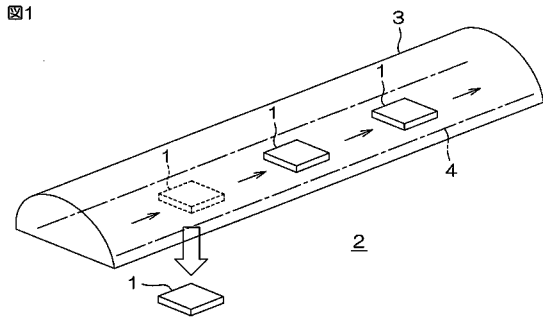
【0047】

- 21 半導体装置
- 22 フレーム
- 23 半導体チップ

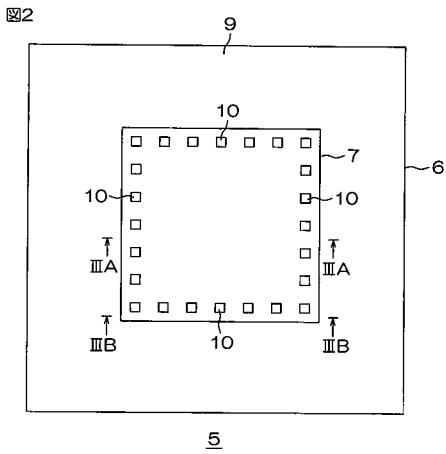
50

2 4	接合材	
2 5	ダイパッド	
2 6	リード	
2 7	ボンディングワイヤ	
2 8	表面めっき層	
2 9	表面めっき層	
3 0	電極パッド	
3 1	裏面メタル	
3 2	オーミックメタル	
3 3	バリアメタル	10
3 4	表面層	
3 5	半導体装置	
3 6	第 2 バリアメタル	
3 7	第 2 バリアメタル	
3 8	半導体装置	
3 9	半導体装置	
4 0	表面絶縁層	
4 1	開口	
4 2	半導体装置	
4 3	(裏面メタル) 第 1 部分	20
4 4	(裏面メタル) 第 2 部分	
4 5	段部	
4 6	ウエハ	
4 7	溝	
4 8	半導体装置	
4 9	半導体装置	
5 0	半導体装置	
5 1	半導体装置	

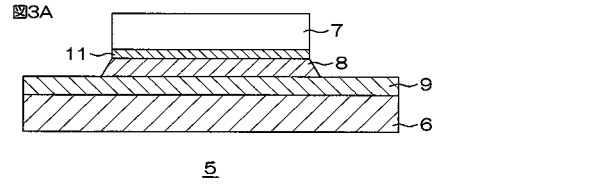
【 図 1 】



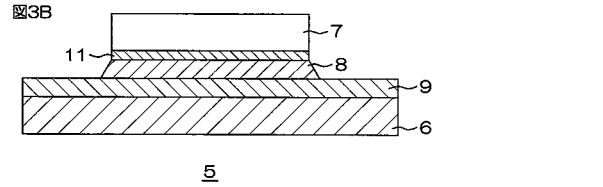
【 図 2 】



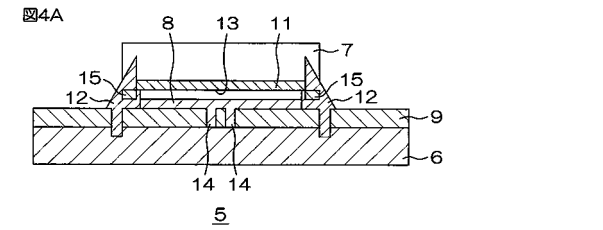
【 図 3 A 】



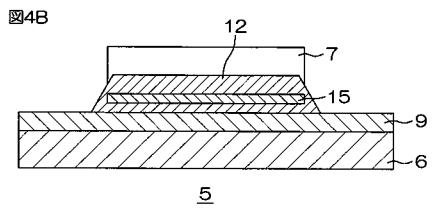
【 図 3 B 】



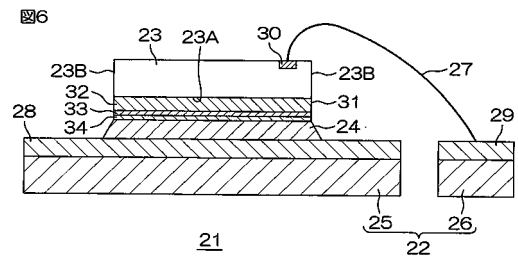
【 図 4 A 】



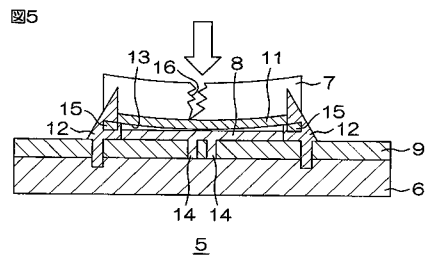
【 図 4 B 】



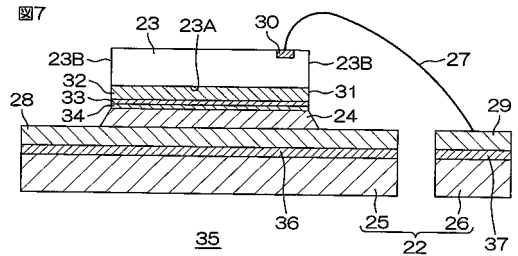
【 図 6 】



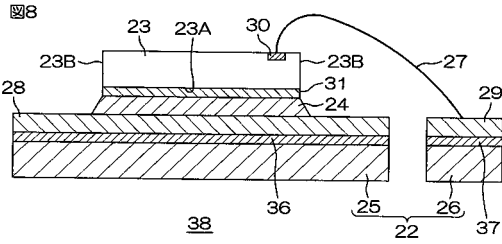
【 図 5 】



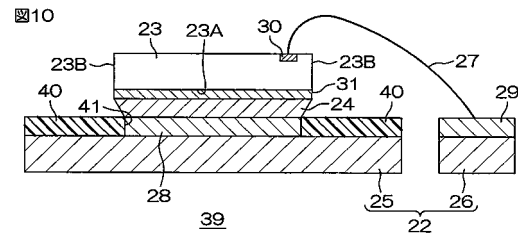
【 図 7 】



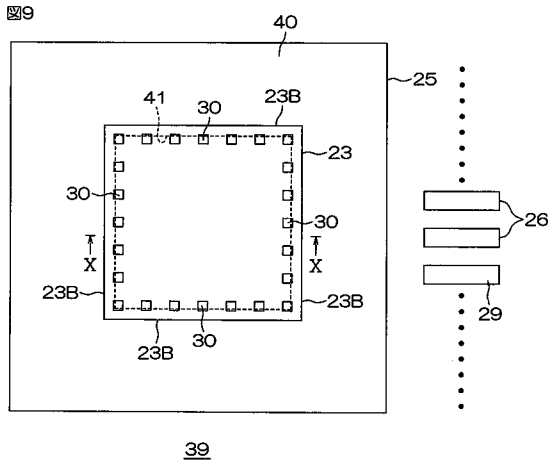
【 図 8 】



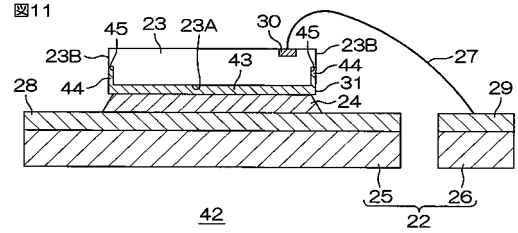
【 図 10 】



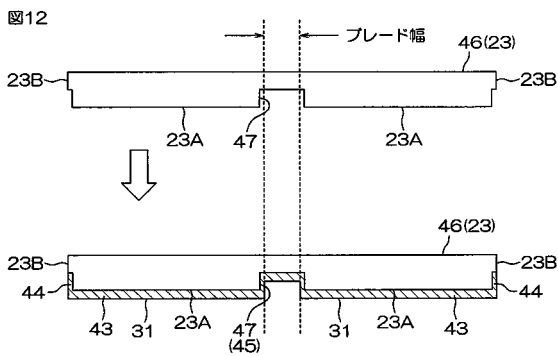
【 図 9 】



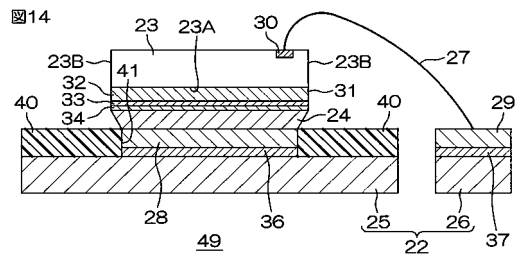
【 図 11 】



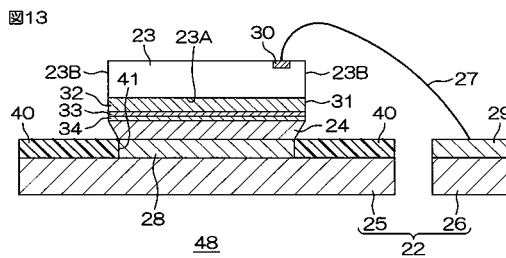
【 図 12 】



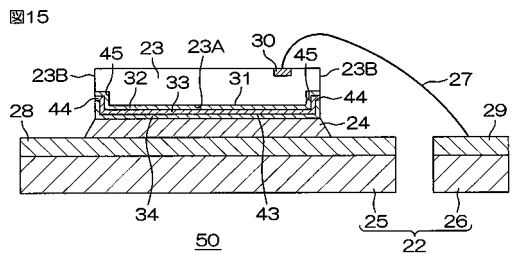
【 図 14 】



【 図 13 】



【 図 15 】



【 図 1 6 】

