

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 美國；2004年03月01日；10/790,296（主張優先權）

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明一般係關於偵測及修正半導體製造程序。尤其，本發明係關於用於量測及修正於積體電路上多層覆蓋之系統及／或方法。

【先前技術】

在半導體工業中，具有持續朝向較高元件密度之趨勢。為了達到這些高密度，必須持續努力朝向在半導體晶圓上縮減元件尺寸(例如在次微米(submicron)層級)。為了要完成這種高元件封裝密度，需要將愈來愈小的積體電路(Integrated Circuits, ICs)特徵尺寸製作在晶圓之小方形部分，通常稱為晶粒(die)。該特徵尺寸可以包含內連接線路之寬度及間隔、接觸孔洞之間隔及直徑、諸如各種特徵之邊角及邊緣之表面幾何以及其它特徵之表面幾何。為了縮減元件尺寸，更多製造程序之精確控制是必須的。在特徵之間及特徵之尺寸可以稱為臨界尺寸(critical dimensions, CDs)。縮減臨界尺寸及產生更多精確的臨界尺寸促使透過縮減元件尺寸及增加封裝密度促使達到較高的元件密度。

製造半導體或積體電路通常包含多種製程(例如曝光、烘烤、顯影)，在該製程期間數以百計的積體電路複製品可以形成在單一晶圓之上，並且尤其是在晶圓之每個晶粒之上。在很多的這些步驟中，材料於特定位置處是覆蓋在既存的層膜之上或由既存的層膜中移除以形成所需的電

路結構及元件。通常，該製造程序包含建立數個摹製的層膜於基板之上或在基板之內，該基板最後形成完整的積體電路。這種層膜製程產生電性主動區域於該半導體晶圓表面之內及之上。此類電性主動區域之層對層的對準及絕緣可以影響形成在晶圓上之結構精確性。若層膜並未對準於可接受的裕度(tolerance)之內，覆蓋誤差可能折衝電性主動區域之效能並且反而影響晶片可靠度。

習知的覆蓋量測系統及／或方法可輕易決定是否兩層是位在可接受的裕度之內。對準失調可能由於在微影製程中變動而造成，諸如步進機平台變動、鏡組變動、光阻施加、顯影變動、晶圓非均勻性等等。經由覆蓋量測工具所獲得之量測為使用於量化誤差大小及確認當製程受到調整時此類的誤差之大小是減少的。

關於積體電路製造之覆蓋量測具有兩個主要功能：偵測微影對準步驟之效能及輔助微影製程之建立。例如，覆蓋量測可以使用樣本品圓以評估批次晶圓(wafer lot)之覆蓋效能。再者，覆蓋測量可以使用以在運作之前最佳化地配置步進機系統，並且可以之後使用經由週期性的覆蓋評估以維持最佳化的步進機效能。

覆蓋誤差通常是僅在鄰接層膜之間作量測及分析。現在參考圖式，第 1 圖說明量測覆蓋誤差之先前技術方法 100。當第一層加入至晶圓時，使用作為部分覆蓋標的 104 之方形層 102 產生在該晶圓上之各種位置處之積體電路設計區域之外部。當第二層加入至該晶圓時，對應於該第二

層之積體電路而使用作為部分該覆蓋標的 104 之較小的第二方形層 106 為放置在該覆蓋標的 104 之第一部分 102 上面，並且產生類似對應於該晶圓之第二層而使用作為部分第二覆蓋標的 110 之較大層 108 (虛線說明表示該晶圓之相同層之覆蓋標的之層膜)。當該晶圓之第三層產生在該晶圓之第二層上面時，使用作為部分該第二覆蓋標的 110 之較小層 112 為放置在該覆蓋標的 110 之較大的第二層 108 之上。使用作為部分覆蓋標的 116 之較大的第三層 114 亦產生。這種程序持續直到預先決定的層數已經產生。因此該層 102、106、108、112 及 114 能夠分別地在該第一及第二層與該第二及第三層之間量測覆蓋誤差 (例如在該覆蓋標的之中心點間之距離及在此類標的間之旋轉差異)。若在鄰接層間之覆蓋誤差為低於預定的臨界裕度 (threshold tolerance)，產生該層之程序將認為是滿足的。

然而，在具有多層之積體電路中，在多層間之重複覆蓋誤差 (即使是些微誤差) 可能導致完整的積體電路之效能減損。參考第 2 圖，說明可能在兩個覆蓋標的間產生可接受的覆蓋誤差 200。覆蓋標的 202 對應於第一層積體電路，並且覆蓋標的 204 對應於第二層積體電路，其中該覆蓋標的 202 具有所需的寬度 d_1 並且該覆蓋標的 204 具有所需的寬度 d_2 。如同由虛線 206 及 208 之說明，在製程上之變動是由於經由允許該覆蓋標的 202 具有如同 d_3 一般小的寬度及該覆蓋標的 204 具有如同 d_4 一般大的寬度。在習知的覆蓋量測方法中，該虛線 206 及 208 之交錯顯示在對應於該

覆蓋標的 202 及 204 之兩層之間之不能接受的覆蓋。距離 d_s 顯示在藉由覆蓋標的 202 及 204 (例如在該覆蓋標的 202 及 204 之中心點間之距離) 所示層間之覆蓋誤差數量。再者，在此類覆蓋標的 202 及 204 之間之旋轉 α 亦可接受具有該旋轉 α 是低於預定的臨界值。若該覆蓋標的 202 及 204 在對應於該覆蓋標的 202 及 204 之兩層之間顯示無法接受的覆蓋誤差及 / 或旋轉量，可能採取關於此兩層之修正量測。

現在轉至第 3 圖，說明複數個積體電路元件及 / 或晶圓 300，其中例示於第 2 圖中之覆蓋誤差為重複遍及此類複數個積體電路元件及 / 或晶圓 300。例如，該覆蓋誤差 200 (第 2 圖) 存在於積體電路元件 302 及積體電路 304 之間，其中該積體電路元件 302 及 304 是位在鄰接層之內。實質相似的覆蓋誤差存在於積體電路元件 304 及 306、306 及 308、308 及 310 與 310 及 312 之間。若造成此類覆蓋誤差 200 之製造元件及 / 或製程並未修正以減緩此類覆蓋誤差，較大累計的差異造成於非鄰接層之非鄰接的元件之間。例如，當此類元件 302 及 312 理想上為近似同中心時，該元件 312 為透過從元件 302 之複數層而明顯地旋轉及位移。在層及 / 或元件之間之此類實質的旋轉及位移可能折損積體電路效能。因此，更健全的覆蓋量測系統及 / 或方法以分析多層積體電路及修正在此層之間之覆蓋誤差是需要的以減輕上文提及的習知系統及 / 或方法之缺失。

【發明內容】

為了提供本發明之某些目的之基本的瞭解，下文呈現本發明之簡化的概述。本摘要並非本發明之廣泛概觀。本概述既非意在確定本發明之主要或關鍵元件也非描述本發明之範疇。本概述之僅有的目的在於以簡化的形式呈現本發明之某些概念而成為後續呈現之較詳細的描述之前言。

本發明使在晶圓上之積體電路之多層間之覆蓋誤差量測及修正變得容易，因此減少覆蓋誤差在複數層上重複產生。再者，本發明允許關於在晶圓內多層間之覆蓋的設計規格。代表多層間之覆蓋之覆蓋標的將會提供以使在此層間之覆蓋能夠量測。該覆蓋標的可以是方形於方形內(box-in-box)結構、框架中有框架(frame-in frame)結構、片段的框架(segmented frame)結構、格柵狀(grating)結構覆蓋標的或其它適當的週期結構覆蓋標記或能夠表示在超過二層晶圓間之覆蓋之任何其它適當的結構。該覆蓋標的可以經由分析以決定在晶圓上鄰接及非鄰接層間之覆蓋誤差之既存數量。例如，光學顯微鏡(optical microscopy)、散射儀(scatterometry)、掃描式電子顯微鏡(scanning electron spectroscopy)及傅立葉轉換紅外線散射儀(Fourier transform infrared scatterometry)可以使用而與在多層間量測覆蓋誤差連接。再者，當使用週期性的結構覆蓋標記時，覆蓋誤差可以經由決定此類覆蓋標記之節距而計算，該覆蓋標記在即時時間內可以由使用者定義或量測。

關於在多層間之覆蓋誤差之量測可用以修正此種覆蓋

誤差。例如，可提供控制系統，其中此種控制系統可以使用該覆蓋誤差量測作為回饋(feedback)及／或前饋(feed-forward)資料，因此經由控制使用與製造程序相連之製造組件而促使在晶圓之多層間之覆蓋誤差易於修正。例如，在製程腔體內之溫度可以操控以使得針對在多層間之設計規格之覆蓋誤差修正較為容易。

依據本發明之另一項目的，可以決定在特定維度(dimension)中之覆蓋之重要性並且可以在此種維度中提供更多的修正。例如，在多層間之覆蓋在給定的特定積體電路設計之特殊維度中可以更具關聯性(pertinent)，並且本發明可以因此提供修正的資源。尤其，當與第二維度比較若在多層間之覆蓋在第一維度中是較重要時，將在該第一維度中提供較多的修正及在該第二維度中提供較少的修正。依據本發明之另一項目的，用於修正在晶圓中多層之覆蓋之模型可以使用作為與本發明之連結。例如，在非鄰接層間之第一維度中較大修正與在鄰接層中垂直於該第一維度之維度中較大維度有關。同樣地，在非鄰接層間之第一維度內較小修正與在積體電路之鄰接層間之第二維度內較小修正有關。

對於前述及相關目的完成，本發明接著包括在下文內完整描述及在申請專利範圍特定指出該些特徵。下列描述及附加圖式將詳細提出本發明之特定目的之說明。然而，這些目的為直接描述其中本發明之原理可以使用之少量的各種方式，且本發明意在包含所有的目的及該目的之均同

物。當考量結合該圖式時，本發明之其它目標、優點及新穎的特徵由本發明之下文的詳細描述將變得顯而易見。

【實施方式】

本發明今將參考該圖式而作描述，其中類似的圖式標號於全文中為使用於標示類似的元件。在該下列的描述中，為了說明之目的，將提出各項特定的細節以提供本發明之完全的瞭解。然而，顯而易見的是本發明可以在不具有這些特定細節下而實行。在其它例子中，眾所周知的結構及元件以方塊圖形式而呈現以促使本發明易於描述。

如同在此申請案中所使用，名詞“電腦組件”是指電腦相關實體，不論硬體、硬體及軟體之組合、軟體或在執行中之軟體。例如，電腦組件可以是，但非限定於，在處理器上執行之程序、處理器、物件、執行指令、執行串列、程式及／或電腦。經由說明，在伺服器上執行之應用及該伺服器兩者可以是電腦組件。一個或多個之電腦組件可以位在程序及／或執行串列之內並且組件可以是位在其中一個電腦上及／或分佈在兩個或兩個以上電腦間。

應該瞭解的是本發明之多種目的可使用關於易於使誤差成本(error cost)之未受限最佳化(unconstrained optimization)及／或最小化(minimization)之技術。因此，非線性訓練系統／方法(例如倒傳遞(back propagation)、貝葉氏分析(Bayesian)、模糊設定(fuzzy set)、非線性回歸(non-linear regression)或其它類神經網路模型包含專家智慧組合、小腦模式神經網路

(cerebella model arithmetic computer, CMAC)、幅徑基底函數(radius basis functions)、直接搜尋網路及函數連結網路)可以使用。更需要進而瞭解的是名詞“覆蓋標的”可指為單層晶圓之標的以及為多層晶圓之標的。

現在參考第 4 圖,說明用於量測及修正在多層晶圓(晶粒)內之例示性系統 400。該系統 400 包含一個或多個之多層晶圓 402,其中該晶圓包括因此亦為多層之複數個晶粒 404。一個或多個之晶粒 404 可以結合對應於多(例如兩個以上)層晶粒 404 之覆蓋標的 406。例如,該覆蓋標的 406 可以是方形於方形內結構,其中每個方形對應於一層晶粒 404,並且該覆蓋標的 406 包含兩個以上之方形。其它類似的覆蓋標的結構,諸如框架中有框架及片段於片段內結構,亦為本發明所考量。

量測系統 408 使用於量測及/或分析該覆蓋標的 406。例如,量測系統 408 可以量測及/或分析表示鄰接層晶粒以及非鄰接層晶粒之覆蓋標的。在更為明確的例子中,該覆蓋層 406 可以包括四個方形,每個方形結合晶粒 404 的不同層。該量測系統 408 可以量測及/或分析鄰接層之覆蓋以及在第一及第三層、第一層及第四層與第二層及第四層之間之覆蓋。雖然該先前的例子使用四個作為層數,應該瞭解的是該量測系統 408 可以使用表示任何超過兩個的層數以量測及/或分析覆蓋標的。該量測系統 408 可以使用任何適當的量測及/或分析方法以獲得來自該覆蓋標的 406 之資訊。例如,光學顯微鏡可以連結本發明而

使用以促使該覆蓋標的 406 之量測及／或分析變得容易。另外，掃描式電子顯微鏡、散射儀、傅立葉轉換紅外線光譜儀(Fourier transform infrared scatterometry, FTIR)，以及任何其它適當的顯微量測及／或分析技術為本發明所考量。尤其，該量測可以用於產生減少覆蓋及／或讓臨界維度在可接受裕度內之回饋及／或前饋資料。傅立葉紅外線光譜儀(FTIR)為使用用於資料收集及數位式傅立葉轉換之干涉儀技術以處理該資料。在半導體製造之脈絡中，紅外線輻射為通過晶圓樣本。某些紅外線輻射是由樣本材料所吸收且某些紅外線輻射為穿越通過(或傳送(transmit))。該最終光譜表示該分子吸收及傳送，而產生該晶圓樣品之分子指紋。如同指紋，沒有兩個獨特分子結構產生相同的紅外線光譜。這使得紅光線光譜有用於多種形式的分析。

由該量測系統 408 所獲得之量測接著可以藉由控制系統 410 所接收，該控制系統 410 促使在藉由該覆蓋標的 406 所表示之三層或三層以上間之覆蓋誤差易於修正。例如，在三層或三層以上之間之覆蓋可以依據設計規則需求以及用於最佳化製作元件效能而作修正。再者，該控制系統 410 可用於經由該量測系統 408 所獲得之量測以決定沿著定義該層維度之適當修正量測。例如，該控制系統 410 可以使用關於該晶圓 402 之量測及設計規則需求以決定其中修正是最重要尺寸。尤其，若於兩層之間(鄰接或非鄰接)之在 x 維度上之修正覆蓋是比在 y 維度上之修正覆蓋重要，該

控制系統 410 將促使在該 x 維度上比在該 y 維度上具有較大量修正之請求。再者，該控制系統 410 可以使用藉由該量測系統 412 所獲得之量測以產生經由使用以修正旋轉覆蓋誤差之控制指令。

該控制系統 410 之後可以傳送實現所需修正之控制指令至特定的製程步驟 412，諸如蝕刻步驟、微影步驟等等。再者，當製程步驟 412 使用製造組件 414 時，該控制系統 410 可以直接地控制與修正覆蓋誤差連結之特定的製造組件 414。應該瞭解的是依據至少部分藉由該量測系統 408 所採取之讀取，任何各種製造組件及／或與該製造組件結合之操作參數可以選擇地控制。經由例子及非限定性，這種方法可以包含，但並非限定於，相關於該製程步驟 412 之溫度、相關於該製程步驟 412 之壓力、在該製程步驟 412 內之氣體及化學品之濃度、氣體之成分、在該製程步驟 412 之內之化學品及／或其它成分、氣體之流速、在該製程 412 步驟內之化學品及／或其它成分、相關於該製程步驟 412 之時序參數及相關於該製程步驟 412 之激發電壓。更經由例子，於發展具有小而緊密間隔配置特徵之積體電路之相關高解析度光學微影組件之參數可以控制以修正覆蓋誤差。通常，微影係用於在各種介質(media)間之圖案轉移製程並且在半導體製造中，矽薄片，即晶圓，是均勻地塗覆感光薄膜，即光阻。光阻塗覆的基板經由烘烤以揮發在該光阻成分中任何溶劑及固定塗覆於該基板上該光阻。曝光源(例如光線、x 射線或電子束)透過用於特定圖案之介於

其中的主要模板而照射該薄膜之表面之選擇區域。該光阻塗覆通常為適合於接收該主要圖案之投射影像之感光塗覆。一旦從介於其中之主要模板之影像為投射至該光阻上；該圖案在該光阻內為永久地形成。

在光學微影期間投射至該光阻上之光線改變該層性質(例如溶解度)使得該光阻之不同的部分(例如視該光阻類型而定之照射或未照射部分)可以在後續加工步驟中處理。例如，負光阻之區域藉由曝光源照射變成不可溶使得在後續顯影行程期間，針對該光阻之溶劑使用僅移除該光阻之未照射區域。形成在該負光阻層之圖案因此為藉由該模板之不透光區域所定義負的圖案。相反的，關於正光阻，該光阻之照射區域變成可溶並且在顯影期間經由溶劑之使用而移除。因此，形成在該正光阻內之圖案為在該模板上不透光區域之正影像。控制光阻為針對照射所曝光之程度(例如時間、強度)可以至少部分地修正覆蓋誤差。

使用於轉移影像至晶圓上之照射形式亦可以經由控制以修正在鄰接及非鄰接層之間之覆蓋誤差。例如，當特徵尺寸朝向愈來愈小時，會由於光學照射之波長而接近極限。因此，使用於圖案轉移之照射波長之形式可以經由控制以修正覆蓋誤差。例如，具有較多傳導波長之照射(例如遠紫外光(例如 extreme ultraviolet, EUV))及具有波長在 5 至 200 奈米(nm)範圍內之深紫外光(deep ultraviolet, DUV)可以努力地使用於微影影像以精確地達到較小的特徵尺寸。然而，此類照射可由該光阻材料高度

地吸收。因此，照射進入光阻之穿透深度可能受到限制。受限穿透深度使得需要使用極薄的光阻以便該照射可以穿透該光阻之整個深度以有效摹製光阻。透過光學微影製程所形成電路之效能因此亦由光阻層厚度所影響。光阻層厚度可以透過化學機械研磨(chemical mechanical polishing, CMP)而縮減。通常，化學機械研磨使用平坦化技術，其中表面是在具有研磨粉或非具有研磨粉存在的液體研磨液中藉由拋光墊而作加工。所使用的研磨液與在該表面／次表面(subsurface)範圍內之光阻產生反應。較佳反應之程度並未足以造成光阻之快速或可量測的溶解(例如化學蝕刻)，但僅足夠造成在光阻內之化學鍵結之少量的修正而適合於藉由施加機械應力(例如經由化學機械研磨墊之使用)促使表面層移除。因此，覆蓋誤差可以藉由在該化學機械研磨製程期間控制濃度、所施加研磨液之流動速度率及磨蝕程度，以及在此類製程中施加至拋光墊及晶圓之間之壓力大小而作修正。

視所使用之光阻系統而定，曝光後烘烤亦可以使用以激發於該光阻中化學反應以影響影像轉移。該晶圓曝露於特定溫度之部分的該溫度及／或次數可以控制以調節光阻硬化之均勻性(例如藉由減少駐波效應及／或以熱催化擴大該影像之化學反應)。較高的溫度可造成較快速的烘烤及較快速的硬化，而較低的溫度可能造成較慢的烘烤及相對應較慢的硬化。光阻硬化之速率及均勻性可能影響覆蓋誤差，諸如例如，改變線寬之一致性。因此，時間及溫度參

數在曝光後烘烤期間可以受到控制以影響覆蓋誤差。

蝕刻階段之操作參數可以類似地受到控制以達到所需的臨界尺寸及減少覆蓋誤差於超過兩層之間。在照射後，該圖案影像在蝕刻階段從該光阻塗佈而轉移進入該晶圓，其中蝕刻劑以及其它成份，藉由激發電壓或其它方式而施加至該晶圓之表面。該蝕刻劑在該顯影製程期間移除或蝕刻去除該晶圓曝光之部分。在該光阻之較少溶解區域下方之晶圓部分是由受到保護而免於蝕刻劑蝕刻。該光阻之較少溶解部分為在該顯影製程期間不會受到顯影液所影響之部分及在該蝕刻製程期間不會受到蝕刻劑所影響之部分。這些光阻之不溶解部分在後續加工階段中移除以完全地顯現形成在其中的晶圓及圖案。可以控制使用於蝕刻之材料濃度因此以達到所需的臨界尺寸及減少例如藉由影響與該晶圓之選擇部分受到蝕刻移除之精確性覆蓋。

相關於用以轉移影像至晶圓上之樣板形式之參數亦可以經由控制以修正覆蓋誤差。其中該樣板為標線 (reticle)，該圖案為每次曝光僅轉移至其中一個(或一些)晶粒，而相對於其中該樣板為光罩並且所有(或者大部分)在該晶圓上之晶粒為一次曝光。透過標線多重曝光時常為實施於步進及掃描 (step and scan) 方式。在每一次曝光之後，該晶圓所安裝之平台為移動或步進以透過該標線對準用於曝光之下一個晶粒並且該程序將會重複。這種程序可能需要執行如同晶粒在該晶圓內數量之次數。因此，步進機移動可以經由控制以修正覆蓋誤差(例如，藉由對步進機

馬達作前饋及／或回饋量測)。形成在該標線內之圖案通常為欲轉移至該晶圓上圖案之放大。這允許更多細部特徵設計於該標線內。然而，當該影像曝露在該晶圓上時，來自光線穿越通過該標線之能量可能加熱該標線。這可能因為該標線之熱膨脹及／或收縮造成在該標線之機械扭曲。當該影像轉移至晶圓上時，此類扭曲可能改變複雜特徵(例如藉由窄化線路)之幾何及／或影響層對層投準的標記等至最終電路並未如規劃操作之此類程度。再者，由於該圖案通常為欲轉移至該晶圓上圖案之放大，該圖案在該微影製程期間通常必須縮小(例如經由縮小鏡組系統)。縮小已經扭曲的特徵(例如窄的線路)在臨界尺寸及覆蓋上可能具有有害的效果。因此，雖然此類樣板可以有效轉移更多複雜的圖案設計，該設計需要高度精確對準及影像以修正覆蓋誤差及維持臨界尺寸在可接受的裕度之內。溫度控制可能因此使用以減輕在該標線內之熱致發的機械扭曲。

此外，關於薄膜生長或沉積要素(例如產生金屬、氧化物、氮化物、複晶、氮氧化物或絕緣物)之參數可以經由控制以修正覆蓋誤差。此類薄膜可以透過單晶矽及多晶矽之熱氧化及氮化、金屬矽化物藉由直接反應沉積金屬及該基板之矽化物之成型、化學氣相沉積(chemical vapor deposition, CVD)、物理氣相沉積(physical vapor deposition, PVD)、低壓化學氣相沉積(low pressure chemical vapor deposition, LPCVD)、電漿輔助化學氣相沉積(plasma enhanced chemical vapor deposition,

PECVD)、快速熱處理化學氣相沉積(rapid thermal chemical vapor deposition, RTCVD)、有機金屬化學氣相沉積(metal organic chemical vapor deposition, MOCVD)及脈衝雷射沉積(pulsed laser deposition, PLD)而形成。在該半導體製造過程期間之流體速率、溫度、壓力、濃度及所供應之材料成份因此可以經由控制以支配影響覆蓋之薄膜形成。

再者，應該瞭解的是本發明能促使在關於各種製程變數之多重標的間之覆蓋易於同時修正。例如，工具引發的偏移可以經由控制該製程步驟 412 之控制組件 410 以工具對工具覆蓋而同時地修正。再者，藉由該量測系統 408 所獲得之量測可以同時地使用作為回饋及前饋資訊，因此能夠同時地達到多重晶圓覆蓋之修正。

現在參考第 5 圖，說明例示性方形於方形內覆蓋標的 500。該覆蓋標的 500 包含每一個與在積體電路內之層膜相關之方形 502 至 508。尤其，方形 502 與第一層積體電路相關、方形 504 與第二層積體電路相關、方形 506 與第三層積體電路相關及方形 508 與第四層積體電路相關。該方塊 502 至 508 為與它們表示之層同時地產生(例如當第一層產生時方塊 502 將產生)。該覆蓋標的 500 之建立使在鄰接及非鄰接層積體電路間之覆蓋誤差能夠量測及修正。覆蓋誤差定義為從其中一個方塊中心至另一個方塊中心之平面距離，並且為經由使用每個方塊之對稱而決定，使得和邊緣決定相關之誤差將傾向從該方塊之每一側消除。因此，

欲計算在方塊 502 及方塊 506 間之覆蓋誤差，該方塊 502 之中心首先應決定，接著是該方塊 506 之中心。在此類中心間之距離及角度為在該方塊 502 及 506 間之覆蓋誤差，並且因此為藉由此類方塊 502 及 506 所表示層間之覆蓋誤差。

在更特定例子中，在 x 方向及 y 方向上之覆蓋誤差，以及在旋轉的覆蓋誤差，可以在方塊 508 及方塊 506 之間量測。之後在方塊 508 及 504 之間之覆蓋誤差可以實質上類似的方式而決定。可以瞭解的是覆蓋誤差因此可以在該覆蓋標的 500 內之任何兩個方塊之間而決定，其中每個方塊 502 至 508 表示在積體電路內之一層（例如在方塊間之覆蓋誤差表示在層與層間之覆蓋誤差）。在覆蓋誤差已經決定之後，若隨著修正相對於在 x 方向上之第一層（502）之第三層（以方塊 506 表示）存在著更多的重要性，更多的修正將會使用於 x 方向上並且將較少使用於 y 方向上。再者，在對於非鄰接層之 x 方向上之較大的修正通常將造成在對於鄰接層之 y 方向上之較大的修正。例如，若較大的覆蓋修正需要是沿著 x 方向上之層 502 及 508 間時，較大的覆蓋修正將需要在 y 方向上之層 506 及 508 間。同樣地，在對於非鄰接層之 x 方向上之較小的修正通常將造成在對於鄰接層之 y 方向上之較小的修正。

現在參考第 6 圖及第 7 圖，說明例示性的覆蓋標的 600 及 700。該覆蓋標的 600 為框架中有框架 (frame-in-frame) 標的，其中每個框架代表積體電路的完全不同層。例如，

框架 602 代表第一層、框架 604 代表第二層、框架 606 代表第三層及框架 608 代表第四層。然而，應該瞭解的是可以藉由關於本發明之覆蓋標的表示超過四層。該覆蓋標的 700(第 7 圖)為片段式(segment type)框架標的。對稱的片段代表完全不同層的積體電路(例如片段 702 代表第一層、片段 704 代表第二層、片段 706 代表第三層及片段 708 代表第四層)。片段式框架覆蓋標的結構由於缺乏邊角可為有益的，該邊角使得該片段式框架結構較不易於反抗流動或黏性相關的議題。該覆蓋標的 600 及 700 之片段及框架為實質上相同時間建立而成為片段代表一層。例如，片段 704 為當積體電路第二層建立時在實質上類似的時間而建立。因此該框架 602 至 608 及片段 702 至 708 精確地描繪產生在積體電路層之間之覆蓋誤差。框架中有框架式(frame-in-frame)及片段式框架覆蓋標的的覆蓋誤差以實質上類似於決定方塊中有方塊(box-in-box)結構之覆蓋誤差所使用之方式而決定(例如使用該框架及片段之對稱性以決定中心點)。

依據本發明之一目的，該覆蓋標的 600 及 700 可以經由量測及／或分析以決定在鄰接及非鄰接層之間之覆蓋誤差。控制系統(未顯示)可以經由提供以決定在 x 方向及 y 方向維度上之適當的覆蓋修正，其中製造規則及覆蓋誤差允許可藉由該控制系統而計算(例如若適當的覆蓋在特定方向之特定層間是較為重要，對於該特定層在該特定方向上將實施更多的修正)。類似方塊中有方塊(box-in-box)

覆蓋結構，在該 x 方向上非鄰接層間之較大覆蓋修正將與在該 y 方向上鄰接層間之較大的覆蓋修正產生關聯。同樣地，在該 y 方向上鄰接層間之較小覆蓋修正將與在該 x 方向上較小覆蓋修正產生關聯。

現在參考第 8 圖，說明例示性週期結構覆蓋標記 800、802 及 804(例如週期的光柵標記)，其中該覆蓋遮罩標記 800、802 及 804 表示完全不同層的晶圓。雖然鄰接著呈現，應該要瞭解的是該週期性的結構覆蓋標記 800、802 及 804 通常為同一中心地(concentrically)產生(例如類似於方塊中有方塊結構及框架中有框架結構)，並且覆蓋誤差為藉由量測在此類覆蓋標記 800、802 及 804 之對稱中心間之位移而決定。相較於習知的方塊中有方塊及框架中有框架結構，該覆蓋標記 800、802 及 804 可以促進在多層間更多精密覆蓋誤差量測及修正。例如，當方塊中有方塊結構經由計算在數位影像內之鄰接方塊之中心間之圖素數目時，覆蓋誤差通常得以量測。相對地，該覆蓋標記 800、802 及 804 之節距(pitch)為用於決定覆蓋誤差之量測單位，該覆蓋誤差可以是使用者定義及／或在即時內量測。

依據本發明之其中一項目的，該覆蓋標記 800、802 及 804 可以包含粗質(coarse)片段、細質(fine)片段及／或粗質及細質片段之組合。本發明使在鄰接及非鄰接週期性結構覆蓋標記 800、802 及 804 間之覆蓋誤差能夠量測。例如，覆蓋標記 800 可以代表第一層、覆蓋標記 802 可以代表第二層及覆蓋標記 804 可以代表第三層。覆蓋誤差可

以在鄰接及非鄰接覆蓋標記兩種進行量測(例如覆蓋誤差可以在覆蓋標記 800 及 802、800 及 804 與 802 及 804 之間而量測)。此類的量測之後可以經由使用以修正在晶圓之鄰接及非鄰接層兩者之間之覆蓋誤差。

今參照第 9 圖，說明在積體電路超過兩層時用於量測及修正覆蓋之方法 900。為了說明簡化之目的，雖然該方法以一系列過程作呈現及描述，應該要瞭解及明瞭的是本發明並非藉由該過程之順序而限定，如同依據本發明，某些過程可以以不同的順序而產生及／或與不同於在此所顯示及描述之其它過程而同時產生。例如，熟習此項技術之人士將會瞭解及明瞭方法可以另外以一系列相互關聯的狀態或事件而表示，諸如狀態圖(state diagram)。再者，並非所有說明的過程在實現依據本發明之方法時是必要的。

在步驟 902，代表積體電路之多層(例如超過兩層以上)之覆蓋標的產生。例如，該覆蓋標的可以是方塊中有方塊結構，其中在尺寸上縮減之基板材料方塊為放置在彼此之上方。尤其，在方塊中有方塊結構中較大方塊對應於在該晶圓之較低層，並且較小方塊對應於該晶圓之較高層。再者，其它覆蓋標的結構可相關於本發明而建立。例如，框架中有框架結構及片段式框架結構可以建立以表示積體電路的兩層以上之層。

在步驟 904，將量測在鄰接及非鄰接層間之覆蓋誤差。例如，在覆蓋標的結構包含四層之距離中，覆蓋誤差可以在鄰接層之間(例如第一及第二、第二及第三，…)以

及在第一及第三層之間、第一及第四層之間及第二及第四層之間而量測。該覆蓋誤差可以經由光學顯微鏡、掃描式電子顯微鏡、散射儀、傅立葉轉換紅外線散射儀及其它適當的光學顯微量測及／或分析技術而量測。

在步驟 906，關於在多層間之覆蓋量測將經由電纜、無線網路等等而傳送至控制系統。在步驟 908 依據至少部分在步驟 904 所獲得之量測，覆蓋誤差經由修正以維持積體電路之設計規格及元件裕度。例如，關於第一及第二層之量測可以在 x 維度及 y 維度上作分析，並接續著關於第一及第三層在兩方向之覆蓋分析。在各種其它層間之覆蓋亦可以經由分析，並且該控制系統因此可修正在多層間之覆蓋誤差（例如，若覆蓋在該 x 方向上是較重要時，更多的修正可以施加至此類維度上）。

現在參考第 10 圖，說明使用光學顯微鏡以量測及修正在多層間之覆蓋誤差之例示性系統 1000。該系統 1000 包含包括多個晶粒 1004 之晶圓 1002。該晶圓 1002，以及因此該晶粒 1004 由兩層以上所組成。一個或多個之覆蓋標的（未顯示）是位在該晶圓之上，並且經由使用光源 1006 以照射包含該覆蓋標的之至少部分該晶圓 1002。光學顯微鏡 1008 之後可以獲得此類照射覆蓋標的之影像，並且該影像傳送至影像比較組件 1010，該影像比較組件 1010 該影像與儲存在資料儲存 1012 內之影像。該比較組件 1010 依據至少部分在該擷取影像及來自該資料儲存 1012 之一個或多個之影像之比較結果可以決定覆蓋誤差。

該分析覆蓋之後傳送至執行控制特定製程步驟 1016 之控制系統 1014 以修正在該晶粒 1004 之多層間之覆蓋誤差。該控制系統 1014 包含經由程式化以控制及操作在晶圓製造環境內之各種製造組件 1020 之處理器 1018。其中該處理器 1018 可以程式化以執行關於本發明功能之方法，對於具有一般熟習此項技術之人士依據在此所提供之說明將立刻變得顯而易見。在操作上連結至該處理器 1018 之記憶體 1022 亦包含在該控制系統 1014 內並且負責儲存藉由該處理器 1018 所執行之程式碼而用於執行在此所描述之該製造組件 1020 之操作功能。該記憶體 1022 例如包含唯讀式記憶體(read only memory, ROM)及隨機存取記憶體(random access memory, RAM)。該隨機存取記憶體為該操作系統及應用程式所載入之主記憶體。該記憶體 1022 亦負責作為用於暫時儲存關於覆蓋之量測之儲存媒介，以及結合在多層之間量測及修正覆蓋之其它資料。電源 1024 提供操作電源給該系統 1000。任何適當的電源(例如電池、輸送電源)可以使用以實現本發明。

該晶圓 1002 藉由可在 x 方向上及 y 方向上移動之晶圓平台 1028 上之晶圓支架(wafer holder)1026 而固定在所需的位置。該晶圓支架 1026 真空吸附該晶圓 1002 並且提供相對於該平台 1028 之輕微旋轉。該晶圓支架 1026 及該平台 1028 為藉由該控制系統 1014 所控制以適當地相對於該光學顯微鏡 1008 定位該晶圓 1002。應該要瞭解的是系統 1000 可以是單獨度量衡系統，或者另外可以提供給多層

之原處覆蓋量測。

第 11 圖說明依據本發明之另一項目的之系統 1100，其中在多層間之覆蓋可以經由散射儀技術而量測及控制。晶圓 1102 藉由晶圓支架 1104 及晶圓平台 1106 而固定在所需的置。光源 1108 發出入射光線 1110 至已經於該晶圓 1102 上建立之特定的覆蓋標的處(未顯示)，其中該覆蓋標的表示一個或多個之積體電路 1112 之多層。該反射光線 1114(或穿越通過)產生特定的特徵，並且光線接收器 1116 收集此類特徵。

該特徵之後藉由特徵比較組件 1118 所接收，該特徵比較組件 1118 比較此項特徵與儲存在資料儲存 1120 內之已知覆蓋特徵。若非精確時，在該產生的特徵及已知特徵間之此類比較提供在多層間之實際覆蓋量測之近似量測。該分析的覆蓋之後傳送至執行控制特定製程步驟 1124 之控制系統 1122 以修正在該積體電路 1112 之多層間之覆蓋誤差。該控制系統 1122 包含經由程式化以在晶圓製造環境內控制及操作各種製造組件 1128 之處理器 1126。操作上連結至該處理器 1126 之記憶體 1130 亦包含於該控制系統 1122 內並且負責儲存藉由該處理器 1126 所執行之程式碼而用於執行該製造組件 1128 之操作功能。該控制系統 1122 更可以控制該晶圓支架 1104 及該晶圓平台 1106 以適當地對準覆蓋標的(未顯示)與該入射光線 1110。再者，該系統 1100 可以是獨立的度量衡系統或者與特定製程步驟整合之系統以促使在原處之多層間之覆蓋誤差量測。

現在參考第 12 至 14 圖，依據本發明之一個或多個之目的，當該晶圓透過半導體製造程序而施行時，位在平台 1204 上之晶圓 1202(或在該平台上之一個或多個之晶粒)可以邏輯上分割成為格狀方塊以促進覆蓋誤差量測。若任何製造調整時必須時，這種方式可以促使易於選擇性地決定至何種程度。獲得此類資訊亦可以輔助決定相關製造程序之問題區域。第 12 圖說明支撐晶圓 1202 之可停止的平台 1204 之透視圖示。該晶圓可以區分成如同在第 13 圖所顯示之格狀圖案。該格狀圖案之每個格狀區塊(XY)對應於該晶圓 1202(例如一晶粒或部分晶粒)之特定部分。該格狀區塊藉由使用光學顯微鏡、散射儀、掃描式電子顯微鏡、傅立葉轉換紅外線散射儀或任何其它適當的方法技術量測覆蓋誤差而個別地監測製造進度。

這種方法亦可以適用於查核晶圓對晶圓及批次對批次變動。例如，第一晶圓(未顯示)之部分 P(未顯示)可以與第二晶圓之該對應的部分 P(未顯示)作比較。因此，在晶圓及批次之間之偏差可以決定以計算針對必須配合該晶圓對晶圓及／或批次對批次變動之該製造組件之調整。

在第 13 圖中，晶圓 1202 之一個或多個之個別部分($X_1Y_1 \cdots X_{12}Y_{12}$)使用光學顯微鏡、散射儀、掃描式電子顯微鏡、傅立葉轉換紅外線散射儀或任何其它適當的度量衡技術而用於覆蓋誤差之監測。在製造期間用於每個格狀區塊所產生之例示性量測以個別的圖表作說明。該圖表例如可以是覆蓋誤差特徵之組合值(composite value)。另外，覆

蓋誤差可以分別地與個別的裕度限定作比較。

可以瞭解的是在座標 X_7Y_6 處該量測產生實質上高於其它部分 XY 之量測之圖表。這圖表可以表示覆蓋、覆蓋誤差及／或一個或多個臨界尺寸超出可接受裕度。因此，與其相關之製造組件及／或一個或多個操作參數因此可以調整以減少這種異常量測之重複。應該瞭解的是該晶圓 1202 及／或位在該晶圓之上之一個或多個之晶粒可以映射至格狀區塊之任何適當的數目及／或配置內以完成所需的監測及控制。

第 14 圖為目前量測在該晶圓 1202 映射至個別的格狀區塊之多種部分之關鍵維度(critical dimension)及覆蓋之代表性表格。在該表格中該量測例如可以是個別關鍵維度及覆蓋特徵之混合。可以瞭解的是除了格狀區塊 X_7Y_6 之外，所有該格狀區塊具有對應於可接受的數值(V_A)之量測數值(例如未顯示覆蓋誤差及／或關於多層之覆蓋量測是在可接受的裕度之內)，而格狀區塊 X_7Y_6 具有不理想數值(V_U)(例如在多層間之覆蓋誤差並未在可接受的裕度之內)。因此，已經確定不理想製造條件存在於由格狀區塊 X_7Y_6 所映射該晶圓 1202 之部分。因此，製造程序組件及參數可以如同在此所描述而調整以因此配合該製造程序以減少這種無法接受情況之重複發生或異常出現。

另外，格狀區塊之足夠的數目可以具有所需的覆蓋量測以便該單一不理想的格狀區塊並未造成該整個晶圓之廢棄。應該瞭解的是製造程序可以適應以便維持、增加、減

少及／或質化地改變如同所需之該晶圓 1202 之個別的部分之製造。例如，當該製造程序已經達到預定臨界層級（例如 X% 的格狀區塊在多層之間具有可接受的覆蓋層），製造步驟可以終止。

第 15 圖說明適合於使用本發明之一個或多個之目的例示性散射系統 1500 之使用。來自雷射 1502 之光線以任何適當的方式而產生聚焦以形成光束 1504。諸如晶圓 1506 之樣品放置在該光束 1504 及任何適當的結構之光學偵測器或光學放大器 1508 之路徑內。不同的偵測器方法及配置可以使用以決定該散射及／或反射功率。微處理器 1510，或任何適當的設計，可以經由使用以處理偵測器讀取，包含但非限定於該鏡面反射光線之強度性質、該鏡面反射光線之極化性質及不同的繞射階數之角度位置。因此，來自該樣本 1506 所反射之光線可以精確地量測。

為了要提供用於本發明之各種目的之額外的情況，第 16 圖及該下列的討論是意在提供適當的計算環境 1610 之主要、一般的描述，其中本發明之各種目的可以實現。雖然本發明已經在上文之可以於一個或多個電腦上執行可電腦執行指令之一般情況中作描述，熟習該項技術之士將會瞭解本發明亦可以結合其它程式模組及／或作為硬體及軟體之組合而實現。一般而言，程式模組包含執行特定任務或實現特定摘錄資料類型之例行任務、程式、組件、資料結構等等。再者，熟習該項技術之人士將會瞭解本發明之方法可以與其它電腦系統配置而實施，包含單晶片處理器

或多重處理器電腦系統、小型電腦、主機電腦以及個人電腦、手提式計算元件、微處理器型或可程式商業電子儀器及類似的系統，每一個系統可以運作上連結一個或多個之相關元件。本發明之該說明的目的亦可以在分散式計算環境下實施，其中特定的任務藉由透過通訊網路所連結之遠端處理裝置而執行。在分散式計算環境中，程式模組可以位在局部或遠端記憶體儲存元件內。

參考第 16 圖，用於實現本發明之各項目的之例示性環境 1610 包含電腦 1612，該電腦 1612 包含處理單元 1614、系統記憶體 1616 及連結至包含該系統記憶體之各種系統組件至該處理單元 1614 之系統匯流排。該處理單元 1614 可以是任何各種商業上可以購得的處理器。雙微處理器及其它多工處理器架構亦可以使用作為該處理單元 1614。

該系統匯流排 1618 可以是包含使用任何各種諸如週邊組件介面 (PCI)、視訊電子標準協會 (VESA)、微小通道 (Microchannel)、工業標準架構 (ISA) 及延伸工業標準架構 (EISA) 之習知的匯流排架構之記憶體匯流排或記憶體控制器、週邊匯流排及局部匯流排之數種形式的匯流排結構。該系統記憶體 1616 包含唯讀式記憶體 (read only memory, ROM) 1620 及隨機存取記憶體 (random access memory, RAM) 1622。含有用以輔助在該電腦 1612 內之元件之間之轉移資訊之該基本例行性任務之基本輸入/輸出系統 (basic input/output system, BIOS)，諸如在啟動期間，為儲存在唯讀式記憶體 1620 內。

該電腦 1612 更包含硬碟機 1624、可移除磁碟機 1628 以讀取或寫入，例如可移除磁碟機 1628 及磁片槽 1626 用於讀取，及例如從光碟機 1632 讀取或從其它學媒介讀取或寫入至其它學媒介之光碟片槽 1630。該硬碟機 1624、磁碟片槽 1626 及光碟片槽 1630 分別地藉由硬式磁碟機槽介面 1634、磁碟機介面 1634、磁碟機槽介面 1636 及光碟片槽 1638 而連接至系統匯流排 1618。該插槽及本身相關的電腦讀取媒介提供非揮發性儲存資料、資料結構、電腦執行指令等等給該電腦 1612，包含用於以適當數位格式廣播程式之儲存。雖然上文可電腦讀取媒介之描述意指硬式磁碟機、移動式磁碟機及光碟片，熟習該項技術之人士應該瞭解的是可以藉由電腦所讀取之其它形式的媒介，諸如磁式卡匣、快閃記憶體卡、數位視訊光碟片、伯奴利(Bernoulli)卡匣及類似媒介，可以使用於例示性的操作環境中，並且更應該瞭解的是任何此類媒介可以包含用於執行本發明之方法之可電腦執行的指令。

許多程式模組可以儲存在該驅動槽及隨機存取記憶體 1622 內，包含操作系統 1640、一個或多個之應用程式 1642、其它程式模組 1644 及程式資料 1646。雖然應該瞭解的是本發明可以以其它操作系統或操作系統之組合，諸如 UNIX[®]，LINUX[®] 等等而實現，在該說明的電腦中之操作系統 1640 例如為該 “Microsoft[®]Windows[®]NT” 操作系統。

透過鍵盤 1648 及標示元件，諸如滑鼠 1650，使用者可以輸入指令及資訊進入該電腦 1612。其它輸入元件(未

顯示)可以包含麥克風、紅外線遠端控制、搖桿、遊戲墊、衛星碟、掃描器或類似元件。這些及其它輸入元件通常透過連結至該系統匯流排 1618 之序列埠介面 1652 而連接至處理單元 1614，但是可以藉由諸如平行埠(parallel port)、遊戲埠(game port)、全域序列匯流排(universal serial bus, USB)、紅外線介面等等之其它介面而連接。螢幕 1654 或其它類型的顯示元件經由介面亦連接至系統匯流排 1618，諸如視訊轉接卡 1656。除了該螢幕之外，電腦通常包含其它周邊輸出裝置(未顯示)，諸如揚聲器、印表機等等。

該電腦 1612 可以使用邏輯性連接至一個或多個之遠端電腦之網路環境下操作，諸如遠端電腦 1658。雖然為了簡要之目的，僅說明記憶體儲存元件 1660，該遠端電腦 1658 可以是工作站、伺服器電腦、路由器、個人電腦、微處理器型環境應用(例如 WEBTV[®] 附屬系統)、目視裝置或其它一般網路節點，並且通常包含很多或關於該電腦 1612 所描述之所有元件。所描繪之該邏輯性連接包含局部區域網路(local area network, LAN)1662 及全域區域網路(wide area network, WAN)1664。此類網路環境在辦公室、全體商業電腦網路、內部網路及網際網路中是非常普遍的。

當使用於局部區域網路環境時，該電腦 1612 透過網路介面或轉接器 1666 連接至局部網路 1662。當使用於全域區域網路環境時，該電腦 1612 通常包含數據機 1668 或者連接至在該局部區域網路上之通訊伺服器，或者具有用於

在全域區域網路 1664 之上建立通訊之其它工具，諸如網際網路。可以是內部或者外部之該數據機 1668 經由該序列埠介面 1652 連接至該系統匯流排 1618 以產生通訊，例如經由傳統舊式電話服務(POTS)。該數據機 1668 在另一個實施例中亦可以連接至網路轉接器 1666 以產生通訊，例如經由數位用戶迴路(DSL)或電纜(cable)。在網路環境中，關於該電腦 1612 所描繪之程式模組，或者該程式模組之部分將儲存在該遠端記憶體儲存元件 1660 內。應該瞭解的是所顯示之網路連接為例示性的並且可以使用在該電腦之間建立通訊連結之其它工具。

上文所描述包含本發明之例子。當然，不可能完全描述用於本發明目的之組件或方法之每一件可能想到組合，但是一般熟習此項技術之人士可以瞭解本發明許多更進一步的組合及置換是可能的。因此，本發明是意在涵括落在附加申請專利範圍之精神及範疇內所有此類變更、修正及變動。再者，在某種程度上該名詞“包含(include)”是用於該詳細的描述或該申請專利範圍，此類名詞是意在於以類似於該名詞“包括(comprising)”之方式，而涵括如同當在申請專利範圍中使用作為連接字時“包括(comprising)”之解釋。

【圖式簡單說明】

第 1 圖為使用於先前技術覆蓋方法系統之覆蓋標的之圖式。

第 2 圖為可以產生在鄰接層間之覆蓋誤差之例示性圖

式。

第 3 圖為可以使用先前技術之覆蓋誤差量測及修正系統及／或方法產生在多層間之覆蓋誤差之例示性圖式。

第 4 圖為依據本發明目的之覆蓋方法及修正系統之方塊圖。

第 5 圖為可以使用依據本發明一目的之例示性覆蓋標的。

第 6 圖為可以使用依據本發明一目的之例示性覆蓋標的。

第 7 圖為可以使用依據本發明一目的之例示性覆蓋標的。

第 8 圖為可以使用依據本發明一目的之例示性覆蓋標的。

第 9 圖為依據本發明目的說明在多層晶圓間之量測及修正覆蓋之流程圖。

第 10 圖為經由光學顯微鏡技術量測及修正在多層間之覆蓋之例示性系統。

第 11 圖為經由散射儀技術量測及修正在多層間之覆蓋之例示性系統。

第 12 圖為依據本發明之一個或多個之目的之格狀映射晶圓之透視圖。

第 13 圖為依據本發明之一個或多個之目的說明在晶圓上格點映射位置處所採取量測之示意圖。

第 14 圖為依據本發明之一個或多個之目的說明，在對

應晶圓上之個別格點映射位置處所採取量測之登記表格。

第 15 圖說明可以連結本發明而使用之散射儀系統。

第 16 圖為用於本發明之多種目的之例示性計算環境之示意圖。

【主要元件符號說明】

100	先前技術方法	102	方形層
104	覆蓋標的	106	第二方形層
108	較大的第二層	110	第二覆蓋標的
112	較小層	114	較大的第三層
116	覆蓋標的	200、202、204	覆蓋誤差
206、208	虛線	300	晶圓層
302、304、306、308、310、312	積體電路元件	400	系統
404	晶粒	402	多層晶圓
408、412	量測系統	406	覆蓋標的
414	製造組件	410	控制系統
502、504、506、508	方形	500	覆蓋標的
600、700	覆蓋標的	602、604、606、608	框架
702、704、706、708	片段		
800、802、804	覆蓋遮罩標記		
900	覆蓋方法	902、904、906、908	步驟
1000	系統	1002	晶圓
1004	晶粒	1006	光源
1008	光學顯微鏡	1010	影像比較組件

1012	資料儲存	1014	控制系統
1016	製程步驟	1018	處理器
1020	製造組件	1022	記憶體
1024	電源	1026	晶圓支架
1028	平台	1100	系統
1102	晶圓	1104	晶圓支架
1106	晶圓平台	1108	光源
1110	入射光線	1112	積體電路
1114	反射光線	1116	光線接收器
1118	特徵比較組件	1120	資料儲存
1122	控制系統	1124	製程步驟
1126	處理器	1130	記憶體
1202	晶圓	1204	平台
1500	散射系統	1502	雷射
1504	光束	1506	晶圓
1508	光學偵測器或光學多工器		
1510	微處理器	1610	計算環境
1612	電腦	1614	處理單元
1616	系統記憶體	1618	系統匯流排
1620	唯讀式記憶體	1622	隨機存取記憶體
1624	硬碟機	1626	磁片槽
1628	可移除磁碟機	1630	光碟片槽
1632	光碟機	1634	硬式磁碟機槽介面
1636	磁碟機槽介面	1638	光碟片槽

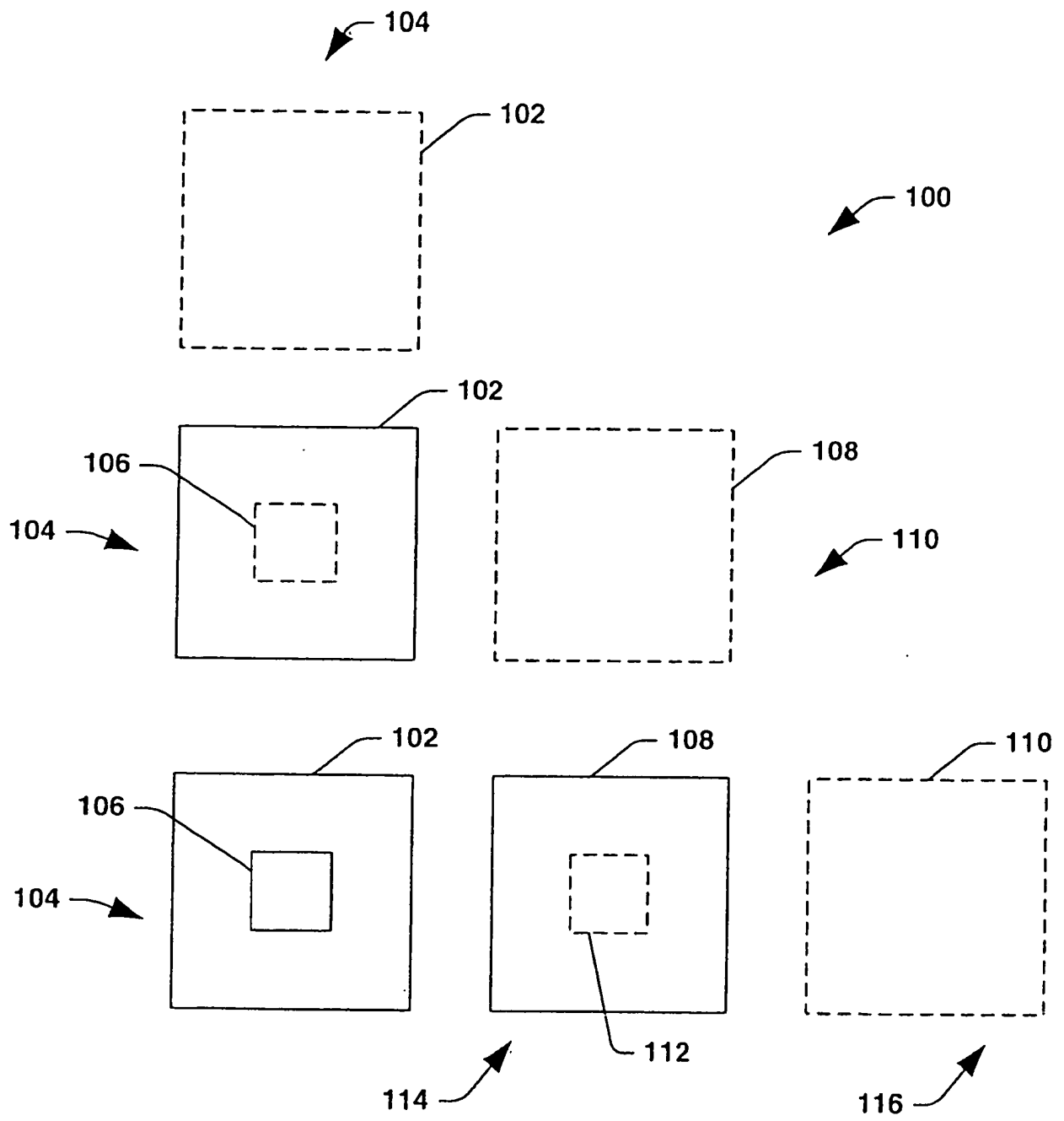
1640	操作系統	1642	應用程式
1644	其它程式模組	1646	程式資料
1648	鍵盤	1650	滑鼠
1652	序列埠介面	1654	螢幕
1658	遠端電腦	1660	記憶體儲存元件
1662	局部區域網路	1664	全域區域網路
1666	網路介面或轉接器	1668	數據機

五、中文發明摘要：

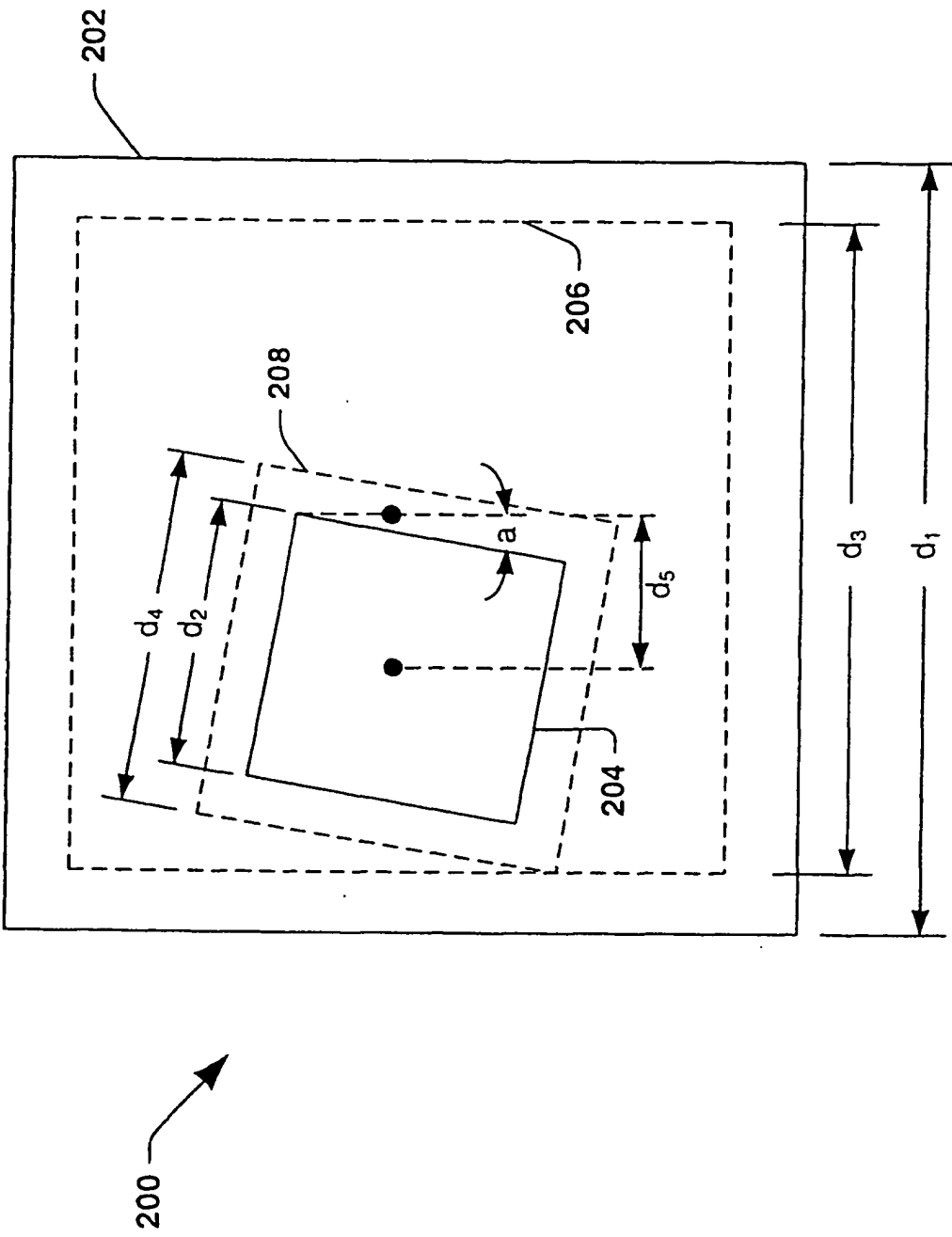
本發明揭示一種促使在晶圓(402)之多層間之覆蓋易於量測及修正之系統。該系統包括代表在三層或三層以上之晶圓(402)間之覆蓋之覆蓋標的(406)及決定存在於該覆蓋標的(406)覆蓋誤差之量測組件(408)，藉以決定在該三層或三層以上之晶圓(402)間之覆蓋誤差。可以經由提供控制組件(410)以修正在鄰接及非鄰接層間之覆蓋誤差，其中該修正是依據至少部分由該量測組件(408)所獲得之量測。

六、英文發明摘要：

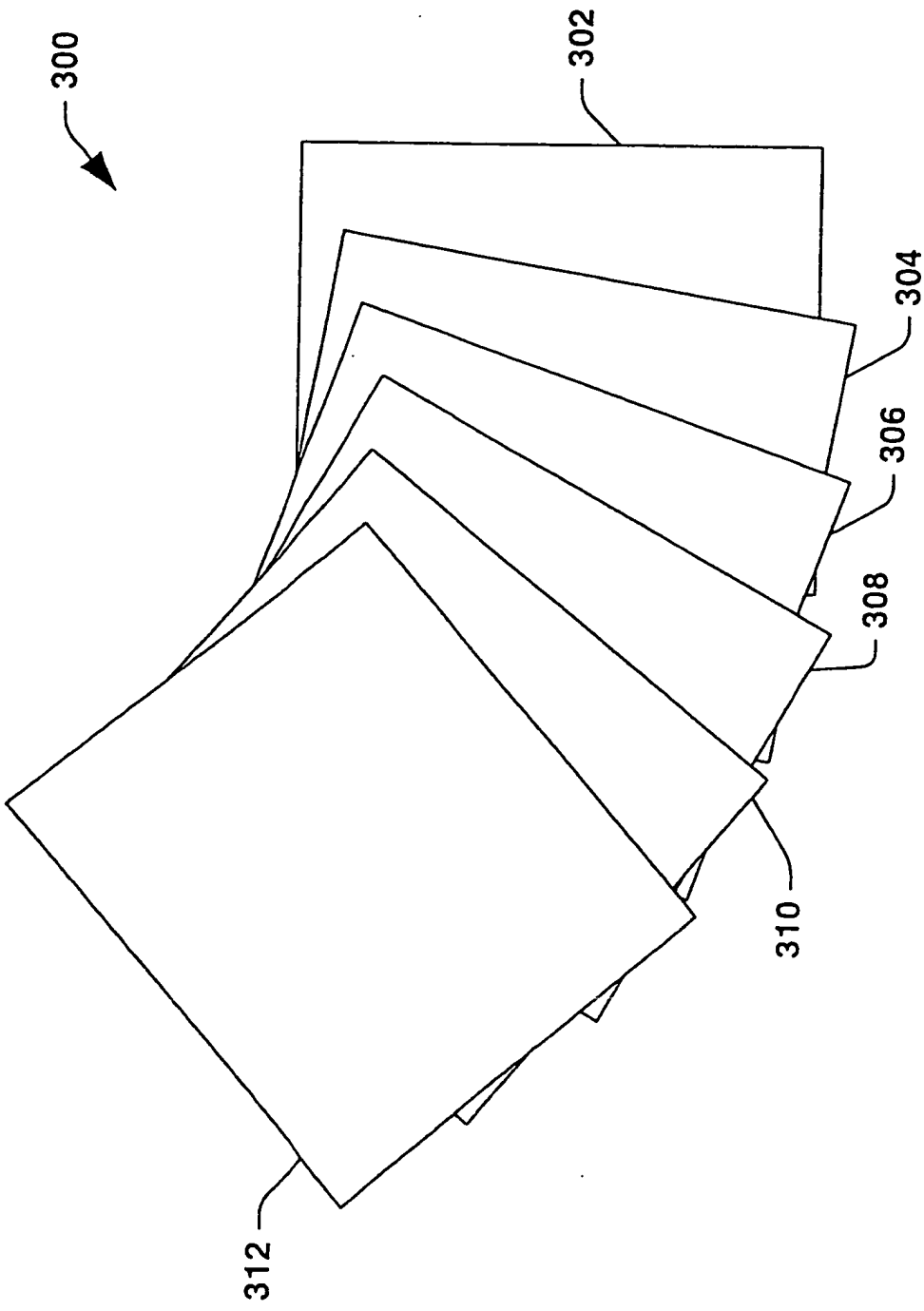
A system facilitating measurement and correction of overlay between multiple layers of a wafer (402) is disclosed. The system comprises an overlay target (406) that represents overlay between three or more layers of a wafer (402) and a measurement component (408) that determines overlay error existent in the overlay target (406), thereby determining overlay error between the three or more layers of the wafer (402). A control component (410) can be provided to correct overlay error between adjacent and non-adjacent layers, wherein the correction is based at least in part on measurements obtained by the measurement component (408).



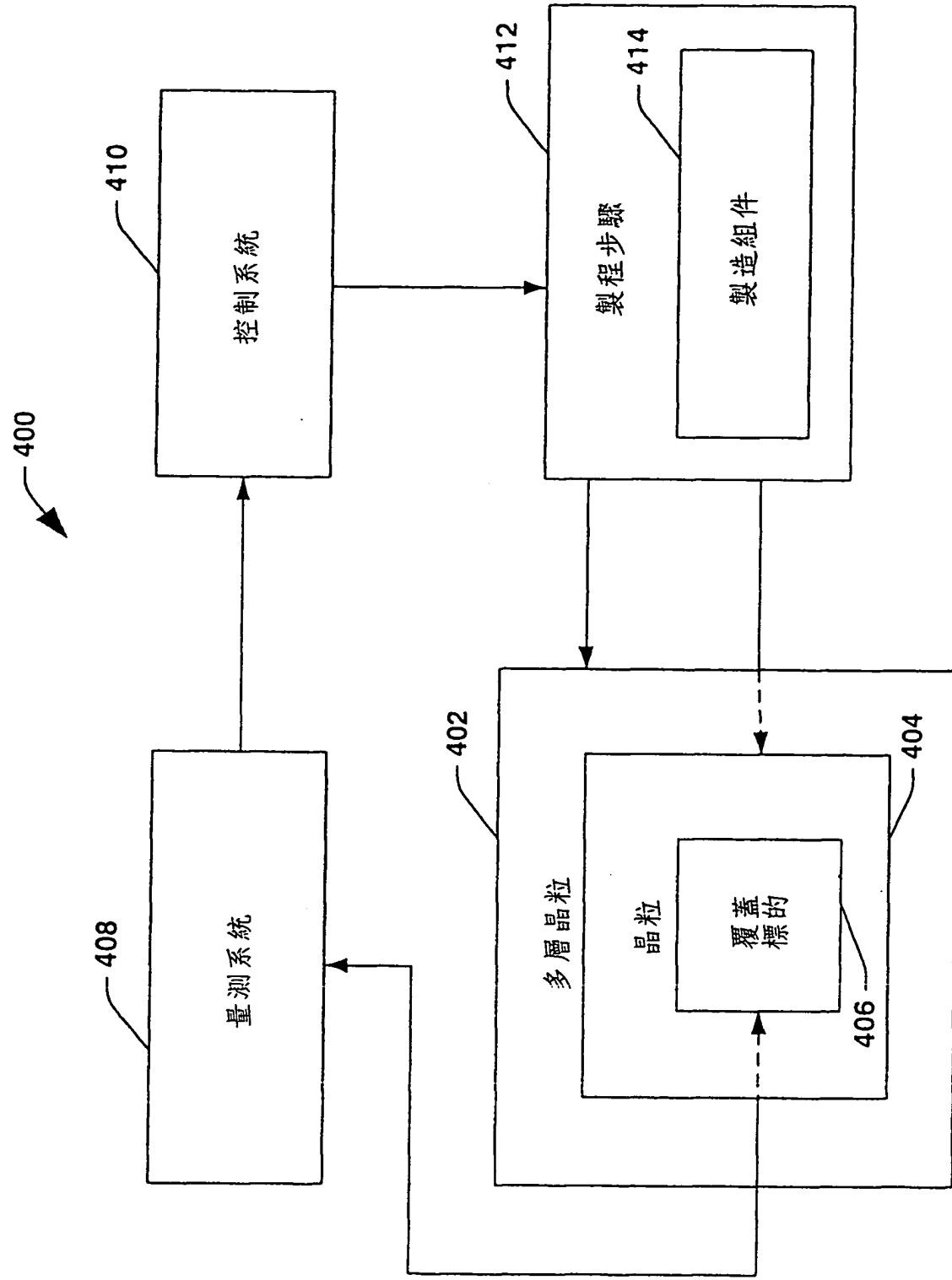
第1圖
先前技術



第2圖

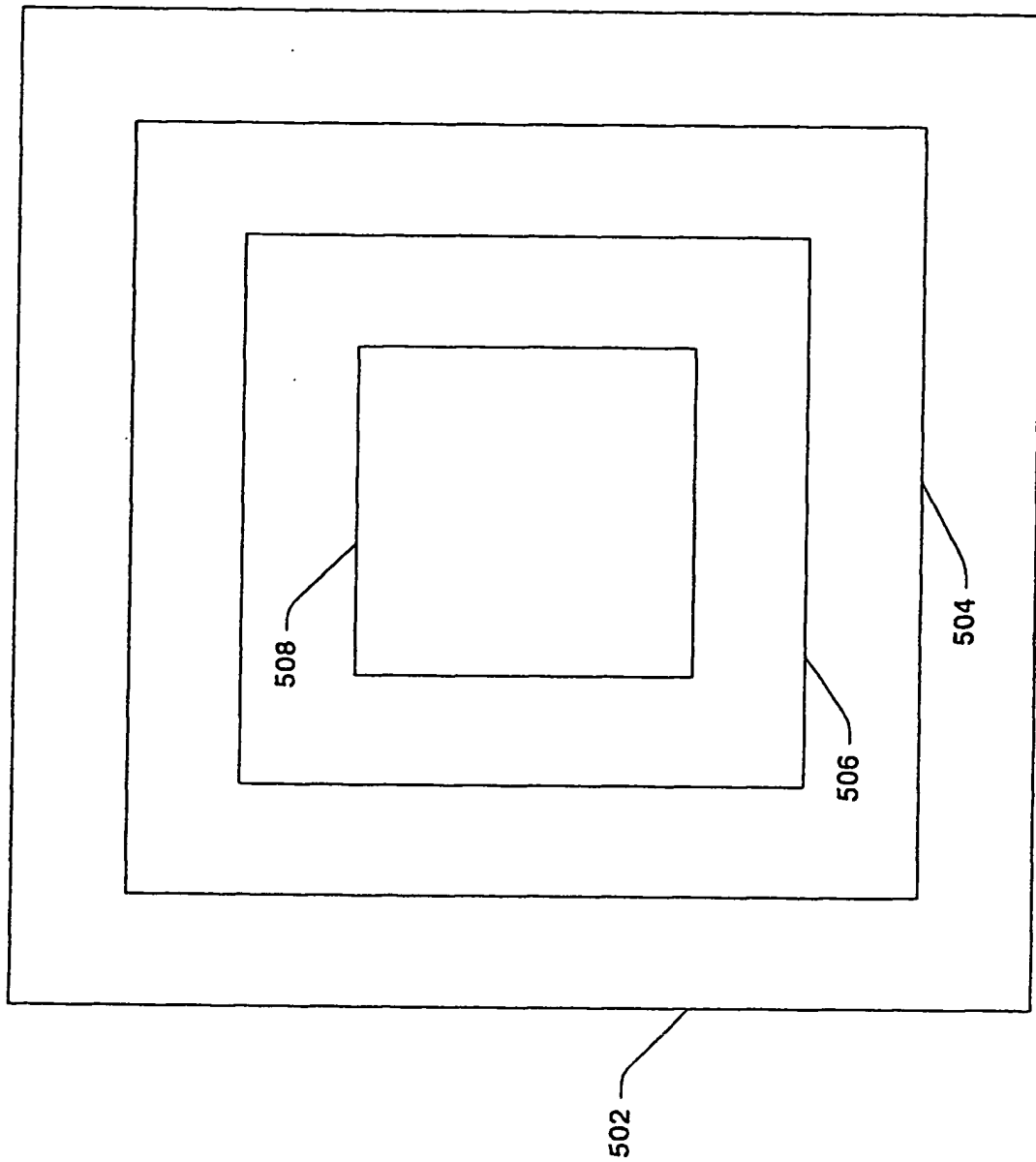


第3圖
先前技術



第4圖

500



第5圖

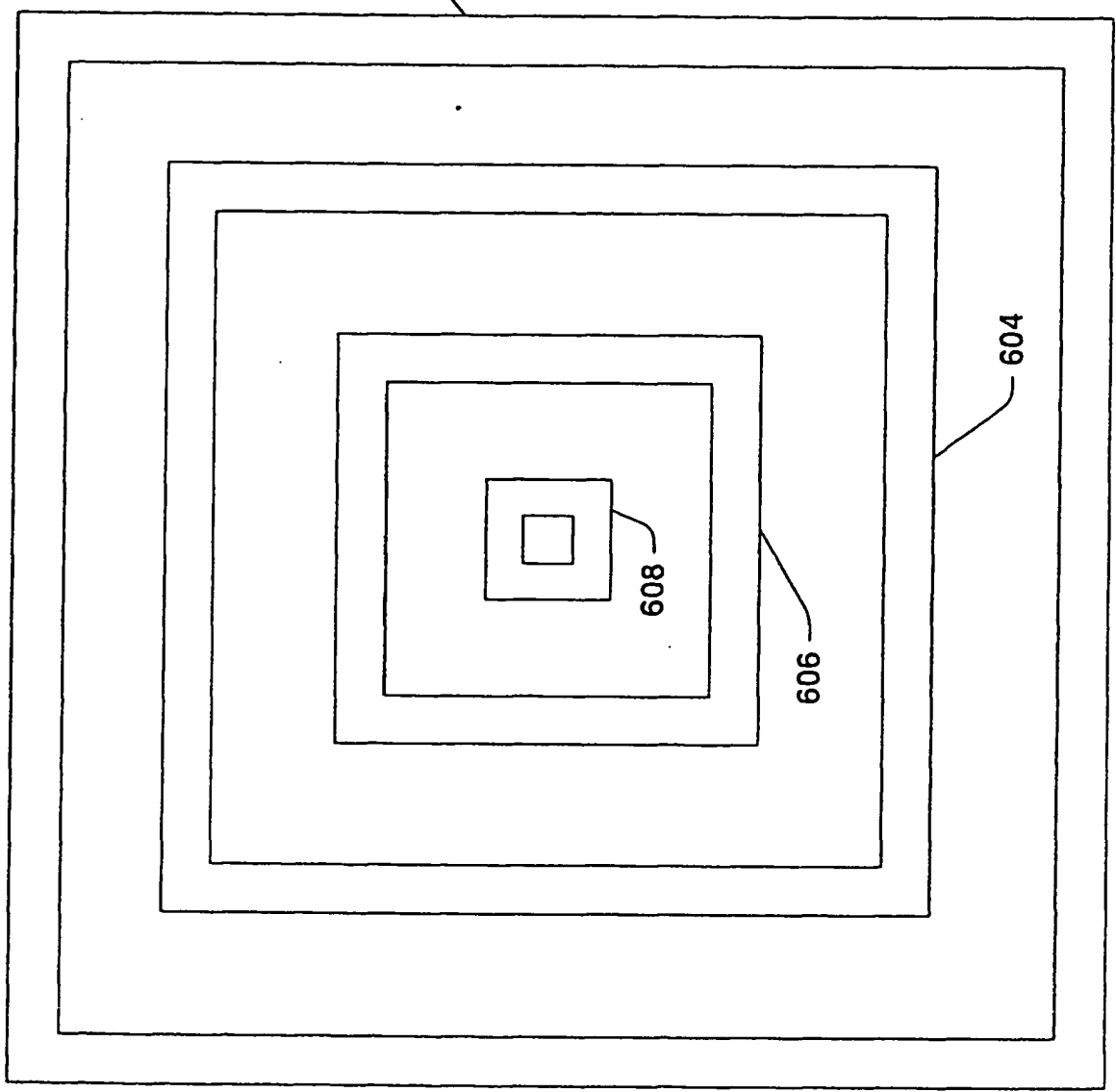
600

602

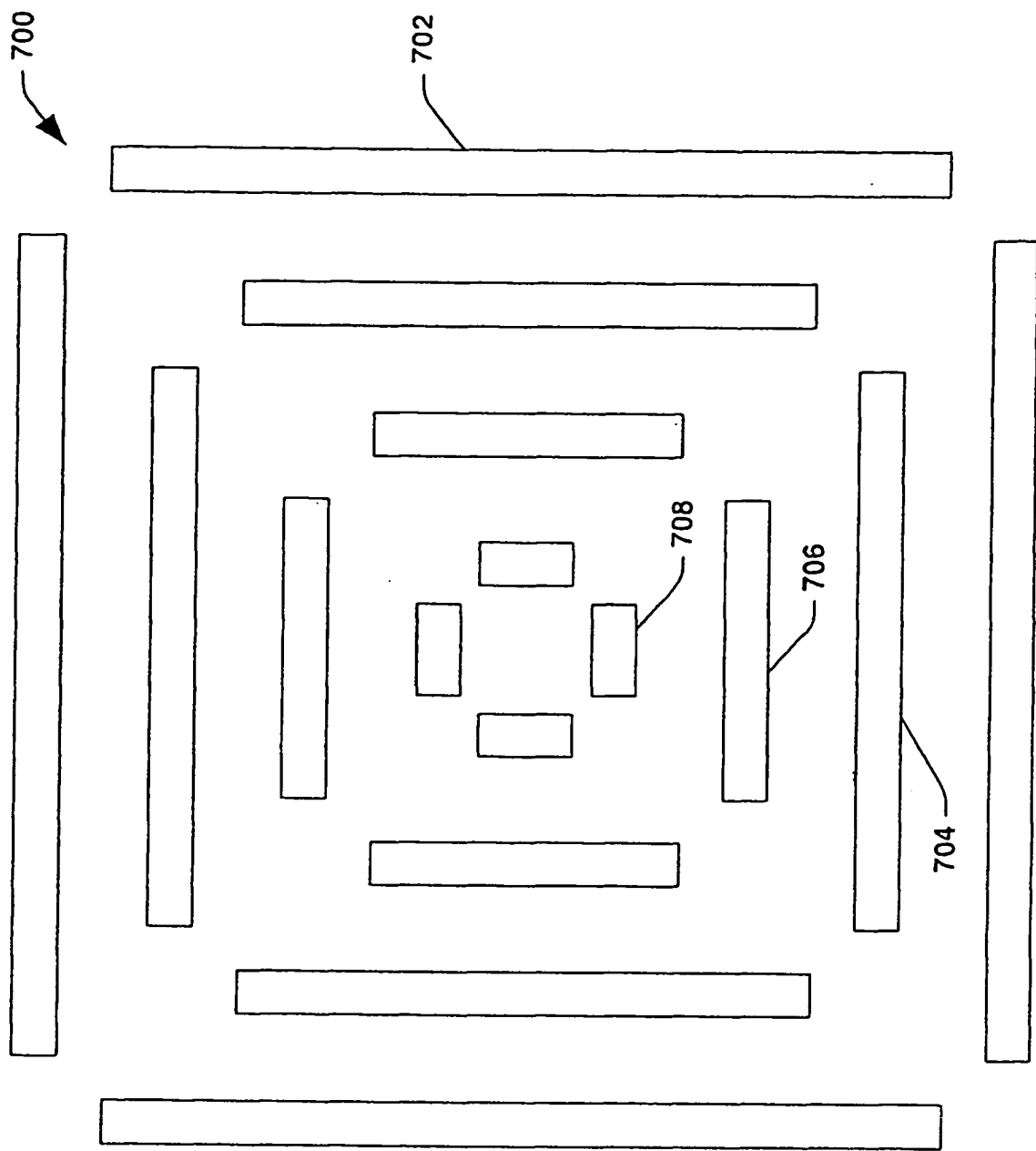
604

606

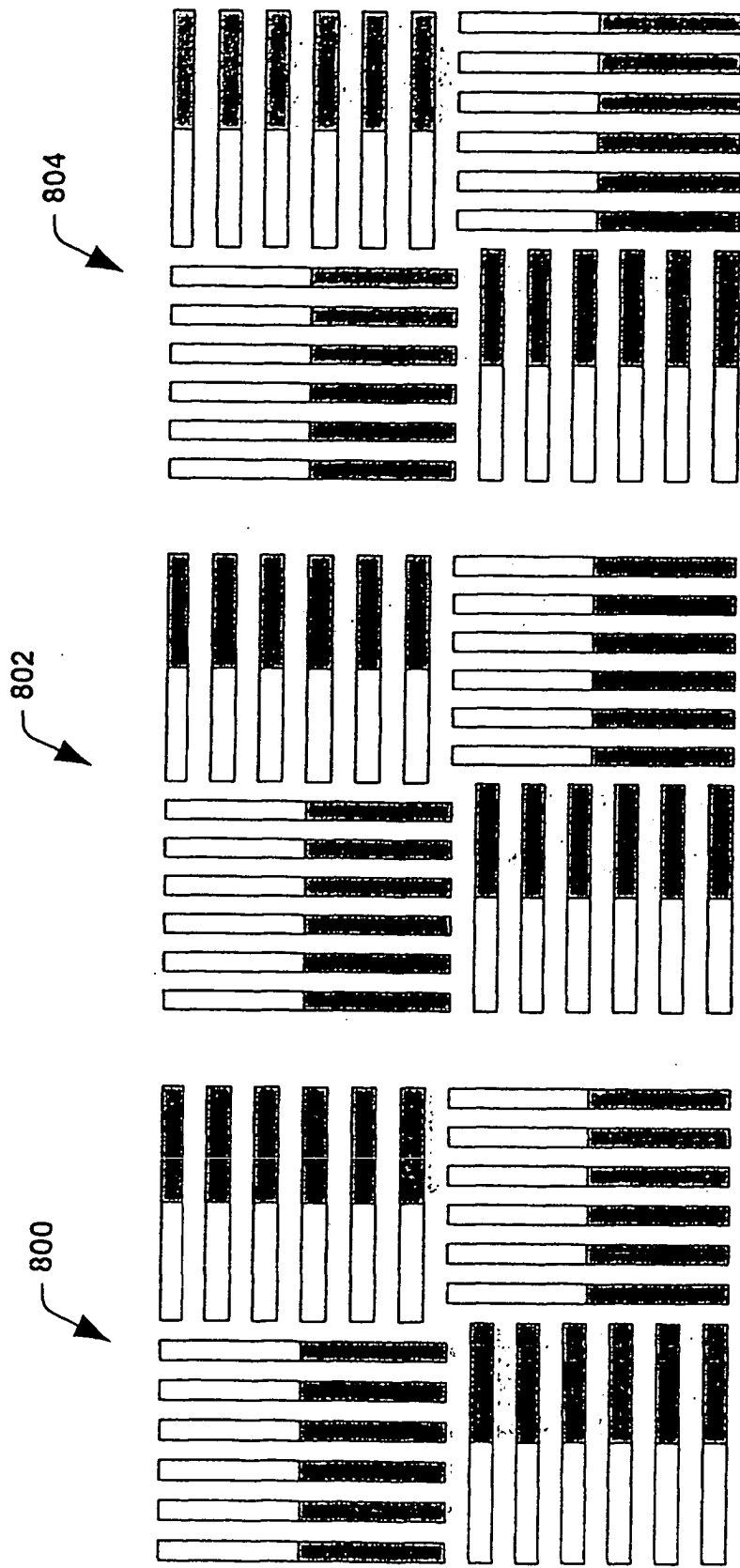
608



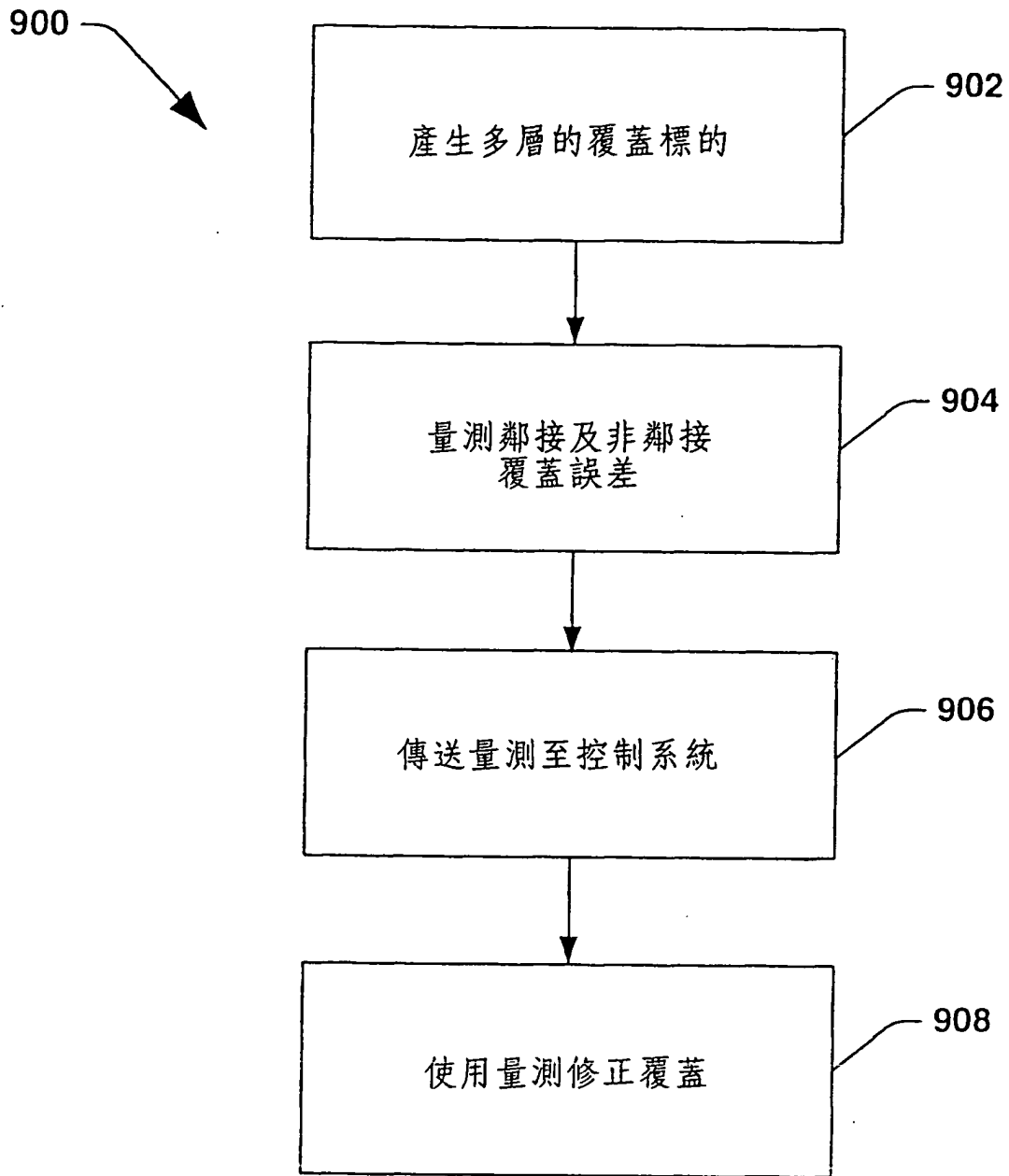
第6圖



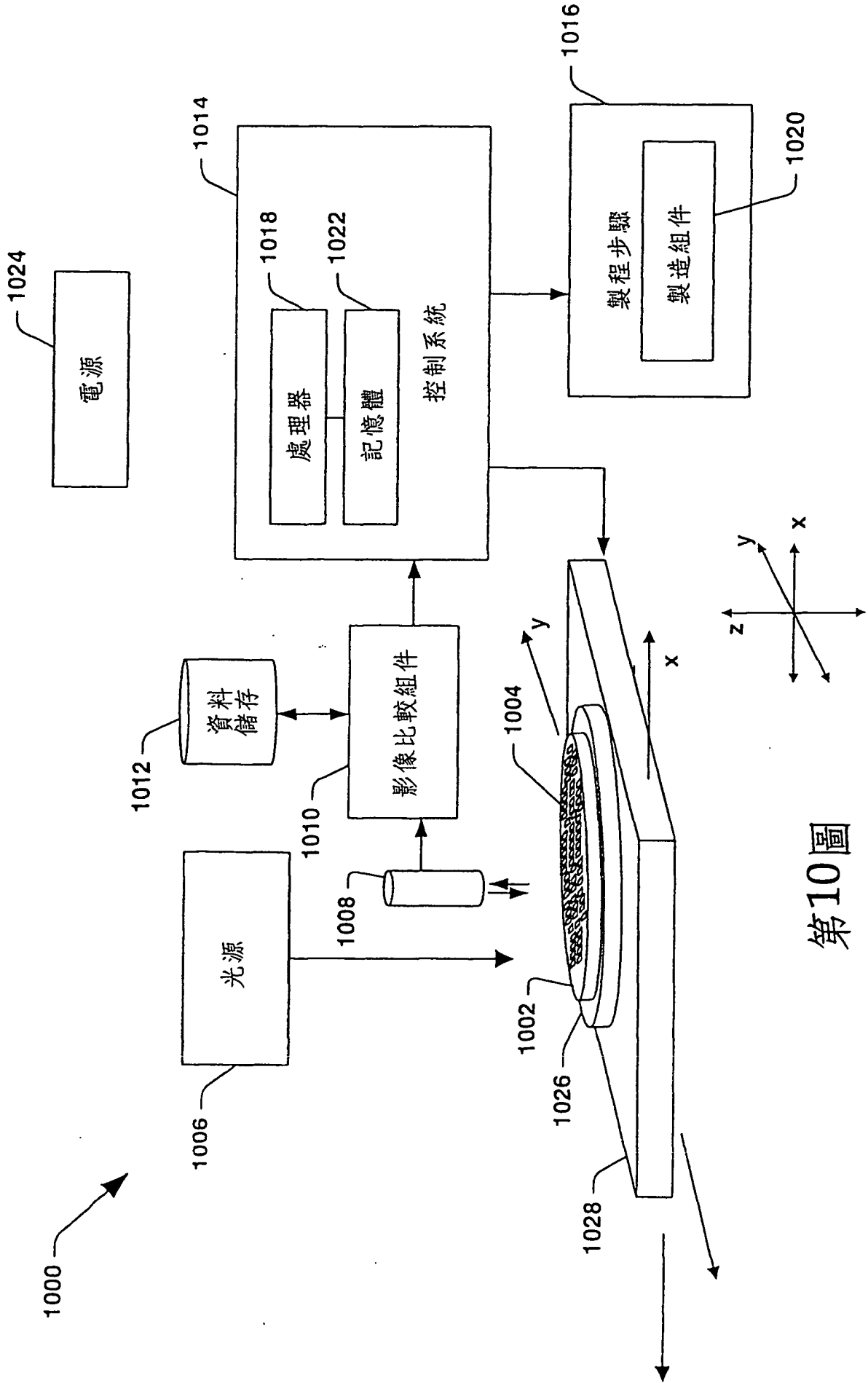
第7圖



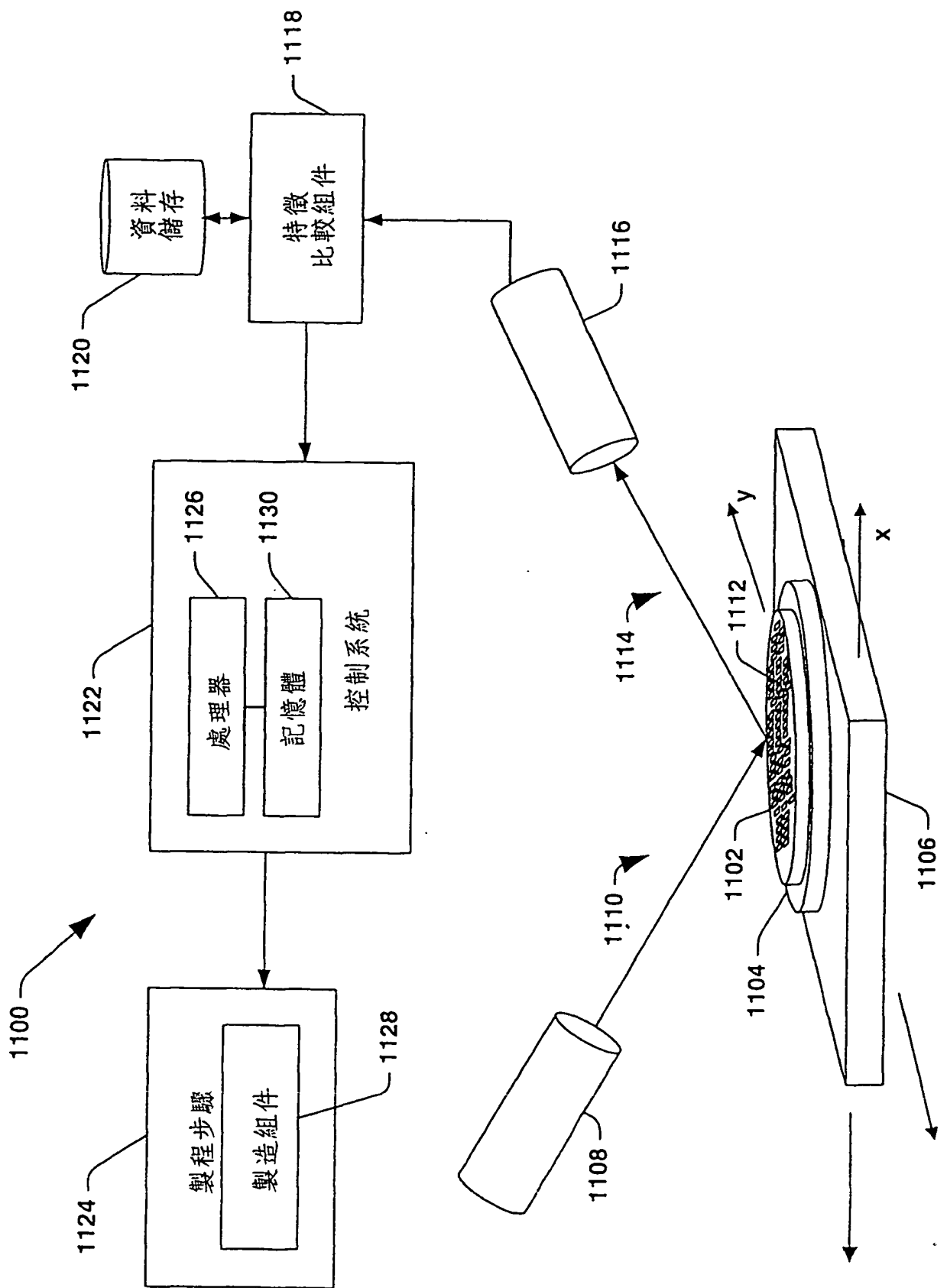
第8圖



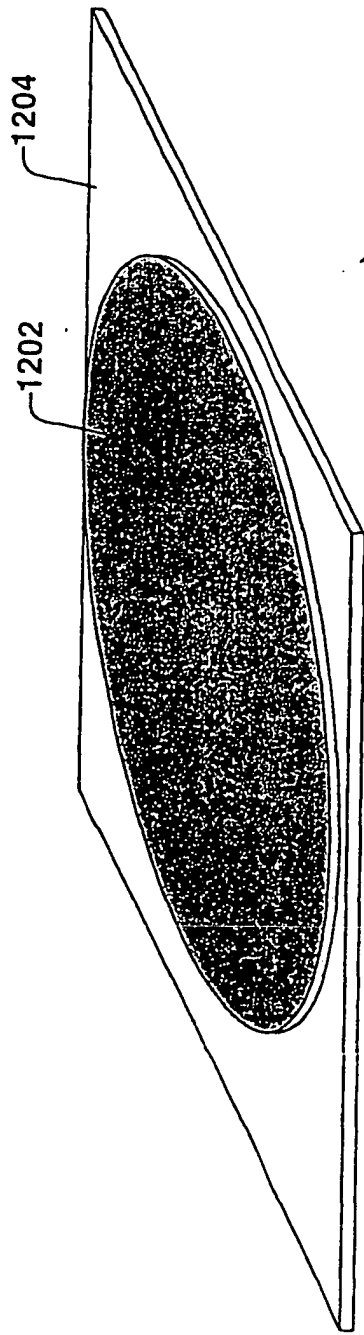
第9圖



第10圖

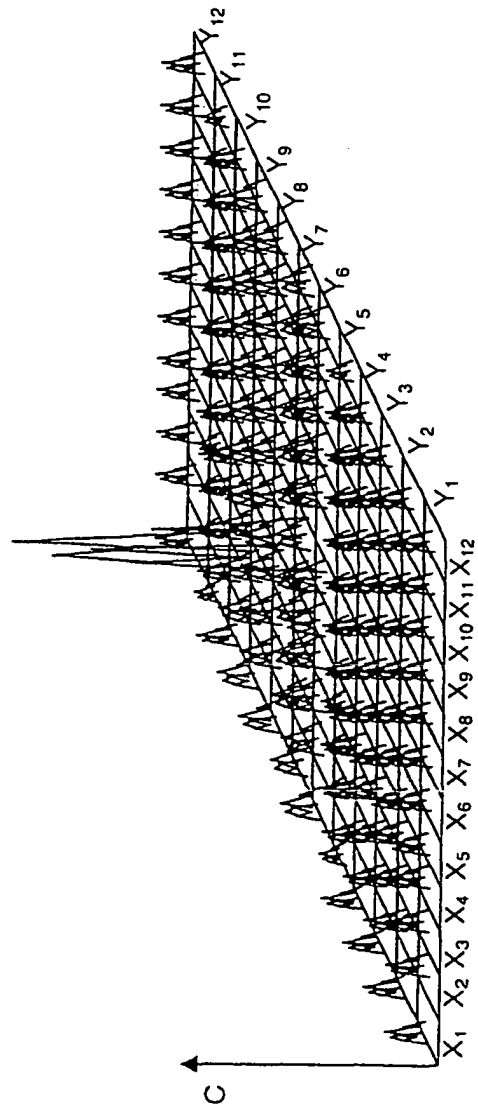


第11圖



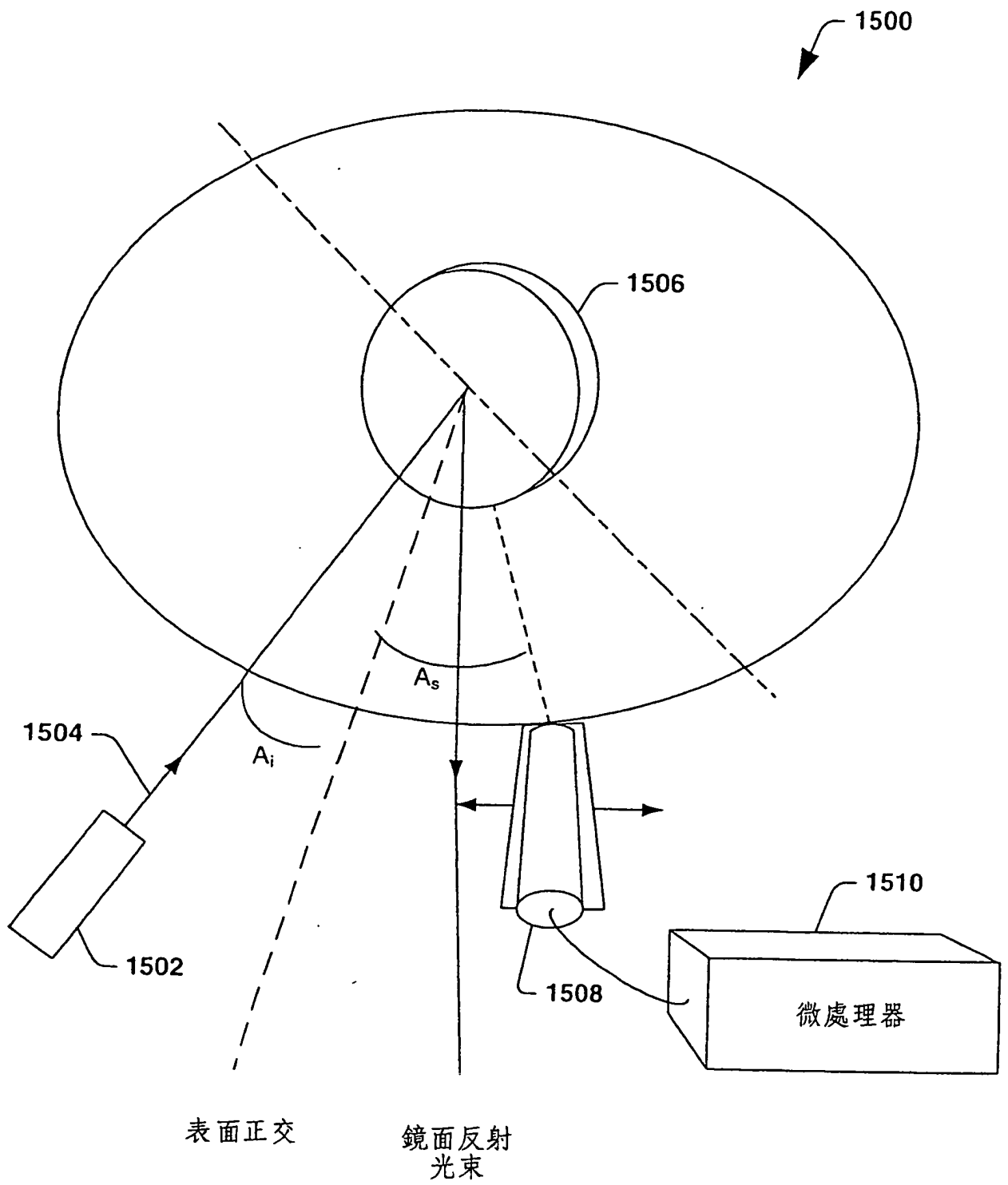
第12圖

	X_1	X_2	X_3	X_4	X_5	X_6	X_7	X_8	X_9	X_{10}	X_{11}	X_{12}
Y_1	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A
Y_2	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A
Y_3	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A
Y_4	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A
Y_5	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A
Y_6	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A
Y_7	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A
Y_8	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A
Y_9	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A
Y_{10}	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A
Y_{11}	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A
Y_{12}	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A	T _A

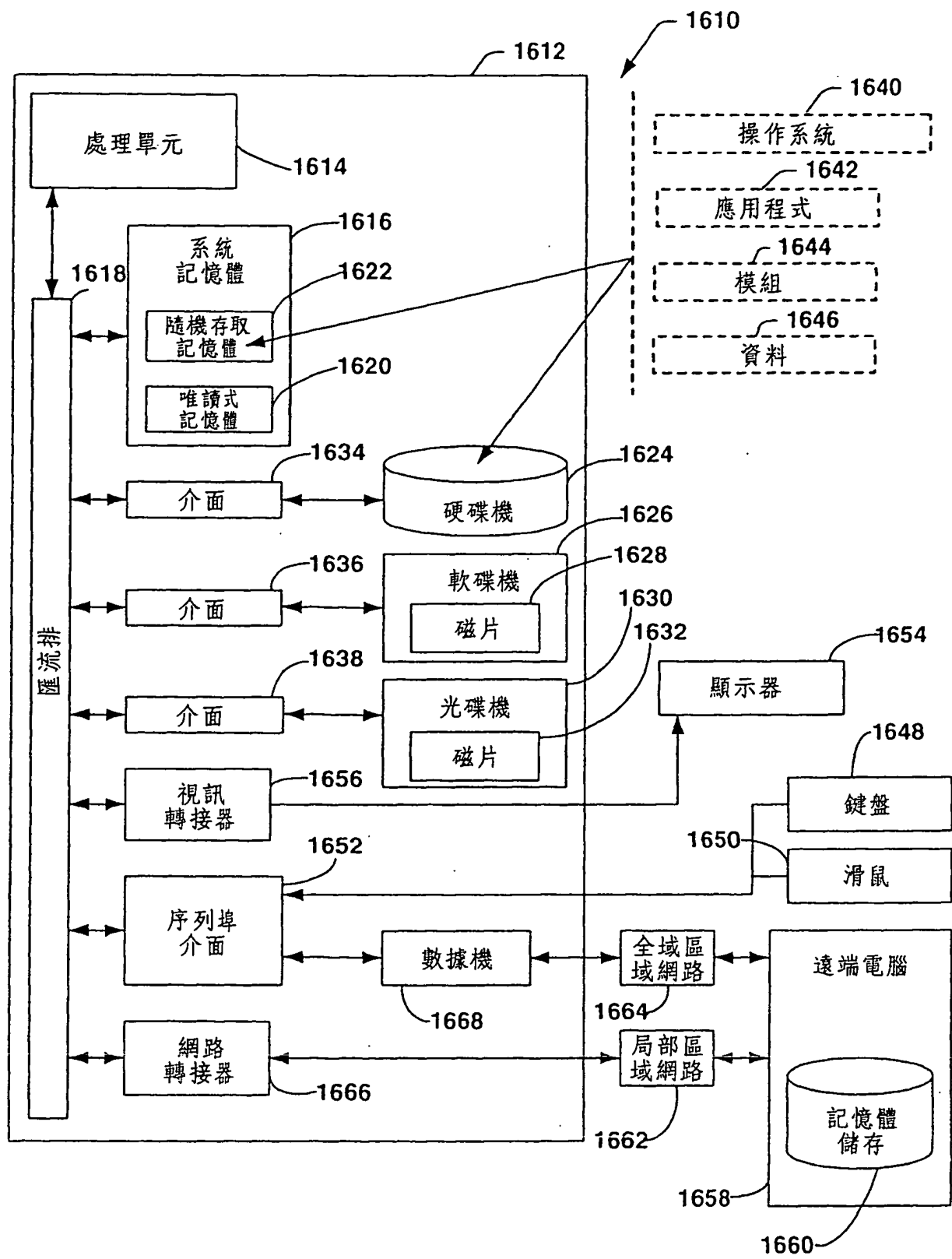


第13圖

第14圖



第15圖



第16圖

七、指定代表圖：

(一)本案指定代表圖為：第(4)圖。

(二)本代表圖之元件符號簡單說明：

400	系統	402	多層晶圓
404	晶粒	406	覆蓋標的
408	量測系統	410	控制系統
412	量測系統	414	製造組件

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

發明專利說明書

公告本

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94106008

※申請日期：99.3.1

※IPC 分類：H01L 24/02 (2006.01)

一、發明名稱：(中文/英文)

用於積體電路製造之多層覆蓋量測及修正技術

MULTI-LAYER OVERLAY MEASUREMENT AND CORRECTION TECHNIQUE FOR
IC MANUFACTURING

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商格羅方德半導體公司

GLOBALFOUNDRIES US INC.

代表人：(中文/英文) 阿柏格 傑西 / ABZUG, JESSE

住居所或營業所地址：(中文/英文)

美國·加州 95305·密爾皮塔斯·100 室·麥卡錫大道·北 880 號

880 N. McCarthy Blvd., Suite 100, Milpitas, California

95305, U. S. A.

國籍：(中文/英文) 美國 / U. S. A.

三、發明人：(共 3 人)

姓名：(中文/英文)

1. 范可 A / PHAN, KHOI A.

2. 雷加拉珍 巴拉斯 / RANGARAJAN, BHARATH

3. 希巴威爾 / SINGH, BHANWAR

國籍：(中文/英文)

1. 3. 美國 / U. S. A.

2. 印度 / INDIA

十、申請專利範圍：

1. 一種在晶圓之多層之間促使覆蓋易於量測及修正之系統，包括：

覆蓋標的(406)，該覆蓋標的(406)代表在晶圓(402)之三層或三層以上間之覆蓋；

量測組件(408)，該量測組件(408)決定存在於該覆蓋標的(406)內之覆蓋誤差，並且因此決定在該晶圓(402)之該三層或三層以上間之覆蓋誤差；以及

控制組件(410)，該控制組件(410)使用藉由該量測組件(408)所決定之覆蓋誤差以修正在該晶圓(402)之該三層或三層以上間之覆蓋誤差，

其中，當相較於第二維度在第一維度上之覆蓋對準之精確度是較重要時，該控制組件(410)在該第一維度上提供較多的修正而在該第二維度上提供較少的修正。

2. 如申請專利範圍第 1 項之系統，其中，該控制組件(410)促使旋轉覆蓋誤差易於修正。
3. 如申請專利範圍第 1 項之系統，其中，該覆蓋標的(406)具有方塊中有方塊、框架中有框架、片段式框架及週期性結構之至少其中一個結構。
4. 一種在晶圓之多層之間促使覆蓋易於量測及修正之系統，包括：

覆蓋標的(406)，該覆蓋標的(406)代表在晶圓(402)之三層或三層以上間之覆蓋；

量測組件(408)，該量測組件(408)決定存在於該覆

蓋標的(406)內之覆蓋誤差，並且因此決定在該晶圓(402)之該三層或三層以上間之覆蓋誤差；以及

控制組件(410)，該控制組件(410)使用藉由該量測組件(408)所決定之覆蓋誤差以修正在該晶圓(402)之該三層或三層以上間之覆蓋誤差，

其中，在第一維度上之該晶圓(402)之非鄰接層間之實質覆蓋修正與在第二維度上之該晶圓(402)之鄰接層間之實質覆蓋修正具有關聯。

5. 一種在晶圓之多層之間促使覆蓋易於量測及修正之系統，包括：

覆蓋標的(406)，該覆蓋標的(406)代表在晶圓(402)之三層或三層以上間之覆蓋；

量測組件(408)，該量測組件(408)決定存在於該覆蓋標的(406)內之覆蓋誤差，並且因此決定在該晶圓(402)之該三層或三層以上間之覆蓋誤差；以及

控制組件(410)，該控制組件(410)使用藉由該量測組件(408)所決定之覆蓋誤差以修正在該晶圓(402)之該三層或三層以上間之覆蓋誤差，

其中，在第一維度上之該晶圓(402)之非鄰接層間之非實質(insubstantial)覆蓋修正與在第二維度上之該晶圓(402)之鄰接層間之非實質覆蓋修正具有關聯。

6. 一種在晶圓(402)之超過兩層中用於量測及修正覆蓋誤差之方法，該方法包括：

產生多層的覆蓋標的(406)，其中，該覆蓋標的(406)

之不同層代表該晶圓(402)之不同層；

經由量測該覆蓋標的(406)之代表層間之覆蓋誤差而近似該晶圓(402)之非鄰接層之覆蓋誤差；以及

至少部分依據該量測之存在於該覆蓋標的(406)之代表層中之覆蓋誤差而修正在該晶圓(402)之非鄰接層間之覆蓋誤差，

其中，在第一維度上之該晶圓(402)之非鄰接層間之實質覆蓋修正與在第二維度上之該晶圓(402)之鄰接層間之實質覆蓋修正具有關聯。

7. 一種在晶圓(402)之超過兩層中用於量測及修正覆蓋誤差之方法，該方法包括：

產生多層的覆蓋標的(406)，其中，該覆蓋標的(406)之不同層代表該晶圓(402)之不同層；

經由量測該覆蓋標的(406)之代表層間之覆蓋誤差而近似該晶圓(402)之非鄰接層之覆蓋誤差；以及

至少部分依據該量測之存在於該覆蓋標的(406)之代表層中之覆蓋誤差而修正在該晶圓(402)之非鄰接層間之覆蓋誤差，

其中，在第一維度上之該晶圓(402)之非鄰接層間之非實質(insubstantial)覆蓋修正與在第二維度上之該晶圓(402)之鄰接層間之非實質覆蓋修正具有關聯。

8. 一種在晶圓(402)之超過兩層中用於量測及修正覆蓋誤差之方法，該方法包括：

產生多層的覆蓋標的(406)，其中，該覆蓋標的(406)

之不同層代表該晶圓(402)之不同層；

經由量測該覆蓋標的(406)之代表層間之覆蓋誤差而近似該晶圓(402)之非鄰接層之覆蓋誤差；以及

至少部分依據該量測之存在於該覆蓋標的(406)之代表層中之覆蓋誤差而修正在該晶圓(402)之非鄰接層間之覆蓋誤差，

其中，當相較於第二維度在第一維度上之覆蓋對準之精確度是較重要時，該控制組件(410)在該第一維度上提供較多的修正而在該第二維度上提供較少的修正。

9. 一種修正在晶圓之三層或三層以上間之覆蓋誤差之系統，包括：

用於產生覆蓋標的(406)之元件(means)，該覆蓋標的(406)代表晶圓(402)之三層或三層以上；

用於量測在該覆蓋標的(406)上覆蓋誤差之元件，該量測代表存在於該晶圓(402)之非鄰接層間之覆蓋誤差；以及

用於至少部分依據關於該覆蓋標的(406)之該量測而修正在該晶圓(402)之非鄰接層間之覆蓋誤差之元件，

其中，當相較於第二維度在第一維度上之覆蓋對準之精確度是較重要時，該控制組件(410)在該第一維度上提供較多的修正而在該第二維度上提供較少的修正。

10. 一種修正在晶圓之三層或三層以上間之覆蓋誤差之系統，包括：

用於產生覆蓋標的(406)之元件(means)，該覆蓋

標的(406)代表晶圓(402)之三層或三層以上；

用於量測在該覆蓋標的(406)上覆蓋誤差之元件，該量測代表存在於該晶圓(402)之非鄰接層間之覆蓋誤差；以及

用於至少部分依據關於該覆蓋標的(406)之該量測而修正在該晶圓(402)之非鄰接層間之覆蓋誤差之元件，

其中，在第一維度上之該晶圓(402)之非鄰接層間之實質覆蓋修正與在第二維度上之該晶圓(402)之鄰接層間之實質覆蓋修正具有關聯。

11. 一種修正在晶圓之三層或三層以上間之覆蓋誤差之系統，包括：

用於產生覆蓋標的(406)之元件(means)，該覆蓋標的(406)代表晶圓(402)之三層或三層以上；

用於量測在該覆蓋標的(406)上覆蓋誤差之元件，該量測代表存在於該晶圓(402)之非鄰接層間之覆蓋誤差；以及

用於至少部分依據關於該覆蓋標的(406)之該量測而修正在該晶圓(402)之非鄰接層間之覆蓋誤差之元件，

其中，在第一維度上之該晶圓(402)之非鄰接層間之非實質(insubstantial)覆蓋修正與在第二維度上之該晶圓(402)之鄰接層間之非實質覆蓋修正具有關聯。