

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3886079号  
(P3886079)

(45) 発行日 平成19年2月28日(2007.2.28)

(24) 登録日 平成18年12月1日(2006.12.1)

(51) Int. Cl.	F I
<b>H03K 3/282 (2006.01)</b>	H03K 3/282 A
<b>H03B 27/00 (2006.01)</b>	H03B 27/00
<b>H03K 3/03 (2006.01)</b>	H03K 3/03

請求項の数 4 (全 15 頁)

(21) 出願番号	特願平10-114795	(73) 特許権者	399117121
(22) 出願日	平成10年4月24日(1998.4.24)		アジレント・テクノロジーズ・インク
(65) 公開番号	特開平10-335991		AGILENT TECHNOLOGIES, INC.
(43) 公開日	平成10年12月18日(1998.12.18)		アメリカ合衆国カリフォルニア州パロアルト ページ・ミル・ロード 395
審査請求日	平成16年8月19日(2004.8.19)		395 Page Mill Road
(31) 優先権主張番号	854, 429		Palo Alto, California U. S. A.
(32) 優先日	平成9年5月12日(1997.5.12)	(74) 代理人	100105913
(33) 優先権主張国	米国 (US)		弁理士 加藤 公久
		(72) 発明者	トーマス・エー・ノッツ
			アメリカ合衆国カリフォルニア州パロ・アルト セイント・フランシス・ドライブ 2279
			最終頁に続く

(54) 【発明の名称】 遅延補間ミクサセルを利用したリング発振器

(57) 【特許請求の範囲】

【請求項 1】

第 1 の一対の入力、第 2 の一対の入力、第 1 の出力、および前記第 1 の出力に対して遅延された第 2 の出力をそれぞれが有する少なくとも 3 つの遅延補間ミクサセルを備え、前記遅延補間ミクサセルはループ全体で論理が反転するようにリング接続され、前記遅延補間ミクサセルのそれぞれの前記第 1 の一対の入力は、前記リング接続の前の 2 つの段の前記遅延補間ミクサセルの前記第 1 の出力にそれぞれ接続され、前記遅延補間ミクサセルのそれぞれの前記第 2 の一対の入力は、前記リング接続の前の 2 つの段の遅延補間ミクサセルの前記第 2 の出力にそれぞれ接続されていることを特徴とするリング発振器。

【請求項 2】

前記遅延補間ミクサセルの前記第 1 の入力、前記第 2 の入力、前記第 1 の出力、および前記第 2 の出力がそれぞれ差動接続されていることを特徴とする、請求項 1 に記載のリング発振器。

【請求項 3】

前記遅延補間ミクサセルと、前記リング接続の前の 2 つの段の前記遅延補間ミクサセルのそれぞれとが、互いに隣り合う遅延補間ミクサセルであることを特徴とする請求項 1 に記載のリング発振器。

【請求項 4】

2 つの入力対、第 1 の出力、および前記第 1 の出力に対して遅延された第 2 の出力を有する第 1 の遅延補間ミクサセルと、

10

20

2つの入力対、第1の出力、および前記第1の出力に対して遅延された第2の出力を有する第2の遅延補間ミクサセルと、

2つの入力対、第1の出力、および前記第1の出力に対して遅延された第2の出力を有する第3の遅延補間ミクサセルと、

2つの入力対、第1の出力、および前記第1の出力に対して遅延された第2の出力を有する第4の遅延補間ミクサセルとを備えて成り、

前記第3の遅延補間ミクサセルの前記2つの入力対が、前記第1と前記第2の遅延補間ミクサセルの前記第1の出力と、前記第2の出力とに対称的に接続され、

前記第4の遅延補間ミクサセルの前記2つの入力対が、前記第2と前記第3の遅延補間ミクサセルの前記第1の出力と前記第2の出力とに対称的に接続され、

前記第1の遅延補間ミクサセルの前記2つの入力対が、前記第3と前記第4の遅延補間ミクサセルの反転された前記第1の出力と前記第2の出力とに対称的に接続され、

前記第2の遅延補間ミクサセルの前記2つの入力対が、前記第4の遅延補間ミクサセルの反転した前記第1の出力と前記第2の出力と、前記第1の遅延補間ミクサセルの前記第1の出力と前記第2の出力とに対称的に接続されていることを特徴とするリング発振器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】

本発明は、モノリシック集積型発振器に関する。より詳細には、本発明は、正確な多相出力を提供する同調可能なリング発振器に関する。

【0002】

【従来の技術】

リング発振器は、通信システムにおいて広く使用されてきた。図1は、従来のリング発振器10を示す。この発振器は、ループ内において全体として反転するように接続された、それぞれゲート遅延 $T_0$ を有するN個のセル12からなる。立上り論理遷移がリングに沿って伝播すると、1周した後に立下りエッジになる。2周した後は再び立上りエッジになる。ループ内の伝播時間が $N \times T_0$ なので、生成される信号の周期は $2 \times N \times T_0$ になる。同様に、この回路は周波数、 $1 / (2 \times N \times T_0)$ で発振する。 $T_0$ を調整しそれにより同調可能な発振器を作成するために、様々な方法が利用されてきた。

【0003】

図1のリング発振器10からは、連結されたそれぞれのセル12から出力される合計N個の個別の出力を得ることができる。各出力の真出力と相補出力とが両方とも得られる場合は、 $2 \times N$ 個の異なる出力クロック位相を得ることができる。これらの位相のずれた各クロック間の時間遅延は、1つのゲート遅延 $T_0$ と等しい。

【0004】

多くの用途において、簡単な発振器の $2 \times N$ 個の位相よりも多い遅延小区分を有することが望ましい場合がある。たとえば、周波数が $2.5 \text{ GHz}$ の発振器を $100 \text{ ピコ秒}$ のゲート遅延 $T_0$ を有するシステムで使用する場合、発振器には、周波数が $1 / (2 \times 2 \times 100 \text{ ピコ秒}) = 2.5 \text{ GHz}$ となるような2つのゲートがなければならない。そのような2つのセル発振器は4つの出力位相を有することになる。この発振器の用途に、たとえば8相などの5つ以上の等間隔の位相が必要な場合は、補間を提供するなんらかの方法が必要である。

【0005】

「1994 ISSCC Digest of Technical Papers」のページ58-9のT. Knottsその他による論文「A 500 MHz Time Digitizer IC with 15.625ps Resolution」には、ミクサ（混合器）を使ってこのような補間した位相を駆動する回路が開示されている。ミクサの入力は、遅延補償バッファ24として働くように相互接続される。図2aは、補間器26を使って追加の位相を生成するリング発振器20を示し、この補間器26は、リング接続されたセル22によって生成されたエッジ間を補間するために使用される。

【0006】

10

20

30

40

50

図2bは、 $N = 2$ の特別な事例の補間発振器27を示す。中間位相(出力1,2)は、0度と90度の出力(出力1と出力2)の電圧間で平均をとることにより生成される。理想的な正弦波発振信号では、この電圧は45度において得られる。第2の平均化回路は、90度と180度の出力(出力2と出力1)の間で補間を行い、出力2,1に135度で得られる電圧を生じる。

#### 【0007】

実際の補間回路はすべて固有のゲート遅延をもつため、位相の精度を維持するために、0度と90度の出力に遅延補償ダミー補間器24が使用される。それぞれの補間器26の出力の真と相補両方の形を取るにより、得られる位相の数が二倍になる。この技術は、それぞれの段が利用できる位相を2倍にする複数ランクの補間器26によって任意に拡張

10

#### 【0008】

外部補間器の手法にはいくつかの欠点がある。幅が広い間隔で補間すると、補間器出力における立上り時間( $dv/dt$ )が遅くなり、そのため次段のジッタが大きくなる。さらに、ダミー補間器24の遅延と実際の補間器26の遅延とを一致させるのが難しい。これにより、わずかな系統的なタイミング誤差が生じる。

#### 【0009】

R. Walkerによる米国特許第4,884,041号「Fully Integrated High-Speed Voltage Controlled Ring Oscillator」には、完全に統合され、周波数同調可能で、信号と同調電圧の両方において完全差動であるという利点を有するリング発振器が開示されている

20

#### 【0010】

Walkerの開示したリング発振器の周波数同調は、各発振器段の遅延を電子的に変化させることにより達成される。図3は、Walkerの開示したリング発振器において遅延セルとしてそれぞれ使用できる電子的に可変な遅延セル30の概略図である。この可変遅延セル30は、遅延補間ミキサ34に接続された遅延セル32に基づく。遅延補間ミキサ34は、第1の入力36と、遅延セル32によって遅延された第2の入力38との重み付き合計を実行する。アナログ同調入力37は遅延補間ミキサ34の遅延を変えるよう調節することができ、その結果、遅延が遅延補間ミキサ34自体の遅延から遅延補間ミキサ34と遅延セル32との遅延を合計した遅延までの範囲になるようにすることができる。さらに、遅延補間ミキサ34の詳細を以下に検討する。

30

#### 【0011】

「1996 ISSCC Digest of Technical Papers」、pp 392~393のRofougaranその他による論文「A 900MHZ CMOS LC-Oscillator with Quadrature Outputs」には、インタリーブ式差動発振器が開示されており、ここで周波数は、統合インダクタLとFETドレイン接合容量Cとによって設定されるが、発振器を同調することはできない。

#### 【0012】

「IEEE Journal of Solid-State Circuits」Vol.28、No.12、1993年12月、pp. 1273~1282のManeatisその他の論文「Precise Delay Generation Using Couple Oscillators」には、同調することはできるがシングルエンド型のインタリーブ式発振器が開示されている。同調は、電流スターピングCMOS技術を利用して行われる。完全差動相互接続手法の利点を有しかつ周波数同調が可能で位相差が小さい発振器の設計があると有利である。

40

#### 【0013】

##### 【発明が解決しようとする課題】

本発明は、周波数同調が可能で、補間をしなくてもより多くの出力位相を発生することのできる発振器を提供することを目的とする。

50

## 【 0 0 1 4 】

## 【課題を解決するための手段】

本発明によれば、追加の段を利用して外部の補間器に依存せずにより多くの出力位相を生成するリング発振器が開示される。このリング発振器は、本質的に対称であり、補間器手法の系統的な時間誤差の影響を受けない。発振器段は、発振周波数が従来の制限、 $1 / (2 \times N \times T_D)$  よりも高くなるように相互接続される。

## 【 0 0 1 5 】

改良したリング発振器は、発振器段の間の所定の時間間隔が、個々の段の遅延よりも短くなるように交互に配置された段を含む。発振器周波数はやはり調整可能であり、段の時間間隔は、同調範囲全体にわたり一定のままである。これにより、エッジ間隔  $T_E$  を、補間器を利用せず実現可能なゲート遅延  $T_D$  よりも短くすることができる。

10

## 【 0 0 1 6 】

## 【実施例】

従来のリング発振器では、各段が次の段と直列に接続される。インタリーブ式のリング発振器では、それぞれの段が複数の入力を有し、その入力は、他の複数の段の出力と接続される。段をインタリーブ式構造で相互接続することによって、以下に説明するように、従来の発振器の  $2 \times N$  個の位相よりも多い遅延小区分を達成することができる。

## 【 0 0 1 7 】

図 4 a は、インタリーブ式リング発振器 4 0 の簡略化した回路図を示す。図 4 b は、図 4 a に示した遅延補間ミキサ・セル 4 2 間の対称的相互接続の概略的な信号流れ図を示す。4 つの段 A - D はそれぞれ、図 3 に示した遅延補間ミキサ 3 4 と類似の単純な遅延補間ミキサである。インタリーブ式リング発振器 4 0 の各段 4 6 は、2 つの入力 1 3 6 および 1 3 8 と 1 つの出力 3 9 を有する遅延補間ミキサ・セル 4 2 を含む。

20

## 【 0 0 1 8 】

図 4 a と図 4 b に示したように、遅延補間ミキサ・セル 4 2 はそれぞれ他の 2 つの遅延補間ミキサ・セル 4 2 に接続され、それぞれの遅延補間ミキサ・セル 4 2 の 2 つの入力が、2 つの他のセルの出力と接続され、それぞれの遅延補間ミキサ・セル 4 2 の出力が、他の 2 つの遅延補間ミキサ・セル 4 2 の入力を駆動する。各セル 4 2 の一方の入力 1 3 8 は、すぐ左側の段 4 6 の出力 3 9 と接続される。セル 4 2 の他方の入力 1 3 6 は、対向するセル 4 2 の出力と接続される。たとえば、段 C の第 1 の入力 1 3 6 は、段 A の出力 3 9 に接続され、段 C の第 2 の入力 1 3 8 は段 B の出力 3 9 に接続され、段 C の出力 3 9 は段 A の入力 1 3 6 と段 D の入力 1 3 8 に接続される。段 A の入力 1 3 6 は、段 C の出力 3 9 からの入力信号を反転することに注意されたい。

30

## 【 0 0 1 9 】

各ミキサ・セル 4 2 a ~ 4 2 d において、2 つの入力 1 3 6 と 1 3 8 は、所定の重み付けで結合される。各段 A ~ D の出力 3 9 は、段の各入力からの寄与を含む。好ましい実施例において、それぞれのミキサ・セルの 2 つの入力 1 3 6 と 1 3 8 は、等しい重み付けで結合され、したがって段の出力は、2 つの入力の平均になる。

## 【 0 0 2 0 】

その結果、4 段インタリーブ式リング発振器 4 0 は、従来の限界、 $1 / (2 \times N \times T_D)$  よりも高い  $1.5 / (8 \times T_D)$  の周波数で発振することができる。以下に、発振周波数を、4 つの段 A ~ D がインタリーブ式リング発振器 4 0 と同様に相互接続された同調可能なインタリーブ式リング発振器 9 0 (図 5) の 1 つの同調状態 (式 1) に関して説明する。

40

## 【 0 0 2 1 】

また、インタリーブ式リング発振器 4 0 は、外部補間器に依存せずにより多くの出力位相を生成する。出力 3 9 が同一の段 A ~ D によって生成されるため、出力が均一な間隔の位相を有するように補間器 2 6 とダミー補間器 2 4 (図 2 a、2 b) の遅延を一致させる必要がない。図 4 a と図 4 b に示したインタリーブ式リング発振器 4 0 は同調可能ではないが、外部補間器で起こるような位相間隔の問題はない。

50

## 【 0 0 2 2 】

図 4 a の 4 セル・リング発振器 4 0 を考察する 1 つの方法は、図 4 b に示したように直角位相で作動する交差結合された一対の「2 リング」発振器としてである。セル A と C が 0 度と 1 8 0 度の位相で作動し、セル B と D は 9 0 度と 2 7 0 度の位相で作動する。さらに、セル B を C に、C を D に、D を A に、A を B にそれぞれ対称的に交差結合することによって、2 つの「2 段」リング発振器が構成される。2 つの「2 段」リング発振器は、互いにロックされたままであり、すなわち「インタリーブ」される。

## 【 0 0 2 3 】

図 4 a および 4 b は、4 つのミクサ・セル 4 2 を相互接合する好ましい方法を示す。これらの図において、「A」のミクサ・セル 4 2 a は、ミクサ・セル D および C によって駆動されるように示される。しかしながら、多数のミクサ・セル 4 2 を相互接続してリング発振器 4 0 を構成することができる方法はいくつかある。たとえば、ミクサ・セル A は、ミクサ・セル B と C でもミクサ・セル B と D でも駆動することができる。しかしながら、以下に検討するようなミクサ・セル 4 2 を相互接続するいくつかの方法が、他の方法よりも好ましい。

10

## 【 0 0 2 4 】

図 5 は、表 1 の第 1 列に示したような 4 段の同調可能なインタリーブ式リング発振器 9 0 の好ましい実施例を示す。各段 1 4 6 は、出力 1 3 9 a を有する 2 重ミクサ・セル 7 2 を含む。また、2 重ミクサ・セル 7 2 の出力は、遅延セル 7 4 に接続される。遅延セル 7 4 は、遅延セル 7 4 の遅延によって出力 1 3 9 a に対して遅延される第 2 の出力 1 3 9 b を生成する。各 2 重ミクサ・セル 7 2 は、4 つの入力 X、Y、 $X_D$  および  $Y_D$  を有する。また、各 2 重ミクサ・セル 7 2 は、同調入力 7 3 を有する。4 つの 2 重ミクサ・セル 7 2 の同調入力 7 3 は、発振器同調入力 7 6 に接続される。後で説明するように、発振器同調入力 7 6 によって、同調可能なインタリーブ式リング発振器 9 0 の動作周波数が調節される。4 段の同調可能なインタリーブ式リング発振器 9 0 の各段において、遅延セル 7 4 の前と後で出力信号 1 3 9 a と 1 3 9 b が取られ、出力信号 A、B、C および D と、遅延出力信号  $A_D$ 、 $B_D$ 、 $C_D$  および  $D_D$  を提供する。

20

## 【 0 0 2 5 】

インタリーブ式リング発振器 9 0 の実施例において、図 5 (ならびに、後で検討する図 8) に示したシングルエンド型の入力と出力がそれぞれ、2 導体差動接続として実施される。しかしながら、図を簡素化するために 1 つのシングルエンド型接続だけを示す。

30

## 【 0 0 2 6 】

好ましい 4 段の同調可能なインタリーブ式リング発振器 9 0 の段 A、B、C および D は、各段の非遅延入力 X および Y が図 4 b に示した他の 2 つの段の非遅延出力 1 3 9 a に接続され、各段の遅延入力  $X_D$  および  $Y_D$  が図 4 b に示した他の 2 つの段の遅延出力 1 3 9 b に接続されるように相互接続される。たとえば、段 A の入力 X、 $X_D$ 、Y および  $Y_D$  は、段 C の出力 C および  $C_D$  と、段 D の出力 D および  $D_D$  にそれぞれ接続される。同様に、段 B への入力は、段 D の出力 D および  $D_D$  と、段 A の A および  $A_D$  に接続され、段 C の入力は、段 A の出力 A および  $A_D$  と、段 B の出力 B および  $B_D$  に接続され、段 D の入力は、段 B の出力 B および  $B_D$  と、段 C の出力 C および  $C_D$  に接続される。

40

## 【 0 0 2 7 】

4 段のインタリーブ式リング発振器では、表 1 に示したように、2 重ミクサ・セル 7 2 を相互接続する異なる 3 つの方法がある。この表は、また、セル遅延  $T_D$  に関して、それぞれの 4 段インタリーブ式リング発振器ごとに生じた位相遅延  $T_E$  を示す。後で検討するように、2 重ミクサ・セル 7 2 間の相互接続のいくつかの方法は、他の方法よりも好ましい。入力の反転に関して後で説明するように、プライム記号 ' は、反転入力を示すために使用される。たとえば、表 1 の第 1 列において、C' は、段 A への入力として段 C の出力信号の反転が使用されていることを示す。

## 【 0 0 2 8 】

## 【 表 1 】

50

相互接続	T <sub>E</sub>	不要なモードは？	備考
$A = 0.5C' + 0.5D'$ $B = 0.5D' + 0.5A$ $C = 0.5A + 0.5B$ $D = 0.5B + 0.5C$	T <sub>D</sub> /1.5	有り得ない	望ましい実施例
$A = 0.5B' + 0.5C'$ $B = 0.5C' + 0.5D'$ $C = 0.5D' + 0.5A$ $D = 0.5A + 0.5B$	T <sub>D</sub> /2.5	やや有り得る	
$A = 0.5D' + 0.5B$ $B = 0.5A + 0.5C$ $C = 0.5B + 0.5D$ $D = 0.5C + 0.5A'$	T <sub>D</sub> /4	有り得る	

10

20

## 【0029】

図6に、4段同調可能インタリーブ式リング発振器90に使用される2重入力ミクサ72の好ましい構成を示す。2重入力ミクサ72は、図3に示した遅延補間ミクサ・セル34に基づく。図6に示した回路が理解しやすいように、最初に、図3に示した補間ミクサ・セル34の周波数同調を詳しく説明する。

## 【0030】

図3において、アナログ同調入力37が、左側の差動トランジスタ対33aと右側の差動トランジスタ対33bとの間で相対電流を調節する。同調範囲の一方の端で、左側のトランジスタ対33aが完全に導通しており、右側のトランジスタ対33bはほとんど導通しておらず、その結果、電流源35からのほとんどすべての電流が、遅延補間ミクサ34の左側半分33aを通る。その結果、入力電圧36に応じて共通コレクタ抵抗31の両端に出力電圧が生じる。この結果、ミクサの遅延は、遅延補間ミクサ34自体の遅延と等しくなる。同調範囲の他方の端では、左側のトランジスタ対33aがほとんど導通しておらず、右側のトランジスタ対33bが完全に導通しており、電流源35からのほとんどすべての電流が遅延補間ミクサ34の右側半分33bを流れる。したがって、遅延セル32によって遅延された入力電圧に応じて、コレクタ抵抗31の両端に出力電圧が生じる。その結果、ミクサの遅延が、遅延補間ミクサ34と遅延セル32の両方の遅延の合計と等しくなる。同調範囲の他の部分では、トランジスタ対33aと33bが両方とも導通しているとき、入力電圧36と遅延セル32により遅延された入力電圧の重み付き合計に応じて、コレクタ抵抗31の両端に出力電圧が生じる。重み付けは、同調電圧37に依存する。

30

40

## 【0031】

図6に示した2重入力ミクサ72は、4つの差動入力対82を結合し、2重入力ミクサ72の右側半分73bと左側半分73aを含む2つの相互接続された遅延補間ミクサ34と見なすことができる。遅延補間ミクサ34は両方とも、共通コレクタ抵抗81に給電して出力電圧139を生成する。2重入力ミクサ72はそれぞれ、1つの同調入力84、X、X<sub>D</sub>、Y、Y<sub>D</sub>と名付けられた4つの差動入力82、Zと名付けた差動出力139aを有す

50

る。電流源 79 a と 79 b は、2 重入力ミクサ 72 の左側半分 73 a と右側半分 73 b にそれぞれ接続される。後で説明するように、コレクタ抵抗 81 を流れる全電流が、電流源 79 a と 79 b に等分される。インタリーブ式リング発振器内で実施されるとき、隣の段 146 からの出力 139 a の 1 つとその遅延出力 139 b が、差動入力 82 X および  $X_D$  にそれぞれ接続され、もう 1 つの隣の段 146 からの第 2 の出力 139 a とその遅延出力 139 b が、差動入力 82 Y と  $Y_D$  にそれぞれ接続される。

#### 【0032】

2 重入力ミクサ 72 の左側半分 73 a および右側半分 73 b と、電流源 79 a および 79 b を介して等しい電流  $i_1$  および  $i_2$  が流されるため、出力 139 a Z において、X と Y の相対的な寄与と  $X_D$  と  $Y_D$  の相対的な寄与とは等しく重み付けされたままである。したがって、各段 146 に入る 2 つ非遅延入力対 139 a は、2 重入力ミクサ 72 によって等しく重み付けされて平均化される。また、2 つの遅延入力対 139 b は、2 重入力ミクサ 72 によって等しく重み付けされて平均化される。代替として、電流  $i_1$  と  $i_2$  の比率を 1 以外の値に設定することによって、入力対を等しくならないように重み付けすることもできる。

10

#### 【0033】

好ましい実施例において、入力対 X と  $X_D$  の重みの合計は 0.5 であり、これは入力対 Y と  $Y_D$  にも同じことが当てはまる。したがって、「X」の出力に対する寄与と「Y」の出力に対する情報寄与は、50 : 50 の比率で一定に維持される。たとえば、図 5 において、段 A に関して、段 C および D からの入力信号は、段 A の入力  $X_D$  と  $Y_D$  に接続された信号  $C_D$  と  $D_D$  だけでなく、段 A の入力 X と Y に接続された信号 C と D を利用して平均化される。段 146 の出力と入力は、一定量だけ完全に結合されたままである。したがって、4 つの段 146 は、同調範囲全体に渡って均一に結合され、その結果完全な差動同調システムが得られる。

20

#### 【0034】

図 6 の 2 重入力ミクサ 72 を再び参照すると、同調入力 84 を  $-1$  から  $1$  の間で調整するとき、2 重入力ミクサ 72 の出力 Z の入力対 X と Y、および  $X_D$  と  $Y_D$  に与えられる相対重み付けが変化する。同調入力 84 を  $-1$  から  $1$  の間で変化させることにより、ミクサ・セル 72 の左側半分 73 a が入力 X と  $X_D$  の比率を変化させ、右側半分 73 b が入力 Y と  $Y_D$  の比率を変化させる。

30

#### 【0035】

$= -1$  のとき、Z は、ほぼ  $X_D$  と  $Y_D$  だけであり、本質的に X と Y の寄与はない。 $= 1$  のとき、Z はほぼ X と Y だけであり、本質的に  $X_D$  と  $Y_D$  の寄与はない。2 重入力ミクサ 72 の周波数は、それぞれの 2 重入力ミクサ 72 の遅延が最大となる周波数  $f_{min}$  から、それぞれの 2 重入力ミクサ 72 の遅延が最小となる周波数  $f_{max}$  まで連続的に同調可能である。同調範囲の他の部分では、2 重入力ミクサ 72 の周波数は  $f_{min}$  と  $f_{max}$  の間にある。周波数は、非遅延入力 X および Y と遅延入力  $X_D$  および  $Y_D$  の各段 146 の出力への相対的な寄与に依存する。同調入力 84 が  $1$  のとき、駆動トランジスタ Q9 および Q11 には、 $i_1$  と  $i_2$  に等しい電流が流れる。その結果、トランジスタ対 Q1 と Q2 および Q5 と Q6 は完全に導通し、トランジスタ対 Q3 と Q4 および Q7 と Q8 はほとんど導通しなくなる。この場合、出力 Z は、入力 X および Y からのみ等しく導出される。ミクサ遅延を  $T_{DM}$  で示し、図 5 と表 1 の好ましい 4 段発振器 90 の位相遅延  $T_E$  が  $T_{DM} / 1.5$  であることを起想すると、発振周波数は次の式で与えられる。

40

#### 【0036】

$$f = (1.5 / 8) \times (1 / T_{DM}) \quad (1)$$

#### 【0037】

これは、最大動作周波数  $f_{max}$  である。

#### 【0038】

同調入力 84 が  $-1$  のとき、駆動トランジスタ Q10 と Q12 には、ほぼ  $i_1$  と  $i_2$  に等しい電流が流れる。この結果、トランジスタ対 Q1 と Q2 および Q5 と Q6 はほとんど導

50

通せず、トランジスタ対Q3とQ4およびQ7とQ8が完全に導通する。この場合、出力Zは、入力 $X_D$ と $Y_D$ からのみ等しく導出される。

【0039】

$$f_{min} = (1.5/8) \times (1 / (T_{DM} + T_{DC})) \quad (2)$$

【0040】

これにより、最も低い周波数で発振するインタリーブ式発振器が実現され、ここで $T_{DC}$ は、遅延セル74の遅延である。

【0041】

図6において、2重入力ミキサ72は、まず、 $X$ と $X_D$ の間と $Y$ と $Y_D$ の間で可変重み付き（すなわち同調）合計し、次に $(X + X_D)$ と $(Y + Y_D)$ の間で固定重み付き合計する。代替として、図6に示した回路を、 $X$ と $Y$ の間の固定重み付き合計と $X_D$ と $Y_D$ の間の固定重み付き合計を等しく行った後で、 $(X + X_D)$ と $(Y + Y_D)$ の間の可変重み付き（すなわち同調）合計を行うように構成することもできる。

10

【0042】

以上検討したように、インタリーブ式リング発振器の複数の段146を相互接続するトポロジと呼ばれる方法は多数ある。たとえば、4段インタリーブ式リング発振器では、表1に示したように、2重入力ミキサ・セル72を相互接続する方法が3つある。

【0043】

好ましい相互接続のトポロジは、高調波を生成するために必要な位相が、発振器が基本周波数で発振するのに必要な位相よりも2～3倍高くなるようなものである。この条件が満たされるとき、インタリーブ式リング発振器を構成する段146の周波数ロールオフにより、次の高調波の周波数において、高調波周波数での発振を支援できないほど大きな利得の損失が起こる。これにより、基本周波数で動作が安定する。図5に示した好ましい4段インタリーブ式リング発振器90は、シミュレーションと測定の両方により、安定していることが示された。

20

【0044】

最も低いスプリアス周波数モードは、基本モードの2倍の周波数である。この周波数はほぼ段146の利得帯域幅曲線により低下する。4セルインタリーブ式発振器では、他の2つのトポロジ（表1の2列と3列）が可能である。たとえば、出力Aを、入力B'とC'あるいは入力BとD'から導出することができる。このような接続は、それぞれ、 $T_E = T_D / 2.5$ と $T_E = T_D / 4$ の位相遅延を生じる。しかしながら、これらのトポロジで段を相互接続すると、リング発振器が基本周波数以外の周波数で発振することを可能にする。そのような望ましくないモードを有する発振器の可能性は、表1において「やや有り得る」または「有り得る」として示される。この場合、段が表で示されたように相互接続されたとき、発振器は、増幅器の利得プロファイル内に生ずるスプリアス・モードの発振を有する。シミュレーションにおいて、これらの代替トポロジは、リング発振器を同調するときの様々なモード間のホッピングを示す。利得プロファイル内に生ずるスプリアス・モードの発振を有するいくつかのインタリーブ式リング発振器の実施例では、発振器を、所望の周波数で確実に発振するよう既知の状態に事前設定しなければならない。

30

【0045】

図7は、図5の好ましいリング発振器90のために4つの段A、B、CおよびD146によって生成された4つの出力波形102a～102dの位相の関係を示すグラフ100である。段Cの出力102cは、段Aの出力102aと段Bの出力102bとの重み付き合計から導出される。段Aの出力と段Bの出力との間の時間間隔( $T_E$ )は、段の遅延 $T_D$ の $1/1.5$ である。これは、段Cへの有効入力エッジ106が、段Aの出力と段Bの出力(104aおよび104b)とにおいてエッジが発生する時間の中間の時間で生じることを知ることにより理解することができる。そのとき、有効入力エッジ106の後の段Cのゲート遅延 $T_D$ に等しい時間において、段Cの出力102cの状態が変化する。段Cの2重入力ミキサ・セル72は、段Aと段Bの出力を同じ重み付けで平均化し、それにより遷移104aおよび104bは有効エッジ106になる。その結果、段Cの出力102cに

40

50

おけるエッジの中間点 104c は、段 C のゲート遅延  $T_0$  の後に生じる。

【0046】

類似の方法で、段 C の出力の半分と段 B の出力の半分を利用して段 D の入力を生成する。段 A の入力を生成するときは、段 C の出力の反転 C' と段 D の出力の D' が使用される。段 B の入力を生成するときは、段 A の出力と段 D の出力の D' が使用される。

【0047】

全部で 3 つ以上の段を含む本発明のすべての実施例において、それぞれの段は、前の 2 つの段によって対称的に駆動される。

【0048】

図 8 は、3 つの段 146 を有するシングルエンド型の周波数同調可能なインタリーブ式発振器 70 の概略図であり、それぞれの段 146 は、2 つの他のミキサ・セルの出力によって駆動される 2 重入力ミキサ・セル 72 (図 6) と、遅延セル 74 と、出力 139a と、遅延出力 139b とを含む。段 A への入力は、段 B と C からの出力によって駆動され、段 B への入力は、段 C と A からの出力によって駆動され、段 C への入力は段 A と B からの出力によって駆動される。以上のように、同調信号 76 は、インタリーブ式リング発振器 70 の動作周波数を調節するために使用される。

10

【0049】

本明細書において、本発明を好ましい実施例に関して説明したが、当業者は、本発明の範囲から逸脱することなくここで説明した応用例の代わりに他の応用例を実施できることを容易に理解されよう。

20

【0050】

以上、本発明の実施例について詳述したが、以下、本発明の各実施態様の例を示す。

【0051】

[実施態様 1]

第 1 の一対の入力、第 2 の一対の入力、第 1 の出力、および前記第 1 の出力に対して遅延された第 2 の出力をそれぞれが有する少なくとも 3 つの混合器セルを備え、前記混合器セルはそれぞれ前記混合器セルの他の 2 つに対称的に接続され、前記混合器セルのそれぞれの前記第 1 の一対の入力は、前記混合器セルの前記他の 2 つの前記第 1 の出力に対称的に接続され、前記混合器セルのそれぞれの前記第 2 の一対の入力は、前記混合器セルの前記他の 2 つの前記第 2 の遅延出力に対称的に接続されている、ことを特徴とするリング発振器。

30

【0052】

[実施態様 2]

前記混合器セルの前記第 1 の入力、前記第 2 の入力、前記第 1 の出力、および前記第 2 の遅延出力がそれぞれ差動接続されていることを特徴とする、実施態様 1 に記載のリング発振器。

【0053】

[実施態様 3]

前記混合器セルと前記他の 2 つの混合器セルが、高調波周波数での発振を防止するよう対称的に接続されていることを特徴とする、実施態様 1 に記載のリング発振器。

40

【0054】

[実施態様 4]

前記混合器セルと前記他の 2 つの混合器セルは、前記リング発振器が、 $1 / (2 \times N \times T_0)$  (ここで、N は前記混合器セルの総数、 $T_0$  は前記混合器セルの各々の遅延時間) より高い発振周波数をもつよう対称的に相互接続されていることを特徴とする実施態様 1 に記載のリング発振器。

【0055】

[実施態様 5]

前記混合器セルがそれぞれ前記他の 2 つの混合器セルの前記第 1 の出力を所定の重み付き

50

で結合し前記他の2つの混合器セルの前記第2の遅延出力を所定の重み付きで結合する手段を備えていることを特徴とする実施態様1に記載のリング発振器。

【0056】

[実施態様6]

前記他の2つの前記混合器セルの前記結合した第1の出力と、前記他の2つの前記混合器セルの前記結合した第2の遅延出力との相対的な寄与の間で同調する手段をさらに備えて成ることを特徴とする実施態様5に記載のリング発振器。

【0057】

[実施態様7]

前記混合器セルがそれぞれ前記各混合器セルにおける前記第1の一对の入力と前記第1の出力との組み合わせの間の第1の時間遅延を有し、前記各混合器セルの前記第2の出力が、前記第1の出力に対して第2の時間遅延だけ遅延され、

前記各混合器セルの前記第1の時間遅延に等しい遅延と、前記各混合器セルの前記第1の時間遅延と前記各混合器セルの前記第2の遅延との合計に等しい遅延との間で連続的に同調させる手段をさらに備えて成ることを特徴とする実施態様5に記載のリング発振器。

【0058】

[実施態様8]

第1の一对の差動入力、第2の一对の差動入力、第1の差動出力、および前記第1の差動出力に対して遅延された第2の差動出力をそれぞれ有する少なくとも3つの混合器セルを有し、

前記混合器セルはそれぞれ前記混合器セルの他の2つに対称的に接続され、

前記各混合器セルの前記第1の差動入力対は、前記他の2つの前記混合器セルの前記第1の差動出力に対称的に接続され、

前記各混合器セルの前記第2の差動入力対は、前記他の2つの前記混合器セルの前記第2の遅延差動出力に対称的に接続されている、

ことを特徴とするリング発振器。

【0059】

[実施態様9]

前記混合器セルと前記他の2つの前記混合器セルが、高調波周波数での発振を防止するよう対称的に接続されていることを特徴とする実施態様8に記載のリング発振器。

【0060】

[実施態様10]

前記混合器セルと前記他の2つの前記混合器セルは、前記リング発振器が、 $1 / (2 \times N \times T_0)$  (ここで、 $N$ は前記混合器セルの総数、 $T_0$ は前記各混合器セルの遅延時間)より高い発振周波数を有するよう対称的に接続されていることを特徴とする実施態様8に記載のリング発振器。

【0061】

[実施態様11]

前記混合器セルがそれぞれ前記他の2つの混合器セルの前記第1の差動出力を所定の重み付きで結合し、前記他の2つの混合器セルの前記第2の遅延差動出力を所定の重み付きで結合する手段を備えて成ることを特徴とする実施態様8に記載のリング発振器。

【0062】

[実施態様12]

前記他の2つの前記混合器セルの前記結合した第1の差動出力と、前記他の2つの前記混合器セルの前記結合した第2の遅延差動出力との相対的な寄与の間で同調させる手段をさらに備えて成ることを特徴とする実施態様11に記載のリング発振器。

【0063】

[実施態様13]

前記混合器セルがそれぞれ前記各混合器セルにおける前記第1の一对の差動入力と前記第1の差動出力との組み合わせの間の第1の時間遅延を有し、前記各混合器セルの前記第2

10

20

30

40

50

の差動出力が、前記第 1 の差動出力に対して第 2 の時間遅延だけ遅延され、前記各混合器セルの前記第 1 の時間遅延に等しい遅延と、前記各混合器セルの前記第 1 の時間遅延と前記各混合器セルの前記第 2 の遅延との合計に等しい遅延との間で連続的に同調させる手段をさらに備えて成ることを特徴とする実施態様 1 1 に記載のリング発振器。

【 0 0 6 4 】

[実施態様 1 4]

2 つの入力対、第 1 の出力、および前記第 1 の出力に対して遅延された第 2 の出力を有する第 1 の混合器セルと、

2 つの入力対、第 1 の出力、および前記第 1 の出力に対して遅延された第 2 の出力を有する第 2 の混合器セルと、

2 つの入力対、第 1 の出力、および前記第 1 の出力に対して遅延された第 2 の出力を有する第 3 の混合器セルと、

2 つの入力対、第 1 の出力、および前記第 1 の出力に対して遅延された第 2 の出力を有する第 4 の混合器セルと、

を備えて成り、

前記第 3 の混合器セルの前記 2 つの入力対が、前記第 1 と第 2 の混合器セルの前記第 1 の出力と前記第 2 の遅延出力とに対称的に接続され、前記第 4 の混合器セルの前記 2 つの入力対が、前記第 2 と第 3 の混合器セルの前記第 1 の出力と前記第 2 の遅延出力とに対称的に接続され、前記第 1 の混合器セルの前記 2 つの入力対が、前記第 3 と第 4 の混合器セルの反転された前記第 1 の出力と前記第 2 の遅延出力とに対称的に接続され、前記第 2 の混合器セルの前記 2 つの入力対が、前記第 4 の混合器セルの反転した前記第 1 の出力と前記第 2 の遅延出力と、前記第 1 の混合器セルの前記第 1 の出力と前記第 2 の遅延出力とに対称的に接続されていることを特徴とするリング発振器。

【 0 0 6 5 】

[実施態様 1 5]

前記混合器セルの前記第 1 の入力、前記第 2 の入力、前記第 1 の出力、および前記第 2 の遅延出力がそれぞれ差動接続されていることを特徴とする実施態様 1 4 に記載のリング発振器。

【 0 0 6 6 】

[実施態様 1 6]

前記混合器セルと前記他の 2 つの前記混合器セルが、高調波周波数での発振を防止するよう対称的に接続されていることを特徴とする実施態様 1 4 に記載のリング発振器。

【 0 0 6 7 】

[実施態様 1 7]

前記混合器セルと前記他の 2 つの前記混合器セルは、発振周波数が、 $1 / (2 \times N \times T_0)$  より高くなるよう対称的に接続されていることを特徴とする実施態様 1 4 に記載のリング発振器。

【 0 0 6 8 】

[実施態様 1 8]

前記混合器セルがそれぞれ前記他の 2 つの混合器セルの前記第 1 の出力を所定の重み付きで結合し、前記他の 2 つの混合器セルの前記第 2 の遅延出力を所定の重み付きで結合する手段を備えて成ることを特徴とする実施態様 1 4 に記載のリング発振器。

【 0 0 6 9 】

[実施態様 1 9]

前記他の 2 つの前記混合器セルの前記結合した第 1 の出力と、前記他の 2 つの前記混合器セルの前記結合した第 2 の遅延出力との相対的な寄与の間で同調させる手段をさらに備えて成ることを特徴とする実施態様 1 8 に記載のリング発振器。

【 0 0 7 0 】

[実施態様 2 0]

前記混合器セルがそれぞれ前記各混合器セルの前記第 1 の入力対と前記第 1 の出力との組

10

20

30

40

50

み合わせの間で第 1 の時間遅延を有し、前記各混合器セルの前記第 2 の出力が、前記第 1 の出力に対して第 2 の遅延だけ遅延され、前記各混合器セルの前記第 1 の時間遅延に等しい遅延と、前記各混合器セルの前記第 1 の時間遅延と前記各混合器セルの前記第 2 の遅延との合計に等しい遅延との間で連続的に同調する手段をさらに備えて成ることを特徴とする実施態様 18 に記載のリング発振器。

【0071】

【発明の効果】

以上説明したように、本発明を用いることにより、周波数同調が可能で、補間をしなくてもより多くの出力位相を発生することのできる発振器を提供することができる。

【図面の簡単な説明】

10

【図 1】従来のリング発振器を示す図である。

【図 2 a】補間器を使用した追加の位相の生成を示す図である。

【図 2 b】2 段発振器に補間器を使用した追加の位相の生成を示す図である。

【図 3】遅延補間ミクサを使用する可変遅延セルを示す図である。

【図 4 a】調整不可能なリング発振器の簡略化した回路図である。

【図 4 b】図 4 a に示す回路の信号の流れ図である。

【図 5】4 つの段を使用する同調可能なインタリーブ式発振器の回路図である。

【図 6】本発明による 2 重遅延補間ミクサの回路図である。

【図 7】発振器要素間の位相関係を比較する図である。

【図 8】3 つの段を使用する同調可能なインタリーブ式発振器の回路図である。

20

【符号の説明】

10：リング発振器

12：セル

20：リング発振器

26：補間器

27：補間発振器

30：可変遅延セル

31：共通コレクタ抵抗

32：遅延セル

34：遅延補間ミクサ・セル

30

35：電流源

36：入力電圧

37：アナログ同調入力

38：入力

39：出力

40：インタリーブ式リング発振器

42：遅延補間ミクサ・セル

70：インタリーブ式リング発振器

72：ミクサ・セル

73：同調入力

40

74：遅延セル

76：発振器同調入力

79 a：電流源

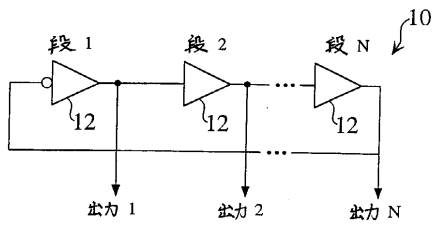
81：共通コレクタ抵抗

82：差動入力対

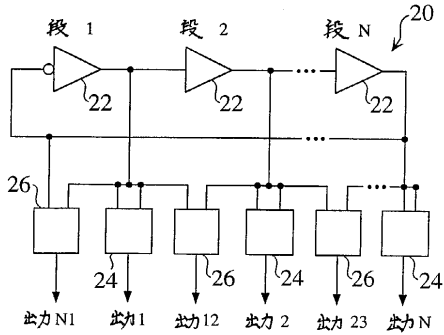
84：同調入力

90：インタリーブ式リング発振器

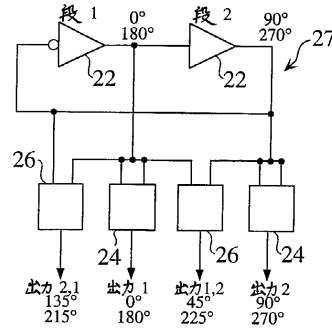
【 図 1 】



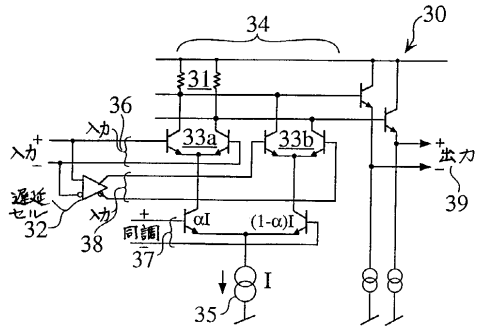
【 図 2 a 】



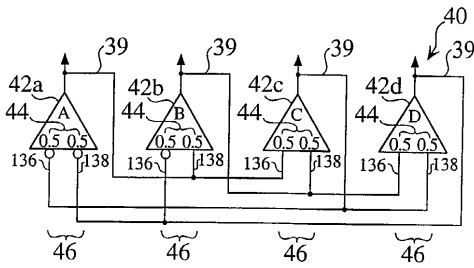
【 図 2 b 】



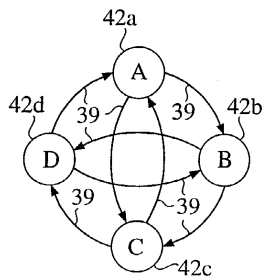
【 図 3 】



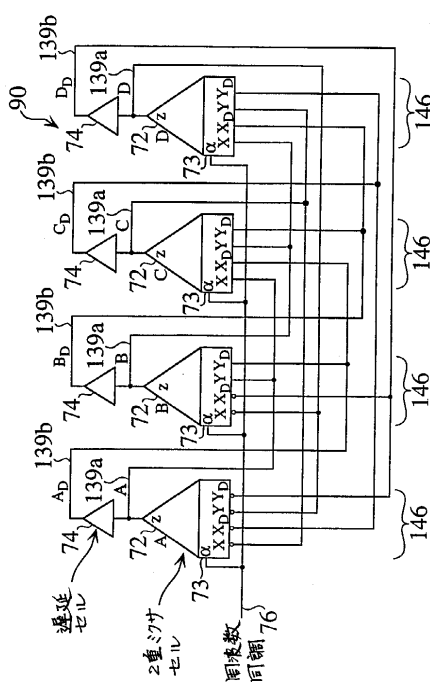
【 図 4 a 】



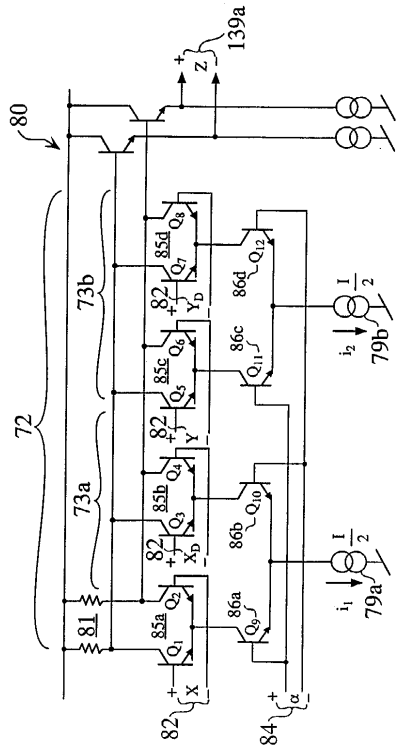
【 図 4 b 】



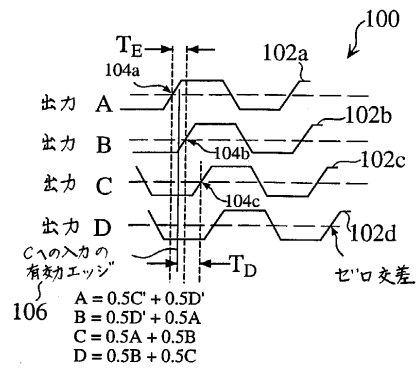
【 図 5 】



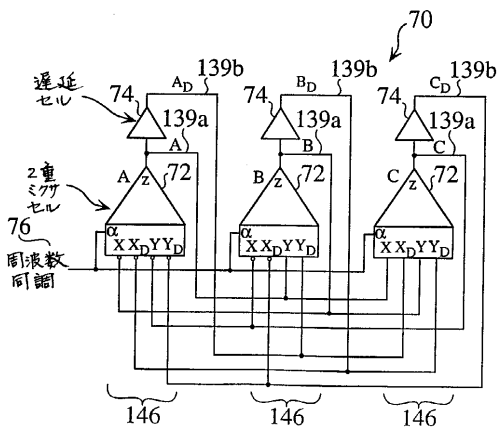
【 図 6 】



【 図 7 】



【 図 8 】



---

フロントページの続き

(72)発明者 チェリル・ストウト

アメリカ合衆国カリフォルニア州フレモント バクナー・テラス 5446

(72)発明者 リチャード・シー・ウォーカー

アメリカ合衆国カリフォルニア州パロ・アルト オーバーリン・ストリート2060

審査官 石田 勝

(56)参考文献 特開平05-083089(JP,A)

特開平08-130442(JP,A)

特開昭64-032515(JP,A)

(58)調査した分野(Int.Cl., DB名)

H03K 3/26-3/36

H03K 3/00-3/22

H03K 5/04-5/07;5/13-5/145