

A1

**DEMANDE
DE BREVET D'INVENTION**

(21)

N° 80 03230

(54) Oscillateur RC intégré réalisé en technique MOS complémentaire.

(51) Classification internationale (Int. Cl. ³). H 03 K 3/354; H 03 L 1/00.

(22) Date de dépôt..... 14 février 1980.

(33) (32) (31) Priorité revendiquée :

(41) Date de la mise à la disposition du
public de la demande..... B.O.P.I. — « Listes » n° 34 du 21-8-1981.

(71) Déposant : Société dite : TEXAS INSTRUMENTS FRANCE, résidant en France.

(72) Invention de : Loïc Le Toumelin.

(73) Titulaire : *Idem* (71)

(74) Mandataire : Cabinet Lavoix,
2, place d'Estienne-d'Orves, 75441 Paris Cedex 09.

La présente invention concerne les oscillateurs RC et se rapporte plus particulièrement aux oscillateurs RC réalisés en technique CMOS intégrée.

5 L'invention vise notamment à créer un oscillateur qui présente une bonne stabilité en fréquence vis-à-vis des variations de tension d'alimentation et vis-à-vis des variations de température.

Elle vise également à créer un oscillateur du type précité qui consomme peu d'énergie.

10 Elle a donc pour objet un oscillateur RC intégré réalisé en technique MOS complémentaire, comprenant un régulateur de la tension d'alimentation incorporé au circuit intégré de l'oscillateur, caractérisé en ce que ledit régulateur comporte des moyens pour engendrer de
15 façon périodique une tension de référence stable à partir de la tension d'alimentation, des moyens pour échantillonner et stocker cette tension de référence, un comparateur de tension pour comparer ladite tension de référence à la tension à réguler et pour appliquer la tension régulée
20 audit oscillateur comme tension déterminant le niveau logique bas de cet oscillateur et un circuit de décalage de niveau destiné à décaler le niveau des impulsions de sortie de l'oscillateur afin de ramener le niveau logique bas de ces impulsions au niveau du potentiel zéro.

25 D'autres caractéristiques de l'invention apparaîtront au cours de la description qui va suivre.

Aux dessins annexés, donnés uniquement à titre d'exemple :

- 30 - la Fig.1 est un schéma synoptique du circuit de l'oscillateur suivant l'invention;
- la Fig.2 est un diagramme montrant les formes des signaux en divers points du circuit de la Fig.1;
- la Fig.3 représente un schéma plus détaillé du comparateur du circuit de la Fig.1; et
- 35 - la Fig.4 est un schéma plus détaillé du circuit de décalage de niveau entrant dans la construction

du circuit de la Fig. 1.

Le circuit représenté à la Fig. 1 comprend un oscillateur 1 proprement dit, alimenté par l'intermédiaire d'un régulateur de tension 2 incorporé au circuit et un circuit 3 de décalage de niveau connecté à la sortie de l'oscillateur 1.

Le régulateur de tension 2 comprend un étage d'entrée constitué par un transistor MOS 4 à canal P dont la grille reçoit un signal $\overline{ATT}$, complémentaire d'un signal d'attente engendré par un circuit extérieur non représenté.

La source de ce transistor est connectée à une tension V_{DD} tandis que son drain est connecté à la masse par l'intermédiaire d'une résistance 5 extérieure au circuit intégré et du trajet drain-source d'un second transistor MOS 6 à canal N. La grille du transistor 6 reçoit un signal de commande COM.

La jonction entre le drain du transistor 4 et la résistance 5 est connectée à l'anode d'une diode Zener 7 dont la cathode est connectée à la tension V_{DD} . Il en résulte que la résistance 5 constitue la résistance de charge de la diode Zener 7.

En parallèle sur la diode Zener est connecté un condensateur 8.

La jonction du transistor 4 et de la résistance 5 est en outre connectée par l'intermédiaire d'une porte de transfert 9, formée de deux transistors MOS en parallèle, à l'entrée négative d'un comparateur de tension 10.

Une entrée de la porte 9 reçoit un signal de transfert TRANS tandis qu'un condensateur 11 est en outre connecté à l'entrée négative du comparateur 10. A l'entrée positive du comparateur 10 est connecté le drain d'un troisième transistor MOS 12 à canal P dont la source est reliée à la tension V_{DD} et à la grille duquel est appliqué le signal $\overline{ATT}$ (ce transistor n'est conducteur que pendant la période d'attente, lorsque le signal $\overline{ATT}$ est au niveau bas). La sortie du comparateur 10 est connectée à la grille d'un quatrième transistor MOS 13 à canal N dont le trajet drain-source est connecté entre l'entrée positive du comparateur 10 et la masse.

Le drain du transistor 13 est en outre connecté à l'oscillateur RC 1 qui est constitué par un multivibrateur astable 14, et un circuit RC associé extérieur au circuit intégré formé par une résistance 15 et un condensateur 16. Le multivibrateur astable 14 comporte une entrée de déclenchement qui reçoit le signal $\overline{ATT}$.

Le multivibrateur 14 peut être réalisé avec un nombre impair de portes MOS inverseuses ou bien il peut comporter une bascule de Schmitt et un nombre pair de portes inverseuses. Les seuils de commutation des portes sont stables aux variations de température. Les circuits MOS connectés en série avec une résistance de charge R présentent une faible résistance de conduction R_c de sorte que l'on ait

$$\frac{d}{d\theta} \frac{R_c}{R} \Delta \theta \ll \frac{dR}{d\theta} \Delta \theta$$

pour toute variation de température $\Delta \theta$.

Le nombre de portes utilisé dans le multivibrateur est réduit pour diminuer le retard de propagation entre l'entrée et la sortie qui est modifié par les variations de température.

La sortie de l'oscillateur RC 1 constituée par la sortie du multivibrateur 14 est connectée à une entrée du circuit 3 de décalage de niveau.

Le circuit 3 comprend une autre entrée connectée au drain du transistor 13 et une sortie qui est la sortie du circuit.

Le comparateur de tension 10 de la Fig.1 est représenté plus en détail à la Fig.3.

Il comprend un transistor MOS 20 à canal P dont la grille est connectée au transistor 9 du circuit de la Fig.1 et reçoit la tension de référence V_{REF} établie par la diode Zener 7 et le condensateur 8.

La grille du transistor 20 constitue donc l'entrée négative du comparateur 10 dont l'entrée positive est constituée par la grille d'un autre transistor MOS 21 à canal P.

Les sources des transistors 20 et 21 sont connectées à la tension d'alimentation V_{DD} par l'intermédiaire d'un transistor MOS 22 à canal P dont la grille est connectée à la grille du transistor 20.

5 Le drain du transistor 20 est connecté à la masse par l'intermédiaire du trajet drain-source d'un transistor MOS 23 à canal N tandis que le drain du transistor 21 est connecté à la masse par l'intermédiaire du trajet drain-source d'un transistor MOS 24 à canal N. Les grilles
10 des transistors 23 et 24 sont connectées au point de connexion des transistors 21 et 24.

Le point de connexion des transistors 20 et 23 constitue la sortie du comparateur 10. Cette sortie peut être court-circuitée à la masse au moyen d'un transistor
15 MOS 25 à canal N dont la grille reçoit le signal d'attente ATT.

On va maintenant décrire le circuit de décalage de niveau en se référant à la Fig. 4.

L'entrée de ce circuit qui reçoit le signal de
20 sortie de l'oscillateur est constituée par la grille d'un transistor MOS 30 à canal P dont le trajet source-drain est connecté d'une part directement à la tension d'alimentation V_{DD} et d'autre part à la masse par l'intermédiaire du trajet drain-source d'un transistor MOS 31 à canal N.

25 Les drains des transistors 30 et 31 sont connectés à la grille d'un transistor MOS 32 à canal N dont le trajet drain-source est connecté entre la tension V_{DD} et la masse, en série avec le trajet source-drain d'un transistor MOS 33 à canal P dont la grille est connectée à la sortie d'une porte inverseuse 34 dont l'entrée est connectée
30 à l'entrée du circuit de décalage. Cette porte reçoit en outre la tension V_{DD} d'une part et la tension régulée V'_{SS} d'autre part.

Les drains des transistors 32 et 33 sont connectés
35 à la grille du transistor 31 et constituent la sortie du circuit de décalage de niveau.

Le fonctionnement du circuit qui vient d'être décrit va être examiné en se référant au diagramme de la

Fig. 2 qui montre cinq signaux A à E qui sont respectivement le signal d'attente $\overline{ATT}$, le signal de sortie de multi-vibrateur 14, le signal de sortie du circuit de décalage de niveau, le signal de commande COM et le signal de transfert TRANS.

En dehors de la période d'attente ($\overline{ATT}$ au niveau haut) et lorsque le signal COM est appliqué au transistor 6, le transistor 4 n'est pas conducteur et le transistor 6 est conducteur. Un courant I_Z circule dans la diode Zener 7 et dans sa résistance de charge 5 de sorte qu'une tension V_Z apparaît sur la diode Zener 7.

A l'apparition du signal TRANS représenté en E à la Fig. 2, sur la porte de transfert 9, une tension de référence $V_{RE} = V_Z$ est appliquée à l'entrée négative du comparateur 10 et aux bornes du condensateur 11.

La tension de référence utilisée par le régulateur de tension du circuit de la Fig. 1 est échantillonnée par le signal de transfert appliqué à la porte de transfert 9 et conservée dans la condensateur MOS intégré 11, de quelques picofarads.

La diode Zener peut ainsi être alimentée seulement lorsque le signal COM appliqué à la grille du transistor 6 est à l'état haut. Si l'on réduit la zone des pertes dans les éléments d'emmagasinement, les signaux TRANS et COM peuvent présenter un rapport cyclique très faible.

Ainsi l'emploi d'une diode Zener consommant de l'énergie n'augmente que légèrement la consommation de l'oscillateur. Au cours de la période d'attente, la diode Zener 7 et le comparateur 10 sont bloqués. La tension à l'entrée positive du comparateur est ramenée à V_{DD} par le trajet drain-source du transistor 12. La tension V'_{SS} à l'entrée négative du comparateur est ramenée à V_{DD} par la porte de transfert 9 et par le transistor MOS 4 qui sont tous les deux conducteurs (le signal $\overline{ATT}$ est au niveau logique bas et le signal TRANS est au niveau haut).

Simultanément, la borne positive du comparateur 10 reçoit V'_{SS} et un courant circule à travers l'oscillateur astable et le trajet drain-source du transistor 13, sur le

drain duquel apparaît une tension régulée V'_{SS} égale à la différence entre la tension d'alimentation V_{DD} et la tension V_Z de la diode Zener 7.

$$5 \quad V'_{SS} = V_{DD} - V_Z$$

Le multivibrateur astable 14 reçoit la tension V_{DD} et la tension V'_{SS} du régulateur 10. Il en résulte que le circuit permet des modifications de la tension d'alimentation principale V_{DD} entre V_{max} et V_{min} qui est par exemple
10 égale à la tension V_Z , augmentée de 1V environ, sans entraîner une variation appréciable de la fréquence. Cependant, les niveaux de sortie du multivibrateur fluctuent et ne peuvent être directement exploités en logique CMOS.

15 Au cours de la période d'attente, la diode Zener 7 et le comparateur 10 sont bloqués. La tension à l'entrée positive du comparateur est ramenée à V_{DD} par le trajet drain-source du transistor 12. La tension V'_{SS} à l'entrée négative du comparateur est ramenée à V_{DD} par la porte de
20 transfert 9 et par le transistor MOS 4 qui sont tous deux conducteurs (le signal $\overline{ATT}$ est au niveau logique bas et le signal TRANS est au niveau haut).

Cependant le niveau de sortie du multivibrateur à l'état logique bas (V'_{SS}) fluctue et est trop supérieur au
25 potentiel de la masse pour pouvoir être directement exploité par une logique CMOS alimentée entre V_{DD} et la masse sans induire de consommation statique d'énergie dans les portes de cette logique.

Le circuit 3 de décalage de niveau compense les
30 fluctuations du signal de sortie du multivibrateur et élimine toute consommation statique d'énergie dans les circuits CMOS connectés à sa sortie et alimentés entre V_{DD} et la masse.

En se référant notamment à la Fig. 4, on voit que
35 le signal B de la Fig. 2 appliqué aux entrées du circuit de décalage de niveau est un signal dont le niveau haut est V_{DD} et dont le niveau bas est V'_{SS} .

Ce signal est appliqué alternativement aux grilles

des transistors 30 et 33 qui conduisent donc alternative-
ment. La conduction du transistor 30 entraîne l'applica-
tion de la tension V_{DD} à la grille du transistor 32, ce
qui provoque la mise de la sortie du circuit à la masse.

5 Lorsque c'est le transistor 33 qui est rendu
conducteur, la tension V_{DD} est appliquée à la sortie du
circuit.

Simultanément, le transistor 31 est rendu conduc-
teur par application à sa grille de la tension V_{DD} et ainsi
10 la grille du transistor 32 est ramenée à la masse.

Il en résulte que les impulsions de sortie du
multivibrateur sont transformées par le circuit de décalage
en impulsions représentées en C sur la Fig. 2, dont le
niveau haut reste V_{DD} mais dont le niveau bas est le poten-
15 tiel de la masse, ce qui rend ces signaux exploitables.

Les variations de la tension régulée V'_{SS} avec la
température sont réduites au minimum grâce à l'emploi d'une
tension Zener très stable et grâce à des précautions parti-
culières dans la conception des moyens d'emmagasinement de
20 la tension de référence.

De cette façon, la régulation de tension interne
ne modifie pas beaucoup la stabilité en fréquence bien
connue du circuit astable, en fonction de la température.

La consommation d'énergie du circuit qui vient
25 d'être décrit est accrue en raison de la présence de la
diode Zener 7, du régulateur de tension et du circuit de
décalage de niveau.

Cependant, on peut constater que la consommation
totale d'énergie de ce circuit est à peu près la même que
30 celle du même multivibrateur astable sans diode Zener ni
régulateur, fonctionnant à la même fréquence, avec la même
capacité de synchronisation et alimenté avec la même tension
 V_{DD} , lorsque $V_{DD} \geq V_{min}$.

REVENDICATIONS

1. Oscillateur RC intégré réalisé en technique MOS complémentaire, comprenant un régulateur de la tension d'alimentation incorporé au circuit intégré de l'oscillateur, caractérisé en ce que ledit régulateur (2) comporte
5 des moyens (5,6,7,8) pour engendrer de façon périodique une tension de référence stable à partir de la tension d'alimentation (V_{DD}), des moyens (9,11) pour échantillonner et stocker cette tension de référence, un comparateur de tension (10) pour comparer ladite tension de référence à
10 la tension à réguler et pour appliquer la tension régulée (V'_{SS}) audit oscillateur RC (1) comme tension déterminant le niveau logique bas de cet oscillateur et un circuit de décalage de niveau (3) destiné à décaler le niveau des impulsions de sortie de l'oscillateur (1) afin de ramener
15 le niveau logique bas de ces impulsions au niveau du potentiel zéro.

2. Oscillateur suivant la revendication 1, caractérisé en ce que lesdits moyens pour engendrer ladite tension de référence comportent une diode Zener (7) polarisée en sens inverse connectée en série avec une résistance de charge (5) entre la tension d'alimentation (V_{DD}) et la masse, par l'intermédiaire d'un transistor MOS (6) à canal N à la grille duquel est appliqué un signal périodique de commande, autorisant la diode Zener à produire
20 ladite tension de référence pendant des intervalles de temps prédéterminés.

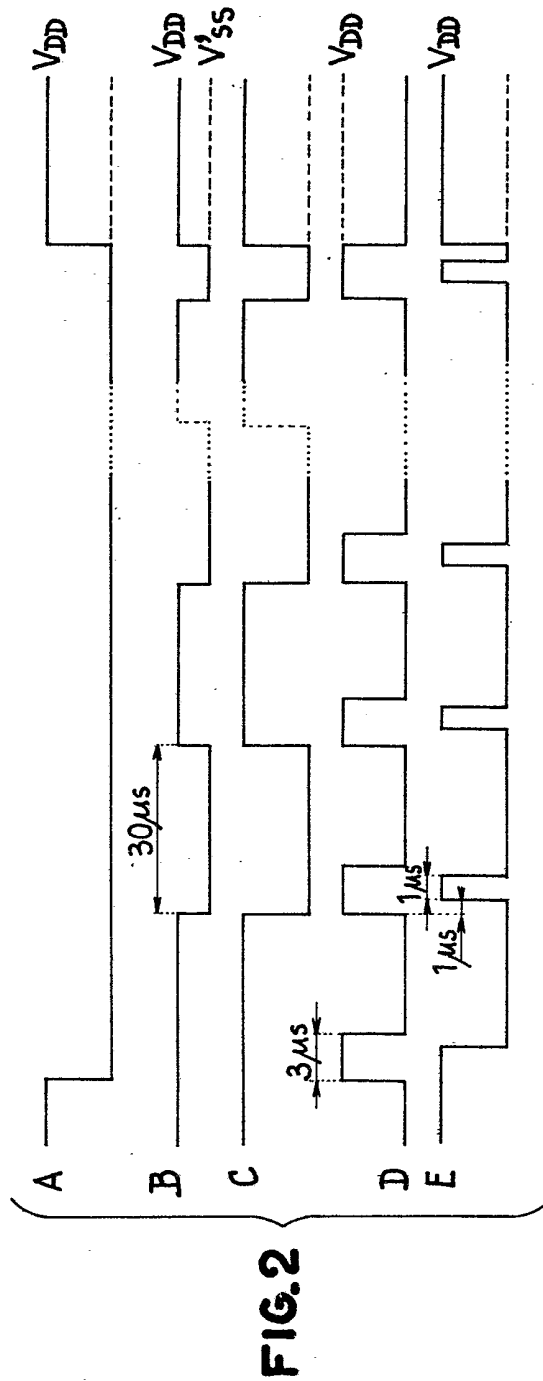
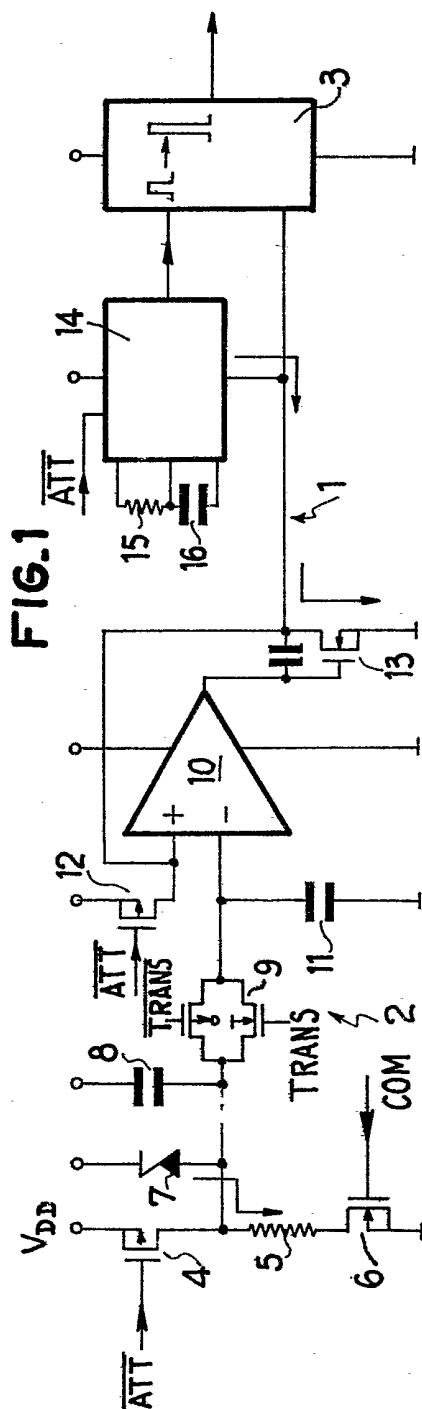
3. Oscillateur suivant l'une quelconque des revendications 1 et 2, caractérisé en ce qu'il est constitué par un multivibrateur astable dont le premier étage est
30 réalisé avec des composants MOS à forte résistance de fonctionnement.

4. Oscillateur suivant l'une quelconque des revendications 1 et 2, caractérisé en ce que lesdits moyens pour échantillonner et stocker la tension de référence sont
35 constitués par une porte de transfert (9) connectée entre

le point de connexion de la diode Zener (7) et de sa résistance de charge (5) d'une part et une entrée dudit comparateur (10) d'autre part, dont l'autre entrée reçoit un signal fonction de son signal de sortie.

2476411

1/2



2476411

FIG. 3

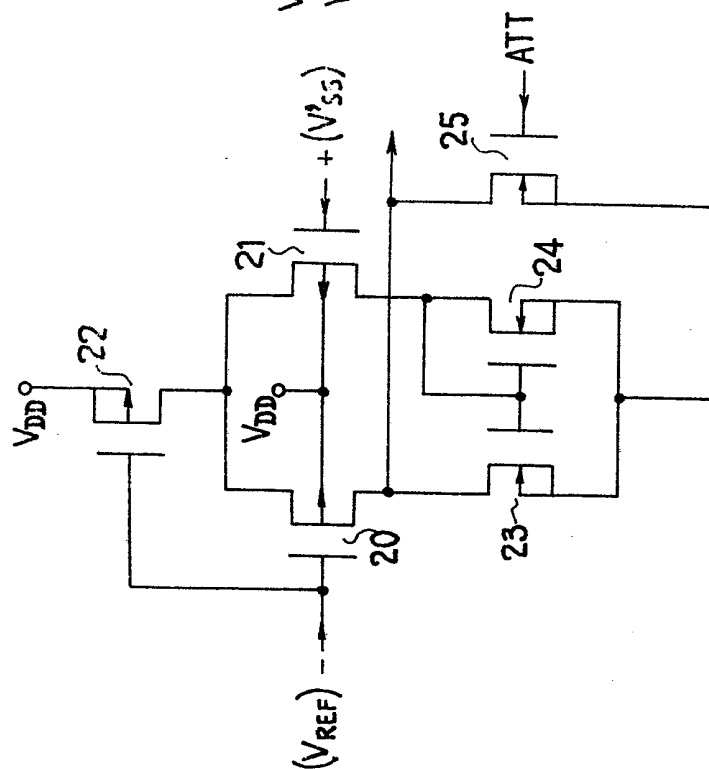
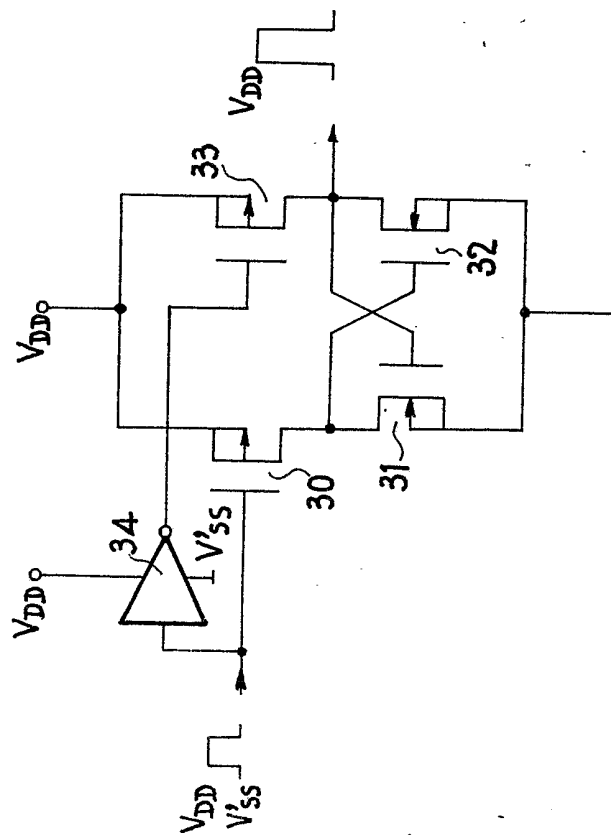


FIG. 4



2/2