



(12) 发明专利

(10) 授权公告号 CN 101796658 B

(45) 授权公告日 2013. 03. 13

(21) 申请号 200880105858. 7

(22) 申请日 2008. 09. 05

(30) 优先权数据
10-2007-0090685 2007. 09. 06 KR

(85) PCT申请进入国家阶段日
2010. 03. 05

(86) PCT申请的申请数据
PCT/KR2008/005266 2008. 09. 05

(87) PCT申请的公布数据
W02009/031858 EN 2009. 03. 12

(73) 专利权人 LG 伊诺特有限公司
地址 韩国首尔

(72) 发明人 孙孝根

(74) 专利代理机构 北京集佳知识产权代理有限公司 11227
代理人 顾晋伟 王春伟

WO 2006/068377 A1, 2006. 06. 29,
KR 10-0700529 B1, 2007. 03. 28,
JP 特开 2006-237254 A, 2006. 09. 07,
JP 特开 2006-324669 A, 2006. 11. 30,
CN 101009342 A, 2007. 08. 01,
CN 1461499 A, 2003. 12. 10,
CN 1881630 A, 2006. 12. 20,

审查员 赖风平

(51) Int. Cl.
H01L 33/00 (2006. 01)

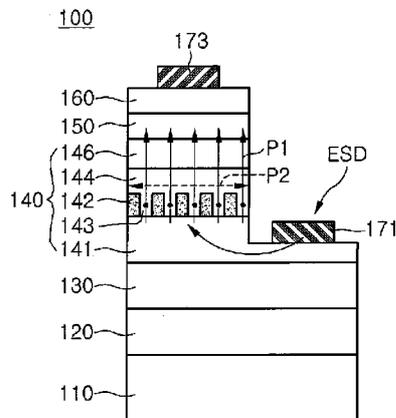
(56) 对比文件
TW 200705706 A, 2007. 02. 01,

权利要求书 2 页 说明书 7 页 附图 2 页

(54) 发明名称
半导体发光器件及其制造方法

(57) 摘要

本发明提供了一种半导体发光器件及其制造方法。半导体发光器件包括第一导电型半导体层、有源层和第二导电型半导体层。所述第一导电型半导体层包括具有预定间隔的绝缘层和在绝缘层之间的空隙。所述有源层设置在第一导电型半导体层上。所述第二导电型半导体层设置在有源层上。



1. 一种半导体发光器件,其包括:
第一导电型半导体层,所述第一导电型半导体层包括绝缘层和在所述绝缘层之间的空隙,所述绝缘层以预定间隔隔开;
在所述第一导电型半导体层上的有源层;和
在所述有源层上的第二导电型半导体层,
其中所述第一导电型半导体层包括:在所述绝缘层下的第一氮化物层;在所述绝缘层和所述第一氮化物层上的包括空隙的第二氮化物层;和在所述第二氮化物层和所述有源层之间的第三氮化物层,
在所述第一氮化物层上的第一电极层。
2. 根据权利要求1所述的半导体发光器件,其中所述绝缘层包括具有随机尺寸和不规则间隔的突起,并且所述空隙设置在所述绝缘层的一些突起之间。
3. 根据权利要求1所述的半导体发光器件,其中所述绝缘层包括MgN层。
4. 根据权利要求1所述的半导体发光器件,其中所述绝缘层包括掺杂有n型掺杂剂和p型掺杂剂的氮化物半导体。
5. 根据权利要求1到4任一项所述的半导体发光器件,还包括在所述第一导电型半导体层下的衬底、缓冲层和未掺杂的半导体层中的至少其一。
6. 根据权利要求1到4任一项所述的半导体发光器件,包括形成在所述第二导电型半导体层上的第二电极层。
7. 根据权利要求1到4任一项所述的半导体发光器件,其中第二氮化物层的位错密度小于所述第一氮化物层的位错密度。
8. 一种半导体发光器件,包括:
第一导电型半导体层,所述第一导电型半导体层包括形成有第一电极层的第一氮化物层和包括空隙的第二氮化物层;
在所述第二氮化物层上的有源层;
在所述有源层上的第二导电型半导体层,和
在所述第一氮化物层上的具有预定间隔的绝缘层,
其中所述空隙设置在所述绝缘层之间。
9. 根据权利要求8所述的半导体发光器件,包括形成在所述第一导电型半导体层下的衬底、和形成在所述第二导电型半导体层上的第二电极层。
10. 根据权利要求8所述的半导体发光器件,其包括在所述第二氮化物层和所述有源层之间的第三氮化物层,其中所述第一至第三氮化物层包括n型半导体层。
11. 根据权利要求8所述的半导体发光器件,其中所述绝缘层阻挡施加到所述第一氮化物层的电压,所述第二氮化物层通过所述空隙的隧道效应接收所述第一氮化物层的电压。
12. 根据权利要求8到11任一项所述的半导体发光器件,其中所述绝缘层包括具有突起形状的MgN层,并且所述MgN层的每一个突起具有约 $0.0001\mu\text{m}$ 至约 $1\mu\text{m}$ 的厚度和约 **10Å** ~约 $3\mu\text{m}$ 的间距。
13. 一种制造半导体发光器件的方法,其包括:

形成包括绝缘层和在所述绝缘层之间的空隙的第一导电型半导体层；
在所述第一导电型半导体层上形成有源层；和
在所述有源层上形成第二导电型半导体层，
其中形成所述第一导电型半导体层包括：
形成第一氮化物层；
在所述第一氮化物层上形成以预定间隔隔开的所述绝缘层；
在所述绝缘层和所述第一氮化物层上形成第二氮化物层的同时在所述绝缘层之间形成空隙；和
在所述第二氮化物层上形成第三氮化物层，
其中形成与所述第一氮化物层接触的第一电极层。

14. 根据权利要求 13 所述的方法，其中所述第一导电型半导体层形成在衬底、缓冲层、和未掺杂的半导体层中的至少其一上。

15. 根据权利要求 13 所述的方法，其中所述绝缘层包括 MgN 层或掺杂有 n 型掺杂剂和 p 型掺杂剂的氮化物半导体。

半导体发光器件及其制造方法

技术领域

[0001] 本发明实施方案涉及半导体发光器件及其制造方法。

背景技术

[0002] 第 III-V 族氮化物半导体已经广泛用于光学器件如蓝色 / 绿色发光二极管 (LED)、高速开关装置如金属半导体场效应晶体管 (MOSFET) 和异质结型场效应晶体管 (HEMT)、照明或显示设备的光源等。特别地,使用第 III 族氮化物半导体的发光器件具有对应于可见射线到紫外射线范围的直接过渡型带隙,并且可以执行高效发光。

[0003] 氮化物半导体已主要用作 LED 或激光二极管 (LD),并且已进行改善制造工艺或发光效率的研究。

发明内容

[0004] 技术问题

[0005] 实施方案提供一种半导体发光器件及其制造方法,所述半导体发光器件包括具有绝缘层或空隙的导电型半导体层。

[0006] 实施方案提供一种半导体发光器件及其制造方法,所述半导体发光器件包括具有绝缘层和空隙的第一导电型半导体层。

[0007] 技术解决方案

[0008] 一个实施方案提供一种半导体发光器件,其包括:第一导电型半导体层,所述第一导电型半导体层包括具有预定间隔的绝缘层和在所述绝缘层之间的空隙;在所述第一导电型半导体层上的有源层;和在所述有源层上的第二导电型半导体层。

[0009] 一个实施方案提供一种半导体发光器件,其包括:第一导电型半导体层,所述第一导电型半导体层包括形成有第一电极层的第一氮化物层和包括空隙的第二氮化物层;在所述第二氮化物层上的有源层;和在所述有源层上的第二导电型半导体层。

[0010] 一个实施方案提供一种制造半导体发光器件的方法,其包括:形成包括绝缘层和在所述绝缘层之间的空隙的第一导电型半导体层;在所述第一导电型半导体层上形成有源层;和在所述有源层上形成第二导电型半导体层。

[0011] 有益效果

[0012] 实施方案可改善静电放电 (ESD) 特性。

[0013] 实施方案可降低由于第一导电型半导体层的绝缘层和空隙引起的位错密度。

[0014] 实施方案可使有源层的损害最小化。

[0015] 实施方案可改善内部量子效率,其原因是第一导电型半导体层使进入有源层的电流均匀分布。

[0016] 实施方案可改善半导体发光器件的可靠性。

附图说明

[0017] 图 1 是根据第一实施方案的半导体发光器件的侧截面视图。

[0018] 图 2 是向图 1 的半导体发光器件施加静电放电 (ESD) 电压时的电流分布图。

[0019] 图 3 ~ 7 是示出制造根据第一实施方案的半导体发光器件的过程的侧截面图。

[0020] 图 8 是根据第二实施方案的半导体发光器件的侧截面视图。

[0021] 发明实施方式

[0022] 下面将参考附图详细描述根据实施方案的半导体发光器件及其制造方法。在下文的描述中,当层(或膜)称为在另一层之“上”或“下”时,其描述是参考附图而言的。每一层的厚度可以描述为一个例子,但不限于附图的厚度。

[0023] 图 1 是根据第一实施方案的半导体发光器件的侧截面视图。

[0024] 参考图 1,半导体发光器件 100 包括衬底 110、缓冲层 120、未掺杂的半导体层 130、包括绝缘层 142 和空隙 143 的第一导电型半导体层 140、有源层 150、第二导电型半导体层 160、第一电极层 171 和第二电极层 173。

[0025] 衬底 110 可由蓝宝石 (Al_2O_3)、SiC、Si、GaAs、GaN、ZnO、GaP、InP 和 Ge 中的至少一种形成。另外,衬底 110 可由具有导电特性的材料形成。可以在衬底 110 之上和/或下设置不均匀的图案。所述不均匀图案中的每一个可以具有条状、透镜体、圆柱形或圆锥形之一的形状,但并不限于此。

[0026] 氮化物半导体生长在衬底 110 上。电子束蒸发器、物理气相沉积 (PVD) 装置、化学气相沉积 (CVD) 装置、等离子体激光沉积 (PLD) 装置、双型热蒸发器、溅射装置和金属有机化学气相沉积 (MOCVD) 装置可以用作生长设备,但是不限于这些装置。

[0027] 缓冲层 120 设置在衬底 110 上。未掺杂的半导体层 130 设置在缓冲层 120 上。缓冲层 120 用作降低衬底 110 与 GaN 材料之间的晶格常数差的层。未掺杂的半导体层 130 包括未掺杂的 GaN 层并且用作氮化物半导体在其上生长的衬底。可以只在衬底 110 上设置缓冲层 120 和未掺杂的半导体层 130 之一,或者可以在衬底 110 上不设置缓冲层 120 和未掺杂的半导体层 130 这两个层。

[0028] 第一导电型半导体层 140 设置在未掺杂的半导体层 130 上。例如,第一导电型半导体层 140 可以实现为掺杂有 n 型掺杂剂的 n 型半导体层。n 型半导体层可由具有组成式 $\text{In}_y\text{Al}_x\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq x+y \leq 1$) 的半导体材料如 InAlGaN 、 GaN 、 AlGaN 、 InGaN 、 AlN 和 InN 中的一种形成。n 型掺杂剂可包括 Si、Ge、Sn、Se 和 Te。

[0029] 第一导电型半导体层 140 包括第一氮化物层 141、绝缘层 142、空隙 143、第二氮化物层 144 和第三氮化物层 146。

[0030] 第一至第三氮化物层 141、144 和 146 可实现为掺杂有 n 型掺杂剂的 n 型半导体层。

[0031] 第一氮化物层 141 设置在未掺杂的半导体层 130 上,并且第一电极层 171 设置在其一侧上。第一氮化物层 141 可由 InAlGaN 、 GaN 、 AlGaN 、 InGaN 、 AlN 和 InN 之一形成,并且限定为第一电极接触层。

[0032] 绝缘层 142 设置在第一氮化物层 141 上。每一个绝缘层 142 可具有有绝缘特性的突起形状。绝缘层 142 可实现为 MgN 层。 MgN 层可具有随机尺寸和形状及不规则间隔。

[0033] 此外,绝缘层 142 可包括具有绝缘特性的氮化物半导体。具有绝缘特性的氮化物半导体可实现为掺杂有 p 型掺杂剂和 n 型掺杂剂的氮化物半导体,例如,可由 GaN 、 AlGaN 、 InGaN 和 InAlGaN 之一形成。P 型掺杂剂包括 Mg、Zn、Ca、Sr 和 Ba, n 型掺杂剂包括 Si、Ge、

Sn、Se 和 Te。

[0034] 每一个绝缘层 142 在第一氮化物层 141 的表面上具有预定厚度,例如,为约 0.0001 μm 至约 1 μm 的厚度。绝缘层 142 的一个突起与相邻突起之间的间距 (pitch) 可以为 **10Å ~ 3 μm** 。

[0035] 由于绝缘层 142 在第一氮化物层 141 上以预定距离互相间隔开,所以绝缘层 142 部分阻挡通过第一氮化物层 141 施加的静电放电 (ESD) 电压。

[0036] 第二氮化物层 144 设置在绝缘层 142 上。第二氮化物层 144 可包括由 GaN 形成的半导体层,例如,可由 InAlGa_N、GaN、AlGa_N 和 InGa_N 之一形成。优选地,第二氮化物层 144 可由 GaN 形成。

[0037] 第二氮化物层 144 包括设置在绝缘层 142 之间的空隙 143。空隙 143 可以设置在绝缘层 142 之间、在第二氮化物层 144 内或在第一氮化物层 141 和第二氮化物层 144 之间。此处,空隙 143 可设置在绝缘层 142 的一些突起或所有突起之间。

[0038] 第二氮化物层 144 作为接收第一氮化物层 141 的电压的桥接层。第二氮化物层 144 可作为位错比第一氮化物层 141 的位错低的低缺陷层。低缺陷层使电流分散到整个层中。

[0039] 由于绝缘层 142 设置在第一氮化物层 141 上,所以绝缘层 142 之间的区域 (包括空隙区域) 可作为第二氮化物层 144 的籽层。

[0040] 由于绝缘层 142 和空隙 143 阻挡存在于第一氮化物层 141 中的位错,所以第二氮化物层 144 的位错密度可小于第一氮化物层 141 的位错密度。由于第二氮化物层 144 的位错密度减小,所以可以改善 ESD 电阻。

[0041] 绝缘层 142 和空隙 143 可以设置在其上设置有第一电极层 171 的层 141 和有源层 150 之间。

[0042] 第三氮化物层 146 设置在第二氮化物层 144 上。第三氮化物层 146 可由 InAlGa_N、GaN、AlGa_N、InGa_N、AlN 和 InN 之一形成。

[0043] 有源层 150 设置在第三氮化物层 146 上。有源层 150 可包括单量子阱结构或多量子阱结构。导电型覆层 (未示出) 可设置在有源层 150 之上和 / 或下。导电型覆层可实现为 AlGa_N 层。

[0044] 第二导电型半导体层 160 设置在有源层 150 上。第二导电型半导体层 160 可以实现为掺杂有 p 型掺杂剂的 p 型半导体层。p 型半导体层可由具有组成式 In_yAl_xGa_{1-x-y}N (0 ≤ x ≤ 1, 0 ≤ y ≤ 1, 0 ≤ x+y ≤ 1) 的半导体材料如 InAlGa_N、GaN、AlGa_N、InGa_N、AlN 和 InN 中的一种形成。p 型掺杂剂包括 Mg、Zn、Ca、Sr 和 Ba。

[0045] 第二电极层 173 设置在第二导电型半导体层 160 上。第三导电型半导体层 (未示出) 和 / 或透明电极层 (未示出) 可以设置在第二导电型半导体层 160 和第二电极层 173 之间。第三导电型半导体层可以实现为根据 n-p-n 结结构或 p-n-p 结结构的 n 型半导体层或 p 型半导体层。

[0046] 图 2 是向图 1 的半导体发光器件施加静电放电 (ESD) 电压时的电流分布图。

[0047] 参考图 2, 可以将 ESD 电压施加到半导体发光器件 100 的第一电极层 171。施加到第一电极层 171 上的 ESD 电压通过第一导电型半导体层 140 降低电压并分配以将降低并分配的电压传输到有源层 150。

[0048] 第一导电型半导体层 140 的绝缘层 142 阻挡 ESD 电压。阻挡的 ESD 电压移动到没有设置绝缘层 142 的位置,即设置有空隙的位置。也就是说,ESD 电压通过第一氮化物层 141 中的绝缘层 142 分散地移动到设置空隙的位置。

[0049] ESD 电压通过设置在绝缘层 142 之间的空隙 143 传输到第二氮化物层 144。此处,ESD 电压利用隧道效应穿过空隙 143。穿过空隙 143 的 ESD 电压发生电压降。也就是说,传输到第二氮化物层 144 的 ESD 电压低于初始施加电压。隧道效应与每个空隙 143 的深度(即高度)成反比,与每个空隙 143 的宽度成正比。

[0050] 绝缘层 142 部分阻挡第一氮化物层 141 的 ESD 电压,以使 ESD 电压水平分散。空隙 143 通过垂直通道 P1 将 ESD 电压传输到第二氮化物层 144。此处,ESD 电压主要因空隙 143 的隧道效应而下降。

[0051] 由于第二氮化物层 144 作为低缺陷层,所以第二氮化物层 144 可以使通过空隙 143 传输的 ESD 电压水平分散。

[0052] 第一导电型半导体层 140 部分阻挡、降低和分散施加到第一电极层 171 的 ESD 电压,以将 ESC 电压传输到有源层 150。半导体发光器件 100 对高电压如施加到第一电极层 171 的 ESD 电压具有电阻。此外,可以使因 ESD 电压引起的有源层 150 的损害最小化。

[0053] 由于第一导电型半导体层 140 分散正向电流以将分散的电流传输到有源层 150,所以可以改善内部量子效率。

[0054] 图 3 ~ 7 是示出制造根据第一实施方案的半导体发光器件的过程的侧截面视图。

[0055] 参考图 3,缓冲层 120、未掺杂的半导体层 130 和第一导电型半导体层 140 的第一氮化物层 141 在衬底 110 上顺序形成。

[0056] 衬底 110 可由蓝宝石 (Al_2O_3)、SiC、Si、GaAs、GaN、ZnO、GaP、InP 和 Ge 中的至少一种形成。

[0057] 缓冲层 120 用作降低衬底 110 和未掺杂的半导体层 130 之间的晶格常数差的层,并且可由 GaN、AlN、AlGaN 和 InGaN 之一形成。

[0058] 未掺杂的半导体层 130 可以实现为缓冲层 120 或衬底 110 上的未掺杂的 GaN 层。可以在衬底 110 上只形成缓冲层 120 和未掺杂的半导体层 130 之一,或者可以在衬底 110 上不形成其任一种。

[0059] 第一导电型半导体层的第一氮化物层 141 形成在未掺杂的半导体层 130 上。例如,在第一氮化物层 141 的生长方法中,供给包括 n 型掺杂剂的硅烷气体如 NH_2 、TMGa(或 TEGa)和 Si 以形成具有预定厚度的 GaN 层。此处,第一氮化物层 141 可由 InAlGaN、AlGaN、InGaN、AlN 和 InN 之一替代 GaN 来形成。

[0060] 参考图 4,在第一氮化物层 141 上形成绝缘层 142。每个绝缘层 142 形成为具有随机突出的形状并且具有彼此之间不规则的间隔。

[0061] 凹陷 143A 形成在绝缘层 142 之间。绝缘层 142 用作电压阻挡层,并且可由具有绝缘特性的材料如 MgN 形成。在 MgN 绝缘层 142 的生长方法中,例如,以预定的量供应 H_2 气氛气体和 NH_3 源气体(如 H_2 :100slpm, NH_3 :30slpm),然后,在不供应 H_2 气氛气体的状态下以预定时间间隔(如约 5 分钟)和预定量(如约 1 ~ 2 微摩尔)流入 Cp2Mg 源气体,以在第一氮化物层 141 上形成具有随机突起形状的 MgN 层。

[0062] 绝缘层 142 可包括掺杂有 n 型掺杂剂和 p 型掺杂剂的氮化物半导体。例如,绝缘

层 142 可包括共掺杂有 Mg-Si 的 GaN 层。

[0063] 参考图 5, 第二氮化物层 144 形成在绝缘层 142 上。第二氮化物层 144 形成在绝缘层 142 和第一氮化物层 141 上, 并且在绝缘层 142 之间形成空隙 143。第二氮化物层 144 的表面可具有不均匀的形状或平坦形状。

[0064] 例如, 在第二氮化物层 144 的生长方法中, 供给包括 n 型掺杂剂的硅烷气体如 NH_3 、TMGa(或 TEGa) 和 Si 以形成具有预定厚度的 GaN 层。此处, 供给到第二氮化物层 144 的 TMGa 气体的量大于供给到第一氮化物层 141 的 TMGa 气体的量。因此, 第二氮化物层 144 在垂直方向主动生长, 使得绝缘层 142 之间的凹陷(图 4 中的附图标记 143A) 以具有预定尺寸的空隙 143 的状态存在。也就是说, 当生长第二氮化物层 144 时, 绝缘层 142 之间的每个空隙 143 的尺寸可以通过调节 Ga 源气体(即 TMGa) 来调节。

[0065] 由于第二氮化物层 144 具有与第一氮化物层 141 不同的生长条件, 所以在两个层 141 和 144 之间的边界处存在的位错并不增加而是水平前进。结果, 位错减少或消除。因此, 第二氮化物层 144 的穿透位错被弯曲或移除, 因此, 作为低缺陷层生长, 由此增加对电压的电阻。

[0066] 第二氮化物层 144 的 n 型掺杂剂的掺杂密度为 $(1 \sim 9.9) \times 10^{17}/\text{cm}^3$, 空穴迁移率大于约 $500\text{cm}^2/\text{Vs}$ 。

[0067] 此处, 绝缘层 142 部分阻挡电压从第一氮化物层 141 传输到第二氮化物层 144。第二氮化物层 144 分散施加到第一氮化物层 141 的电压, 然后将分散的电压传输到第三氮化物层 146。

[0068] 空隙 143 利用隧道效应使高电压例如施加到第一氮化物层 141 的 ESD 电压下降, 以将下降的电压传输到第二氮化物层 144。隧道效应与每个空隙 143 的深度成反比, 与每个空隙 143 的宽度成正比。

[0069] 第二氮化物层 144 可具有与第一氮化物层 141 和 / 或第三氮化物层 146 不同的生长条件。绝缘层 142 和空隙 143 形成在第一氮化物层 141 即电极接触层上。

[0070] 参考图 6, 在第二氮化物层 144 上形成第三氮化物层 146。例如, 在第三氮化物层 146 的生长方法中, 供给包括 n 型掺杂剂的硅烷气体如 NH_3 、TMGa(或 TEGa) 和 Si 以形成具有预定厚度的 GaN 层。

[0071] 第一导电型半导体层 140 包括第一氮化物层 141、绝缘层 142、第二氮化物层 144 和第三氮化物层 146。此外, 第一导电型半导体层 140 阻挡、降低和分散 ESD 电压。即, 可改善对半导体发光器件的 ESD 反向电压的电阻。

[0072] 有源层 150 形成在第一导电型半导体层 140 的第三氮化物层 146 上。第二导电型半导体层 160 形成在有源层 150 上。第三导电型半导体层(未示出)和 / 或透明电极层(未示出)可以形成在第二导电型半导体层 160 上。第三导电型半导体层可以实现为 n 型半导体层。

[0073] 有源层 150 可包括单量子阱结构或多量子阱结构。导电型覆层(未示出)可形成在有源层 150 之上和 / 下。导电型覆层可实现为 AlGaIn 层。

[0074] 第二导电型半导体层 160 可以实现为掺杂有 p 型掺杂剂的 p 型半导体层。p 型半导体层可由具有组成式 $\text{In}_y\text{Al}_x\text{Ga}_{1-x-y}\text{N}$ ($0 \leq x \leq 1, 0 \leq y \leq 1, 0 \leq x+y \leq 1$) 的半导体材料例如 InAlGaIn、GaIn、AlGaIn、InGaIn、AlN 和 InN 之一形成。p 型掺杂剂可包括 Mg、Zn、Ca、Sr

和 Ba。

[0075] 参考图 7,在第二导电型半导体层 160 的一部分上进行台面蚀刻工艺以暴露第一导电型半导体层 140 的第一氮化物层 141。第一电极层 171 形成在第一氮化物层 141 上,第二电极层 173 形成在第二导电型半导体层 160 上。

[0076] 图 8 是根据第二实施方案的半导体发光器件的侧截面视图。在以下对第二实施方案的描述中,将省略与第一实施方案中相同的元件的重复描述。

[0077] 参考图 8,半导体发光器件 100A 包括第一导电型半导体层 140、有源层 150、第二导电型半导体层 160、反射电极层 180 和导电支撑衬底 190,所述第一导电型半导体层 140 包括绝缘层 142 和空隙 143。

[0078] 反射电极层 180 设置在第二导电型半导体层 160 上,导电支撑衬底 190 设置在反射电极层 180 上。

[0079] 此处,反射电极层 180 用作 p 型电极,并且 p 型电极变为欧姆接触以向第二导电型半导体层 160 稳定地供应电流。此处,反射电极层 180 可以由具有 Ag、Ni、Al、Rh、Pd、Ir、Ru、Mg、Zn、Pt、Au、Hf 及其组合之一的单层或多层形成。导电支撑衬底 190 可由铜或金形成。反射电极层 180 和导电支撑衬底 190 的材料可以改变,并且不限于上述材料。

[0080] 第一电极 171 设置在第一导电型半导体层 140 下。由于导电支撑衬底 190 和反射电极层 180 用作第二电极,所以可以实现垂直型半导体发光器件。

[0081] 参考图 6,用物理和 / 或化学移除方法移除第一导电型半导体层 140、缓冲层 120 和未掺杂的半导体层 130 下的衬底 110。例如,衬底 110 的移除方法可以通过激光剥离 (LLO) 法进行。也就是说,当在衬底 110 上投射预定波长的激光时,热能集中在衬底 110 和第一导电型半导体层 140 之间的边界上,从而衬底 110 与第一导电型半导体层 140 分离。

[0082] 此处,可以通过注入湿蚀刻剂将设置在衬底 110 和第一导电型半导体层 140 之间的缓冲层 120 或 / 和未掺杂的半导体层 130 与衬底 110 分离。

[0083] 可以利用电感耦合等离子体 / 反应离子蚀刻 (ICP/RCE) 方法在移除衬底 110 的第一导电型半导体层 140 底部上执行抛光工艺。

[0084] 第一电极层 171 设置在第一导电型半导体层 140 之下。当向第一电极层 171 施加 ESD 电压时,ESD 电压被第一导电型半导体层 140 的第一氮化物层 141 中的绝缘层 142 部分阻挡,隧道穿过空隙 143,并且被第二氮化物层 144 分散。因此,第一导电型半导体层 140 可以分散并降低 ESD 电压以将 ESD 电压传输到有源层 150,由此使有源层 150 的损害最小化。

[0085] 本发明的实施方案可以实现为 p-n 结构、n-p 结构、n-p-n 结构和 p-n-p 结构之一。在实施方案的描述中,应理解当层 (或膜)、区域、图案或结构称为在另一层 (或膜)、区域、垫或图案之“上”或“下”时,术语“上”和“下”包括“直接上 / 下”和“间接上 / 下”双重含义。另外,每一层之“上”和“下”是参考附图而言的。此外,附图中每一层的厚度是示例性的,并不限于此。

[0086] 虽然已经参照本发明的多个示例性实施方案描述了本发明,但是应理解,本领域的技术人员可以设计多种其它修改方案和实施方案,它们也在本公开内容的原理的精神和范围内。

[0087] 更具体地,可以对本公开内容、附图和所附权利要求中的主题组合布置的组成部分和 / 或布置进行各种变化和修改。除了对组成部分和 / 或布置进行变化和修改之外,可

替代使用对本领域的技术人员而言也是明显的。

[0088] 工业实用性

[0089] 实施方案可提供一种半导体发光器件。

[0090] 实施方案可提供可广泛应用于高速开关装置、照明或显示设备光源的半导体发光器件。

[0091] 实施方案可改善半导体发光器件的可靠性。

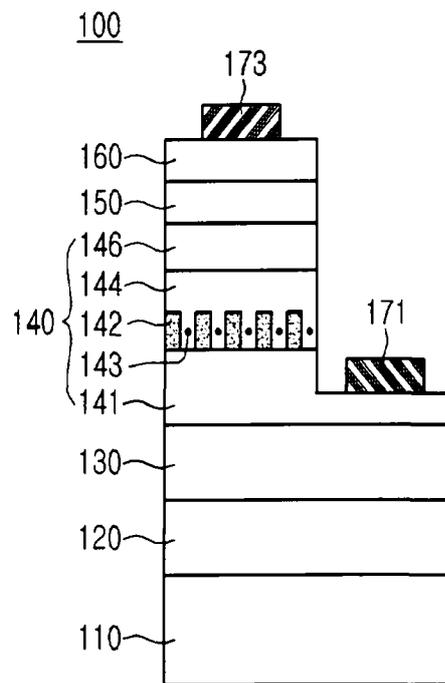


图 1

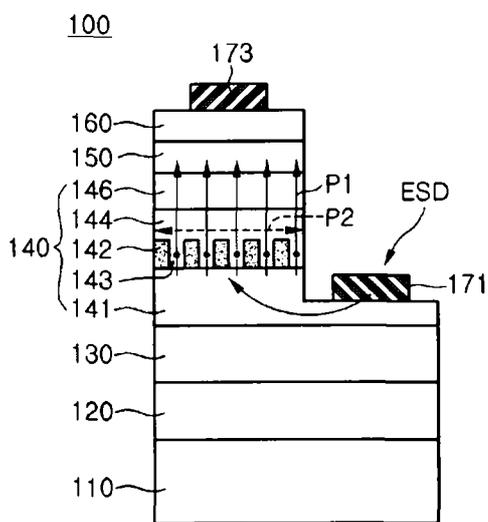


图 2

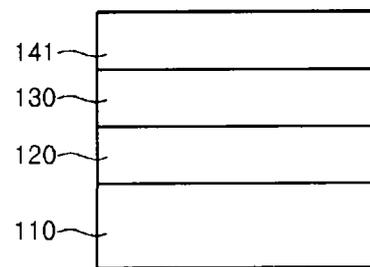


图 3

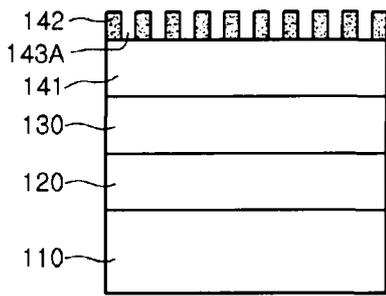


图 4

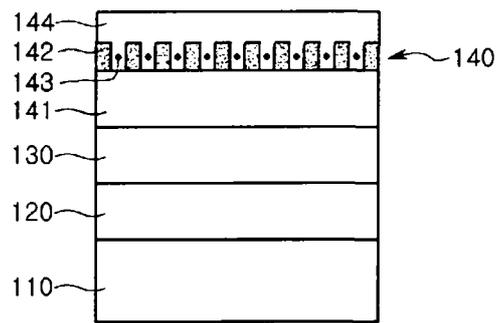


图 5

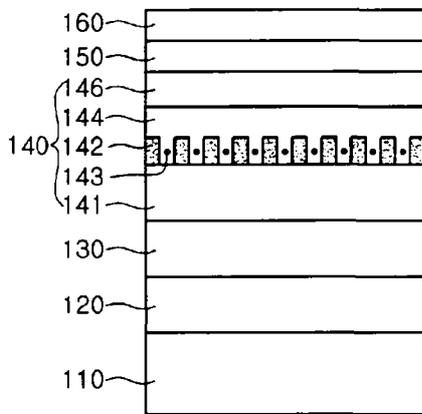


图 6

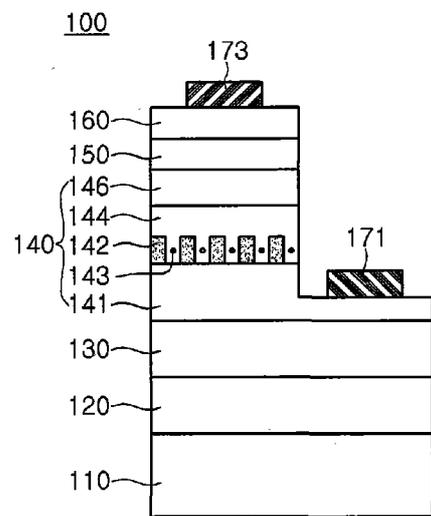


图 7

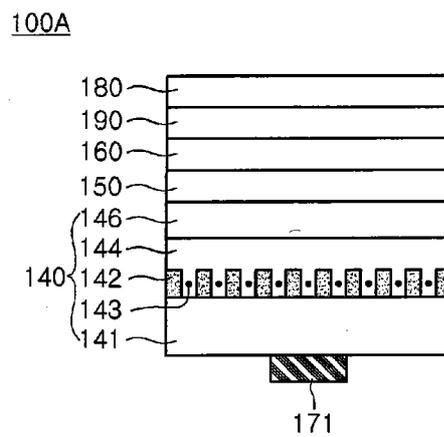


图 8